



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0092746
(43) 공개일자 2017년08월14일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2016.01)

(52) CPC특허분류

G09G 3/3233 (2013.01)

G09G 2230/00 (2013.01)

(21) 출원번호 10-2016-0013529

(22) 출원일자 2016년02월03일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

황영인

경기도 용인시 기흥구 삼성로 1 (농서동)

공지혜

경기도 용인시 기흥구 삼성로 1 (농서동)

(뒷면에 계속)

(74) 대리인

강신섭, 문용호, 이용우

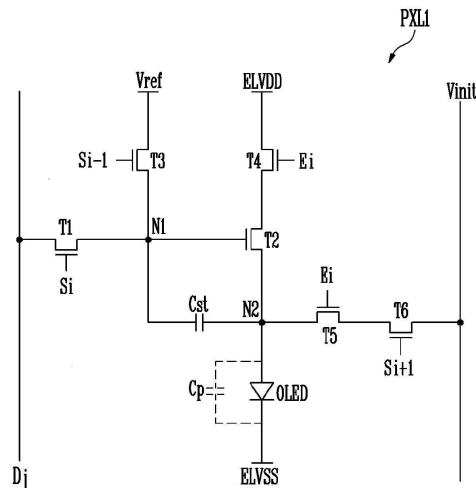
전체 청구항 수 : 총 25 항

(54) 발명의 명칭 화소, 화소의 구동방법 및 화소를 포함하는 유기발광 표시장치

(57) 요약

본 발명은 데이터선에 연결되는 제1 전극 및 제1 노드에 연결되는 제2 전극을 포함하는 제1 트랜지스터, 제1 전극, 제2 노드에 연결되는 제2 전극 및 상기 제1 노드에 연결되는 게이트 전극을 포함하는 제2 트랜지스터, 기준 전원에 연결되는 제1 전극 및 상기 제1 노드에 연결되는 제2 전극을 포함하는 제3 트랜지스터, 제1 전원에 연결되는 제1 전극 및 상기 제2 트랜지스터의 상기 제1 전극에 연결되는 제2 전극을 포함하는 제4 트랜지스터, 상기 제1 노드에 연결되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 포함하는 커패시터, 상기 제2 노드와 제2 전원 사이에 연결되는 유기 발광 다이오드, 상기 유기 발광 다이오드의 애노드 전극에 연결되는 제5 트랜지스터 및 상기 제5 트랜지스터에 연결되는 제1 전극 및 초기화 전원에 연결되는 제2 전극을 포함하는 제6 트랜지스터를 포함하는 화소에 관한 것이다.

대표도 - 도2



(52) CPC특허분류

G09G 2300/043 (2013.01)

G09G 2300/0842 (2013.01)

G09G 2310/08 (2013.01)

G09G 2320/0233 (2013.01)

(72) 발명자

박용성

경기도 용인시 기흥구 삼성로 1 (농서동)

이동범

경기도 용인시 기흥구 삼성로 1 (농서동)

최인호

경기도 용인시 기흥구 삼성로 1 (농서동)

명세서

청구범위

청구항 1

데이터선에 연결되는 제1 전극 및 제1 노드에 연결되는 제2 전극을 포함하는 제1 트랜지스터;

제1 전극, 제2 노드에 연결되는 제2 전극 및 상기 제1 노드에 연결되는 게이트 전극을 포함하는 제2 트랜지스터;

기준 전원에 연결되는 제1 전극 및 상기 제1 노드에 연결되는 제2 전극을 포함하는 제3 트랜지스터;

제1 전원에 연결되는 제1 전극 및 상기 제2 트랜지스터의 상기 제1 전극에 연결되는 제2 전극을 포함하는 제4 트랜지스터;

상기 제1 노드에 연결되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 포함하는 커패시터;

상기 제2 노드와 제2 전원 사이에 연결되는 유기 발광 다이오드;

상기 유기 발광 다이오드의 애노드 전극에 연결되는 제5 트랜지스터; 및

상기 제5 트랜지스터에 연결되는 제1 전극 및 초기화 전원에 연결되는 제2 전극을 포함하는 제6 트랜지스터;를 포함하는 화소.

청구항 2

제1항에 있어서,

상기 제5 트랜지스터는 상기 유기 발광 다이오드의 애노드 전극에 연결되는 제1 전극, 상기 제6 트랜지스터에 연결되는 제2 전극 및 i (i 는 자연수) 번째 발광 제어선에 연결되는 게이트 전극을 포함하는 화소.

청구항 3

제2항에 있어서,

상기 제3 트랜지스터는 $i-1$ 번째 주사선에 연결되는 게이트 전극을 더 포함하며, 상기 제6 트랜지스터는 $i+1$ 번째 주사선에 연결되는 게이트 전극을 더 포함하는 화소.

청구항 4

제3항에 있어서,

상기 제2 트랜지스터는 제1 기간 동안 오프 상태를 유지하고,

상기 제5 트랜지스터 및 상기 제6 트랜지스터는 제2 기간 동안 온 상태를 유지하는 화소.

청구항 5

제4항에 있어서,

상기 제3 트랜지스터와 상기 제4 트랜지스터는 제3 기간 동안 동시에 온 상태를 유지하는 화소.

청구항 6

제5항에 있어서,

1 프레임 기간 동안 상기 제3 기간은 소정의 시간 간격을 두고 적어도 2회 이상 반복되는 것을 특징으로 하는 화소.

청구항 7

제5항에 있어서,

상기 제1 트랜지스터는 제4 기간 동안 온 상태를 유지하고,

상기 제5 트랜지스터 및 상기 제6 트랜지스터는 제5 기간 동안 온 상태를 유지하는 화소.

청구항 8

제2항에 있어서,

상기 제5 트랜지스터와 상기 초기화 전원 사이에 연결되는 제7 트랜지스터;를 더 포함하는 화소.

청구항 9

제8항에 있어서,

상기 제3 트랜지스터는 $i-2$ 번째 주사선에 연결되는 게이트 전극을 더 포함하고,

상기 제6 트랜지스터는 $i-1$ 번째 주사선과 연결되는 게이트 전극을 더 포함하며,

상기 제7 트랜지스터는, 상기 제6 트랜지스터의 상기 제1 전극에 연결되는 제1 전극, 상기 제6 트랜지스터의 상기 제2 전극에 연결되는 제2 전극 및 i 번째 주사선과 연결되는 게이트 전극을 포함하는 화소.

청구항 10

제9항에 있어서,

소정의 기간 동안 상기 제5 트랜지스터 및 상기 제6 트랜지스터는 온 상태를 유지하며, 상기 제7 트랜지스터는 오프 상태를 유지하고,

상기 소정의 기간 동안 상기 초기화 전원의 전압이 상기 제2 노드로 전달되는 화소.

청구항 11

n (n 은 2 이상의 자연수) 개의 주사선들, n 개의 발광 제어선들 및 m (m 은 2 이상의 자연수)개의 데이터선들과 연결되는 다수의 화소들;

상기 주사선들로 주사 신호를 공급하고, 상기 발광 제어선들로 발광 제어신호를 공급하는 주사 구동부; 및

상기 데이터 선들로 데이터 신호를 공급하는 데이터 구동부;를 포함하고,

제 i (i 는 n 이하의 자연수) 주사선, 제 i 발광 제어선 및 제 j (j 는 m 이하의 자연수) 데이터선과 연결되는 화소는,

상기 제 j 데이터선과 제1 노드 사이에 연결되며, 상기 제 i 주사선에 공급되는 주사 신호에 대응하여 턴-온되는 제1 트랜지스터;

제1 전극, 제2 노드에 연결되는 제2 전극 및 상기 제1 노드에 연결되는 게이트 전극을 포함하는 제2 트랜지스터;

기준 전원에 연결되는 제1 전극 및 상기 제1 노드에 연결되는 제2 전극을 포함하는 제3 트랜지스터;

제1 전원에 연결되는 제1 전극 및 상기 제2 트랜지스터의 상기 제1 전극에 연결되는 제2 전극을 포함하며, 상기 제 i 발광 제어선에 공급되는 발광 제어신호에 대응하여 턴-온되는 제4 트랜지스터;

상기 제1 노드에 연결되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 포함하는 커패시터;

상기 제2 노드와 제2 전원 사이에 연결되는 유기 발광 다이오드;

상기 유기 발광 다이오드의 애노드 전극에 연결되는 제5 트랜지스터; 및

상기 제5 트랜지스터에 연결되는 제1 전극 및 초기화 전원에 연결되는 제2 전극을 포함하는 제6 트랜지스터;

를 포함하는 유기발광 표시장치.

청구항 12

제11항에 있어서,

상기 제5 트랜지스터는 상기 유기 발광 다이오드의 애노드 전극에 연결되는 제1 전극, 상기 제6 트랜지스터에 연결되는 제2 전극 및 상기 제i 발광 제어선에 연결되는 게이트 전극을 포함하는 유기발광 표시장치.

청구항 13

제12항에 있어서,

상기 제3 트랜지스터는 제i-1 주사선에 연결되는 게이트 전극을 더 포함하고,

상기 제6 트랜지스터는 제i+1 주사선에 연결되는 게이트 전극을 더 포함하는 유기발광 표시장치.

청구항 14

제13항에 있어서,

상기 제i-1 주사선은, 제1 기간, 제3 기간 동안 주사 신호를 공급받고,

상기 제i 주사선은 제4 기간 동안 주사 신호를 공급받으며,

상기 제i+1 주사선은 제2 기간, 제5 기간 동안 주사 신호를 공급받는 유기발광 표시장치.

청구항 15

제14항에 있어서,

상기 제i 발광 제어선은 상기 제3 기간 및 제6 기간 동안 발광 제어 신호를 공급받는 유기발광 표시장치.

청구항 16

제15항에 있어서,

상기 제2 기간이 종료된 후, 상기 제3 트랜지스터 및 상기 제4 트랜지스터가 턴 온될 때마다, 상기 제2 트랜지스터의 문턱 전압에 대응하여 상기 제2 노드의 전압이 보상되는 유기발광 표시장치.

청구항 17

제12항에 있어서,

상기 화소는,

상기 제6 트랜지스터의 상기 제1 전극에 연결되는 제1 전극, 상기 제6 트랜지스터의 상기 제2 전극에 연결되는 제2 전극 및 상기 제i 주사선에 연결되는 게이트 전극을 포함하는 제7 트랜지스터를 더 포함하는 유기발광 표시장치.

청구항 18

제17항에 있어서,

상기 제3 트랜지스터는 제i-2 주사선에 연결되는 게이트 전극을 더 포함하고, 상기 제6 트랜지스터는 제i-1 주사선에 연결되는 게이트 전극을 더 포함하는 유기발광 표시장치.

청구항 19

제18항에 있어서,

상기 제i-2 주사선은, 제1 기간, 제3 기간 동안 주사 신호를 공급받고,

상기 제i-1 주사선은 제2 기간 동안 주사 신호를 공급받으며,

상기 제i 주사선은 제4 기간 동안 주사 신호를 공급받는 유기발광 표시장치.

청구항 20

제19항에 있어서,

상기 제i 발광 제어선은 상기 제1 기간, 상기 제2 기간 및 상기 제3 기간 동안 발광 제어 신호를 공급받으며,

상기 제2 기간이 종료된 후, 상기 제3 트랜지스터 및 상기 제4 트랜지스터가 턴 온될 때마다, 상기 제2 트랜지스터의 문턱 전압에 대응하여 상기 제2 노드의 전압이 보상되는 유기발광 표시장치.

청구항 21

데이터선과 제1 노드 사이에 연결되는 제1 트랜지스터;

제1 전극, 제2 노드에 연결되는 제2 전극 및 상기 제1 노드에 연결되는 게이트 전극을 포함하는 제2 트랜지스터;

상기 제1 노드와 기준 전원 사이에 연결되며, 제어선에 연결된 게이트 전극을 포함하는 제3 트랜지스터;

제1 전원에 연결되는 제1 전극과 상기 제2 트랜지스터의 상기 제1 전극에 연결되는 제2 전극을 포함하는 제4 트랜지스터;

상기 제1 노드와 상기 제2 노드 사이에 연결되는 커패시터;

상기 제2 노드와 제2 전원 사이에 연결되는 유기 발광 다이오드; 및

상기 유기 발광 다이오드의 애노드 전극에 연결되는 제1 전극, 초기화 전원에 연결되는 제2 전극을 포함하는 제5 트랜지스터;를 포함하는 화소.

청구항 22

제21항에 있어서,

상기 제1 트랜지스터는, 상기 데이터 선에 연결되는 제1 전극, 상기 제1 노드에 연결되는 제2 전극 및 n 번째 주사선에 연결되는 게이트 전극을 포함하고,

상기 제3 트랜지스터는, 상기 기준 전원에 연결되는 제1 전극 및 상기 제1 노드에 연결되는 제2 전극을 더 포함하며,

상기 제4 트랜지스터는, 발광 제어선과 연결되는 게이트 전극을 포함하는 화소.

청구항 23

제22항에 있어서,

상기 제5 트랜지스터는 n+2 번째 주사선에 연결되는 게이트 전극을 더 포함하는 화소.

청구항 24

제23항에 있어서,

상기 제4 트랜지스터는 제1 기간 및 제2 기간 동안 오프 상태를 유지하고,

상기 제3 트랜지스터 및 제5 트랜지스터는 상기 제2 기간 동안 온 상태를 유지하는 화소.

청구항 25

제24항에 있어서,

상기 제3 트랜지스터와 상기 제4 트랜지스터는 제3 기간 동안 동시에 온 상태를 유지하는 화소.

발명의 설명

기술 분야

본 발명의 실시예들은 화소, 화소의 구동방법 및 화소를 포함하는 유기발광 표시장치에 관한 것이다.

배경 기술

[0001]

[0002] 유기발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 다이오드를 이용하여 영상을 표시하는 것으로, 이는 빠른 응답속도를 가짐과 동시에 선명한 영상을 표시할 수 있다는 장점이 있다.

[0003] 일반적으로, 유기발광 표시장치는 구동 트랜지스터와 유기 발광 다이오드를 포함하는 다수의 화소들을 구비하며, 각 화소는 구동 트랜지스터를 이용하여 유기 발광 다이오드로 공급되는 전류량을 제어함으로써 해당 계조를 표현할 수 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 실시예는 구동 트랜지스터의 문턱 전압 보상 시간이 조절 가능한 화소, 화소의 구동방법 및 화소를 포함하는 유기발광 표시장치를 제공하기 위한 것이다.

과제의 해결 수단

[0005] 본 발명의 실시예에 의한 화소는, 데이터선에 연결되는 제1 전극 및 제1 노드에 연결되는 제2 전극을 포함하는 제1 트랜지스터, 제1 전극, 제2 노드에 연결되는 제2 전극 및 상기 제1 노드에 연결되는 게이트 전극을 포함하는 제2 트랜지스터, 기준 전원에 연결되는 제1 전극 및 상기 제1 노드에 연결되는 제2 전극을 포함하는 제3 트랜지스터, 제1 전원에 연결되는 제1 전극 및 상기 제2 트랜지스터의 상기 제1 전극에 연결되는 제2 전극을 포함하는 제4 트랜지스터, 상기 제1 노드에 연결되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 포함하는 커패시터, 상기 제2 노드와 제2 전원 사이에 연결되는 유기 발광 다이오드, 상기 유기 발광 다이오드의 애노드 전극에 연결되는 제5 트랜지스터 및 상기 제5 트랜지스터에 연결되는 제1 전극 및 초기화 전원에 연결되는 제2 전극을 포함하는 제6 트랜지스터를 포함할 수 있다.

[0006] 또한, 상기 제5 트랜지스터는 상기 유기 발광 다이오드의 애노드 전극에 연결되는 제1 전극, 상기 제6 트랜지스터에 연결되는 제2 전극 및 i (i 는 자연수) 번째 발광 제어선에 연결되는 게이트 전극을 포함할 수 있다.

[0007] 또한, 상기 제3 트랜지스터는 $i-1$ 번째 주사선에 연결되는 게이트 전극을 더 포함하며, 상기 제6 트랜지스터는 $i+1$ 번째 주사선에 연결되는 게이트 전극을 더 포함할 수 있다.

[0008] 또한, 상기 제2 트랜지스터는 제1 기간 동안 오프 상태를 유지하고, 상기 제5 트랜지스터 및 상기 제6 트랜지스터는 제2 기간 동안 온 상태를 유지할 수 있다.

[0009] 또한, 상기 제3 트랜지스터와 상기 제4 트랜지스터는 제3 기간 동안 동시에 온 상태를 유지할 수 있다.

[0010] 또한, 1 프레임 동안 상기 제3 기간은 소정의 시간 간격을 두고 적어도 2회 이상 반복되는 것을 특징으로 할 수 있다.

[0011] 또한, 상기 제1 트랜지스터는 제4 시간 동안 온 상태를 유지하고, 상기 제5 트랜지스터 및 상기 제6 트랜지스터는 제5 시간 동안 온 상태를 유지할 수 있다.

[0012] 또한, 본 발명의 실시예에 의한 화소는, 상기 제5 트랜지스터와 상기 초기화 전원 사이에 연결되는 제7 트랜지스터를 더 포함할 수 있다.

[0013] 또한, 상기 제3 트랜지스터는 $i-2$ 번째 주사선에 연결되는 게이트 전극을 더 포함하고, 상기 제6 트랜지스터는 $i-1$ 번째 주사선과 연결되는 게이트 전극을 더 포함하며, 상기 제7 트랜지스터는, 상기 제6 트랜지스터의 상기 제1 전극에 연결되는 제1 전극, 상기 제6 트랜지스터의 상기 제2 전극에 연결되는 제2 전극 및 i 번째 주사선과 연결되는 게이트 전극을 포함할 수 있다.

[0014] 또한, 소정의 기간 동안 상기 제5 트랜지스터 및 상기 제6 트랜지스터는 온 상태를 유지하며 상기 제7 트랜지스터는 오프 상태를 유지하고, 상기 소정의 기간 동안 상기 초기화 전원의 전압이 상기 제2 노드로 전달될 수 있다.

[0015] 본 발명의 실시예에 의한 유기발광 표시장치는, n (n 은 2 이상의 자연수) 개의 주사선들, n 개의 발광 제어선들 및 m (m 은 2 이상의 자연수)개의 데이터선들과 연결되는 다수의 화소들, 상기 주사선들로 주사 신호를 공급하고, 상기 발광 제어선들로 발광 제어신호를 공급하는 주사 구동부 및 상기 데이터 선들로 데이터 신호를 공급하는 데이터 구동부를 포함하고, 제 i (i 는 n 이하의 자연수) 주사선, 제 i 발광 제어선 및 제 j (j 는 m 이하의 자연수) 데이터선과 연결되는 화소는, 상기 제 j 데이터선과 제1 노드 사이에 연결되며, 상기 제 i 주사선에 공급되는 주

사 신호에 대응하여 턴-온되는 제1 트랜지스터, 제1 전극, 제2 노드에 연결되는 제2 전극 및 상기 제1 노드에 연결되는 게이트 전극을 포함하는 제2 트랜지스터, 기준 전원에 연결되는 제1 전극 및 상기 제1 노드에 연결되는 제2 전극을 포함하는 제3 트랜지스터, 제1 전원에 연결되는 제1 전극 및 상기 제2 트랜지스터의 상기 제1 전극에 연결되는 제2 전극을 포함하며, 상기 제 i 발광 제어선에 공급되는 발광 제어신호에 대응하여 턴-온되는 제4 트랜지스터, 상기 제1 노드에 연결되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 포함하는 커패시터, 상기 제2 노드와 제2 전원 사이에 연결되는 유기 발광 다이오드, 상기 유기 발광 다이오드의 애노드 전극에 연결되는 제5 트랜지스터 및 상기 제5 트랜지스터에 연결되는 제1 전극 및 초기화 전원에 연결되는 제2 전극을 포함하는 제6 트랜지스터를 포함할 수 있다.

[0016] 또한, 상기 제5 트랜지스터는 상기 유기 발광 다이오드의 애노드 전극에 연결되는 제1 전극, 상기 제6 트랜지스터에 연결되는 제2 전극 및 상기 제 i 발광 제어선에 연결되는 게이트 전극을 포함할 수 있다.

[0017] 또한, 상기 제3 트랜지스터는 제 $i-1$ 주사선에 연결되는 게이트 전극을 더 포함하고, 상기 제6 트랜지스터는 제 $i+1$ 주사선에 연결되는 게이트 전극을 포함할 수 있다.

[0018] 또한, 상기 제 $i-1$ 주사선은, 제1 기간, 제3 기간 동안 주사 신호를 공급받고, 상기 제 i 주사선은 제4 기간 동안 주사 신호를 공급받으며, 상기 제 $i+1$ 주사선은 제2 기간, 제5 기간 동안 주사 신호를 공급받을 수 있다.

[0019] 또한, 상기 제 i 발광 제어선은 상기 제3 기간 및 제6 기간 동안 발광 제어 신호를 공급받을 수 있다.

[0020] 또한, 상기 제2 기간이 종료된 후, 상기 제3 트랜지스터 및 상기 제4 트랜지스터가 턴 온될 때마다, 상기 제2 트랜지스터의 문턱 전압에 대응하여 상기 제2 노드의 전압이 보상될 수 있다.

[0021] 본 발명의 다른 실시예에 의한 유기발광 표시장치에 있어서, 상기 화소는, 상기 제6 트랜지스터의 상기 제1 전극에 연결되는 제1 전극, 상기 제6 트랜지스터의 상기 제2 전극에 연결되는 제2 전극 및 상기 제 i 주사선에 연결되는 게이트 전극을 포함하는 제7 트랜지스터를 더 포함할 수 있다.

[0022] 또한, 상기 제3 트랜지스터는 제 $i-2$ 주사선에 연결되는 게이트 전극을 더 포함하고, 상기 제6 트랜지스터는 제 $i-1$ 주사선에 연결되는 게이트 전극을 더 포함할 수 있다.

[0023] 또한, 상기 제 $i-2$ 주사선은, 제1 기간, 제3 기간 동안 주사 신호를 공급받고, 상기 제 $i-1$ 주사선은 제2 기간 동안 주사 신호를 공급받으며, 상기 제 i 주사선은 제4 기간 동안 주사 신호를 공급받을 수 있다.

[0024] 또한, 상기 제 i 발광 제어선은 상기 제1 기간, 상기 제2 기간 및 상기 제3 기간 동안 발광 제어 신호를 공급받으며, 상기 제2 기간이 종료된 후, 상기 제3 트랜지스터 및 상기 제4 트랜지스터가 턴 온될 때마다, 상기 제2 트랜지스터의 문턱 전압에 대응하여 상기 제2 노드의 전압이 보상될 수 있다.

[0025] 본 발명의 다른 실시예에 의한 화소는, 데이터선과 제1 노드 사이에 연결되는 제1 트랜지스터, 제1 전극, 제2 노드에 연결되는 제2 전극 및 상기 제1 노드에 연결되는 게이트 전극을 포함하는 제2 트랜지스터, 상기 제1 노드와 기준 전원 사이에 연결되며, 제어선에 연결된 게이트 전극을 포함하는 제3 트랜지스터, 제1 전원에 연결되는 제1 전극과 상기 제2 트랜지스터의 상기 제1 전극에 연결되는 제2 전극을 포함하는 제4 트랜지스터, 상기 제1 노드와 상기 제2 노드 사이에 연결되는 커패시터, 상기 제2 노드와 제2 전원 사이에 연결되는 유기 발광 다이오드 및 상기 유기 발광 다이오드의 애노드 전극에 연결되는 제1 전극, 초기화 전원에 연결되는 제2 전극을 포함하는 제5 트랜지스터를 포함할 수 있다.

[0026] 또한, 상기 제1 트랜지스터는, 상기 데이터 선에 연결되는 제1 전극, 상기 제1 노드에 연결되는 제2 전극 및 n 번째 주사선에 연결되는 게이트 전극을 포함하고, 상기 제3 트랜지스터는, 상기 기준 전원에 연결되는 제1 전극 및 상기 제1 노드에 연결되는 제2 전극을 더 포함하고, 상기 제4 트랜지스터는, 발광 제어선과 연결되는 게이트 전극을 포함할 수 있다.

[0027] 또한, 상기 제5 트랜지스터는 $n+2$ 번째 주사선에 연결되는 게이트 전극을 더 포함할 수 있다.

[0028] 또한, 상기 제4 트랜지스터는 제1 기간 및 제2 기간 동안 오프 상태를 유지하고, 상기 제3 트랜지스터 및 제5 트랜지스터는 상기 제2 기간 동안 온 상태를 유지할 수 있다.

[0029] 또한, 상기 제3 트랜지스터와 상기 제4 트랜지스터는 제3 기간 동안 동시에 온 상태를 유지할 수 있다.

발명의 효과

[0030] 본 발명의 실시예에 따르면, 유기 발광 다이오드로 공급되는 구동 전류가 구동 트랜지스터의 문턱 전압과 무관

하게 결정되므로, 구동 트랜지스터들의 문턱 전압 편차로 인한 휘도 불균일 현상을 제거할 수 있는 화소, 화소의 구동방법 및 화소를 포함하는 유기발광 표시장치를 제공할 수 있다.

[0031] 본 발명의 실시예에 따르면 구동 트랜지스터의 문턱 전압 보상 시간이 조절 가능한 화소, 화소의 구동방법 및 화소를 포함하는 유기발광 표시장치를 제공할 수 있다.

도면의 간단한 설명

[0032] 도 1은 본 발명의 실시예에 의한 유기발광 표시장치를 나타낸 도면이다.

도 2는 도 1에 도시된 화소의 실시예를 나타내는 회로도이다.

도 3은 도 2에 도시된 화소로 공급되는 신호의 구동파형을 나타내는 도면이다.

도 4는 본 발명의 실시예에 따라 제2 초기화 단계를 거친 후 발광 단계를 수행할 때의 효과를 예시적으로 설명하기 위한 그래프이다.

도 5는 본 발명의 다른 실시예에 의한 화소를 나타낸 도면이다.

도 6은 도 5에 도시된 화소로 공급되는 신호의 구동파형을 나타내는 도면이다.

도 7은 본 발명의 다른 실시예에 의한 유기발광 표시장치를 나타낸 도면이다.

도 8은 도 7에 도시된 화소의 실시예를 나타내는 회로도이다.

도 9는 도 8에 도시된 화소로 공급되는 신호의 구동파형을 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0033] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

[0034] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 이하의 설명에서 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고 전기적으로 연결되어 있는 경우도 포함한다. 또한, 도면에서 본 발명과 관계없는 부분은 본 발명의 설명을 명확하게 하기 위하여 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다.

[0035] 이하, 본 발명의 실시예들과 관련된 도면들을 참고하여, 본 발명의 실시예에 의한 화소, 화소의 구동방법 및 화소를 포함하는 유기발광 표시장치에 대해 설명하도록 한다.

[0036] 도 1은 본 발명의 실시예에 의한 유기발광 표시장치를 나타낸 도면이다.

[0037] 도 1을 참조하면, 본 발명의 실시예에 의한 유기발광 표시장치(1)는 다수의 화소들(PXL1)을 포함하는 화소부(10), 주사 구동부(20), 데이터 구동부(30) 및 타이밍 제어부(40)를 포함할 수 있다.

[0038] 또한, 본 발명의 실시예에 의한 유기발광 표시장치(1)는 주사 구동부(20)와 화소들(PXL1) 사이에 연결되는 주사선들(S1 내지 Sn) 및 발광 제어선(E1 내지 En)과, 데이터 구동부(30)와 화소들(PXL1) 사이에 연결되는 m개의 데이터선들(D1 내지 Dm)을 더 포함할 수 있다(여기서, n과 m은 2 이상의 자연수이다).

[0039] 화소들(PXL1)은 주사선들(S1 내지 Sn), 발광 제어선들(E1 내지 En) 및 데이터선들(D1 내지 Dm)과 연결될 수 있다.

[0040] 화소들(PXL1) 각각은 데이터선과 발광 제어선에 연결될 수 있으며, 도 1에서는 설명의 편의를 위하여 각 화소(PXL1)가 하나의 주사선과 연결된 것으로 도시하였으나, 복수 개의 주사선들에 연결될 수 있다.

[0041] 예를 들어, i 번째 라인에 위치하는 화소들(PXL1)은 제i-1 주사선(Si-1), 제i 주사선(Si), 제i+1 주사선(Si+1) 및 제i 발광 제어선(Ei)과 연결될 수 있다(여기서, i는 n 이하의 자연수이다).

[0042] 화소들(PXL1)은 전원 공급부(미도시)로부터 제1 전원(ELVDD), 제2 전원(ELVSS), 기준 전원(Vref) 및 초기화 전원(Vinit)을 공급받을 수 있다.

[0043] 또한, 화소들(PXL1) 각각은 제1 전원(ELVDD)으로부터 유기 발광 다이오드를 경유하여 제2 전원(ELVSS)으로 흐르

는 전류에 의해, 데이터 신호에 대응하는 빛을 생성할 수 있다.

- [0044] 주사 구동부(20)는 타이밍 제어부(40)로부터 공급받은 주사 구동 제어 신호에 대응하여 주사 신호를 생성하고, 생성된 주사 신호를 주사선들(S1 내지 Sn)로 공급할 수 있다.
- [0045] 주사 구동부(20)는 제1 주사선(S1)부터 제n 주사선(Sn)까지 주사 신호를 순차적으로 공급할 수 있다. 이때, 주사 구동부(20)는 제i(i는 자연수) 주사선(Si)으로 공급되는 주사신호와 제i+1 주사선(Si+1)으로 공급되는 주사 신호는 서로 중첩되지 않도록 주사 신호를 공급할 수 있다.
- [0046] 또한, 주사 구동부(20)는 타이밍 제어부(40)의 제어에 의해 발광 제어 신호를 생성하고, 생성된 발광 제어 신호를 발광 제어선들(E1 내지 En)로 공급할 수 있다.
- [0047] 데이터 구동부(30)는 타이밍 제어부(50)의 제어에 의해 데이터 신호를 생성하고, 생성된 데이터 신호를 데이터 선들(D1 내지 Dm)로 공급할 수 있다.
- [0048] 따라서, 화소들(PXL1)은 데이터선들(D1 내지 Dm)을 통해 데이터 신호를 공급받을 수 있다.
- [0049] 도 1에서는 설명의 편의를 위하여 주사 구동부(20), 데이터 구동부(30) 및 타이밍 제어부(40)를 개별적으로 도시하였으나, 상기 구성요소들 중 적어도 일부는 통합될 수 있다.
- [0050] 또한, 도 1에서는 n개의 주사선들(S1 내지 Sn) 및 발광 제어선들(E1 내지 En)이 도시되었지만, 이에 한정되지는 않는다. 실제로, 화소(PXL1)의 구조에 대응하여 적어도 하나 이상의 더미 주사선 및 발광 제어선이 추가로 포함될 수 있다.
- [0051] 그리고, 상술한 바와 같이 화소들(PXL1) 각각은 회로구조에 대응하여 이전 또는 이후 수평라인에 위치한 주사선 및 발광 제어선과 추가로 접속될 수도 있다.
- [0052] 또한, 도 1에서는 주사 구동부(20)가 주사선들(S1 내지 Sn) 및 발광 제어선들(E1 내지 En)과 접속되는 것으로 도시되었지만, 이에 제한되는 것은 아니다. 일례로, 발광 제어선들(E1 내지 En)은 별도의 구동부에 접속되어 발광 제어신호를 공급받을 수도 있다.
- [0053] 도 2는 도 1에 도시된 화소의 실시예를 나타내는 회로도이다. 도 2에서는 설명의 편의를 위하여, 제j 데이터선(Dj) 및 제i 주사선(Si)이 교차하여 형성된 영역에 구비된 화소(PXL1)를 도시하기로 한다(여기서, i는 n 이하의 자연수이고, j는 m 이하의 자연수이다).
- [0054] 상기 화소(PXL1)는 제j 데이터선(Dj), 제i 주사선(Si) 및 제i 발광 제어선(Ei) 뿐만 아니라, 제i-1 주사선(Si-1)과 제i+1 주사선(Si+1)과도 연결될 수 있다.
- [0055] 도 2를 참조하면, 본 발명의 실시예에 의한 화소(PXL1)는 제1 트랜지스터(T1), 제2 트랜지스터(T2), 제3 트랜지스터(T3), 제4 트랜지스터(T4), 제5 트랜지스터(T5), 제6 트랜지스터(T6), 커패시터(Cst) 및 유기 발광 다이오드(Organic Light Emitting Diode, OLED)를 포함할 수 있다.
- [0056] 제1 트랜지스터(T1)는 제j 데이터선(Dj)과 제1 노드(N1) 사이에 연결될 수 있다.
- [0057] 예를 들어, 제1 트랜지스터(T1)의 제1 전극은 제j 데이터선(Dj)에 연결되고, 제1 트랜지스터(T1)의 제2 전극은 제1 노드(N1)에 연결되며, 제1 트랜지스터(T1)의 게이트 전극은 제i 주사선(Si)에 연결될 수 있다.
- [0058] 이에 따라, 제1 트랜지스터(T1)는 제i 주사선(Si)에 공급되는 제어 신호에 대응하여 턴-온될 수 있다.
- [0059] 제1 트랜지스터(T1)가 턴-온되는 경우, 제j 데이터선(Dj)의 데이터 신호는 제1 노드(N1)로 전달될 수 있다.
- [0060] 제2 트랜지스터(T2)는 제1 전원(ELVDD)과 제2 노드(N2) 사이에 연결될 수 있다.
- [0061] 예를 들어, 제2 트랜지스터(T2)의 제1 전극은, 제4 트랜지스터(T4)를 거쳐 제1 전원(ELVDD)에 연결되고, 제2 트랜지스터(T2)의 제2 전극은 제2 노드(N2)에 연결되며, 제2 트랜지스터(T2)의 게이트 전극은 제1 노드(N1)에 연결될 수 있다.
- [0062] 제2 트랜지스터(T2)는 유기 발광 다이오드(OLED)로 구동 전류를 공급하는 구동 트랜지스터의 역할을 수행할 수 있다.
- [0063] 예를 들어, 제2 트랜지스터(T2)는 커패시터(Cst)에 저장된 전압에 대응하는 구동 전류를 유기 발광 다이오드(OLED)로 공급할 수 있다.

- [0064] 제3 트랜지스터(T3)는 기준 전원(Vref)과 제1 노드(N1) 사이에 연결될 수 있다.
- [0065] 예를 들어, 제3 트랜지스터(T3)의 제1 전극은 기준 전원(Vref)에 연결되고, 제3 트랜지스터(T3)의 제2 전극은 제1 노드(N1)에 연결되며, 제3 트랜지스터(T3)의 게이트 전극은 제i-1 주사선(Si-1)에 연결될 수 있다.
- [0066] 이에 따라, 제3 트랜지스터(T3)는 제i-1 주사선(Si-1)에 공급되는 주사 신호에 대응하여 턴-온될 수 있다.
- [0067] 제3 트랜지스터(T3)가 턴-온되는 경우, 기준 전원(Vref)의 전압이 제1 노드(N1)에 전달될 수 있다.
- [0068] 제4 트랜지스터(T4)는 제1 전원(ELVDD)과 제2 트랜지스터(T2) 사이에 연결될 수 있다.
- [0069] 예를 들어, 제4 트랜지스터(T4)의 제1 전극은 제1 전원(ELVDD)에 연결되고, 제4 트랜지스터(T4)의 제2 전극은 제2 트랜지스터(T2)의 제1 전극에 연결되며, 제4 트랜지스터(T4)의 게이트 전극은 제i 발광 제어선(Ei)에 연결될 수 있다.
- [0070] 이에 따라, 제4 트랜지스터(T4)는 제i 발광 제어선(Ei)에 공급되는 발광 제어신호에 대응하여 턴-온될 수 있다.
- [0071] 제5 트랜지스터(T5) 및 제6 트랜지스터(T6)는 제2 노드(N2)와 초기화 전원(Vinit) 사이에 연결될 수 있다.
- [0072] 예를 들어, 제5 트랜지스터(T5)의 제1 전극은 제2 노드(N2)에 연결되고, 제5 트랜지스터(T5)의 제2 전극은 제6 트랜지스터(T6)에 연결되며, 제5 트랜지스터(T5)의 게이트 전극은 제i 발광 제어선(Ei)에 연결될 수 있다.
- [0073] 또한, 제6 트랜지스터(T6)의 제1 전극은 제5 트랜지스터(T5)의 제2 전극에 연결되고, 제6 트랜지스터(T6)의 제2 전극은 초기화 전원(Vinit)에 연결되며, 제6 트랜지스터(T6)의 게이트 전극은 제i+1 주사선(Si+1)에 연결될 수 있다.
- [0074] 이에 따라, 제5 트랜지스터(T5)는 제i 발광 제어선(Ei)에 공급되는 발광 제어 신호에 대응하여 턴-온되고, 제6 트랜지스터(T6)는 제i+1 주사선(Si+1)에 공급되는 주사 신호에 대응하여 턴-온될 수 있다.
- [0075] 제5 트랜지스터(T5) 및 제6 트랜지스터(T6)가 동시에 턴-온되는 경우, 제2 노드(N2)로 초기화 전원(Vinit)의 전압이 전달될 수 있다.
- [0076] 여기서, 각 트랜지스터(T1, T2, T3, T4, T5, T6)의 제1 전극은 소스 전극 또는 드레인 전극으로 설정되고, 제2 전극은 제1 전극과 다른 전극으로 설정될 수 있다.
- [0077] 예를 들어, 제1 전극이 드레인 전극으로 설정되면, 제2 전극은 소스 전극으로 설정될 수 있다.
- [0078] 화소(PXL1)에 포함된 트랜지스터들(T1, T2, T3, T4, T5, T6)는 모두 동일한 채널형을 가질 수 있으며, 예를 들어, 제1 내지 제6 트랜지스터(T1, T2, T3, T4, T5, T6) 각각은 n 채널형으로 설정될 수 있다.
- [0079] 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 연결될 수 있다.
- [0080] 예를 들어, 커패시터(Cst)의 제1 전극은 제1 노드(N1)와 연결되고, 커패시터(Cst)의 제2 전극은 제2 노드(N2)에 연결될 수 있으며, 커패시터(Cst)에는 데이터 신호에 대응되는 전압이 저장될 수 있다.
- [0081] 유기 발광 다이오드(OLED)는 제2 노드(N2)와 제2 전원(ELVSS) 사이에 연결될 수 있다.
- [0082] 예를 들어, 유기 발광 다이오드(OLED)의 애노드 전극은 제2 노드(N2)에 연결되고, 유기 발광 다이오드(OLED)의 캐소드 전극은 제2 전원(ELVSS)에 연결될 수 있다.
- [0083] 유기 발광 다이오드(OLED)는 제2 트랜지스터(T2)로부터 구동 전류를 공급받고, 상기 구동 전류에 대응하는 휘도로 발광할 수 있다.
- [0084] 또한, 도 2에 점선으로 도시된 바와 같이, 유기 발광 다이오드(OLED)에는 기생 커패시터(Cp)가 존재할 수 있다.
- [0085] 도 3은 도 2에 도시된 화소로 공급되는 신호의 구동파형을 나타내는 도면이다. 이하에서는 도 2 및 도 3을 참조하여, 화소(PXL1)의 구동 동작을 설명하도록 한다.
- [0086] 도 3을 참조하면, 본 발명의 실시예에 의한 화소(PXL1)의 구동 방법은 발광 오프(off) 단계, 제1 초기화 단계, 문턱 전압 보상 단계, 데이터 기입 단계, 제2 초기화 단계, 발광 단계를 포함할 수 있다.
- [0087] 발광 오프 단계는 제1 기간(P1) 동안 수행될 수 있다. 발광 오프 단계에서는 제3 트랜지스터(T3)를 턴-온 시켜 제1 노드(N1)에 기준 전원(Vref)의 전압(이하, 기준 전압)을 공급하고, 제4 트랜지스터(T4)는 온 상태를 유지할 수 있다.

- [0088] 따라서, 발광 오프 단계에서는 제2 트랜지스터(T2)의 게이트 전극으로 기준 전압이 공급될 수 있다. 이때, 기준 전원(Vref)은 저전위 전원으로, 저전위 전압이 제2 트랜지스터(T2)의 게이트 전극으로 공급됨에 따라 제2 트랜지스터(T2)는 턴-오프될 수 있다.
- [0089] 제2 트랜지스터(T2)가 오프됨에 따라 제1 전원(ELVDD)으로부터 제2 전원(ELVSS)으로의 전류 경로는 단절되고, 따라서 유기 발광 다이오드(OLED)의 발광이 오프될 수 있다.
- [0090] 이때, 제1 노드(N1)의 전압은 하기의 수식 (1)과 같을 수 있다.
- [0091] [수식(1)]
- [0092] $V_{N1} = V_{ref}$
- [0093] (VN1는 제1 노드(N1)의 전압, Vref는 기준 전압)
- [0094] 이를 위하여, 제1 기간(P1) 동안에는 제i-1 주사선(Si-1)과 제i 발광 제어선(Ei)으로 각각 주사 신호와 발광 제어신호(예를 들어, 하이 레벨의 신호)가 공급될 수 있다.
- [0095] 이후, 이전 프레임의 발광 단계부터 온 상태를 유지하던 제4 트랜지스터(T4)를 턴-오프시킬 수 있다. 또한, 제3 트랜지스터(T3)를 턴-오프시키고, 제1 트랜지스터(T1)를 턴-온시켜 제1 노드(N1)에 데이터 전압을 공급할 수 있다.
- [0096] 이 경우, 제2 트랜지스터(T2)의 게이트 전극으로 제1 노드(N1)에 공급된 데이터 전압이 공급되더라도 제4 트랜지스터(T4)가 오프 상태이므로 제1 전원(ELVDD)으로부터 제2 전원(ELVSS)으로의 전류 경로는 여전히 단절된 상태일 수 있다.
- [0097] 이때, 제1 노드(N1)의 전압은 하기의 수식 (2)와 같을 수 있다.
- [0098] [수식(2)]
- [0099] $V_{N1} = V_{data'}$
- [0100] (VN1는 제1 노드(N1)의 전압, Vdata'는 데이터 전압)
- [0101] 다음으로, 제1 초기화 단계는 제2 기간(P2) 동안 수행될 수 있다. 제1 초기화 단계에서는 제5 트랜지스터(T5) 및 제6 트랜지스터(T6)를 턴 온시켜 제2 노드(N2)에 초기화 전원(Vinit)의 전압(이하, 초기화 전압)을 공급할 수 있다.
- [0102] 이를 위하여, 제2 기간(P2) 동안에는 제i+1 주사선(Si+1)과 제i 발광 제어선(Ei)으로 각각 주사 신호와 발광 제어신호(예를 들어, 하이 레벨의 신호)가 공급될 수 있다.
- [0103] 이때, 제1 노드(N1) 및 제2 노드(N2)의 전압은 하기의 수식 (3)과 같을 수 있다.
- [0104] [수식(3)]
- [0105] $V_{N1} = V_{data'} - (V_{oled_off} - V_{init})$
- [0106] $V_{N2} = V_{init}$
- [0107] (VN1는 제1 노드(N1)의 전압, Vdata'는 데이터 전압, Voled_off는 발광 오프 단계 종료 이후 제1 초기화 단계 시작 전의 제2 노드(N2)의 전압, VN2는 제2 노드(N2)의 전압, Vinit는 초기화 전압)
- [0108] 제2 트랜지스터(T2)의 게이트 전극 - 소스 전극 간 전압인 Vgs가 제2 트랜지스터의 구동 전압 미만이 됨에 따라 제2 트랜지스터(T2)는 오프되고, 상술한 초기화 동작을 통하여, 화소(PXL1)는 이전 단위 기간의 영향을 받지 않도록 초기화 될 수 있다.
- [0109] 문턱 전압 보상 단계는 제3 기간(P3) 동안 수행될 수 있다. 문턱 전압 보상 단계에서는 제3 트랜지스터(T3) 및 제4 트랜지스터(T4)를 턴 온시켜 커패시터(Cst)에 제2 트랜지스터(T2)의 문턱 전압을 저장할 수 있다.
- [0110] 이를 위하여, 제3 기간(P3) 동안에는 제i-1 주사선(Si-1) 및 제i 발광 제어선(Ei)으로 각각 주사 신호 및 발광 제어신호가 공급될 수 있다.
- [0111] 이에 따라, 제3 기간(P3) 동안에는 제3 트랜지스터(T3), 제4 트랜지스터(T4) 및 제5 트랜지스터(T5)가 온 상태를 유지하고, 제1 트랜지스터(T1) 및 제6 트랜지스터(T6)는 오프 상태를 유지할 수 있다.

- [0112] 제3 기간(P3) 동안 제 $i-1$ 주사선(S $i-1$)에 주사 신호가 공급되어 제3 트랜지스터(T3)가 온 상태를 유지함에 따라 제1 노드(N1)의 전압은 데이터 전압에서 다시 기준 전압으로 변화하게 된다.
- [0113] 또한, 제3 기간(P3) 동안 제2 노드(N2)의 전압은 초기화 전압으로부터, 기준 전압에서 제2 트랜지스터(T2)의 문턱 전압을 차감한 값으로 변화하게 된다.
- [0114] 한편, 유기 발광 다이오드(OLED)의 기생 커패시터(C_p)의 커패시턴스는 커패시터(C_{st})의 커패시턴스 보다 매우 크므로, 제1 노드(N1)의 전압 값이 변화하더라도 제2 노드(N2)는 그에 대한 영향을 받지 않을 수 있다.
- [0115] 이때, 제1 노드(N1) 및 제2 노드(N2)의 전압은 하기의 수식 (4)와 같을 수 있다.
- [0116] [수식(4)]
- [0117] $V_{N1}=V_{ref}$
- [0118] $V_{N2}=V_{ref}-V_{th}$
- [0119] (V_{N1}는 제1 노드(N1)의 전압, V_{ref}는 기준 전압, V_{N2}는 제2 노드(N2)의 전압, V_{th}는 제2 트랜지스터(T2)의 문턱 전압)
- [0120] 이러한 문턱 전압 보상 단계는 적어도 2회 이상 반복될 수 있으며, 도 3에 도시된 바와 같이 제3-1 기간(P3-1), 제3-2 기간(P3-2), 제3-3(P3-3) 기간 동안 수행될 수 있다.
- [0121] 제3-1 기간(P3-1), 제3-2 기간(P3-2) 및 제3-3 기간(P3-3) 동안 수행되는 각각의 문턱 전압 보상 단계에서는, 제3 기간(P3) 동안 수행되는 문턱 전압 보상 단계와 마찬가지로, 제3 트랜지스터(T3) 및 제4 트랜지스터(T4)를 턴 온시켜 커패시터(C_{st})에 제2 트랜지스터(T2)의 문턱 전압을 저장할 수 있다.
- [0122] 이를 위하여, 제3-1 기간(P3-1), 제3-2 기간(P3-2) 및 제3-3 기간(P3-3) 동안에는 제 $i-1$ 주사선(S $i-1$) 및 제 i 발광 제어선(E i)으로 각각 주사 신호 및 발광 제어신호가 공급될 수 있다.
- [0123] 이처럼 문턱 전압 보상 단계가 복수 회 수행되는 경우, 어느 하나의 문턱 전압 보상 단계가 종료된 후 다음 문턱 전압 보상 단계가 시작되기 전까지(예를 들어, 제3 기간(P3)과 제3-1 기간(P3-1) 사이) 제 $i-1$ 주사선(S $i-1$)으로의 주사 신호의 공급은 중단되고, 제 i 주사선(S i) 및 제 $i+1$ 주사선(S $i+1$)으로 주사 신호가 순차적으로 공급될 수 있다.
- [0124] 이 경우, 제 i 주사선(S i) 및 제 $i+1$ 주사선(S $i+1$)으로 주사 신호가 순차적으로 공급되는 동안 발광 제어 신호의 공급은 중단될 수 있다. 즉, 제4 트랜지스터(T4)는 오프 상태를 유지할 수 있다.
- [0125] 제 i 주사선(S i)으로 주사 신호가 공급되는 경우, 제1 트랜지스터(T1)가 온 상태가 됨에 따라 제1 노드(N1)의 전압은 초기화 전압에서 데이터 전압으로 바뀔 수 있으나, 제4 트랜지스터(T4)가 오프 상태이므로 제2 노드(N2)의 전압 값은 변하지 않을 수 있다.
- [0126] 또한, 제 $i+1$ 주사선(S $i+1$)으로 주사 신호가 공급되는 경우 역시, 제4 트랜지스터(T4)가 오프 상태이므로 제2 노드(N2)의 전압 값은 변하지 않을 수 있다.
- [0127] 문턱 전압 보상 단계가 한 번 수행되는 시간이 제2 트랜지스터(T2)의 문턱 전압을 보상할 만큼 길지 않은 경우, 상술한 바와 같이 문턱 전압 보상 단계를 복수 회 반복함으로써 문턱 전압 보상 기간을 충분히 확보할 수 있다.
- [0128] 한편, 도 3에서는 제3 기간(P3) 동안 문턱 전압 보상이 이루어진 이후, 제3-1 기간(P3-1), 제3-2 기간(P3-2), 제3-3 기간(P3-3) 동안, 즉 문턱 전압 보상 단계가 4번 반복된 것으로 상정하여 도시하였으나 이에 제한되는 것은 아니며, 문턱 전압 보상 단계의 횟수는 조절 가능하다.
- [0129] 데이터 기입 단계는 제4 기간(P4) 동안 수행될 수 있다. 데이터 기입 단계에서는 제1 트랜지스터(T1)를 턴-온시켜 제1 노드(N1)에 데이터 신호를 공급할 수 있다.
- [0130] 따라서, 데이터 기입 단계에서는 제 j 데이터선(D j)으로부터 전달된 데이터 신호가 제2 트랜지스터(T2)의 게이트 전극으로 공급될 수 있다.
- [0131] 이를 위하여, 제4 기간(P4) 동안에는 제 i 주사선(S i)으로 주사 신호가 공급될 수 있다. 이에 따라, 제4 기간(P4) 동안에는 제1 트랜지스터(T1)가 온 상태를 유지하고, 제3 트랜지스터(T3), 제4 트랜지스터(T4), 제5 트랜지스터(T5) 및 제6 트랜지스터(T6)가 오프 상태를 유지할 수 있다.

- [0132] 제4 기간(P4) 동안 제1 노드(N1)의 전압은 데이터 신호의 전압(이하, 데이터 전압)으로 유지되며, 제4 기간(P4) 동안 제2 노드(N2)의 전압은 하기 수식 (5)와 같을 수 있다.
- [0133] [수식(5)]
- [0134] $V_{N1}=V_{data}$
- [0135] $V_{N2}=V_{ref}-V_{th}$
- [0136] (VN1는 제1 노드(N1)의 전압, Vdata는 데이터 전압, Vref는 기준 전압, VN2는 제2 노드(N2)의 전압, Vth는 제2 트랜지스터(T2)의 문턱 전압)
- [0137] 본 발명의 실시예에 의한 화소(PXL1)가 다수 존재하는 경우, 상기 화소들(PXL1)에 포함된 각각의 제2 트랜지스터들(T2)은 공정 상 상이한 문턱 전압을 가지게 된다.
- [0138] 따라서, 실제 각 화소(PXL1)의 제2 노드(N2)의 전압은 상이하게 설정되며, 이에 따라 각 화소(PXL1)의 발광 시간에는 편차가 발생하게 된다.
- [0139] 그러므로, 본 발명의 실시예에 의한 화소(PXL1)의 구동방법에서는 하기와 같은 제2 초기화 단계를 진행하여, 각 화소(PXL1)의 제2 노드(N2)의 전압을 동일하게 초기화함으로써, 제2 트랜지스터(T2)들의 문턱 전압 편차에 의한 유기 발광 다이오드(OLED)의 애노드 전압 사이의 편차를 보정하고, 제2 트랜지스터들(T2)의 문턱 전압 편차로 인하여 발생하는 발광 시간 편차를 제거할 수 있다.
- [0140] 제2 초기화 단계는 제5 기간(P5) 동안 수행될 수 있다. 제2 초기화 단계에서는 제5 트랜지스터(T5) 및 제6 트랜지스터(T6)를 턴 온시켜 제2 노드(N2)에 초기화 전압을 다시 공급할 수 있다.
- [0141] 이를 위하여, 제5 기간(P5) 동안에는 제i+1 주사선(Si+1)과 제i 발광 제어선(Ei)으로 각각 주사 신호와 발광 제어신호(예를 들어, 하이 레벨의 신호)가 다시 공급될 수 있다.
- [0142] 이에 따라, 제5 트랜지스터(T5) 및 제6 트랜지스터(T6)는 동시에 온 상태를 유지하고, 제1 트랜지스터(T1) 및 제3 트랜지스터(T3)는 오프 상태를 유지할 수 있다.
- [0143] 초기화 전압이 제2 노드(N2)에 공급되는 경우, 커패시터(Cst)의 커플링 동작을 통해 제1 노드(N1)의 전압도 함께 변화되므로, 데이터 기입 단계에서 커패시터(Cst)에 저장된 전압은 그대로 유지될 수 있다.
- [0144] 이때, 제1 노드(N1) 및 제2 노드(N2)의 전압은 하기의 수식 (6)과 같을 수 있다.
- [0145] [수식(6)]
- [0146] $V_{N1}=V_{data}-(V_{ref}-V_{th})$
- [0147] $V_{N2}=V_{init}$
- [0148] (VN1는 제1 노드(N1)의 전압, Vdata는 데이터 전압, Vref는 기준 전압, Vth는 제2 트랜지스터(T2)의 문턱 전압, VN2는 제2 노드(N2)의 전압, Vinit는 초기화 전압)
- [0149] 마지막으로, 발광 단계는 제6 기간(P6) 동안 수행될 수 있다. 발광 단계에서는 제2 트랜지스터(T2)로부터 커패시터(Cst)에 저장된 전압에 대응하는 구동 전류를 유기 발광 다이오드(OLED)로 공급할 수 있다.
- [0150] 이를 위하여, 제6 기간(P6) 동안에는 각 주사선(제i-1 주사선, 제i 주사선 및 제i+1 주사선)으로 주사 신호가 공급되지 않는다.
- [0151] 이에 따라, 제1 트랜지스터(T1), 제3 트랜지스터(T3) 및 제6 트랜지스터(T6)가 오프 상태를 유지할 수 있다.
- [0152] 제6 기간(P6) 동안 제1 노드(N1) 및 제2 노드(N2)에는 하기의 수식 (7)에 따른 전압이 저장될 수 있으며, 이에 따라 제2 트랜지스터(T2)는 아래 수식 (7)에 따른 전류를 유기 발광 다이오드로 공급할 수 있다.
- [0153] [수식(7)]
- [0154] $V_{N1}=V_{data}+(V_{oled}-V_{ref}+V_{th})$
- [0155] $V_{N2}=V_{oled}$
- [0156] $I_{oled}=k \times (V_{gs}-V_{th})^2 = k \times (V_{data}-V_{ref})^2$

- [0157] (VN1는 제1 노드(N1)의 전압, Vdata는 데이터 전압, Voled는 제2 트랜지스터(T2)의 구동 전압, Vref는 기준 전압, Vth는 제2 트랜지스터(T2)의 문턱 전압, VN2는 제2 노드(N2)의 전압, Ioled는 제2 트랜지스터(T2)로부터 출력되는 구동 전류, k는 상수, Vgs는 제2 트랜지스터(T2)의 게이트-소스 간 전압)
- [0158] 즉, 상기 수식 (7)에서 알 수 있듯이 제2 트랜지스터(T2)로부터 출력되는 구동 전류는 문턱 전압(Vth)과 무관하게 결정되므로, 각 화소(PXL1)에 포함된 구동 트랜지스터, 즉 제2 트랜지스터(T2)의 문턱 전압 편차로 인한 휘도 불균일 현상을 제거할 수 있다.
- [0159] 도 4는 본 발명의 실시예에 따라 제2 초기화 단계를 거친 후 발광 단계를 수행할 때의 효과를 예시적으로 설명하기 위한 그래프이다.
- [0160] 도 4에 도시된 그래프의 가로축은 제2 구동 트랜지스터(T2)의 문턱 전압 간 편차(ΔV_{th})에 관한 것이며, 세로축은 전류 오차(Current error)에 관한 것이다.
- [0161] 즉, 도 4의 그래프는 제2 구동 트랜지스터(T2)의 문턱 전압 간 편차(ΔV_{th})에 대한 전류 오차를 나타내는 것으로서, 도 4를 참조하면 제2 구동 트랜지스터(T2)의 문턱 전압 간 편차(ΔV_{th})가 클수록 전류 오차가 커지는 것을 알 수 있다.
- [0162] 다만, 상술한 바와 같이 유기 발광 다이오드(OLED)의 발광 전 유기 발광 다이오드(OLED)의 애노드 전극, 제2 노드(N2)를 초기화 전압으로 초기화하는 경우 전반적으로 전류 오차가 줄어드는 것을 확인할 수 있다.
- [0164] 도 5는 본 발명의 다른 실시예에 의한 화소를 나타낸 도면이다. 여기서는 상술한 실시예와 중복되는 내용을 생략하고, 상술한 실시예와 차이가 있는 부분을 중심으로 설명하도록 한다.
- [0165] 도 5를 참조하면, 본 발명의 다른 실시예에 의한 화소(PXL2)는, 제7 트랜지스터(T7)를 더 포함할 수 있다.
- [0166] 제7 트랜지스터(T7)는 제5 트랜지스터(T5)와 초기화 전원(Vinit) 사이에 연결될 수 있으며, 특히 제5 트랜지스터(T5)와 초기화 전원(Vinit) 사이에 구비된 제6 트랜지스터(T6)와 직접 연결될 수 있다.
- [0167] 예를 들어, 제7 트랜지스터(T7)의 제1 전극은 제5 트랜지스터(T5)의 제2 전극 및 제6 트랜지스터(T6)의 제1 전극과 동시에 연결되고, 제7 트랜지스터(T7)의 제2 전극은 초기화 전원(Vinit) 및 제6 트랜지스터(T6)의 제2 전극과 동시에 연결될 수 있다. 제7 트랜지스터(T7)의 게이트 전극은 제i 주사선(Si)에 연결될 수 있다.
- [0168] 제7 트랜지스터(T7)가 더 구비됨에 따라 본 발명의 다른 실시예에 의한 화소(PXL2)는 제j 데이터선(Dj), 제i 주사선(Si) 및 제i 발광 제어선(Ei) 뿐만 아니라, 제i-2 주사선(Si-2)과 제i-1 주사선(Si-1)과도 함께 연결될 수 있다.
- [0169] 보다 구체적으로, 제i-2 주사선(Si-2)은 제3 트랜지스터(T3)의 게이트 전극에 연결되고, 제i-1 주사선(Si-1)은 제6 트랜지스터(T6)의 게이트 전극에 연결되며, 제i 주사선(Si)은 제1 트랜지스터(T1) 및 제7 트랜지스터(T7)의 게이트 전극에 연결되고, 제i 발광 제어선(Ei)은 제4 트랜지스터(T4) 및 제5 트랜지스터(T5)의 게이트 전극에 연결될 수 있다.
- [0170] 이에 따라, 본 발명의 다른 실시예에 의한 화소(PXL2)는 제i-2 주사선(Si-2), 제i-1 주사선(Si-1), 제i 주사선(Si) 및 제i 발광 제어선(Ei)에 공급되는 주사 신호 및 발광 제어 신호에 따라 동작할 수 있다.
- [0171] 도 6은 도 5에 도시된 화소로 공급되는 신호의 구동파형을 나타내는 도면이다. 이하에서는 도 5 및 도 6을 참조하여, 화소(PXL2)의 구동 동작을 설명하도록 한다.
- [0172] 여기서는 도 2 및 3을 참조로 하여 상술한 실시예와 중복되는 내용을 생략하고, 상술한 실시예와 차이가 있는 부분을 중심으로 설명하도록 한다.
- [0173] 도 6을 참조하면, 본 발명의 다른 실시예에 의한 화소(PXL2)의 구동 방법은 발광 오프 단계, 초기화 단계, 문턱 전압 보상 단계, 데이터 기입 단계 및 발광 단계를 포함할 수 있다.
- [0174] 발광 오프 단계는 제1 기간(P1') 동안 수행될 수 있다. 발광 오프 단계에서는 제3 트랜지스터(T3)를 턴-온시켜 제1 노드(N1)에 기준 전압(Vref)의 전압(이하, 기준 전압)을 공급하고, 제4 트랜지스터(T4)는 온 상태를 유지할 수 있다.
- [0175] 이를 위하여, 제1 기간(P1') 동안에는 제i-2 주사선(Si-2)과 제i 발광 제어선(Ei)으로 각각 주사 신호와 발광

제어신호(예를 들어, 하이 레벨의 신호)가 공급될 수 있다.

- [0176] 따라서, 제1 기간(P1') 동안에는 제2 트랜지스터(T2)의 게이트 전극으로 기준 전압이 공급되고, 이때 기준 전원(Vref)은 저전위 전원으로, 저전위 전압이 제2 트랜지스터(T2)의 게이트 전극으로 공급됨에 따라 제2 트랜지스터(T2)는 턴-오프될 수 있다.
- [0177] 따라서, 제1 전원(ELVDD)으로부터 제2 전원(ELVSS)으로의 전류 경로가 단절되어 유기 발광 다이오드(OLED)는 오프될 수 있다.
- [0178] 다음으로, 초기화 단계는 제2 기간(P2') 동안 수행될 수 있다. 초기화 단계에서는 제5 트랜지스터(T5) 및 제6 트랜지스터(T6)를 턴 온시켜 제2 노드(N2)에 초기화 전압을 공급할 수 있다.
- [0179] 이를 위하여, 제2 기간(P2') 동안에는 제i-1 주사선(Si-1)과 제i 발광 제어선(Ei)으로 각각 주사 신호와 발광 제어신호가 공급될 수 있다.
- [0180] 다음으로, 문턱 전압 보상 단계는 제3 기간(P3') 동안 수행될 수 있다. 문턱 전압 보상 단계에서는 제3 트랜지스터(T3) 및 제4 트랜지스터(T4)를 동시에 턴 온시켜 커패시터(Cst)에 제2 트랜지스터(T2)의 문턱 전압을 저장할 수 있다.
- [0181] 이를 위하여, 제3 기간(P3') 동안에는 제i-2 주사선(Si-2) 및 제i 발광 제어선(Ei)으로 각각 주사 신호 및 발광 제어신호가 공급될 수 있다.
- [0182] 이에 따라, 제3 기간(P3') 동안에는 제3 트랜지스터(T3), 제4 트랜지스터(T4) 및 제5 트랜지스터(T5)가 온 상태를 유지하고, 제1 트랜지스터(T1), 제6 트랜지스터(T6) 및 제7 트랜지스터(T7)는 오프 상태를 유지할 수 있다.
- [0183] 제3 기간(P3') 동안 제3 트랜지스터(T3)가 온 상태를 유지함에 따라 제1 노드(N1)의 전압은 기준 전압으로 변화하게 된다. 또한, 제3 기간(P3') 동안 제2 노드(N2)의 전압은 기준 전압에서 제2 트랜지스터(T2)의 문턱 전압을 차감한 값으로 변화하게 된다. 따라서, 커패시터(Cst)에 제2 트랜지스터(T2)의 문턱 전압이 저장될 수 있다.
- [0184] 이러한 문턱 전압 보상 단계는, 상술한 실시예와 마찬가지로 적어도 2회 이상 반복될 수 있으며, 도 6에 도시된 바와 같이 제3-1 기간(P3-1'), 제3-2 기간(P3-2'), 제3-3 기간(P3-3') 동안 수행될 수 있다.
- [0185] 제3-1 기간(P3-1'), 제3-2 기간(P3-2') 및 제3-3 기간(P3-3') 동안 수행되는 각각의 문턱 전압 보상 단계에서는, 제3 기간(P3') 동안 수행되는 문턱 전압 보상 단계와 마찬가지로 제3 트랜지스터(T3) 및 제4 트랜지스터(T4)를 턴 온시켜 커패시터(Cst)에 제2 트랜지스터(T2)의 문턱 전압을 저장할 수 있다.
- [0186] 이를 위하여, 제3-1 기간(P3-1'), 제3-2 기간(P3-2') 및 제3-3 기간(P3-3') 동안에는 제i-2 주사선(Si-2) 및 제i 발광 제어선(Ei)으로 각각 주사 신호 및 발광 제어신호가 공급될 수 있다.
- [0187] 데이터 기입 단계는 제4 기간(P4') 동안 수행될 수 있다. 데이터 기입 단계에서는 제1 트랜지스터(T1)를 턴-온시켜 제1 노드(N1)에 데이터 신호를 공급할 수 있다.
- [0188] 따라서, 데이터 기입 단계에서는 제j 데이터선(Dj)으로부터 전달된 데이터 신호가 제2 트랜지스터(T2)의 게이트 전극으로 공급될 수 있다.
- [0189] 이를 위하여, 제4 기간(P4') 동안에는 제i 주사선(Si)으로 주사 신호가 공급될 수 있다. 이에 따라, 제4 기간(P4') 동안에는 제1 트랜지스터(T1)가 온 상태를 유지하고, 제3 트랜지스터(T3) 내지 제6 트랜지스터(T4)가 오프 상태를 유지할 수 있다.
- [0190] 마지막으로, 발광 단계는 제5 기간(P5') 동안 수행될 수 있다. 발광 단계에서는 제2 트랜지스터(T2)로부터 커패시터(Cst)에 저장된 전압에 대응하는 구동 전류를 유기 발광 다이오드(OLED)로 공급할 수 있다.
- [0191] 이를 위하여, 제5 기간 동안에는 각 주사선(제i-2 주사선, 제i-1 주사선 및 제i 주사선)으로 주사 신호가 공급되지 않는다.
- [0192] 도 2 및 도 3을 참조하여 설명한 본 발명의 실시예에 따른 화소(PXL1)에 제i-1 주사선(Si-1), 제i 주사선(Si) 및 제i+1 주사선(Si+1)이 연결되는 것과 달리, 본 발명의 다른 실시예에 따른 화소(PXL2)에는 제7 트랜지스터가 더 구비됨에 따라, 제i-2 주사선(Si-2), 제i-1 주사선(Si-1) 및 제i 주사선(Sn)이 연결되나, 제2 트랜지스터의 문턱 전압을 보상하는 방법은 서로 동일할 수 있다.

- [0193] 도 7은 본 발명의 다른 실시예에 의한 유기발광 표시장치를 나타낸 도면이다.
- [0194] 여기서는 도 1을 참조로 하여 상술한 실시예와 중복되는 내용을 생략하고, 상술한 실시예와 차이가 있는 부분을 중심으로 설명하도록 한다.
- [0195] 본 발명의 또 다른 실시예에 따른 유기발광 표시장치(1')는 제어 구동부(300)를 더 포함할 수 있다.
- [0196] 제어 구동부(300)는 타이밍 제어부(500)의 제어에 의하여 제어 신호를 생성하고, 생성된 제어 신호를 제어선들(C1 내지 Cn)로 공급할 수 있다. 따라서, 화소들(PXL10)은 제어선들(C1 내지 Cn)을 통해 제어 신호를 공급받을 수 있다.
- [0197] 제어 구동부(300)는 제1 제어선(C1)부터 제n 제어선(Cn)까지 제어 신호를 순차적으로 공급할 수 있다.
- [0198] 도 7에서는 설명의 편의를 위하여 주사 구동부(200), 제어 구동부(300), 데이터 구동부(400) 및 타이밍 제어부(500)를 개별적으로 도시하였으나, 상기 구성요소들 중 적어도 일부는 통합될 수 있다.
- [0199] 또한, 도 1에서는 n개의 주사선들(S1 내지 Sn), 제어선들(C1 내지 Cn) 및 발광 제어선들(E1 내지 En)이 도시되었지만, 이에 한정되지는 않는다. 실제로, 화소(PXL10)의 구조에 대응하여 적어도 하나 이상의 더미 주사선, 더미 제어선 및 더미 발광 제어선이 추가로 포함될 수 있다.
- [0200] 그리고, 상술한 바와 같이 화소들(PXL10) 각각은 회로구조에 대응하여 이전 또는 이후 수평라인에 위치한 주사선 및 발광 제어선과 추가로 접속될 수도 있다.
- [0201] 또한, 도 7에서는 주사 구동부(200)가 주사선들(S1 내지 Sn) 및 발광 제어선들(E1 내지 En)과 접속되는 것으로 도시되었지만, 이에 제한되는 것은 아니다. 일례로, 발광 제어선들(E1 내지 En)은 별도의 구동부에 접속되어 발광 제어 신호를 공급받을 수도 있다.
- [0202] 도 8은 도 7에 도시된 화소의 실시예를 나타내는 회로도이다.
- [0203] 도 8에서는 제j 데이터선(Dj), 제i 주사선(Si), 제i 발광 제어선(Ei) 및 제i 제어선(Ci)이 교차하여 형성된 영역에 구비된 화소(PXL10)를 도시하기로 한다(여기서, i는 n 이하의 자연수이고, j는 m 이하의 자연수이다).
- [0204] 또한, 여기서는 상술한 실시예와 중복되는 내용을 생략하고, 상술한 실시예와 차이가 있는 부분을 중심으로 설명하도록 한다.
- [0205] 도 8을 참조하면 본 발명의 다른 실시예에 의한 화소(PXL10)는 제1 트랜지스터(T1), 제2 트랜지스터(T2), 제3 트랜지스터(T3), 제4 트랜지스터(T4), 제5 트랜지스터(T5), 커패시터(Cst) 및 유기 발광 다이오드(OLED)를 포함할 수 있다.
- [0206] 본 발명의 다른 실시예에 따른 화소(PXL10)는 제j 데이터선(Dj), 제i 주사선(Si) 및 제i 발광 제어선(Ei) 뿐만 아니라, 제i+2 주사선(Si+2) 및 제i 제어선(Ci)과도 연결될 수 있다.
- [0207] 상기 제i 제어선(Ci)은 제3 트랜지스터(T3)의 게이트 전극에 연결되어, 제3 트랜지스터(T3)의 온, 오프를 제어할 수 있다. 즉, 제3 트랜지스터(T3)는 제i 제어선(Ci)에 공급되는 제어 신호에 대응하여 턴-온되고, 제3 트랜지스터(T3)가 턴-온되는 경우, 기준 전원(Vref)의 전압이 제1 노드(N1)에 전달될 수 있다.
- [0208] 다음으로, 본 발명의 다른 실시예에 의한 경우, 유기 발광 다이오드(OLED)가 발광 오프된 후 다시 발광을 시작하기 전, 유기 발광 다이오드(OLED)의 애노드 전극, 즉 제2 노드(N2)를 초기화하기 위한 트랜지스터로서 제5 트랜지스터(T5)만을 구비할 수 있다.
- [0209] 제5 트랜지스터(T5)는 제2 노드(N2)와 초기화 전원(Vinit) 사이에 연결될 수 있다.
- [0210] 예를 들어, 제5 트랜지스터(T5)의 제1 전극은 제2 노드(N2)에 연결되고, 제5 트랜지스터(T5)의 제2 전극은 초기화 전원(Vinit)에 연결되며, 제5 트랜지스터(T5)의 게이트 전극은 제i+2 주사선(Si+2)에 연결될 수 있다.
- [0211] 제5 트랜지스터(T5)는 제i+2 주사선(Si+2)에 공급되는 주사 신호에 대응하여 턴-온되고, 제5 트랜지스터(T5)가 턴-온되는 경우 제2 노드(N2)로 초기화 전원(Vinit)의 전압이 전달될 수 있다.
- [0212] 도 9는 도 8에 도시된 화소로 공급되는 신호의 구동파형을 나타내는 도면이다. 이하에서는 도 8 및 도 9를 참조하여, 화소(PXL10)의 구동 동작을 설명하도록 한다.
- [0213] 여기서는 상술한 실시예와 중복되는 내용을 생략하고, 상술한 실시예와 차이가 있는 부분을 중심으로 설명하도

록 한다.

- [0214] 도 9를 참조하면, 본 발명의 다른 실시예에 의한 화소(PXL10)의 구동 방법은 발광 오프 단계, 제1 초기화 단계, 문턱 전압 보상 단계, 데이터 기입 단계, 제2 초기화 단계 및 발광 단계를 포함할 수 있다.
- [0215] 발광 오프 단계는 제1 기간(P1") 동안 수행될 수 있다. 발광 오프 단계에서는 제3 트랜지스터(T3), 제4 트랜지스터(T4) 및 제5 트랜지스터(T5)가 오프 상태를 유지할 수 있다.
- [0216] 제4 트랜지스터(T4)가 오프됨에 따라 제1 전원(ELVDD)으로부터 제2 전원(ELVSS)으로의 전류 경로는 단절되고, 따라서 유기 발광 다이오드(OLED)는 오프될 수 있다.
- [0217] 다음으로, 제1 초기화 단계는 제2 기간(P2") 동안 수행될 수 있다. 제1 초기화 단계에서는 제5 트랜지스터(T5)를 턴 온시켜 제2 노드(N2)에 초기화 전압을 공급할 수 있다.
- [0218] 이를 위하여, 제2 기간(P2") 동안에는 제i+2 주사선(Si+2)으로 주사 신호(예를 들어, 하이 레벨의 신호)가 공급될 수 있다.
- [0219] 또한, 제1 초기화 단계에서는 제3 트랜지스터(T3)를 함께 턴 온시켜 제1 노드(N1)에 기준 전압을 공급할 수 있다.
- [0220] 이를 위하여, 제2 기간(P2") 동안에 제i 제어선(Ci)으로 제어 신호가 함께 공급될 수 있다.
- [0221] 상술한 초기화 동작을 통하여, 화소(PXL10)는 이전 단위 기간의 영향을 받지 않도록 초기화 될 수 있다.
- [0222] 이때, 제1 노드(N1) 및 제2 노드(N2)의 전압은 하기의 수식 (8)과 같을 수 있다.
- [0223] [수식(8)]
- [0224] $V_{N1}=V_{ref}$
- [0225] $V_{N2}=V_{init}$
- [0226] (VN1는 제1 노드(N1)의 전압, Vref는 기준 전압, VN2는 제2 노드(N2)의 전압, Vinit는 초기화 전압)
- [0227] 문턱 전압 보상 단계는 제3 기간(P3") 동안 수행될 수 있다. 문턱 전압 보상 단계에서는 제3 트랜지스터(T3) 및 제4 트랜지스터(T4)를 턴 온시켜 커패시터(Cst)에 제2 트랜지스터(T2)의 문턱 전압을 저장할 수 있다.
- [0228] 이를 위하여, 제3 기간(P3") 동안에는 제i 제어선(Ci) 및 제i 발광 제어선(Ei)으로 각각 제어 신호 및 발광 제어 신호가 공급될 수 있다.
- [0229] 이에 따라, 제3 기간(P3") 동안에는 제3 트랜지스터(T3) 및 제4 트랜지스터(T4)가 온 상태를 유지하고, 제1 트랜지스터(T1) 및 제5 트랜지스터(T5)는 오프 상태를 유지할 수 있다.
- [0230] 제3 기간(P3") 동안 제1 노드(N1)의 전압은 기준 전압을 계속 유지하고, 제3 기간(P3") 동안 제2 노드(N2)의 전압은 초기화 전압으로부터, 기준 전압에서 제2 트랜지스터(T2)의 문턱 전압을 차감한 값으로 변화하게 된다.
- [0231] 이때, 제1 노드(N1) 및 제2 노드(N2)의 전압은 하기의 수식 (9)와 같을 수 있다.
- [0232] [수식(9)]
- [0233] $V_{N1}=V_{ref}$
- [0234] $V_{N2}=V_{ref}-V_{th}$
- [0235] (VN1는 제1 노드(N1)의 전압, Vref는 기준 전압, VN2는 제2 노드(N2)의 전압, Vth는 제2 트랜지스터(T2)의 문턱 전압)
- [0236] 한편, 문턱 전압 보상 단계 동안 유기 발광 다이오드(OLED)를 비발광 상태로 유지하기 위하여, 제2 노드(N2)의 전압, 즉 기준 전압은 유기 발광 다이오드(OLED)를 비발광 상태로 유지시킬 수 있는 전압 레벨로 설정될 수 있다.
- [0237] 문턱 전압 보상 단계의 진행 시간은 제i 제어선(Ci)으로 공급되는 제어 신호 및 제i 발광 제어선(Ei)으로 공급되는 발광 제어 신호에 의해 결정된다.
- [0238] 따라서, 제i 제어선(Ci)으로 공급되는 제어 신호 및 제i 발광 제어선(Ei)으로 공급되는 발광 제어 신호의 폭을

조절함으로써 문턱 전압 보상 단계의 진행 시간을 조절할 수 있다.

- [0239] 데이터 기입 단계는 제4 기간(P4") 동안 수행될 수 있다. 데이터 기입 단계에서는 제1 트랜지스터(T1)를 턴-온시켜 제1 노드(N1)에 데이터 신호를 공급할 수 있다.
- [0240] 따라서, 데이터 기입 단계에서는 제j 데이터선(Dj)으로부터 전달된 데이터 신호가 제2 트랜지스터(T2)의 게이트 전극으로 공급될 수 있다.
- [0241] 이를 위하여, 제4 기간(P4") 동안에는 제i 주사선(Si)으로 주사 신호가 공급될 수 있다. 이에 따라, 제4 기간(P4") 동안에는 제1 트랜지스터(T1)가 온 상태를 유지하고, 제3 트랜지스터(T3), 제4 트랜지스터(T4) 및 제5 트랜지스터(T5)가 오프 상태를 유지할 수 있다.
- [0242] 제4 기간(P4") 동안 제1 노드(N1)의 전압은 데이터 신호의 전압(이하, 데이터 전압)으로 유지되며, 제4 기간(P4") 동안 제2 노드(N2)의 전압은 하기 수식 (10)과 같을 수 있다.
- [0243] [수식(10)]
- [0244] $V_{N1}=V_{data}$
- [0245] $V_{N2}=V_{ref}-V_{th}$
- [0246] (VN1는 제1 노드(N1)의 전압, Vdata는 데이터 전압, Vref는 기준 전압, VN2는 제2 노드(N2)의 전압, Vth는 제2 트랜지스터(T2)의 문턱 전압)
- [0247] 제2 초기화 단계는 제5 기간(P5") 동안 수행될 수 있다. 제2 초기화 단계에서는 제5 트랜지스터(P5)를 턴 온시켜 제2 노드(N2)에 초기화 전압을 다시 공급할 수 있다.
- [0248] 이를 위하여, 제5 기간(P5) 동안에는 제i+2 주사선(Si+2)으로 주사 신호가 공급될 수 있다.
- [0249] 이에 따라, 제5 트랜지스터(P5)는 온 상태를 유지하고, 제1 트랜지스터(T1), 제3 트랜지스터(T3) 및 제4 트랜지스터(T4)는 오프 상태를 유지할 수 있다.
- [0250] 초기화 전압이 제2 노드(N2)에 공급되는 경우, 커패시터(Cst)의 커플링 동작을 통해 제1 노드(N1)의 전압도 함께 변화되므로, 데이터 기입 단계에서 커패시터(Cst)에 저장된 제2 트랜지스터의 문턱 전압은 유지될 수 있다.
- [0251] 이 경우, 제1 노드(N1) 및 제2 노드(N2)의 전압은 하기의 수식 (11)과 같을 수 있다.
- [0252] [수식(11)]
- [0253] $V_{N1}= V_{data}-V_{ref}+V_{th}$
- [0254] $V_{N2}=V_{init}$
- [0255] (VN1는 제1 노드(N1)의 전압, Vdata는 데이터 전압, Vref는 기준 전압, Vth는 제2 트랜지스터(T2)의 문턱 전압, VN2는 제2 노드(N2)의 전압, Vinit는 초기화 전압)
- [0256] 마지막으로, 발광 단계는 제6 기간(P6") 동안 수행될 수 있다. 발광 단계에서는 제2 트랜지스터(T2)로부터 커패시터(Cst)에 저장된 전압에 대응하는 구동 전류를 유기 발광 다이오드(OLED)로 공급할 수 있다.
- [0257] 이를 위하여, 제6 기간(P6") 동안에는 각 주사선(Si, Si+2) 및 제i 제어선(Ci)으로 주사 신호 및 제어 신호가 공급되지 않는다.
- [0258] 이에 따라, 제1 트랜지스터(T1), 제3 트랜지스터(T3) 및 제5 트랜지스터(T5)가 오프 상태를 유지할 수 있다.
- [0259] 제6 기간(P6") 동안 제1 노드(N1) 및 제2 노드(N2) 각각에는 하기의 수식 (12)에 따른 전압이 저장될 수 있으며, 이에 따라 제2 트랜지스터(T2)는 아래 수식 (12)에 따른 전류를 유기 발광 다이오드로 공급할 수 있다.
- [0260] [수식(12)]
- [0261] $V_{N1}=V_{data}+(V_{oled}-V_{ref}+V_{th})$
- [0262] $V_{N2}=V_{oled}$
- [0263] $I_{oled} = k \times (V_{gs}-V_{th})^2 = k \times (V_{data}-V_{ref})^2$

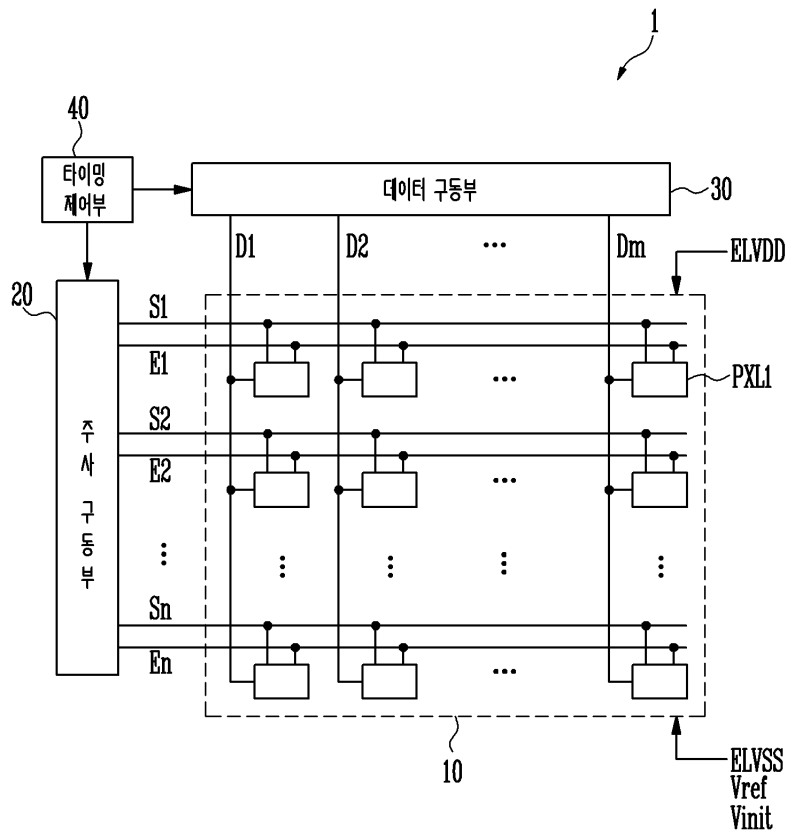
- [0264] (VN1는 제1 노드(N1)의 전압, Vdata는 데이터 전압, Voled는 제2 트랜지스터(T2)의 구동 전압, Vref는 기준 전압, Vth는 제2 트랜지스터(T2)의 문턱 전압, VN2는 제2 노드(N2)의 전압, Ioled는 제2 트랜지스터(T2)로부터 출력되는 구동 전류, k는 상수, Vgs는 제2 트랜지스터(T2)의 게이트-소스 간 전압)
- [0265] 즉, 상기 수식 (12)에서 알 수 있듯이 제2 트랜지스터(T2)로부터 출력되는 구동 전류는 문턱 전압(Vth)과 무관하게 결정되므로, 각 화소(PXL10)에 포함된 구동 트랜지스터, 즉 제2 트랜지스터(T2)의 문턱 전압 편차로 인한 휘도 불균일 현상을 제거할 수 있다.
- [0266] 본 발명이 속하는 기술분야의 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구의 범위에 의하여 나타내어지며, 특허청구의 범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

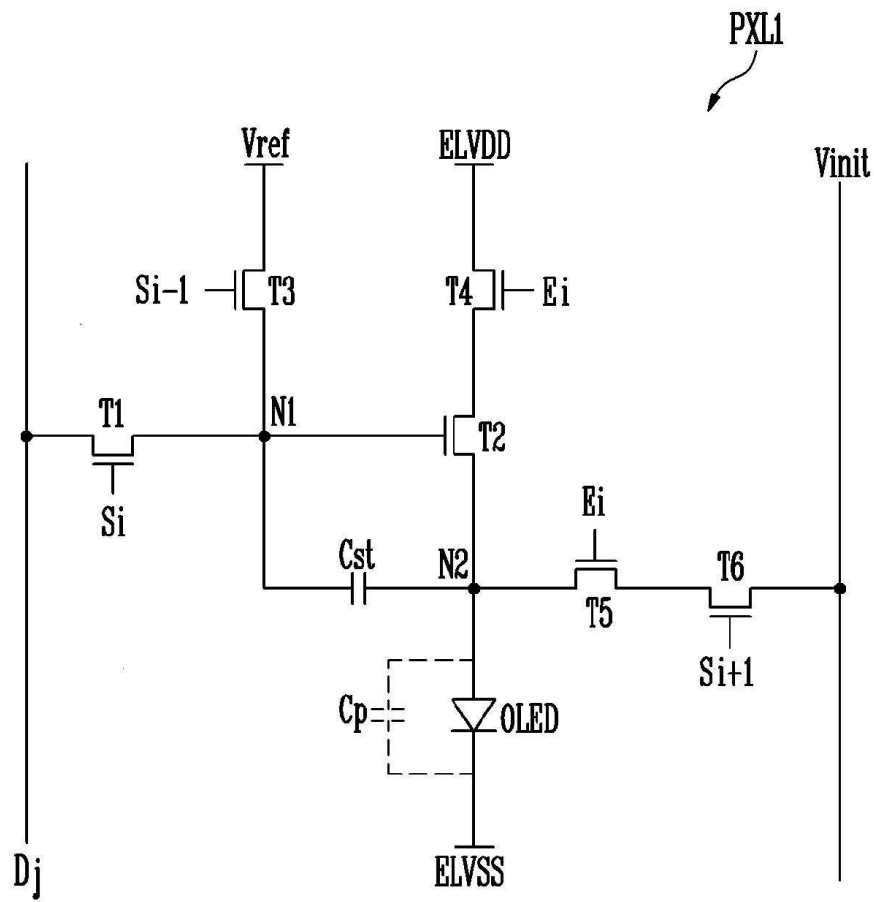
- [0267] 1, 1': 유기발광 표시장치
- 10, 100: 화소부
- 20, 200: 주사 구동부
- 30, 400: 데이터 구동부
- 300: 제어 구동부
- 40, 500: 타이밍 제어부
- PXL1, PXL2, PXL10: 화소

도면

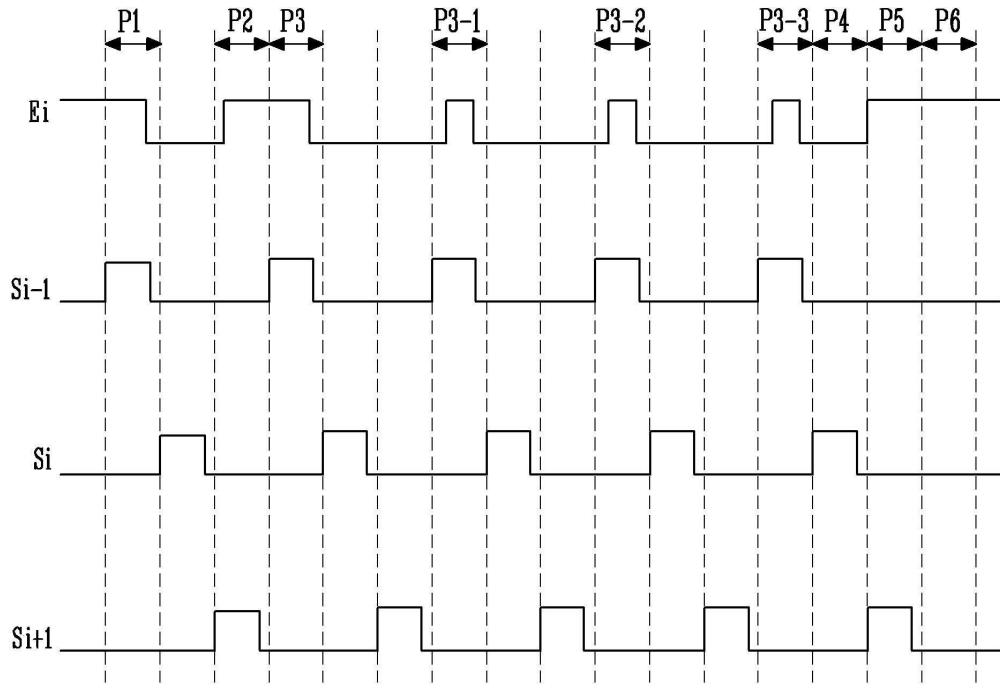
도면1



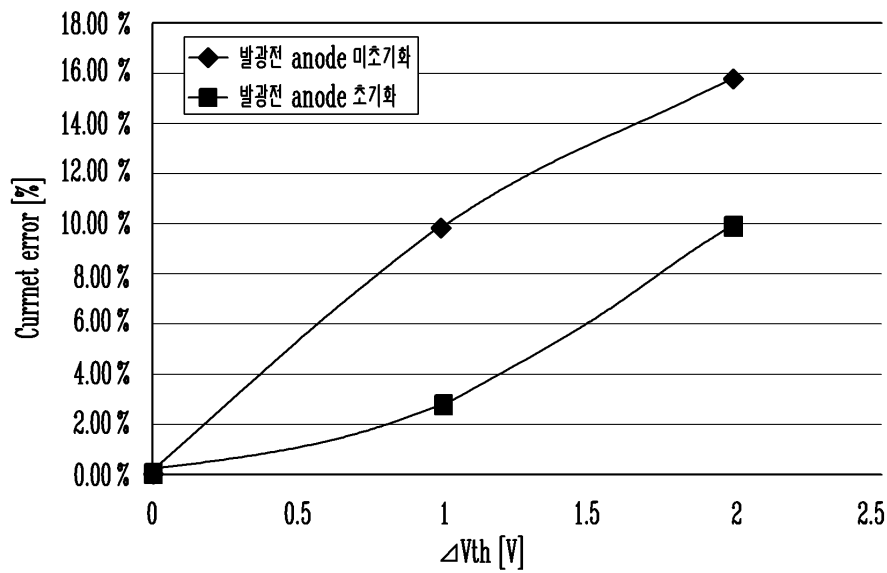
도면2



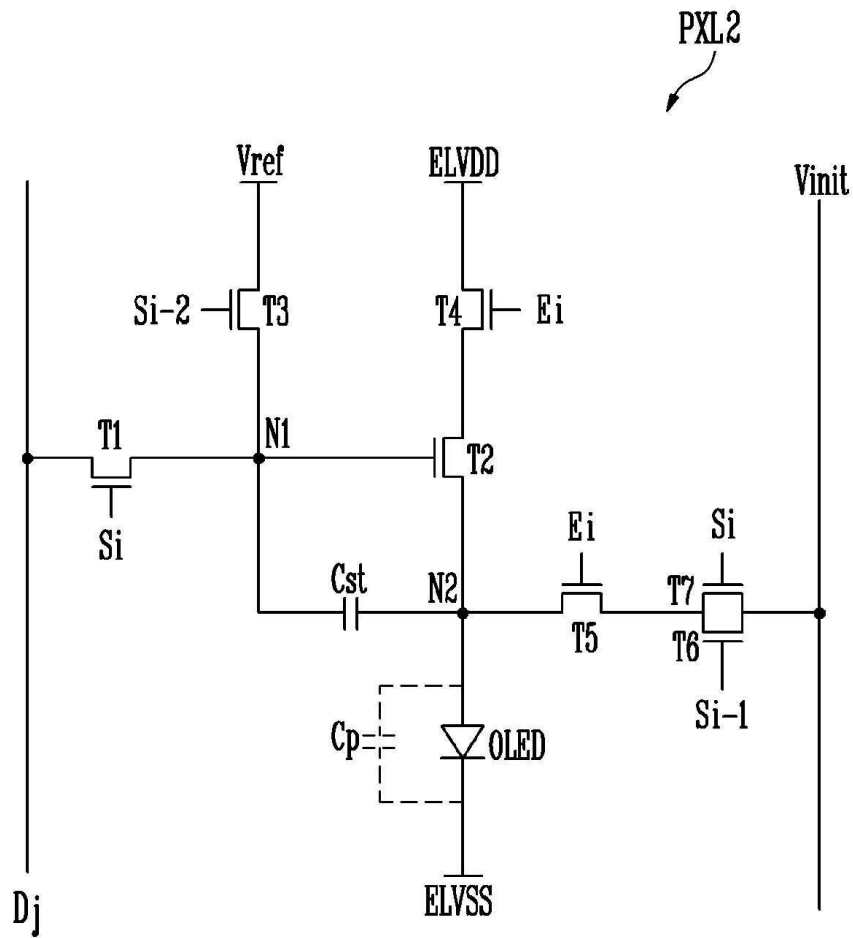
도면3



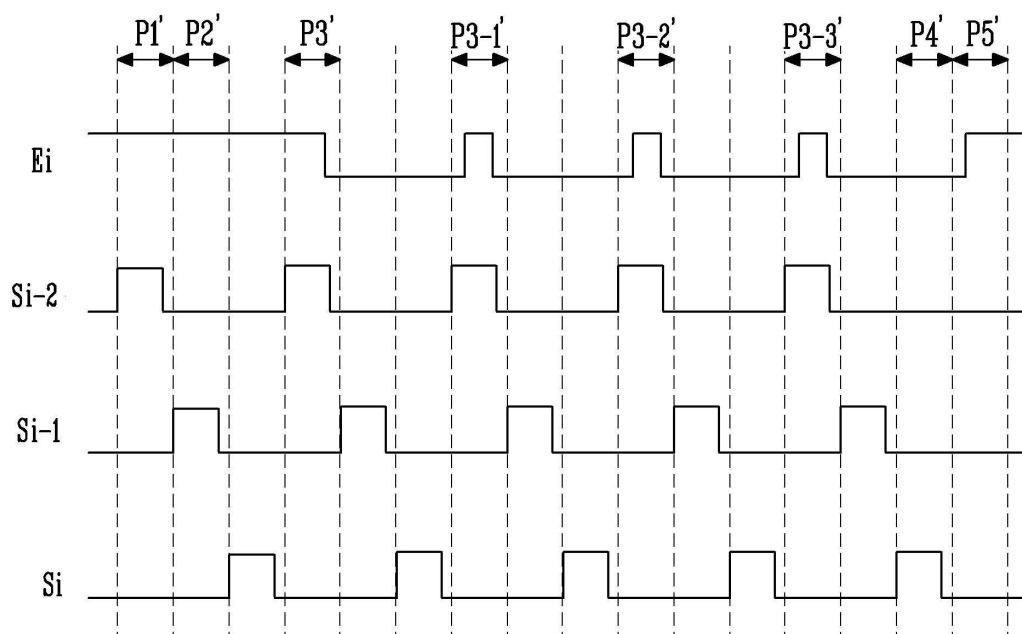
도면4



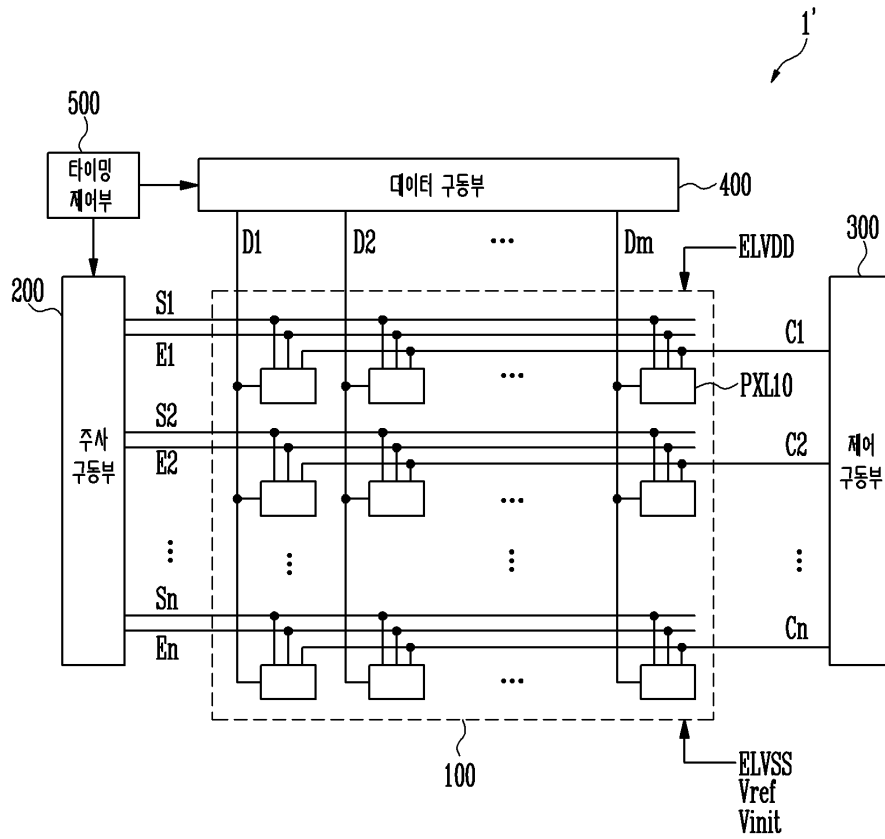
도면5



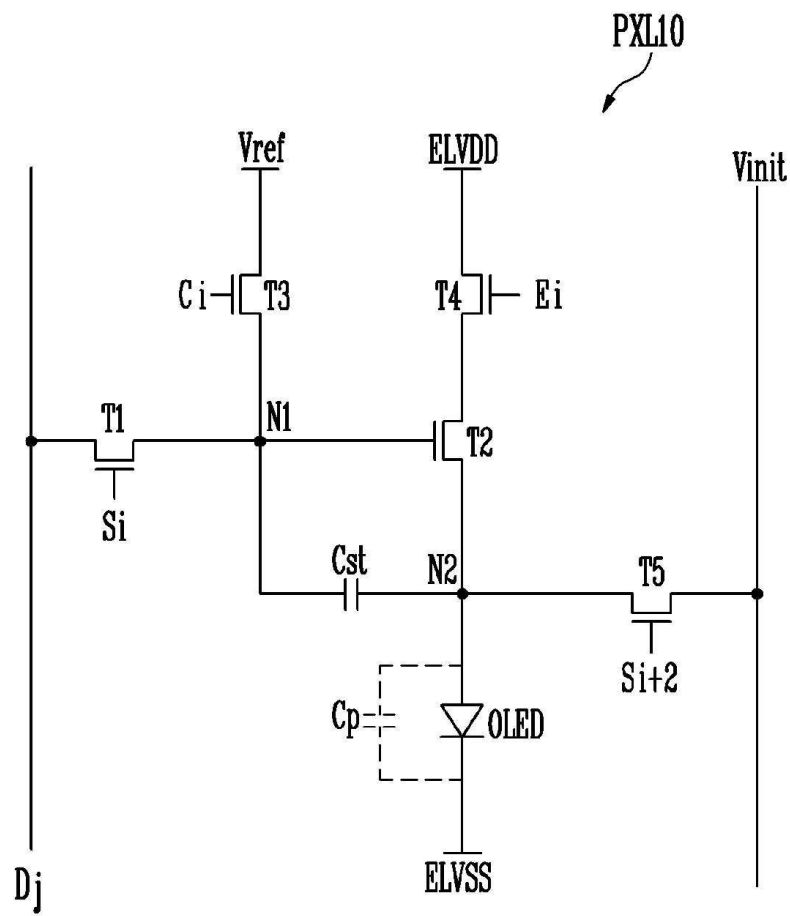
도면6



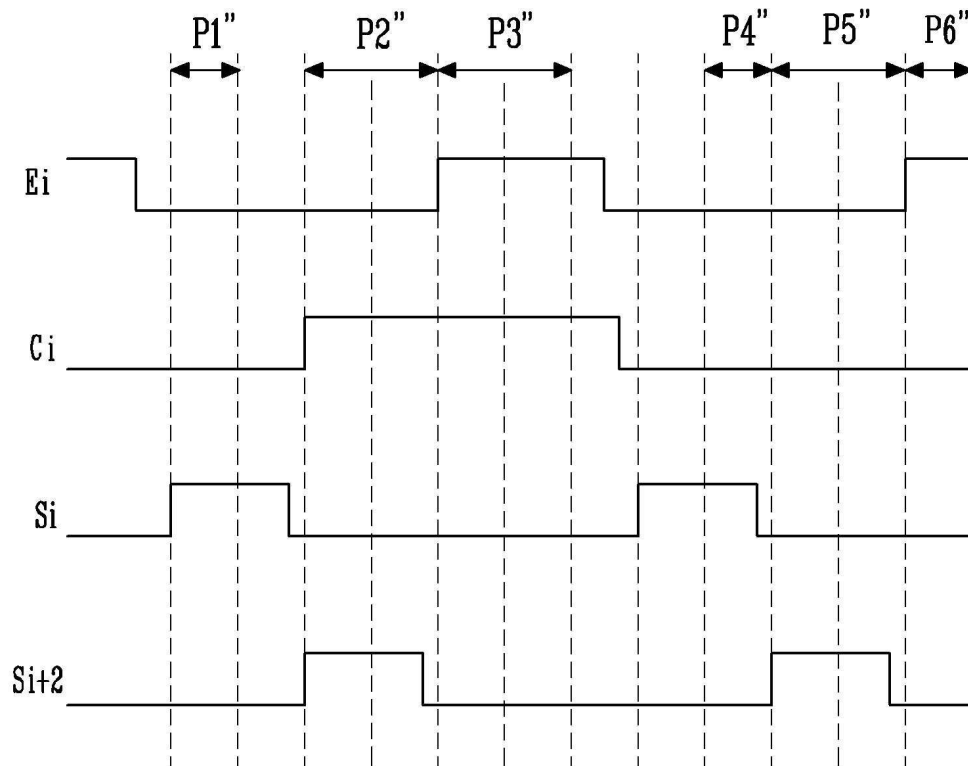
도면7



도면8



도면9



专利名称(译)	标题：像素，像素的驱动方法和有机发光显示器		
公开(公告)号	KR1020170092746A	公开(公告)日	2017-08-14
申请号	KR1020160013529	申请日	2016-02-03
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	HWANG YOUNG IN 황영인 KONG JI HYE 공지혜 PARK YONG SUNG 박용성 LEE DONG BUM 이동범 CHOI IN HO 최인호		
发明人	황영인 공지혜 박용성 이동범 최인호		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3233 G09G2300/043 G09G2300/0842 G09G2230/00 G09G2310/08 G09G2320/0233 G09G3/3291 G09G3/3266 G09G2300/0819 G09G2300/0861 G09G2300/0871 G09G2310/0289 G09G2330/028		
代理人(译)	강신섭 Munyongho Yiyongwoo		
外部链接	Espacenet		

摘要(译)

本发明涉及第一晶体管，包括连接到数据线的第一电极和连接到第一节点的第二电极，连接到第一电极的第二电极，以及连接到第一节点的第二节点，第二晶体管包括连接到第一电极的第二晶体管节点和连接到参考电源的第一电极，以及包括第六晶体管的像素，包括第三晶体管，包括连接到第一节点的第二电极，第一电极连接到第一电源，第四晶体管连接第二电极电极连接到第二晶体管的第一电极，并且第一电极连接到第一节点，第一电极连接到第五晶体管，第五晶体管连接到电容器，包括第二电极连接到第二节点的有机光发光二极管连接到第二节点，第二节点连接到电源，和有机发光二极管的阳极和连接到初始化电源的第二电极。

