



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0079541
(43) 공개일자 2017년07월10일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) G09G 3/32 (2016.01)
(52) CPC특허분류
H01L 27/3276 (2013.01)
G09G 3/3233 (2013.01)
(21) 출원번호 10-2015-0190238
(22) 출원일자 2015년12월30일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
양선영
경기도 부천시 원미구 상동로 57, 2411동 1201호
(상동, 행복한마을 서해그랑블)
오금미
서울특별시 서대문구 세무서2가길 47 (홍제동)
(뒷면에 계속)
(74) 대리인
박영복

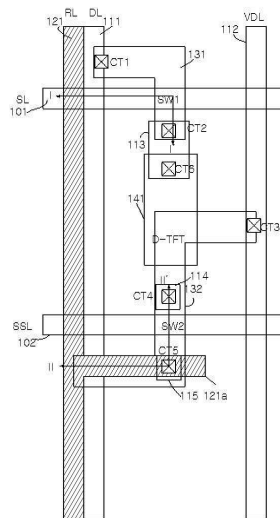
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명은 데이터 라인과 동일 방향으로 배열된 라인들의 수직적 위치 관계를 달리하여, 데이터 라인과 인접 배선간의 이격을 줄이거나 생략하여 고해상도를 꾀한 유기 발광 표시 장치에 관한 것으로, 동일 방향으로 배치된 기준 전압 라인(RL) 및 전원 전압 라인(VDL) 중 적어도 어느 하나는 데이터 라인과 다른 층에 위치하여, 평면상으로 상기 데이터 라인과 접하거나 중첩할 수 있어, 이를 통해 화소의 고집적 및 장치의 고해상도를 꾀할 수 있다.

대표도 - 도3



(52) CPC특허분류

H01L 27/326 (2013.01)

H01L 27/3262 (2013.01)

G09G 2300/0842 (2013.01)

H01L 2227/32 (2013.01)

(72) 발명자

엄혜선

대구광역시 서구 국채보상로78길 20-1 (비산동)

이정인

서울특별시 구로구 벚꽃로70길 28, 402호(구로동,
삼성하이츠)

명세서

청구범위

청구항 1

기관 상의 제 1 방향으로 배치된 스캔 라인 및 센싱 라인; 및

상기 제 1 방향과 교차하는 제 2 방향으로 배치되며, 상기 제 1, 제 2 액티브층과 교차하는 데이터 라인, 기준 전압 라인 및 전원 전압 라인을 포함하며,

상기 기준 전압 라인 및 전원 전압 라인 중 적어도 어느 하나는 상기 데이터 라인과 다른 층에 위치하여, 평면 상으로 상기 데이터 라인과 접하거나 중첩한 유기 발광 표시 장치.

청구항 2

제 1항에 있어서,

각각 상기 스캔 라인 및 센싱 라인과 교차하며, 서로 이격한 제 1 액티브층 및 제 2 액티브층;

상기 스캔 라인으로부터 제 1 게이트 신호를 인가받고 상기 데이터 라인과 제 1 노드 사이에 위치한 제 1 스위칭 트랜지스터;

상기 제 1 노드로부터 게이트 신호를 인가받고 상기 전원 전압 라인과 제 2 노드 사이에 위치한 구동 박막 트랜지스터; 및

상기 센싱 라인으로부터 제 2 게이트 신호를 인가받고 상기 제 2 노드와 상기 기준 전압 라인 사이에 위치한 제 2 스위칭 박막 트랜지스터를 더 포함한 유기 발광 표시 장치.

청구항 3

제 2항에 있어서,

상기 제 1 액티브층은 양단이 상기 데이터 라인과 상기 제 1 스위칭 박막 트랜지스터의 드레인 전극과 접속되는 제 1, 제 2 콘택을 갖고,

상기 제 2 액티브층은 상기 구동 박막 트랜지스터의 게이트 전극이 중첩한 외측의 양단에 대응되며 그 중 일단이 전원 전압 라인에 접속된 제 3 콘택, 타단이 상기 제 2 스위칭 박막 트랜지스터의 소오스 전극과 접속된 제 4 콘택, 상기 기준 전압 라인과 접속된 제 5 콘택을 갖는 유기 발광 표시 장치.

청구항 4

제 3항에 있어서,

상기 기준 전압 라인은 상기 데이터 라인과 다른 층에 위치하며, 상기 데이터 라인과 평면적으로 접하거나 중첩되며,

상기 데이터 라인과 전원 전압 라인 사이의 영역으로, 상기 기준 전압 라인으로부터 돌출부를 구비한 유기 발광 표시 장치.

청구항 5

제 4항에 있어서,

상기 제 5 콘택은 상기 기준 전압 라인으로부터 돌출부와 상기 제 2 스위칭 박막 트랜지스터의 드레인 전극이 접속된 유기 발광 표시 장치.

청구항 6

제 3항에 있어서,

상기 제 1 노드에서, 상기 스위칭 박막 트랜지스터의 드레인 전극과 상기 구동 박막 트랜지스터의 게이트 전극이 접속된 유기 발광 표시 장치.

청구항 7

제 3항에 있어서,

상기 기준 전압 라인은 상기 데이터 라인과 다른 층에 위치하며, 상기 데이터 라인과 평면적으로 접하거나 중첩되며,

상기 제 5 콘택에서 상기 데이터 라인 및 기준 전압 라인과 다른 층의 금속에 의해 상기 기준 전압 라인이 상기 제 2 액티브층과 접속된 유기 발광 표시 장치.

청구항 8

제 7항에 있어서,

상기 제 5 콘택에서, 상기 제 2 액티브층과 접속되며, 상기 데이터 라인 및 기준 전압 라인과 다른 층의 금속은, 상기 제 2 액티브층 상측에 구비된 상부 게이트 패턴인 유기 발광 표시 장치.

청구항 9

제 8항에 있어서,

상기 제 5 콘택에서, 하부에서부터 상기 기준 전압 라인과, 제 2 액티브층 및 상기 상부 게이트 패턴을 전기적으로 연결하는 콘택 물질을 포함한 유기 발광 표시 장치.

청구항 10

제 7항에 있어서,

상기 제 1 콘택은, 상기 제 1 액티브층을 관통하여 구비되며,

상기 제 1 액티브층 하부의 하부 게이트 패턴과, 상기 데이터 라인과 사이에 층간에 채워진 콘택물질로 이루어진 유기 발광 표시 장치.

청구항 11

제 3항에 있어서,

상기 전원 전압 라인은 상기 데이터 라인과 다른 층에 위치하며, 상기 데이터 라인과 평면적으로 접하거나 중첩되며,

상기 제 3 콘택에서 상기 전원 전압 라인은 상기 제 2 액티브층과, 상기 데이터 라인과 다른 층의 금속에 의해 접속된 유기 발광 표시 장치.

청구항 12

제 11항에 있어서,

상기 제 3 콘택에서, 상기 제 2 액티브층과 접속되며, 상기 데이터 라인 및 전원 전압 라인과 다른 층의 금속은, 상기 제 2 액티브층 상측에 구비된 상부 게이트 패턴인 유기 발광 표시 장치.

청구항 13

제 12항에 있어서,

상기 제 3 콘택은 상기 제 2 액티브층을 관통하여 구비되며,

하부에서부터 상기 전원 전압 라인, 제 2 액티브층 및 상기 상부 게이트 패턴을 전기적으로 연결하는 콘택 물질을 포함한 유기 발광 표시 장치.

청구항 14

제 11항에 있어서,

상기 제 1 콘택은, 상기 제 1 액티브층을 관통하여 구비되며,

상기 제 1 액티브층 하부의 하부 게이트 패턴과, 상기 데이터 라인과의 사이에 층간에 채워진 콘택물질로 이루어진 유기 발광 표시 장치.

청구항 15

제 2항에 있어서,

상기 기판은 복수개의 화소를 포함하며,

각 화소 내에 상기 스캔 라인 및 센싱 라인과, 상기 제 1 액티브층 및 제 2 액티브층과, 상기 데이터 라인, 상기 제 1 스위칭 박막 트랜지스터, 구동 박막 트랜지스터 및 제 2 스위칭 박막 트랜지스터가 구비되고,

인접한 화소들 사이의 경계부에, 상기 기준 전압 라인 또는 전원 전압 라인이 인접한 화소의 데이터 라인들에 양측에서 동일 쪽으로 중첩하는 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치에 관한 것으로, 특히 데이터 라인과 동일 방향으로 배열된 라인들의 수직적 위치 관계를 달리하여, 데이터 라인과 인접 배선간의 이격을 줄이거나 생략하여 고해상도를 피한 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 이동통신 단말기, 노트북 컴퓨터와 같은 각종 휴대용 전자 기기가 발전함에 따라 이에 적용할 수 있는 평판 표시 장치(Flat Panel Display Device)에 대한 요구가 증대되고 있다.

[0003] 평판 표시장치의 구체적인 예로는 액정표시장치(Liquid Crystal Display device: LCD), 유기 발광 표시 장치(Organic Emitting Display Device), 플라즈마 표시장치(Plasma Display Panel device: PDP), 양자점 표시 장치(Quantum Dot Display Device), 전계방출표시장치(Field Emission Display device: FED), 전기영동 표시장치(Electrophoretic Display Device: EPD) 등을 들 수 있는데, 이들은 공통적으로 화상을 구현하는 평판 표시패널을 필수적인 구성요소로 하는 바, 평판 표시패널은 고유의 발광 또는 편광 혹은 그 밖의 광학 물질층을 사이에 두고 한 쌍의 투명 절연기판을 대면 합착시킨 구성을 갖는다.

[0004] 유기 발광 표시 장치는, 각 화소별로 발광을 위한 유기 발광 다이오드와 상기 유기 발광 다이오드에 흐르는 전류를 제어하는 화소 회로부를 갖고, 상기 화소 회로부에 적어도 2개의 박막 트랜지스터와 스토리지 캐패시터를 포함한다.

[0005] 한편, 박막 트랜지스터는 게이트 전극의 위치에 따라 탑 게이트 구조와 바텀 게이트 구조로 구분된다. 그리고, 이러한 게이트 구조는 필요에 따라 선택된다.

[0006] 상기 박막 트랜지스터는 소오스 전극과 드레인 전극 사이에 채널 기능을 갖는 반도체층을 포함한다. 일반적인 탑 게이트 구조의 TFT(Thin Film Transistor)는 먼저, 기판 상에, 비정질 실리콘(amorphous)층을 형성하고, 이를 엑시머 레이저(eximer laser)를 이용하여 결정화하여 다결정 실리콘(poly-silicon)화 한다. 이어, 결정화된 다결정 실리콘 상에 감광막(미도시)을 도포하고, 상기 감광막을 노광 및 현상하여, 감광막 패턴을 형성하고, 감광막 패턴을 마스크로 하여 상기 다결정 실리콘을 식각하여, 각 화소별 필요 부위에 액티브층을 남긴다. 그리고, 액티브층을 덮으며 게이트 절연막이 형성되고, 상기 액티브층 상부에 대응되도록 게이트 절연막 상에 게이트 전극을 형성한다.

[0007] 이하, 종래의 유기 발광 표시 장치에 있어서, 일 화소의 회로 상의 구성을 도면을 통해 살펴본다.

[0008] 도 1은 종래의 유기 발광 표시 장치의 일 화소를 나타낸 회로도이다.

[0009] 도 1은 기본적인 구조의 유기 발광 표시 장치의 화소 회로부 구성을 나타낸 것으로, 스위칭 박막 트랜지스터(ST), 스위칭 박막 트랜지스터(ST)와 연결된 구동 박막 트랜지스터(DT), 및 구동 박막 트랜지스터(DT)에 접속된

유기발광 다이오드(OLED)를 포함하고 있다.

- [0010] 스위칭 박막 트랜지스터(ST)는 스캔 라인(SL)과 데이터 라인(DL)이 교차하는 영역에 형성되어, 화소를 선택하는 기능을 한다. 그리고, 스위칭 박막 트랜지스터(ST)는 게이트 라인(SL)에서 돌출된 스위칭 게이트 전극(SG)과, 데이터 라인(DL)에서 분기된 스위칭 소오스 전극(SS)과, 스위칭 드레인 전극(SD) 및 스위칭 채널 영역이 정의된 제 1 액티브층을 포함한다.
- [0011] 여기서, 제 1 액티브층은 스위칭 게이트 전극(SG)과 중첩된 부분에 스위칭 채널 영역이 정의되고, 스위칭 채널 영역 양 주변이 불순물이 도핑되어 소오스 영역과 드레인 영역으로 기능한다. 그리고, 소오스 영역과 드레인 영역은 각각 스위칭 박막 트랜지스터(ST)의 스위칭 소오스 전극(SS)과 스위칭 드레인 전극(SD)에 접촉한다.
- [0012] 또한, 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)에 의해 선택된 화소의 유기발광 다이오드(OLED)를 구동하는 기능을 한다. 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)의 스위칭 드레인 전극(SD)과 연결된 구동 게이트 전극(DG)과, 전원 전압(VDD)을 공급하는 전원 전압 라인(VL) 상에 포함된 구동 소오스 전극(DS)과, 상기 구동 소오스 전극(DS)과 이격된 구동 전극 패턴(DD), 및 구동 채널 영역과 주변에 상기 구동 소오스 전극(DS)과 구동 전극 패턴(DD)과 접촉된 소오스 영역 및 드레인 영역을 갖는 제 2 액티브층을 포함한다. 구동 박막 트랜지스터(DT)의 구동 전극 패턴(DD)은 유기발광 다이오드(OLED)의 제 1 전극과 연결된다.
- [0013] 그리고, 상기 구동 게이트 전극(DG)과 스위칭 드레인 전극의 중첩부에서 전기적 접속이 이루어져 스위칭 박막 트랜지스터(ST)의 드레인 전극과 구동 박막 트랜지스터(DT)의 게이트 전극이 접속된다.
- [0014] 또한, 상기 구동 박막 트랜지스터(DT)의 구동 게이트 전극(DG)와 상기 구동 전극 패턴과의 중첩부에는 스토리지 캐패시터(Cst)가 정의될 수 있다.
- [0015] 그런데, 종래의 유기 발광 표시 장치에 있어서는, 도시된 회로도를 기준으로 살펴보면, 도 1의 한 화소에 대응된 구동 회로로 데이터 라인(DL)과 전원 전압 라인(VDL) 사이에 구비되어 있는 점을 나타낸다. 따라서, 도시된 화소와 인접한 화소에서는 도시된 전류 구동 라인(VDL)과 인접하여, 다음 데이터 라인(DL)이 배치될 것이다.
- [0016] 이러한 종래의 유기 발광 표시 장치의 화소들은 회로적으로 동일 방향으로 인가하는 신호들을 동일 방향으로 배치하고, 이들을 같은 층에 형성한다. 따라서, 전류 구동 라인(VDL)과 데이터 라인(DL)은 동일층에 위치한다.
- [0017] 이 경우, 라인간 간섭을 피하고, 쇼트를 방지하기 위해 전류 구동 라인(VDL)과 데이터 라인(DL)은 일정 간격 이격되어야 한다.
- [0018] 한편, 유기 발광 표시 장치는, 적용 범위가 점차 확대되어 가며, 대면적 및 고밀도 사양을 만족하는 개발이 가속화되고 있다. 특히, 해상도가 높아질수록 단위 화소의 크기가 점차 작아진다. 단위 화소의 크기가 작아진다는 것은, 상술한 화소 구조에서는 동일층에 위치하는 전류 구동 라인과 인접한 데이터 라인간 이격 간격이 필히 존재하여야 하고, 이는 가로 방향에서의 데이터 라인이나 전원 전압 라인의 폭 외에도 이들의 이격 간격을 화소 내 구비하여야 하는 것으로, 이러한 조건을 충족하게 되면 가로 방향에서 일정 이상의 집적이 어려움을 나타낸다.
- [0019] 상술한 종래의 유기 발광 표시 장치에 있어서는, 데이터 라인과 전원 전압 라인의 이격을 충분히 확보하게 되면, 화소 크기가 커지는 문제가 있어, 장치 내 화소를 고해상도로 배치하기 힘들다는 근본적인 한계가 있다. 초고집적화가 요구되는 유기 발광 표시 장치에 있어서는, 이를 해결하고자 하는 노력이 요구된다.

발명의 내용

해결하려는 과제

- [0020] 본 발명은 상술한 문제점을 해결하기 위해 안출된 것으로, 데이터 라인과 동일 방향으로 배열된 라인들의 수직적 위치 관계를 달리하여, 데이터 라인과 인접 배선간의 이격을 줄이거나 생략하여 고해상도를 꾀한 유기 발광 표시 장치를 제공하는 데, 그 목적이 있다.

과제의 해결 수단

- [0021] 상기와 같은 목적을 달성하기 위한 본 발명의 유기 발광 표시 장치는, 동일 방향으로 배치된 기준 전압 라인(RL) 및 전원 전압 라인(VDL) 중 적어도 어느 하나는 데이터 라인과 다른 층에 위치하여, 평면상으로 상기 데이터 라인(111)과 접하거나 중첩할 수 있어, 이를 통해 화소의 고집적 및 장치의 고해상도를 꾀할 수 있다.

- [0022] 이를 위한 본 발명의 유기 발광 표시 장치는, 기관 상의 제 1 방향으로 배치된 스캔 라인 및 센싱 라인과, 각각 상기 스캔 라인 및 센싱 라인과 교차하며, 서로 이격된 제 1 액티브층 및 제 2 액티브층과, 상기 제 1 방향과 교차하는 제 2 방향으로 배치되며, 상기 제 1, 제 2 액티브층과 교차하는 데이터 라인, 기준 전압 라인 및 전원 전압 라인과, 상기 스캔 라인으로부터 제 1 게이트 신호를 인가받고 상기 데이터 라인과 제 1 노드 사이에 위치한 제 1 스위칭 트랜지스터와, 상기 제 1 노드로부터 게이트 신호를 인가받고 상기 전원 전압 라인과 제 2 노드 사이에 위치한 구동 박막 트랜지스터 및 상기 센싱 라인으로부터 제 2 게이트 신호를 인가받고 상기 제 2 노드와 상기 기준 전압 라인 사이에 위치한 제 2 스위칭 박막 트랜지스터를 포함하며, 상기 기준 전압 라인 및 전원 전압 라인 중 적어도 어느 하나는 상기 데이터 라인과 다른 층에 위치하여, 평면상으로 상기 데이터 라인과 접하거나 중첩할 수 있다.
- [0023] 그리고, 상기 제 1 액티브층은 양단이 상기 데이터 라인과 상기 제 1 스위칭 박막 트랜지스터의 드레인 전극과 접속되는 제 1, 제 2 콘택을 갖고, 상기 제 2 액티브층은 상기 구동 박막 트랜지스터의 게이트 전극이 중첩한 외측의 양단에 대응되며 그 중 일단이 전원 전압 라인에 접속된 제 3 콘택, 타단이 상기 제 2 스위칭 박막 트랜지스터의 소오스 전극과 접속된 제 4 콘택, 상기 기준 전압 라인과 접속된 제 5 콘택을 가질 수 있다.
- [0024] 또한, 상기 기준 전압 라인은 상기 데이터 라인과 다른 층에 위치하며, 상기 데이터 라인과 평면적으로 접하거나 중첩되며, 상기 데이터 라인과 전원 전압 라인 사이의 영역으로, 상기 기준 전압 라인으로부터 돌출부를 구비할 수 있다. 상기 제 5 콘택은 상기 기준 전압 라인으로부터 돌출부와 상기 제 2 스위칭 박막 트랜지스터의 드레인 전극이 접속된 형태일 수 있다.
- [0025] 한편, 상기 제 1 노드에서, 상기 스위칭 박막 트랜지스터의 드레인 전극과 상기 구동 박막 트랜지스터의 게이트 전극이 접속될 수 있다.
- [0026] 한편, 또 다른 예로, 상기 기준 전압 라인은 상기 데이터 라인과 다른 층에 위치하며, 상기 데이터 라인과 평면적으로 접하거나 중첩되며, 상기 제 5 콘택에서 상기 데이터 라인 및 기준 전압 라인과 다른 층의 금속에 의해 상기 기준 전압 라인이 상기 제 2 액티브층과 접속된 형태일 수 있다. 상기 제 5 콘택에서, 상기 제 2 액티브층과 접속되며, 상기 데이터 라인 및 기준 전압 라인과 다른 층의 금속은, 상기 제 2 액티브층 상측에 구비된 상부 게이트 패턴일 수 있다. 상기 제 5 콘택에서, 하부에서부터 상기 기준 전압 라인과, 제 2 액티브층 및 상기 상부 게이트 패턴을 전기적으로 연결하는 콘택 물질을 포함한다. 상기 제 1 콘택은, 상기 제 1 액티브층을 관통하여 구비되며, 상기 제 1 액티브층 하부의 하부 게이트 패턴과, 상기 데이터 라인과 사이에 층간에 채워진 콘택물질로 이루어질 수 있다.
- [0027] 또한, 다른 예로, 상기 전원 전압 라인은 상기 데이터 라인과 다른 층에 위치하며, 상기 데이터 라인과 평면적으로 접하거나 중첩되며, 상기 제 3 콘택에서 상기 데이터 라인 및 전원 전압 라인은 상기 제 2 액티브층과 상기 데이터 라인 및 전원 전압 라인과 다른 층의 금속에 의해 접속될 수 있다. 상기 제 3 콘택에서, 상기 제 2 액티브층과 접속되며, 상기 데이터 라인 및 전원 전압 라인과 다른 층의 금속은, 상기 제 2 액티브층 상측에 구비된 상부 게이트 패턴일 수 있다. 상기 제 3 콘택은 상기 제 2 액티브층을 관통하여 구비되며, 하부에서부터 상기 전원 전압 라인, 제 2 액티브층 및 상기 상부 게이트 패턴을 전기적으로 연결하는 콘택 물질을 포함할 수 있다.
- [0028] 한편, 상기 제 1 콘택은, 상기 제 1 액티브층을 관통하여 구비되며, 상기 제 1 액티브층 하부의 하부 게이트 패턴과, 상기 데이터 라인과 사이에 층간에 채워진 콘택물질로 이루어질 수 있다.
- [0029] 또한, 또 다른 예로, 상기 기관은 복수개의 화소를 포함하며, 각 화소 내에 상기 스캔 라인 및 센싱 라인과, 상기 제 1 액티브층 및 제 2 액티브층과, 상기 데이터 라인, 상기 제 1 스위칭 박막 트랜지스터, 구동 박막 트랜지스터 및 제 2 스위칭 박막 트랜지스터가 구비되고, 인접한 화소들 사이의 경계부에, 상기 기준 전압 라인 또는 전원 전압 라인이 인접한 화소의 데이터 라인들에 양측에서 동일 폭으로 중첩할 수 있다.

발명의 효과

- [0030] 본 발명의 유기 발광 표시 장치는 다음과 같은 효과가 있다.
- [0031] 즉, 동일 방향으로 배치된 기준 전압 라인(RL) 및 전원 전압 라인(VDL) 중 적어도 어느 하나는 데이터 라인과 다른 층에 위치하여, 평면상으로 상기 데이터 라인(111)과 접하거나 중첩할 수 있어, 이를 통해 화소의 고집적 및 장치의 고해상도를 꾀할 수 있다.
- [0032] 특히, 이러한 기준 전압 라인 또는 전원 전압 라인과 데이터 라인의 중첩 또는 인접 구성시 데이터 라인과는 다

른 층에 기준 전압 라인 또는 전원 전압 라인을 배치시킬 경우, 화소 내 구비된 게이트 전극과 동일층에 패턴으로 하거나 혹은 광차단층과 동일 층에 위치시켜, 별도의 마스크나 물질을 더하지 않고도 고해상도 구조의 적용이 가능하다.

[0033] 결과적으로 배선 면적 및 배선간 스페이스를 제거하여 설계 마진 및 자유도가 증가되며, 이로써, 초고해상도 구현이 가능하다.

도면의 간단한 설명

[0034] 도 1은 종래의 유기 발광 표시 장치의 회로도
 도 2는 본 발명의 유기 발광 표시 장치의 회로도
 도 3은 본 발명의 제 1 실시예에 따른 유기 발광 표시 장치를 나타낸 평면도
 도 4a 및 도 4b는 도 2의 I-I' 선상 및 II-II' 선상의 단면도
 도 5는 도 3 및 도 4a와 비교된 비교예의 평면도
 도 6은 본 발명의 제 2 실시예에 따른 유기 발광 표시 장치를 나타낸 평면도
 도 7a 및 도 7b는 도 6의 III-III' 선상 및 IV-IV' 선상의 단면도
 도 8은 본 발명의 제 3 실시예에 따른 유기 발광 표시 장치를 나타낸 평면도
 도 9a 및 도 9b는 도 8의 V-V' 선상 및 VI-VI' 선상을 나타낸 단면도
 도 10은 본 발명의 제 4 실시예에 따른 유기 발광 표시 장치를 나타낸 평면도
 도 11은 도 10의 VII-VII' 선상의 단면도

발명을 실시하기 위한 구체적인 내용

[0035] 이하, 첨부된 도면들을 참조하여, 본 발명의 바람직한 실시예들을 설명한다. 명세서 전체에 걸쳐서 동일한 참조 번호들은 실질적으로 동일한 구성 요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기술 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 또한, 이하의 설명에서 사용되는 구성요소 명칭은 명세서 작성의 용이함을 고려하여 선택된 것으로, 실제 제품의 부품 명칭과 상이할 수 있다.

[0036] 도 2는 본 발명의 유기 발광 표시 장치의 회로도이다.

[0037] 먼저, 본 발명의 유기 발광 표시 장치의 일 화소를 회로로 표현하면, 도 2와 같이, 서로 교차하는 스캔 라인(SL)과 데이터 라인(DL) 사이에 제 1 스위칭 박막 트랜지스터(SW1)와, 상기 제 1 스위칭 박막 트랜지스터(SW1)와 전원 전압 라인(VDL) 사이에 연결된 구동 박막 트랜지스터(D-TFT)와, 상기 구동 박막 트랜지스터(D-TFT)와 기준 전압 라인(RL) 사이에 연결된 제 2 스위칭 박막 트랜지스터(SW2)와, 상기 제 1 스위칭 박막 트랜지스터(SW1)와 상기 구동 박막 트랜지스터(D-TFT)의 접속 지점인 제 1 노드(A)와 상기 구동 박막 트랜지스터와 제 2 스위칭 박막 트랜지스터의 접속 지점인 제 2 노드(B)에 연결된 스토리지 캐패시터(Cst) 및 상기 제 2 노드(B)와 접지단자 사이에 구비된 유기발광 다이오드(OLED)를 포함한다. 여기서, 서로 교차하는 스캔 라인(SL)과 데이터 라인(DL) 사이에 화소 영역이 정의되며, 상기 화소 영역은 기관(도 4a의 100 참조) 상에, 매트릭스 상으로 배치되어 있다.

[0038] 한편, 상기 제 1 노드(A)에는 상기 제 1 스위칭 박막 트랜지스터(SW1)의 스위칭 드레인 전극(SD1)과 구동 박막 트랜지스터(D-TFT)의 구동 게이트 전극(DG)이 접속되며, 상기 제 2 노드(B)에는 상기 구동 박막 트랜지스터의 구동 전극 패턴(DD)과 상기 제 2 스위칭 박막 트랜지스터의 제 2 스위칭 드레인 전극(SD2)이 접속된다.

[0039] 그리고, 상기 제 1 스위칭 박막 트랜지스터(SW1)와 제 2 스위칭 박막 트랜지스터(SW2)의 각각의 게이트 전극(SG1, SG2)은 스캔 라인(SL) 및 센싱 라인(SSL)에 연결되어 있다.

[0040] 상기 제 1 스위칭 박막 트랜지스터(SW1)는 스캔 라인(SL)의 인가되는 제 1 게이트 신호에 따라 구동되는 화소를 선택하며, 상기 구동 박막 트랜지스터(D-TFT)는 상기 제 1 스위칭 박막 트랜지스터(SW1)에 연결되어, 선택된 화소의 구동 전류를 제어하여 유기 발광 다이오드(OLED)에 공급한다. 또한, 상기 스토리지 캐패시터(Cst)는 상기 제 1 스위칭 박막 트랜지스터(SW1)로부터 제공받은 전압을 한 프레임 동안 유지하여 구동 박막 트랜지스터(D-

TFT)가 일정한 전압을 유지하도록 한다. 이를 위해 스토리지 캐패시터(Cst)는 구동 박막 트랜지스터(D-TFT)의 구동 게이트 전극(DG)과 구동 전극 패턴(DD) 사이에 위치한다. 여기서, 상기 스토리지 캐패시터(Cst)는 제 2 스위칭 박막 트랜지스터(SW2)와 연결되어, 제 2 스위칭 박막 트랜지스터(SW)가 센싱 라인(SSL)의 센스 신호 공급 시 턴온되는 동안, 기준 전압 라인(RL)으로부터 제공받는 초기화 전압(제 2 게이트 신호)을 제 2 노드(B)로 제 공하며, 이는 특정의 구간에서 센싱 라인(SSL)으로부터 센싱 신호 인가에 따라 초기화가 이루어짐을 의미한다.

[0041] 이하, 도면을 참조하여 본 발명의 유기 발광 표시 장치의 화소의 구체적인 형상에 대해 살펴본다. 후술하는 바 는 4개의 실시예를 설명하지만, 이에 한하지 않으며, 공통적으로 기준 전압 라인(RL) 및 전원 전압 라인(VDL) 중 적어도 어느 하나는 상기 데이터 라인(DL)과 다른 층에 위치하여, 평면상으로 상기 데이터 라인과 접하거나 중첩하여 위치한다.

[0042] *제 1 실시예*

[0043] 도 3은 본 발명의 제 1 실시예에 따른 유기 발광 표시 장치를 나타낸 평면도이며, 도 4a 및 도 4b는 도 2의 I~I' 선상 및 II~II' 선상의 단면도이다.

[0044] 본 발명의 제 1 실시예에 따른 유기 발광 표시 장치는, 기판(100)은 복수개의 화소를 매트릭스 상으로 포함하며, 상기 기판(100) 상의 제 1 방향으로 배치된 스캔 라인(SL)(101) 및 센싱 라인(SSL)(102)과, 각각 상 기 스캔 라인(SL)(101) 및 센싱 라인(SSL)(102)과 교차하며, 서로 이격한 제 1 액티브층(131) 및 제 2 액티브층 (132)과, 상기 제 1 방향과 교차하는 제 2 방향으로 배치되며, 상기 제 1, 제 2 액티브층(131, 132)과 교차하는 데이터 라인(111)(DL), 기준 전압 라인(RL)(121) 및 전원 전압 라인(VDL)(112)과, 상기 스캔 라인(SL)으로부터 제 1 게이트 신호를 인가받고 상기 데이터 라인(DL)과 제 1 노드(A) 사이에 위치한 제 1 스위칭 트랜지스터 (SW1)와, 상기 제 1 노드로부터 게이트 신호를 인가받고 상기 전원 전압 라인(VDL)(112)과 제 2 노드(B) 사이에 위치한 구동 박막 트랜지스터(D-TFT) 및 상기 센싱 라인(SSL)으로부터 제 2 게이트 신호를 인가받고 상기 제 2 노드(B)와 상기 기준 전압 라인(RL)(121) 사이에 위치한 제 2 스위칭 박막 트랜지스터(SW2)를 포함한다.

[0045] 그리고, 제 1 실시예에서는, 상기 기준 전압 라인(RL)(121)이 상기 데이터 라인(DL)(111)과 다른 층에 위치하여, 평면상으로 상기 데이터 라인(111)과 접하거나 중첩하여 위치한다.

[0046] 즉, 기준 전압 라인과 데이터 라인을 동일층에 위치시킬 경우, 배선간 쇼트를 방지하기 위하여 2 μ m 정도의 이격 간격을 유지하여야 하는데, 본 발명의 제 1 실시예에 있어서는 동일 방향의 기준 전압 라인(121)과 데이터 라인 (111)을 서로 다른 층에 위치시켜 평면적으로 이들이 접하거나 중첩이 가능하도록 설계한 것이다.

[0047] 여기서, 상기 제 1 스위칭 박막 트랜지스터(SW1)가 정의되는 제 1 액티브층(131)은 양단이 상기 데이터 라인 (DL)(111)과 상기 제 1 스위칭 박막 트랜지스터(SW1)의 드레인 전극(113)과 접속되는 제 1, 제 2 콘택(CT1, CT2)을 갖고, 상기 제 2 액티브층(132)은 상기 구동 박막 트랜지스터(D-TFT)의 게이트 전극(141)의 중첩한 외측 의 양단에 대응되며 그 중 일단이 전원 전압 라인(VDL)(112)에 접속된 제 3 콘택(CT3), 타단이 상기 제 2 스위 칭 박막 트랜지스터(SW2)의 소오스 전극(114)과 접속된 제 4 콘택(CT4), 상기 기준 전압 라인(RL)(121)과 접속 된 제 5 콘택(CT5)을 가진다.

[0048] 또한, 상기 기준 전압 라인(RL)(121)은 상기 데이터 라인(111)과 다른 층에 위치하며, 상기 데이터 라인(112)과 평면적으로 접하거나 중첩되며, 상기 데이터 라인(DL)(111)과 전원 전압 라인(VDL)(112) 사이의 영역으로, 상기 기준 전압 라인(RL)(121)으로부터 돌출부(121a)를 구비한다.

[0049] 여기서, 상기 제 5 콘택(CT5)은 상기 기준 전압 라인(RL)(121)으로부터 돌출부(121a)와 상기 제 2 스위칭 박막 트랜지스터(SW2)의 드레인 전극(115)이 접속된 형태일 수 있다. 제 5 콘택(CT5)은 상기 제 2 스위칭 박막 트랜 지스터(SW2)의 드레인 전극(115)과 상기 제 2 액티브층(132)을 관통하여 그 하층의 기준 전압 라인의 돌출부 (121)과 접속된다.

[0050] 한편, 상기 제 1 노드는 제 2 콘택(CT2)에 해당하며, 이는 상기 제 1 스위칭 박막 트랜지스터(SW1)의 드레인 전 극(113)과 상기 구동 박막 트랜지스터(D-TFT)의 게이트 전극(141)이 제 6 콘택(CT6)에 의해 접속될 수 있다.

[0051] 본 발명의 제 1 실시예에 따른 유기 발광 표시 장치는 각 화소에 도시된 바와 같은 화소 구조가 반복되며, 기준 전압 라인(121)과 데이터 라인(111)이 평면적으로 접하거나 중첩하여 위치시켜, 평면에서, 한 화소가 차지하는 가로 폭을 줄여 고집적화를 꾀할 수 있으며, 이에 따라 가로 라인에서 배치시키는 화소 수를 늘릴 수 있어, 보 다 고해상도를 구현할 수 있는 것이다.

[0052] 또한, 상기 기준 전압 라인으로부터 돌출부(121a)는 데이터 라인(111)과 중첩하지 않고 상기 제 2 액티브층

(132)에 중첩한다면 그 길이를 자유로이 결정할 수 있으며, 또한, 제 2 액티브층(132)의 관통홀의 하측에 위치하며, 상기 기준 전압 라인의 돌출부(121a)와 제 2 스위칭 박막 트랜지스터의 드레인 전극(115)과의 층간에 콘택물질을 채워 제 5 콘택(CT5)이 구비된다.

[0053] 도 4a 및 도 4b의 단면도를 통해 살펴보면, 다음과 같다.

[0054] 기관(100) 상에 버퍼층(105)이 형성되며, 상기 버퍼층(105) 상에 일 방향으로 복수개의 기준 전압 라인(121)과 이로부터 각 화소별로 돌출된 돌출부(121a)가 형성된다. 그리고, 상기 기준 전압 라인(121) 및 이의 돌출부(121a)를 덮으며, 제 1 층간 절연막(107)이 증착된다.

[0055] 이어, 상기 제 1 층간 절연막(107) 상에 서로 이격하여, 각각 제 1 스위칭 박막 트랜지스터(SW1)와 구동 박막 트랜지스터(D-TFT) 및 제 2 스위칭 박막 트랜지스터(SW2)를 정의하는 제 1 액티브층(131) 및 제 2 액티브층(132)이 형성된다.

[0056] 이어, 상기 게이트 절연막(109)이 상기 제 1, 제 2 액티브층(131, 132)을 덮으며 형성된다.

[0057] 그리고, 상기 게이트 절연막(109)을 덮으며, 상기 기준 전압 라인과는 교차하는 방향으로, 서로 평행한 스캔 라인(SL)(101) 및 센싱 라인(102)을 각 화소별로 형성하고, 동시에 섬 형상으로 구동 게이트 전극(141)을 형성한다.

[0058] 여기서, 상기 스캔 라인(101), 센싱 라인(102) 및 구동 게이트 전극(141)은 각 박막 트랜지스터(SW1, SW2, D-TFT)의 게이트 전극으로 기능하는 것이며, 각 게이트 전극에 대해 하측에 위치한 상기 제 1, 제 2 액티브층(131, 132)의 부위에는 채널 영역(131a, 132a)이 구비된다. 그리고, 상기 스캔 라인(101), 센싱 라인(102) 및 구동 게이트 전극(141)의 바로 외측에는 제 1, 제 2 액티브층(131, 132)에 각각 저농도 불순물 영역(LDD)(131b, 132b)이 구비되고, 그리고, 그보다 더 외측에는 고농도 불순물 영역(131c, 132c)이 구비된다. 이들의 형성은 먼저, 스캔 라인(101), 센싱 라인(102), 구동 게이트 전극(141)을 마스크로 하여 저농도 불순물 영역(131b, 132b)을 형성한 후, 이어 별도 마스크로 상기 저농도 불순물 영역(131b, 132b)을 가려, 고농도 불순물 영역(131c, 132c)을 형성하거나 그 반대의 순서로 진행하여 이루어질 수도 있다.

[0059] 그리고, 상기 스캔 라인(SL)(101) 및 센싱 라인(102)을 덮으며, 제 2 층간 절연막(117)이 구비되며, 상기 제 2 층간 절연막(117) 상에 상기 기준 전압 라인(RL)(121)과 동일 방향으로 데이터 라인(DL)(111) 및 전원 전압 라인(VDL)(112)가 구비된다.

[0060] 여기서, 상기 동일층의 데이터 라인(DL)(111) 및 전원 전압 라인(VDL)(112)을 형성 전 그 하측의 제 2 층간 절연막(117), 제 1, 제 2 액티브층(131, 132), 게이트 절연막(109) 및 제 1 층간 절연막(107)을 선택적으로 제거하여, 제 1 내지 제 5 콘택(CT1, CT2, CT3, CT4, CT5) 부위에 대하여 콘택홀을 형성하고, 상기 데이터 라인 및 전원 전압 라인을 형성시 이를 이루는 물질을 상기 콘택홀 내에 채우며, 상기 제 2 층간 절연막(117)을 선택적으로 제거하여, 데이터 라인(DL)과 전원 전압 라인(VDL)(112)을 형성함과 동시에, 제 1 스위칭 박막 트랜지스터(SW1)의 드레인 전극(113)을 형성하고, 제 2 스위칭 박막 트랜지스터의 소오스 전극(114) 및 드레인 전극(115)을 형성한다.

[0061] 여기서, 상기 제 1 내지 제 5 콘택(CT1, CT2, CT3, CT4, CT5)에서 각 콘택홀 내에 채워진 물질은 상기 데이터 라인(111)과 동일한 재료의 물질이며, 층간에 위치하여 상측의 데이터 라인과 동일층의 금속과 하측의 기준 전압 라인(121)과 동일층의 물질을 접속시킨다.

[0062] 또한, 상기 기준 전압 라인(121)은 버퍼층(105)에 가장 인접하게 위치하는 광차단층과 동일 재질일 수 있으며, 이 경우, 별도의 마스크 증가가 요구되지 않는다.

[0063] 제 1 콘택(CT1)부터 제 5 콘택(CT5)까지 층간 구조를 살펴보면, 제 1 콘택(CT1)은 상기 제 1 액티브층(131)과 상기 데이터 라인(111)이 접속되어 있으며, 이 경우, 두 층 사이에는 위에서부터 차례로 제 2 층간 절연막(117), 게이트 절연막(109)이 구비되어, 제 1 콘택(CT1) 부위에서 상기 제 2 층간 절연막(117) 및 게이트 절연막(109)이 선택적으로 제거되어 있으며, 또한, 제 1 콘택(CT1) 부위의 상기 제 1 액티브층(131) 역시 제거되어, 실질적으로 제 1 층간 절연막(107)까지 파식각되어 제거된 콘택홀 내의 콘택물질에 의해 상기 제 1 액티브층(131)은 층간 접속되어 상기 데이터 라인(111)과 전기적으로 연결된다.

[0064] 그리고, 상기 제 2 콘택(CT2)은 제 1 스위칭 박막 트랜지스터의 드레인 전극(113)은 제 1 콘택(CT1)과 같은 방식으로 위에서부터 차례로, 선택적으로 제거된 제 2 층간 절연막(117), 게이트 절연막(109) 및 제 1 액티브층(131) 및 파식각된 제 1 층간 절연막(107)에 구비된 콘택홀을 통해 콘택홀 내에 구비된 콘택 물질에 의해 제 1

액티브층(131)과 층간 접속된다.

- [0065] 또한, 상기 제 1 스위칭 박막 트랜지스터(SW1)의 드레인 전극(113)과 구동 박막 트랜지스터의 게이트 전극(141)은 제 1 노드(A)에서의 서로의 접속을 위해 제 6 콘택(CT6)을 통해 접속된다. 단면도에서 도시하지 않았지만, 상기 구동 박막 트랜지스터의 게이트 전극(141)은 스캔 라인(101) 및 센싱 라인(102)과 동일층의 금속으로 이루어지며, 따라서, 제 2 층간 절연막(117)에 구비된 콘택홀을 통해 구동 박막 트랜지스터의 게이트 전극(141)과 제 1 스위칭 박막 트랜지스터의 드레인 전극(113)간의 접속이 가능하다.
- [0066] 상기 구동 박막 트랜지스터(D-TFT)는 제 3 콘택(CT3)을 통해 상기 전원 전압 라인(112)과 접속되며, 이는 제 2 액티브층(132)과 전원 전압 라인(112)간의 접속에 의해 가능하다. 마찬가지로, 상기 제 2 액티브층(132)의 하측의 제 1 층간 절연막(107)까지 과식각되어, 상기 전원 전압 라인(112)은 제 2 층간 절연막(117), 게이트 절연막(109), 제 2 액티브층(132) 및 제 1 층간 절연막(107)에 구비된 콘택홀을 통해 제 2 액티브층(132)과 층간 접속할 수 있다.
- [0067] 제 4 콘택(CT4)은 구동 박막 트랜지스터(D-TFT)의 게이트 전극(141)과 이격하여 섬상으로 구비되며, 상기 제 1 스위칭 박막 트랜지스터(SW1)의 드레인 전극(113)과 동일하게, 제 1 접속 전극(114)은 위에서부터 차례로, 선택적으로 제거된 제 2 층간 절연막(117), 게이트 절연막(109) 및 제 2 액티브층(132) 및 과식각된 제 1 층간 절연막(107)에 구비된 콘택홀을 통해 콘택홀 내에 구비된 콘택 물질에 의해 제 2 액티브층(132)과 층간 접속된다.
- [0068] 제 5 콘택(CT5)에 있어서는, 제 2 접속 전극(115)이 버퍼층(105) 상의 기준 전압 라인의 돌출부(121a)까지 관통한 것으로, 위에서부터, 차례로, 제 2 층간 절연막(117), 게이트 절연막(109), 제 2 액티브층(132) 및 제 1 층간 절연막(107)에 구비된 콘택홀을 통해 제 2 접속 전극(115)은 상기 기준 전압 라인의 돌출부(121a)와 접속된다.
- [0069] 한편, 제 4 콘택(CT4)은 유기 발광 다이오드(OLED)의 제 1 전극(애노드)과의 접속 부위로, 유기 발광 다이오드는 각 화소별로 상기 제 4 콘택(CT4)과 접속되어 화소에 구비된다. 상기 유기 발광 다이오드는 제 4 콘택(CT4)과 접속된 제 1 전극과 상기 제 1 전극 상에 구비된 유기 발광층 및 상기 유기 발광층 상의 제 2 전극(캐소드)를 포함하여, 각 화소의 경계에 뱅크가 구비되어 유기 발광층이 형성되는 영역이 나뉘기도 한다. 또한, 제 2 전극은 패터닝되지 않고 전면에서 형성될 수 있으며, 이에 접지 전압이 인가될 수 있다.
- [0070] 도 5는 도 3 및 도 4a와 비교된 비교예의 평면도이다.
- [0071] 도 5와 같이, 데이터 라인(DL)과 기준 전압 라인(RL)을 동일 층에 위치시킬 때, 두 배선간의 쇼트를 방지하기 위해 'a' 간격이 요구된다. 업계에서는 이 수치는 공정상의 마진과, 인접 배선간의 기생 컵 등을 방지하여 대략 2 μ m 이하로 줄이기 어려웠다.
- [0072] 본 발명의 유기 발광 표시 장치는 데이터 라인과 다른 층의 금속으로 기준 전압 라인 또는 전원 전압 라인을 배치시켜 서로 다른 층의 금속들이 같은 방향이지만 중첩되거나 평면적으로 접할 수 있게 하여, 화소를 구비하기 위해 요구되는 라인간의 간격을 줄여 화소의 단위 피치를 줄일 수 있으며, 이에 따라 동일 라인에 배치되는 화소 수를 늘려 고해상도의 구현이 가능하다.
- [0073] *제 2 실시예*
- [0074] 도 6은 본 발명의 제 2 실시예에 따른 유기 발광 표시 장치를 나타낸 평면도이며, 도 7a 및 도 7b는 도 6의 III~III' 선상 및 IV~IV' 선상의 단면도이다.
- [0075] 도 6 내지 도 7b와 같이, 본 발명의 제 2 실시예에 따른 유기 발광 표시 장치는, 기준 전압 라인(RL)(221)은 데이터 라인(211)과 다른 층에 위치하며, 상기 데이터 라인(211)과 평면적으로 접하거나 중첩되며, 제 5 콘택(CT5)에서 상기 데이터 라인(211) 및 기준 전압 라인(221)과 다른 층의 금속인 제 2 접속 전극(216)에 의해 상기 기준 전압 라인(221)이 상기 제 2 액티브층(232)과 접속된 형태이며, 나머지 제 2 내지 제 4 콘택(CT2~CT4)은 상술한 제 1 실시예와 동일 형태일 수 있다.
- [0076] 한편, 상기 제 5 콘택(CT5)에서, 상기 제 2 액티브층(232)과 접속되며, 상기 데이터 라인(211) 및 기준 전압 라인(221)과 다른 층의 금속은, 상기 제 2 액티브층(232) 상측에 구비된 상부 게이트 패턴으로 이루어진 제 2 접속 전극(216)이다.
- [0077] 도 7b와 같이, 상기 제 5 콘택(CT5)에서, 하부에서부터 상기 기준 전압 라인(221)과, 제 2 액티브층(231) 및 상기 제 2 접속 전극(216)을 전기적으로 연결하는 콘택 물질을 포함한다.

- [0078] 한편, 상기 제 1 콘택(CT1)은, 콘택을 형성하는 공정에서 과식각되는 점을 고려하여, 평면적으로 인접한 기준 전압 라인(221)과의 사이의 쇼트가 일어남을 방지하기 위해 상기 제 1 액티브층(231)의 하측이며 상기 기준 전압 라인(221)보다는 상측에 하부 게이트 패턴(241)을 통해 상기 데이터 라인(211)과 상기 하부 게이트 패턴(214) 사이의 제 2층간 절연막(117), 게이트 절연막(109), 제 1 액티브층(231) 및 제 3 층간 절연막(227)을 관통하는 콘택홀을 접속된다.
- [0079] 상기 제 2 접속 패턴(216)이 앞의 설명한 제 1 실시예에서의 스캔 라인 및 센싱 라인과 동일층이며, 추가적으로 하부 게이트 패턴(241)이 더 구비되며, 이의 층간 구비를 위해, 제 1 층간 절연막(107) 상에 상기 하부 게이트 패턴(241)을 구비하며, 이를 덮으며 제 3 층간 절연막(227)이 더 구비되며 상기 제 3 층간 절연막(227) 상에, 제 1, 제 2 액티브층(231, 232)을 구비한다.
- [0080] 상술한 제 1 실시예 대비 이점은 제 1 노드(A)와 제 2 노드(B) 사이에 생성되는 스토리지 캐패시터를 화소 상의 별도의 영역을 구비하지 않고, 층간으로 구동 박막 트랜지스터의 게이트 전극(213)을 스캔 라인 및 센싱 라인과 동일층인 상부 게이트 패턴으로 형성하고, 이와 중첩하는 형태로 하부 게이트 패턴(241)과 동일층의 제 1 스토리지 전극(242)을 형성하여, 상기 제 1 스토리지 전극(242)과 이와 하측에서 중첩되는 기준 전압 라인(221)과 동일층의 제 2 스토리지 전극(222)에 의해 스토리지 캐패시터를 형성함으로써, 화소의 면적을 늘리지 않고, 충분한 스토리지 캐패시턴스를 확보할 수 있다.
- [0081] 여기서, 상기 제 2 콘택(CT2)은 상기 제 1 스위칭 박막 트랜지스터(SW1)의 드레인 전극(242)이 상기 제 1 액티브층(231)의 제 1 노드(A)에서 접속하며, 동시에 구동 박막 트랜지스터(D-TFT)의 게이트 전극(213)과 측부에서 접속하는 것으로, 절연막들 사이에 하부에서부터 차례로, 제 1 스위칭 박막 트랜지스터(S1)의 드레인 전극(242), 제 1 액티브층(231) 및 구동 박막 트랜지스터의 게이트 전극(213)이 접속된다.
- [0082] 한편, 상술한 제 2 실시예에서, 게이트 패턴은 액티브층을 기준으로 상하부에 위치하는 점을 나타내나, 본 발명의 유기 발광 표시 장치는 상부 발광 방식으로 게이트 패턴의 위치에 관계없이, 제 4 콘택(CT4)에서 접속되는 유기 발광 다이오드의 제 1 전극과 그 상부에 형성된 유기 발광층으로 발광 영역이 정해지는 것으로, 상하 게이트 패턴의 구비는 개구율에 영향을 주는 요인이 아니다.
- [0083] 한편, 이러한 구조는 게이트 구성은 액티브층을 기준으로 상하부에 함께 구성하는 예로, 이 경우, 상하부 게이트 전극이 모두 중첩할 필요는 없고, 스토리지 캐패시터 부위에서 중첩할 수 있다면 좋고, 나머지 영역에서는 단일층 구성으로 하거 필요에 따라 위와 같은 콘택 구성에 이용할 수 있다.
- [0084] *제 3 실시예*
- [0085] 도 8은 본 발명의 제 3 실시예에 따른 유기 발광 표시 장치를 나타낸 평면도이며, 도 9a 및 도 9b는 도 8의 V~V' 선상 및 VI~VI' 선상을 나타낸 단면도이다.
- [0086] 도 8 내지 도 9b와 같이, 본 발명의 제 3 실시예에 따른 유기 발광 표시 장치는, 상술한 제 2 실시예와 층상 구조는 유사하고, 단지 데이터 라인(321)과 평면적으로 인접하거나 중첩하는 구성을 전원 전압 라인(312)으로 한 것이 차이점이다.
- [0087] 이 경우, 상기 전원 전압 라인(VDL)(312)은 상기 데이터 라인(321)과 다른 층에 위치하며, 상기 데이터 라인(321)과 평면적으로 접하거나 중첩되며, 상기 제 3 콘택(CT3)에서 상기 데이터 라인(321) 및 전원 전압 라인(312)은 제 2 액티브층(332)과 상기 데이터 라인(321) 및 전원 전압 라인(312)과 다른 층의 금속에 의해 접속된다.
- [0088] 상기 제 3 콘택(CT3)에서, 상기 제 2 액티브층(332)과 접속되며, 상기 데이터 라인(321) 및 전원 전압 라인(312)과 다른 층의 금속은, 상기 제 2 액티브층(332) 상측에 구비된 상부 게이트 패턴(303)이다. 여기서, 상기 상부 게이트 패턴(303)은 스캔 라인(301) 및 센싱 라인(302)과 동일층이다. 그리고, 상기 제 3 콘택(CT3)은 상기 제 2 액티브층(332)을 관통하여 구비되며, 하부에서부터 상기 전원 전압 라인(312), 제 2 액티브층(332) 및 상기 상부 게이트 패턴(303)을 전기적으로 연결하는 콘택 물질을 포함할 수 있다. 이러한 콘택물질은 상기 상부 게이트 패턴(303)과 전원 전압 라인(312) 사이의 절연막들의 콘택홀 형성 후 상부 게이트 패턴(303)을 형성하는 과정에서, 상부 게이트 물질로 상기 콘택홀을 채워 생성되며, 따라서, 상기 상부 게이트 패턴(303)과 상기 콘택 물질은 동일 물질일 수 있다.
- [0089] 이러한 제 3 실시예에 있어서, 상기 제 1 콘택(CT1)은, 상기 제 1 액티브층(331)을 관통하여 구비되며, 상기 제 1 액티브층(331) 하부의 하부 게이트 패턴(341)과, 상기 데이터 라인(321)과의 사이에 층간에 채워진 콘택물질

로 이루어질 수 있다.

[0090] 한편, 상술한 제 1 내지 제 3 실시예에 따른 유기 발광 표시 장치는 각 화소들이 동일 형상일 때, 수직 방향으로 지나는 배선간의 이격 간격을 줄이는 방법을 나타내었으나, 인접한 화소의 구성을 대칭적으로 하여, 동일 효과를 얻는 것도 가능하다. 이를 제 4 실시예에서 설명한다.

[0091] *제 4 실시예*

[0092] 도 10은 본 발명의 제 4 실시예에 따른 유기 발광 표시 장치를 나타낸 평면도이며, 도 11은 도 10의 VII-VII' 선상의 단면도이다.

[0093] 도 10 내지 도 11은, 본 발명의 제 4 실시예를 나타낸 것으로, 인접한 양 화소에 전원 전압 라인(411)을 공통으로 하고, 각각의 화소의 영상 데이터를 공급하는 데이터 라인들(DL, DL')이 상기 전원 전압 라인(411)의 양측에서 동일 폭으로 중첩하게 배치시킨 구조를 나타낸 것이다.

[0094] 이러한 본 발명의 제 4 실시예의 구조는, 양 화소에서, 하나의 전원 전압 라인(411)이 공유되었기 때문에, 배선 감소의 이점이 있음과 동시에 전원 전압 라인(411)과 인접한 양 화소의 데이터 라인들을 중첩시켰기 때문에, 도 4a 내지 도 4b에서 설명한 구조 대비 2배 이상의 배선 간격 이격을 줄일 수 있다.

[0095] 이러한 제 4 실시예가 구현되는 기관(100)은 복수개의 화소를 포함하며, 각 화소 내에 상기 스캔 라인(SL)(401) 및 센싱 라인(SSL)(402)과, 제 1 액티브층(421) 및 제 2 액티브층(422)과, 상기 데이터 라인(DL 혹은 DL'), 상기 제 1 스위칭 박막 트랜지스터(SW1), 구동 박막 트랜지스터(D-TFT) 및 제 2 스위칭 박막 트랜지스터(SW2)가 구비되고, 인접한 화소들 사이의 경계부에, 상기 기준 전압 라인(441) 또는 전원 전압 라인(411)이 인접한 화소의 데이터 라인들(DL, DL')에 양측에서 동일 폭으로 중첩할 수 있다.

[0096] 이러한 본 발명의 제 4 실시예에 있어서, 데이터 라인과 기준 전압 라인 사이의 제 1 내지 제 2 스위칭 박막 트랜지스터(SW1, SW2) 및 구동 박막 트랜지스터(D-TFT)는 앞서 설명한 제 1 내지 제 3 실시예의 따른 구성을 참조한다.

[0097] 한편, 본 발명에 있어서, 데이터 라인과 증첩 혹은 평면적으로 접하여 구성하는 기준 전압 라인이나 전원 전압 라인은 정전압이 인가되는 배선으로, 평면적으로 데이터 라인과 인접 구성하더라도, 액티브층이나 스캔 라인들의 구성을 경계로 데이터 라인을 상측으로 하고, 정전압이 인가되는 기준 전압 라인이나 전원 전압 라인은 하측으로 하여, 그 층간 이격을 멀리 하여, 증첩 혹은 인접 부위의 간섭을 방지한다.

[0098] 또한, 고유전율의 층간 절연막을 사용하여 상기 데이터 라인과 평면적으로 중첩하는 기준 전압 라인이나 전원 전압 라인간의 간섭을 방지할 수 있다.

[0099] 한편, 상기 데이터 라인과 중첩 혹은 평면적으로 접하여 구성하는 기준 전압 라인이나 전원 전압 라인은 데이터 라인 및 액티브층보다 하측에 구성하는데, 이는 액티브층의 결정화시 금속 배선 단차로 인한 단선이 방지되기 위해서는, 금속의 사용이 한정적일 수 있으며, 이 때, 한정된 금속으로 고저항 물질을 이용하여도 구동에 이상이 없으려면 정전압이 인가되는 라인을 액티브층 하측에 구비되는 것이 바람직하기 때문이다.

[0100] 하지만, 이는 제조적인 관점에서의 고려이고, 평면적 인접하더라도 상기 데이터 라인과 기준 전압 라인 또는 전원 전압 라인은 3~4층 이상의 층간 절연막들이 그 사이에 개재하고 있어, 충분한 절연이 가능하여 서로 간의 간섭이 방지되며, 또한, 간섭에 의한 영향을 방지하기 위해 이격을 고려하여도, 비교예 대비 평면적 이격 간격의 수준은 1 μ m 이내일 것으로, 비교예 대비하여 화소간의 피치를 비율적으로 크게 줄일 수 있어, 고해상도면에서 훨씬 유리하다.

[0101] 한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

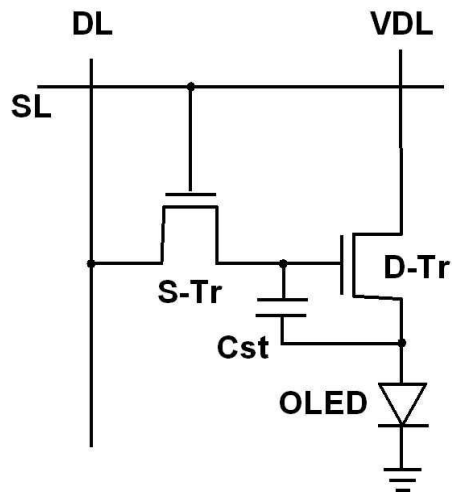
부호의 설명

[0102]	100: 기관	101: 스캔 라인
	102: 센싱 라인	105: 버퍼층
	107: 제 1 층간 절연막	109: 게이트 절연막

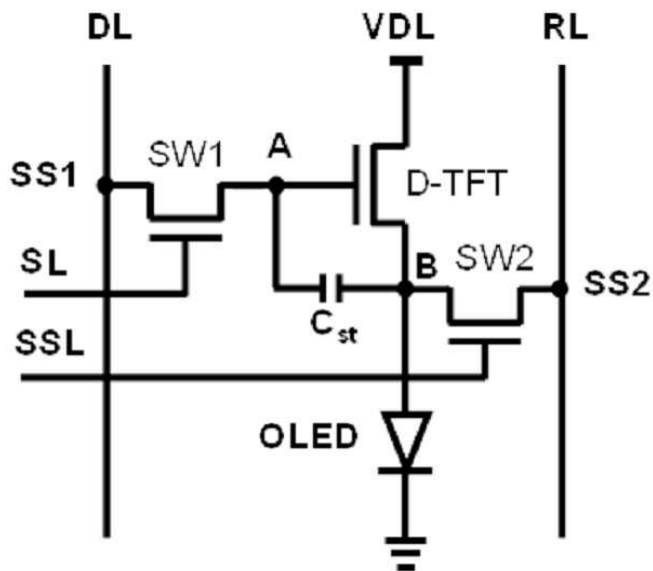
- | | |
|-----------------|-----------------|
| 111: 데이터 라인 | 112: 구동 전압 라인 |
| 117: 제 2 층간 절연막 | 121: 기준 전압 라인 |
| 131: 제 1 액티브층 | 132: 제 2 액티브층 |
| 141: 구동 게이트 전극 | 227: 제 3 층간 절연막 |

도면

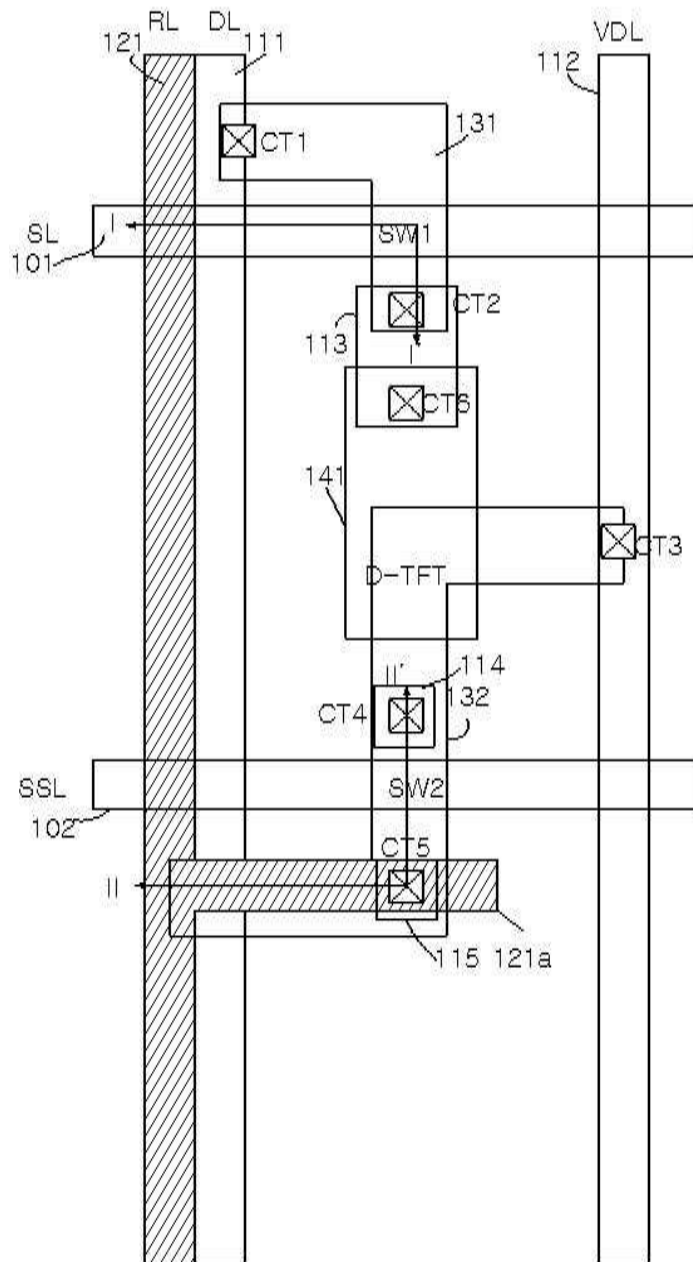
도면1



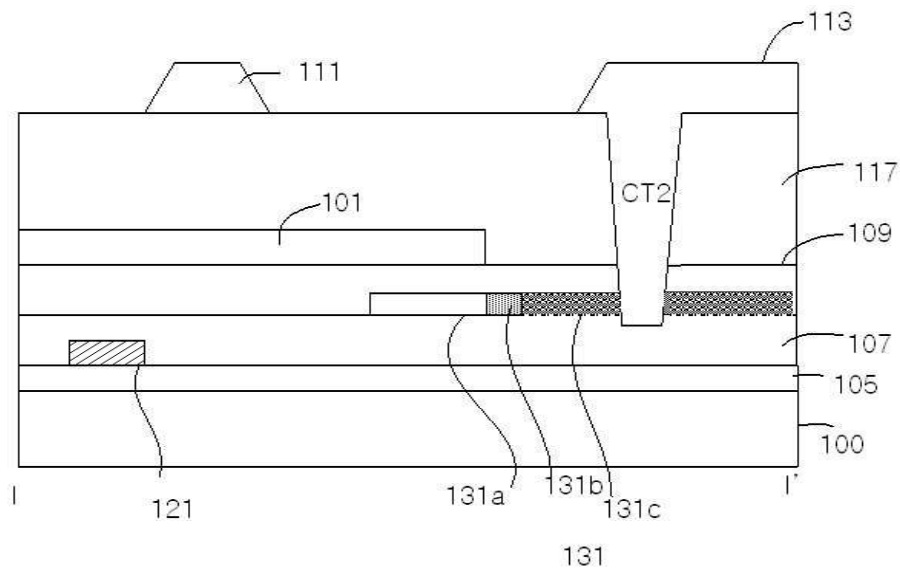
도면2



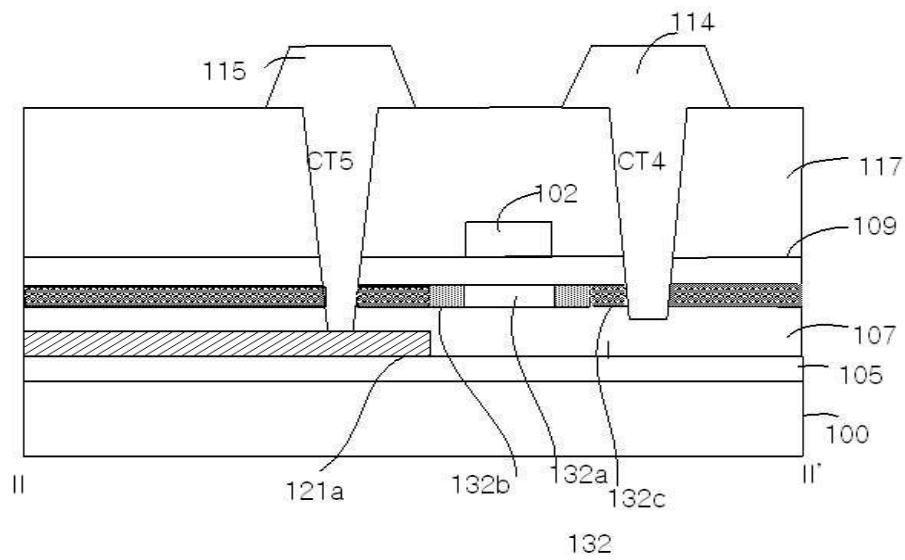
도면3



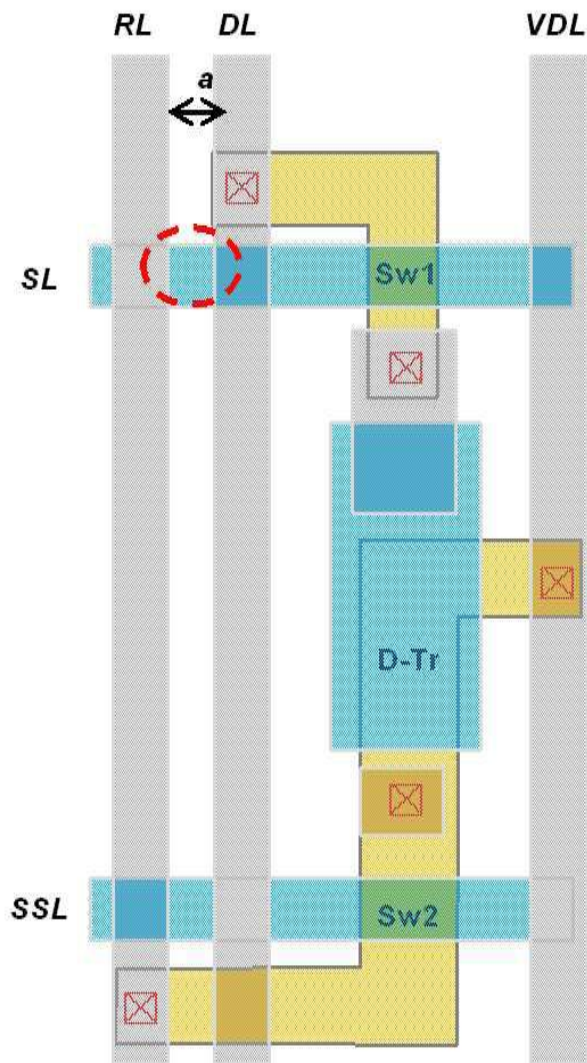
도면4a



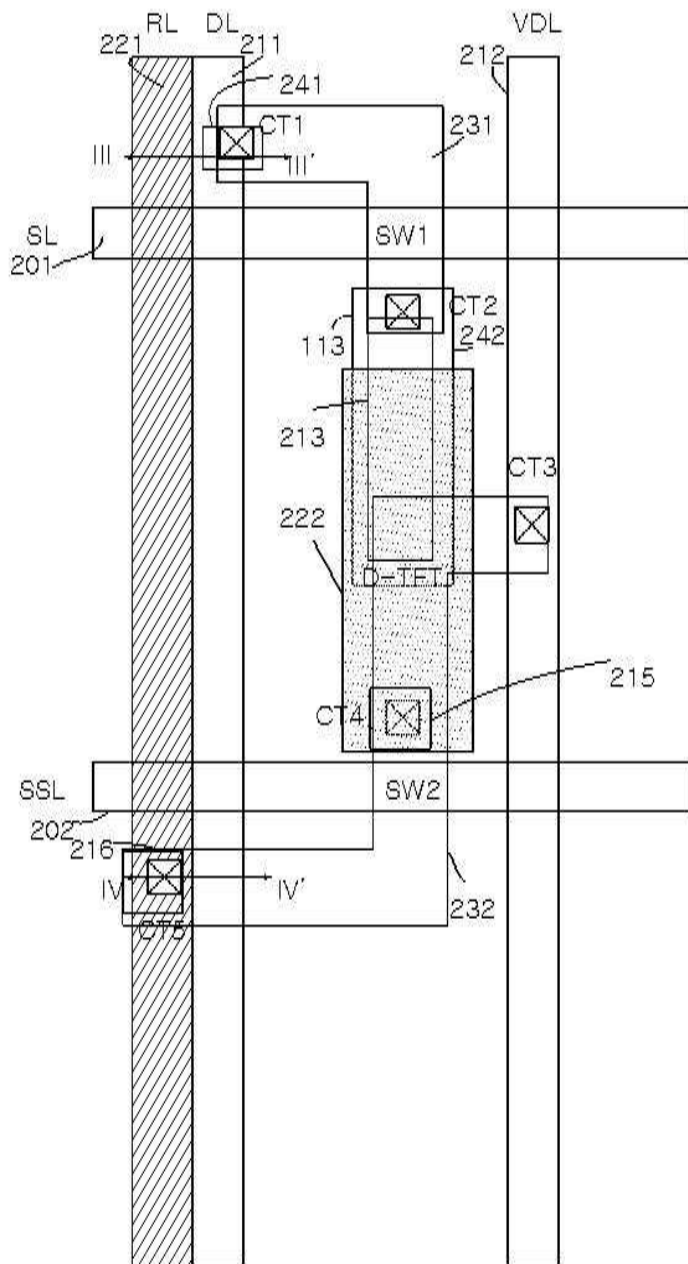
도면4b



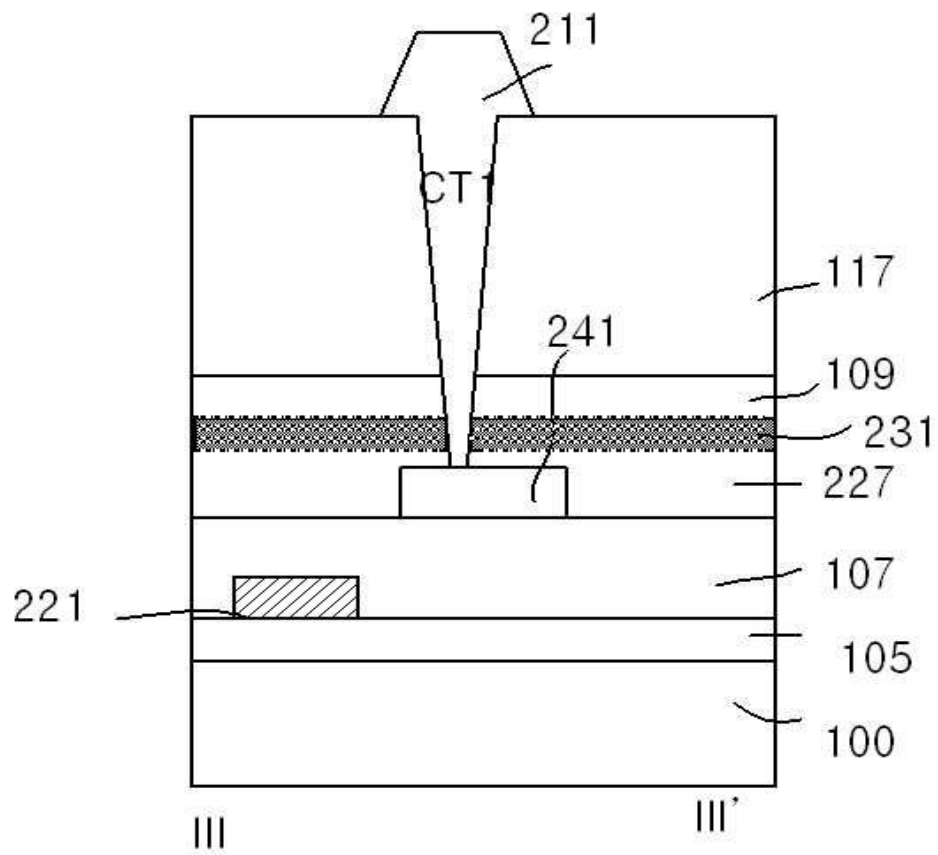
도면5



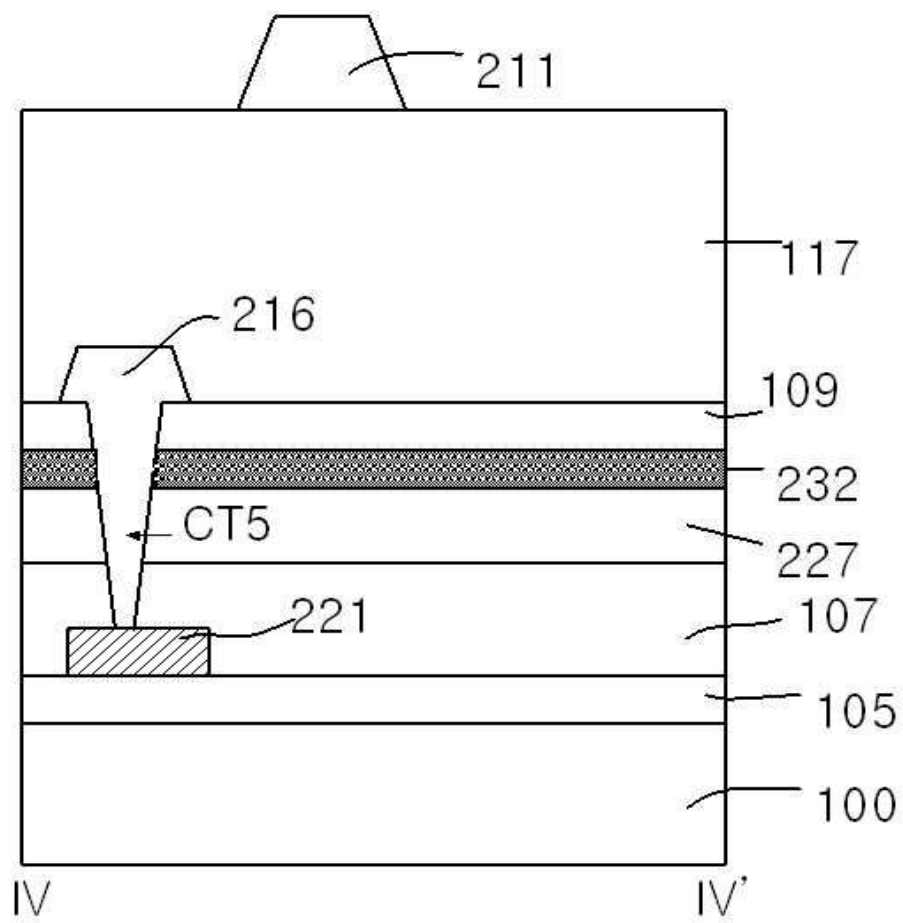
도면6



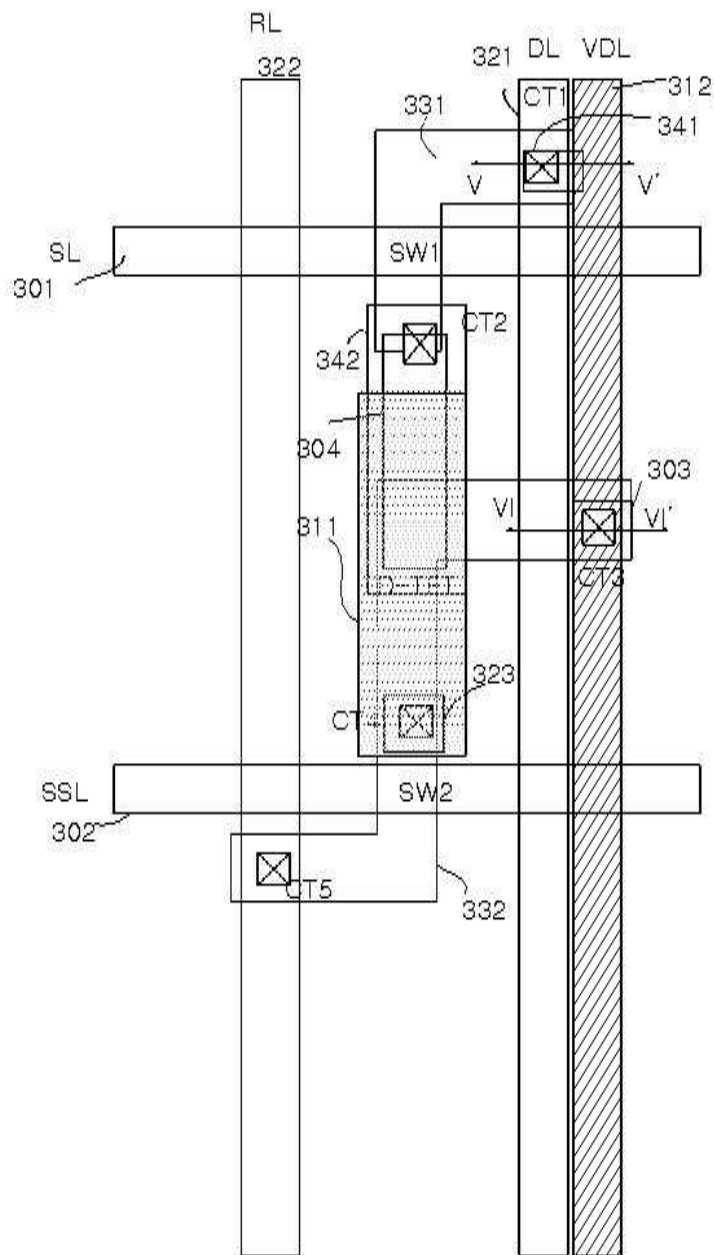
도면7a



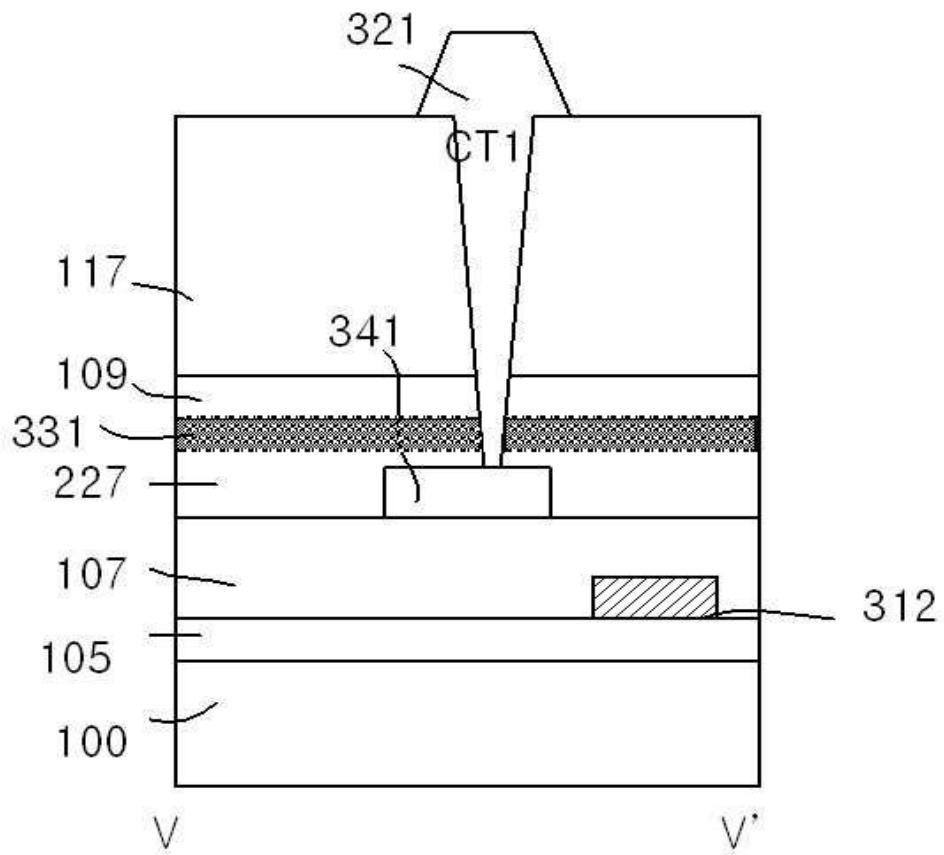
도면7b



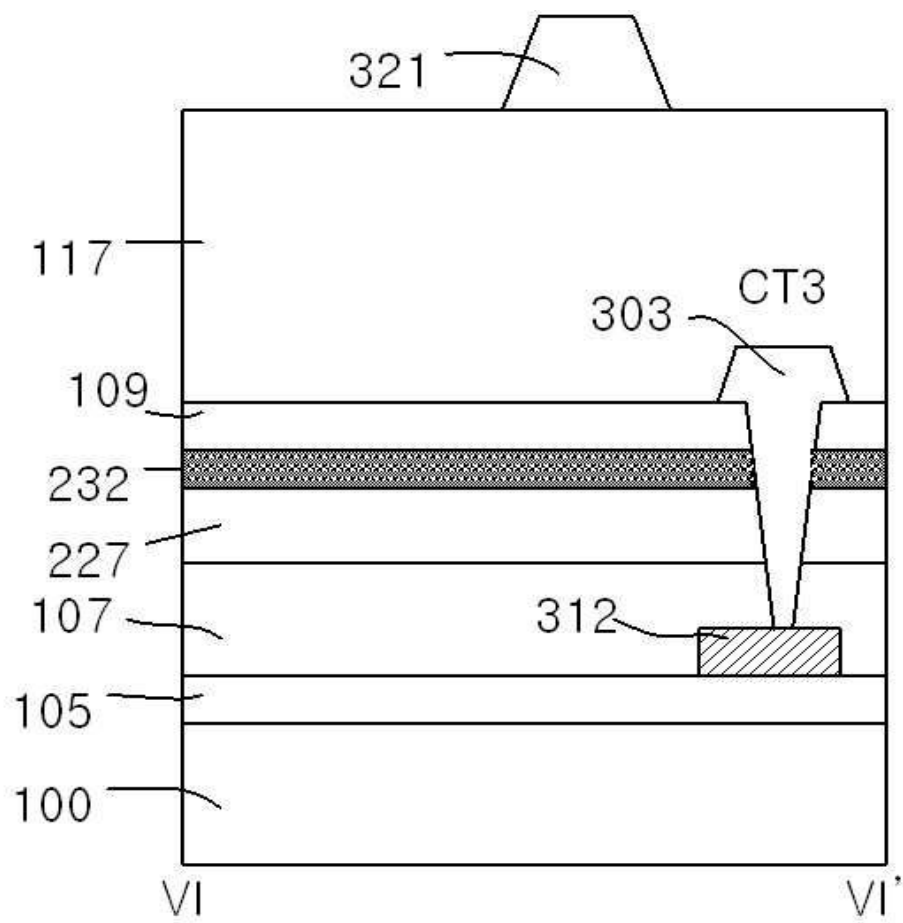
도면8



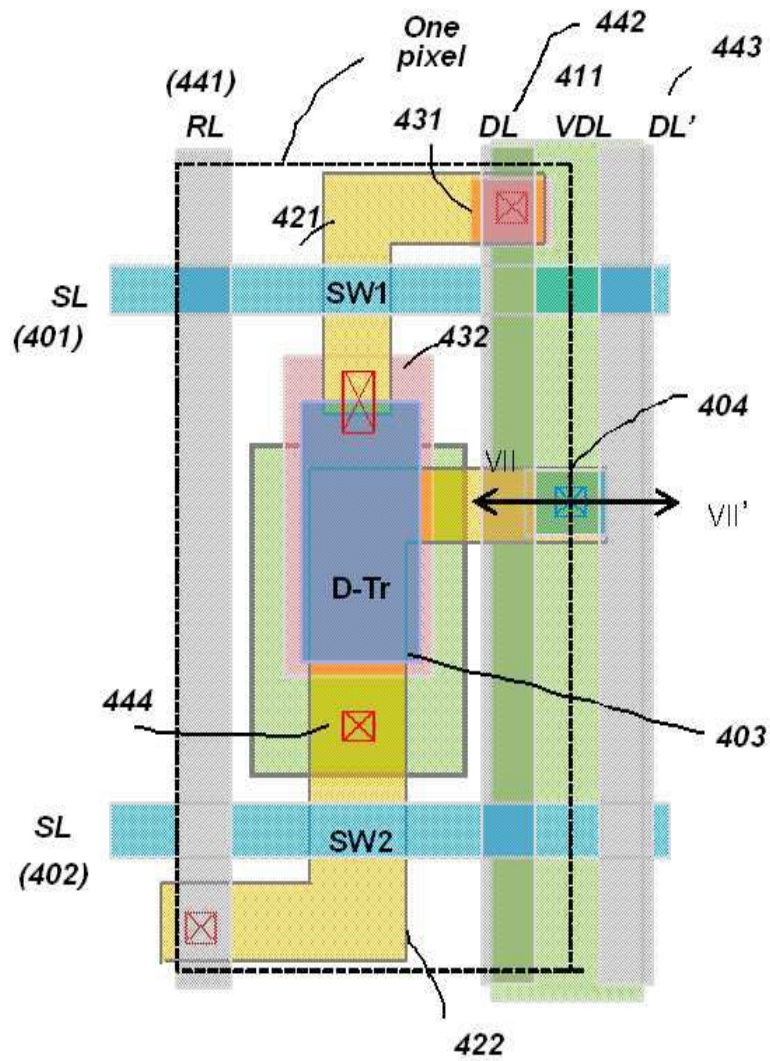
도면9a



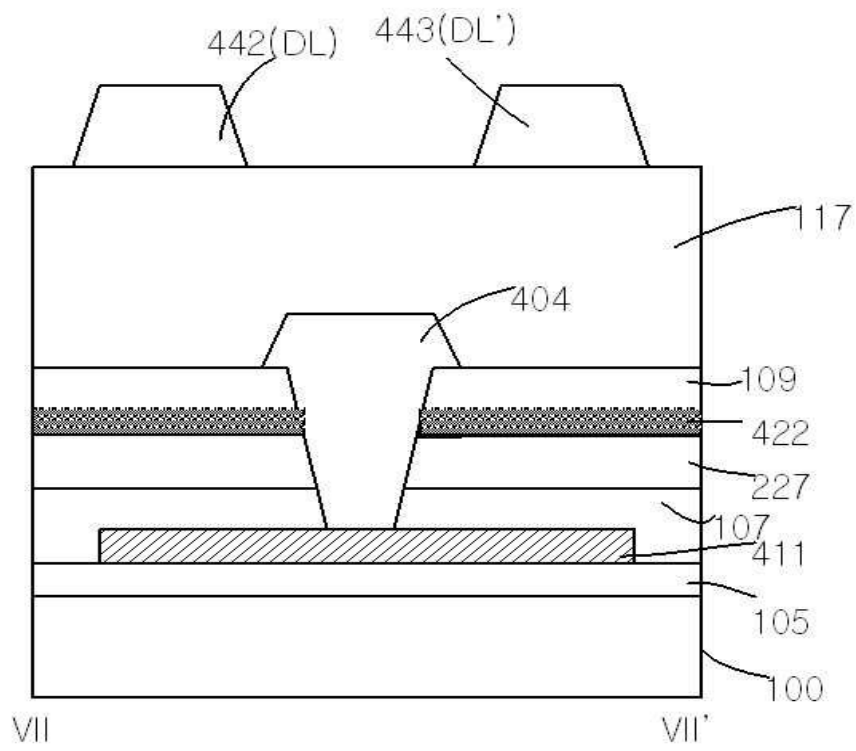
도면9b



도면10



도면11



有机发光显示装置技术领域本发明涉及一种有机发光显示装置，该有机发光显示装置将布置在与线的数据线相同的方向上的垂直位置关系区分开，或者省略相邻线和数据线之间的空间并寻求高分辨率，并且，至少任何一个位于与参考电压线（RL）和源电压线（VDL）之间的数据线不同的层中，所述参考电压线和源电压线（VDL）被布置为相同的方向并且它在平面上接触数据线（111）或者它可以重叠并且通过这种方式，可以寻求像素的高集成度设备的高分辨率。

