



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0062636
(43) 공개일자 2017년06월08일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2016.01)

(52) CPC특허분류

G09G 3/3233 (2013.01)

G09G 2300/0842 (2013.01)

(21) 출원번호 10-2015-0167757

(22) 출원일자 2015년11월27일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

최재이

경상남도 창원시 마산회원구 내서읍 중리상곡로
134 205동 902호 (중리, 동신2차아파트)

신우섭

경기도 파주시 청석로 300 908동 1204호 (다울
동, 청석마을대원효성아파트)

(뒷면에 계속)

(74) 대리인

김은구, 송해도

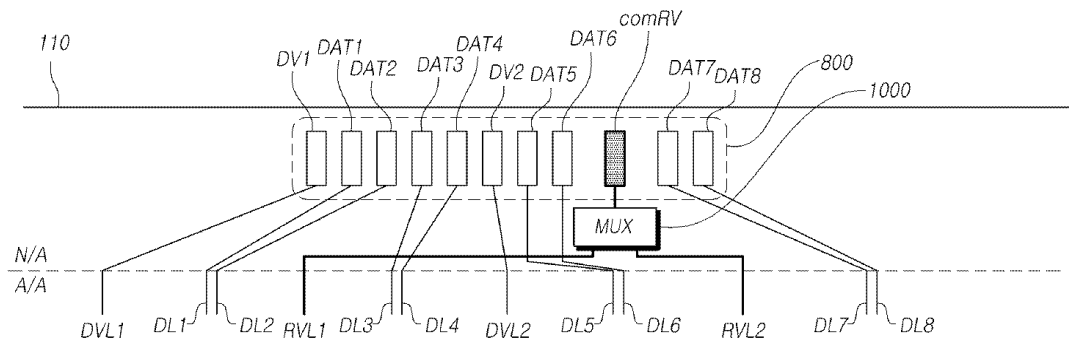
전체 청구항 수 : 총 21 항

(54) 발명의 명칭 유기발광표시패널 및 유기발광표시장치

(57) 요약

본 실시예들은, 유기발광표시패널의 패드 구조에 관한 것으로서, 더욱 상세하게는, 각 기준전압 라인마다 기준전압 패드를 구성하지 않고, 다수의 기준전압 라인과 연결될 수 있는 공통 기준전압 패드를 구성함으로써 기준전압 패드 개수를 줄여주어 기준전압 패드와 인접 패드 간 단락이 발생할 가능성을 줄여 줄 수 있고, 이러한 공통 기준전압 패드 구조 하에서, 다수의 기준전압 라인으로의 기준전압의 정확한 전달을 가능하게 하고, 기준전압 라인을 통해 서브픽셀에 대한 정확한 센싱 값을 얻을 수도 있게 해주는 스위칭 구조를 갖는 유기발광표시패널 및 유기발광표시장치에 관한 것이다.

대표도



(52) CPC특허분류

G09G 2310/0297 (2013.01)

(72) 발명자

오재영

경기도 고양시 일산동구 노루목로 100 213동 802
호 (장항동, 호수마을2단지아파트)

신홍재

서울특별시 강동구 양재대로 1340 321동 301호 (둔
촌동, 주공아파트)

명세서

청구범위

청구항 1

유기발광다이오드와 상기 유기발광다이오드를 구동하는 구동 트랜지스터를 각각 포함하는 다수의 서브픽셀이 매트릭스 타입으로 배치되며, 1개의 서브픽셀 열마다 1개의 데이터 라인이 대응되어 배치되고, 1개의 서브픽셀 행마다 1개 또는 2개의 게이트 라인이 대응되어 배치되며, 1개 이상의 서브픽셀 열마다 1개의 구동전압 라인이 대응되어 배치되고, 1개 이상의 서브픽셀 열마다 1개의 기준전압 라인이 대응되어 배치되는 유기발광표시패널; 및

상기 각 멀티플렉서는,

상기 년-액티브 영역에 배치된 1개의 공통 기준전압 패드와 전기적으로 연결되는 1개의 공통 기준전압 패드 연결 단자;

상기 유기발광표시패널의 액티브 영역(Active Area)에 배치된 n (n 은 2 이상의 자연수)개의 기준전압 라인과 대응되어 전기적으로 연결된 n 개의 기준전압 라인 연결 단자; 및

상기 1개의 공통 기준전압 패드 연결 단자와 상기 n 개의 기준전압 라인 연결 단자 간의 연결을 스위칭 하는 스위칭 회로를 포함하는 유기발광표시장치.

청구항 2

제1항에 있어서,

8개의 서브픽셀 열에 대하여,

상기 액티브 영역에는,

제1 구동전압 라인, 제1, 제2 데이터 라인, 제1 기준전압 라인, 제3, 제4 데이터 라인, 제2 구동전압 라인, 제5, 제6 데이터 라인, 제2 기준전압 라인, 제7, 제8 데이터 라인의 라인 순서로 배치되고,

상기 년-액티브 영역의 패드 영역에는,

제1 구동전압 패드, 제1, 제2, 제3, 제4 데이터 패드, 제2 구동전압 패드, 제5, 제6 데이터 패드, 공통 기준전압 패드, 제7, 제8 데이터 패드의 패드 순서로 배치되는 유기발광표시장치.

청구항 3

제2항에 있어서,

상기 제1, 제2 구동전압 라인은 상기 제1, 제2 구동전압 패드와 대응되어 연결되고,

상기 제1 내지 제8 데이터 라인은 상기 제1 내지 제8 데이터 패드와 대응되어 연결되며,

상기 제1, 제2 기준전압 라인은 상기 멀티플렉서를 통해 상기 공통 기준전압 패드와 공통으로 연결되는 유기발광표시장치.

청구항 4

제2항에 있어서,

상기 공통 기준전압 패드와 인접 패드 간의 패드 간격은, 다른 패드 간격보다 넓은 유기발광표시장치.

청구항 5

제2항에 있어서,

상기 데이터 라인을 구동하는 소스 드라이버 집적회로; 및

상기 소스 드라이버 집적회로가 실장 된 필름을 포함하고,

상기 필름에는 상기 유기발광표시패널의 패드 영역과 본딩되는 필름 패드 영역이 존재하며,

상기 필름 패드 영역에는, 상기 유기발광표시패널의 패드 영역에 위치한 패드들의 순서에 대응되도록 필름 패드들이 위치하는 유기발광표시장치.

청구항 6

제1항에 있어서,

상기 스위칭 회로는,

상기 n개의 기준전압 라인 연결 단자에 연결되는 n개의 스위칭 소자를 포함하고,

상기 공통 기준전압 패드 연결 단자와 1개의 기준전압 라인 연결 단자 사이에 1개의 스위칭 소자가 연결되는 유기발광표시장치.

청구항 7

제6항에 있어서,

상기 년-액티브 영역에는 상기 n개의 스위칭 소자의 게이트 노드로 스위칭 제어 신호를 공급하는 n개의 스위칭 제어 라인이 배치되는 유기발광표시장치.

청구항 8

제1항에 있어서,

상기 스위칭 회로는,

상기 n개의 기준전압 라인 연결 단자에 연결되는 n*m개의 스위칭 소자(m은 2 이상의 자연수)를 포함하고,

상기 공통 기준전압 패드 연결 단자와 1개의 기준전압 라인 연결 단자 사이에 m개의 스위칭 소자가 병렬로 연결되는 유기발광표시장치.

청구항 9

제8항에 있어서,

상기 년-액티브 영역에는 상기 n*m개의 스위칭 소자의 게이트 노드로 스위칭 제어 신호를 공급하는 n*m개의 스위칭 제어 라인이 배치되는 유기발광표시장치.

청구항 10

제8항에 있어서,

상기 공통 기준전압 패드 연결 단자와 1개의 기준전압 라인 연결 단자 사이에 병렬로 연결된 상기 m개의 스위칭 소자는 교번하여 턴-온 되는 유기발광표시장치.

청구항 11

제1항에 있어서,

상기 스위칭 회로는,

영상 구동 구간 동안, 상기 n개의 기준전압 라인 연결 단자 모두를 상기 1개의 공통 기준전압 패드 연결 단자에 연결해주는 유기발광표시장치.

청구항 12

제1항에 있어서,

상기 유기발광표시패널에 배치된 기준전압 라인과 전기적으로 연결 가능한 센싱부를 더 포함하고,
 상기 스위칭 회로는,
 센싱 구간 동안, 상기 n 개의 기준전압 라인 연결 단자 중 선택된 특정 기준전압 라인 연결 단자를 상기 1개의 공통 기준전압 패드 연결 단자에 연결해주고,
 상기 센싱부는,
 상기 특정 기준전압 라인 연결 단자와 전기적으로 연결된 특정 기준전압 라인과 연결되어, 상기 특정 기준전압 라인의 전압을 센싱하는 유기발광표시장치.

청구항 13

제12항에 있어서,
 상기 센싱부는,
 소스 드라이버 집적회로 내 아날로그 디지털 컨버터인 유기발광표시장치.

청구항 14

액티브 영역(Active Area)에 배치된 n (n 은 2 이상의 자연수)개의 기준전압 라인;
 년-액티브 영역(Non-Active Area)에 배치된 1개의 공통 기준전압 패드; 및
 상기 년-액티브 영역에 배치되고, 상기 1개의 공통 기준전압 패드 및 상기 n 개의 기준전압 라인 간의 연결을 스위칭 하는 멀티플렉서(Multiplexer)를 포함하고,
 상기 멀티플렉서는,
 상기 1개의 공통 기준전압 패드와 전기적으로 연결되는 1개의 공통 기준전압 패드 연결 단자;
 상기 n 개의 기준전압 라인과 대응되어 전기적으로 연결된 n 개의 기준전압 라인 연결 단자; 및
 상기 1개의 공통 기준전압 패드 연결 단자와 상기 n 개의 기준전압 라인 연결 단자 간의 연결을 스위칭 하는 스위칭 회로를 포함하는 유기발광표시패널.

청구항 15

제14항에 있어서,
 상기 스위칭 회로는,
 상기 n 개의 기준전압 라인 연결 단자에 연결되는 n 개의 스위칭 소자를 포함하고,
 상기 공통 기준전압 패드 연결 단자와 1개의 기준전압 라인 연결 단자 사이에 1개의 스위칭 소자가 연결되는 유기발광표시패널.

청구항 16

제15항에 있어서,
 상기 년-액티브 영역에는 상기 n 개의 스위칭 소자의 게이트 노드로 스위칭 제어 신호를 공급하는 n 개의 스위칭 제어 라인이 배치되는 유기발광표시패널.

청구항 17

제14항에 있어서,
 상기 스위칭 회로는,
 상기 n 개의 기준전압 라인 연결 단자에 연결되는 $n*m$ 개의 스위칭 소자(m 은 2 이상의 자연수)를 포함하고,
 상기 공통 기준전압 패드 연결 단자와 1개의 기준전압 라인 연결 단자 사이에 m 개의 스위칭 소자가 병렬로 연결되는 유기발광표시패널.

청구항 18

제17항에 있어서,

상기 년-액티브 영역에는 상기 $n \times m$ 개의 스위칭 소자의 게이트 노드로 스위칭 제어 신호를 공급하는 $n \times m$ 개의 스위칭 제어 라인이 배치되는 유기발광표시패널.

청구항 19

제17항에 있어서,

상기 공통 기준전압 패드 연결 단자와 1개의 기준전압 라인 연결 단자 사이에 병렬로 연결된 상기 m 개의 스위칭 소자는 교번하여 턴-온 되는 유기발광표시패널.

청구항 20

제14항에 있어서,

상기 멀티플렉서는 최외곽 더미 서브픽셀 영역에 위치하는 유기발광표시패널.

청구항 21

제14항에 있어서,

상기 멀티플렉서는 패드 라인 연결 영역에 위치하는 유기발광표시패널.

발명의 설명

기술 분야

[0001] 본 실시예들은 유기발광표시패널 및 유기발광표시장치에 관한 것이다.

배경 기술

[0003] 최근, 표시장치로서 각광받고 있는 유기발광표시장치는 스스로 발광하는 유기발광다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써 응답속도가 빠르고, 발광효율, 휘도 및 시야각 등이 크다는 장점이 있다.

[0004] 이러한 유기발광표시장치는 유기발광다이오드가 포함된 서브픽셀을 매트릭스 형태로 배열하고 스캔 신호에 의해 선택된 서브픽셀들의 밝기를 데이터의 계조에 따라 제어한다.

[0005] 이러한 유기발광표시장치에서, 유기발광표시패널은 서브픽셀을 구동하기 위하여 패드 영역에 위치한 다수의 패드를 통해 각종 전압 및 신호를 공급받는다.

[0006] 유기발광표시패널로 각종 전압 및 신호를 공급하기 위한 경로가 되는 다수의 패드는 서로 이격 되어 전기적으로 분리되도록 설계된다.

[0007] 그런데, 패널 설계, 집적회로 설계 등의 조건에 따라 패드 간격이 매우 좁게 설계될 수도 있다. 이 경우, 패드 사이에 이물이 발생하게 되면, 패드 간 단락이 발생하여 영상 구동 등이 정상적으로 이루어지지 못하는 문제점이 발생할 수 있다.

발명의 내용

해결하려는 과제

[0009] 본 실시예들의 목적은, 패드 간 단락이 발생할 가능성이 낮은 패드 구조를 갖는 유기발광표시패널 및 유기발광표시장치를 제공하는 데 있다.

[0010] 본 실시예들의 다른 목적은, 각 전압 라인마다 패드를 구성하지 않고, 다수의 전압 라인과 연결될 수 있는 공통 전압 패드를 구성함으로써, 패드 개수를 줄여주어 패드 간 단락이 발생할 가능성을 줄여 주면서도, 다수의

전압 라인으로 정확한 전압 전달을 가능하게 하는 스위칭 구조를 갖는 유기발광표시패널 및 유기발광표시장치를 제공하는 데 있다.

[0011] 본 실시예들의 또 다른 목적은, 각 기준전압 라인마다 패드를 구성하지 않고, 다수의 기준전압 라인과 연결될 수 있는 공통 기준전압 패드를 구성함으로써, 기준전압 패드 개수를 줄여주어 기준전압 패드와 인접 패드 간 단락이 발생할 가능성을 줄여줄 수 있는 유기발광표시패널 및 유기발광표시장치를 제공하는 데 있다.

[0012] 본 실시예들의 또 다른 목적은, 각 기준전압 라인마다 패드를 구성하지 않고, 다수의 기준전압 라인과 연결될 수 있는 공통 기준전압 패드를 구성함으로써, 기준전압 패드 개수를 줄여주어 기준전압 패드와 인접 패드 간 단락이 발생할 가능성을 줄여 주면서도, 다수의 기준전압 라인으로 정확한 기준전압 전달을 가능하게 하는 스위칭 구조를 갖는 유기발광표시패널 및 유기발광표시장치를 제공하는 데 있다.

[0013] 본 실시예들의 또 다른 목적은, 각 기준전압 라인마다 기준전압 패드를 구성하지 않고, 다수의 기준전압 라인과 연결될 수 있는 공통 기준전압 패드를 구성함으로써 기준전압 패드 개수를 줄여주어 기준전압 패드와 인접 패드 간 단락이 발생할 가능성을 줄여 줄 수 있고, 이러한 공통 기준전압 패드 구조 하에서, 다수의 기준전압 라인으로의 기준전압의 정확한 전달을 가능하게 하고, 기준전압 라인을 통해 서브픽셀에 대한 정확한 센싱 값을 얻을 수도 있게 해주는 스위칭 구조를 갖는 유기발광표시패널 및 유기발광표시장치를 제공하는 데 있다.

과제의 해결 수단

[0015] 일 측면에서, 본 실시예들은, 유기발광다이오드와 유기발광다이오드를 구동하는 구동 트랜지스터를 각각 포함하는 다수의 서브픽셀이 매트릭스 타입으로 배치되며, 1개의 서브픽셀 열마다 1개의 데이터 라인이 대응되어 배치되고, 1개의 서브픽셀 행마다 1개 또는 2개의 게이트 라인이 대응되어 배치되며, 1개 이상의 서브픽셀 열마다 1개의 구동전압 라인이 대응되어 배치되고, 1개 이상의 서브픽셀 열마다 1개의 기준전압 라인이 대응되어 배치되는 유기발광표시패널과, 유기발광표시패널의 넌-액티브 영역(Non-Active Area)에 배치되는 하나 이상의 멀티플렉서(Multiplexer)를 포함하는 유기발광표시장치를 제공할 수 있다.

[0016] 유기발광표시장치의 각 멀티플렉서는, 넌-액티브 영역에 배치된 1개의 공통 기준전압 패드와 전기적으로 연결되는 1개의 공통 기준전압 패드 연결 단자와, 유기발광표시패널의 액티브 영역(Active Area)에 배치된 n (n 은 2 이상의 자연수)개의 기준전압 라인과 대응되어 전기적으로 연결된 n 개의 기준전압 라인 연결 단자와, 1개의 공통 기준전압 패드 연결 단자와 n 개의 기준전압 라인 연결 단자 간의 연결을 스위칭 하는 스위칭 회로를 포함할 수 있다.

[0017] 다른 측면에서, 본 실시예들은, 액티브 영역(Active Area)에 배치된 n (n 은 2 이상의 자연수)개의 기준전압 라인과, 넌-액티브 영역(Non-Active Area)에 배치된 1개의 공통 기준전압 패드과, 넌-액티브 영역에 배치되고, 1개의 공통 기준전압 패드 및 n 개의 기준전압 라인 간의 연결을 스위칭 하는 멀티플렉서(Multiplexer)를 포함하는 유기발광표시패널을 제공할 수 있다.

[0018] 이러한 유기발광표시패널에서, 멀티플렉서는, 1개의 공통 기준전압 패드와 전기적으로 연결되는 1개의 공통 기준전압 패드 연결 단자와, n 개의 기준전압 라인과 대응되어 전기적으로 연결된 n 개의 기준전압 라인 연결 단자와, 1개의 공통 기준전압 패드 연결 단자와 n 개의 기준전압 라인 연결 단자 간의 연결을 스위칭 하는 스위칭 회로를 포함할 수 있다.

[0019] 또 다른 측면에서, 본 실시예들은, 액티브 영역(Active Area)에 배치된 n (n 은 2 이상의 자연수)개의 전압 라인과, 넌-액티브 영역(Non-Active Area)에 배치된 1개의 공통 전압 패드와, 넌-액티브 영역에 배치되고, 1개의 공통 전압 패드 및 n 개의 전압 라인 간의 연결을 스위칭 하는 멀티플렉서(Multiplexer)를 포함하는 표시패널을 제공할 수 있다.

[0020] 이러한 표시패널에서, 멀티플렉서는, 1개의 공통 전압 패드와 전기적으로 연결되는 1개의 공통 전압 패드 연결 단자와, n 개의 전압 라인과 대응되어 전기적으로 연결된 n 개의 전압 라인 연결 단자와, 1개의 공통 전압 패드 연결 단자와 n 개의 전압 라인 연결 단자 간의 연결을 스위칭 하는 스위칭 회로를 포함할 수 있다.

[0021] 또 다른 측면에서, 본 실시예들은, 모든 서브픽셀로 공통 전압을 공급하기 위한 n (n 은 2 이상의 자연수)개의 공통 전압 라인과, 개별 서브픽셀로 개별 전압을 공급하기 위한 다수의 개별 전압 라인을 포함하는 표시패널을 제공할 수 있다.

[0022] 이러한 표시패널은, 다수의 개별 전압 라인과 개별적으로 연결되는 다수의 개별 전압 패드와, n 개의 공통 전압 라인이 연결 패턴에 의해 하나로 묶이어 연결되는 공통 전압 패드를 포함할 수 있다.

발명의 효과

[0024] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 패드 간 단락이 발생할 가능성이 낮은 패드 구조를 갖는 유기발광표시패널 및 유기발광표시장치를 제공할 수 있다.

[0025] 또한, 본 실시예들에 의하면, 각 전압 라인 마다 패드를 구성하지 않고, 다수의 전압 라인과 연결될 수 있는 공통 전압 패드를 구성함으로써, 패드 개수를 줄여주어 패드 간 단락이 발생할 가능성을 줄여 주면서도, 다수의 전압 라인으로 정확한 전압 전달을 가능하게 하는 스위칭 구조를 갖는 유기발광표시패널 및 유기발광표시장치를 제공할 수 있다.

[0026] 또한, 본 실시예들에 의하면, 각 기준전압 라인 마다 패드를 구성하지 않고, 다수의 기준전압 라인에 연결될 수 있는 공통 기준전압 패드를 구성함으로써, 기준전압 패드 개수를 줄여주어 기준전압 패드와 인접 패드 간 단락이 발생할 가능성을 줄여줄 수 있는 유기발광표시패널 및 유기발광표시장치를 제공할 수 있다.

[0027] 또한, 본 실시예들에 의하면, 각 기준전압 라인 마다 패드를 구성하지 않고, 다수의 기준전압 라인에 연결될 수 있는 공통 기준전압 패드를 구성함으로써, 기준전압 패드 개수를 줄여주어 기준전압 패드와 인접 패드 간 단락이 발생할 가능성을 줄여 주면서도, 다수의 기준전압 라인으로 정확한 기준전압 전달을 가능하게 하는 스위칭 구조를 갖는 유기발광표시패널 및 유기발광표시장치를 제공할 수 있다.

[0028] 또한, 본 실시예들에 의하면, 각 기준전압 라인 마다 기준전압 패드를 구성하지 않고, 다수의 기준전압 라인에 연결될 수 있는 공통 기준전압 패드를 구성함으로써 기준전압 패드 개수를 줄여주어 기준전압 패드와 인접 패드 간 단락이 발생할 가능성을 줄여 줄 수 있고, 이러한 공통 기준전압 패드 구조 하에서, 다수의 기준전압 라인으로의 기준전압의 정확한 전달을 가능하게 하고, 기준전압 라인을 통해 서브픽셀에 대한 정확한 센싱 값을 얻을 수도 있게 해주는 스위칭 구조를 갖는 유기발광표시패널 및 유기발광표시장치를 제공할 수 있다.

도면의 간단한 설명

[0030] 도 1은 본 실시예들에 따른 유기발광표시장치의 시스템 구성도이다.

도 2는 본 실시예들에 따른 유기발광표시장치의 서브픽셀 구조의 예시도이다.

도 3은 본 실시예들에 따른 유기발광표시장치의 보상 회로의 예시도이다.

도 4는 본 실시예들에 따른 유기발광표시장치의 구동 트랜지스터에 대한 문턱전압 센싱 구동 방식을 설명하기 위한 도면이다.

도 5는 본 실시예들에 따른 유기발광표시장치의 구동 트랜지스터에 대한 이동도 센싱 구동 방식을 설명하기 위한 도면이다.

도 6은 본 실시예들에 따른 유기발광표시패널의 신호 라인 배치의 예시도이다.

도 7은 본 실시예들에 따른 유기발광표시장치의 구현 예시도이다.

도 8은 본 실시예들에 따른 유기발광표시패널의 일부 패드 영역을 나타낸 도면이다.

도 9는 본 실시예들에 따른 유기발광표시패널의 패드 영역에서 기준전압 패드와 인접 패드 간의 이물에 의한 단락 현상을 나타낸 도면이다.

도 10은 본 실시예들에 따른 유기발광표시패널에서, 기준전압 패드 보호를 위한 패드 구조와 멀티플렉서를 나타낸 도면이다.

도 11은 본 실시예들에 따른 유기발광표시패널에 위치한 멀티플렉서를 나타낸 도면이다.

도 12는 본 실시예들에 따른 유기발광표시패널의 구동 모드에 따른 멀티플렉서의 스위칭 동작을 나타낸 도면이다.

도 13은 본 실시예들에 따른 유기발광표시패널에서, 기준전압 패드 보호를 위한 패드 구조의 구조적 특징을 설명하기 위한 도면이다.

도 14는 본 실시예들에 따른 유기발광표시패널의 패드 영역과 소스 드라이버 집적회로가 실장된 필름의 패드 영역을 나타낸 도면이다.

도 15는 본 실시예들에 따른 유기발광표시패널의 멀티플렉서에 대한 회로도의 예시도이다.

도 16은 본 실시예들에 따른 유기발광표시패널의 멀티플렉서에 대한 회로도의 다른 예시도이다.

도 17은 본 실시예들에 따른 유기발광표시패널의 멀티플렉서에 포함된 4개의 스위칭 소자에 대한 스위칭 동작을 제어하는 4개의 스위칭 소자 제어 신호의 타이밍도이다.

도 18은 본 실시예들에 따른 유기발광표시패널을 간략하게 나타낸 도면이다.

도 19는 본 실시예들에 따른 유기발광표시패널을 간략하게 나타낸 다른 도면이다.

도 20은 본 실시예들에 따른 유기발광표시패널에서의 멀티플렉서에 대한 위치를 설명하기 위한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0031] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조 부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.
- [0032] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.
- [0033] 도 1은 본 실시예들에 따른 유기발광표시장치(100)의 시스템 구성도이다.
- [0034] 도 1을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)이 배치되고, 다수의 서브픽셀(SP: Sub Pixel)이 배치된 유기발광표시패널(110)과, 다수의 데이터 라인(DL)을 구동하는 데이터 드라이버(120)와, 다수의 게이트 라인(GL)을 구동하는 게이트 드라이버(130)와, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하는 컨트롤러(140) 등을 포함한다.
- [0035] 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)로 각종 제어신호를 공급하여, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어한다.
- [0036] 이러한 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 입력 영상 데이터를 데이터 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.
- [0037] 이러한 컨트롤러(140)는 통상의 디스플레이 기술에서 이용되는 타이밍 컨트롤러(Timing Controller)이거나, 타이밍 컨트롤러(Timing Controller)를 포함하여 다른 제어 기능도 더 수행하는 제어장치일 수 있다.
- [0038] 데이터 드라이버(120)는, 다수의 데이터 라인(DL)으로 데이터 전압을 공급함으로써, 다수의 데이터 라인(DL)을 구동한다. 여기서, 데이터 드라이버(120)는 '소스 드라이버'라고도 한다.
- [0039] 이러한 데이터 드라이버(120)는, 적어도 하나의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 다수의 데이터 라인을 구동할 수 있다.
- [0040] 게이트 드라이버(130)는, 다수의 게이트 라인(GL)으로 스캔 신호를 순차적으로 공급함으로써, 다수의 게이트 라인(GL)을 순차적으로 구동한다. 여기서, 게이트 드라이버(130)는 '스캔 드라이버'라고도 한다.
- [0041] 이러한 게이트 드라이버(130)는, 적어도 하나의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다.

- [0042] 게이트 드라이버(130)는, 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔 신호를 다수의 게이트 라인(GL)으로 순차적으로 공급한다.
- [0043] 데이터 드라이버(120)는, 게이트 드라이버(130)에 의해 특정 게이트 라인이 열리면, 컨트롤러(140)로부터 수신한 영상 데이터를 아날로그 형태의 데이터 전압으로 변환하여 다수의 데이터 라인(DL)으로 공급한다.
- [0044] 데이터 드라이버(120)는, 도 1에서는 유기발광표시패널(110)의 일측(예: 상측 또는 하측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 유기발광표시패널(110)의 양측(예: 상측과 하측)에 모두 위치할 수도 있다.
- [0045] 게이트 드라이버(130)는, 도 1에서는 유기발광표시패널(110)의 일 측(예: 좌측 또는 우측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 유기발광표시패널(110)의 양측(예: 좌측과 우측)에 모두 위치할 수도 있다.
- [0046] 전술한 컨트롤러(140)는, 입력 영상 데이터와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 외부(예: 호스트 시스템)로부터 수신한다.
- [0047] 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등의 타이밍 신호를 입력 받아, 각종 제어 신호들을 생성하여 데이터 드라이버(120) 및 게이트 드라이버(130)로 출력한다.
- [0048] 예를 들어, 컨트롤러(140)는, 게이트 드라이버(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 각종 게이트 제어 신호(GCS: Gate Control Signal)를 출력한다.
- [0049] 여기서, 게이트 스타트 펄스(GSP)는 게이트 드라이버(130)를 구성하는 하나 이상의 게이트 드라이버 집적회로의 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 하나 이상의 게이트 드라이버 집적회로에 공통으로 입력되는 클럭 신호로서, 스캔 신호(게이트 펄스)의 쉬프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 하나 이상의 게이트 드라이버 집적회로의 타이밍 정보를 지정하고 있다.
- [0050] 또한, 컨트롤러(140)는, 데이터 드라이버(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 각종 데이터 제어 신호(DCS: Data Control Signal)를 출력한다.
- [0051] 여기서, 소스 스타트 펄스(SSP)는 데이터 드라이버(120)를 구성하는 하나 이상의 소스 드라이버 집적회로의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이버 집적회로 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 데이터 드라이버(120)의 출력 타이밍을 제어한다.
- [0052] 각 소스 드라이버 집적회로(SDIC)는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG: Chip On Glass) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 소스 드라이버 집적회로(SDIC)는, 유기발광표시패널(110)에 연결된 필름 상에 실장 되는 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수도 있다.
- [0053] 각 소스 드라이버 집적회로(SDIC)는, 쉬프트 레지스터(Shift Register), 래치 회로(Latch Circuit), 디지털 아날로그 컨버터(DAC: Digital to Analog Converter), 출력 버퍼(Output Buffer) 등을 포함할 수 있다.
- [0054] 각 소스 드라이버 집적회로(SDIC)는, 경우에 따라서, 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 더 포함할 수 있다.
- [0055] 각 게이트 드라이버 집적회로(GDIC)는, 테이프 오토메티드 본딩(TAB) 방식 또는 칩 온 글래스(COG) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, GIP(Gate In Panel) 타입으로 구현되어 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 게이트 드라이버 집적회로(GDIC)는 유기발광표시패널(110)과 연결된 필름 상에 실장 되는 칩 온 필름(COF) 방식으로 구현될 수도 있다.
- [0056] 각 게이트 드라이버 집적회로(GDIC)는 쉬프트 레지스터(Shift Register), 레벨 쉬프터(Level Shifter) 등을 포

함할 수 있다.

- [0057] 유기발광표시패널(110)에 배치되는 각 서브픽셀(SP)은 트랜지스터 등의 회로 소자를 포함하여 구성될 수 있다.
- [0058] 일 예로, 각 서브픽셀(SP)은 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 이를 구동하기 위한 구동 트랜지스터(Driving Transistor) 등의 회로 소자로 구성되어 있다.
- [0059] 각 서브픽셀(SP)을 구성하는 회로 소자의 종류 및 개수는, 제공 기능 및 설계 방식 등에 따라 다양하게 정해질 수 있다.
- [0060] 도 2는 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀 구조의 예시도이고, 도 3은 본 실시예들에 따른 유기발광표시장치의 보상 회로의 예시도이다.
- [0061] 도 2를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)에서, 각 서브픽셀은, 기본적으로, 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 유기발광다이오드(OLED)를 구동하는 구동 트랜지스터(DRT: Driving Transistor)와, 구동 트랜지스터(DRT)의 게이트 노드에 해당하는 제2노드(N2)로 데이터 전압을 전달해 주기 위한 스위칭 트랜지스터(SWT: Switching Transistor)와, 영상 신호 전압에 해당하는 데이터 전압 또는 이에 대응되는 전압을 한 프레임 시간 동안 유지하는 스토리지 캐패시터(Cstg: Storage Capacitor) 등을 포함하여 구성될 수 있다.
- [0062] 유기발광다이오드(OLED)는 제1전극(예: 애노드 전극), 유기층 및 제2전극(예: 캐소드 전극) 등으로 이루어질 수 있다.
- [0063] 구동 트랜지스터(DRT)는 유기발광다이오드(OLED)로 구동 전류를 공급해줌으로써 유기발광다이오드(OLED)를 구동해준다.
- [0064] 구동 트랜지스터(DRT)의 제1노드(N1)는 유기발광다이오드(OLED)의 제1전극과 전기적으로 연결될 수 있으며, 소스 노드 또는 드레인 노드일 수 있다. 구동 트랜지스터(DRT)의 제2노드(N2)는 스위칭 트랜지스터(SWT)의 소스 노드 또는 드레인 노드와 전기적으로 연결될 수 있으며, 게이트 노드일 수 있다. 구동 트랜지스터(DRT)의 제3노드(N3)는 구동전압(EVDD)을 공급하는 구동전압 라인(DVL: Driving Voltage Line)과 전기적으로 연결될 수 있으며, 드레인 노드 또는 소스 노드일 수 있다.
- [0065] 구동 트랜지스터(DRT)와 스위칭 트랜지스터(SWT)는, 도 2의 예시와 같이 n 타입으로 구현될 수도 있고, p 타입으로도 구현될 수도 있다.
- [0066] 스위칭 트랜지스터(SWT)는 데이터 라인(DL)과 구동 트랜지스터(DRT)의 제2노드(N2) 사이에 전기적으로 연결되고, 게이트 라인을 통해 스캔 신호(SCAN)를 게이트 노드로 인가 받아 제어될 수 있다.
- [0067] 이러한 스위칭 트랜지스터(SWT)는 스캔 신호(SCAN)에 의해 턴-온 되어 데이터 라인(DL)으로부터 공급된 데이터 전압(Vdata)을 구동 트랜지스터(DRT)의 제2노드(N2)로 전달해줄 수 있다.
- [0068] 스토리지 캐패시터(Cstg)는 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 사이에 전기적으로 연결될 수 있다.
- [0069] 이러한 스토리지 캐패시터(Cstg)는, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 사이에 존재하는 내부 캐패시터(Internal Capacitor)인 기생 캐패시터(예: Cgs, Cgd)가 아니라, 구동 트랜지스터(DRT)의 외부에 의도적으로 설계한 외부 캐패시터(External Capacitor)이다.
- [0070] 한편, 본 실시예들에 따른 유기발광표시장치(100)의 경우, 각 서브픽셀(SP)의 구동 시간이 길어짐에 따라, 유기발광다이오드(OLED), 구동 트랜지스터(DRT) 등의 회로 소자에 대한 열화(Degradation)가 진행될 수 있다.
- [0071] 이에 따라, 유기발광다이오드(OLED), 구동 트랜지스터(DRT) 등의 회로 소자가 갖는 고유한 특성치(예: 문턱전압, 이동도 등)가 변할 수 있다.
- [0072] 이러한 회로 소자의 특성치 변화는 해당 서브픽셀의 휘도 변화를 야기한다. 따라서, 회로 소자의 특성치 변화는 서브픽셀의 휘도 변화와 동일한 개념으로 사용될 수 있다.
- [0073] 또한, 이러한 회로 소자 간의 특성치 변화의 정도는 각 회로 소자의 열화 정도의 차이에 따라 서로 다를 수 있다.
- [0074] 이러한 회로 소자 간의 특성치 편차는 서브픽셀 간의 휘도 편차를 야기한다. 따라서, 회로 소자 간의 특성치 편

차는 서브픽셀 간의 휘도 편차와 동일한 개념으로 사용될 수 있다.

- [0075] 전술한 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차는, 서브픽셀의 휘도 표현력에 대한 정확도를 떨어뜨리거나 화면 이상 현상을 발생시키는 등의 문제를 발생시킬 수 있다.
- [0076] 여기서, 회로 소자의 특성치(이하, “서브픽셀 특성치” 라고도 함)는, 일 예로, 구동 트랜지스터(DRT)의 문턱전압 및 이동도 등을 포함할 수 있고, 경우에 따라서, 유기발광다이오드(OLED)의 문턱전압을 포함할 수도 있다.
- [0077] 본 실시예들에 따른 유기발광표시장치(100)는 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차(회로 소자의 특성치 변화 및 회로 소자 간의 특성치 편차)를 센싱(측정)하는 센싱 기능과, 센싱 결과를 이용하여 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차를 보상해주는 보상 기능을 제공할 수 있다.
- [0078] 본 실시예들에 따른 유기발광표시장치(100)는, 서브픽셀 휘도 변화와 서브픽셀 간 휘도 편차에 대한 센싱 및 보상 기능을 제공하기 위하여, 그에 맞는 서브픽셀 구조와, 센싱 및 보상 구성을 포함하는 보상 회로를 포함할 수 있다.
- [0079] 도 2를 참조하면, 본 실시예들에 따른 유기발광표시패널(110)에 배치된 각 서브픽셀은, 일 예로, 유기발광다이오드(OLED), 구동 트랜지스터(DRT), 스위칭 트랜지스터(SWT) 및 스토리지 캐패시터(Cstg) 이외에, 센싱 트랜지스터(SENT: Sensing Transistor)를 더 포함할 수 있다.
- [0080] 도 2를 참조하면, 센싱 트랜지스터(SENT)는 구동 트랜지스터(DRT)의 제1노드(N1)와 기준전압(Vref: Reference Voltage)을 공급하는 기준전압 라인(RVL: Reference Voltage Line) 사이에 전기적으로 연결되고, 게이트 노드로 스캔 신호의 일종인 센싱 신호(SENSE)를 인가 받아 제어될 수 있다.
- [0081] 이러한 센싱 트랜지스터(SENT)는 센싱 신호(SENSE)에 의해 턴-온 되어 기준전압 라인(RVL)을 통해 공급되는 기준전압(Vref)을 구동 트랜지스터(DRT)의 제1노드(N1)에 인가해준다.
- [0082] 또한, 센싱 트랜지스터(SENT)는 구동 트랜지스터(DRT)의 제1노드(N1)에 대한 전압 센싱 경로 중 하나로 활용될 수 있다.
- [0083] 한편, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는 별개의 게이트 신호일 수 있다. 이 경우, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는, 다른 게이트 라인을 통해, 스위칭 트랜지스터(SWT)의 게이트 노드 및 센싱 트랜지스터(SENT)의 게이트 노드로 각각 인가될 수도 있다.
- [0084] 경우에 따라서는, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는 동일한 게이트 신호일 수도 있다. 이 경우, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는 동일한 게이트 라인을 통해 스위칭 트랜지스터(SWT)의 게이트 노드 및 센싱 트랜지스터(SENT)의 게이트 노드에 공통으로 인가될 수도 있다.
- [0085] 도 3을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 유기발광표시패널(110)에 배치된 기준전압 라인(RVL)과 전기적으로 연결 가능하고, 서브픽셀 특성치(구동 트랜지스터의 특성치, 유기발광다이오드의 특성)의 변화 및/또는 서브픽셀 특성치 간의 편차를 센싱하여 센싱 데이터를 출력하는 센싱부(310)와, 센싱 데이터를 저장하는 메모리(320)와, 센싱 데이터를 이용하여 서브픽셀 특성치의 변화 및/또는 서브픽셀 특성치 간의 편차를 보상해주는 보상 프로세스를 수행하는 보상부(330) 등을 포함할 수 있다.
- [0086] 센싱부(310)는 적어도 하나의 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 포함하여 구현될 수 있다.
- [0087] 각 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)는 소스 드라이버 집적회로(SDIC)의 내부에 포함될 수 있으며, 경우에 따라서는, 소스 드라이버 집적회로(SDIC)의 외부에 포함될 수도 있다.
- [0088] 가령, 기준전압 라인(RVL)은 영상 구동과 센싱 구동 시에 공통으로 활용되기 때문에, 센싱부(310)를 기준전압 라인(RVL)의 전달 역할을 하는 소스 드라이버 집적회로(SDIC) 내 아날로그 디지털 컨버터(ADC)로 구현하게 되면, 영상 구동과 센싱 구동을 효율적으로 제공할 수 있다.
- [0089] 보상부(330)는 컨트롤러(140)의 내부에 포함될 수 있으며, 경우에 따라서는, 컨트롤러(140)의 외부에 포함될 수도 있다.
- [0090] 센싱부(310)에서 출력되는 센싱 데이터는, 일 예로, LVDS (Low Voltage Differential Signaling) 데이터 포맷으로 되어 있을 수 있다.
- [0091] 본 실시예들에 따른 유기발광표시장치(100)는, 센싱 구동을 제어하기 위하여, 즉, 서브픽셀(SP) 내 구동 트랜지

스터(DRT)의 제1노드(N1)의 전압 인가 상태를 서브픽셀 특성치 센싱에 필요한 상태로 제어하기 위하여, 제1스위치(SW1)와 제2스위치(SW2)를 더 포함할 수 있다.

- [0092] 제1스위치(SW1)를 통해, 기준전압 라인(RVL)으로의 기준전압(Vref)의 공급 여부가 제어될 수 있다.
- [0093] 제1스위치(SW1)가 턴-온 되면, 기준전압(Vref)이 기준전압 라인(RVL)으로 공급되어 턴-온 되어 있는 센싱 트랜지스터(SENT)를 통해 구동 트랜지스터(DRT)의 제1노드(N1)로 인가될 수 있다.
- [0094] 한편, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 서브픽셀 특성치를 반영하는 전압 상태가 되면, 구동 트랜지스터(DRT)의 제1노드(N1)와 등 전위일 수 있는 기준전압 라인(RVL)의 전압도 서브픽셀 특성치를 반영하는 전압 상태가 될 수 있다. 이때, 기준전압 라인(RVL) 상에 형성된 라인 캐패시터에 서브픽셀 특성치를 반영하는 전압이 충전될 수 있다.
- [0095] 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 서브픽셀 특성치를 반영하는 전압 상태가 되면, 제2스위치(SW2)가 턴-온 되어, 센싱부(310)와 기준전압 라인(RVL)이 연결될 수 있다.
- [0096] 이에 따라, 센싱부(310)는 서브픽셀 특성치를 반영하는 전압 상태인 기준전압 라인(RVL)의 전압, 즉, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압을 센싱한다. 여기서, 기준전압 라인(RVL)을 “센싱 라인”이라고도 기재한다.
- [0097] 이러한 기준전압 라인(RVL)은, 일 예로, 서브픽셀 열마다 1개씩 배치될 수도 있고, 둘 이상의 서브픽셀 열마다 1개씩 배치될 수도 있다.
- [0098] 예를 들어, 1개의 픽셀이 4개의 서브픽셀(적색 서브픽셀, 흰색 서브픽셀, 녹색 서브픽셀, 청색 서브픽셀)로 구성된 경우, 기준전압 라인(RVL)은 4개의 서브픽셀 열(적색 서브픽셀 열, 흰색 서브픽셀 열, 녹색 서브픽셀 열, 청색 서브픽셀 열)을 포함하는 1개의 픽셀 열마다 1개씩 배치될 수도 있다.
- [0099] 센싱부(310)는 기준전압 라인(RVL)과 연결되면, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압(기준전압 라인(RVL)의 전압, 또는, 기준전압 라인(RVL) 상의 라인 캐패시터에 충전된 전압)을 센싱한다.
- [0100] 센싱부(310)에서 센싱된 전압은, 구동 트랜지스터(DRT)의 문턱전압(Vth) 또는 문턱전압 편차(ΔV_{th})를 포함하는 전압 값($V_{data}-V_{th}$ 또는 $V_{data}-\Delta V_{th}$)이거나, 구동 트랜지스터(DRT)의 이동도를 센싱하기 위한 전압 값일 수도 있다.
- [0101] 아래에서는, 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동 및 이동도 센싱 구동에 대하여 간략하게 설명한다.
- [0102] 도 4는 본 실시예들에 따른 유기발광표시장치(100)의 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동 방식을 설명하기 위한 도면이다.
- [0103] 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동 시, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 각각은 기준전압(Vref)과 문턱전압 센싱 구동용 데이터 전압(Vdata)으로 초기화된다.
- [0104] 이후, 제1스위치(SW1)이 오프되어 구동 트랜지스터(DRT)의 제1노드(N1)가 플로팅(Floating) 된다.
- [0105] 이에 따라, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 상승한다.
- [0106] 구동 트랜지스터(DRT)의 제1노드(N1)의 전압은 상승이 이루어지다가 상승 폭이 서서히 줄어들어 포화하게 된다.
- [0107] 구동 트랜지스터(DRT)의 제1노드(N1)의 포화된 전압은 데이터 전압(Vdata)과 문턱전압(Vth)의 차이 또는 데이터 전압(Vdata)과 문턱전압 편차(ΔV_{th})의 차이에 해당할 수 있다.
- [0108] 센싱부(310)는 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 포화되면, 구동 트랜지스터(DRT)의 제1노드(N1)의 포화된 전압을 센싱한다.
- [0109] 센싱부(310)에 의해 센싱된 전압(Vsen)은 데이터 전압(Vdata)에서 문턱전압(Vth)을 뺀 전압($V_{data}-V_{th}$) 또는 데이터 전압(Vdata)에서 문턱전압 편차(ΔV_{th})을 뺀 전압($V_{data}-\Delta V_{th}$)일 수 있다.
- [0110] 도 5는 본 실시예들에 따른 유기발광표시장치(100)의 구동 트랜지스터(DRT)에 대한 이동도 센싱 구동 방식을 설명하기 위한 도면이다.
- [0111] 이동도 센싱 구동 시, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 각각은 기준전압(Vref)과 이동도 센

싱 구동용 데이터 전압(Vdata)으로 초기화된다.

- [0112] 이후, 제1스위치(SW1)가 오프 되어 구동 트랜지스터(DRT)의 제1노드(N1)가 플로팅 된다.
- [0113] 이에 따라, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 상승하기 시작한다.
- [0114] 구동 트랜지스터(DRT)의 제1노드(N1)의 전압 상승 속도(시간에 대한 전압 상승치의 변화량(ΔV))는 구동 트랜지스터(DRT)의 전류 능력, 즉 이동도에 따라 달라진다.
- [0115] 즉, 전류 능력(이동도)이 큰 구동 트랜지스터(DRT)일 수록, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 더욱 가파르게 상승한다.
- [0116] 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 미리 정해진 일정 시간 동안 상승이 이루어진 이후, 센싱부(310)는 구동 트랜지스터(DRT)의 제1노드(N1)의 상승된 전압(즉, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압 상승에 따라 함께 전압 상승이 이루어진 기준전압 라인(RVL)의 전압)을 센싱한다.
- [0117] 전술한 문턱전압 또는 이동도 센싱 구동에 따라 센싱부(310)는 문턱전압 센싱 또는 이동도 센싱을 위해 센싱된 전압(Vsen)을 디지털 값으로 변환하고, 변환된 디지털 값(센싱 값)을 포함하는 센싱 데이터를 생성하여 출력한다.
- [0118] 센싱부(310)에서 출력된 센싱 데이터는 메모리(320)에 저장되거나 보상부(330)로 제공될 수 있다.
- [0119] 보상부(330)는 메모리(320)에 저장되거나 센싱부(310)에서 제공된 센싱 데이터를 토대로 해당 서브픽셀 내 구동 트랜지스터(DRT)의 특성치(예: 문턱전압, 이동도) 또는 구동 트랜지스터(DRT)의 특성치 변화(예: 문턱전압 변화, 이동도 변화)를 파악하고, 특성치 보상 프로세스를 수행할 수 있다.
- [0120] 여기서, 구동 트랜지스터(DRT)의 특성치 변화는 이전 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미하거나, 기준 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미할 수도 있다.
- [0121] 여기서, 구동 트랜지스터(DRT) 간의 특성치 또는 특성치 변화를 비교해보면, 구동 트랜지스터(DRT) 간의 특성치 편차를 파악할 수 있다. 구동 트랜지스터(DRT)의 특성치 변화가 기준 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미하는 경우, 구동 트랜지스터(DRT)의 특성치 변화로부터 구동 트랜지스터(DRT) 간의 특성치 편차(즉, 서브픽셀 휘도 편차)를 파악할 수도 있다.
- [0122] 특성치 보상 프로세스는, 구동 트랜지스터(DRT)의 문턱전압을 보상하는 문턱전압 보상 처리와, 구동 트랜지스터(DRT)의 이동도를 보상하는 이동도 보상 처리를 포함할 수 있다.
- [0123] 문턱전압 보상 처리는 문턱전압 또는 문턱전압 편차(문턱전압 변화)를 보상하기 위한 보상값을 연산하고, 연산된 보상값을 메모리(320)에 저장하거나, 연산된 보상값으로 해당 영상 데이터(Data)를 변경하는 처리를 포함할 수 있다.
- [0124] 이동도 보상 처리는 이동도 또는 이동도 편차(이동도 변화)를 보상하기 위한 보상값을 연산하고, 연산된 보상값을 메모리(320)에 저장하거나, 연산된 보상값으로 해당 영상 데이터(Data)를 변경하는 처리를 포함할 수 있다.
- [0125] 보상부(330)는 문턱전압 보상 처리 또는 이동도 보상 처리를 통해 영상 데이터(Data)를 변경하여 변경된 데이터를 데이터 드라이버(120) 내 해당 소스 드라이버 집적회로(SDIC)로 공급해줄 수 있다.
- [0126] 이에 따라, 해당 소스 드라이버 집적회로(SDIC)는, 보상부(330)에서 변경된 데이터를 디지털 아날로그 컨버터(DAC: Digital to Analog Converter, 340)를 통해 데이터 전압으로 변환하여 해당 서브픽셀로 공급해줌으로써, 서브픽셀 특성치 보상(문턱전압 보상, 이동도 보상)이 실제로 이루어지게 된다.
- [0127] 이러한 서브픽셀 특성치 보상이 이루어짐에 따라, 서브픽셀 간의 휘도 편차를 줄여주거나 방지해줌으로써, 화상 품질을 향상시켜줄 수 있다.
- [0128] 한편, 유기발광표시패널(110)에는 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)에 의해 정의되는 다수의 서브픽셀(SP)이 매트릭스 타입으로 배치된다.
- [0129] 그리고, 서브픽셀(SP) 구동을 위하여, 각 서브픽셀(SP)은 데이터 전압 및 스캔 신호 이외에, 구동전압(EVDD) 및 기준전압(Vref)을 더 공급받아야 한다.
- [0130] 따라서, 유기발광표시패널(110)에는 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL) 이외에, 다수의 구동전압 라인(DVL) 및 다수의 기준전압 라인(RVL)이 더 배치될 수 있다.

- [0131] 예를 들어, 유기발광표시패널(110)에는, 1개의 서브픽셀 열마다 1개의 데이터 라인(DL)이 대응되어 배치되고, 1개의 서브픽셀 행마다 1개 또는 2개의 게이트 라인(GL)이 대응되어 배치되며, 1개 이상의 서브픽셀 열마다 1개의 구동전압 라인(DVL)이 대응되어 배치되고, 1개 이상의 서브픽셀 열마다 1개의 기준전압 라인(RVL)이 대응되어 배치될 수 있다.
- [0132] 유기발광표시패널(110)에서의 신호 라인 배치 구조를 도 6을 참조하여 설명한다.
- [0133] 도 6은 본 실시예들에 따른 유기발광표시패널(110)의 신호 라인 배치의 예시도로서, 8개의 서브픽셀 열이 배치된 영역에서 신호 라인들이 배치된 예시도이다.
- [0134] 도 6을 참조하면, 8개의 서브픽셀 열이 배치된 영역에는 16개의 서브픽셀(SP11, SP12, ..., SP18, SP21, SP22, ..., SP28)이 존재한다.
- [0135] 8개의 서브픽셀 열이 배치된 영역에는, 8개의 데이터 라인(DL1, ..., DL8), 2개의 구동전압 라인(DVL1, DVL2) 및 2개의 기준전압 라인(RVL1, RVL2) 등의 컬럼 라인들이 배치된다.
- [0136] 도 6은 각 서브픽셀 내 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT)는 동일한 게이트 라인을 통해 스캔 신호(SCAN) 및 센싱 신호(SENSE)를 공급받는 서브픽셀 구조를 예로 든 경우로서, 각 서브픽셀 행마다 1개의 게이트 라인이 대응되어 배치될 수 있다.
- [0137] 즉, 제1 서브픽셀 행에 포함된 서브픽셀들(SP11, SP12, ..., SP18)은 제1 게이트 라인(GL1)으로부터 게이트 신호(스캔 신호, 센싱 신호)를 공급받는다. 제2 서브픽셀 행에 포함된 서브픽셀들(SP21, SP22, ..., SP28)은 제2 게이트 라인(GL2)으로부터 게이트 신호(스캔 신호, 센싱 신호)를 공급받는다.
- [0138] 8개의 데이터 라인(DL1, ..., DL8) 각각은 1개의 서브픽셀 열에 대응되어 배치된다.
- [0139] 도 6을 참조하면, 2개의 구동전압 라인(DVL1, DVL2) 각각은 4개의 서브픽셀 열에 대응되어 배치된다.
- [0140] 예를 들어, DVL2는 제3, 제4, 제5, 제6 서브픽셀 열에 포함된 서브픽셀들(SP13, SP14, SP15, SP16, ...)로 구동전압(EVDD)을 공급한다.
- [0141] 도 6을 참조하면, 2개의 기준전압 라인(RVL1, RVL2) 각각은 4개의 서브픽셀 열에 대응되어 배치된다.
- [0142] 예를 들어, RVL1은 제1, 제2, 제3, 제4 서브픽셀 열에 포함된 서브픽셀들(SP11, SP12, SP13, SP14, ...)로 구동전압(EVDD)을 공급한다.
- [0143] 또한, RVL1은 제1, 제2, 제3, 제4 서브픽셀 열에 포함된 서브픽셀들(SP11, SP12, SP13, SP14, ...)에 대한 센싱 시, 센싱 라인으로 활용된다.
- [0144] 도 6을 참조하면, 패널 구조의 대칭성을 위해, 제1, 제2 서브픽셀 열 사이에 2개의 데이터 라인(DL1, DL2)이 배치된다. 제1 서브픽셀 열의 일 측에 제1 구동전압 라인(DVL1)이 배치되고, 제4 서브픽셀 열의 타 측에 제2 구동전압 라인(DVL2)이 배치된다. 그리고, 제2, 제3 서브픽셀 열 사이에 1개의 기준전압 라인(RVL1)이 배치된다.
- [0145] 아래에서는, 도 6의 신호 라인 배치 구조로 신호 라인들이 배치된 것을 예로 들어 설명한다.
- [0146] 도 7은 본 실시예들에 따른 유기발광표시장치(100)의 구현 예시도이다.
- [0147] 도 7을 참조하면, 데이터 드라이버(120)는 적어도 하나의 소스 드라이버 집적회로(SDIC)를 포함할 수 있고, 게이트 드라이버(130)는 적어도 하나의 게이트 드라이버 집적회로(GDIC)를 포함할 수 있다.
- [0148] 각 소스 드라이버 집적회로(SDIC)는, 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수 있다.
- [0149] 이 경우, 각 소스 드라이버 집적회로(SDIC)는 유기발광표시패널(110)의 일 측에 연결된 필름(FL) 상에 실장된다.
- [0150] 각 게이트 드라이버 집적회로(GDIC)는, 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수 있다.
- [0151] 이 경우, 각 게이트 드라이버 집적회로(GDIC)는 유기발광표시패널(110)의 일 측에 연결된 필름(FL) 상에 실장된다.
- [0152] 본 실시예들에 따른 유기발광표시장치(100)는, 적어도 하나의 소스 드라이버 집적회로(SDIC)에 대한 회로적인 연결을 위해 필요한 적어도 하나의 소스 인쇄회로기판(SPCB: Source Printed Circuit Board)과, 제어 부품들과 각종 전기 장치들을 실장 하기 위한 컨트롤 인쇄회로기판(CPCB: Control Printed Circuit Board)을 포함할 수

있다.

- [0153] 적어도 하나의 소스 인쇄회로기판(PCB)의 일 측에는, 소스 드라이버 집적회로(SDIC)가 실장 된 필름이 연결될 수 있다.
- [0154] 적어도 하나의 소스 인쇄회로기판(PCB)의 타 측은, 가요성 플랫 케이블(FFC)을 통해 컨트롤 인쇄회로기판(CPCB)과 연결될 수 있다.
- [0155] 적어도 하나의 소스 인쇄회로기판(PCB)과 컨트롤 인쇄회로기판(CPCB)은 하나의 인쇄회로기판으로 통합되어 구현될 수도 있다.
- [0156] 한편, 유기발광표시패널(110)은 화상 표시 영역에 해당하는 액티브 영역(A/A: Active Area)과, 액티브 영역(A/A)의 바깥 영역에 해당하는 넌-액티브 영역(N/A: Non-Active Area)으로 이루어진다.
- [0157] 넌-액티브 영역(N/A)에는 소스 드라이버 집적회로(SDIC)가 실장 된 필름(FL)이 본딩 되는 패드 영역이 존재한다.
- [0158] 아래에서는, 도 8을 참조하면, 유기발광표시패널(110)의 넌-액티브 영역(N/A)에서의 패드 영역에 대하여 보다 구체적으로 설명한다.
- [0159] 도 8은 본 실시예들에 따른 유기발광표시패널(110)의 일부 패드 영역(800)을 나타낸 도면이다.
- [0160] 도 8을 참조하면, 액티브 영역(A/A)에는, 도 6에 예시된 신호 라인 배치 구조로 신호 라인들(DVL1, DL1, DL2, RVL1, DL3, DL4, DVL2, DL5, DL6, RVL2, DL7, DL8)이 배치될 수 있다.
- [0161] 도 8을 참조하면, 넌-액티브 영역(N/A)에는, 소스 드라이버 집적회로(SDIC)가 실장 된 필름(FL)에서의 필름 패드들과 본딩되는 패드들(DV1, DAT1, DAT2, RV1, DAT3, DAT4, DV2, DAT5, DAT6, RV2, DAT7, DAT8)이 위치하는 패드 영역(800)이 존재한다.
- [0162] 넌-액티브 영역(N/A)에서의 패드 영역(800)에 위치하는 패드들(DV1, DAT1, DAT2, RV1, DAT3, DAT4, DV2, DAT5, DAT6, RV2, DAT7, DAT8)은, 액티브 영역(A/A)에서의 신호 라인들(DVL1, DL1, DL2, RVL1, DL3, DL4, DVL2, DL5, DL6, RVL2, DL7, DL8)의 배치 구조(배치 순서)와 대응되도록 배치될 수 있다.
- [0163] 넌-액티브 영역(N/A)에서의 패드 영역(800)에 위치하는 패드들(DV1, DAT1, DAT2, RV1, DAT3, DAT4, DV2, DAT5, DAT6, RV2, DAT7, DAT8)은 크기가 동일할 수도 있고, 관련된 전압의 종류에 따라 크기가 다를 수도 있다.
- [0164] 도 9는 본 실시예들에 따른 유기발광표시패널(110)의 패드 영역(800)에서 기준전압 패드(RV1, RV2)와 인접 패드(DAT2, DAT3, DAT6, DAT7) 간의 이물에 의한 단락(Short) 현상을 나타낸 도면이다.
- [0165] 도 9를 참조하면, 패드 영역(800)에서, 제1 기준전압 패드(RV1)는 제2 데이터 패드(DAT2) 및 제3 데이터 패드(DAT3)와 인접해 있다.
- [0166] 유기발광표시장치(100)가 고해상도 및 다 기능을 필요로 하는 경우, 제1 기준전압 패드(RV1)와 제2 데이터 패드(DAT2) 사이와, 제1 기준전압 패드(RV1)와 제3 데이터 패드(DAT3) 사이의 패드 간격(D1)은 좁아질 수 밖에 없다.
- [0167] 이 경우, 제1 기준전압 패드(RV1)와 제2 데이터 패드(DAT2)의 사이와, 제1 기준전압 패드(RV1)와 제3 데이터 패드(DAT3)의 사이 중 어느 하나 이상에 이물이 발생할 가능성이 높아진다.
- [0168] 만약, 제1 기준전압 패드(RV1)와 제2 데이터 패드(DAT2)의 사이와, 제1 기준전압 패드(RV1)와 제3 데이터 패드(DAT3)의 사이 중 어느 하나 이상에 이물이 발생하는 경우, 제1 기준전압 패드(RV1)는, 제2 데이터 패드(DAT2) 및 제3 데이터 패드(DAT3) 중 하나 이상과 단락(Short)이 생긴다.
- [0169] 이에 따라, 영상 구동 또는 센싱 구동 시, 제2 데이터 패드(DAT2) 및/또는 제3 데이터 패드(DAT3)를 통해 액티브 영역(A/A)의 제2 데이터 라인(DL2) 및/또는 제3 데이터 라인(DL3)으로 공급되는 데이터 전압에 문제가 생길 수 있다.
- [0170] 또는, 영상 구동 또는 센싱 구동 시, 제1 기준전압 패드(RV1)를 통해 액티브 영역(A/A)의 제1 기준전압 라인(RLV1)으로 공급되는 기준전압에 문제가 생길 수도 있다.
- [0171] 한편, 센싱 구동에 따라 센싱부(310)가 제1 기준전압 라인(RVL1)의 전압을 센싱할 때, 센싱부(310)는 제1 기준전압 패드(RV1)를 통해 연결된 제1 기준전압 라인(RLV1)의 전압(구동 트랜지스터(DRT)의 제1노드(N1)의 전압에

대응됨)을 센싱하는데, 제1 기준전압 패드(RV1)가 제2 데이터 패드(DAT2) 및 제3 데이터 패드(DAT3) 중 하나 이상과 단락(Short) 된 경우, 센싱부(310)는 잘못된 센싱값을 얻게 된다.

- [0172] 이에 따라, 제1 기준전압 라인(RLV1)과 연결 가능한 서브픽셀 열들에 대하여 잘못된 보상이 이루어져, 제1 기준전압 라인(RLV1)과 연결 가능한 서브픽셀 열들이 위치한 화면 영역에서 화면 이상 현상이 발생할 수 있다. 이러한 화면 이상 현상을 “라인 결함(Line Defect)” 이라고 한다.
- [0173] 이에, 본 실시예들에 따른 유기발광표시패널(110)은 기준전압 패드 보호를 위한 독특한 패드 구조 및 기준전압 스위칭 구조를 갖는다.
- [0174] 도 10은 본 실시예들에 따른 유기발광표시패널(110)에서, 기준전압 패드 보호를 위한 패드 구조 및 스위칭 구조를 나타낸 도면이고, 도 11은 본 실시예들에 따른 유기발광표시패널(110)에 위치한 스위칭 구조로서의 멀티플렉서(1000)를 나타낸 도면이다.
- [0175] 도 10을 참조하면, 본 실시예들에 따른 유기발광표시패널(110)은, 기준전압 패드 보호를 위한 패드 구조 및 스위칭 구조를 갖는다.
- [0176] 도 10을 참조하면, 유기발광표시패널(110)의 액티브 영역(A/A)에는, 유기발광다이오드(OLED)와 유기발광다이오드(OLED)를 구동하는 구동 트랜지스터(DRT)를 각각 포함하는 다수의 서브픽셀(SP)을 구동하기 위하여, 1개의 서브픽셀 열마다 1개의 데이터 라인(DL)이 대응되어 배치되고, 1개의 서브픽셀 행마다 1개 또는 2개의 게이트 라인(GL)이 대응되어 배치되며, 1개 이상의 서브픽셀 열마다 1개의 구동전압 라인(DVL)이 대응되어 배치되고, 1개 이상의 서브픽셀 열마다 1개의 기준전압 라인(RVL)이 대응되어 배치될 수 있다.
- [0177] 유기발광표시패널(110)에 배치된 기준전압 라인(RVL)은, 센싱부(310)와 전기적으로 연결될 수 있다.
- [0178] 한편, 유기발광표시패널(110)의 넌-액티브 영역(N/A)에는, 기준전압 패드 보호를 위하여 하나의 전압 입력 지점에 입력된 기준전압(Vref)을 둘 이상의 전압 출력 지점으로 분기하여 출력하거나 둘 이상의 전압 출력 지점 중 하나의 전압 출력 지점으로 선택적으로 출력하거나, 둘 이상의 기준전압 라인 중 하나의 전압을 센싱부(310)로 전달하는 역할을 하는 스위칭 구조가 존재할 수 있다.
- [0179] 이러한 스위칭 구조는, 하나 이상의 멀티플렉서(Multiplexer, 1000)로 구현될 수 있다.
- [0180] 도 10 및 도 11의 예시를 참조하면, 각 멀티플렉서(1000)는, 기준전압 입력 지점과 센싱 전압 출력 지점 역할을 하는 1개의 공통 기준전압 패드 연결 단자(1110)와, 기준전압 출력 지점과 센싱 전압 입력 지점 역할을 하는 n개의 기준전압 라인 연결 단자(1120-1, 1120-2, ...)와, 1개의 공통 기준전압 패드 연결 단자(1110) 및 n개의 기준전압 라인 연결 단자(1120-1, 1120-2, ...) 간의 연결을 스위칭 해주는 스위칭 회로(1130) 등을 포함한다.
- [0181] 위에서 언급한 n은, 1개의 멀티플렉서(1000)와 연결된 기준전압 라인(RVL)의 개수로서, 2 이상의 자연수이다.
- [0182] 아래에서는, 설명의 편의를 위하여, 1개의 멀티플렉서(1000)는 2개의 기준전압 라인(RVL1, RVL2)와 연결된 것으로 가정한다. 즉, 1개의 멀티플렉서(1000)는 2개의 기준전압 라인 연결 단자(1120-1, 1120-2)를 갖는 것으로 가정한다.
- [0183] 도 10을 참조하면, 본 실시예들에 따른 유기발광표시패널(110)에는 8개의 서브픽셀 열을 기준으로 2(n=2)개의 기준전압 라인(RVL1, RVL2)이 존재한다.
- [0184] 따라서, 도 8에서와 같이, 넌-액티브 영역(N/A)의 패드 영역(800)에는 2개의 기준전압 라인(RVL1, RVL2)과 대응되는 2(n=2)개의 기준전압 패드(RV1, RV2)이 존재할 수 있다.
- [0185] 하지만, 기준전압 패드 보호를 위하여, 본 실시예들에 따른 유기발광표시패널(110)의 넌-액티브 영역(N/A)의 패드 영역(800)에는, 도 10에 도시된 바와 같이, 2개의 기준전압 패드(RV1, RV2)를 대신하여, 1개의 공통 기준전압 패드(comRV)이 존재할 수 있다.
- [0186] 전술한 패드 구조 및 스위칭 구조에 따르면, 멀티플렉서(1000)의 1개의 공통 기준전압 패드 연결 단자(1110)는, 넌-액티브 영역(N/A)에 배치된 1개의 공통 기준전압 패드(comRV)와 전기적으로 연결된다.
- [0187] 멀티플렉서(1000)의 2(n=2)개의 기준전압 라인 연결 단자(1120-1, 1120-2)는, 유기발광표시패널(110)의 액티브 영역(A/A)에 배치된 2개의 기준전압 라인(RVL1, RVL2)과 대응되어 전기적으로 연결될 수 있다.
- [0188] 멀티플렉서(1000)의 스위칭 회로(1130)는, 1개의 공통 기준전압 패드 연결 단자(1110)와 2(n=2)개의 기준전압

라인 연결 단자(1120-1, 1120-2) 간의 연결을 스위칭 해준다.

- [0189] 전술한 바와 같이, 2개의 기준전압 패드(RV1, RV2)를 대신하여 1개의 공통 기준전압 패드(comRV)로 구성된 패드 구조와, 1개의 공통 기준전압 패드(comRV) 및 2개의 기준전압 라인(RVL1, RVL2) 간의 연결을 위한 멀티플렉서(1000)로 인해, 패드 영역(800)에 배치되는 기준전압 패드 개수가 줄어든다. 이에 따라, 이물에 의해 공통 기준전압 패드(comRV)와 인접 패드 간의 단락 가능성도 그만큼 줄어들 수 있다.
- [0190] 따라서, n개의 기준전압 라인(RVL1, RVL2, ..., RVLn)을 이용하는 영상 구동을 정확하게 수행할 수 있고, 2개의 기준전압 라인(RVL1, RVL2)을 통한 센싱도 정확하게 이루어질 수 있다.
- [0191] 도 10을 참조하여 액티브 영역(A/A)에서의 신호 라인 배치 구조와 넌-액티브 영역(N/A) 내 패드 영역(800)에서의 패드 구조를 8개의 서브픽셀 열을 기준으로 다시 한번 상세하게 설명한다.
- [0192] 도 10을 참조하면, 8개의 서브픽셀 열에 대하여, 액티브 영역(A/A)에는, 제1 구동전압 라인(DVL1), 제1, 제2 데이터 라인(DL1, DL2), 제1 기준전압 라인(RVL1), 제3, 제4 데이터 라인(DL3, DL4), 제2 구동전압 라인(DVL2), 제5, 제6 데이터 라인(DL5, DL6), 제2 기준전압 라인(RVL2), 제7, 제8 데이터 라인(DL7, DL8)의 라인 순서로 배치된다.
- [0193] 넌-액티브 영역(N/A)의 패드 영역(800)에는, 제1 구동전압 패드(DV1), 제1, 제2, 제3, 제4 데이터 패드(DAT1, DAT2, DAT3, DAT4), 제2 구동전압 패드(DV2), 제5, 제6 데이터 패드(DAT5, DAT6), 공통 기준전압 패드(comRV), 제7, 제8 데이터 패드(DAT7, DAT8)의 패드 순서로 배치된다.
- [0194] 도 10을 참조하면, 제1, 제3 구동전압 라인(DVL1, DVL2)은 제1, 제3 구동전압 패드(DV1, DV2)와 대응되어 연결된다.
- [0195] 제1 내지 제8 데이터 라인(DL1, DL2, DL3, DL4, DL5, DL6, DL7, DL8)은 제1 내지 제8 데이터 패드(DAT1, DAT2, DAT3, DAT4, DAT5, DAT6, DAT7, DAT8)와 대응되어 연결된다.
- [0196] 그리고, 제1, 제2 기준전압 라인(RVL1, RVL2)은 멀티플렉서(1000)를 통해 공통 기준전압 패드(comRV)와 공통으로 연결된다.
- [0197] 전술한 바와 같이, 2개의 기준전압 패드(RV1, RV2)를 대신하여 1개의 공통 기준전압 패드(comRV)로 구성된 독특한 패드 구조로 인해, 패드 영역(800)에 배치되는 기준전압 패드 개수가 줄어든다. 이에 따라, 이물에 의해 공통 기준전압 패드(comRV)가 인접 패드와 단락 될 가능성도 그만큼 줄어들 수 있다.
- [0198] 도 12는 본 실시예들에 따른 유기발광표시패널(110)의 구동 모드에 따른 멀티플렉서(1000)의 스위칭 동작을 나타낸 도면이다.
- [0199] 도 12를 참조하면, 스위칭 회로(1130)는, 영상 구동(Image Driving) 구간 동안, 2(n=2)개의 기준전압 라인 연결 단자(1120-1, 1120-2) 모두를 1개의 공통 기준전압 패드 연결 단자(1110)에 연결해준다.
- [0200] 도 12를 참조하면, 스위칭 회로(1130)는, 센싱(Sensing) 구간 동안, 2(n=2)개의 기준전압 라인 연결 단자(1120-1, 1120-2) 중에서 센싱 대상인 서브픽셀과 전기적으로 연결된 특정 기준전압 라인 연결 단자(1120-1)를 1개의 공통 기준전압 패드 연결 단자(1110)에 연결해줄 수 있다.
- [0201] 이와 같이, 특정 기준전압 라인 연결 단자(1120-1)와 특정 기준전압 라인(RVL1)이 연결됨에 따라, 센싱 구동 타이밍(샘플링 타이밍)에 따라 특정 기준전압 라인(RVL1)과 연결되어야 하는 센싱부(310)는, 특정 기준전압 라인 연결 단자(1120-1)와 전기적으로 연결된 특정 기준전압 라인(RVL1)과 연결될 수 있다.
- [0202] 이에 따라, 센싱부(310)는, 특정 기준전압 라인(RVL1)과 연결된 센싱 대상 서브픽셀 내 구동 트랜지스터(DRT)의 제1노드(N1)의 전압으로서 특정 기준전압 라인(RVL1)의 전압을 센싱한다.
- [0203] 전술한 바와 같이, 2개의 기준전압 패드(RV1, RV2)를 대신하여 1개의 공통 기준전압 패드(comRV)로 패드 구조를 설계하더라도, 영상 구동과 센싱이 정상적으로 진행될 수 있다.
- [0204] 도 13은 본 실시예들에 따른 유기발광표시패널(110)에서, 기준전압 패드 보호를 위한 패드 구조의 구조적 특징을 설명하기 위한 도면이다.
- [0205] 도 13을 참조하면, 공통 기준전압 패드(comRV)와 인접 패드(DAT6, DAT7) 간의 패드 간격(D2)은, 다른 패드 간격보다 넓을 수 있다.

- [0206] 여기서, 다른 패드 간격은, 구동전압 패드와 데이터 패드 사이의 패드 간격(D1), 데이터 패드 간의 패드 간격(D1)을 포함한다.
- [0207] 전술한 바와 같이, 공통 기준전압 패드(comRV)와 인접 패드(DAT6, DAT7) 간의 패드 간격(D2)을 다른 패드 간격(D1)보다 넓게 설계함으로써(즉, $D2 > D1$), 공통 기준전압 패드(comRV)와 인접 패드(DAT6, DAT7) 사이에 이물이 발생하더라도, 공통 기준전압 패드(comRV)와 인접 패드(DAT6, DAT7) 간의 단락이 일어날 가능성은 줄어 들 수 있다.
- [0208] 도 14는 본 실시예들에 따른 유기발광표시패널(110)의 패드 영역(800)과 소스 드라이버 집적회로(SDIC)가 실장된 필름의 필름 패드 영역(1400)을 나타낸 도면이다.
- [0209] 도 14를 참조하면, 가요성(Flexible)의 필름(FL)의 한 측이 소스 인쇄회로기판(PCB)에 본딩 되고, 다른 한 측이 유기발광표시패널(110)의 패드 영역(800)에 본딩 된다.
- [0210] 이러한 필름(FL)에는 데이터 라인을 구동하는 소스 드라이버 집적회로(SDIC)가 실장 된다.
- [0211] 이러한 필름(FL)을 통해, 컨트롤 인쇄회로기판(CPCB) 상의 컨트롤러(140) 및 전원 컨트롤러에서 출력된 신호 및 전압이 소스 인쇄회로기판(PCB)을 거쳐 소스 드라이버 집적회로(SDIC)로 공급되거나, 유기발광표시패널(110)로 공급될 수 있다.
- [0212] 이에, 필름(FL)에는, 신호 및 전압 전달을 위하여, 유기발광표시패널(110)의 패드 영역(800)과 본딩되는 필름 패드 영역(1400)이 존재할 수 있다.
- [0213] 이러한 필름 패드 영역(1400)에는, 유기발광표시패널(110)의 패드 영역(800)에 위치한 패드들(DV1, DAT1, DAT2, DAT3, DAT4, DV2, DAT5, DAT6, comRV, DAT7, DAT8, DV3)의 순서에 대응되도록 필름 패드들(FDV1, FDAT1, FDAT2, FDAT3, FDAT4, FDV2, FDAT5, FDAT6, FcomRV, FDAT7, FDAT8, FDV3)이 위치할 수 있다.
- [0214] 전술한 바에 따르면, 유기발광표시패널(110)의 패드 영역(800)이 2개의 기준전압 패드(RV1, RV2)를 대신하여 1개의 공통 기준전압 패드(comRV)로 구성된 패드 구조로 설계됨에 따라, 이러한 패드 영역(800)과 대응되어 패드 본딩 되는 필름 패드 영역(1400)에도 기준전압 패드 개수가 줄어들 수 있다.
- [0215] 한편, 소스 드라이버 집적회로(SDIC)는, 필름 패드 영역(1400)에 위치한 필름 패드들(FDV1, FDAT1, FDAT2, FDAT3, FDAT4, FDV2, FDAT5, FDAT6, FcomRV, FDAT7, FDAT8, FDV3)과 대응되어 전기적으로 연결되는 접촉 포인트들이 존재할 수 있다.
- [0216] 아래에서는, 도 15 내지 도 17을 참조하여 멀티플렉서(1000)를 더욱 상세하게 설명한다.
- [0217] 도 15는 본 실시예들에 따른 유기발광표시패널(110)의 멀티플렉서(1000)에 대한 회로도의 예시도이다.
- [0218] 도 15를 참조하면, 멀티플렉서(1000)의 스위칭 회로(1130)는, $2(n=2)$ 개의 기준전압 라인 연결 단자(1120-1, 1120-2)에 연결되는 $2(n=2)$ 개의 스위칭 소자(SW1, SW2)를 포함한다.
- [0219] 공통 기준전압 패드 연결 단자(1110)와 1개의 기준전압 라인 연결 단자(1120-1 또는 1120-2) 사이에 1개의 스위칭 소자(SW1 또는 SW2)가 연결될 수 있다.
- [0220] 즉, 공통 기준전압 패드 연결 단자(1110)와 제1 기준전압 라인 연결 단자(1120-1) 사이에는, 1개의 제1 스위칭 소자(SW1)가 연결될 수 있다. 공통 기준전압 패드 연결 단자(1110)와 제2 기준전압 라인 연결 단자(1120-2) 사이에는, 1개의 제2 스위칭 소자(SW2)가 연결될 수 있다.
- [0221] 도 15를 참조하면, 턴-오프 영역(N/A)에는, $2(n=2)$ 개의 스위칭 소자(SW1, SW2)의 게이트 노드로 스위칭 제어 신호(SWCS1, SWCSD2)를 공급하는 $2(n=2)$ 개의 스위칭 제어 라인(SWCL1, SWCL2)이 배치될 수 있다.
- [0222] 여기서, 스위칭 제어 신호(SWCS1, SWCSD2)는 컨트롤러(140)에서 제공될 수 있다.
- [0223] 전술한 바와 같이, 게이트 신호에 의해 온-오프가 제어되는 트랜지스터 타입의 2개의 스위칭 소자(SW1, SW2)를 이용하여 스위칭 회로(1130)를 설계함으로써, 2개의 기준전압 패드(RV1, RV2)를 대신하여 1개의 공통 기준전압 패드(comRV)를 사용하는 패드 구조 하에서, 정상적인 영상 구동, 센싱 구동 및 센싱(샘플링)을 위하여 필요한 멀티플렉서(1000)의 기능 및 동작을 효율적으로 제공할 수 있고, 유기발광표시패널(110)에 멀티플렉서(1000)를 구현하기가 용이할 수 있다.
- [0224] 한편, 영상 구동 시, 유기발광표시패널(110)로는 정전압인 기준전압(Vref)이 지속적으로 인가되어야 한다.

- [0225] 따라서, 공통 기준전압 패드 연결 단자(1110)와 1개의 기준전압 라인 연결 단자(1120-1 또는 1120-2) 사이에 1개의 스위칭 소자(SW1 또는 SW2)는, 센싱 시간 이외에, 영상 구동 구간 동안, 온(On) 상태로 유지되어야 한다.
- [0226] 이러한 멀티플렉서(1000) 내 $2(n=2)$ 개의 스위칭 소자(SW1, SW2)는 PBTS(Positive Bias Temperature Stress)를 많이 받게 되어 트랜지스터 특성이 변하거나 동작 신뢰성에 문제가 발생할 수 있다.
- [0227] 따라서, 공통 기준전압 패드 연결 단자(1110)와 1개의 기준전압 라인 연결 단자(1120-1 또는 1120-2) 사이에 연결되는 스위칭 소자 개수(m)는, 도 15에 도시된 바와 같이 1개로 할 수도 있지만, 2개 이상으로 하여 PBTS(Positive Bias Temperature Stress)를 줄여줄 수 있을 것이다.
- [0228] 아래에서는, 공통 기준전압 패드 연결 단자(1110)와 1개의 기준전압 라인 연결 단자(1120-1 또는 1120-2) 사이에 연결되는 스위칭 소자 개수(m)가 2 이상인 경우에 대하여, 도 16 및 도 17을 참조하여 설명한다. 단, 공통 기준전압 패드 연결 단자(1110)와 1개의 기준전압 라인 연결 단자(1120-1 또는 1120-2) 사이에 연결되는 스위칭 소자 개수(m)가 2개인 경우를 예로 들어 설명한다.
- [0229] 도 16은 본 실시예들에 따른 유기발광표시패널(110)의 멀티플렉서(1000)에 대한 회로도인 다른 예시도이고, 도 17은 본 실시예들에 따른 유기발광표시패널(110)의 멀티플렉서(1000)에 포함된 4개의 스위칭 소자(SW11, SW12, SW21, SW22)에 대한 스위칭 동작을 제어하는 4개의 스위칭 소자 제어 신호(SWCS11, SWCS12, SWCS21, SWCS22)의 타이밍도이다.
- [0230] 도 16을 참조하면, 스위칭 회로(1130)는, $2(n=2)$ 개의 기준전압 라인 연결 단자(1120-1, 1120-2)에 연결되는 $2*2(n=2, m=2)$ 개의 스위칭 소자(SW11, SW12, SW21, SW22)를 포함할 수 있다.
- [0231] 이 경우, 공통 기준전압 패드 연결 단자(1110)와 1개의 기준전압 라인 연결 단자(1120-1 또는 1120-2) 사이에 $2(m=2)$ 개의 스위칭 소자(SW11와 SW12, 또는 SW21와 SW22)가 병렬로 연결된다.
- [0232] 즉, 공통 기준전압 패드 연결 단자(1110)와 제1 기준전압 라인 연결 단자(1120-1) 사이에 $2(m=2)$ 개의 제1 스위칭 소자(SW11, SW12)가 서로 병렬로 연결된다. 공통 기준전압 패드 연결 단자(1110)와 제2 기준전압 라인 연결 단자(1120-2) 사이에 $2(m=2)$ 개의 제2 스위칭 소자(SW21, SW22)가 서로 병렬로 연결된다.
- [0233] $2(n=2)$ 개의 기준전압 라인 연결 단자(1120-1, 1120-2)에 연결되는 $2*2(n=2, m=2)$ 개의 스위칭 소자(SW11, SW12, SW21, SW22)의 스위칭 동작을 제어하기 위하여, 넌-액티브 영역(N/A)에는 $2*2(n=2, m=2)$ 개의 스위칭 소자(SW11, SW12, SW21, SW22)의 게이트 노드로 스위칭 제어 신호(SWCS11, SWCS12, SWCS21, SWCS22)를 공급하는 $2*2(n=2, m=2)$ 개의 스위칭 제어 라인(SWCL11, SWCL12, SWCL21, SWCL22)이 배치될 수 있다.
- [0234] 도 16 및 도 17을 참조하면, 공통 기준전압 패드 연결 단자(1110)와 1개의 기준전압 라인 연결 단자(1120-1 또는 1120-2) 사이에 병렬로 연결된 $2(m=2)$ 개의 스위칭 소자(SW11와 SW12, 또는 SW21와 SW22)는 교번하여 턴-온 될 수 있다.
- [0235] 즉, 공통 기준전압 패드 연결 단자(1110)와 제1 기준전압 라인 연결 단자(1120-1) 사이에 병렬로 연결된 $2(m=2)$ 개의 제1 스위칭 소자(SW11, SW12)는, 온-오프 타이밍이 서로 반대인 스위칭 제어 신호(SWCS11, SWCS12)에 따라 교번하여 턴-온 될 수 있다.
- [0236] 여기서, 제1 스위칭 소자(SW11, SW12)의 게이트 노드로 인가되는 스위칭 제어 신호(SWCS11, SWCS12)는, 일 예로, 50% 듀티 사이클(Duty Cycle)을 갖는다.
- [0237] 공통 기준전압 패드 연결 단자(1110)와 제2 기준전압 라인 연결 단자(1120-2) 사이에 병렬로 연결된 $2(m=2)$ 개의 제2 스위칭 소자(SW21, SW22)는, 온-오프 타이밍이 서로 반대인 스위칭 제어 신호(SWCS21, SWCS22)에 따라 교번하여 턴-온 될 수 있다.
- [0238] 여기서, 제2 스위칭 소자(SW21, SW22)의 게이트 노드로 인가되는 스위칭 제어 신호(SWCS21, SWCS22)는, 일 예로, 50% 듀티 사이클(Duty Cycle)을 갖는다.
- [0239] 도 16 및 도 17에 도시된 바와 같이, n 개의 기준전압 라인 연결 단자(1120-1, 1120-2) 각각과 공통 기준전압 패드 연결 단자(1110) 사이에 병렬로 연결된 둘 이상의 스위칭 소자(SW11와 SW12, SW21와 SW22)를 교번하여 턴-온 시키면서, 공통 기준전압 패드 연결 단자(1110)와 n 개의 기준전압 라인 연결 단자(1120-1, 1120-2) 간의 연결을 스위칭 해줌으로써, 스위칭 회로(1130) 내 $n*m$ 개의 스위칭 소자(SW11, SW12, SW21, SW22)의 PBTS(Positive Bias Temperature Stress)를 줄여줄 수 있다. 이에 따라, 멀티플렉서(1000)의 동작 신뢰성을 높여줄 수 있다.

- [0240] 이상에서 설명한 본 실시예들에 따른 유기발광표시패널(110)에서의 패드 구조 및 멀티플렉서(1000)를 간단하게 다시 설명한다.
- [0241] 도 18은 본 실시예들에 따른 유기발광표시패널(110)을 간략하게 나타낸 도면이다.
- [0242] 도 18을 참조하면, 본 실시예들에 따른 유기발광표시패널(110)은, 액티브 영역(A/A)에 배치된 n (n 은 2 이상의 자연수)개의 기준전압 라인(RVL1, RVL2, $\dots$, RVLn)과, 넌-액티브 영역(N/A)에 배치된 1개의 공통 기준전압 패드(comRV)와, 넌-액티브 영역(N/A)에 배치되고 1개의 공통 기준전압 패드(comRV) 및 n 개의 기준전압 라인(RVL1, RVL2, $\dots$, RVLn) 간의 연결을 스위칭 하는 멀티플렉서(1000)를 포함할 수 있다.
- [0243] 도 18을 참조하면, 멀티플렉서(1000)는, 1개의 공통 기준전압 패드(comRV)와 전기적으로 연결되는 1개의 공통 기준전압 패드 연결 단자(1110)와, n 개의 기준전압 라인(RVL1, RVL2, $\dots$, RVLn)과 대응되어 전기적으로 연결된 n 개의 기준전압 라인 연결 단자(1120-1, 1120-2, $\dots$, 1120-n)과, 1개의 공통 기준전압 패드 연결 단자(1110)와 n 개의 기준전압 라인 연결 단자(1120-1, 1120-2) 간의 연결을 스위칭 하는 스위칭 회로(1130) 등을 포함한다.
- [0244] 전술한 유기발광표시패널(110)을 이용하면, 2개의 기준전압 패드(RV1, RV2)를 대신하여 1개의 공통 기준전압 패드(comRV)로 구성된 패드 구조와, 1개의 공통 기준전압 패드(comRV) 및 n 개의 기준전압 라인(RVL1, RVL2, $\dots$, RVLn) 간의 연결을 위한 멀티플렉서(1000)로 인해, 패드 영역(800)에 배치되는 기준전압 패드 개수가 줄어든다. 이에 따라, 이물에 의해 공통 기준전압 패드(comRV)와 인접 패드 간의 단락 가능성도 그만큼 줄어들 수 있다.
- [0245] 따라서, n 개의 기준전압 라인(RVL1, RVL2, $\dots$, RVLn)을 이용하는 영상 구동을 정확하게 수행할 수 있고, 2개의 기준전압 라인(RVL1, RVL2)을 통한 센싱도 정확하게 이루어질 수 있다.
- [0246] 이상에서는 기준전압 패드 보호 측면에서 패드 구조 및 멀티플렉서(1000)를 설명하였으나, 다른 전압 관련 패드 보호를 위해서도 동일한 패드 구조 및 멀티플렉서(1000)를 사용할 수도 있다.
- [0247] 도 19는 본 실시예들에 따른 유기발광표시패널(110)을 간략하게 나타낸 다른 도면이다. 단, 도 19의 본 실시예들에 따른 유기발광표시패널(110)은, 액정표시패널 등의 다른 종류의 표시패널에도 적용될 수 있다.
- [0248] 도 19를 참조하면, 본 실시예들에 따른 유기발광표시패널(110)은, 액티브 영역(A/A)에 배치된 n (n 은 2 이상의 자연수)개의 전압 라인(VL1, VL2, $\dots$, VLn)과, 넌-액티브 영역(N/A)에 배치된 1개의 공통 전압 패드(comV)와, 넌-액티브 영역(N/A)에 배치되고 1개의 공통 전압 패드(comV) 및 n 개의 전압 라인(VL1, VL2, $\dots$, VLn) 간의 연결을 스위칭 하는 멀티플렉서(1000)를 포함할 수 있다.
- [0249] 여기서, n 개의 전압 라인(VL1, VL2, $\dots$, VLn)은, 일 예로, 기준전압 라인(RVL), 구동전압 라인(DVL) 등일 수 있다.
- [0250] 도 19를 참조하면, 멀티플렉서(1000)는, 1개의 공통 전압 패드(comV)와 전기적으로 연결되는 1개의 공통 전압 패드 연결 단자(1110)와, n 개의 전압 라인(VL1, VL2, $\dots$, VLn)과 대응되어 전기적으로 연결된 n 개의 전압 라인 연결 단자(1120-1, 1120-2, $\dots$, 1120-n)과, 1개의 공통 전압 패드 연결 단자(1110)와 n 개의 전압 라인 연결 단자(1120-1, 1120-2) 간의 연결을 스위칭 하는 스위칭 회로(1130) 등을 포함한다.
- [0251] 전술한 유기발광표시패널(110)을 이용하면, 2개의 전압 패드를 대신하여 1개의 공통 전압 패드(comV)로 구성된 패드 구조와, 1개의 공통 전압 패드(comV) 및 n 개의 전압 라인(VL1, VL2, $\dots$, VLn) 간의 연결을 위한 멀티플렉서(1000)로 인해, 패드 영역(800)에 배치되는 전압 패드 개수가 줄어든다. 이에 따라, 이물에 의해 공통 전압 패드(comV)와 인접 패드 간의 단락 가능성도 그만큼 줄어들 수 있다.
- [0252] 도 20은 본 실시예들에 따른 유기발광표시패널(110)에서의 멀티플렉서(1000)의 위치를 설명하기 위한 도면이다.
- [0253] 도 20을 참조하면, 유기발광표시패널(110)에는 더미 서브픽셀 영역(2010)이 존재하며, 이러한 더미 서브픽셀 영역(2010)에는 다수의 더미 서브픽셀(2011)이 배치된다.
- [0254] 그리고, 액티브 영역(A/A)에서의 신호 라인들은 패드 라인 연결 영역(2020) 패드 라인 연결부(2021)와 연결되고 다시 링크(2030)를 통해 패드 영역(800) 내 패드들과 연결될 수 있다. 패드 영역(800)에는 더미 패드(Dummy PAD)가 존재할 수 있다.
- [0255] 도 20을 참조하면, 멀티플렉서(1000)는 유기발광표시패널(110)의 최외곽 더미 서브픽셀 영역(2010)에 위치할 수 있다.

- [0256] 전술한 바와 같이, 멀티플렉서(1000)는 유기발광표시패널(110)의 최외곽 더미 서브픽셀 영역(2010)에 배치하는 경우, 멀티플렉서(1000)를 위한 별도의 공간을 마련하지 않고도 유기발광표시패널(110)에 멀티플렉서(1000)를 배치할 수 있다.
- [0257] 도 20을 참조하면, 멀티플렉서(1000)는 유기발광표시패널(110)의 패드 라인 연결 영역(2020)에 위치할 수도 있다.
- [0258] 전술한 바와 같이, 멀티플렉서(1000)는 유기발광표시패널(110)의 패드 라인 연결 영역(2020)에 배치하는 경우, 멀티플렉서(1000)를 위한 별도의 공간을 마련하지 않고도 유기발광표시패널(110)에 멀티플렉서(1000)를 배치할 수 있다.
- [0259] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 패드 간 단락이 발생할 가능성이 낮은 패드 구조를 갖는 유기발광표시패널 및 유기발광표시장치를 제공할 수 있다.
- [0260] 또한, 본 실시예들에 의하면, 각 전압 라인마다 패드를 구성하지 않고, 다수의 전압 라인과 연결될 수 있는 공통 전압 패드를 구성함으로써, 패드 개수를 줄여주어 패드 간 단락이 발생할 가능성을 줄여 주면서도, 다수의 전압 라인으로 정확한 전압 전달을 가능하게 하는 스위칭 구조를 갖는 유기발광표시패널(110) 및 유기발광표시장치(100)를 제공할 수 있다.
- [0261] 또한, 본 실시예들에 의하면, 각 기준전압 라인마다 패드를 구성하지 않고, 다수의 기준전압 라인과 연결될 수 있는 공통 기준전압 패드를 구성함으로써, 기준전압 패드 개수를 줄여주어 기준전압 패드와 인접 패드 간 단락이 발생할 가능성을 줄여줄 수 있는 유기발광표시패널(110) 및 유기발광표시장치(100)를 제공할 수 있다.
- [0262] 또한, 본 실시예들에 의하면, 각 기준전압 라인마다 패드를 구성하지 않고, 다수의 기준전압 라인과 연결될 수 있는 공통 기준전압 패드를 구성함으로써, 기준전압 패드 개수를 줄여주어 기준전압 패드와 인접 패드 간 단락이 발생할 가능성을 줄여 주면서도, 다수의 기준전압 라인으로 정확한 기준전압 전달을 가능하게 하는 스위칭 구조를 갖는 유기발광표시패널(110) 및 유기발광표시장치(100)를 제공할 수 있다.
- [0263] 또한, 본 실시예들에 의하면, 각 기준전압 라인마다 기준전압 패드를 구성하지 않고, 다수의 기준전압 라인과 연결될 수 있는 공통 기준전압 패드를 구성함으로써 기준전압 패드 개수를 줄여주어 기준전압 패드와 인접 패드 간 단락이 발생할 가능성을 줄여 줄 수 있고, 이러한 공통 기준전압 패드 구조 하에서, 다수의 기준전압 라인으로의 기준전압의 정확한 전달을 가능하게 하고, 기준전압 라인을 통해 서브픽셀에 대한 정확한 센싱 값을 얻을 수도 있게 해주는 스위칭 구조를 갖는 유기발광표시패널(110) 및 유기발광표시장치(100)를 제공할 수 있다.
- [0264] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

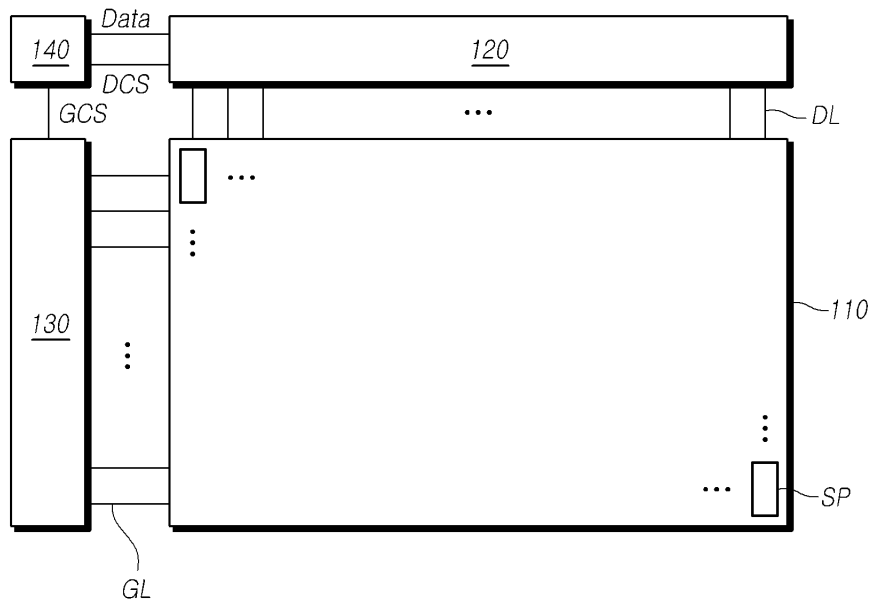
- [0266] 100: 유기발광표시장치
 110: 유기발광표시패널
 120: 데이터 드라이버
 130: 게이트 드라이버
 140: 컨트롤러
 1000: 멀티플렉서
 1110: 공통 기준전압 패드 연결 단자
 1120-1, 1120-2, 1120-n: 기준전압 라인 연결 단자

1130: 스위칭 회로

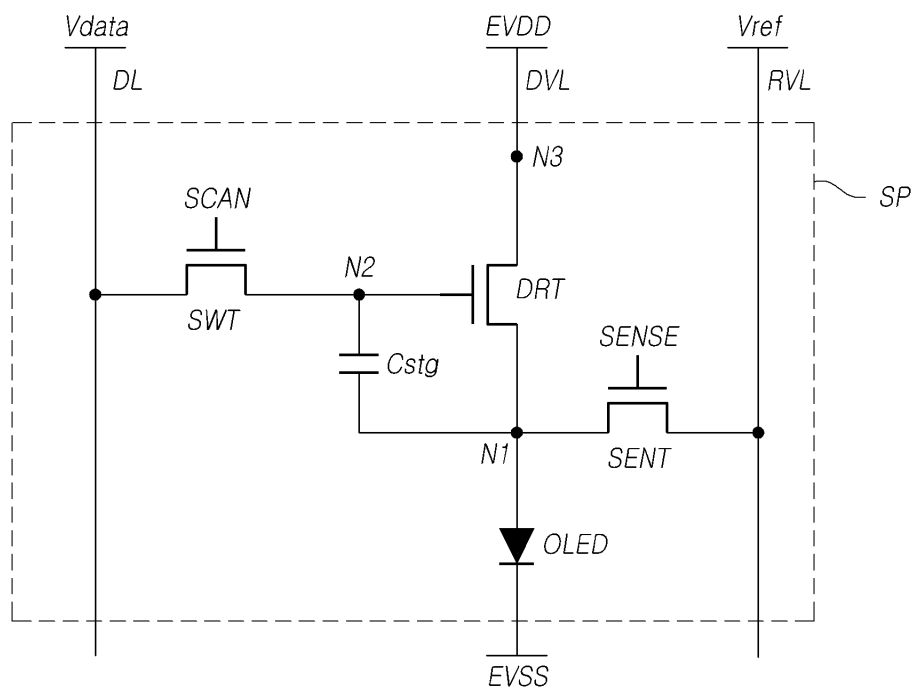
도면

도면1

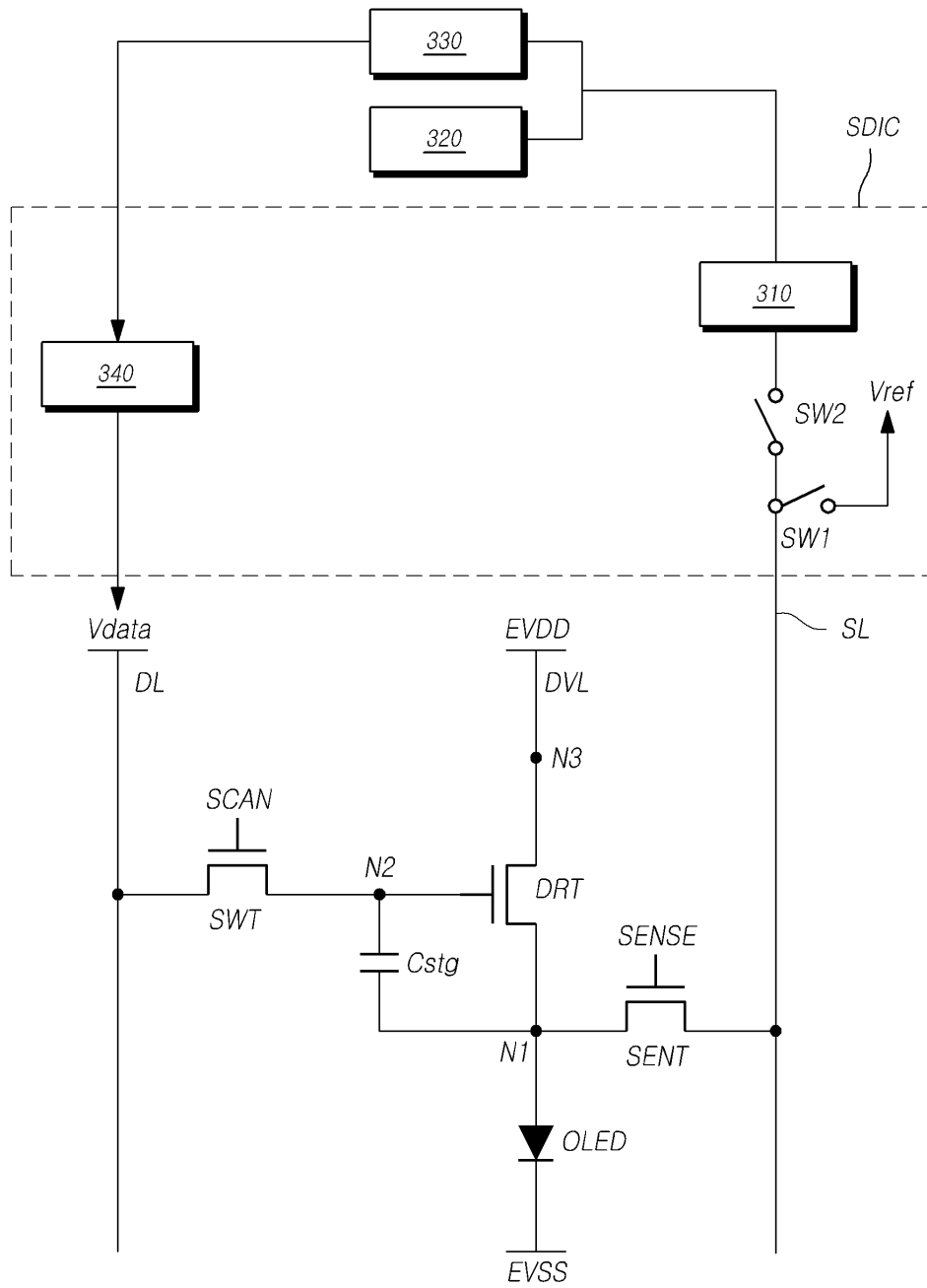
100



도면2

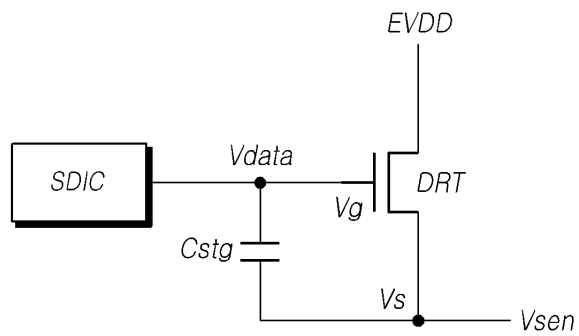


도면3

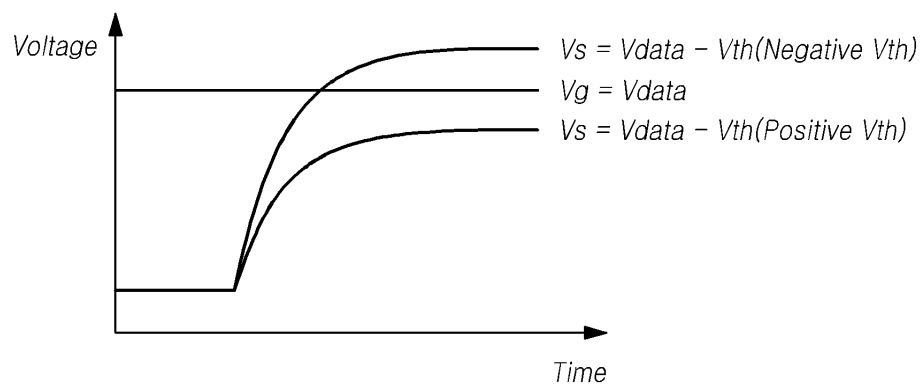


도면4

Vth Sensing

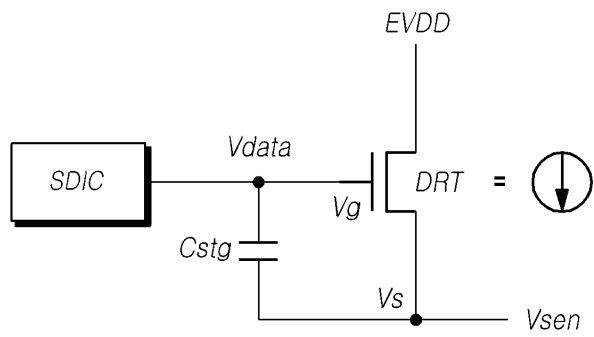


Vsen Wave

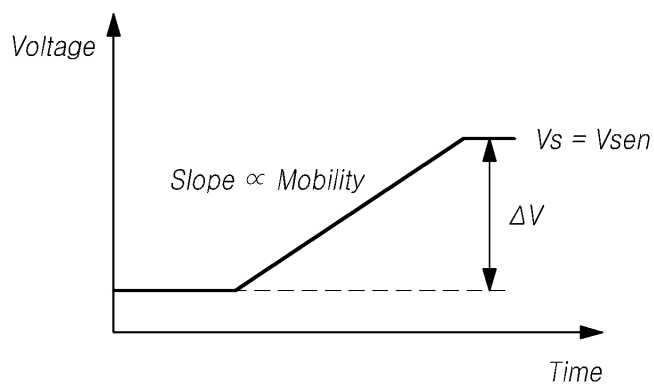


도면5

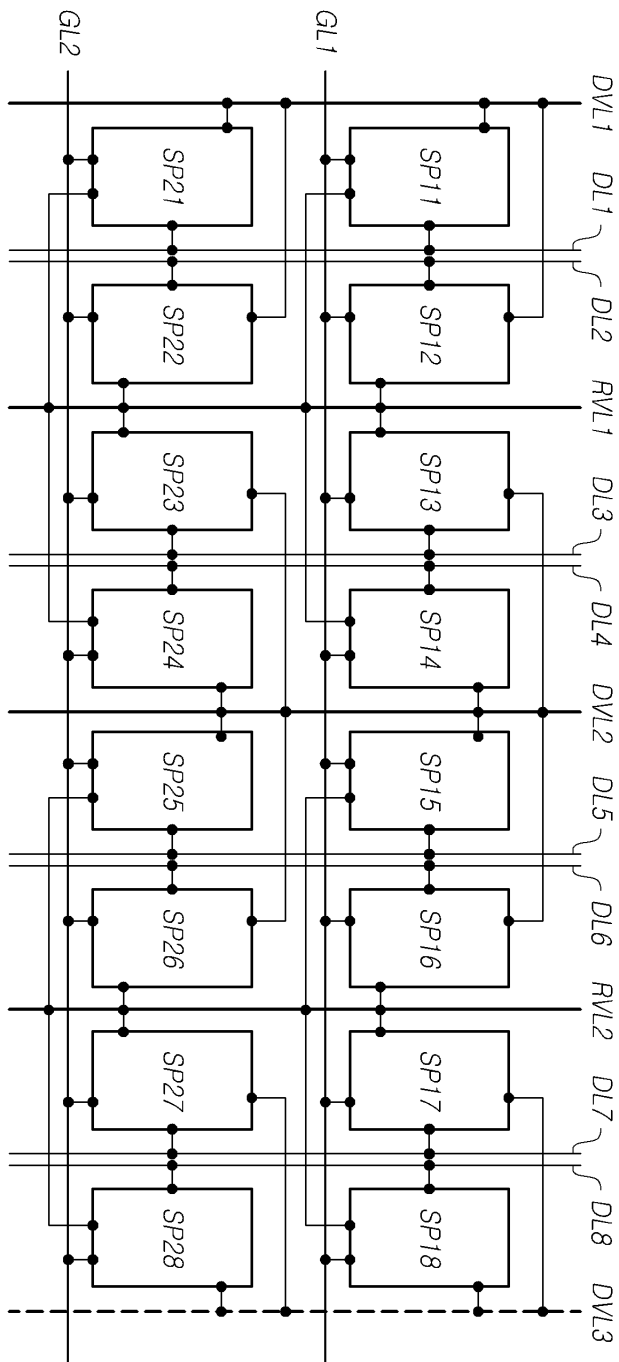
Mobility Sensing



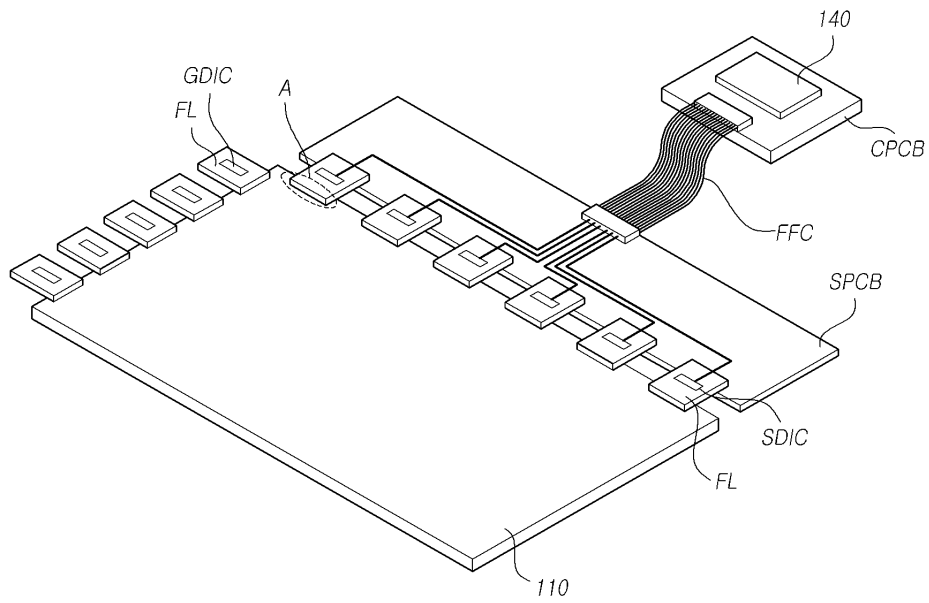
Vsen Wave



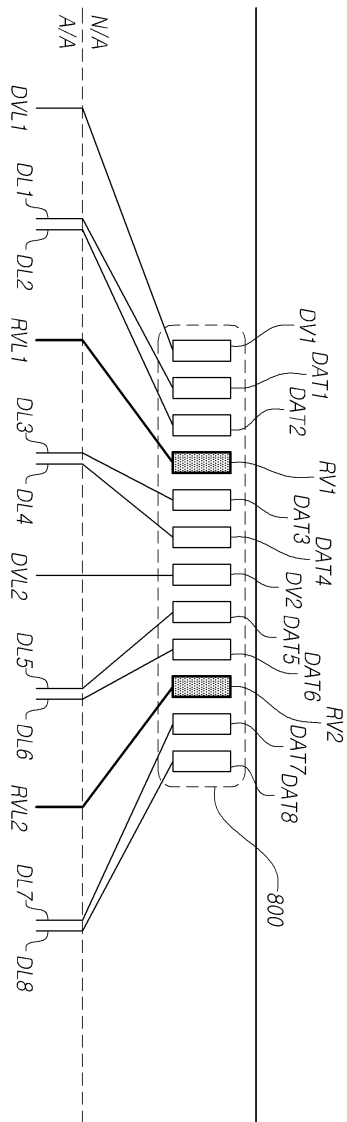
도면6



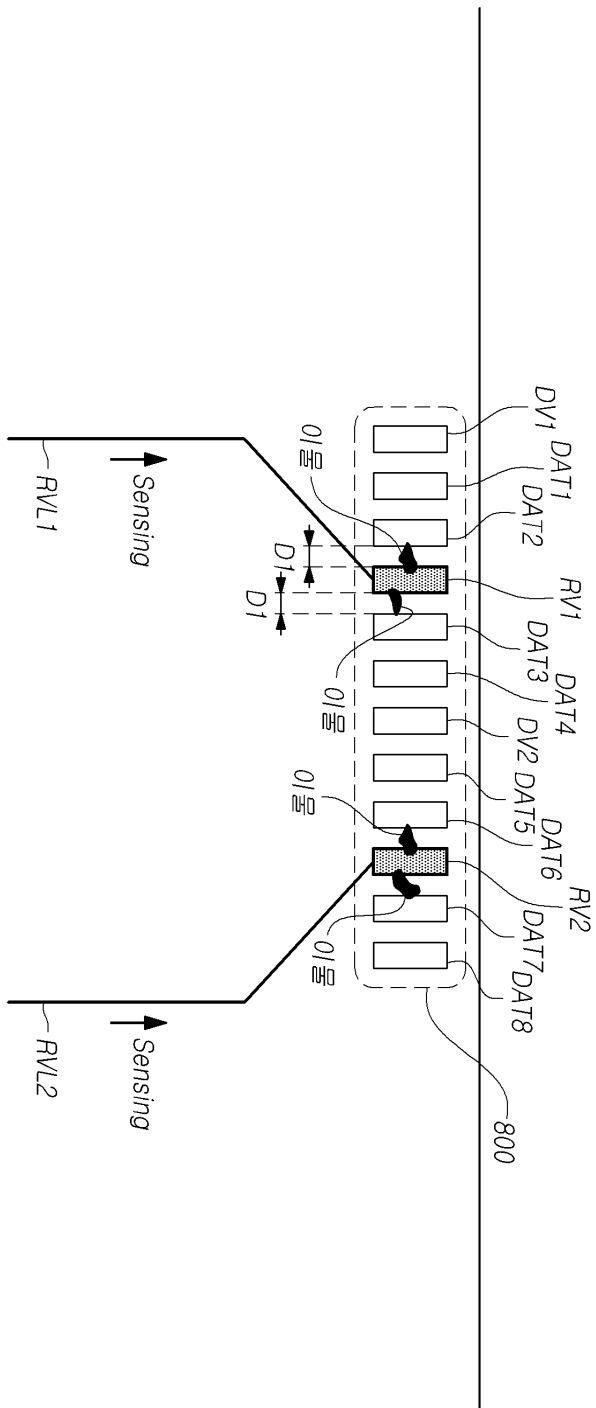
도면7



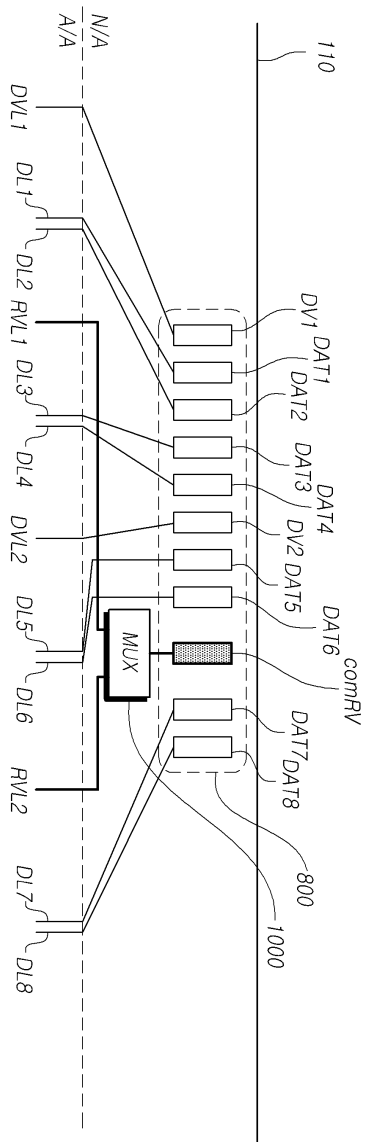
도면8



도면9

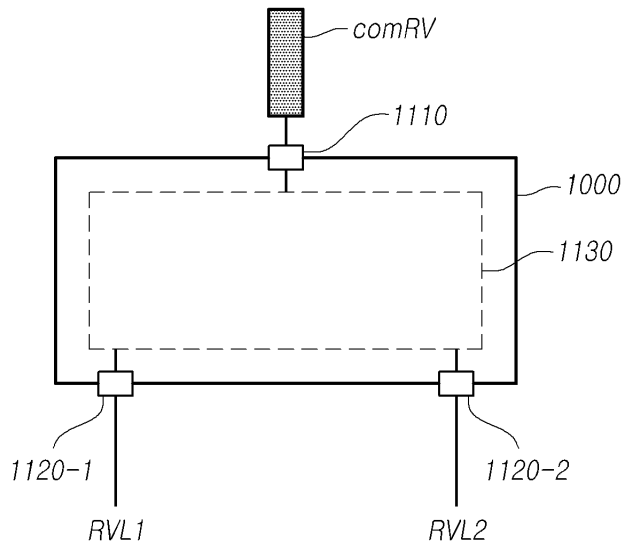


도면10

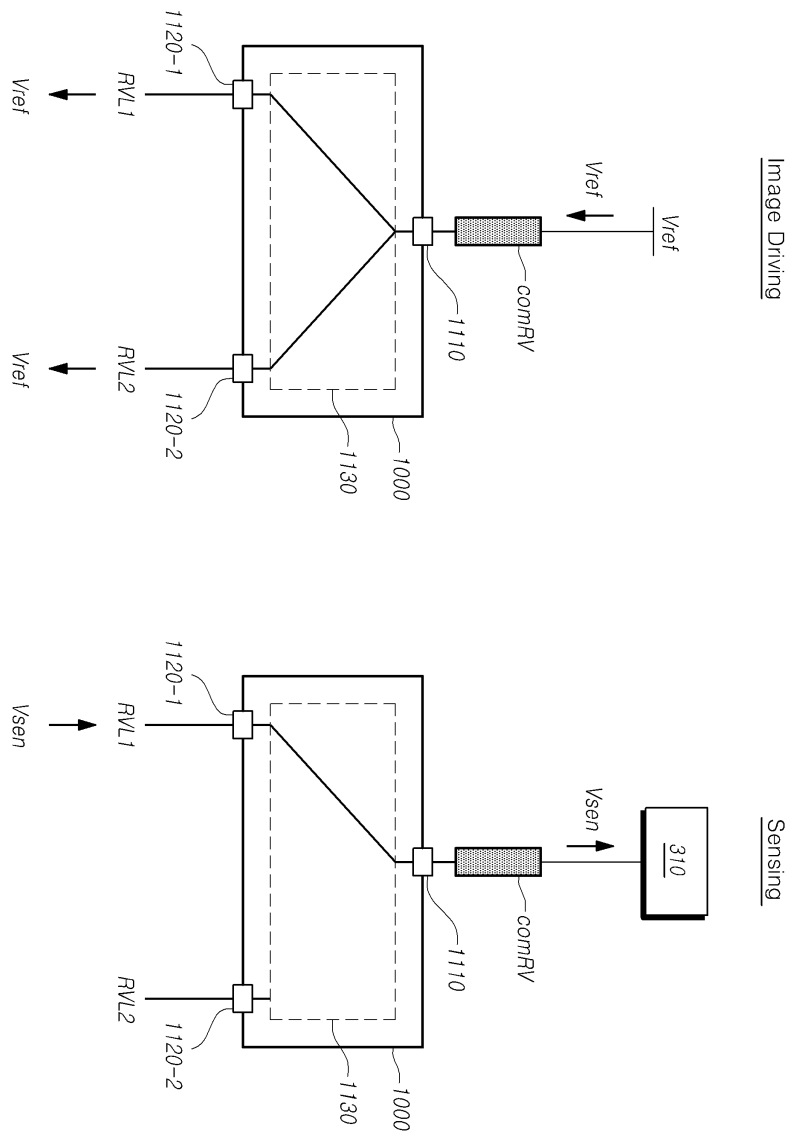


도면11

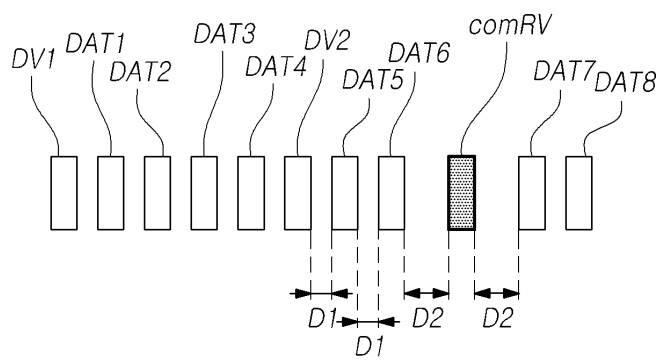
n=2인 경우



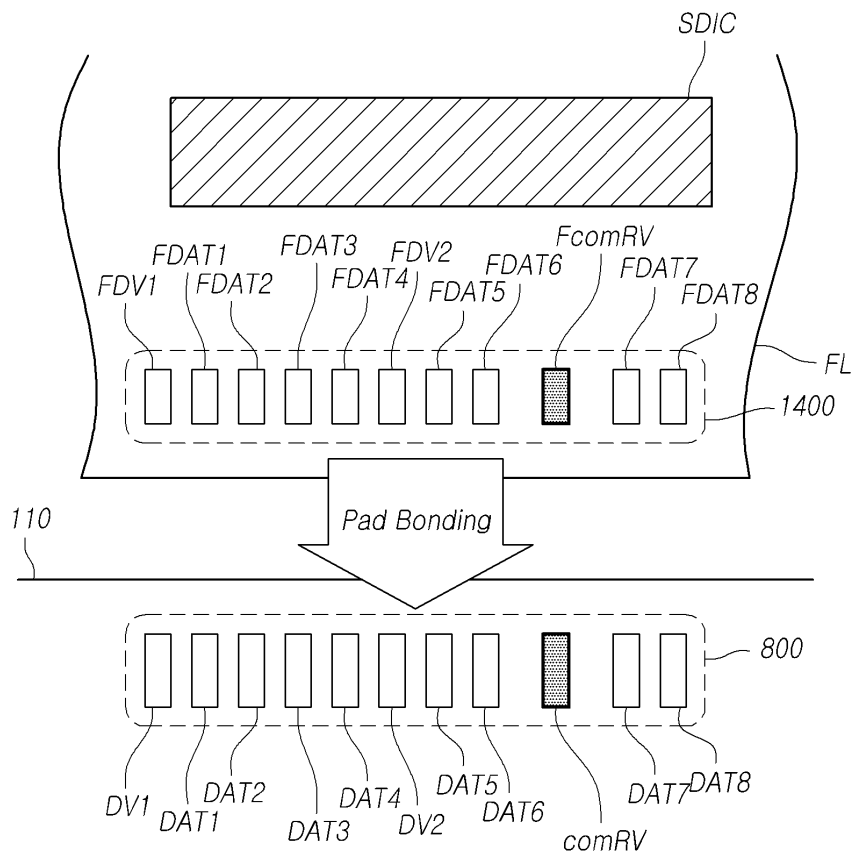
도면12



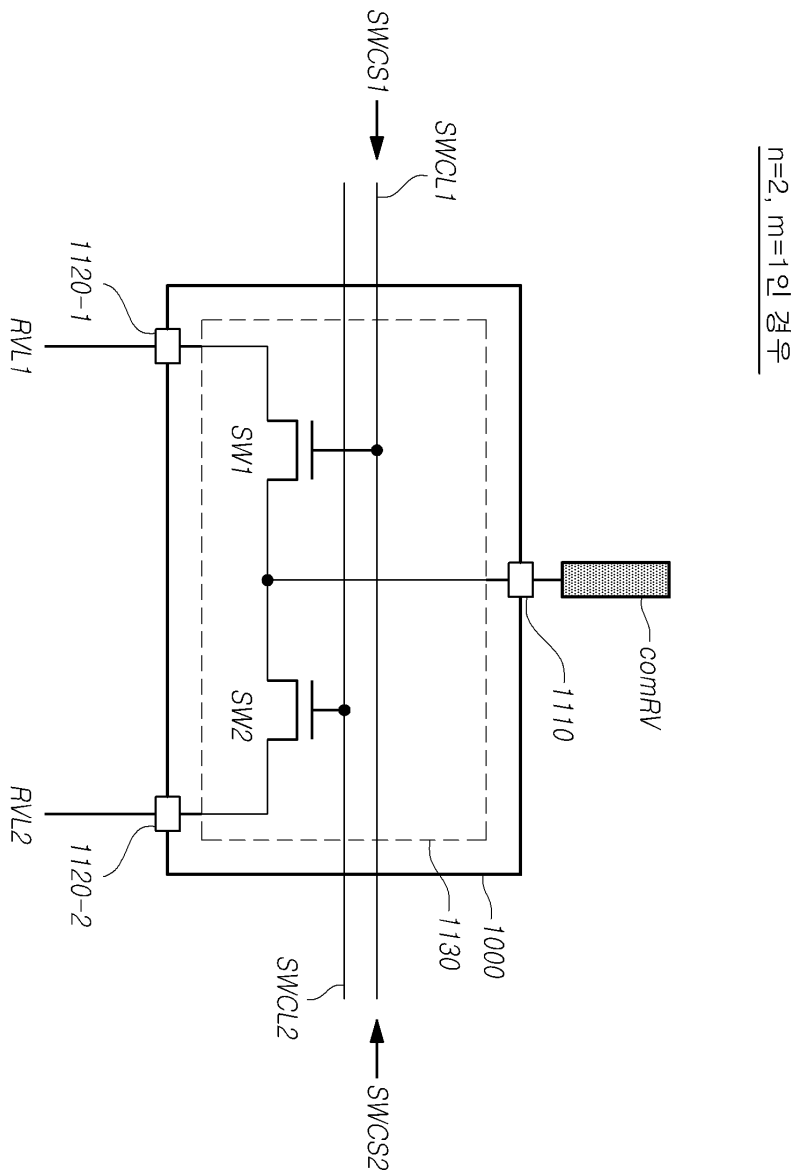
도면13



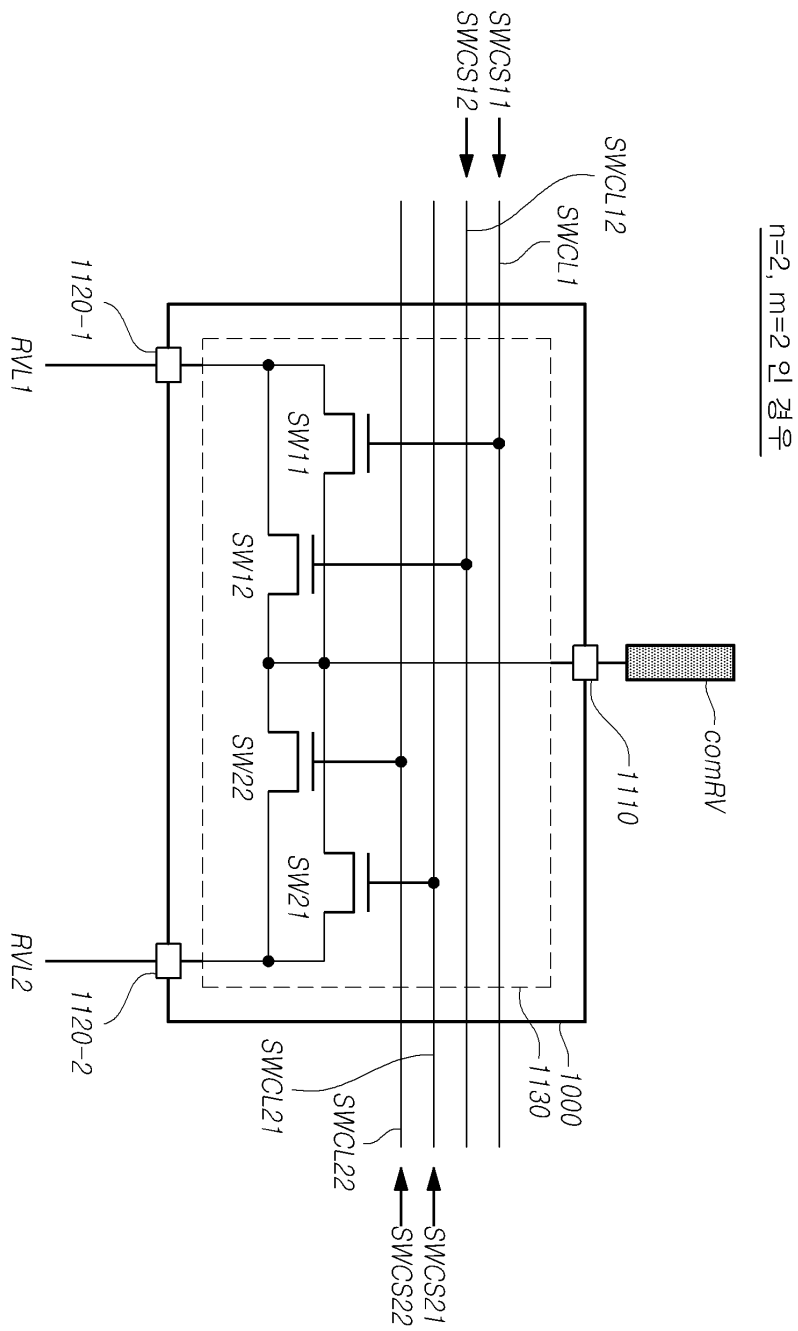
도면14



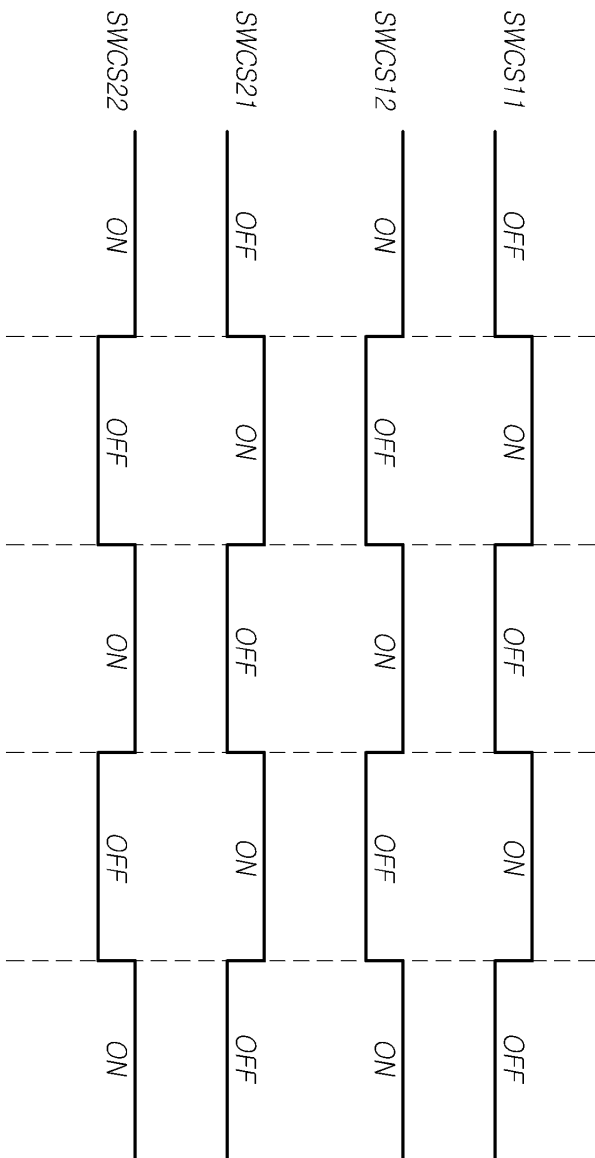
도면15



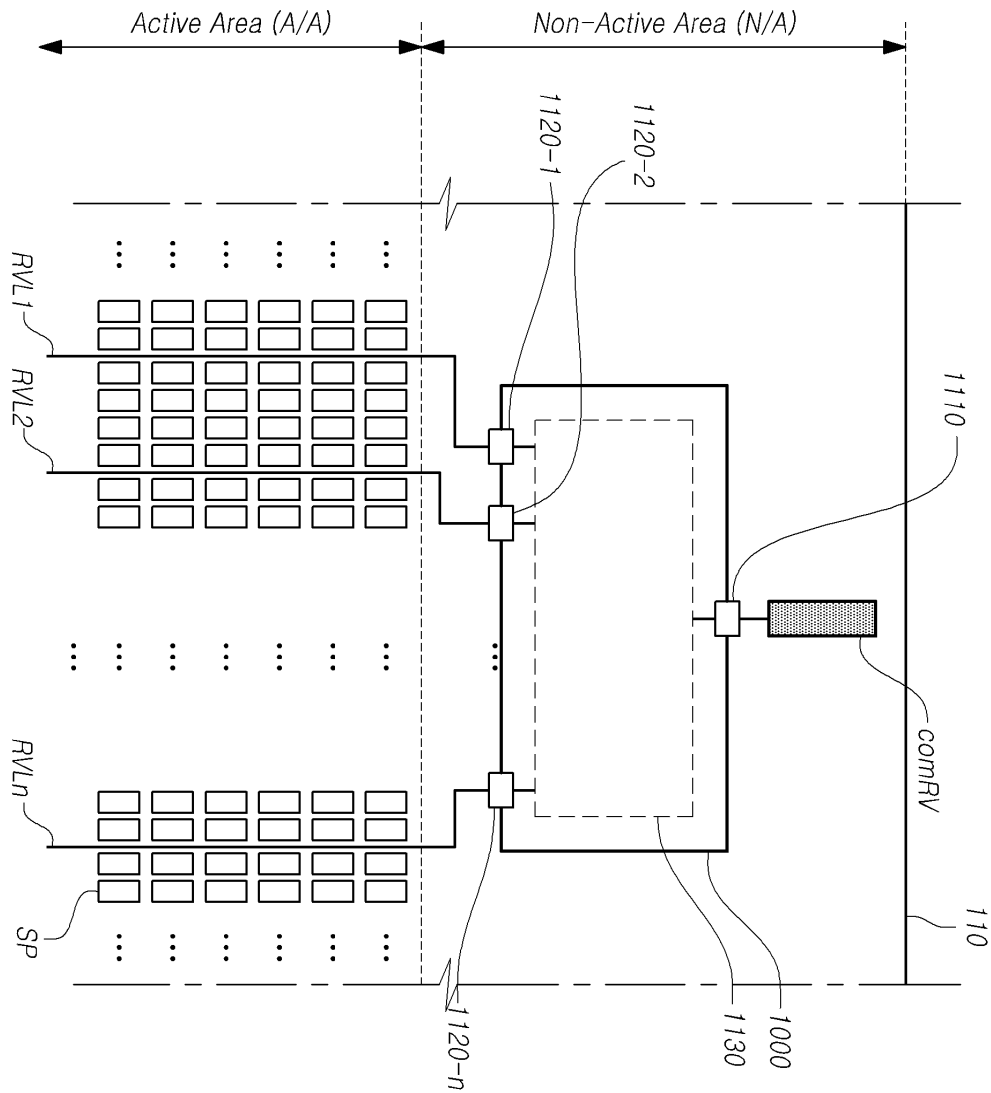
도면16



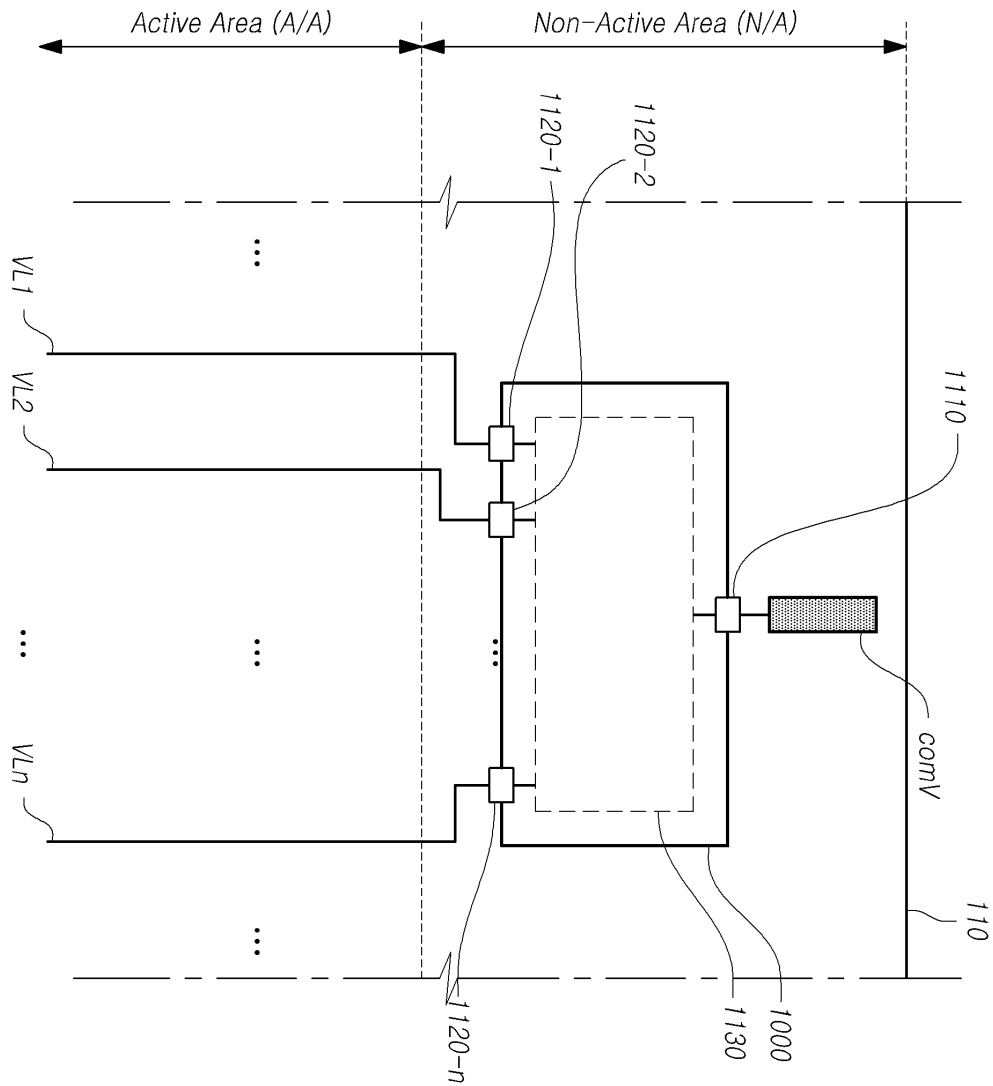
도면17



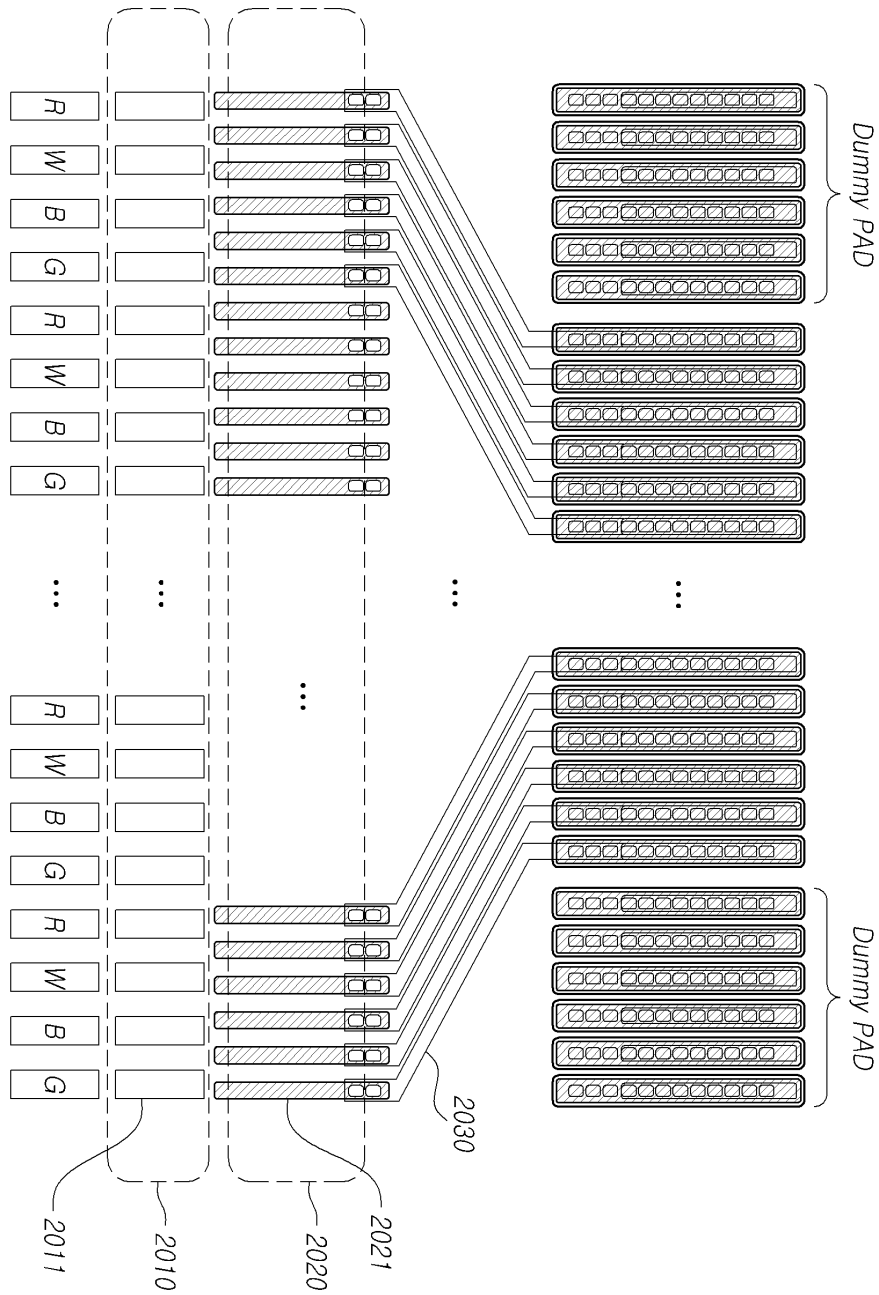
도면18



도면19



도면20



专利名称(译)	标题：有机发光显示板和有机发光显示装置		
公开(公告)号	KR1020170062636A	公开(公告)日	2017-06-08
申请号	KR1020150167757	申请日	2015-11-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI JAE YI SHIN WOO SUP 신우섭 OH JAE YOUNG 오재영 SHIN HONG JAE 신흥재		
发明人	최재이 신우섭 오재영 신흥재		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3233 G09G2310/0297 G09G2300/0842 G09G3/3291 G09G2300/0413 G09G2300/0426 G09G2310/027 G09G2320/0295 G09G2320/043 G09G2330/04 G09G2330/08 G09G2330/12 H01L27 /3276 H01L27/3288 H01L2251/5392		
代理人(译)	Gimeungu 宋.		
外部链接	Espacenet		

摘要(译)

由于涉及这些实施例的发明是有机发光显示板的焊盘结构。更具体地，关于有机发光显示面板和有机发光显示装置，其不构造每个参考电压线的参考电压焊盘，并且通过布置可以是公共标准电压焊盘来减小参考电压焊盘数量。连接到多个参考电压线并且它可以降低产生与参考电压焊盘和相邻焊盘一起的短路的可能性并且使得在这样的公共标准电压焊盘下可以将参考电压精确地传输到多个参考电压线该结构具有通过参考电压线获得关于子像素的精确感测值的切换结构。

