



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0006335

(43) 공개일자 2017년01월18일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(52) CPC특허분류

H01L 27/3272 (2013.01)

H01L 27/3209 (2013.01)

(21) 출원번호 10-2015-0096614

(22) 출원일자 2015년07월07일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

전진

서울특별시 서초구 효령로72길 14, 20동 1301호
(서초동, 현대아파트)

(74) 대리인

팬코리아특허법인

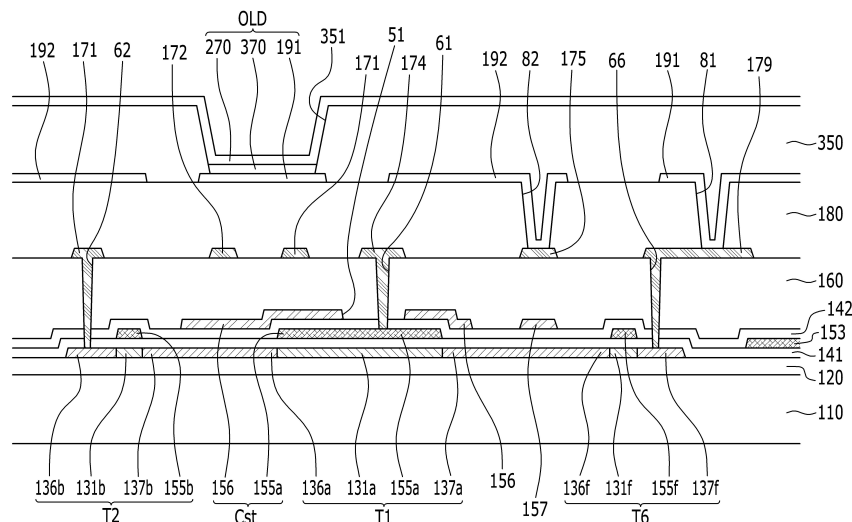
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기관, 상기 기관 위에 형성되어 있으며 스캔 신호를 전달하는 스캔선, 상기 스캔선과 교차하며 데이터 전압 및 구동 전압을 각각 전달하는 데이터선 및 구동 전압선, 상기 스캔선 및 상기 데이터선에 연결되어 있는 스위칭 트랜지스터, 상기 스위칭 트랜지스터에 연결되어 있으며, 구동 게이트 전극, 구동 소스 전극 및 구동 드레인 전극을 포함하는 구동 트랜지스터, 보상 게이트 전극, 보상 소스 전극 및 보상 드레인 전극을 포함하며, 상기 구동 게이트 전극 및 상기 구동 드레인 전극에 상기 보상 소스 전극 및 상기 보상 드레인 전극이 각각 연결되어 있는 보상 트랜지스터, 상기 보상 트랜지스터를 덮고 있는 광 차단 부재, 상기 구동 트랜지스터에 연결되어 있는 유기 발광 다이오드를 포함할 수 있다.

대표도 - 도7



(52) CPC특허분류

H01L 27/3262 (2013.01)

H01L 27/3297 (2013.01)

H01L 2227/32 (2013.01)

명세서

청구범위

청구항 1

기관,

상기 기관 위에 형성되어 있으며 스캔 신호를 전달하는 스캔선,

상기 스캔선과 교차하며 데이터 전압 및 구동 전압을 각각 전달하는 데이터선 및 구동 전압선,

상기 스캔선 및 상기 데이터선에 연결되어 있는 스위칭 트랜지스터,

상기 스위칭 트랜지스터에 연결되어 있으며, 구동 게이트 전극, 구동 소스 전극 및 구동 드레인 전극을 포함하는 구동 트랜지스터,

보상 게이트 전극, 보상 소스 전극 및 보상 드레인 전극을 포함하며, 상기 구동 게이트 전극 및 상기 구동 드레인 전극에 상기 보상 소스 전극 및 상기 보상 드레인 전극이 각각 연결되어 있는 보상 트랜지스터,

상기 보상 트랜지스터를 덮고 있는 광 차단 부재,

상기 구동 트랜지스터에 연결되어 있는 유기 발광 다이오드

를 포함하는 유기 발광 표시 장치.

청구항 2

제1항에서,

상기 기관과 상기 스캔선 사이에 형성되어 있으며 평면상 굴곡되어 있는 반도체 부재를 더 포함하고,

상기 보상 트랜지스터는 서로 인접하여 위치하고 있는 제1 보상 트랜지스터 및 제2 보상 트랜지스터를 포함하고,

상기 제1 보상 트랜지스터는 상기 반도체 부재의 일부인 제1 보상 채널, 상기 제1 보상 채널과 중첩하고 있는 제1 보상 게이트 전극, 상기 제1 보상 채널의 양 옆에 위치하고 있는 제1 보상 소스 전극 및 제1 보상 드레인 전극을 포함하며,

상기 광 차단 부재는 상기 제1 보상 소스 전극 및 제1 보상 드레인 전극을 덮고 있는 유기 발광 표시 장치.

청구항 3

제2항에서,

상기 광 차단 부재는 상기 데이터선과 동일한 층에 형성되어 있는 유기 발광 표시 장치.

청구항 4

제3항에서,

상기 제1 보상 소스 전극 및 상기 제1 보상 드레인 전극은 상기 제1 보상 채널과 동일한 층에 형성되어 있는 유기 발광 표시 장치.

청구항 5

제4항에서,

상기 제1 보상 게이트 전극은 상기 스캔선에서 돌출된 돌출부인 유기 발광 표시 장치.

청구항 6

제3항에서,

상기 광 차단 부재와 동일한 층에 형성되어 있으며, 상기 제1 보상 드레인 전극과 상기 구동 게이트 전극을 서로 연결하고 있는 구동 연결 부재를 더 포함하는 유기 발광 표시 장치.

청구항 7

제6항에서,

상기 광 차단 부재는 상기 구동 연결 부재와 연결되어 있는 유기 발광 표시 장치.

청구항 8

제7항에서,

상기 제2 보상 트랜지스터는 상기 반도체 부재의 다른 일부인 제2 보상 채널, 상기 제2 보상 채널과 중첩하고 있는 제2 보상 게이트 전극, 상기 제2 보상 채널의 양 옆에 위치하고 있는 제2 보상 소스 전극 및 제2 보상 드레인 전극을 포함하며,

상기 광 차단 부재는 상기 제2 보상 소스 전극 및 제2 보상 드레인 전극을 덮고 있는 유기 발광 표시 장치.

청구항 9

제6항에서,

상기 광 차단 부재는 상기 구동 연결 부재와 분리되어 있는 유기 발광 표시 장치.

청구항 10

제2항에서,

상기 유기 발광 다이오드는

상기 구동 트랜지스터에 전기적으로 연결되어 있는 화소 전극,

상기 화소 전극 위에 형성되어 있는 유기 발광층,

상기 유기 발광층 위에 형성되어 있는 공통 전극

을 포함하고,

상기 광 차단 부재는 상기 화소 전극과 동일한 층에 형성되어 있는 유기 발광 표시 장치.

청구항 11

제10항에서,

상기 광 차단 부재는 상기 화소 전극과 연결되어 있는 유기 발광 표시 장치.

청구항 12

제11항에서,

상기 제2 보상 트랜지스터는 상기 반도체 부재의 다른 일부인 제2 보상 채널, 상기 제2 보상 채널과 중첩하고 있는 제2 보상 게이트 전극, 상기 제2 보상 채널의 양 옆에 위치하고 있는 제2 보상 소스 전극 및 제2 보상 드레인 전극을 포함하며,

상기 광 차단 부재는 상기 제2 보상 소스 전극 및 제2 보상 드레인 전극을 덮고 있는 유기 발광 표시 장치.

청구항 13

제10항에서,

상기 광 차단 부재는 상기 화소 전극과 분리되어 있는 유기 발광 표시 장치.

청구항 14

제10항에서,

상기 화소 전극과 동일한 층에 형성되어 있으며 상기 구동 트랜지스터를 초기화시키는 초기화 전압을 전달하는 초기화 전압선을 더 포함하고,

상기 광 차단 부재는 상기 초기화 전압선과 연결되어 있는 유기 발광 표시 장치.

청구항 15

제2항에서,

상기 반도체 부재는 상기 스위칭 트랜지스터와 연결되어 있는 구동 트랜지스터의 구동 채널을 더 포함하고,

상기 구동 채널은 평면상 굴곡되어 있는 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 유기 발광층을 포함하며, 하나의 전극인 캐소드(cathode)로부터 주입된 전자(electron)와 다른 전극인 애노드(anode)로부터 주입된 정공(hole)이 유기 발광층에서 결합하여 여기자(exciton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다.

[0003] 유기 발광 표시 장치는 캐소드, 애노드 및 유기 발광층으로 이루어진 유기 발광 다이오드(organic light emitting diode, OLED)를 포함하는 복수개의 화소를 포함하며, 각 화소에는 유기 발광 다이오드를 구동하기 위한 복수개의 트랜지스터 및 커패시터(Capacitor)가 형성되어 있다. 복수개의 트랜지스터는 기본적으로 스위칭 트랜지스터 및 구동 트랜지스터를 포함한다.

[0004] 특히, 커패시터에 연결된 보상 트랜지스터에 누설 전류가 발생하는 경우, 커패시터에 저장된 전압이 상승하게 되어 하나의 프레임(frame) 내에 휘도 저하 현상이 발생하게 된다. 이러한 트랜지스터의 누설 전류는 외광에 비례하여 증가하므로 외광 증가 시 휘도가 저하되거나 색좌표가 변동되는 현상이 발생하게 된다. 또한, 하나의 프레임 내에서 휘도가 변화하므로 플리커(flicker)를 증가시키게 되며, 저주파 구동 방식을 사용하는 유기 발광 표시 장치의 경우 플리커가 더욱 증가되므로 소비 전력을 절감하기 위한 저주파 구동 방식은 유기 발광 표시 장치에 사용하기 어렵게 된다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 전술한 배경 기술의 문제점을 해결하기 위한 것으로서, 외광에 의한 휘도 전하 현상과 플리커 현상을 방지할 수 있는 유기 발광 표시 장치에 관한 것이다.

과제의 해결 수단

[0006] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판, 상기 기판 위에 형성되어 있으며 스캔 신호를 전달하는 스캔선, 상기 스캔선과 교차하며 데이터 전압 및 구동 전압을 각각 전달하는 데이터선 및 구동 전압선, 상기 스캔선 및 상기 데이터선에 연결되어 있는 스위칭 트랜지스터, 상기 스위칭 트랜지스터에 연결되어 있으며, 구동 게이트 전극, 구동 소스 전극 및 구동 드레인 전극을 포함하는 구동 트랜지스터, 보상 게이트 전극, 보상 소스 전극 및 보상 드레인 전극을 포함하며, 상기 구동 게이트 전극 및 상기 구동 드레인 전극에 상기 보상 소스 전극 및 상기 보상 드레인 전극이 각각 연결되어 있는 보상 트랜지스터, 상기 보상 트랜지스터를 덮고 있는 광 차단 부재, 상기 구동 트랜지스터에 연결되어 있는 유기 발광 다이오드를 포함할 수 있다.

[0007] 상기 기판과 상기 스캔선 사이에 형성되어 있으며 평면상 굴곡되어 있는 반도체 부재를 더 포함하고, 상기 보상 트랜지스터는 서로 인접하여 위치하고 있는 제1 보상 트랜지스터 및 제2 보상 트랜지스터를 포함하고, 상기 제1 보상 트랜지스터는 상기 반도체 부재의 일부인 제1 보상 채널, 상기 제1 보상 채널과 중첩하고 있는 제1 보상

게이트 전극, 상기 제1 보상 채널의 양 옆에 위치하고 있는 제1 보상 소스 전극 및 제1 보상 드레인 전극을 포함하며, 상기 광 차단 부재는 상기 제1 보상 소스 전극 및 제1 보상 드레인 전극을 덮고 있을 수 있다.

- [0008] 상기 광 차단 부재는 상기 데이터선과 동일한 층에 형성되어 있을 수 있다.
- [0009] 상기 제1 보상 소스 전극 및 상기 제1 보상 드레인 전극은 상기 제1 보상 채널과 동일한 층에 형성되어 있을 수 있다.
- [0010] 상기 제1 보상 게이트 전극은 상기 스캔선에서 돌출된 돌출부일 수 있다.
- [0011] 상기 광 차단 부재와 동일한 층에 형성되어 있으며, 상기 제1 보상 드레인 전극과 상기 구동 게이트 전극을 서로 연결하고 있는 구동 연결 부재를 더 포함할 수 있다.
- [0012] 상기 광 차단 부재는 상기 구동 연결 부재와 연결되어 있을 수 있다.
- [0013] 상기 제2 보상 트랜지스터는 상기 반도체 부재의 다른 일부인 제2 보상 채널, 상기 제2 보상 채널과 중첩하고 있는 제2 보상 게이트 전극, 상기 제2 보상 채널의 양 옆에 위치하고 있는 제2 보상 소스 전극 및 제2 보상 드레인 전극을 포함하며, 상기 광 차단 부재는 상기 제2 보상 소스 전극 및 제2 보상 드레인 전극을 덮고 있을 수 있다.
- [0014] 상기 광 차단 부재는 상기 구동 연결 부재와 분리되어 있을 수 있다.
- [0015] 상기 유기 발광 다이오드는 상기 구동 트랜지스터에 전기적으로 연결되어 있는 화소 전극, 상기 화소 전극 위에 형성되어 있는 유기 발광층, 상기 유기 발광층 위에 형성되어 있는 공통 전극을 포함하고, 상기 광 차단 부재는 상기 화소 전극과 동일한 층에 형성되어 있을 수 있다.
- [0016] 상기 광 차단 부재는 상기 화소 전극과 연결되어 있을 수 있다.
- [0017] 상기 제2 보상 트랜지스터는 상기 반도체 부재의 다른 일부인 제2 보상 채널, 상기 제2 보상 채널과 중첩하고 있는 제2 보상 게이트 전극, 상기 제2 보상 채널의 양 옆에 위치하고 있는 제2 보상 소스 전극 및 제2 보상 드레인 전극을 포함하며, 상기 광 차단 부재는 상기 제2 보상 소스 전극 및 제2 보상 드레인 전극을 덮고 있을 수 있다.
- [0018] 상기 광 차단 부재는 상기 화소 전극과 분리되어 있을 수 있다.
- [0019] 상기 화소 전극과 동일한 층에 형성되어 있으며 상기 구동 트랜지스터를 초기화시키는 초기화 전압을 전달하는 초기화 전압선을 더 포함하고, 상기 광 차단 부재는 상기 초기화 전압선과 연결되어 있을 수 있다.
- [0020] 상기 반도체 부재는 상기 스위칭 트랜지스터와 연결되어 있는 구동 트랜지스터의 구동 채널을 더 포함하고, 상기 구동 채널은 평면상 굴곡되어 있을 수 있다.

발명의 효과

- [0021] 본 발명에 따르면, 커패시터에 연결된 보상 트랜지스터를 덮는 광 차단 부재를 형성함으로써, 외광이 보상 트랜지스터에 유입되는 것을 방지하여 보상 트랜지스터에서 누설 전류가 발생하는 것을 억제할 수 있다. 따라서, 누설 전류에 의한 휘도 저하 및 색좌표 변동 현상을 방지할 수 있다.
- [0022] 또한, 누설 전류에 의한 플릭커 현상을 방지할 수 있으므로 저주파 구동이 가능하여 저전압 설계가 가능하다.

도면의 간단한 설명

- [0023] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소의 등가 회로도이다.
- 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소에 인가되는 신호의 타이밍도이다.
- 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 복수개의 화소의 개략적인 배치도이다.
- 도 4는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 적색 화소, 녹색 화소 및 청색 화소를 이루는 트랜지스터 및 커패시터의 개략적인 배치도이다.
- 도 5는 도 4의 하나의 화소의 구체적인 배치도이다.
- 도 6은 도 4에서 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)의 확대 배치도이다.

도 7은 도 6의 유기 발광 표시 장치를 VII-VII선을 따라 자른 단면도이다.

도 8은 도 6의 유기 발광 표시 장치를 VIII-VIII선 및 VIII'-VIII'선을 따라 자른 단면도이다.

도 9는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)의 확대 배치도이다.

도 10은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)의 확대 배치도이다.

도 11은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)의 확대 배치도이다.

도 12는 도 11의 유기 발광 표시 장치를 XII-XII선 및 XII'-XII'선을 따라 자른 단면도이다.

도 13은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)의 확대 배치도이다.

도 14는 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)의 확대 배치도이다.

도 15는 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)의 확대 배치도이다.

발명을 실시하기 위한 구체적인 내용

- [0024] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0025] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0026] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다. 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다.
- [0027] 또한, 명세서 전체에서 어떤 부분이 어떤 구성 요소를 "포함"한다고 할 때, 이는 특별히 반대되는 발명이 없는 한 다른 구성 요소를 더 포함할 수 있는 것을 의미한다. 또한, 명세서 전체에서 층, 막, 영역, 판 등의 부분이 다른 부분 "상에" 또는 "위에" 있다고 할 때, 이는 다른 부분의 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 또한, "~ 상에" 또는 "~ 위에"라 함은 대상 부분의 위 또는 아래에 위치하는 것을 의미하며, 반드시 중력 방향을 기준으로 상측에 위치하는 것을 의미하지 않는다.
- [0028] 또한, 명세서 전체에서, "평면상"이라 할 때, 이는 대상 부분을 위에서 보았을 때를 의미하며, "단면상"이라 할 때, 이는 대상 부분을 수직으로 자른 단면을 옆에서 보았을 때를 의미한다.
- [0029] 또한, 첨부 도면에서는, 하나의 화소에 7개의 트랜지스터(transistor)와 1개의 커패시터(capacitor)를 구비하는 7 트랜지스터 1 커패시터 구조의 능동 구동(active matrix, AM)형 유기 발광 표시 장치를 도시하고 있지만, 본 발명이 이에 한정되는 것은 아니다. 따라서 유기 발광 표시 장치는 하나의 화소에 복수개의 트랜지스터와 하나 이상의 커패시터를 구비할 수 있으며, 별도의 배선이 더 형성되거나 기존의 배선이 생략되어 다양한 구조를 갖도록 형성할 수도 있다. 여기서, 화소는 화상을 표시하는 최소 단위를 말하며, 유기 발광 표시 장치는 복수의 화소들을 통해 화상을 표시한다.
- [0030] 그러면 본 발명의 일 실시예에 따른 유기 발광 표시 장치에 대하여 도면을 참고로 상세하게 설명한다.
- [0031] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소의 등가 회로도이다.
- [0032] 도 1에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 복수개의 신호선(151, 152, 153, 158, 171, 172, 192), 복수개의 신호선에 연결되어 있으며 대략 행렬(matrix)의 형태로 배열된 복수개의 화소(PX)를 포함한다.

- [0033] 하나의 화소(PX)는 복수개의 신호선(151, 152, 153, 158, 171, 172, 192)에 연결되어 있는 복수개의 트랜지스터(T1, T2, T3, T4, T5, T6, T7), 스토리지 커패시터(storage capacitor, Cst) 및 유기 발광 다이오드(organic light emitting diode, OLD)를 포함한다.
- [0034] 트랜지스터(T1, T2, T3, T4, T5, T6, T7)는 구동 트랜지스터(driving transistor)(T1), 스위칭 트랜지스터(switching transistor)(T2), 보상 트랜지스터(compensation transistor)(T3), 초기화 트랜지스터(initialization transistor)(T4), 동작 제어 트랜지스터(operation control transistor)(T5), 발광 제어 트랜지스터(light emission control transistor)(T6) 및 바이패스 트랜지스터(bypass transistor)(T7)를 포함한다.
- [0035] 신호선(151, 152, 153, 158, 171, 172, 192)은 스캔 신호(Sn)를 전달하는 스캔선(151), 초기화 트랜지스터(T4)에 전달 스캔 신호(Sn-1)를 전달하는 전단 스캔선(152), 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)에 발광 제어 신호(EM)를 전달하는 발광 제어선(153), 바이패스 트랜지스터(T7)에 바이패스 신호(BP)를 전달하는 바이패스 제어선(158), 스캔선(151)과 교차하며 데이터 신호(Dm)를 전달하는 데이터선(171), 구동 전압(ELVDD)을 전달하며 데이터선(171)과 거의 평행하게 형성되어 있는 구동 전압선(172), 구동 트랜지스터(T1)를 초기화하는 초기화 전압(Vint)을 전달하는 초기화 전압선(192)을 포함한다.
- [0036] 구동 트랜지스터(T1)의 게이트 전극(G1)은 스토리지 커패시터(Cst)의 일단(Cst1)과 연결되어 있고, 구동 트랜지스터(T1)의 소스 전극(S1)은 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(172)과 연결되어 있으며, 구동 트랜지스터(T1)의 드레인 전극(D1)은 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLD)의 애노드(anode)와 전기적으로 연결되어 있다. 구동 트랜지스터(T1)는 스위칭 트랜지스터(T2)의 스위칭 동작에 따라 데이터 신호(Dm)를 전달받아 유기 발광 다이오드(OLD)에 구동 전류(Id)를 공급한다.
- [0037] 스위칭 트랜지스터(T2)의 게이트 전극(G2)은 스캔선(151)과 연결되어 있고, 스위칭 트랜지스터(T2)의 소스 전극(S2)은 데이터선(171)과 연결되어 있으며, 스위칭 트랜지스터(T2)의 드레인 전극(D2)은 구동 트랜지스터(T1)의 소스 전극(S1)과 연결되어 있으면서 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(172)과 연결되어 있다. 이러한 스위칭 트랜지스터(T2)는 스캔선(151)을 통해 전달받은 스캔 신호(Sn)에 따라 턴 온되어 데이터선(171)으로 전달된 데이터 신호(Dm)를 구동 트랜지스터(T1)의 소스 전극(S1)으로 전달하는 스위칭 동작을 수행한다.
- [0038] 보상 트랜지스터(T3)의 게이트 전극(G3)은 스캔선(151)에 연결되어 있고, 보상 트랜지스터(T3)의 소스 전극(S3)은 구동 트랜지스터(T1)의 드레인 전극(D1)과 연결되어 있으면서 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLD)의 애노드(anode)와 연결되어 있으며, 보상 트랜지스터(T3)의 드레인 전극(D3)은 초기화 트랜지스터(T4)의 드레인 전극(D4), 스토리지 커패시터(Cst)의 일단(Cst1) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에 함께 연결되어 있다. 이러한 보상 트랜지스터(T3)는 스캔선(151)을 통해 전달받은 스캔 신호(Sn)에 따라 턴 온되어 구동 트랜지스터(T1)의 게이트 전극(G1)과 드레인 전극(D1)을 서로 연결하여 구동 트랜지스터(T1)를 다이오드 연결시킨다.
- [0039] 초기화 트랜지스터(T4)의 게이트 전극(G4)은 전단 스캔선(152)과 연결되어 있고, 초기화 트랜지스터(T4)의 소스 전극(S4)은 초기화 전압선(192)과 연결되어 있으며, 초기화 트랜지스터(T4)의 드레인 전극(D4)은 보상 트랜지스터(T3)의 드레인 전극(D3)을 거쳐 스토리지 커패시터(Cst)의 일단(Cst1) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에 함께 연결되어 있다. 이러한 초기화 트랜지스터(T4)는 전단 스캔선(152)을 통해 전달받은 전단 스캔 신호(Sn-1)에 따라 턴 온되어 초기화 전압(Vint)을 구동 트랜지스터(T1)의 게이트 전극(G1)에 전달하여 구동 트랜지스터(T1)의 게이트 전극(G1)의 게이트 전압(Vg)을 초기화시키는 초기화 동작을 수행한다.
- [0040] 동작 제어 트랜지스터(T5)의 게이트 전극(G5)은 발광 제어선(153)과 연결되어 있으며, 동작 제어 트랜지스터(T5)의 소스 전극(S5)은 구동 전압선(172)과 연결되어 있고, 동작 제어 트랜지스터(T5)의 드레인 전극(D5)은 구동 트랜지스터(T1)의 소스 전극(S1) 및 스위칭 트랜지스터(T2)의 드레인 전극(D2)에 연결되어 있다.
- [0041] 발광 제어 트랜지스터(T6)의 게이트 전극(G6)은 발광 제어선(153)과 연결되어 있으며, 발광 제어 트랜지스터(T6)의 소스 전극(S6)은 구동 트랜지스터(T1)의 드레인 전극(D1) 및 보상 트랜지스터(T3)의 소스 전극(S3)과 연결되어 있고, 발광 제어 트랜지스터(T6)의 드레인 전극(D6)은 유기 발광 다이오드(OLD)의 애노드(anode)와 전기적으로 연결되어 있다. 이러한 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)는 발광 제어선(153)을 통해 전달받은 발광 제어 신호(EM)에 따라 동시에 턴 온되고 이를 통해 구동 전압(ELVDD)이 다이오드 연결된 구동 트랜지스터(T1)를 통해 보상되어 유기 발광 다이오드(OLD)에 전달된다.
- [0042] 바이패스 트랜지스터(T7)의 게이트 전극(G7)은 바이패스 제어선(158)과 연결되어 있고, 바이패스 트랜지스터(T7)의 소스 전극(S7)은 발광 제어 트랜지스터(T6)의 드레인 전극(D6) 및 유기 발광 다이오드(OLD)의 애노드에

함께 연결되어 있고, 바이패스 트랜지스터(T7)의 드레인 전극(D7)은 초기화 전압선(192) 및 초기화 트랜지스터(T4)의 소스 전극(S4)에 함께 연결되어 있다.

- [0043] 스토리지 커패시터(Cst)의 타단(Cst2)은 구동 전압선(172)과 연결되어 있으며, 유기 발광 다이오드(OLD)의 캐소드(cathode)는 공통 전압(ELVSS)을 전달하는 공통 전압선(741)과 연결되어 있다.
- [0044] 한편, 본 발명의 일 실시예에서는 바이패스 트랜지스터(T7)를 포함하는 7 트랜지스터 1 커패시터 구조를 도시하고 있지만, 본 발명이 이에 한정되는 것은 아니며 트랜지스터의 수와 커패시터의 수는 다양하게 변형 가능하다.
- [0045] 이하에서 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소의 구체적인 동작 과정을 도 2를 참고하여 상세히 설명한다.
- [0046] 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소에 인가되는 신호의 타이밍도이다.
- [0047] 도 2에 도시한 바와 같이, 우선, 초기화 기간 동안 전단 스캔선(152)을 통해 로우 레벨(low level)의 전단 스캔 신호(Sn-1)가 공급된다. 그러면, 로우 레벨의 전단 스캔 신호(Sn-1)에 대응하여 초기화 트랜지스터(T4)가 턴 온(Turn on)되며, 초기화 전압선(192)으로부터 초기화 트랜지스터(T4)를 통해 초기화 전압(Vint)이 구동 트랜지스터(T1)의 게이트 전극(G1)에 연결되고, 초기화 전압(Vint)에 의해 구동 트랜지스터(T1)가 초기화된다.
- [0048] 이 후, 데이터 프로그래밍 기간 중 스캔선(151)을 통해 로우 레벨의 스캔 신호(Sn)가 공급된다. 그러면, 로우 레벨의 스캔 신호(Sn)에 대응하여 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)가 턴 온된다. 이 때, 구동 트랜지스터(T1)는 턴 온된 보상 트랜지스터(T3)에 의해 다이오드 연결되고, 순방향으로 바이어스 된다.
- [0049] 그러면, 데이터선(171)으로부터 공급된 데이터 신호(Dm)에서 구동 트랜지스터(T1)의 문턱 전압(Threshold voltage, V_{th})만큼 감소한 보상 전압($Dm+V_{th}$, V_{th} 는 (-)의 값)이 구동 트랜지스터(T1)의 게이트 전극(G1)에 인가된다. 즉, 구동 트랜지스터(T1)의 게이트 전극(G1)에 인가된 게이트 전압(V_g)은 보상 전압($Dm+V_{th}$)이 된다.
- [0050] 스토리지 커패시터(Cst)의 양단에는 구동 전압(ELVDD)과 보상 전압($Dm+V_{th}$)이 인가되고, 스토리지 커패시터(Cst)에는 양단 전압 차에 대응하는 전하가 저장된다.
- [0051] 이 후, 발광 기간 동안 발광 제어선(153)으로부터 공급되는 발광 제어 신호(EM)가 하이 레벨에서 로우 레벨로 변경된다. 그러면, 발광 기간 동안 로우 레벨의 발광 제어 신호(EM)에 의해 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)가 턴 온된다.
- [0052] 그러면, 구동 트랜지스터(T1)의 게이트 전극(G1)의 게이트 전압(V_g)과 구동 전압(ELVDD) 간의 전압차에 따르는 구동 전류(I_d)가 발생하고, 발광 제어 트랜지스터(T6)를 통해 구동 전류(I_d)가 유기 발광 다이오드(OLD)에 공급된다. 발광 기간동안 스토리지 커패시터(Cst)에 의해 구동 트랜지스터(T1)의 구동 게이트-소스 전압(V_{gs})은 ' $(Dm+V_{th})-ELVDD$ '로 유지되고, 구동 트랜지스터(T1)의 전류-전압 관계에 따르면, 구동 전류(I_d)는 구동 게이트-소스 전압에서 문턱 전압을 차감한 값의 제곱 ' $(Dm-ELVDD)^2$ '에 비례한다. 따라서 구동 전류(I_d)는 구동 트랜지스터(T1)의 문턱 전압(V_{th})에 관계 없이 결정된다.
- [0053] 이 때, 바이패스 트랜지스터(T7)는 바이패스 제어선(158)으로부터 바이패스 신호(BP)를 전달받아 턴 온된다. 따라서, 구동 전류(I_d)의 일부는 바이패스 전류(I_{bp})로 바이패스 트랜지스터(T7)를 통해 빠져나가게 한다.
- [0054] 블랙 영상을 표시하는 구동 트랜지스터(T1)의 최소 전류가 구동 전류로 흐를 경우에도 유기 발광 다이오드(OLD)가 발광하게 된다면 제대로 블랙 영상이 표시되지 않는다. 따라서, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 바이패스 트랜지스터(T7)는 구동 트랜지스터(T1)의 최소 전류의 일부를 바이패스 전류(I_{bp})로서 유기 발광 다이오드 쪽의 전류 경로 외의 다른 전류 경로로 분산시킬 수 있다. 여기서 구동 트랜지스터(T1)의 최소 전류란 구동 트랜지스터(T1)의 구동 게이트-소스 전압(V_{gs})이 문턱 전압(V_{th})보다 작아서 구동 트랜지스터(T1)가 오프되는 조건에서의 전류를 의미한다. 이렇게 구동 트랜지스터(T1)를 오프시키는 조건에서의 최소 구동 전류(예를 들어 10pA 이하의 전류)가 유기 발광 다이오드(OLD)에 전달되어 블랙 휘도의 영상으로 표현된다. 블랙 영상을 표시하는 최소 구동 전류가 흐르는 경우 바이패스 전류(I_{bp})의 우회 전달의 영향이 큰 반면, 일반 영상 또는 화이트 영상과 같은 영상을 표시하는 큰 구동 전류가 흐를 경우에는 바이패스 전류(I_{bp})의 영향이 거의 없다고 할 수 있다. 따라서, 블랙 영상을 표시하는 구동 전류가 흐를 경우에 구동 전류(I_d)로부터 바이패스 트랜지스터(T7)를 통해 빠져나온 바이패스 전류(I_{bp})의 전류량만큼 감소된 유기 발광 다이오드(OLD)의 발광 전류(I_{old})는 블랙 영상을 확실하게 표현할 수 있는 수준으로 최소의 전류량을 가지게 된다. 따라서, 바이패스 트랜지스터(T7)를 이용하여 정확한 블랙 휘도 영상을 구현하여 콘트라스트비를 향상시킬 수 있다. 도 2에서는 바

이패스 신호(BP)는 전단 스캔 신호(Sn-1)와 동일하나, 반드시 이에 한정되는 것은 아니다.

- [0055] 그러면 도 1 및 도 2에 도시한 유기 발광 표시 장치의 화소를 복수개 배치한 구조에 대해 도 3을 참고하여 상세하게 설명한다.
- [0056] 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 복수개의 화소의 개략적인 배치도이다.
- [0057] 도 3에 도시한 바와 같이, 제1 행(1N)에는 제2 화소에 대응하는 복수개의 녹색 화소(G)가 소정 간격 이격되어 배치되어 있고, 인접한 제2 행(2N)에는 제1 화소에 대응하는 적색 화소(R)와 제3 화소에 대응하는 청색 화소(B)가 교대로 배치되어 있으며, 인접한 제3 행(3N)에는 복수개의 녹색 화소(G)가 소정 간격 이격되어 배치되어 있고, 인접한 제4 행(4N)에는 청색 화소(B)와 적색 화소(R)가 교대로 배치되어 있으며, 이러한 화소의 배치가 제N 행까지 반복되어 있다. 이 때, 청색 화소(B) 및 적색 화소(R)는 녹색 화소(G)보다 크게 형성되어 있다.
- [0058] 이 때, 제1 행(1N)에 배치된 복수개의 녹색 화소(G)와 제2 행(2N)에 배치된 복수개의 적색 화소(R) 및 청색 화소(B)는 서로 엇갈려서 배치되어 있다. 따라서, 제1 열(1M)에는 적색 화소(R) 및 청색 화소(B)가 교대로 배치되어 있으며, 인접한 제2 열(2M)에는 복수개의 녹색 화소(G)가 소정 간격 이격되어 배치되어 있고, 인접한 제3 열(3M)에는 청색 화소(B) 및 적색 화소(R)가 교대로 배치되어 있으며, 인접한 제4 열(4M)에는 복수개의 녹색 화소(G)가 소정 간격 이격되어 배치되어 있으며, 이러한 화소의 배치가 제M 열까지 반복되어 있다.
- [0059] 이러한 화소 배치 구조를 펜타일 매트릭스(PenTile Matrix)라고 하며, 인접한 화소를 공유하여 색상을 표현하는 렌더링(Rendering) 구동을 적용함으로써, 작은 수의 화소로 고해상도를 구현할 수 있다.
- [0060] 이하에서, 도 3에 도시한 화소 배치 구조가 적용된 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 상세 구조에 대하여 도 4, 도 5, 도 6, 도 7 및 도 8을 참고하여 상세하게 설명한다.
- [0061] 도 4는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 적색 화소, 녹색 화소 및 청색 화소를 이루는 트랜지스터 및 커패시터의 개략적인 배치도이고, 도 5는 도 4의 하나의 화소의 구체적인 배치도이며, 도 6은 도 4에서 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)의 확대 배치도이고, 도 7은 도 6의 유기 발광 표시 장치를 VII-VII선을 따라 자른 단면도이며, 도 8은 도 6의 유기 발광 표시 장치를 VIII-VIII선 및 VIII'-VIII'선을 따라 자른 단면도이다.
- [0062] 이하에서 도 4, 도 5 및 도 6을 참고하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구체적인 평면상 구조에 대해 우선 상세히 설명하고, 도 7 및 도 8을 참고하여 구체적인 단면상 구조에 대해 상세히 설명한다.
- [0063] 도 4, 도 5 및 도 6에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 스캔 신호(Sn), 전단 스캔 신호(Sn-1), 발광 제어 신호(EM) 및 바이패스 신호(BP)를 각각 인가하며 행 방향을 따라 형성되어 있는 스캔선(151), 전단 스캔선(152), 발광 제어선(153) 및 바이패스 제어선(158)을 포함하는 게이트 금속선(151, 152, 153, 158)을 포함한다. 본 실시예에서는 바이패스 제어선(158)은 실질적으로 전단 스캔선(152)과 동일하다.
- [0064] 그리고, 스캔선(151), 전단 스캔선(152), 발광 제어선(153) 및 바이패스 제어선(158)과 교차하고 있으며 화소(PX)에 데이터 신호(Dm) 및 구동 전압(ELVDD)을 각각 인가하는 데이터선(171) 및 구동 전압선(172)을 포함하는 데이터 금속선(171, 172)을 포함한다. 초기화 전압(Vint)은 초기화 전압선(192)에서 초기화 트랜지스터(T4)를 경유하여 보상 트랜지스터(T3)로 전달된다. 초기화 전압선(192)은 직선부(192a)와 사선부(192b)를 교대로 가지며 형성되어 있다. 직선부(192a)는 스캔선(121)과 평행하게 배치되어 있으며, 사선부(192b)는 직선부(192a)와 소정 경사를 가지며 연장되어 있다.
- [0065] 또한, 구동 트랜지스터(T1), 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6), 바이패스 트랜지스터(T7), 스토리지 커패시터(Cst), 그리고 유기 발광 다이오드(OLD)가 형성되어 있다.
- [0066] 유기 발광 다이오드(OLD)는 화소 전극(191), 유기 발광층(370) 및 공통 전극(270)으로 이루어진다. 이 때, 보상 트랜지스터(T3)와 초기화 트랜지스터(T4)는 누설 전류를 차단하기 위해 듀얼 게이트(dual gate) 구조의 트랜지스터로 구성되어 있다.
- [0067] 구동 트랜지스터(T1), 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6) 및 바이패스 트랜지스터(T7)의 각각의 채널(channel)은 연결되어 있는 하나의 반도체 부재(130)의 내부에 형성되어 있으며, 반도체 부재(130)는 다양한 형상으로 굴곡되어 형성될 수 있

다. 이러한 반도체 부재(130)는 다결정 규소 또는 산화물 반도체로 이루어질 수 있다. 산화물 반도체는 티타늄(Ti), 하프늄(Hf), 지르코늄(Zr), 알루미늄(Al), 탄탈륨(Ta), 게르마늄(Ge), 아연(Zn), 갈륨(Ga), 주석(Sn) 또는 인듐(In)을 기본으로 하는 산화물, 이들의 복합 산화물인 인듐-갈륨-아연 산화물(InGaZnO₄), 인듐-아연 산화물(Zn-In-O), 아연-주석 산화물(Zn-Sn-O) 인듐-갈륨 산화물(In-Ga-O), 인듐-주석 산화물(In-Sn-O), 인듐-지르코늄 산화물(In-Zr-O), 인듐-지르코늄-아연 산화물(In-Zr-Zn-O), 인듐-지르코늄-주석 산화물(In-Zr-Sn-O), 인듐-지르코늄-갈륨 산화물(In-Zr-Ga-O), 인듐-알루미늄 산화물(In-Al-O), 인듐-아연-알루미늄 산화물(In-Zn-Al-O), 인듐-주석-알루미늄 산화물(In-Sn-Al-O), 인듐-알루미늄-갈륨 산화물(In-Al-Ga-O), 인듐-탄탈륨 산화물(In-Ta-O), 인듐-탄탈륨-아연 산화물(In-Ta-Zn-O), 인듐-탄탈륨-주석 산화물(In-Ta-Sn-O), 인듐-탄탈륨-갈륨 산화물(In-Ta-Ga-O), 인듐-게르마늄 산화물(In-Ge-O), 인듐-게르마늄-아연 산화물(In-Ge-Zn-O), 인듐-게르마늄-주석 산화물(In-Ge-Sn-O), 인듐-게르마늄-갈륨 산화물(In-Ge-Ga-O), 티타늄-인듐-아연 산화물(Ti-In-Zn-O), 하프늄-인듐-아연 산화물(Hf-In-Zn-O) 중 어느 하나를 포함할 수 있다. 반도체 부재(130)가 산화물 반도체로 이루어지는 경우에는 고온 등의 외부 환경에 취약한 산화물 반도체 물질을 보호하기 위해 별도의 보호층이 추가될 수 있다.

[0068] 반도체 부재(130)는 N형 불순물 또는 P형 불순물로 채널 도핑이 되어 있는 채널(channel)과, 채널의 양 옆에 형성되어 있으며 채널에 도핑된 도핑 불순물보다 도핑 농도가 높은 소스 도핑 영역 및 드레인 도핑 영역을 포함한다. 본 실시예에서 소스 도핑 영역 및 드레인 도핑 영역은 각각 소스 전극 및 드레인 전극에 해당한다. 반도체 부재(130)에 형성되어 있는 소스 전극 및 드레인 전극은 해당 영역만 도핑하여 형성할 수 있다. 또한, 반도체 부재(130)에서 서로 다른 트랜지스터의 소스 전극과 드레인 전극의 사이 영역도 도핑되어 소스 전극과 드레인 전극이 전기적으로 연결될 수 있다.

[0069] 도 5에 도시한 바와 같이, 반도체 부재(130)의 일부인 채널(131)은 구동 트랜지스터(T1)에 형성되는 구동 채널(131a), 스위칭 트랜지스터(T2)에 형성되는 스위칭 채널(131b), 보상 트랜지스터(T3)에 형성되는 보상 채널(131c), 초기화 트랜지스터(T4)에 형성되는 초기화 채널(131d), 동작 제어 트랜지스터(T5)에 형성되는 동작 제어 채널(131e), 발광 제어 트랜지스터(T6)에 형성되는 발광 제어 채널(131f) 및 바이패스 트랜지스터(T7)에 형성되는 바이패스 채널(131g)을 포함한다.

[0070] 구동 트랜지스터(T1)는 구동 채널(131a), 구동 게이트 전극(155a), 구동 소스 전극(136a) 및 구동 드레인 전극(137a)을 포함한다. 구동 채널(131a)은 굴곡되어 있으며, 사행 형상(meandering shape) 또는 지그재그 형상(zigzag shape)을 가질 수 있다. 이와 같이, 굴곡된 형상의 구동 채널(131a)을 형성함으로써, 좁은 공간 내에 길게 구동 채널(131a)을 형성할 수 있다. 따라서, 길게 형성된 구동 채널(131a)에 의해 구동 게이트 전극(155a)과 구동 소스 전극(136a) 간의 구동 게이트-소스 전압(V_{gs})의 구동 범위(driving range)는 넓어지게 된다. 구동 게이트-소스 전압(V_{gs})의 구동 범위가 넓으므로 구동 게이트-소스 전압(V_{gs})의 크기를 변화시켜 유기 발광 다이오드(OLD)에서 방출되는 빛의 계조를 보다 세밀하게 제어할 수 있으며, 그 결과 유기 발광 표시 장치의 해상도를 높이고 표시 품질을 향상시킬 수 있다. 이러한 구동 채널(131a)의 형상을 다양하게 변형하여 '역S', 'S', 'M', 'W' 등의 다양한 실시예가 가능하다.

[0071] 구동 게이트 전극(155a)은 구동 채널(131a)과 중첩하고 있으며, 구동 소스 전극(136a) 및 구동 드레인 전극(137a)은 구동 채널(131a)의 양 옆에 인접하여 각각 형성되어 있다. 구동 게이트 전극(155a)은 구동 접촉 구멍(61)을 통해 구동 연결 부재(174)와 연결되어 있다. 구동 게이트 전극(155a)은 게이트 금속선에 해당하며, 구동 연결 부재(174)는 데이터 금속선에 해당한다.

[0072] 스위칭 트랜지스터(T2)는 스위칭 채널(131b), 스위칭 게이트 전극(155b), 스위칭 소스 전극(136b) 및 스위칭 드레인 전극(137b)을 포함한다. 스캔선(151)의 일부인 스위칭 게이트 전극(155b)은 스위칭 채널(131b)과 중첩하고 있으며, 스위칭 소스 전극(136b) 및 스위칭 드레인 전극(137b)은 스위칭 채널(131b)의 양 옆에 인접하여 각각 형성되어 있다. 스위칭 소스 전극(136b)은 스위칭 접촉 구멍(62)을 통해 데이터선(171)과 연결되어 있다.

[0073] 보상 트랜지스터(T3)는 누설 전류 방지를 위해 2개가 형성되어 있으며 서로 인접하고 있는 제1 보상 트랜지스터(T3_1) 및 제2 보상 트랜지스터(T3_2)를 포함한다. 제1 보상 트랜지스터(T3_1)는 스캔선(121)의 돌출부를 중심으로 위치하고 있으며, 제2 보상 트랜지스터(T3_2)는 스캔선(121)을 중심으로 위치하고 있다. 제1 보상 트랜지스터(T3_1)는 제1 보상 채널(131c_1), 제1 보상 게이트 전극(155c_1), 제1 보상 소스 전극(136c_1) 및 제1 보상 드레인 전극(137c_1)을 포함하고, 제2 보상 트랜지스터(T3_2)는 제2 보상 채널(131c_2), 제2 보상 게이트 전극(155c_2), 제2 보상 소스 전극(136c_2) 및 제2 보상 드레인 전극(137c_2)을 포함한다.

[0074] 스캔선(121)에서 위쪽으로 돌출된 돌출부인 제1 보상 게이트 전극(155c_1)은 제1 보상 채널(131c_1)과 중첩하고

있으며, 제1 보상 소스 전극(136c_1) 및 제1 보상 드레인 전극(137c_1)은 제1 보상 채널(131c_1)의 양 옆에 인접하여 각각 형성되어 있다. 제1 보상 드레인 전극(137c_1)은 보상 접촉 구멍(63)을 통해 구동 연결 부재(174)와 연결되어 있다.

[0075] 스캔선(121)의 일부인 제2 보상 게이트 전극(155c_2)은 제2 보상 채널(131c_2)과 중첩하고 있으며, 제2 보상 소스 전극(136c_2) 및 제2 보상 드레인 전극(137c_2)은 제2 보상 채널(131c_2)의 양 옆에 인접하여 각각 형성되어 있다. 제2 보상 소스 전극(136c_2)은 발광 제어 소스 전극(136f) 및 구동 드레인 전극(137a)과 연결되어 있으며, 제2 보상 드레인 전극(137c_2)은 제1 보상 소스 전극(136c_1)과 연결되어 있다.

[0076] 초기화 트랜지스터(T4)는 초기화 채널(131d), 초기화 게이트 전극(155d), 초기화 소스 전극(136d) 및 초기화 드레인 전극(137d)을 포함한다. 전단 스캔선(152)의 일부인 초기화 게이트 전극(155d)은 누설 전류 방지를 위해 2개가 형성되어 있으며 초기화 채널(131d)과 중첩하고 있다. 초기화 소스 전극(136d) 및 초기화 드레인 전극(137d)은 초기화 채널(131d)의 양 옆에 인접하여 각각 형성되어 있다. 초기화 소스 전극(136d)은 초기화 접촉 구멍(64)을 통해 초기화 연결 부재(175)와 연결되어 있다.

[0077] 동작 제어 트랜지스터(T5)는 동작 제어 채널(131e), 동작 제어 게이트 전극(155e), 동작 제어 소스 전극(136e) 및 동작 제어 드레인 전극(137e)을 포함한다. 발광 제어선(153)의 일부인 동작 제어 게이트 전극(155e)은 동작 제어 채널(131e)과 중첩하고 있으며, 동작 제어 소스 전극(136e) 및 동작 제어 드레인 전극(137e)은 동작 제어 채널(131e)의 양 옆에 인접하여 각각 형성되어 있다. 동작 제어 소스 전극(136e)은 동작 제어 접촉 구멍(65)을 통해 구동 전압선(172)의 일부와 연결되어 있다.

[0078] 발광 제어 트랜지스터(T6)는 발광 제어 채널(131f), 발광 제어 게이트 전극(155f), 발광 제어 소스 전극(136f) 및 발광 제어 드레인 전극(137f)을 포함한다. 발광 제어선(153)의 일부인 발광 제어 게이트 전극(155f)은 발광 제어 채널(131f)과 중첩하고 있으며, 발광 제어 소스 전극(136f) 및 발광 제어 드레인 전극(137f)은 발광 제어 채널(131f)의 양 옆에 인접하여 각각 형성되어 있다. 발광 제어 드레인 전극(137f)은 발광 제어 접촉 구멍(66)을 통해 화소 연결 부재(179)와 연결되어 있다.

[0079] 바이패스 트랜지스터(T7)는 바이패스 채널(131g), 바이패스 게이트 전극(155g), 바이패스 소스 전극(136g) 및 바이패스 드레인 전극(137g)을 포함한다. 바이패스 제어선(158)의 일부인 바이패스 게이트 전극(155g)은 바이패스 채널(131g)과 중첩하고 있으며, 바이패스 소스 전극(136g) 및 바이패스 드레인 전극(137g)은 바이패스 채널(131g)의 양 옆에 인접하여 각각 형성되어 있다.

[0080] 바이패스 소스 전극(136g)은 발광 제어 드레인 전극(137f)과 직접 연결되어 있고, 바이패스 드레인 전극(137g)은 초기화 소스 전극(136d)과 직접 연결되어 있다.

[0081] 구동 트랜지스터(T1)의 구동 채널(131a)의 일단은 스위칭 드레인 전극(137b) 및 동작 제어 드레인 전극(137e)과 연결되어 있으며, 구동 채널(131a)의 타단은 보상 소스 전극(136c) 및 발광 제어 소스 전극(136f)과 연결되어 있다.

[0082] 스토리지 커패시터(Cst)는 제2 게이트 절연막(142)을 사이에 두고 배치되는 제1 스토리지 전극(155a)과 제2 스토리지 전극(156)을 포함한다. 제1 스토리지 전극(155a)은 구동 게이트 전극(155a)에 해당하고, 제2 스토리지 전극(156)은 스토리지선(157)에서 확장된 부분으로서, 구동 게이트 전극(155a)보다 넓은 면적을 차지하며 구동 게이트 전극(155a)을 전부 덮고 있다.

[0083] 여기서, 제2 게이트 절연막(142)은 유전체가 되며, 스토리지 커패시터(Cst)에서 축전된 전하와 양 스토리지 전극(155a, 156) 사이의 전압에 의해 스토리지 커패시턴스(Storage Capacitance)가 결정된다. 이와 같이, 구동 게이트 전극(155a)을 제1 스토리지 전극(155a)으로 사용함으로써, 화소 내에서 큰 면적을 차지하는 구동 채널(131a)에 의해 좁아진 공간에서 스토리지 커패시터를 형성할 수 있는 공간을 확보할 수 있다.

[0084] 구동 게이트 전극(155a)인 제1 스토리지 전극(155a)은 구동 접촉 구멍(61) 및 스토리지 개구부(51)를 통하여 구동 연결 부재(174)의 일단과 연결되어 있다. 스토리지 개구부(51)는 제2 스토리지 전극(156)에 형성된 개구부이다. 따라서, 스토리지 개구부(156) 내부에 구동 연결 부재(174)의 일단과 구동 게이트 전극(155a)을 연결하는 구동 접촉 구멍(61)이 형성되어 있다. 구동 연결 부재(174)는 데이터선(171)과 거의 평행하게 동일한 층에 형성되어 있으며 구동 연결 부재(174)의 타단은 보상 접촉 구멍(63)을 통해 보상 트랜지스터(T3)의 보상 드레인 전극(137c) 및 초기화 트랜지스터(T4)의 초기화 드레인 전극(137d)과 연결되어 있다. 따라서, 구동 연결 부재(174)는 구동 게이트 전극(155a)과 보상 트랜지스터(T3)의 보상 드레인 전극(137c) 및 초기화 트랜지스터(T4)의

초기화 드레인 전극(137d)을 서로 연결하고 있다.

- [0085] 제2 스토리지 전극(156)은 접촉 구멍(69)을 통해 구동 전압선(172)과 연결되어 있다. 따라서, 스토리지 커패시터(Cst)는 구동 전압선(172)을 통해 제2 스토리지 전극(156)에 전달된 구동 전압(ELVDD)과 구동 게이트 전극(155a)의 구동 게이트 전압(Vg)간의 차에 대응하는 스토리지 커패시턴스를 저장한다.
- [0086] 광 차단 부재(74)는 구동 연결 부재(174)에서 연장되어 제1 보상 트랜지스터(T3_1)와 중첩하고 있다. 구체적으로 광 차단 부재(74)는 제1 보상 게이트 전극(155c_1), 제1 보상 소스 전극(136c_1) 및 제1 보상 드레인 전극(137c_1)과 모두 중첩하여 이들을 덮고 있다. 따라서, 외광이 제1 보상 소스 전극(136c_1) 및 제1 보상 드레인 전극(137c_1)에 유입되는 것을 방지하며, 이를 통해 제1 보상 트랜지스터(T3_1)에서 누설 전류가 발생하는 것을 억제할 수 있다. 또한, 제1 보상 트랜지스터(T3_1)에서 누설 전류가 발생하는 것을 억제함으로써, 제1 보상 드레인 전극(137c_1)에 연결된 구동 연결 부재(174)가 연결되는 스토리지 커패시터(Cst)의 전압 변동을 억제하여 휘도 감소 및 색좌표 변동을 방지할 수 있다. 또한, 휘도 변화를 억제함으로써 플리커 현상을 방지할 수 있으므로 저주파 구동이 가능하여 저전압 설계가 가능하다.
- [0087] 한편, 화소 연결 부재(179)는 접촉 구멍(81)을 통해 화소 전극(191)과 연결되어 있으며, 초기화 연결 부재(175)는 접촉 구멍(82)을 통해 초기화 전압선(192)과 연결되어 있다.
- [0088] 이하, 도 7 및 도 8을 참고하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 단면상 구조에 대해 적층 순서에 따라 구체적으로 설명한다.
- [0089] 이 때, 동작 제어 트랜지스터(T5)는 발광 제어 트랜지스터(T6)의 적층 구조와 대부분 동일하므로 상세한 설명은 생략한다.
- [0090] 기관(110) 위에는 버퍼층(120)이 형성되어 있다. 기관(110)은 유리, 석영, 세라믹, 플라스틱 등으로 이루어진 절연성 기관으로 형성될 수 있고, 버퍼층(120)은 다결정 규소를 형성하기 위한 결정화 공정 시 기관(110)으로부터 불순물을 차단하여 다결정 규소의 특성을 향상시키고, 기관(110)이 받는 스트레스를 줄이는 역할을 할 수 있다.
- [0091] 버퍼층(120) 위에는 구동 채널(131a), 스위칭 채널(131b), 보상 채널(131c), 초기화 채널(131d), 동작 제어 채널(131e), 발광 제어 채널(131f) 및 바이패스 채널(131g)을 포함하는 채널(131)을 포함하는 반도체 부재(130)가 형성되어 있다. 반도체 부재(130) 중 구동 채널(131a)의 양 옆에는 구동 소스 전극(136a) 및 구동 드레인 전극(137a)이 형성되어 있고, 스위칭 채널(131b)의 양 옆에는 스위칭 소스 전극(136b) 및 스위칭 드레인 전극(137b)이 형성되어 있다. 그리고, 보상 채널(131c)의 양 옆에는 보상 소스 전극(136c) 및 보상 드레인 전극(137c)이 형성되어 있고, 초기화 채널(131d)의 양 옆에는 초기화 소스 전극(136d) 및 초기화 드레인 전극(137d)이 형성되어 있다. 그리고, 동작 제어 채널(131e)의 양 옆에는 동작 제어 소스 전극(136e) 및 동작 제어 드레인 전극(137e)이 형성되어 있고, 발광 제어 채널(131f)의 양 옆에는 발광 제어 소스 전극(136f) 및 발광 제어 드레인 전극(137f)이 형성되어 있다. 그리고, 바이패스 채널(131g)의 양 옆에는 바이패스 소스 전극(136g) 및 바이패스 드레인 전극(137g)이 형성되어 있다.
- [0092] 반도체 부재(130) 위에는 이를 덮는 제1 게이트 절연막(141)이 형성되어 있다. 제1 게이트 절연막(141) 위에는 스위칭 게이트 전극(155b), 보상 게이트 전극(155c)을 포함하는 스캔선(151), 초기화 게이트 전극(155d)을 포함하는 전단 스캔선(152), 동작 제어 게이트 전극(155e) 및 발광 제어 게이트 전극(155f)을 포함하는 발광 제어선(153), 바이패스 게이트 전극(155g)을 포함하는 바이패스 제어선(158), 그리고 구동 게이트 전극(제1 스토리지 전극)(155a)을 포함하는 제1 게이트 금속선(151, 152, 153, 158, 155a)이 형성되어 있다.
- [0093] 제1 게이트 금속선(151, 152, 153, 158, 155a) 및 제1 게이트 절연막(141) 위에는 이를 덮는 제2 게이트 절연막(142)이 형성되어 있다. 제1 게이트 절연막(141) 및 제2 게이트 절연막(142)은 질화 규소(SiNx) 또는 산화 규소(SiO2) 따위로 형성될 수 있다.
- [0094] 제2 게이트 절연막(142) 위에는 스캔선(151)과 평행하게 배치되어 있는 스토리지선(157), 스토리지선(157)에서 확장된 부분인 제2 스토리지 전극(156)을 포함하는 제2 게이트 금속선(157, 156)이 형성되어 있다.
- [0095] 제2 스토리지 전극(156)은 구동 게이트 전극으로 역할하는 제1 스토리지 전극(155a)보다 넓게 형성되어 있으므로 제2 스토리지 전극(156)은 구동 게이트 전극(155a)을 모두 덮게 된다.
- [0096] 제1 게이트 금속선(151, 152, 153, 155a)과 제2 게이트 금속선(156, 157)을 포함하는 게이트 금속선(151, 152, 153, 155a, 156, 157)은 구리(Cu), 구리 합금, 알루미늄(Al), 알루미늄 합금, 몰리브덴(Mo), 및 몰리브덴 합금

중 어느 하나를 포함하는 금속막이 적층된 다중막으로 형성될 수 있다.

- [0097] 제2 게이트 절연막(142) 및 제2 게이트 배선(157, 156) 위에는 층간 절연막(160)이 형성되어 있다. 층간 절연막(160)은 질화 규소(SiN_x) 또는 산화 규소(SiO_2) 따위로 형성될 수 있다.
- [0098] 층간 절연막(160)에는 접촉 구멍(61, 62, 63, 64, 65, 66, 69)이 형성되어 있다. 층간 절연막(160) 위에는 데이터선(171), 구동 전압선(172), 구동 연결 부재(174), 초기화 연결 부재(175), 그리고 화소 연결 부재(179)를 포함하는 데이터 금속선(171, 172, 174, 175, 179)이 형성되어 있다. 데이터 금속선(171, 172, 174, 175, 179)은 구리(Cu), 구리 합금, 알루미늄(Al), 알루미늄 합금, 몰리브덴(Mo), 및 몰리브덴 합금 중 어느 하나를 포함하는 금속막이 적층된 다중막으로 형성될 수 있으며, 예컨대, 티타늄/알루미늄/티타늄(Ti/Al/Ti)의 3중막, 몰리브덴/알루미늄/몰리브덴(Mo/Al/Mo) 또는 몰리브덴/구리/몰리브덴(Mo/Cu/Mo)의 3중막 등으로 형성될 수 있다.
- [0099] 데이터선(171)은 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 층간 절연막(160)에 형성된 스위칭 접촉 구멍(62)을 통해 스위칭 소스 전극(136b)와 연결되어 있으며, 구동 연결 부재(174)의 일단은 제2 게이트 절연막(142) 및 층간 절연막(160)에 형성된 구동 접촉 구멍(61)을 통하여 제1 스토리지 전극(155a)과 연결되어 있고, 구동 연결 부재(174)의 타단은 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 층간 절연막(160)에 형성된 보상 접촉 구멍(63)을 통해 보상 드레인 전극(137c) 및 초기화 드레인 전극(137d)과 연결되어 있다.
- [0100] 구동 연결 부재(174)의 타단에서 연장된 광 차단 부재(74)는 데이터선(171)과 동일한 층에 형성되어 있으며, 제1 보상 트랜지스터와 (T3_1)와 중첩하고 있다. 이와 같이, 광 차단 부재(74)는 제1 보상 게이트 전극(155c_1), 제1 보상 소스 전극(136c_1) 및 제1 보상 드레인 전극(137c_1)과 모두 중첩하여 이들을 덮고 있으므로, 외광에 의한 제1 보상 트랜지스터의 누설 전류를 차단하여 휘도 감소 및 색좌표 변동을 방지할 수 있으며, 플릭커 현상을 방지할 수 있으므로 저주파 구동이 가능하여 저전압 설계가 가능하다.
- [0101] 데이터선(171)과 평행하게 뻗어 있는 초기화 연결 부재(175)는 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 층간 절연막(160)에 형성된 초기화 접촉 구멍(64)을 통해 초기화 소스 전극(136d)과 연결되어 있다. 그리고, 화소 연결 부재(179)는 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 층간 절연막(160)에 형성된 발광 제어 접촉 구멍(66)을 통해 발광 제어 드레인 전극(137f)과 연결되어 있다.
- [0102] 데이터 금속선(171, 172, 174, 175, 179) 및 층간 절연막(160) 위에는 이를 덮는 보호막(180)이 형성되어 있다. 보호막(180)은 데이터 금속선(171, 172, 174, 175, 179)을 덮어 평탄화시키므로 보호막(180) 위에 화소 전극(191)을 단차없이 형성할 수 있다. 이러한 보호막(180)은 폴리아크릴계 수지(polyacrylates resin), 폴리이미드계 수지(polyimides resin) 등의 유기물 또는 유기물과 무기물의 적층막 등으로 만들어질 수 있다.
- [0103] 보호막(180) 위에는 화소 전극(191) 및 초기화 전압선(192)이 형성되어 있다. 화소 연결 부재(179)는 보호막(180)에 형성된 접촉 구멍(81)을 통해 화소 전극(191)과 연결되어 있고, 초기화 연결 부재(175)는 보호막(180)에 형성된 접촉 구멍(82)을 통해 초기화 전압선(192)과 연결되어 있다.
- [0104] 보호막(180), 초기화 전압선(192) 및 화소 전극(191)의 가장자리 위에는 이를 덮는 화소 정의막(Pixel Defined Layer, PDL)(350)이 형성되어 있고, 화소 정의막(350)은 화소 전극(191)을 드러내는 화소 개구부(351)를 가진다. 화소 정의막(350)은 폴리아크릴계 수지(polyacrylates resin), 폴리이미드계 수지(polyimides resin) 등의 유기물 또는 실리카 계열의 무기물로 만들어 질 수 있다.
- [0105] 화소 개구부(351)에 의해 노출된 화소 전극(191) 위에는 유기 발광층(370)이 형성되고, 유기 발광층(370) 상에는 공통 전극(270)이 형성된다. 공통 전극(270)은 화소 정의막(350) 위에도 형성되어 복수의 화소(PX)에 걸쳐 형성된다. 이와 같이, 화소 전극(191), 유기 발광층(370) 및 공통 전극(270)을 포함하는 유기 발광 다이오드(OLD)가 형성된다.
- [0106] 여기서, 화소 전극(191)은 정공 주입 전극인 애노드이며, 공통 전극(270)은 전자 주입 전극인 캐소드가 된다. 그러나 본 발명에 따른 일 실시예는 반드시 이에 한정되는 것은 아니며, 폴더블 표시 장치의 구동 방법에 따라 화소 전극(191)이 캐소드가 되고, 공통 전극(270)이 애노드가 될 수도 있다. 화소 전극(191) 및 공통 전극(270)으로부터 각각 정공과 전자가 유기 발광층(370) 내부로 주입되고, 주입된 정공과 전자가 결합한 엑시톤(exiton)이 여기상태로부터 기저상태로 떨어질 때 발광이 이루어진다.
- [0107] 유기 발광층(370)은 저분자 유기물 또는 PEDOT(Poly 3,4-ethylenedioxythiophene) 등의 고분자 유기물로 이루어진다. 또한, 유기 발광층(370)은 발광층과, 정공 주입층(hole injection layer, HIL), 정공 수송층(hole

transporting layer, HTL), 전자 수송층(electron transporting layer, ETL), 및 전자 주입층(electron injection layer, EIL) 중 하나 이상을 포함하는 다중막으로 형성될 수 있다. 이들 모두를 포함할 경우, 정공 주입층이 양극인 화소 전극(191) 상에 배치되고, 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층된다.

- [0108] 유기 발광층(370)은 적색을 발광하는 적색 유기 발광층, 녹색을 발광하는 녹색 유기 발광층 및 청색을 발광하는 청색 유기 발광층을 포함할 수 있으며, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층은 각각 적색 화소, 녹색 화소 및 청색 화소에 형성되어 컬러 화상을 구현하게 된다.
- [0109] 또한, 유기 발광층(370)은 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소에 모두 함께 적층하고, 각 화소별로 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수 있다. 다른 예로, 백색을 발광하는 백색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소 모두에 형성하고, 각 화소별로 각각 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수도 있다. 백색 유기 발광층과 색필터를 이용하여 컬러 화상을 구현하는 경우, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 각각의 개별 화소 즉, 적색 화소, 녹색 화소 및 청색 화소에 증착하기 위한 증착 마스크를 사용하지 않아도 된다.
- [0110] 다른 예에서 설명한 백색 유기 발광층은 하나의 유기 발광층으로 형성될 수 있음은 물론이고, 복수 개의 유기 발광층을 적층하여 백색을 발광할 수 있도록 한 구성까지 포함한다. 예로, 적어도 하나의 엘로우 유기 발광층과 적어도 하나의 청색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 시안 유기 발광층과 적어도 하나의 적색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 마젠타 유기 발광층과 적어도 하나의 녹색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성 등도 포함할 수 있다.
- [0111] 공통 전극(270) 상에는 유기 발광 다이오드(OLD)를 보호하는 봉지 부재(도시하지 않음)가 형성될 수 있으며, 봉지 부재는 실런트에 의해 기판(110)에 밀봉될 수 있고, 유리, 석영, 세라믹, 플라스틱, 및 금속 등 다양한 소재로 형성될 수 있다. 한편, 실런트를 사용하지 않고 공통 전극(270) 상에 무기막과 유기막을 증착하여 박막 봉지층을 형성할 수도 있다.
- [0112] 한편, 상기 일 실시예에서는 광 차단 부재가 제1 보상 트랜지스터만 덮어 제1 보상 트랜지스터에 외광이 유입되는 것을 차단하고 있으나, 광 차단 부재가 제1 보상 트랜지스터뿐 아니라 제2 보상 트랜지스터까지 덮어 제1 보상 트랜지스터 및 제2 보상 트랜지스터에 외광이 유입되는 것을 차단하는 다른 실시예도 가능하다.
- [0113] 이하에서, 도 9를 참고하여, 본 발명의 다른 실시예에 따른 유기 발광 표시 장치에 대해 상세히 설명한다.
- [0114] 도 9는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)의 확대 배치도이다.
- [0115] 도 9에 도시된 다른 실시예는 도 4, 도 5, 도 6, 도 7 및 도 8에 도시된 일 실시예와 비교하여 광 차단 부재가 제1 보상 트랜지스터 및 제2 보상 트랜지스터를 모두 덮고 있는 것만을 제외하고 실질적으로 동일한 바 반복되는 설명은 생략한다.
- [0116] 도 9에 도시한 바와 같이, 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 광 차단 부재(74)는 평면상 구동 연결 부재(174)에서 좌측으로 연장되어 있고, 그 단부에서 다시 하측으로 연장되어 있다. 광 차단 부재(74)는 제1 보상 트랜지스터(T3_1) 및 제2 보상 트랜지스터(T3_2)와 중첩하고 있다. 이러한 광 차단 부재(74)는 데이터선(171)과 동일한 층에 형성되어 있으므로, 광 차단 부재(74)는 그 아래의 제1 보상 게이트 전극(155c_1), 제1 보상 소스 전극(136c_1), 제1 보상 드레인 전극(137c_1), 제2 보상 게이트 전극(155c_2), 제2 보상 소스 전극(136c_2) 및 제2 보상 드레인 전극(137c_2)를 모두 덮게 된다. 따라서, 외광이 제1 보상 소스 전극(136c_1), 제1 보상 드레인 전극(137c_1), 제2 보상 소스 전극(136c_2) 및 제2 보상 드레인 전극(137c_2)에 모두 유입되는 것을 방지하여 제1 보상 트랜지스터(T3_1) 및 제2 보상 트랜지스터(T3_2)에서 누설 전류가 발생하는 것을 모두 방지함으로써, 휘도 감소, 색좌표 변동 및 플리커 현상을 보다 완벽히 방지할 수 있다.
- [0117] 한편, 상기 일 실시예에서는 광 차단 부재가 구동 연결 부재에서 연장되어 형성되었으나, 광 차단 부재가 구동 연결 부재와 분리되어 있는 또 다른 실시예도 가능하다.
- [0118] 이하에서, 도 10을 참고하여, 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치에 대해 상세히 설명한다.
- [0119] 도 10은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 스위칭 트랜지스터(T2) 및 보상 트랜지스터

(T3)의 확대 배치도이다.

- [0120] 도 10에 도시된 또 다른 실시예는 도 4, 도 5, 도 6, 도 7 및 도 8에 도시된 일 실시예와 비교하여 광 차단 부재가 구동 연결 부재와 분리되어 있는 것만을 제외하고 실질적으로 동일한 바 반복되는 설명은 생략한다.
- [0121] 도 10에 도시한 바와 같이, 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 광 차단 부재(74)는 구동 연결 부재(174)와 분리되어 제1 보상 트랜지스터(T3_1)와 중첩하고 있다. 이러한 광 차단 부재(74)는 데이터선(171)과 동일한 층에 형성되어 있으므로, 광 차단 부재(74)는 그 아래의 제1 보상 게이트 전극(155c_1), 제1 보상 소스 전극(136c_1) 및 제1 보상 드레인 전극(137c_1)를 모두 덮게 된다. 따라서, 외광이 제1 보상 소스 전극(136c_1) 및 제1 보상 드레인 전극(137c_1)에 유입되는 것을 방지하여 제1 보상 트랜지스터(T3_1)에서 누설 전류가 발생하는 것을 방지함으로써, 휘도 감소 및 색좌표 변동을 방지할 수 있으며, 플릭커 현상을 방지할 수 있다.
- [0122] 한편, 상기 일 실시예에서는 광 차단 부재가 데이터선과 동일한 층에 형성되었으나, 광 차단 부재가 화소 전극과 동일한 층에 형성되어 있는 또 다른 실시예도 가능하다.
- [0123] 이하에서, 도 11 및 도 12를 참고하여, 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치에 대해 상세히 설명한다.
- [0124] 도 11은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)의 확대 배치도이고, 도 12는 도 11의 유기 발광 표시 장치를 XII-XII선 및 XII'-XII'선을 따라 자른 단면도이다.
- [0125] 도 11 및 도 12에 도시된 다른 실시예는 도 4, 도 5, 도 6, 도 7 및 도 8에 도시된 일 실시예와 비교하여 광 차단 부재가 화소 전극과 동일한 층에 형성되어 있는 것만을 제외하고 실질적으로 동일한 바 반복되는 설명은 생략한다.
- [0126] 도 11 및 도 12에 도시한 바와 같이, 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 광 차단 부재(75)는 인접한 화소 전극(191)에서 연장되어 제1 보상 트랜지스터(T3_1)와 중첩하고 있다. 이러한 광 차단 부재(75)는 화소 전극(191)과 동일한 층에 형성되어 있으므로, 광 차단 부재(75)는 그 아래의 제1 보상 게이트 전극(155c_1), 제1 보상 소스 전극(136c_1) 및 제1 보상 드레인 전극(137c_1)를 모두 덮게 된다. 따라서, 외광이 제1 보상 소스 전극(136c_1) 및 제1 보상 드레인 전극(137c_1)에 유입되는 것을 방지하여 제1 보상 트랜지스터(T3_1)에서 누설 전류가 발생하는 것을 방지함으로써, 휘도 감소 및 색좌표 변동을 방지할 수 있으며, 플릭커 현상을 방지할 수 있다.
- [0127] 한편, 상기 도 11 및 도 12에 도시한 또 다른 실시예에서는 화소 전극에서 연장된 광 차단 부재가 제1 보상 트랜지스터만 덮고 있으나, 광 차단 부재가 제1 보상 트랜지스터뿐 아니라 제2 보상 트랜지스터까지 덮고 있는 또 다른 실시예도 가능하다.
- [0128] 이하에서, 도 13을 참고하여, 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치에 대해 상세히 설명한다.
- [0129] 도 13은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)의 확대 배치도이다.
- [0130] 도 13에 도시된 또 다른 실시예는 도 11 및 도 12에 도시된 또 다른 실시예와 비교하여 광 차단 부재가 제1 보상 트랜지스터 및 제2 보상 트랜지스터를 모두 덮고 있는 것만을 제외하고 실질적으로 동일한 바 반복되는 설명은 생략한다.
- [0131] 도 13에 도시한 바와 같이, 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 광 차단 부재(75)는 인접한 화소 전극(191)에서 평면상 하측으로 연장되어 제1 보상 트랜지스터(T3_1) 및 제2 보상 트랜지스터(T3_2)와 중첩하고 있다. 이러한 광 차단 부재(75)는 화소 전극(191)과 동일한 층에 형성되어 있으므로, 광 차단 부재(74)는 그 아래의 제1 보상 게이트 전극(155c_1), 제1 보상 소스 전극(136c_1), 제1 보상 드레인 전극(137c_1), 제2 보상 게이트 전극(155c_2), 제2 보상 소스 전극(136c_2) 및 제2 보상 드레인 전극(137c_2)를 모두 덮게 된다. 따라서, 외광이 제1 보상 소스 전극(136c_1), 제1 보상 드레인 전극(137c_1), 제2 보상 소스 전극(136c_2) 및 제2 보상 드레인 전극(137c_2)에 모두 유입되는 것을 방지하여 제1 보상 트랜지스터(T3_1) 및 제2 보상 트랜지스터(T3_2)에서 누설 전류가 발생하는 것을 모두 방지함으로써, 휘도 감소, 색좌표 변동 및 플릭커 현상을 보다 완벽히 방지할 수 있다.

- [0132] 한편, 상기 도 11 및 도 12에 도시한 또 다른 실시예에서는 광 차단 부재가 화소 전극에서 연장되었으나, 광 차단 부재가 화소 전극과 분리되어 있는 또 다른 실시예도 가능하다.
- [0133] 이하에서, 도 14를 참고하여, 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치에 대해 상세히 설명한다.
- [0134] 도 14는 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)의 확대 배치도이다.
- [0135] 도 14에 도시된 또 다른 실시예는 도 11 및 도 12에 도시된 또 다른 실시예와 비교하여 광 차단 부재가 화소 전극과 분리되어 있는 것만을 제외하고 실질적으로 동일한 바 반복되는 설명은 생략한다.
- [0136] 도 14에 도시한 바와 같이, 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 광 차단 부재(75)는 인접한 화소 전극(191) 및 초기화 전압선(192)과 분리되어 제1 보상 트랜지스터(T3_1)와 중첩하고 있다. 이러한 광 차단 부재(75)는 화소 전극(191)과 동일한 층에 형성되어 있으므로, 광 차단 부재(75)는 그 아래의 제1 보상 게이트 전극(155c_1), 제1 보상 소스 전극(136c_1) 및 제1 보상 드레인 전극(137c_1)를 모두 덮게 된다. 따라서, 외광이 제1 보상 소스 전극(136c_1) 및 제1 보상 드레인 전극(137c_1)에 유입되는 것을 방지하여 제1 보상 트랜지스터(T3_1)에서 누설 전류가 발생하는 것을 방지함으로써, 휘도 감소 및 색좌표 변동을 방지할 수 있으며, 플릭커 현상을 방지할 수 있다.
- [0137] 한편, 상기 도 11 및 도 12에 도시한 또 다른 실시예에서는 광 차단 부재가 화소 전극에서 연장되었으나, 광 차단 부재가 초기화 전압선에서 연장되어 있는 또 다른 실시예도 가능하다.
- [0138] 이하에서, 도 15를 참고하여, 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치에 대해 상세히 설명한다.
- [0139] 도 15는 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)의 확대 배치도이다.
- [0140] 도 15에 도시된 또 다른 실시예는 도 11 및 도 12에 도시된 또 다른 실시예와 비교하여 광 차단 부재가 초기화 전압선에서 연장되어 있는 것만을 제외하고 실질적으로 동일한 바 반복되는 설명은 생략한다.
- [0141] 도 15에 도시한 바와 같이, 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 광 차단 부재(75)는 인접한 초기화 전압선(192)에서 평면상 상측으로 연장되어 제1 보상 트랜지스터(T3_1)와 중첩하고 있다. 이러한 광 차단 부재(75)는 화소 전극(191)과 동일한 층에 형성되어 있으므로, 광 차단 부재(75)는 그 아래의 제1 보상 게이트 전극(155c_1), 제1 보상 소스 전극(136c_1) 및 제1 보상 드레인 전극(137c_1)를 모두 덮게 된다. 따라서, 외광이 제1 보상 소스 전극(136c_1) 및 제1 보상 드레인 전극(137c_1)에 유입되는 것을 방지하여 제1 보상 트랜지스터(T3_1)에서 누설 전류가 발생하는 것을 방지함으로써, 휘도 감소 및 색좌표 변동을 방지할 수 있으며, 플릭커 현상을 방지할 수 있다.
- [0142] 본 발명을 앞서 기재한 바에 따라 바람직한 실시예를 통해 설명하였지만, 본 발명은 이에 한정되지 않으며 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에 종사하는 자들은 쉽게 이해할 것이다.

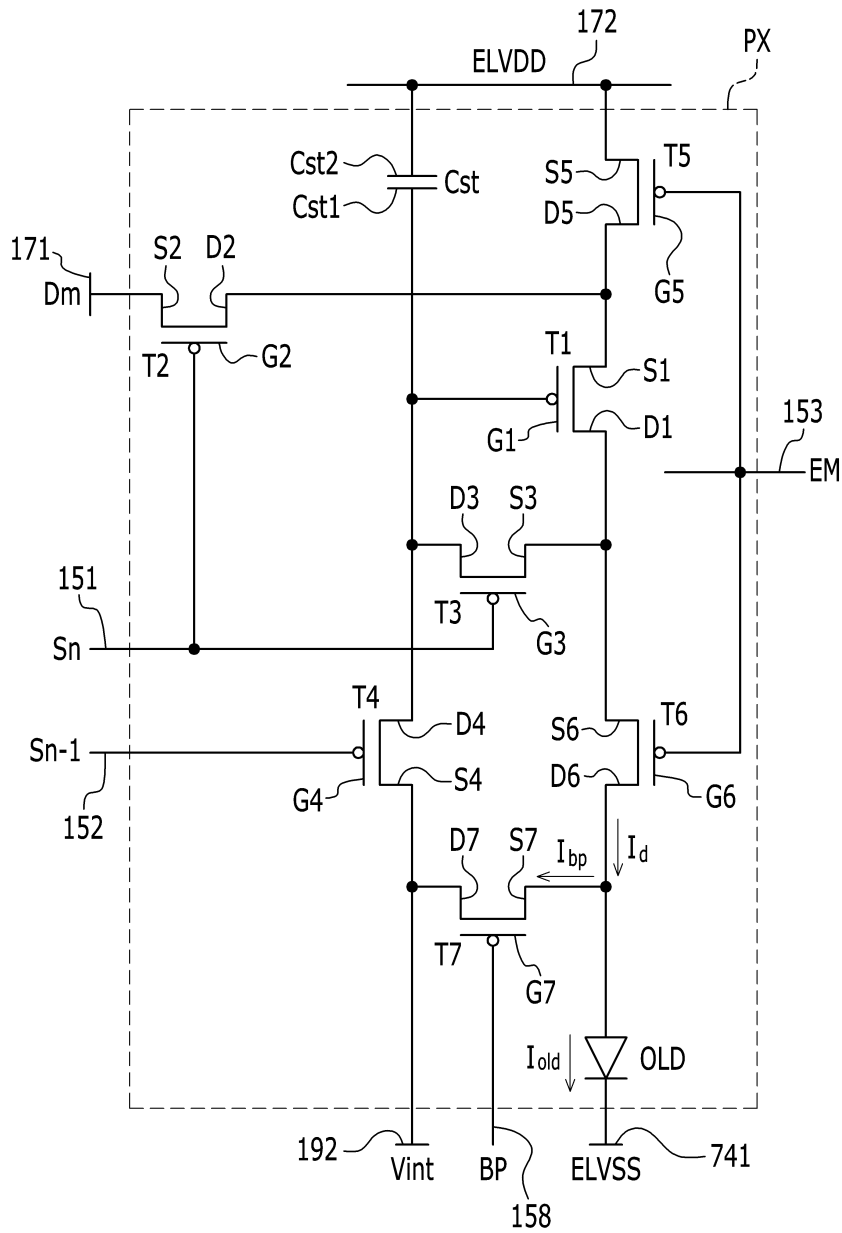
부호의 설명

- [0143] 131a: 구동 채널 132b: 스위칭 채널
- 141: 제1 게이트 절연막 142: 제2 게이트 절연막
- 151: 스캔선 152: 전단 스캔선
- 153: 발광 제어선 158: 바이패스 제어선
- 155a: 구동 게이트 전극 155b: 스위칭 게이트 전극
- 156: 제2 스토리지 전극 157: 스토리지선
- 160: 층간 절연막 171: 데이터선
- 172: 구동 전압선 174: 구동 연결 부재
- 175: 초기화 연결 부재 179: 화소 연결 부재

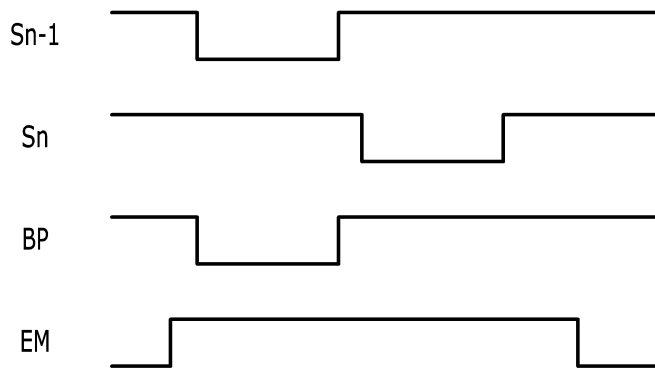
180: 보호막 191: 화소 전극
 192: 초기화 전압선 270: 공통 전극
 350: 화소 정의막 370: 유기 발광층
 74, 75: 광 차단 부재

도면

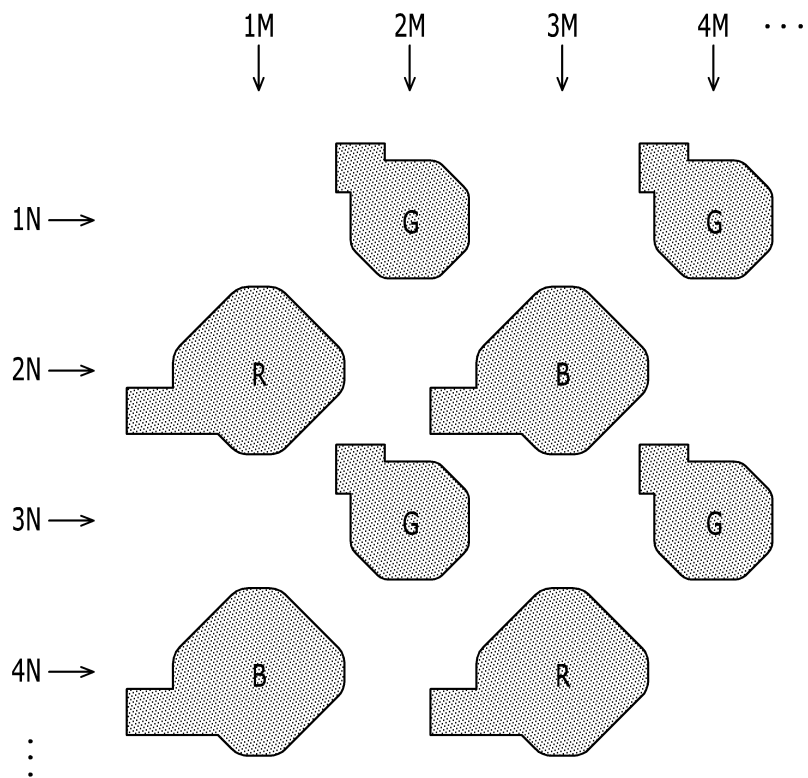
도면1



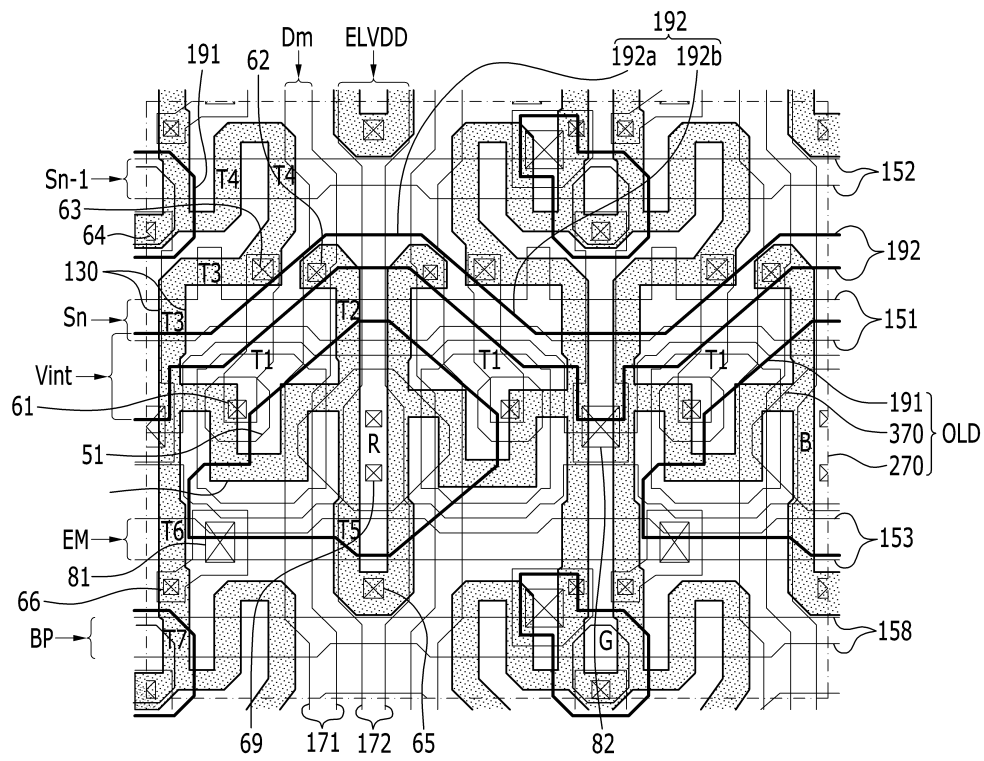
도면2



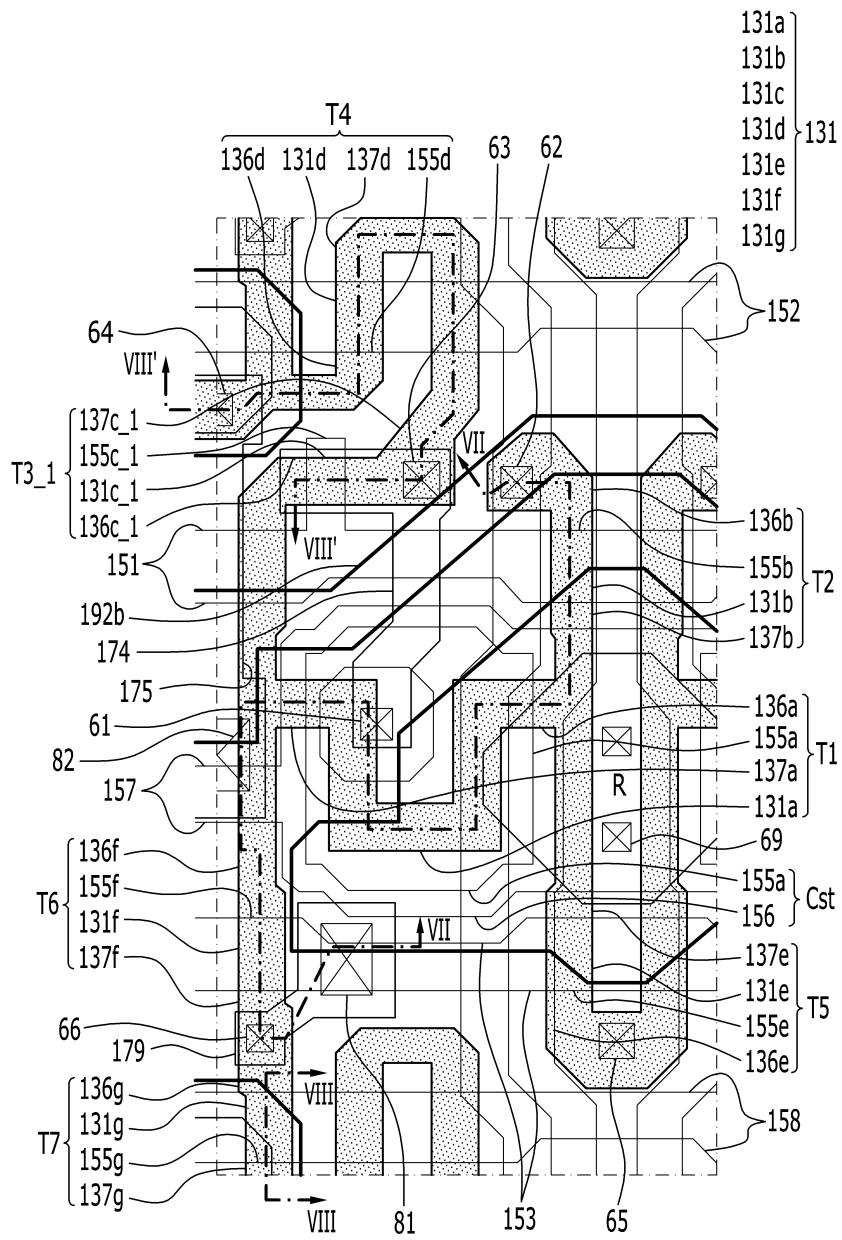
도면3



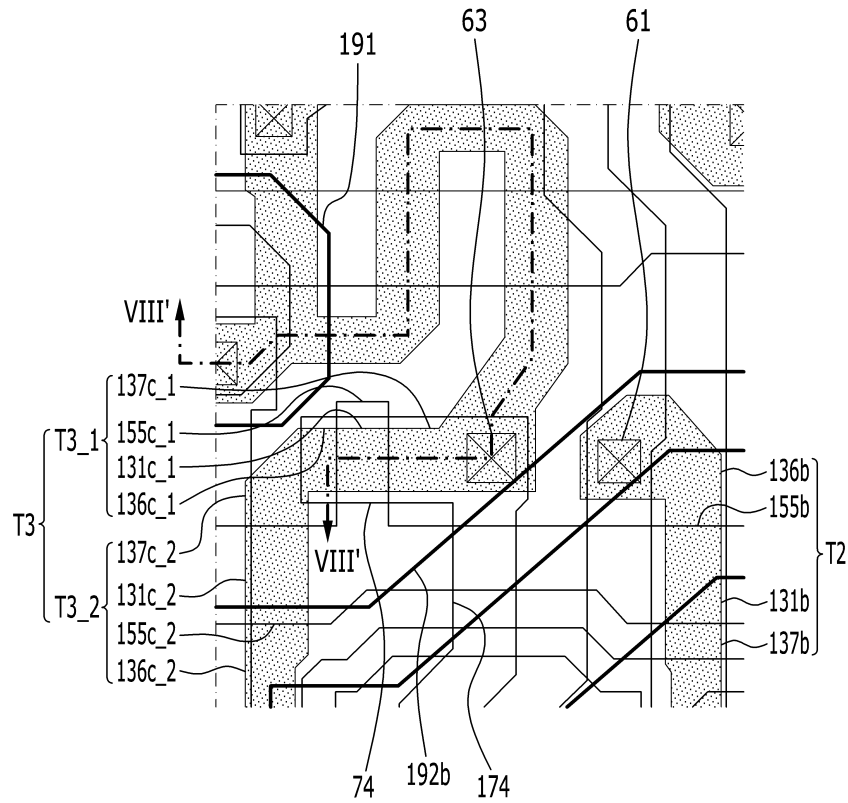
도면4



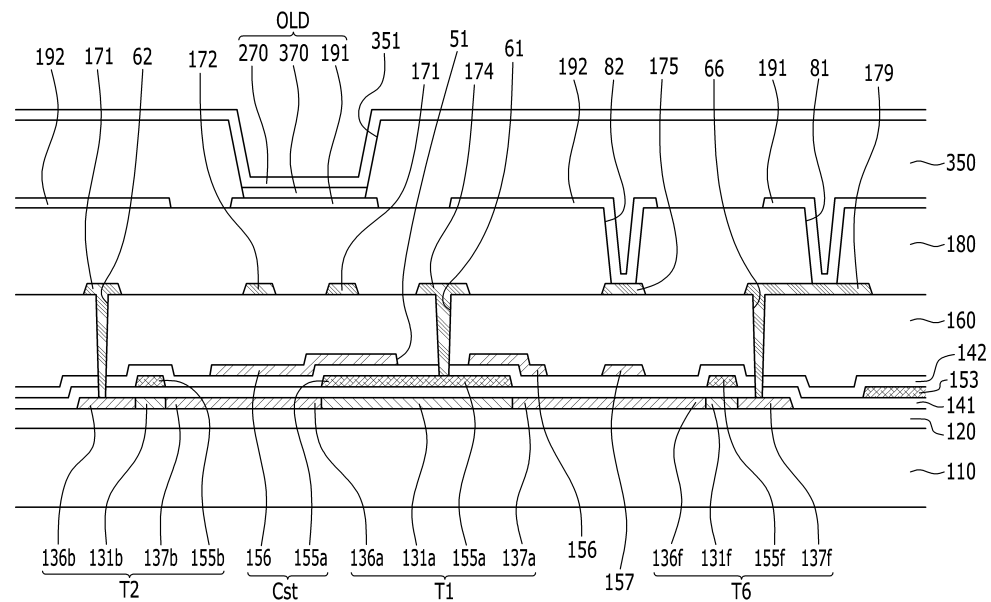
도면5



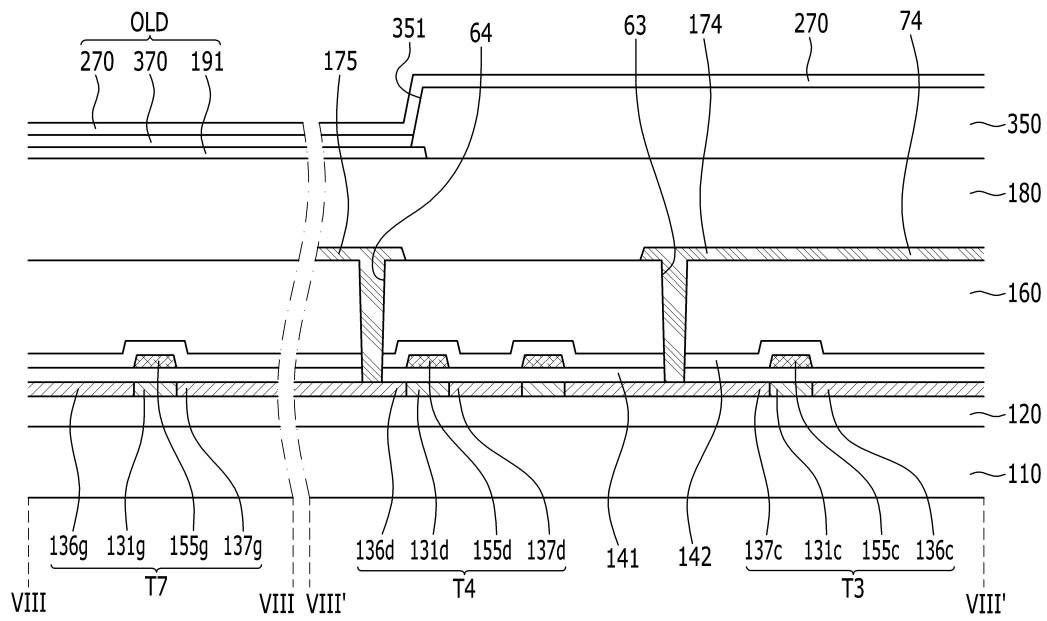
도면6



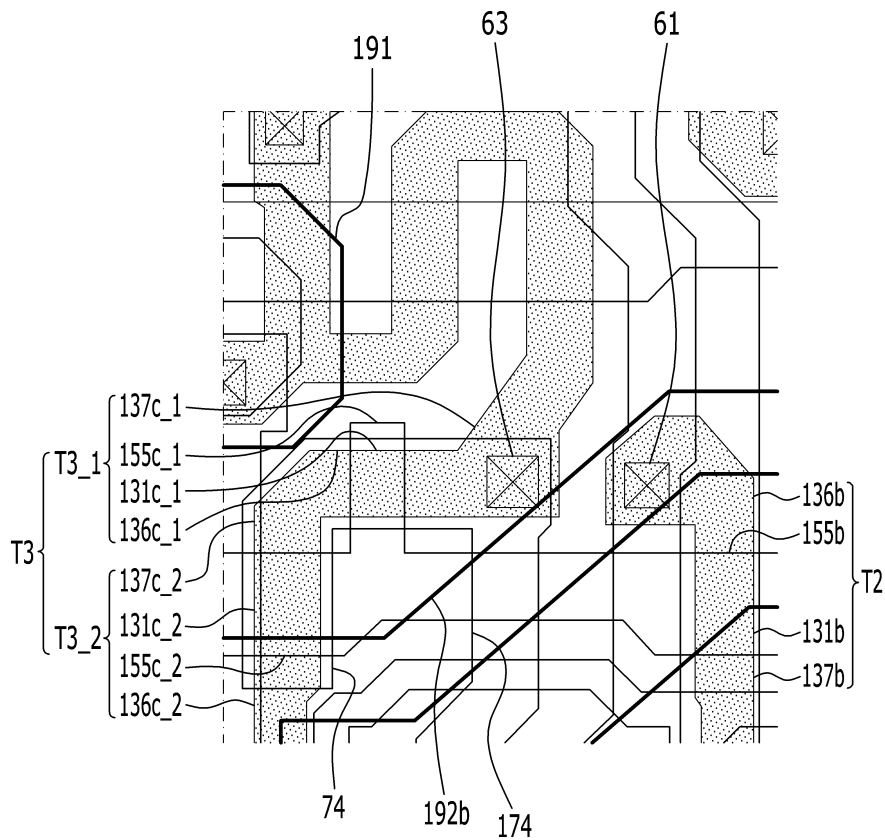
도면7



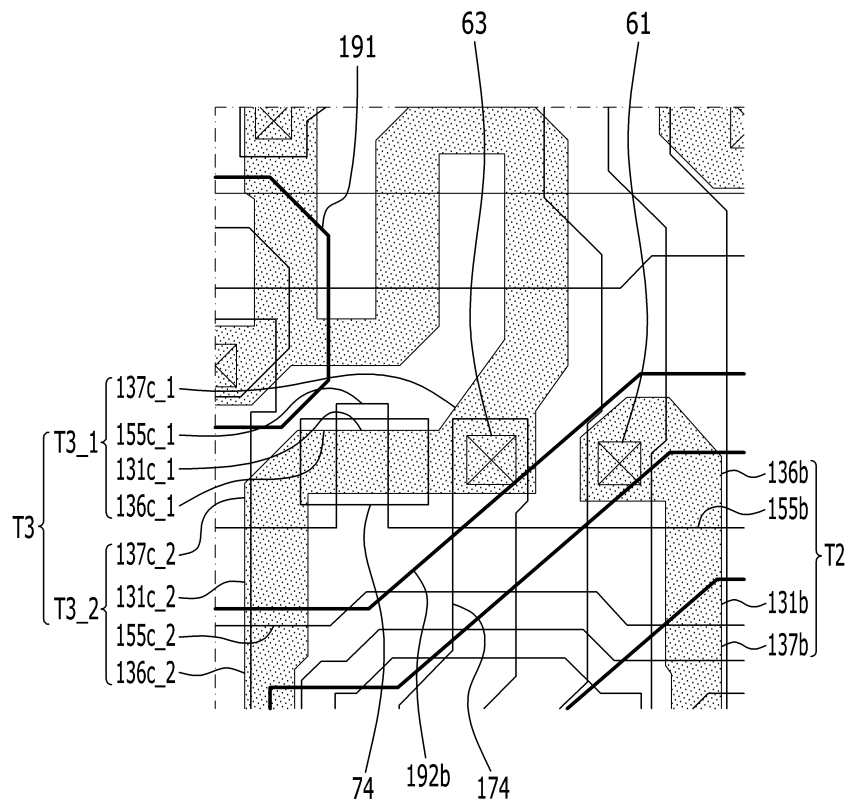
도면8



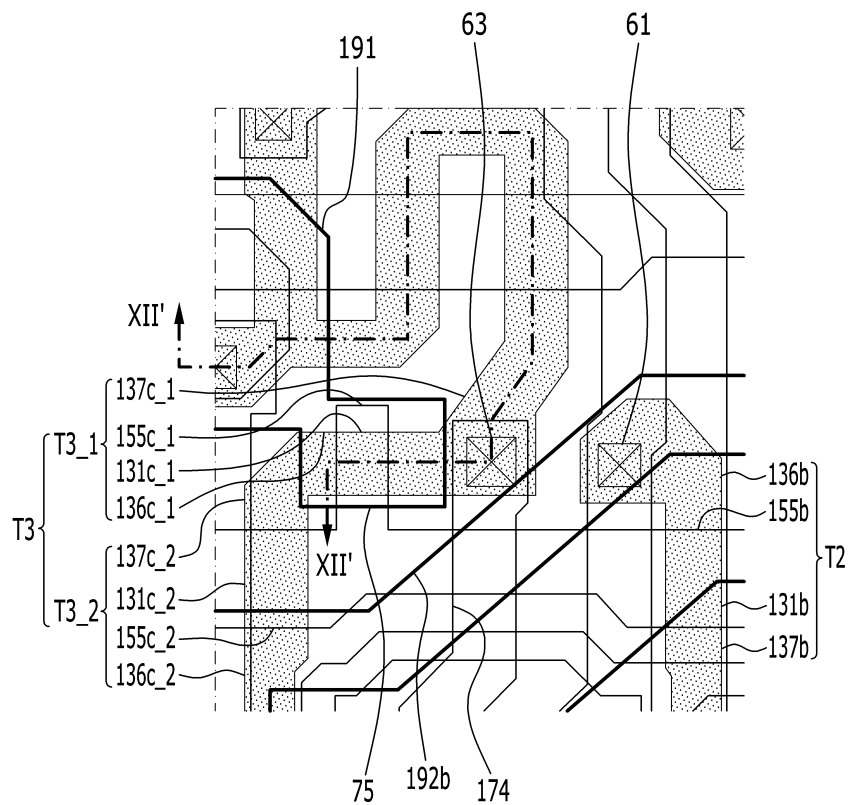
도면9



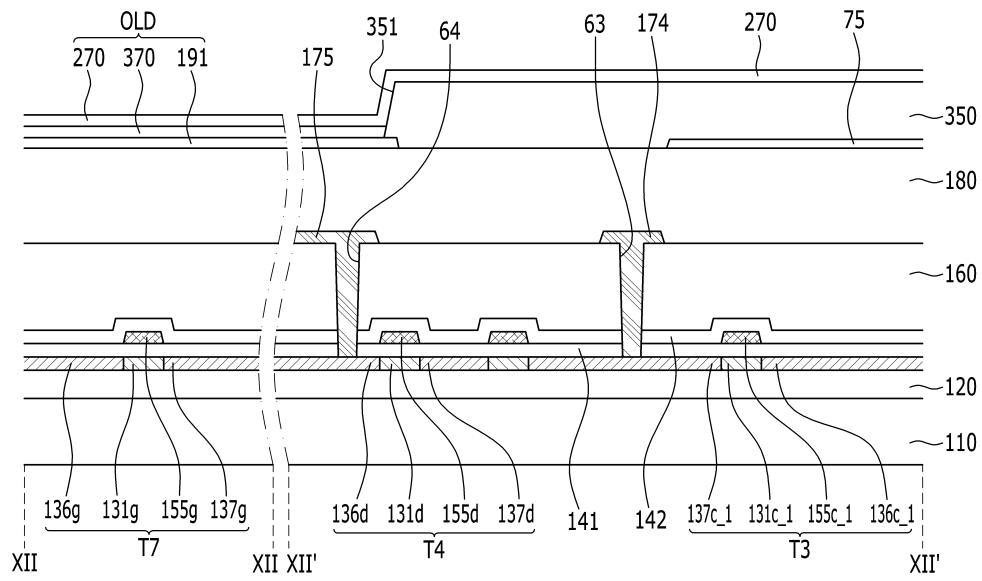
도면10



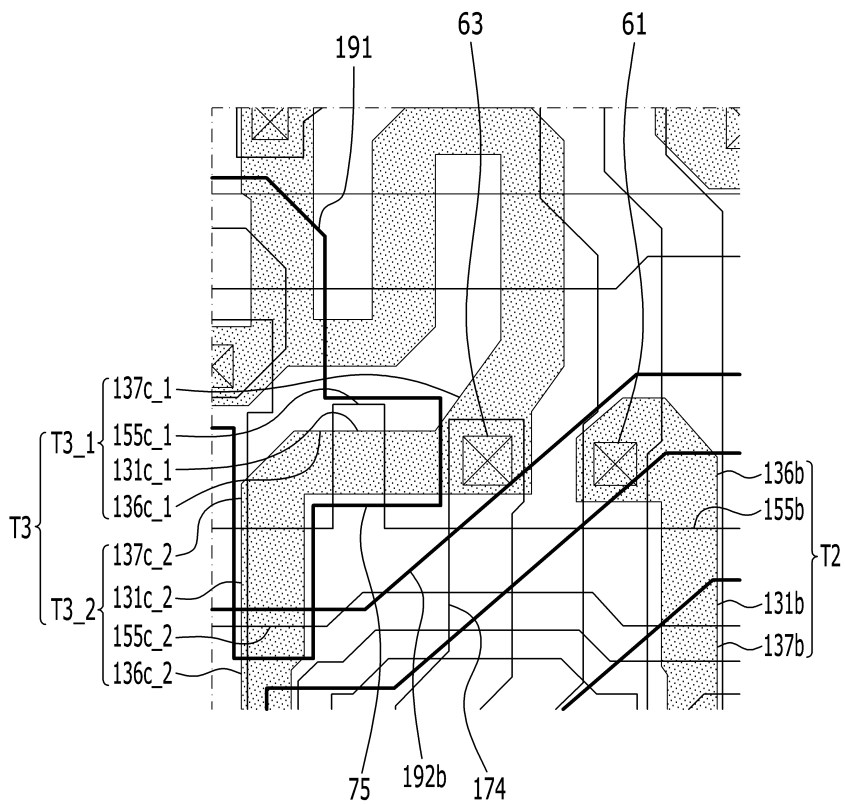
도면11



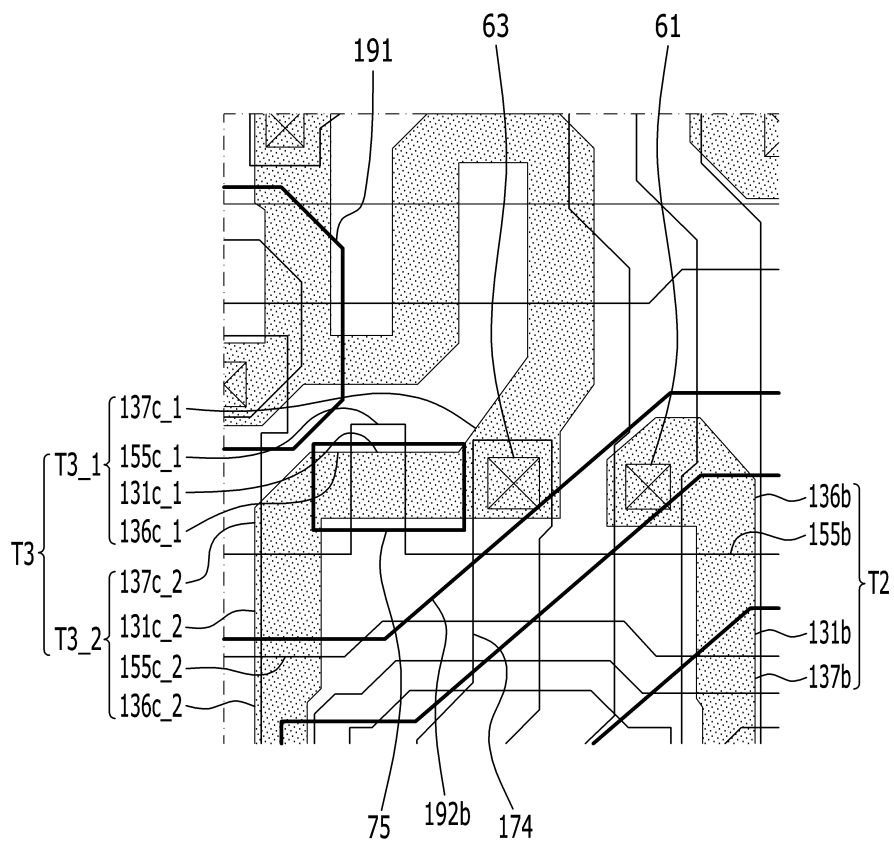
도면12



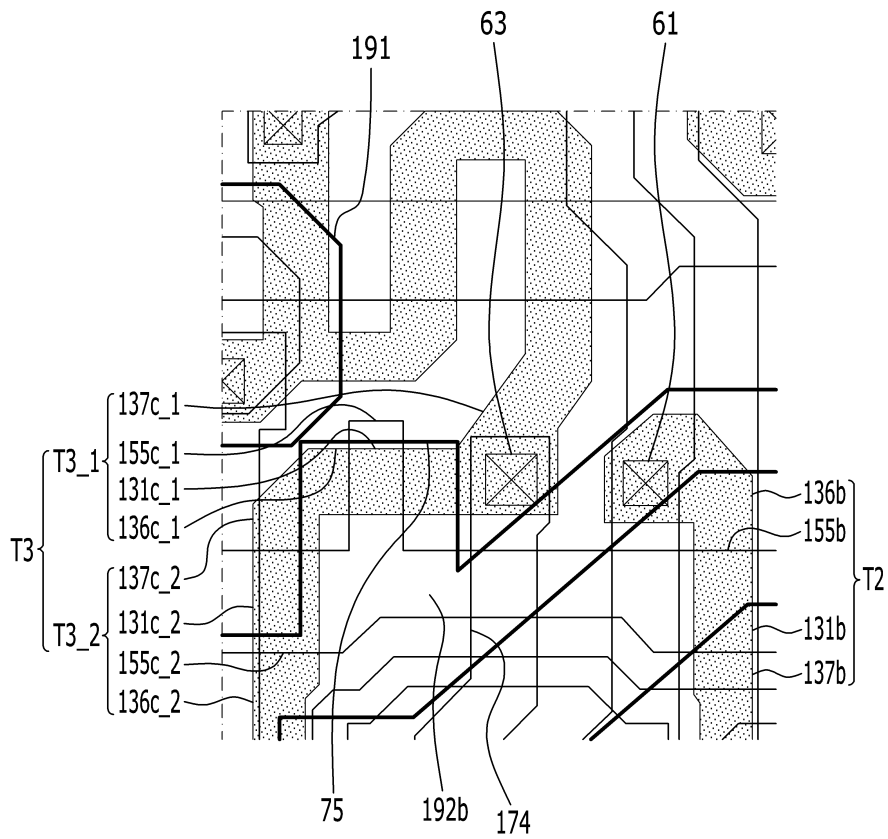
도면13



도면14



도면15



专利名称(译)	相关技术的描述		
公开(公告)号	KR1020170006335A	公开(公告)日	2017-01-18
申请号	KR1020150096614	申请日	2015-07-07
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	JEON JIN 전진		
发明人	전진		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3272 H01L27/3262 H01L27/3297 H01L27/3209 H01L2227/32 G09G3/3233 G09G2300/0426 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0262 G09G2320/0233 G09G2320/0242 G09G2320/0247 H01L27/3216 H01L27/3218 H01L27/3276		
外部链接	Espacenet		

摘要(译)

根据本发明优选实施例的有机发光显示装置可以包括光绝缘构件，其中补偿源电极和补偿漏电极覆盖相应连接的补偿晶体管，并且补偿晶体管在驱动栅电极和驱动漏极上电极包括驱动晶体管，补偿栅电极，补偿源电极和补偿漏电极，以及连接到包括基板的驱动晶体管的有机发光二极管，在形成的同时传送扫描信号的扫描线基板，扫描线和驱动栅电极，以及驱动源电极和驱动漏电极连接到与开关晶体管交叉的开关晶体管。

