



(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(11) 공개번호 10-2015-0062879

(43) 공개일자 2015년06월08일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(21) 출원번호 10-2013-0147993

(22) 출원일자                      2013년11월29일

심사청구일자 2013년11월29일

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

서준선

경기도 용인시 기흥구 삼성2로 95 (농서동)

강신문

경기도 용인시 기흥구 삼성2로 95 (농서동)

(뒷면에 계속)

(74) 대리인

리앤목특허법인

전체 청구항 수 : 총 18 항

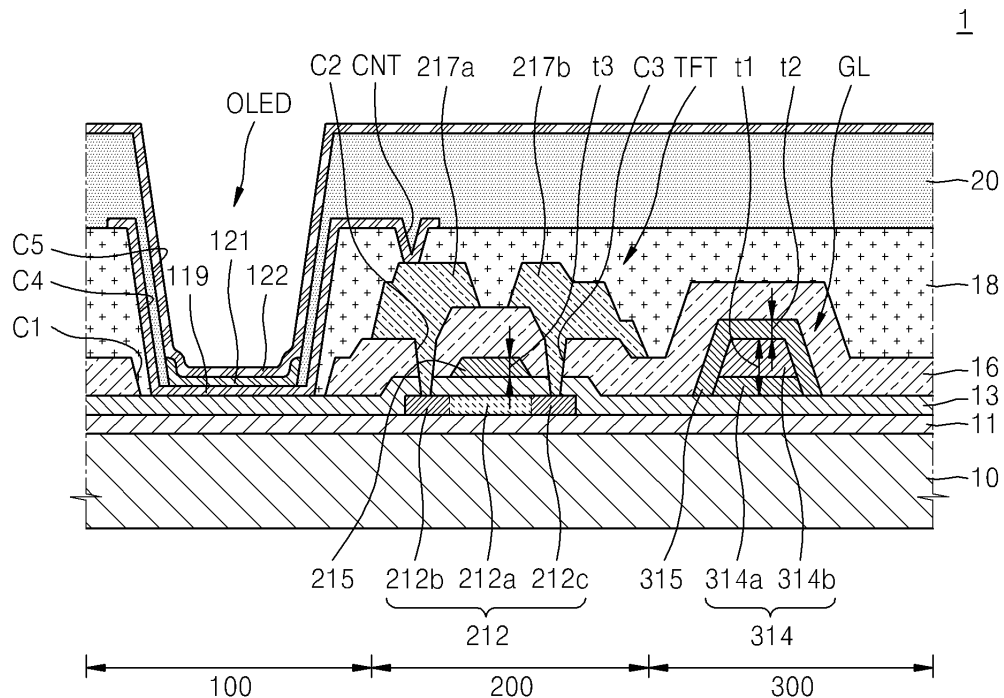
(54) 발명의 명칭 유기 발광 표시 장치 및 유기 발광 표시 장치의 제조 방법

(57) 요약

본 발명의 일 실시예는 화소 영역, 박막 트랜지스터 영역 및 게이트 배선 영역으로 구획된 기판을 배치하는 단계; 상기 기판 상의 상기 박막 트랜지스터 영역에 활성층을 형성하는 단계; 상기 기판 상에 활성층을 덮도록 제1 절연층을 형성하는 단계; 상기 제1 절연층 상의 상기 게이트 배선 영역에 제1 게이트 배선을 형성하는 단계;

(뒷면에 계속)

## 대표도 - 도1



상기 제1 절연층 상의 상기 화소 영역에 식각 정지막, 상기 제1 절연층 상의 상기 활성층의 일부에 대응되는 영역에 게이트 전극 및 상기 제1 게이트 배선 상에 제2 게이트 배선을 동시에 형성하는 단계; 상기 제1 절연층 상에 상기 식각 정지막의 적어도 일부를 노출시키는 제1 개구를 포함하는 제2 절연층을 형성하는 단계; 상기 제2 절연층 및 상기 제1 개구에 의해 노출된 상기 식각 정지막 상에 도전 물질을 형성하는 단계; 상기 도전 물질 및 상기 식각 정지막을 동시에 식각하여, 상기 제1 절연층 및 상기 제2 절연층에 포함된 제2 개구 및 제3 개구를 통해 상기 활성층의 양 가장자리 영역에 각각 연결되는 소스 전극 및 드레인 전극을 형성하는 단계; 및 상기 제1 개구 내에 화소 전극, 유기 발광층을 포함하는 중간층 및 대향 전극을 순차적으로 형성하는 단계;를 포함하는 유기 발광 표시 장치의 제조 방법의 제조 방법을 개시한다.

(72) 발명자

**손용덕**

경기도 용인시 기흥구 삼성2로 95 (농서동)

**최종현**

경기도 용인시 기흥구 삼성2로 95 (농서동)

## 명세서

### 청구범위

#### 청구항 1

화소 영역, 박막 트랜지스터 영역 및 게이트 배선 영역으로 구획된 기판을 배치하는 단계;

상기 기판 상의 상기 박막 트랜지스터 영역에 활성층을 형성하는 단계;

상기 기판 상에 활성층을 덮도록 제1 절연층을 형성하는 단계;

상기 제1 절연층 상의 상기 게이트 배선 영역에 제1 게이트 배선을 형성하는 단계;

상기 제1 절연층 상의 상기 화소 영역에 식각 정지막, 상기 제1 절연층 상의 상기 활성층의 일부에 대응되는 영역에 게이트 전극 및 상기 제1 게이트 배선 상에 제2 게이트 배선을 동시에 형성하는 단계;

상기 제1 절연층 상에 상기 식각 정지막의 적어도 일부를 노출시키는 제1 개구를 포함하는 제2 절연층을 형성하는 단계;

상기 제2 절연층 및 상기 제1 개구에 의해 노출된 상기 식각 정지막 상에 도전 물질을 형성하는 단계;

상기 도전 물질 및 상기 식각 정지막을 동시에 식각하여, 상기 제1 절연층 및 상기 제2 절연층에 포함된 제2 개구 및 제3 개구를 통해 상기 활성층의 양 가장자리 영역에 각각 전기적으로 연결되는 소스 전극 및 드레인 전극을 형성하는 단계; 및

상기 제1 개구 내에 화소 전극, 유기 발광층을 포함하는 중간층 및 대향 전극을 순차적으로 형성하는 단계;를 포함하는 유기 발광 표시 장치의 제조 방법.

#### 청구항 2

제1 항에 있어서,

상기 제2 게이트 배선을 형성하는 단계는, 상기 제1 게이트 배선의 상면 및 단부를 덮도록 상기 제2 게이트 배선을 형성하는 단계를 포함하는 유기 발광 표시 장치의 제조 방법.

#### 청구항 3

제2 항에 있어서,

상기 제2 게이트 배선을 형성하는 단계는, 상기 제1 게이트 배선의 상면 및 단부를 덮는 제1 영역 및 상기 제1 영역으로부터 방향을 전환하여 상기 기판과 평행한 방향을 따라 연장된 제2 영역을 포함하는 상기 제2 게이트 배선을 형성하는 단계를 포함하는 유기 발광 표시 장치의 제조 방법.

#### 청구항 4

제1 항에 있어서,

상기 제1 게이트 배선을 형성하는 단계는, 저저항 도전층 및 상기 저저항 도전층의 하부에 배치된 보호 도전층을 형성하는 단계를 포함하며, 상기 제1 게이트 배선의 두께는 6000Å 이상인 유기 발광 표시 장치의 제조 방법.

#### 청구항 5

제1 항에 있어서,

상기 게이트 전극을 형성하는 단계 후에, 상기 게이트 전극을 마스크로 이용하여 상기 활성층에 불순물을 도핑하는 단계를 더 포함하는 유기 발광 표시 장치의 제조 방법.

#### 청구항 6

제5 항에 있어서,

상기 게이트 전극 및 상기 제2 게이트 배선은 동일한 두께를 가지며, 상기 두께는 2000Å 이상인 유기 발광 표시 장치의 제조 방법.

#### 청구항 7

제1 항에 있어서,

상기 소스 전극 및 상기 드레인 전극을 덮으며, 상기 제1 개구에 대응되는 영역에 형성된 제4 개구를 포함하는 제3 절연층을 형성하는 단계를 더 포함하며, 상기 화소 전극은 상기 제4 개구 내에 형성되는 유기 발광 표시 장치의 제조 방법.

#### 청구항 8

제7 항에 있어서,

상기 제3 절연층 상에 상기 화소 전극의 일부를 노출하는 제5 개구를 포함하는 제4 절연층을 형성하는 단계를 더 포함하는 유기 발광 표시 장치의 제조 방법.

#### 청구항 9

제1 항에 있어서,

상기 제2 게이트 배선을 형성하는 단계는, 상기 제2 게이트 배선을 몰리브덴(Mo)을 포함하는 단일층, 알루미늄(Al) 및 몰리브덴(Mo)을 포함하는 이중층, 또는 몰리브덴(Mo), 알루미늄(Al) 및 몰리브덴(Mo)을 포함하는 삼중층으로 형성하는 단계를 포함하는 유기 발광 표시 장치의 제조 방법.

#### 청구항 10

화소 영역, 박막 트랜지스터 영역 및 게이트 배선 영역으로 구획된 기판;

상기 기판 상의 상기 화소 영역에 순차적으로 배치된 화소 전극, 유기 발광층을 포함하는 중간층 및 대향 전극;

상기 기판 상의 상기 박막 트랜지스터 영역에 배치된 활성층, 게이트 전극, 및 상기 활성층의 양 가장자리 영역에 각각 연결된 소스 전극 및 드레인 전극; 및

상기 기판 상의 상기 게이트 배선 영역에 배치된 제1 게이트 배선 및 상기 제1 게이트 배선 상에 배치되며 상기 게이트 전극과 동일한 물질을 포함하고 동일한 두께를 갖는 제2 게이트 배선;을 포함하는 유기 발광 표시 장치.

#### 청구항 11

제10 항에 있어서,

상기 제2 게이트 배선은 상기 제1 게이트 배선의 상면 및 단부를 덮는 유기 발광 표시 장치.

#### 청구항 12

제11 항에 있어서,

상기 제2 게이트 배선은 상기 제1 게이트 배선의 상면 및 단부를 덮는 제1 영역 및 상기 제1 영역으로부터 방향을 전환하여 상기 기판과 평행한 방향을 따라 연장된 제2 영역을 포함하는 유기 발광 표시 장치.

#### 청구항 13

제10 항에 있어서,

상기 제1 게이트 배선은 저저항 도전층 및 상기 저저항 도전층의 하부에 배치된 보호 도전층을 포함하며, 상기 제1 게이트 배선의 두께는 6000Å 이상인 유기 발광 표시 장치.

#### 청구항 14

제10 항에 있어서,

상기 활성층은 양 가장자리 영역에 불순물이 도핑된 결정질 실리콘층을 포함하며, 상기 게이트 전극 및 상기 제 2 게이트 배선의 두께는 2000Å 이상인 유기 발광 표시 장치.

#### 청구항 15

제10 항에 있어서,

상기 활성층과 상기 게이트 전극의 사이에 배치되며, 상기 화소 전극 및 상기 제1 게이트 배선의 하부까지 연장된 제1 절연층; 및

상기 게이트 전극과 상기 소스 전극 및 상기 드레인 전극의 사이에 배치되고, 상기 제1 게이트 배선 및 상기 제 2 게이트 배선을 덮으며, 상기 화소 영역에 배치된 제1 개구를 포함하는 제2 절연층;을 포함하며,

상기 화소 전극은 상기 제1 개구 내에 배치된 유기 발광 표시 장치.

#### 청구항 16

제15 항에 있어서,

상기 소스 전극 및 상기 드레인 전극을 덮으며, 상기 제1 개구에 대응되는 영역에 형성된 제4 개구를 포함하는 제3 절연층을 더 포함하며, 상기 화소 전극은 상기 제4 개구 내에 배치된 유기 발광 표시 장치.

#### 청구항 17

제16 항에 있어서,

상기 제3 절연층 상에 배치되며, 상기 화소 전극의 일부를 노출하는 제5 개구를 포함하는 제4 절연층을 더 포함하는 유기 발광 표시 장치.

#### 청구항 18

제10 항에 있어서,

상기 제2 게이트 배선은 몰리브덴(Mo)을 포함하는 단일층, 알루미늄(Al) 및 몰리브덴(Mo)을 포함하는 이중층, 또는 몰리브덴(Mo), 알루미늄(Al) 및 몰리브덴(Mo)을 포함하는 삼중층을 포함하는 유기 발광 표시 장치.

### 발명의 설명

#### 기술 분야

[0001] 본 발명의 실시예들은 유기 발광 표시 장치 및 유기 발광 표시 장치의 제조 방법에 관한 것이다.

#### 배경 기술

[0002] 유기 발광 표시 장치는 정공 주입 전극과 전자 주입 전극 그리고 이들 사이에 형성되어 있는 유기 발광층을 포함하는 유기 발광 소자를 구비하며, 정공 주입 전극에서 주입되는 정공과 전자 주입 전극에서 주입되는 전자가 유기 발광층에서 결합하여 생성된 엑시톤(exciton)이 여기 상태(excited state)로부터 기저 상태(ground state)로 떨어지면서 빛을 발생시키는 자발광형 표시 장치이다.

[0003] 자발광형 표시 장치인 유기 발광 표시 장치는 별도의 광원이 불필요하므로 저전압으로 구동이 가능하고 경량의 박형으로 구성할 수 있으며, 시야각, 콘트라스트(contrast), 응답 속도 등의 특성이 우수하기 때문에 MP3 플레이어나 휴대폰 등과 같은 개인용 휴대기기에서 텔레비전(TV)에 이르기까지 응용 범위가 확대되고 있다.

#### 발명의 내용

##### 해결하려는 과제

[0004] 본 발명의 실시예들은 유기 발광 표시 장치 및 유기 발광 표시 장치의 제조 방법을 제공한다.

##### 과제의 해결 수단

[0005] 본 발명의 일 실시예는 화소 영역, 박막 트랜지스터 영역 및 게이트 배선 영역으로 구획된 기판을 배치하는 단

계; 상기 기관 상의 상기 박막 트랜지스터 영역에 활성층을 형성하는 단계; 상기 기관 상에 활성층을 덮도록 제1 절연층을 형성하는 단계; 상기 제1 절연층 상의 상기 게이트 배선 영역에 제1 게이트 배선을 형성하는 단계; 상기 제1 절연층 상의 상기 화소 영역에 식각 정지막, 상기 제1 절연층 상의 상기 활성층의 일부에 대응되는 영역에 게이트 전극 및 상기 제1 게이트 배선 상에 제2 게이트 배선을 동시에 형성하는 단계; 상기 제1 절연층 상에 상기 식각 정지막의 적어도 일부를 노출시키는 제1 개구를 포함하는 제2 절연층을 형성하는 단계; 상기 제2 절연층 및 상기 제1 개구에 의해 노출된 상기 식각 정지막 상에 도전 물질을 형성하는 단계; 상기 도전 물질 및 상기 식각 정지막을 동시에 식각하여, 상기 제1 절연층 및 상기 제2 절연층에 포함된 제2 개구 및 제3 개구를 통해 상기 활성층의 양 가장자리 영역에 각각 전기적으로 연결되는 소스 전극 및 드레인 전극을 형성하는 단계; 및 상기 제1 개구 내에 화소 전극, 유기 발광층을 포함하는 중간층 및 대향 전극을 순차적으로 형성하는 단계;를 포함하는 유기 발광 표시 장치의 제조 방법의 제조 방법을 개시한다.

- [0006] 본 실시예에 있어서, 상기 제2 게이트 배선을 형성하는 단계는, 상기 제1 게이트 배선의 상면 및 단부를 덮도록 상기 제2 게이트 배선을 형성하는 단계를 포함할 수 있다.
- [0007] 본 실시예에 있어서, 상기 제2 게이트 배선을 형성하는 단계는, 상기 제1 게이트 배선의 상면 및 단부를 덮는 제1 영역 및 상기 제1 영역으로부터 방향을 전환하여 상기 기관과 평행한 방향을 따라 연장된 제2 영역을 포함하는 상기 제2 게이트 배선을 형성하는 단계를 포함할 수 있다.
- [0008] 본 실시예에 있어서, 상기 제1 게이트 배선을 형성하는 단계는, 저저항 도전층 및 상기 저저항 도전층의 하부에 배치된 보호 도전층을 형성하는 단계를 포함하며, 상기 제1 게이트 배선의 두께는 6000Å 이상일 수 있다.
- [0009] 본 실시예에 있어서, 상기 게이트 전극을 형성하는 단계 후에, 상기 게이트 전극을 마스크로 이용하여 상기 활성층에 불순물을 도핑하는 단계를 더 포함할 수 있다.
- [0010] 본 실시예에 있어서, 상기 게이트 전극 및 상기 제2 게이트 배선은 동일한 두께를 가지며, 상기 두께는 2000Å 이상일 수 있다.
- [0011] 본 실시예에 있어서, 상기 소스 전극 및 상기 드레인 전극을 덮으며, 상기 제1 개구에 대응되는 영역에 형성된 제4 개구를 포함하는 제3 절연층을 형성하는 단계를 더 포함하며, 상기 화소 전극은 상기 제4 개구 내에 형성될 수 있다.
- [0012] 본 실시예에 있어서, 상기 제3 절연층 상에 상기 화소 전극의 일부를 노출하는 제5 개구를 포함하는 제4 절연층을 형성하는 단계를 더 포함할 수 있다.
- [0013] 본 실시예에 있어서, 상기 제2 게이트 배선을 형성하는 단계는, 상기 제2 게이트 배선을 몰리브덴(Mo)을 포함하는 단일층, 알루미늄(Al) 및 몰리브덴(Mo)을 포함하는 이중층, 또는 몰리브덴(Mo), 알루미늄(Al) 및 몰리브덴(Mo)을 포함하는 삼중층으로 형성하는 단계를 포함할 수 있다.
- [0014] 본 발명의 다른 실시예는, 화소 영역, 박막 트랜지스터 영역 및 게이트 배선 영역으로 구획된 기관; 상기 기관 상의 상기 화소 영역에 순차적으로 배치된 화소 전극, 유기 발광층을 포함하는 중간층 및 대향 전극; 상기 기관 상의 상기 박막 트랜지스터 영역에 배치된 활성층, 게이트 전극, 및 상기 활성층의 양 가장자리 영역에 각각 연결된 소스 전극 및 드레인 전극; 및 상기 기관 상의 상기 게이트 배선 영역에 배치된 제1 게이트 배선 및 상기 제1 게이트 배선 상에 배치되며 상기 게이트 전극과 동일한 물질을 포함하고 동일한 두께를 갖는 제2 게이트 배선;을 포함하는 유기 발광 표시 장치를 개시한다.
- [0015] 본 실시예에 있어서, 상기 제2 게이트 배선은 상기 제1 게이트 배선의 상면 및 단부를 덮을 수 있다.
- [0016] 본 실시예에 있어서, 상기 제2 게이트 배선은 상기 제1 게이트 배선의 상면 및 단부를 덮는 제1 영역 및 상기 제1 영역으로부터 방향을 전환하여 상기 기관과 평행한 방향을 따라 연장된 제2 영역을 포함할 수 있다.
- [0017] 본 실시예에 있어서, 상기 제1 게이트 배선은 저저항 도전층 및 상기 저저항 도전층의 하부에 배치된 보호 도전층을 포함하며, 상기 제1 게이트 배선의 두께는 6000Å 이상일 수 있다.
- [0018] 본 실시예에 있어서, 상기 활성층은 양 가장자리 영역에 불순물이 도핑된 결정질 실리콘층을 포함하며, 상기 게이트 전극 및 상기 제2 게이트 배선의 두께는 2000Å 이상일 수 있다.
- [0019] 본 실시예에 있어서, 상기 활성층과 상기 게이트 전극의 사이에 배치되며, 상기 화소 전극 및 상기 제1 게이트 배선의 하부까지 연장된 제1 절연층; 및 상기 게이트 전극과 상기 소스 전극 및 상기 드레인 전극의 사이에 배치되고, 상기 제1 게이트 배선 및 상기 제2 게이트 배선을 덮으며, 상기 화소 영역에 배치된 제1 개구를 포함하

는 제2 절연층;을 포함하며, 상기 화소 전극은 상기 제1 개구 내에 배치될 수 있다.

[0020] 본 실시예에 있어서, 상기 소스 전극 및 상기 드레인 전극을 덮으며, 상기 제1 개구에 대응되는 영역에 형성된 제4 개구를 포함하는 제3 절연층을 더 포함하며, 상기 화소 전극은 상기 제4 개구 내에 배치될 수 있다.

[0021] 본 실시예에 있어서, 상기 제3 절연층 상에 배치되며, 상기 화소 전극의 일부를 노출하는 제5 개구를 포함하는 제4 절연층을 더 포함할 수 있다.

[0022] 본 실시예에 있어서, 상기 제2 게이트 배선은 몰리브덴(Mo)을 포함하는 단일층, 알루미늄(Al) 및 몰리브덴(Mo)을 포함하는 이중층, 또는 몰리브덴(Mo), 알루미늄(Al) 및 몰리브덴(Mo)을 포함하는 삼중층을 포함할 수 있다.

[0023] 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질 것이다.

### 발명의 효과

[0024] 본 발명의 실시예들에 관한 유기 발광 표시 장치 및 유기 발광 표시 장치의 제조 방법은, 중형비가 크지 않아 안정적으로 형성된 게이트 전극과 저저항의 소스 전극 및 드레인 전극을 포함하는 박막 트랜지스터를 포함할 수 있으며, 저저항 게이트 배선을 구현할 수 있다.

### 도면의 간단한 설명

[0025] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 개략적으로 나타낸 단면도이다.

도 2 내지 도 10은 도 1의 유기 발광 표시 장치를 제조하는 단계를 순차적으로 나타낸 단면도들이다.

도 11은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치를 개략적으로 나타낸 단면도이다.

도 12는 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 개략적으로 나타낸 단면도이다.

### 발명을 실시하기 위한 구체적인 내용

[0026] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.

[0027] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.

[0028] 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용되었다.

[0029] 이하의 실시예에서, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[0030] 이하의 실시예에서, 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다.

[0031] 이하의 실시예에서, 막, 영역, 구성 요소 등의 부분이 다른 부분 위에 또는 상에 있다고 할 때, 다른 부분의 바로 위에 있는 경우뿐만 아니라, 그 중간에 다른 막, 영역, 구성 요소 등이 개재되어 있는 경우도 포함한다.

[0032] 도면에서는 설명의 편의를 위하여 구성 요소들이 그 크기가 과장 또는 축소될 수 있다. 예컨대, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.

[0033] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 개략적으로 나타낸 단면도이다.

[0034] 도 1을 참조하면, 일 실시예에 따른 유기 발광 표시 장치(1)는 화소 영역(100), 박막 트랜지스터 영역(200) 및 게이트 배선 영역(300)으로 구성된 기판(10)을 포함하며, 화소 영역(100), 박막 트랜지스터 영역(200) 및 게이트 배선 영역(300)은 각각 유기 발광 소자(OLED), 박막 트랜지스터(TFT) 및 게이트 배선(GL)을 포함할 수 있다.

[0035] 기판(10)은 유리 기판 또는 투명한 플라스틱 기판 등일 수 있으며, 기판(10) 상에는 버퍼층(11)이 배치될 수 있

다.

- [0036] 버퍼층(11) 상의 박막 트랜지스터 영역(200)에는 활성층(212)이 배치될 수 있다. 활성층(212)은 비정질 실리콘 또는 결정질 실리콘과 같은 무기 반도체 물질을 함유할 수 있으며, 채널 영역(212a)과, 채널 영역(212a)의 양쪽 가장자리에 배치되며 불순물이 도핑된 소스 영역(212c) 및 드레인 영역(212b)를 포함할 수 있다.
- [0037] 그러나, 본 발명은 이에 제한되지 않으며 활성층(212)은 산화물 반도체 또는 유기 반도체 물질 등을 함유할 수 있다.
- [0038] 버퍼층(11) 상에는 활성층(212)을 덮도록 제1 절연층(13)이 배치될 수 있으며, 제1 절연층(13) 상의 활성층(212)의 채널 영역(212c)에 대응되는 영역에는 게이트 전극(215)이 배치되고, 배선 영역(300)에는 제1 게이트 배선(314) 및 제2 게이트 배선(315)이 배치될 수 있다.
- [0039] 상기 제2 게이트 배선(315)은 제1 게이트 배선(314)의 상면 및 단부를 덮도록 배치될 수 있으며, 게이트 전극(215)과 제2 게이트 배선(315)은 동일한 물질을 포함하고 동일한 두께를 가질 수 있다. 즉, 제1 절연층(13) 상에 제1 게이트 배선(314)을 형성한 후, 제2 게이트 배선(315) 및 게이트 전극(215)을 동시에 형성할 수 있다.
- [0040] 상기 제1 게이트 배선(314)은 저저항 도전층(314b) 및 저저항 도전층(314b)의 하부에 배치된 보호 도전층(314a)을 포함할 수 있다. 저저항 도전층(314b)은 알루미늄(Al), 은(Ag) 또는 구리(Cu) 등을 포함할 수 있으며, 보호 도전층(314a)은 저저항 도전층(314b)을 보호하는 역할을 하며 몰리브덴(Mo, molybdenum) 또는 티타늄(Ti, titanium) 등을 포함할 수 있다.
- [0041] 제1 게이트 배선(314)의 두께(t1)는 6000Å 이상일 수 있으며, 제1 게이트 배선(314)에 포함된 저저항 도전층(314b)의 두께를 충분히 확보함으로써, 저저항 게이트 배선(GL)을 구현할 수 있다.
- [0042] 제2 게이트 배선(315)은 제1 게이트 배선(314)의 상면 및 단부를 덮도록 배치될 수 있으며, 몰리브덴(Mo) 또는 티타늄(Ti) 등을 포함하는 단일층일 수 있다. 제2 게이트 배선(315)은 제1 게이트 배선(314)의 단부, 특히 저저항 도전층(314b)의 단부를 덮도록 배치되어, 소정값 이상의 열이 가해졌을 때 저저항 도전층(314b)이 녹아 제2 절연층(16)으로 침투되는 현상을 방지할 수 있다.
- [0043] 게이트 전극(215)은 제2 게이트 배선(315)과 동일 물질을 포함할 수 있으며, 게이트 전극(215)의 두께는 2000Å 이상일 수 있다. 게이트 전극(215)의 두께가 게이트 배선(GL)과 같이 두꺼울 경우 중형비가 너무 커져 게이트 전극(215) 및 게이트 전극(215) 상에 배치된 제2 절연층(16)이 불안정적으로 형성될 수 있다. 게이트 전극(215)의 중형비를 작게 하기 위하여, 게이트 전극(215)의 너비를 넓게 형성할 수도 있지만, 이 경우 개구율이 감소할 수 있다.
- [0044] 따라서, 본 실시예의 유기 발광 표시 장치(1)는 저저항을 위해 일정 이상의 두께를 가져야 하는 게이트 배선(GL)을 제1 게이트 배선(314)과 제2 게이트 배선(315)으로 나누어 형성하고, 게이트 전극(215)을 제2 게이트 배선(315)과 동시에 형성함으로써 게이트 전극(215)의 두께(t3)를 제2 게이트 배선(315)의 두께(t2)와 같이 얇게 형성할 수 있다.
- [0045] 그러나, 게이트 전극(215)의 두께(t3)가 너무 얇은 경우, 활성층(212)에 불순물을 도핑할 때 게이트 전극(215)이 마스크로써 역할을 수행할 수 없으므로, 상기 마스크로써 역할을 수행할 수 있도록 게이트 전극(215)은 2000Å 이상의 두께를 갖도록 형성될 수 있다.
- [0046] 도 1에는 도시되어 있진 않지만, 게이트 전극(215) 및 제2 게이트 배선(315)을 형성할 때, 화소 영역(100)에 제2 게이트 배선(315)과 동일 물질을 포함하며 동일한 두께를 갖는 식각 정지막(115, 도 4)을 형성할 수 있다. 이에 대해서는 후술한다.
- [0047] 상기 게이트 전극(215) 및 제2 게이트 배선(315) 상에는 화소 영역(100)에 배치된 제1 개구(C1)를 포함하는 제2 절연층(16)이 배치되며, 제2 절연층(16) 상에는 활성층(212)의 소스 영역(212c) 및 드레인 영역(212b)과 각각 전기적으로 연결된 소스 전극(217b) 및 드레인 전극(217a)이 배치될 수 있다.
- [0048] 소스 전극(217b) 및 드레인 전극(217a)은, 전자 이동도가 다른 이종의 금속층이 2층 이상 형성된 것일 수 있다. 예를 들어, 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 니켈(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 및 이들의 합금 가운데 선택된 금속층이 2층 이상 형성된 것일 수 있다.
- [0049] 도 1에 도시되어 있진 않지만, 소스 전극(217b) 및 드레인 전극(217a)을 형성하기 위한 도전 물질(17, 도 6)을

기관(10) 상의 전면에 형성한 후, 도전 물질(17)을 식각함으로써 소스 전극(217b) 및 드레인 전극(217a)을 형성하며, 도전 물질(17)을 식각할 때 화소 영역(100)에 배치된 식각 정지막(115, 도 4)도 함께 제거될 수 있다.

- [0050] 이때, 식각 정지막의 두께가 너무 두꺼운 경우, 도전 물질이 지나치게 식각되어 소스 전극 및 드레인 전극의 폭이 설계된 것보다 좁아질 수 있다. 이 경우 소스 전극(217b) 및 드레인 전극(217a)의 저항이 증가하는 문제가 발생할 수 있다.
- [0051] 그러나, 본 실시예의 식각 정지막(115)은 상대적으로 얇은 두께를 가진 제2 게이트 배선(315)과 동일한 두께를 가지며, 따라서 소스 전극(217b) 및 드레인 전극(217a)이 지나친 식각에 의해 폭이 좁게 형성되는 문제를 방지할 수 있다.
- [0052] 제2 절연층(16) 상에는 소스 전극(217b) 및 드레인 전극(217a)을 덮으며, 제1 개구(C1)에 대응되는 영역에 형성된 제4 개구(C4)를 포함하는 제3 절연층(18)이 배치될 수 있으며, 제4 개구(C4) 내에는 화소 전극(119)이 배치될 수 있다.
- [0053] 즉, 제4 개구(C4)는 제1 개구(C1)보다 좁은 폭을 가지므로, 제1 개구(C1) 내에 제4 개구(C4)가 배치되며, 제4 개구(C4) 내에 화소 전극(119)이 배치될 수 있다. 화소 전극(119)은 제1 개구(C1)의 식각면을 따라 연장될 수 있으며, 제3 절연층(18)에 형성된 콘택홀(CNT)을 통해 드레인 전극(217a)과 전기적으로 연결될 수 있다.
- [0054] 제3 절연층(18) 상에는, 화소 전극(119)의 일부를 노출하는 제5 개구(C5)를 포함하는 제4 절연층(20)이 배치될 수 있다. 제5 개구(C5)는 제1 개구(C1) 및 제4 개구(C4)에 대응되는 영역에 배치되며, 제4 개구(C4)보다 좁은 폭을 가질 수 있다.
- [0055] 제4 절연층(20)에 의해 노출된 화소 전극(119) 상에는 광을 방출하는 유기 발광층을 포함하는 중간층(121) 및 대향 전극(122)이 배치될 수 있다.
- [0056] 중간층(121)은 유기 발광층(organic emission layer)을 구비하고, 그 외에 정공 주입층(HIL: hole injection layer), 정공 수송층(HTL: hole transport layer), 전자 수송층(ETL: electron transport layer) 및 전자 주입층(EIL: electron injection layer) 중 적어도 하나를 더 구비할 수 있다. 본 실시예는 이에 한정되지 아니하고, 중간층(121)은 유기 발광층을 구비하며, 기타 다양한 기능층을 더 구비할 수 있다.
- [0057] 대향 전극(123)은 반사 물질을 포함하는 반사 전극으로 구성될 수 있으며, Al, Mg, Li, Ca, LiF/Ca, 및 LiF/Al를 포함하는 그룹에서 선택된 적어도 하나일 수 있다.
- [0058] 도 2 내지 도 10은 도 1의 유기 발광 표시 장치를 제조하는 단계를 순차적으로 나타낸 단면도들이다.
- [0059] 도 2를 참조하면, 화소 영역(100), 박막 트랜지스터 영역(200) 및 게이트 배선 영역(300)으로 구획된 기관(10) 상에 버퍼층(11)을 형성하고, 버퍼층(11) 상에 활성층(212)을 형성한다.
- [0060] 기관(10)은 유리 기관 또는 투명한 플라스틱 기관 동일 수 있으며, 활성층(212)은 비정질 실리콘 또는 결정질 실리콘과 같은 무기 반도체 물질을 함유할 수 있다.
- [0061] 도 3을 참조하면, 버퍼층(11) 상에 활성층(212)을 덮도록 제1 절연층(13)을 형성하고, 제1 절연층(13) 상의 게이트 배선 영역(300)에 제1 게이트 배선(314)을 형성한다.
- [0062] 제1 게이트 배선(314)은 알루미늄(Al), 은(Ag) 또는 구리(Cu) 등을 포함하는 저저항 도전층(314b) 및 저저항 도전층(314b)의 하부에 배치되며 몰리브덴(Mo, molybdenum) 또는 티타늄(Ti, titanium) 등을 포함하는 보호 도전층(314a)을 포함할 수 있으며, 제1 게이트 배선(314)의 두께(t1)은 6000Å 이상일 수 있다.
- [0063] 즉, 제1 게이트 배선(314)은 저저항 도전층(314b)을 포함하며, 상대적으로 두꺼운 두께(t1)를 가지므로, 낮은 저항을 가질 수 있다.
- [0064] 도 4를 참조하면, 제1 절연층(13) 상의 화소 영역(100)에 식각 정지막(115), 활성층(212)의 일부에 대응되는 영역에 게이트 전극(215) 및 제1 게이트 배선(314) 상에 제2 게이트 배선(315)을 동시에 형성할 수 있다.
- [0065] 즉, 제1 절연층(13) 상에 제1 게이트 배선(314)을 덮도록 제2 게이트 배선(315) 등을 형성하기 위한 물질을 도포한 후 식각함으로써 식각 정지막(115), 게이트 전극(215) 및 제2 게이트 배선(315)을 형성할 수 있으며, 식각 정지막(115), 게이트 전극(215) 및 제2 게이트 배선(315)은 동일 물질을 포함하며 동일한 두께를 가질 수 있다.
- [0066] 제2 게이트 배선(315)은 제1 게이트 배선(314)의 상면 및 단부를 덮도록 형성될 수 있으며, 몰리브덴(Mo) 또는

티타늄(Ti) 등을 포함하는 단일층으로 형성될 수 있다.

- [0067] 제2 게이트 배선(315)을 제1 게이트 배선(314)의 상면뿐 아니라, 제1 게이트 배선(314)에 포함된 저저항 도전층(314b)의 단부까지 덮도록 형성함으로써, 저저항 도전층(314b)에 소정값 이상의 열이 가해졌을 때 저저항 도전층(314b)이 녹아 제2 절연층(16)으로 침투되는 현상을 방지할 수 있다.
- [0068] 상기 게이트 전극(215) 등을 형성한 후, 게이트 전극(215)을 마스크로 이용하여 활성층(212)에 불순물을 도핑함으로써 소스 영역(212b) 및 드레인 영역(212c)을 형성할 수 있다. 소스 영역(212b) 및 드레인 영역(212c)의 사이에는 불순물이 도핑되지 않은 채널 영역(212a)이 배치될 수 있다.
- [0069] 채널 영역(212a)은 게이트 전극(215)에 의해 불순물이 차단되어, 불순물이 도핑되지 않을 수 있다. 따라서, 게이트 전극(215)은 소정값 이상의 두께를 가져야하며, 게이트 전극(215)의 두께( $t_3$ )는 2000Å 이상일 수 있다.
- [0070] 식각 정지막(115), 게이트 전극(215) 및 제2 게이트 배선(315)은 제1 게이트 배선(314)에 비해 상대적으로 얇은 두께를 가질 수 있으며, 따라서 게이트 전극(215)이 지나치게 두꺼워서 게이트 전극(215)의 중첩비가 커지는 문제를 방지할 수 있다.
- [0071] 도 5를 참조하면, 제1 절연층(13) 상에 식각 정지막(115)의 적어도 일부를 노출시키는 제1 개구(C1)를 포함하는 제2 절연층(16)을 형성할 수 있다.
- [0072] 제1 절연층(13) 상에 게이트 전극(215) 및 제2 게이트 배선(315)을 덮도록 절연 물질을 형성한 후, 식각을 통해 화소 영역(100)에 제1 개구(C1)를 형성할 수 있다. 이때, 식각 정지막(115)은 제1 개구(C1)를 형성하기 위한 식각에 의해 제1 절연층(13)까지 식각이 되지 않도록 차단하는 역할을 할 수 있다. 제1 절연층(13) 및 제2 절연층(16)은 무기 절연 물질을 포함할 수 있으며, 상기 식각은 건식 식각일 수 있다. 따라서, 금속으로 형성된 식각 정지막(115)은 건식 식각에 의해 식각되지 않을 수 있다.
- [0073] 박막 트랜지스터 영역(200)에는 제1 절연층(13) 및 제2 절연층(16)이 함께 식각되어 활성층(212)의 소스 영역(212c) 및 드레인 영역(212b)의 일부를 노출시키는 제2 개구(C2) 및 제3 개구(C3)가 형성될 수 있다.
- [0074] 본 실시예의 게이트 전극(215)은 상대적으로 얇은 두께( $t_3$ )를 가지므로, 게이트 전극(215)의 너비를 넓게 형성하지 않더라도, 게이트 전극(215) 및 게이트 전극(215) 상에 배치된 제2 절연층(16)이 안정적으로 형성될 수 있다.
- [0075] 도 6 및 도 7을 참조하면, 제2 절연층(16) 및 제1 개구(C1)에 의해 노출된 식각 정지막(115) 상에 도전 물질(17)을 형성한 후, 도전 물질(17) 및 식각 정지막(115)을 동시에 식각하여 제2 개구(C2) 및 제3 개구(C3)를 통해 활성층(212)의 소스 영역(212c)과 드레인 영역(212b)에 각각 전기적으로 연결되는 소스 전극(217b) 및 드레인 전극(217a)을 형성할 수 있다.
- [0076] 즉, 도전 물질(17)은 예를 들면 습식 식각에 의해 제거될 수 있으며, 상기 도전 물질(17)과 같은 금속을 포함하는 식각 정지막(115)은 상기 식각 공정에 의해 도전 물질(17)과 함께 식각될 수 있다.
- [0077] 식각 공정은 식각 정지막이 완전히 제거될 때까지 이루어질 수 있으며, 식각 정지막이 너무 두꺼운 경우 소스 전극 및 드레인 전극에 대응되는 영역의 도전 물질이 지나치게 식각되어, 설계된 것보다 좁은 폭을 가진 소스 전극 및 드레인 전극이 형성될 수 있다.
- [0078] 따라서, 소스 전극 및 드레인 전극의 저항이 증가하는 문제가 발생할 수 있다.
- [0079] 그러나, 본 실시예의 식각 정지막(115)은 상대적으로 얇은 두께를 가진 제2 게이트 배선(315)과 동일한 두께를 가지며, 따라서 소스 전극(217b) 및 드레인 전극(217a)이 지나친 식각에 의해 폭이 좁게 형성되는 문제를 방지할 수 있다.
- [0080] 도 8을 참조하면, 소스 전극(217b) 및 드레인 전극(217a)을 덮으며, 제1 개구(C1)에 대응되는 영역에 형성된 제4 개구(C4)를 포함하는 제3 절연층(18)을 형성할 수 있다.
- [0081] 제4 개구(C4)는 제1 개구(C1)보다 좁은 폭을 가질 수 있으며, 제3 절연층(18)에는 드레인 전극(217a)의 적어도 일부를 노출하는 콘택홀(CNT)이 형성될 수 있다.
- [0082] 도 9를 참조하면, 제4 개구(C4) 내에 화소 전극(119)을 형성할 수 있다. 화소 전극(119)의 제4 개구(C4)의 식각면까지 연장될 수 있으며, 제3 절연층(18)에 형성된 콘택홀(CNT)을 통해 드레인 전극(217a)과 전기적으로 연결될 수 있다.

- [0083] 도 10을 참조하면, 제3 절연층(18) 상에 화소 전극(119)의 일부를 노출하는 제5 개구(C5)를 포함하는 제4 절연층(20)을 형성할 수 있다.
- [0084] 도시하진 않았지만, 제5 개구(C5)에 의해 노출된 화소 전극(119) 상에 광을 방출하는 유기 발광층을 포함하는 중간층(121, 도 1) 및 대향 전극(123, 도 1)을 형성할 수 있다.
- [0085] 도 11은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치를 개략적으로 나타낸 단면도이다.
- [0086] 도 11을 참조하면, 다른 실시예에 따른 유기 발광 표시 장치(2)는 화소 영역(100), 박막 트랜지스터 영역(200) 및 게이트 배선 영역(300)으로 구획된 기판(10)을 포함하며, 화소 영역(100), 박막 트랜지스터 영역(200) 및 게이트 배선 영역(300)은 각각 유기 발광 소자(OLED), 박막 트랜지스터(TFT) 및 게이트 배선(GL)을 포함할 수 있다.
- [0087] 배선 영역(300)에는 제1 게이트 배선(314) 및 제2 게이트 배선(315)이 배치될 수 있다.
- [0088] 상기 제2 게이트 배선(315)은 제1 게이트 배선(314)의 상면 및 단부를 덮도록 배치될 수 있으며, 게이트 전극(215)과 제2 게이트 배선(315)은 동일한 물질을 포함하고 동일한 두께를 가질 수 있다. 즉, 제1 절연층(13) 상에 제1 게이트 배선(314)을 형성한 후, 제2 게이트 배선(315) 및 게이트 전극(215)을 동시에 형성할 수 있다.
- [0089] 상기 제1 게이트 배선(314)은 저저항 도전층(314b) 및 저저항 도전층(314b)의 하부에 배치된 보호 도전층(314a)을 포함할 수 있다. 저저항 도전층(314b)은 알루미늄(Al), 은(Ag) 또는 구리(Cu) 등을 포함할 수 있으며, 보호 도전층(314a)은 저저항 도전층(314b)을 보호하는 역할을 하며 몰리브덴(Mo, molybdenum) 또는 티타늄(Ti, titanium) 등을 포함할 수 있다.
- [0090] 제1 게이트 배선(314)의 두께(t4)는 6000Å 이상일 수 있으며, 제1 게이트 배선(314)에 포함된 저저항 도전층(314b)은 보호 도전층(314a) 및 제2 게이트 배선(315)보다 두껍게 형성될 수 있다. 따라서, 저저항 게이트 배선(GL)을 구현할 수 있다.
- [0091] 제2 게이트 배선(315)은 제1 게이트 배선(314)의 상면 및 단부를 덮도록 배치될 수 있으며, 몰리브덴(Mo) 또는 티타늄(Ti) 등을 포함하는 제1 층(315a), 알루미늄(Al), 구리(Cu) 또는 은(Ag) 등을 포함하는 제2 층(315b) 및 몰리브덴(Mo) 또는 티타늄(Ti) 등을 포함하는 제3 층(315c)을 포함할 수 있으며, 예를 들면, 몰리브덴(Mo)/알루미늄(Al)/몰리브덴(Mo)이 적층된 구조일 수 있다.
- [0092] 또한, 본 발명은 이에 제한되지 않으며 다른 실시예에 따른 유기 발광 표시 장치에 포함된 제2 게이트 배선은 알루미늄(Al), 구리(Cu) 또는 은(Ag) 등을 포함하는 제1 층 및 몰리브덴(Mo) 또는 티타늄(Ti) 등을 포함하는 제2 층을 포함하는 이중층 구조일 수도 있다.
- [0093] 게이트 전극(215)은 제2 게이트 배선(315)과 동일 물질을 포함할 수 있다. 즉, 게이트 전극(215)은 몰리브덴(Mo) 또는 티타늄(Ti) 등을 포함하는 제1 층(215a), 알루미늄(Al), 구리(Cu) 또는 은(Ag) 등을 포함하는 제2 층(215b) 및 몰리브덴(Mo) 또는 티타늄(Ti) 등을 포함하는 제3 층(215c)을 포함할 수 있으며, 예를 들면, 몰리브덴(Mo)/알루미늄(Al)/몰리브덴(Mo)이 적층된 구조일 수 있다.
- [0094] 제2 게이트 배선(315)은 제1 게이트 배선(314)의 단부, 특히 저저항 도전층(314b)의 단부를 덮도록 배치되어, 소정값 이상의 열이 가해졌을 때 저저항 도전층(314b)이 녹아 제2 절연층(16)으로 침투되는 현상을 방지할 수 있다.
- [0095] 게이트 전극(215)의 두께(t6)는 제2 게이트 배선(315)의 두께(t5)와 동일할 수 있으며, 활성층(212)에 불순물을 도핑할 때 마스크로써 기능하기 위하여 2000Å 이상의 값을 가질 수 있다.
- [0096] 본 실시예의 유기 발광 표시 장치(2)에 포함된 화소 전극(119)은 제3 절연층(18)에 포함된 콘택홀(CNT)을 통해 드레인 전극(217a)과 전기적으로 연결될 수 있으며, 드레인 전극(217a)의 화소 전극(119)과 전기적으로 연결되는 영역 상에는 콘택층(217c)이 더 배치될 수 있다. 콘택층(217c)은 투명 도전성 산화물을 포함할 수 있다.
- [0097] 다른 구성은 도 1의 유기 발광 표시 장치(1)와 동일하다.
- [0098] 도 12는 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 개략적으로 나타낸 단면도이다.
- [0099] 도 12를 참조하면, 또 다른 실시예에 따른 유기 발광 표시 장치(3)는 화소 영역(100), 박막 트랜지스터 영역(200) 및 게이트 배선 영역(300)으로 구획된 기판(10)을 포함하며, 화소 영역(100), 박막 트랜지스터 영역(200) 및 게이트 배선 영역(300)은 각각 유기 발광 소자(OLED), 박막 트랜지스터(TFT) 및 게이트 배선(GL)을 포함할

수 있다.

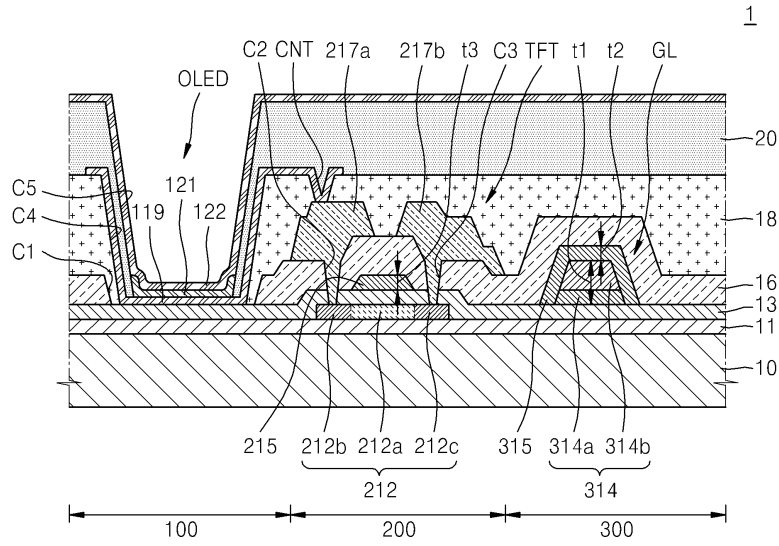
- [0100] 배선 영역(300)에는 제1 게이트 배선(314) 및 제2 게이트 배선(315)이 배치될 수 있다.
- [0101] 상기 제2 게이트 배선(315)은 제1 게이트 배선(314)의 상면 및 단부를 덮는 제1 영역 및 제1 영역으로부터 방향을 전환하여 기관(10)과 평행한 방향을 따라 연장된 제2 영역을 포함할 수 있다.
- [0102] 상기 제2 영역의 너비는 제2 게이트 배선(315)을 형성하기 위한 공정에 사용되는 마스크의 개구의 너비를 조정함으로써 조절할 수 있다.
- [0103] 다른 구성은 도 1의 유기 발광 표시 장치(1)과 동일하다.
- [0104] 상술한 유기 발광 표시 장치들(1, 2, 3)은 종횡비가 크지 않아 안정적으로 형성된 게이트 전극(215)과 저저항의 소스 전극(217b) 및 드레인 전극(217a)을 포함하는 박막 트랜지스터(TFT)를 포함할 수 있으며, 저저항 게이트 배선(GL)을 구현할 수 있다.
- [0105] 이와 같이 본 발명은 도면에 도시된 일 실시예를 참고로 하여 설명하였으나 이는 예시적인 것에 불과하며 당해 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 실시예의 변형이 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

### 부호의 설명

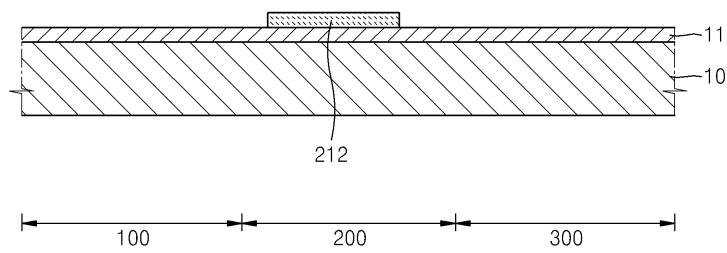
- [0106] 1, 2, 3: 유기 발광 표시 장치 100: 화소 영역  
 200: 박막 트랜지스터 영역 300: 게이트 배선 영역  
 10: 기관 13: 제1 절연층  
 16: 제2 절연층 18: 제3 절연층  
 20: 제4 절연층 115: 식각 정지막  
 119: 화소 전극 121: 중간층  
 123: 대향 전극 212: 활성층  
 215: 게이트 전극 217a: 드레인 전극  
 217b: 소스 전극 217c: 콘택층  
 314a: 보호 도전층 314b: 저저항 도전층  
 314: 제1 게이트 배선 315: 제2 게이트 배선

도면

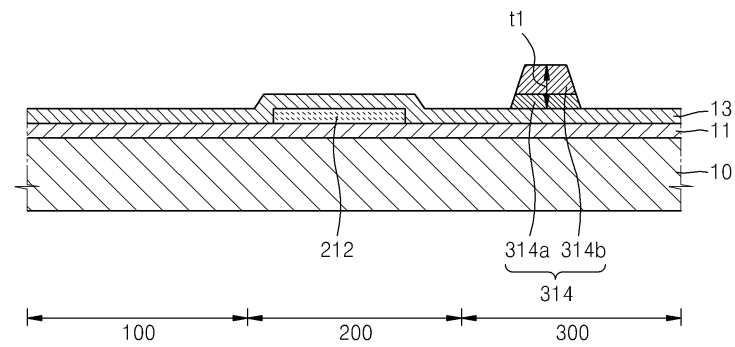
도면1



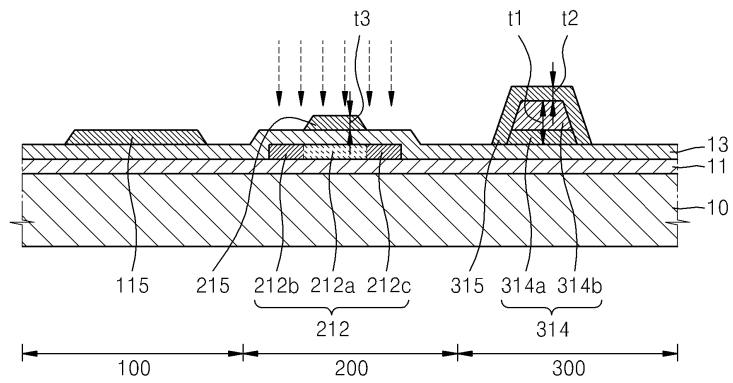
도면2



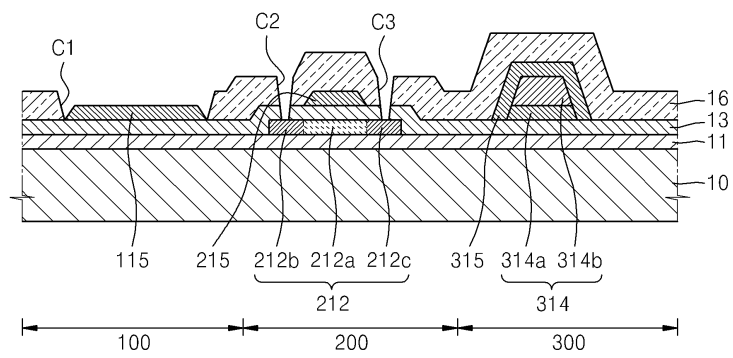
도면3



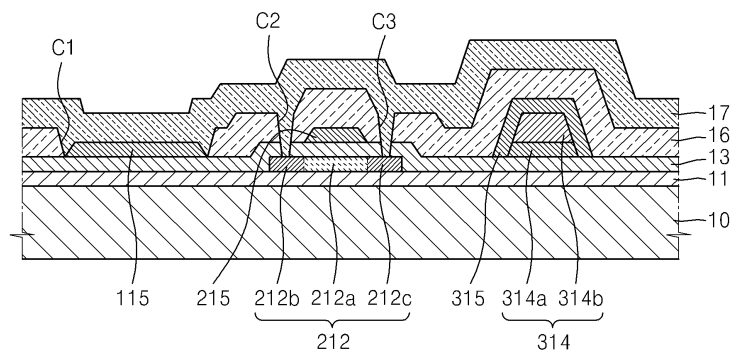
도면4



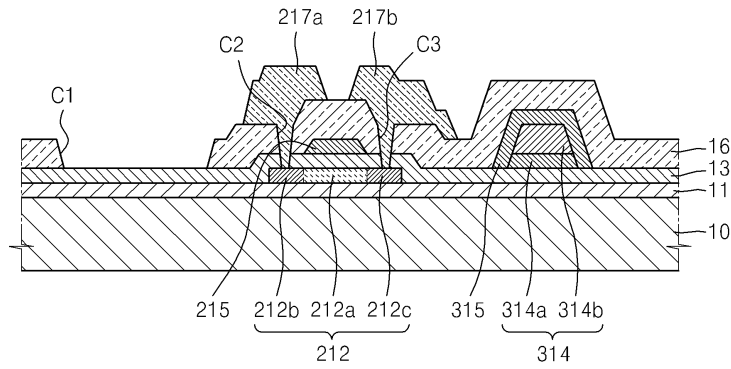
도면5



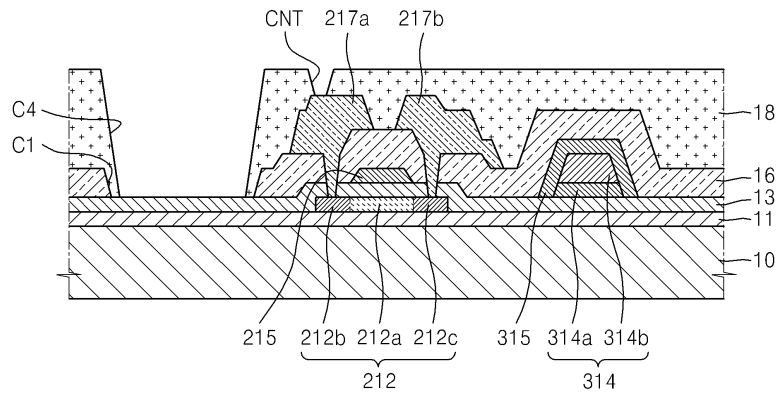
도면6



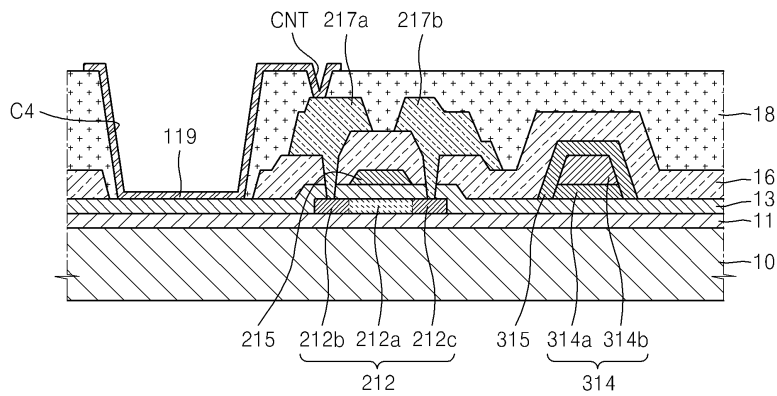
도면7



도면8

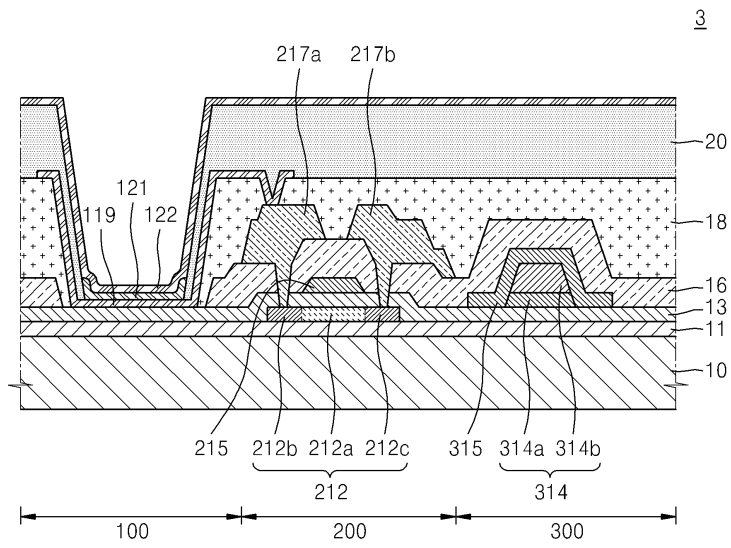


도면9





도면12



|                |                                                                                               |         |            |
|----------------|-----------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 标题：OLED显示装置和制造OLED显示装置的方法                                                                     |         |            |
| 公开(公告)号        | <a href="#">KR1020150062879A</a>                                                              | 公开(公告)日 | 2015-06-08 |
| 申请号            | KR1020130147993                                                                               | 申请日     | 2013-11-29 |
| [标]申请(专利权)人(译) | 三星显示有限公司                                                                                      |         |            |
| 申请(专利权)人(译)    | 三星显示器有限公司                                                                                     |         |            |
| 当前申请(专利权)人(译)  | 三星显示器有限公司                                                                                     |         |            |
| [标]发明人         | SEO JUN SEON<br>서준선<br>KANG SHIN MOON<br>강신문<br>SON YONG DUCK<br>손용덕<br>CHOI JONG HYUN<br>최종현 |         |            |
| 发明人            | 서준선<br>강신문<br>손용덕<br>최종현                                                                      |         |            |
| IPC分类号         | H01L27/32                                                                                     |         |            |
| CPC分类号         | H01L27/124 H01L27/3276                                                                        |         |            |
| 其他公开文献         | KR101539996B1                                                                                 |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                     |         |            |

#### 摘要(译)

根据本发明的实施例，提供了一种制造半导体器件的方法，包括：设置由像素区域划分的衬底，薄膜晶体管区域和栅极布线区域；在基板上的薄膜晶体管区域中形成有源层；在基板上形成第一绝缘层以覆盖有源层；在第一绝缘层上的栅极布线区域上形成第一栅极布线，在第一绝缘层上的像素区域上形成蚀刻停止层，在与第一绝缘层上的有源层的一部分对应的区域中的第一栅极布线上同时形成栅电极和第二栅极布线；形成第二绝缘层，该第二绝缘层包括在第一绝缘层上暴露至少一部分蚀刻停止膜的第一开口；在由第二绝缘层和第一开口暴露的蚀刻停止层上形成导电材料；导电材料并且蚀刻蚀刻停止层以形成分别通过包括在第一绝缘层和第二绝缘层中的第二开口和第三开口连接到有源层的两个边缘区域的源电极和漏电极步骤；并且，在第一开口中依次形成像素电极，包括有机发光层的中间层和相对电极，以及制造有机发光显示装置的方法，它公开。

