



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0026811

(43) 공개일자 2015년03월11일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01)

(21) 출원번호 10-2014-0099929

(22) 출원일자 2014년08월04일

심사청구일자 없음

(30) 우선권주장

JP-P-2013-180122 2013년08월30일 일본(JP)

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

쿠메타, 마사유키

일본 가나가와켄 요코하마시 츠루미쿠 수가사와쵸
2-7 주식회사 삼성 요코하마 연구소내

오쿠노, 타케시

일본 가나가와켄 요코하마시 츠루미쿠 수가사와쵸
2-7 주식회사 삼성 요코하마 연구소내

(뒷면에 계속)

(74) 대리인

특허법인 고려

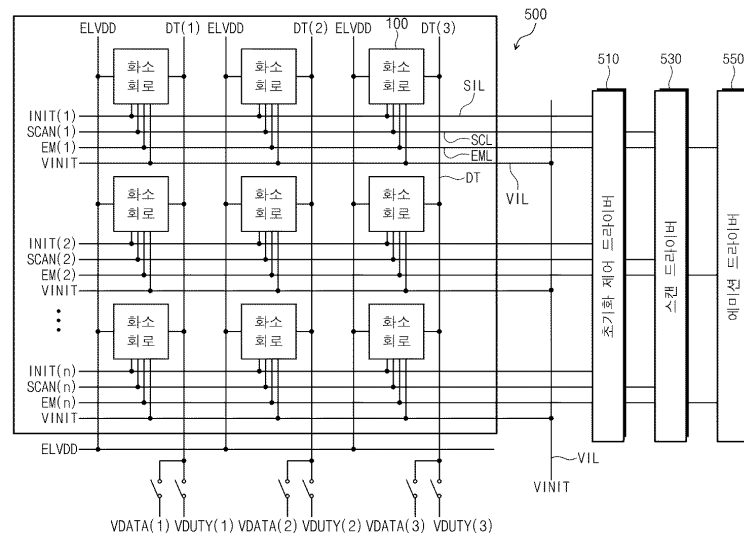
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 전계 발광 표시 장치 및 그것의 구동 방법

(57) 요약

전계 발광 표시 장치의 각 화소가 구동되는 1 수직 기간은 데이터 전압에 따라서 EL 소자로 제공되는 전류를 제어하는 전류 게조 제어기간과, 듀티 제어 전압에 따라서 발광 소자에 제공되는 전류의 제공 기간을 제어하는 듀티 게조 제어기간을 포함한다. 데이터 전압과 듀티 제어 전압은, 구동 트랜지스터가 다이오드 접속된 상태에서 구동 트랜지스터의 소스 단자를 통해 구동 트랜지스터에 공급된다. 듀티 제어 전압은 2개의 전압 값들을 갖고, 각 화소 회로가 저계조보다 고계조로 구동될 때 발광 소자에 제공되는 전류의 제공 기간이 더 길다.

대표도



(72) 발명자

카와에, 다이ске

일본 가나가와켄 요코하마시 츠루미쿠 수가사와쵸
2-7 주식회사 삼성 요코하마 연구소내

이시이, 료

일본 가나가와켄 요코하마시 츠루미쿠 수가사와쵸
2-7 주식회사 삼성 요코하마 연구소내

칸다, 에이지

일본 가나가와켄 요코하마시 츠루미쿠 수가사와쵸
2-7 주식회사 삼성 요코하마 연구소내

특허청구의 범위

청구항 1

공급받은 전류에 의해 발광하는 발광 소자; 게이트 단자의 전위에 따라서 상기 발광 소자에 상기 전류를 공급하는 구동 트랜지스터; 영상 데이터에 대응하는 데이터 전압을 상기 구동 트랜지스터의 상기 게이트 단자에 샘플링하는 샘플링 스위치; 상기 구동 트랜지스터를 다이오드 접속하기 위한 스위치 트랜지스터; 및 상기 구동 트랜지스터의 상기 게이트 단자의 전위를 유지하는 용량 소자를 각각 포함하는 화소 회로들을 포함하고,

상기 각 화소가 구동되는 1 수직 기간은 상기 데이터 전압에 따라서 상기 EL 소자로 제공되는 상기 전류를 제어하는 전류 계조 제어기간과, 듀티 제어 전압에 따라서 상기 발광 소자에 제공되는 상기 전류의 제공 기간을 제어하는 듀티 계조 제어기간을 포함하고,

상기 데이터 전압과 상기 듀티 제어 전압은, 상기 구동 트랜지스터가 다이오드 접속된 상태에서 상기 구동 트랜지스터의 소스 단자를 통해 상기 구동 트랜지스터에 공급되고,

상기 듀티 제어 전압은 2개의 전압 값들을 갖고,

상기 각 화소 회로가 저계조보다 고계조로 구동될 때 상기 발광 소자에 제공되는 상기 전류의 제공 기간이 더 긴 것을 특징으로 하는 전계 발광 표시 장치.

청구항 2

제 1 항에 있어서,

행 방향으로 배열되고, 상기 화소 회로들에 배치된 트랜지스터들을 제어하는 제어 신호들을 수신하여 상기 화소 회로들에 공급하는 제어선들과, 열 방향으로 배열되고, 상기 데이터 전압 및 상기 듀티 제어 전압을 수신하여 상기 화소 회로들에 공급하는 신호선들을 더 포함하고,

상기 화소 회로들은 매트릭스 형상으로 배열되어 대응하는 제어선들 및 대응하는 신호선들에 연결되고,

상기 구동 트랜지스터의 상기 게이트 단자 및 상기 용량 소자의 전위의 초기화, 상기 구동 트랜지스터의 문턱 전압 보상, 상기 구동 트랜지스터의 상기 게이트 단자의 데이터 프로그램, 및 상기 구동 트랜지스터의 듀티 제어는 선 순차적으로 수행되고, 상기 발광 소자 소자의 발광과 비발광의 타이밍은 상기 각 화소 회로마다 다른 것을 특징으로 하는 전계 발광 표시 장치.

청구항 3

제 1 항에 있어서,

행 방향으로 배열되고, 상기 화소 회로들에 배치된 트랜지스터들을 제어하는 제어 신호들을 수신하여 상기 화소 회로들에 공급하는 제어선들과, 열 방향으로 배열되고, 상기 데이터 전압 및 상기 듀티 제어 전압을 수신하여 상기 화소 회로들에 공급하는 신호선들을 더 포함하고,

상기 화소 회로들은 매트릭스 형상으로 배열되어 대응하는 제어선들 및 대응하는 신호선들에 연결되고,

상기 구동 트랜지스터의 상기 게이트 단자 및 상기 용량 소자의 전위의 초기화, 상기 구동 트랜지스터의 문턱 전압 보상은 모든 화소 회로들에 대해 동시에 수행되고, 상기 구동 트랜지스터의 상기 게이트 단자의 데이터 프로그램, 및 상기 구동 트랜지스터의 듀티 제어는 선 순차적으로 수행되고, 상기 발광 소자의 발광과 비발광의 타이밍은 상기 각 화소 회로마다 다른 것을 특징으로 하는 전계 발광 표시 장치.

청구항 4

제 3 항에 있어서,

상기 전류 계조 제어기간과 상기 듀티 계조 제어기간은 동일한 것을 특징으로 하는 전계 발광 표시 장치.

청구항 5

제 3 항에 있어서,

상기 듀티 계조 제어기간은 복수의 서브 프레임들을 포함하고,

상기 각 서브 프레임마다, 상기 듀티 제어 전압에 따라서 상기 발광 소자로 제공되는 상기 전류의 제공 기간이 제어되는 것을 특징으로 하는 전계 발광 표시 장치.

청구항 6

제 3 항에 있어서,

상기 전류 계조 제어기간과 상기 듀티 계조 제어기간의 각 서브 프레임의 기간은 동일한 것을 특징으로 하는 전계 발광 표시 장치.

청구항 7

공급받은 전류에 의해 발광하는 발광소자; 게이트 단자의 전위에 따라서 상기 발광 소자에 상기 전류를 공급하는 구동 트랜지스터; 영상 데이터에 대응하는 데이터 전압을 상기 구동 트랜지스터의 상기 게이트 단자에 샘플링하는 샘플링 스위치; 상기 구동 트랜지스터를 다이오드 접속하기 위한 스위치 트랜지스터; 및 상기 구동 트랜지스터의 상기 게이트 단자의 전위를 유지하는 용량 소자를 각각 포함하는 화소 회로들을 구비한 전계 발광 표시 장치의 구동 방법에 있어서,

상기 각 화소가 구동되는 1 수직 기간에서 상기 데이터 전압에 따라서 상기 발광 소자로 제공되는 상기 전류를 제어하고, 듀티 제어 전압에 따라서 상기 발광 소자에 제공되는 상기 전류의 제공 기간을 제어하고,

상기 데이터 전압과 상기 듀티 제어 전압을 상기 구동 트랜지스터가 다이오드 접속된 상태에서 상기 구동 트랜지스터의 소스 단자를 통해 상기 구동 트랜지스터에 공급하고,

상기 듀티 제어 전압은 2 개의 전압 값들을 갖고,

상기 각 화소 회로가 저계조보다 고계조로 구동될 때, 상기 EL 소자에 제공되는 상기 전류의 제공 기간이 더 긴 것을 특징으로 하는 전계 발광 표시 장치의 구동 방법.

청구항 8

제 7 항에 있어서,

상기 전계 발광 표시 장치는 행 방향으로 배열되고, 상기 화소 회로들에 배치된 트랜지스터들을 제어하는 제어 신호들을 수신하여 상기 화소 회로들에 공급하는 제어선들과, 열 방향으로 배열되고, 상기 데이터 전압 및 상기 듀티 제어 전압을 수신하여 상기 화소 회로들에 공급하는 신호선들을 더 포함하고,

상기 화소 회로들은 매트릭스 형상으로 배열되어 대응하는 제어선들 및 대응하는 신호선들에 연결되고,

상기 구동 트랜지스터의 상기 게이트 단자 및 상기 용량 소자의 전위의 초기화, 상기 구동 트랜지스터의 문턱 전압 보상, 상기 구동 트랜지스터의 상기 게이트 단자의 데이터 프로그램, 및 상기 구동 트랜지스터의 듀티 제어는 선 순차적으로 수행되고, 상기 EL 소자의 발광과 비발광의 타이밍은 상기 각 화소 회로마다 다른 것을 특징으로 하는 전계 발광 표시 장치의 구동 방법.

청구항 9

제 7 항에 있어서,

상기 전계 발광 표시 장치는 행 방향으로 배열되고, 상기 화소 회로들에 배치된 트랜지스터들을 제어하는 제어 신호들을 수신하여 상기 화소 회로들에 공급하는 제어선들과, 열 방향으로 배열되고, 상기 데이터 전압 및 상기 듀티 제어 전압을 수신하여 상기 화소 회로들에 공급하는 신호선들을 더 포함하고,

상기 화소 회로들은 매트릭스 형상으로 배열되어 대응하는 제어선들 및 대응하는 신호선들에 연결되고,

상기 구동 트랜지스터의 상기 게이트 단자 및 상기 용량 소자의 전위의 초기화 및 상기 구동 트랜지스터의 문턱 전압 보상은 모든 화소 회로들에 대해 동시에 수행되고, 상기 구동 트랜지스터의 상기 게이트 단자의 데이터 프로그램 및 상기 구동 트랜지스터의 듀티 제어는 선 순차적으로 수행되고, 상기 EL 소자의 발광과 비발광의 타이밍은 상기 각 화소 회로마다 다른 것을 특징으로 하는 전계 발광 표시 장치의 구동 방법.

청구항 10

제 9 항에 있어서,

상기 전류 계조 제어기간과 상기 듀티 계조 제어기간은 동일한 것을 특징으로 하는 전계 발광 표시 장치의 구동 방법.

청구항 11

제 9 항에 있어서,

상기 듀티 계조 제어기간은 복수의 서브 프레임들을 포함하고,

상기 각 서브 프레임마다, 상기 듀티 제어 전압에 따라서 상기 EL 소자로 제공되는 상기 전류의 제공 기간이 제어되는 것을 특징으로 하는 전계 발광 표시 장치의 구동 방법.

청구항 12

제 9 항에 있어서,

상기 전류 계조 제어기간과 상기 듀티 계조 제어기간의 각 서브 프레임의 기간은 동일한 것을 특징으로 하는 전계 발광 표시 장치의 구동 방법.

명세서

기술분야

[0001] 본 발명은 전계 발광 표시 장치 및 그것의 구동 방법에 관한 것이다.

배경기술

[0002] 최근, 공급되는 전류에 대응하는 강도로 발광되는 전계 발광 소자(이하, EL 소자라 칭함)를 사용한 표시 장치가 개발되고 있다. EL 소자로서 유기 EL(Organic Electroluminescence) 소자가 사용될 수 있다. EL 소자의 발광 휘도는 제공받은 전류에 의해 변화 된다.

[0003] 그러나, 액티브 매트릭스 패널에 사용되는 박막 트랜지스터(TFT) 소자의 특성 변화(TFT 문턱 전압(VTH) 변화)에 의해, 화소마다 EL 소자로 흐르는 전류가 달라 질 수 있다. 이러한 경우, 화소마다 휘도가 변화되어 표시 품질이 저하될 수 있다.

[0004] 이와 같은 소자의 특성 변화를 저감시키기 위해, 패널의 각 화소 내부에서 보상 동작이 수행되고 있다. 그러나, 고 해상도의 구현에 따라서 EL 소자에 공급되는 전류가 작아질 경우, 소자의 특성 변화를 보상할 수 없는 문제가 발생 된다. 특히 저계조(소 전류 영역)에서 소자의 특성 변화가 현저하게 나타나므로 저계조에서 표시 불균이 심화될 수 있다.

[0005] 이러한 경우, 화질 열화가 심화되는 문제가 발생될 수 있다. 또한, EL 소자에 공급되는 최대 전류가 커지면, EL 소자에서 휘도 열화가 발생될 수 있다.

[0006] 예를 들어, 특허 문헌1에는, 구동 트랜지스터의 게이트 전압을 변화시킴으로써, 문턱 전압에 대한 보정을 수행하고, 구동 트랜지스터의 드레인 전류의 변화(variation)를 억제하는 표시 장치의 구동 방법이 개시되어 있다.

[0007] 특허 문헌2에는, 하나의 계조 표시 데이터를 이용하여 각 화소를 2 종류의 휘도 레벨들로 발광시킴으로써, 표시 장치의 휘도 불균일(unevenness)을 억제하는 표시 장치의 구동 방법이 개시되어 있다.

[0008] [선행기술문헌]

[0009] [특허문헌]

[0010] [특허 문헌1] 일본국 특허 공개 제2009-258227호 공보

[0011] [특허 문헌2] 일본국 특허 공개 제2012-98707호 공보

발명의 내용

해결하려는 과제

- [0012] 특허 문헌1에 개시된 화소 회로 및 화소 회로의 동작은 고 해상도의 구현에 따라서 단위 화소의 EL소자에 제공되는 전류가 작아질 경우, 저계조(소 전류 영역)에서 계조를 제어하기 어려운 문제점을 갖는다. 특히, 소전류 영역에서 문턱 전압(VTH) 변화에 따른 화질 열화가 심해지므로, 저계조에서 표시 불균이 심해질 수 있다.
- [0013] 특허 문헌2에 개시된 표시 장치는 저계조에 따른 표시 불균일을 개선할 수 있다. 이를 위해 기준 전압이 제1 전압과 제2 전압으로 가변되어 각 화소에 제공되고, 각 화소는 제1 전압과 제2 전압을 제공받아, 제1 전압에 대응하는 발광량과 제2 전압에 대응하는 발광량의 합으로 계조를 표시한다.
- [0014] 그러나, 특허 문헌 2의 표시 장치는 모든 화소들에 공통되는 기준 전압을 가변시키는 구성으로서 다 계조화에 불리할 수 있다. 또한, 특허 문헌 1에 개시된 표시 장치보다 특허 문헌2에 개시된 표시 장치에서 저계조에 따른 문턱 전압(VTH)의 변화에 의해 화질 열화가 더욱 악화될 수 있다.
- [0015] 본 발명은 상술한 문제를 해결하기 위해, 고 해상도의 구현에 따라서 단위 화소의 EL소자에 제공되는 전류가 작아지더라도, 저계조에 따른 표시 불균일 등의 화질 열화를 억제할 수 있는 전계 발광 표시 장치 및 전계 발광 표시 장치의 구동 방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

- [0016] 본 발명의 실시 예에 따른 전계 발광 표시 장치는 공급받은 전류에 의해 발광하는 발광 소자; 게이트 단자의 전위에 따라서 상기 발광 소자에 상기 전류를 공급하는 구동 트랜지스터; 영상 데이터에 대응하는 데이터 전압을 상기 구동 트랜지스터의 상기 게이트 단자에 샘플링하는 샘플링 스위치; 상기 구동 트랜지스터를 다이오드 접속하기 위한 스위치 트랜지스터; 및 상기 구동 트랜지스터의 상기 게이트 단자의 전위를 유지하는 용량 소자를 각각 포함하는 화소 회로들을 포함하고, 상기 각 화소가 구동되는 1 수직 기간은 상기 데이터 전압에 따라서 상기 EL 소자로 제공되는 상기 전류를 제어하는 전류 계조 제어 기간과, 듀티 제어 전압에 따라서 상기 발광 소자에 제공되는 상기 전류의 제공 기간을 제어하는 듀티 계조 제어 기간을 포함하고, 상기 데이터 전압과 상기 듀티 제어 전압은, 상기 구동 트랜지스터가 다이오드 접속된 상태에서 상기 구동 트랜지스터의 소스 단자를 통해 상기 구동 트랜지스터에 공급되고, 상기 듀티 제어 전압은 2개의 전압 값들을 갖고, 상기 각 화소 회로가 저계조보다 고계조로 구동될 때 상기 발광 소자에 제공되는 상기 전류의 제공 기간이 더 길다.
- [0017] 행 방향으로 배열되고, 상기 화소 회로들에 배치된 트랜지스터들을 제어하는 제어 신호들을 수신하여 상기 화소 회로들에 공급하는 제어선들과, 열 방향으로 배열되고, 상기 데이터 전압 및 상기 듀티 제어 전압을 수신하여 상기 화소 회로들에 공급하는 신호선들을 더 포함하고, 상기 화소 회로들은 매트릭스 형상으로 배열되어 대응하는 제어선들 및 대응하는 신호선들에 연결되고, 상기 구동 트랜지스터의 상기 게이트 단자 및 상기 용량 소자의 전위의 초기화, 상기 구동 트랜지스터의 문턱 전압 보상, 상기 구동 트랜지스터의 상기 게이트 단자의 데이터 프로그램, 및 상기 구동 트랜지스터의 듀티 제어는 선 순차적으로 수행되고, 상기 발광 소자 소자의 발광과 비발광의 타이밍은 상기 각 화소 회로마다 다르다.
- [0018] 행 방향으로 배열되고, 상기 화소 회로들에 배치된 트랜지스터들을 제어하는 제어 신호들을 수신하여 상기 화소 회로들에 공급하는 제어선들과, 열 방향으로 배열되고, 상기 데이터 전압 및 상기 듀티 제어 전압을 수신하여 상기 화소 회로들에 공급하는 신호선들을 더 포함하고, 상기 화소 회로들은 매트릭스 형상으로 배열되어 대응하는 제어선들 및 대응하는 신호선들에 연결되고, 상기 구동 트랜지스터의 상기 게이트 단자 및 상기 용량 소자의 전위의 초기화, 상기 구동 트랜지스터의 문턱 전압 보상은 모든 화소 회로들에 대해 동시에 수행되고, 상기 구동 트랜지스터의 상기 게이트 단자의 데이터 프로그램, 및 상기 구동 트랜지스터의 듀티 제어는 선 순차적으로 수행되고, 상기 발광 소자의 발광과 비발광의 타이밍은 상기 각 화소 회로마다 다르다.
- [0019] 상기 전류 계조 제어 기간과 상기 듀티 계조 제어 기간은 동일하다.
- [0020] 상기 듀티 계조 제어 기간은 복수의 서브 프레임들을 포함하고, 상기 각 서브 프레임마다, 상기 듀티 제어 전압에 따라서 상기 발광 소자로 제공되는 상기 전류의 제공 기간이 제어된다.
- [0021] 상기 전류 계조 제어 기간과 상기 듀티 계조 제어 기간의 각 서브 프레임의 기간은 동일하다.
- [0022] 본 발명의 실시 예에 따른 전계 발광 표시 장치의 구동 방법은, 공급받은 전류에 의해 발광하는 발광소자; 게이

트 단자의 전위에 따라서 상기 발광 소자에 상기 전류를 공급하는 구동 트랜지스터; 영상 데이터에 대응하는 데이터 전압을 상기 구동 트랜지스터의 상기 게이트 단자에 샘플링하는 샘플링 스위치; 상기 구동 트랜지스터를 다이오드 접속하기 위한 스위치 트랜지스터; 및 상기 구동 트랜지스터의 상기 게이트 단자의 전위를 유지하는 용량 소자를 각각 포함하는 화소 회로들을 구비한 전계 발광 표시 장치의 구동 방법에 있어서, 상기 각 화소가 구동되는 1 수직 기간에서 상기 데이터 전압에 따라서 상기 발광 소자로 제공되는 상기 전류를 제어하고, 듀티 제어 전압에 따라서 상기 발광 소자에 제공되는 상기 전류의 제공 기간을 제어하고, 상기 데이터 전압과 상기 듀티 제어 전압을 상기 구동 트랜지스터가 다이오드 접속된 상태에서 상기 구동 트랜지스터의 소스 단자를 통해 상기 구동 트랜지스터에 공급하고, 상기 듀티 제어 전압은 2 개의 전압 값들을 갖고, 상기 각 화소 회로가 저계조보다 고계조로 구동될 때, 상기 EL 소자에 제공되는 상기 전류의 제공 기간이 더 길다.

발명의 효과

[0023]

본 발명의 전계 발광 표시 장치 및 전계 발광 표시 장치의 구동 방법은 고 해상도의 구현에 따라서 단위 화소의 EL소자에 제공되는 전류가 작아지더라도, 저계조에 따른 표시 불균일 등의 화질 열화를 억제할 수 있다.

도면의 간단한 설명

[0024]

도 1은 본 발명의 제1 실시 예에 따른 전계 발광 표시 장치의 구성을 보여주는 도면이다.

도 2는 본 발명의 제1 실시 예에 따른 EL 표시 장치의 화소 회로의 구성을 보여주는 도면이다.

도 3은 본 발명의 제1 실시 예에 따른 전계 발광 표시 장치의 동작을 보여주는 도면이다.

도 4는 본 발명의 제1 실시 예에 따른 단위 화소 회로의 동작에 대한 타이밍도이다.

도 5는 본 발명의 제1 실시 예에 따른 행들에 배치된 화소 회로들의 동작에 대한 타이밍도이다.

도 6a 내지 도 6d는 본 발명의 제1 실시 예에 따른 화소 회로의 동작 상태를 보여주는 도면이다.

도 7은 본 발명의 제1 실시 예에 따른 듀티 제어 프로그램 1을 나타낸 도면이다.

도 8은 본 발명의 제1 실시 예에 따른 듀티 제어 프로그램 2를 나타낸 도면이다.

도 9는 본 발명의 제1 실시 예에 따른 EL 전류와 휘도를 나타낸 도면이다.

도 10은 본 발명의 제1 실시 예에 따른 EL 전류와 계조를 나타낸 도면이다.

도 11은 본 발명의 제2 실시 예에 따른 전계 발광 표시 장치의 동작을 보여주는 도면이다.

도 12는 본 발명의 제2 실시 예에 따른 행들에 배치된 화소 회로들의 동작에 대한 타이밍도이다.

도 13은 본 발명의 제2 실시 예에 따른 EL 전류와 휘도를 나타낸 도면이다.

도 14는 본 발명의 제2 실시 예에 따른 EL 전류와 계조를 나타낸 도면이다.

도 15는 본 발명의 제3 실시 예에 따른 전계 발광 표시 장치의 구성을 보여주는 도면이다.

도 16은 본 발명의 제3 실시 예에 따른 전계 발광 표시 장치의 동작을 보여주는 도면이다.

도 17은 본 발명의 제3 실시 예에 따른 단위 화소 회로의 동작에 대한 타이밍도이다.

도 18은 본 발명의 제3 실시 예에 따른 행들에 배치된 화소 회로들의 동작에 대한 타이밍도이다.

도 19a 내지 도 19f는 본 발명의 제3 실시 예에 따른 화소 회로의 동작 상태를 보여주는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0025]

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

[0026]

소자(elements) 또는 층이 다른 소자 또는 층의 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층

의 바로 위뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접 위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않은 것을 나타낸다. "및/또는"은 언급된 아이템들의 각각 및 하나 이상의 모든 조합을 포함한다.

- [0027] 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작 시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0028] 비록 제 1, 제 2 등이 다양한 소자, 구성요소 및/또는 섹션들을 서술하기 위해서 사용되나, 이들 소자, 구성요소 및/또는 섹션들은 이들 용어에 의해 제한되지 않음은 물론이다. 이들 용어들은 단지 하나의 소자, 구성요소 또는 섹션들을 다른 소자, 구성요소 또는 섹션들과 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제 1 소자, 제 1 구성요소 또는 제 1 섹션은 본 발명의 기술적 사상 내에서 제 2 소자, 제 2 구성요소 또는 제 2 섹션일 수도 있음은 물론이다.
- [0029] 본 명세서에서 기술하는 실시 예들은 본 발명의 이상적인 개략도인 평면도 및 단면도를 참고하여 설명될 것이다. 따라서, 제조 기술 및/또는 허용 오차 등에 의해 예시도의 형태가 변형될 수 있다. 따라서, 본 발명의 실시 예들은 도시된 특정 형태로 제한되는 것이 아니라 제조 공정에 따라 생성되는 형태의 변화도 포함하는 것이다. 따라서, 도면에서 예시된 영역들은 개략적인 속성을 가지며, 도면에서 예시된 영역들의 모양은 소자의 영역의 특정 형태를 예시하기 위한 것이고, 발명의 범주를 제한하기 위한 것은 아니다.
- [0030] 이하, 첨부된 도면들을 참조하여 본 발명의 바람직한 실시 예를 보다 상세하게 설명한다.
- [0031] (실시형태 1)
- [0032] 도 1은 본 발명의 제1 실시 예에 따른 전계 발광 표시 장치의 구성을 보여주는 도면이다.
- [0033] 도 1을 참조하면, 전계 발광 표시 장치(500)(이하, EL 표시 장치라 칭함)는 텔레비전, 스마트폰, 휴대 전화, 및 퍼스널 컴퓨터 등의 전자 기기의 표시부일 수 있다.
- [0034] EL 표시 장치(500)는 매트릭스 형태로 배치된 복수의 화소 회로들(100) 및 화소 회로들(100)을 구동하기 위한 초기화 제어 드라이버(510), 스캔 드라이버(530), 및 에미션 드라이버(550)를 포함한다.
- [0035] EL 표시 장치(500)는 각 화소 회로(100)에 배치된 발광 소자(이하, EL 소자라 칭함)를 발광시켜 영상을 표시한다. 본 발명의 실시 예에서, EL(Electroluminescence) 소자는 OLED(Organic Light Emitting Diode)를 사용한 유기 EL 소자일 수 있다. 그러나, 정류성을 갖는 발광 소자(발광 다이오드)이면, OLED에 한정되지 않고 정류성을 갖는 발광 소자가 EL 소자로서 사용될 수 있다.
- [0036] 화소 회로들(100)은 화소 회로들(100)에 영상 데이터들을 제공하며 열 방향으로 연장된 신호선들(DT)에 연결된다. 또한, 화소 회로들(100)은 화소 회로들(100)에 발광 소자용 전원 전압(ELVDD)을 제공하며 열 방향으로 연장된 발광 소자용 전원선들(GL)에 연결된다. 발광 소자용 전원선들(GL)의 하부는 공통으로 연결되어 발광 소자용 전원 전압(ELVDD)을 공통으로 수신할 수 있다.
- [0037] 화소 회로들(100)은 n개의 행 및 m 개의 열들로 배열될 수 있다. 화소 회로들(100)은 열 단위로 대응하는 신호선들(DT) 및 발광 소자용 전원선들(GL)에 각각 연결될 수 있다.
- [0038] 제어선들(SIL)은 행 방향으로 연장되어 초기화 제어 드라이버(510)에 연결된다. 주사선들(SCL)은 행 방향으로 연장되어 스캔 드라이버(530)에 연결된다. 발광 제어선들(EML)은 행 방향으로 연장되어 에미션 드라이버(550)에 연결된다. 초기화 전압선들(VIL)은 행 방향으로 연장되며, 초기화 전압선들(VIL)의 일측은 공통으로 연결된다.
- [0039] 화소 회로들(100)은 행 단위로 대응하는 제어선들(SIL), 주사선들(SCL), 발광 제어선들(EML), 및 초기화 전압선들(VIL)에 연결된다. 화소 회로들(100)에 배치된 트랜지스터들은 대응하는 제어선들(SIL), 주사선들(SCL), 및 발광 제어선들(EML)로부터 제공받은 제어 신호들에 의해 제어될 수 있다.
- [0040] 초기화 제어 드라이버(510)는 제어선들(SIL)을 통해 초기화 제어 신호들(INIT)을 출력한다. 스캔 드라이버(530)는 주사선들(SCL)을 통해 주사 신호들(SCAN)을 출력한다. 에미션 드라이버(550)는 발광 제어선들(EML)을 통해 발광 제어 신호들(EM)을 출력한다. 초기화 전압선들(VIL)은 초기화 전압(VINIT)을 공통으로 수신한다.

- [0041] 도시하지 않았으나, EL 표시 장치(500)는 제어부 및 전원을 더 포함한다. 제어부는 CPU(Central Processing Unit) 및 메모리 등을 포함하고, EL 표시 장치(500)의 동작을 제어할 수 있다.
- [0042] 제어부는 초기화 제어 드라이버(510), 스캔 드라이버(530), 및 에미션 드라이버(550)를 제어한다. 또한, 제어부는 신호선들(DT)을 통해 데이터 전압들 및 듀티 제어 전압들을 화소 회로들(100)에 제공한다.
- [0043] 전원은 EL 표시 장치(500) 및 EL 표시 장치(500)를 구비한 전자 기기의 각 구성으로 전력을 공급한다. 전원은 각 화소 회로(100)의 EL 소자(EL)에 애노드 전압(ELVDD) 및 캐소드 전압(ELVSS)을 인가한다.
- [0044] 도 2는 본 발명의 제1 실시 예에 따른 EL 표시 장치의 화소 회로의 구성을 보여주는 도면이다.
- [0045] 도 2를 참조하면, 화소 회로(100)는 구동 트랜지스터(M1), 샘플링 스위치(M2), 스위치 트랜지스터들(M3, M4, M5, M6), 용량 소자(Cst), 및 EL 소자(EL)를 포함한다. 각 트랜지스터는 p 형의 박막 트랜지스터이다.
- [0046] 구동 트랜지스터(M1)는 구동 트랜지스터(M1)의 게이트 단자의 전위에 따라서 EL 소자(EL)에 전류를 공급한다. 샘플링 스위치(M2)는 영상 데이터에 대응하는 데이터 전압을 구동 트랜지스터(M1)의 게이트 단자에 샘플링한다.
- [0047] 스위치 트랜지스터(M5)는 구동 트랜지스터(M1)를 다이오드 접속시킨다. 용량 소자(Cst)는 구동 트랜지스터(M1)의 게이트 단자의 전위를 유지한다. EL 소자(EL)는 제공받은 전류에 의해 발광된다.
- [0048] 스위치 트랜지스터(M6)의 한쪽의 단자는 초기화 전압선(VIL)에 연결되고, 다른 쪽의 단자는 구동 트랜지스터(M1)의 게이트 단자 및 용량 소자(Cst)에 연결된다. 스위치 트랜지스터(M6)는 스위치 트랜지스터(M6)의 게이트 단자에 제공되는 초기화 제어 신호(INIT)에 의해 제어된다.
- [0049] 초기화 제어 신호(INIT)에 의해 제어된 스위치 트랜지스터(M6)는 구동 트랜지스터(M1)의 게이트 단자 및 용량 소자(Cst)의 전위를 초기화 전압(VINIT)으로 초기화시킨다.
- [0050] 스위치 트랜지스터(M2)의 한쪽의 단자는 데이터 전압(VDATA) 또는 듀티 제어 전압(VDUTY)을 수신하는 신호선(DT)에 연결되고, 다른 쪽의 단자는 구동 트랜지스터(M1)의 소스 단자에 연결된다.
- [0051] 스위치 트랜지스터(M3)의 한쪽의 단자는 발광 소자용 전원 전압(ELVDD)을 수신하는 발광 소자용 전원선(GL)에 연결되고, 다른 쪽의 단자는 구동 트랜지스터(M1)의 소스 단자에 연결된다.
- [0052] 스위치 트랜지스터(M2)의 게이트 단자는 주사선(SCL)에 연결된다. 스위치 트랜지스터(M2)는 주사선(SCL)을 통해 스위치 트랜지스터(M2)의 게이트 단자에 제공되는 주사 신호(SCAN)에 의해 제어된다.
- [0053] 스위치 트랜지스터(M3)의 게이트 단자는 발광 제어선(EML)에 연결된다. 스위치 트랜지스터(M3)는 발광 제어선(EML)을 통해 스위치 트랜지스터(M3)의 게이트 단자에 제공되는 발광 제어 신호(EM)에 의해 제어된다.
- [0054] 스위치 트랜지스터(M2)에 의해, 데이터 전압(VDATA) 또는 듀티 제어 전압(VDUTY)이 구동 트랜지스터(M1)의 소스 단자에 제공될 수 있다. 또한 스위치 트랜지스터(M3)에 의해 발광 소자용 전원 전압(ELVDD)이 구동 트랜지스터(M1)의 소스 단자에 제공될 수 있다.
- [0055] 스위치 트랜지스터(M5)의 게이트 단자는 주사선(SCL)에 연결된다. 스위치 트랜지스터(M5)는 주사선(SCL)을 통해 스위치 트랜지스터(M5)의 게이트 단자에 제공되는 주사 신호(SCAN)에 의해 제어된다.
- [0056] 스위치 트랜지스터(M4)의 한쪽의 단자는 구동 트랜지스터(M1)의 드레인 단자에 연결되고, 다른 쪽의 단자는 EL 소자(EL)에 연결된다. 스위치 트랜지스터(M4)의 게이트 단자는 발광 제어선(EML)에 연결된다. 스위치 트랜지스터(M4)는 발광 제어선(EML)을 통해 스위치 트랜지스터(M4)의 게이트 단자에 제공되는 발광 제어 신호(EM)에 의해 제어된다.
- [0057] 도 3은 본 발명의 제1 실시 예에 따른 전계 발광 표시 장치의 동작을 보여주는 도면이다.
- [0058] 도 3을 참조하면, 1 수직 기간 전류 계조 제어기간 및 듀티 계조 제어기간을 포함한다. 전류 계조 제어기간에서 영상 데이터들에 대응하는 데이터 전압들(VDATA)이 선(線) 순차적으로 화소 회로들(100)에 프로그램되어, EL 소자들(EL)로 제공되는 전류가 제어된다.
- [0059] 듀티 계조 제어기간에서 듀티 제어 전압(VDUTY)에 의해 화소 회로들(100)이 발광 정지 또는 발광 계속(전류 계조 제어로 샘플링한 데이터 전압을 유지)으로 제어됨으로써, EL 소자(EL)로 제공되는 전류의 제공 기간이 제어된다. 구체적으로 듀티 계조 제어기간에서 저계조 시, 화소 회로들(100)은 발광 정지로 제어되고, 고계조 시, 화소 회로들(100)은 발광 계속으로 제어된다.

- [0060] 본 발명에 있어서, EL 표시 장치(500)는 전류 계조 제어와 듀티 계조 제어를 사용함으로써, 화소 회로들(100)의 계조 제어를 수행하고 있다. 본 발명의 제1 실시 예에서, 전류 계조 제어와 듀티 계조 제어는 선 순차적으로 수행된다.
- [0061] 도 4는 본 발명의 제1 실시 예에 따른 단위 화소 회로의 동작에 대한 타이밍도이다. 도 5는 본 발명의 제1 실시 예에 따른 행들에 배치된 화소 회로들의 동작에 대한 타이밍도이다.
- [0062] 도 4 및 도 5를 참조하면, 본 발명의 실시 예에 따른 EL 표시 장치(500)의 구동 방법은 (a) 초기화 기간, (b) VTH 보상+데이터 프로그램 기간, (c) 듀티 제어 기간, 및 (d) 발광 기간으로 포함한다.
- [0063] 각 기간에서 화소 회로(100)는 제어 신호들(INIT, SCAN, EM)에 의해 선 순차적으로 제어된다. 또한, 신호선(DT)을 통해 구동 트랜지스터(M1)의 소스 단자에 공급되는 데이터 전압(VDATA) 및 듀티 제어 전압(VDUTY)에 의해, 각 화소 회로(100)에 대해 영상 데이터에 따른 전류 계조 제어와 듀티 계조 제어가 수행된다.
- [0064] 또한, 각 화소 회로(100)의 계조 제어시, 전류 계조 제어기간과 듀티 계조 제어기간에 EL 소자에 제공되는 전류의 총합에 각 화소 회로(100)의 계조가 결정된다. 전류 계조 제어기간과 듀티 계조 제어기간은 동일한 시간으로 설정됨으로써, 복잡한 연산이 요구되지 않고, 용이하게 계조 제어의 수행이 가능할 수 있다.
- [0065] 전술한 4개의 제어기간은 도 6을 참조하여 보다 구체적으로 설명될 것이다.
- [0066] 도 6a 내지 도 6d는 본 발명의 제1 실시 예에 따른 화소 회로의 동작 상태를 보여주는 도면이다.
- [0067] (a) 초기화 기간
- [0068] 도 6a를 참조하면, (a) 초기화 기간에서, 초기화 제어 신호(INIT)에 의해 스위치 트랜지스터(M6)가 온 된다. 스위치 트랜지스터(M6)에 의해 초기화 전압(VINIT)이 구동 트랜지스터(M1)의 게이트 단자 및 용량 소자(Cst)에 제공된다. 따라서, 구동 트랜지스터(M1)의 게이트 단자 및 용량 소자(Cst)의 전위는 초기화 전압(VINIT)으로 초기화된다.
- [0069] (b) VTH 보상 기간+ 데이터 프로그램 기간
- [0070] 도 6b를 참조하면, (b) VTH 보상 기간+ 데이터 프로그램 기간에서, 스위치 트랜지스터(M6)는 오프 된다. 주사 신호(SCAN)에 의해 스위치 트랜지스터(M2) 및 스위치 트랜지스터(M5)는 온 된다.
- [0071] 신호선(DT)은 데이터 전압(VDATA)을 수신하고, 구동 트랜지스터(M1)는 스위치 트랜지스터(M5)에 의해 다이오드 접속된다.
- [0072] 구동 트랜지스터(M1)는 구동 트랜지스터(M1)의 소스 단자를 통해 영상 데이터에 대응하는 데이터 전압(VDATA)을 공급받는다. 따라서, 용량 소자(Cst)에 데이터 전압(VDATA) - 구동 트랜지스터 문턱값 전압(VTH)이 샘플링된다.
- [0073] (c) 듀티 제어기간
- [0074] 도 6c를 참조하면, (c) 듀티 제어기간에서, 신호선(DT)은 듀티 제어 전압(VDUTY)을 수신한다. 듀티 제어 전압(VDUTY)은 2개의 전압 값들을 갖는다. 표시 계조에 따라서 듀티 제어 전압(VDUTY)의 2 개의 전압 값들이 구동 트랜지스터(M1)의 소스 단자를 통해 구동 트랜지스터(M1)에 공급되어 화소 회로(100)에 대한 발광 정지(High Level)와 발광 계속(Low Level) 동작이 수행된다. 이러한 동작은 이하 상세히 설명될 것이다.
- [0075] (d) 발광 기간
- [0076] 도 6d를 참조하면, (d) 발광 기간에서 주사 신호(SCAN)에 의해 스위치 트랜지스터(M2) 및 스위치 트랜지스터(M5)가 오프 된다. 발광 제어 신호(EM)에 의해 스위치 트랜지스터들(M3 및 M4)이 온된다. 구동 트랜지스터(M1)에서 제어된 전류가 EL 소자(EL)로 제공됨으로써 화소 회로(100)의 발광이 제어된다.
- [0077] 이하, 본 발명의 실시예에 따른 듀티 제어 동작이 설명될 것이다.
- [0078] 도 7은 본 발명의 제1 실시 예에 따른 듀티 제어 프로그램 1을 나타낸 도면이다. 도 8은 본 발명의 제1 실시 예에 따른 듀티 제어 프로그램 2를 나타낸 도면이다.
- [0079] 다이오드 접속된 구동 트랜지스터(M1)에 대한 VTH 보상의 수행시, 구동 트랜지스터(M1)는 다이오드 특성을 갖기 때문에, 충전 방향(혹은 방전 방향)에 대응하는 일 방향으로만 프로그램될 수 있다. 즉, 다이오드 접속된 구동 트랜지스터(M1)에 대해 VTH 보상이 수행될 경우, 구동 트랜지스터(M1)의 소스 단자에 전압이 공급됨으로써, 구

동 트랜지스터(M1)가 오프 될 수 있지만, 온 될 수는 없다.

- [0080] 듀티 제어 전압(VDUTY)의 2 개 전압값들은 가장 저계조(표시가 어두운) 시의 전압보다 높게 설정되고, 가장 고계조(표시가 밝은) 시의 전압보다 낮게 설정된다. 이러한 2개의 전압 값들이 이용되어 발광 정지와 발광 계속(전류 계조 제어로 샘플링한 데이터 전압을 유지)의 동작이 수행되는 점에서 본 발명은 종래 기술과 크게 다르다.
- [0081] 도 7을 참조하면, 초기화 후에 데이터 전압(VDATA) - 구동 트랜지스터 문턱값 전압(VTH)이 샘플링된 구동 트랜지스터(M1)는 구동 트랜지스터(M1)의 소스 단자를 통해 VDATA -VTH보다 큰 High Level의 듀티 제어 전압(VDUTY)을 공급받는다. 이러한 경우, 구동 트랜지스터(M1)의 게이트의 전압이 High Level의 듀티 제어 전압(VDUTY)으로 덮어 쓰기 되고, 구동 트랜지스터(M1)는 오프된다.
- [0082] 따라서 발광 기간에서 EL 소자(EL)로 전류의 공급이 정지되고, 스위칭 트랜지스터(M4)가 온 되어도 EL 소자(EL)는 발광되지 않는다.
- [0083] 도 8을 참조하면, 도 8에 있어서, 초기화 후에 데이터 전압(VDATA) - 구동 트랜지스터 문턱값 전압(VTH)이 샘플링된 구동 트랜지스터(M1)는 구동 트랜지스터(M1)의 소스 단자를 통해 VDATA-VTH보다 낮은 Low Level의 듀티 제어 전압(VDUTY)을 공급받는다. 이러한 경우, 구동 트랜지스터(M1)의 게이트 단자의 전압은 Low Level의 듀티 제어 전압(VDUTY)으로 덮어 쓰기 되지 않고, VDATA-VTH로 유지된다.
- [0084] 따라서 발광 기간에서 스위칭 트랜지스터(M4)가 온 되면, EL 소자(EL)로 전류가 공급되어 EL 소자의 발광이 유지된다.
- [0085] 도 9는 본 발명의 제1 실시 예에 따른 EL 전류와 휘도를 나타낸 도면이다. 도 10은 본 발명의 제1 실시 예에 따른 EL 전류와 계조를 나타낸 도면이다.
- [0086] 도 10에서 EL 전류와 계조의 관계는 감마 곡선으로 도시되었다.
- [0087] 도 9를 참조하면, 본 발명의 실시 예에서 계조에 따라서 발광 듀티(EL 소자(EL)로 전류가 제공되는 기간)가 가변된다. 예를 들어, (표시가 어두운)저 계조보다 (표시가 밝은)고 계조의 발광 듀티가 클수 있다.
- [0088] 저계조에서, EL 소자(EL)로 흐르는 전류가 작아짐으로써, 문턱 전압(VTH)의 변화에 의한 화질 열화가 발생되어, 휘도 불균일이 시인될 수 있다. 따라서, 본 발명의 실시 예에서, 화소 회로(100)가 저계조로 구동될 때, 발광 듀티가 작아지도록 제어되고, EL 소자(EL)로 제공되는 전류가 커지도록 함으로써 문턱 전압(VTH)의 변화에 의한 화질 열화가 억제될 수 있다.
- [0089] 한편 고계조에서, EL 소자(EL)로 제공되는 최대 전류가 커짐으로써, EL 소자의 휘도 열화가 문제될 수 있다 따라서, 본 발명의 실시 예에서, 화소 회로(100)가 고계조로 구동될 때, 발광 듀티가 커지도록 제어되고, EL 소자(EL)로 제공되는 최대 전류가 억제됨으로써, EL 소자의 수명이 연장될 수 있다.
- [0090] 도 10을 참조하면, 전술한 바와 같이, 화소 회로(100)가 고계조로 구동될 때, EL 소자(EL)로 제공되는 최대 전류를 억제하는 것이 바람직하다. 그러나, 화소 회로(100)가 저계조로 구동될 때, 문턱 전압(VTH)의 변화를 억제하기 위해 전류를 크게 하는 것이 바람직하다. 본 발명의 실시 예에서, 이러한 동작은 듀티 제어에 의해 수행될 수 있다.
- [0091] 이상에 설명한 바와 같이, 본 발명의 실시 예에서 고 해상도의 구현에 따라서 단위 화소의 EL소자에 제공되는 전류가 작아지더라도, 저계조에 따른 표시 불균일 등의 화질 열화를 억제할 수 있다. 따라서, 고화질화 및 고수명화의 구현 및 EL 표시 장치(500)의 고해상도의 구현이 용이할 수 있다.
- [0092] (실시형태 2)
- [0093] 도 11은 본 발명의 제2 실시 예에 따른 전계 발광 표시 장치의 동작을 보여주는 도면이다. 도 12는 본 발명의 제2 실시 예에 따른 행들에 배치된 화소 회로들의 동작에 대한 타이밍도이다.
- [0094] 본 발명의 제2 실시 예에서, 듀티 계조 제어기간은 복수의 서브프레임들을 포함한다. 각각의 서브 프레임마다, 듀티 제어 전압(VDUTY)에 따라서 EL 소자(EL)로 제공되는 전류의 제공 기간이 제어된다. 또한, 전류 계조 제어기간과, 듀티 계조 제어기간의 각 서브 프레임의 기간은 동일하게 설정된다.
- [0095] 도 11 및 도 12를 참조하면, 본 발명의 제1 실시 예와 유사하게 본 발명의 제2 실시 예에서 1 수직 기간 전류 계조 제어기간 및 듀티 계조 제어기간을 포함한다. 그러나, 본 발명의 제2 실시 예에서, 듀티 계조 제어기간은

복수의 서브프레임들을 포함하고, 각 서브 프레임마다 듀티 계조 제어가 수행된다.

- [0096] 전류 계조 제어기간에서는 영상 데이터들에 대응하는 데이터 전압들(VDATA)이 선 순차적으로 화소 회로들(100)에 프로그램되어, EL 소자(EL)들로 제공되는 전류가 제어된다. 복수의 서브 프레임들을 갖는 듀티 계조 제어기간에서 각 서브 프레임마다 듀티 제어 전압(VDUTY)에 의해 화소 회로들(100)이 발광 정지 및 발광 계속으로 제어됨으로써, EL 소자(EL)로 제공되는 전류의 제공 기간이 제어된다.
- [0097] 구체적으로는 듀티 계조 제어기간에 있어서, 화소 회로(100)가 저계조로 구동될 경우, 발광 듀티는 작아지도록 제어된다. 이 실시 예에서 화소 회로(100)가 발광 정지로 제어되면, 다시 데이터가 프로그램 될 때까지 화소 회로(100)는 발광 될 수 없다. 발광 정지로 제어되는 화소 회로(100)는 듀티 계조 제어기간의 초기의 단계에서 발광 정지로 제어된다.
- [0098] 듀티 계조 제어는 선순차적으로 수행된다. 또한, 본 발명의 제2 실시 예에 있어서, 전류 계조 제어기간은 듀티 계조 제어기간의 각각의 서브프레임 기간과 동일하게 설정됨으로써, 복잡한 연산이 요구되지 않고, 용이하게 계조 제어의 수행이 가능할 수 있다.
- [0099] 설명의 편의를 위해 도 11에는, 3 개의 서브 프레임들이 도시되었으나, 이에 한정되지 않고 듀티 계조 제어기간은 이보다 많은 서브 프레임들을 포함할 수 있다.
- [0100] 도 13은 본 발명의 제2 실시 예에 따른 EL 전류와 휘도를 나타낸 도면이다. 도 14는 본 발명의 제2 실시 예에 따른 EL 전류와 계조를 나타낸 도면이다.
- [0101] 도 13에서 EL 전류와 계조의 관계는 감마 곡선으로 도시되었다.
- [0102] 도 13을 참조하면, 듀티 제어는 25%, 50%, 75% 및 100%의 4개의 값으로 수행될 수 있다. 즉, 듀티 제어가 계조에 따라서 다양한 값으로 설정되어 수행될 수 있다. 본 발명의 제2 실시 예에서, 계조에 따라서 발광 듀티가 가변된다. 예를 들어, 저계조 보다 고계조의 발광 듀티가 클 수 있다.
- [0103] 저계조에서, EL 소자(EL)로 흐르는 전류가 작아짐으로써, 문턱 전압(VTH)의 변화에 의한 화질 열화가 발생되어, 휘도 불균일이 시인될 수 있다. 따라서, 본 발명의 실시 예에서, 화소 회로(100)가 저계조로 구동될 때, 발광 듀티가 작아지도록 제어되고, EL 소자(EL)로 제공되는 전류가 커지도록 함으로써 문턱 전압(VTH)의 변화에 의한 화질 열화가 억제될 수 있다.
- [0104] 한편 고계조에서, EL 소자(EL)로 제공되는 최대 전류가 커짐으로써, EL 소자의 휘도 열화가 문제될 수 있다. 따라서, 본 발명의 실시 예에서, 화소 회로(100)가 고계조로 구동될 때, 발광 듀티가 커지도록 제어되고, EL 소자(EL)로 제공되는 최대 전류가 억제됨으로써, EL 소자의 수명이 연장될 수 있다.
- [0105] 도 14를 참조하면, 전술한 바와 같이, 화소 회로(100)가 고계조로 구동될 때, EL 소자(EL)로 제공되는 최대 전류를 억제하는 것이 바람직하다. 그러나, 화소 회로(100)가 저계조로 구동될 때, 문턱 전압(VTH)의 변화를 억제하기 위해 전류를 크게 하는 것이 바람직하다.
- [0106] 본 발명의 실시 예에서, 이러한 동작은 듀티 제어에 의해 수행될 수 있다. 본 발명의 제2 실시 예에서는 다양한 듀티 값으로 듀티 제어가 수행되므로, 본 발명의 제1 실시 예보다 정밀하게 듀티 제어 동작이 수행될 수 있다.
- [0107] (실시형태 3)
- [0108] 도 15는 본 발명의 제3 실시 예에 따른 전계 발광 표시 장치의 구성을 보여주는 도면이다. 본 발명의 제3 실시 예에서, 초기화 및 문턱 전압 보상 동작은 모든 화소 회로들에 대해 동시에 수행된다. 데이터 프로그램 동작 및 듀티 제어 동작은 화소 회로들에 대해 선 순차적으로 수행되고, 발광과 비발광의 타이밍은 각 화소마다 다를 수 있다.
- [0109] 도 15를 참조하면, EL 표시 장치(600)는 매트릭스 형태로 배치된 복수의 화소 회로들(100) 및 화소 회로들(100)을 구동하기 위한 스캔 드라이버(630), 및 에미션 드라이버(650)를 포함한다.
- [0110] 제어선들(SIL)은 화소 회로들(100)에 연결된다. 제어선들(SIL)의 일측은 공통으로 연결되어 공통으로 초기화 제어 신호(INIT)를 수신할 수 있다. 따라서, 도 1에 도시된 EL 표시 장치(500)와 달리 도 15에 도시된 EL 표시 장치(600)는 초기화 제어 드라이버를 포함하지 않는다.
- [0111] 화소 회로들(100)이 매트릭스 형태로 배열되어 주사선들(SCL), 발광 제어선들(EML), 및 초기화 전압선들(VIL)에 연결되는 구성은 도 1에 도시된 EL 표시 장치(500)와 동일하다. 또한, 스캔 드라이버(530)가 주사선들(SCL)을

통해 주사 신호들(SCAN)을 출력하고, 에미션 드라이버(550)가 발광 제어선들(EML)을 통해 발광 제어 신호들(EM)을 출력하는 구성은 도 1에 도시된 EL 표시 장치(500)와 동일하다.

[0112] EL 표시 장치(600)는 도 1에 도시된 EL 표시 장치(500)와 달리 신호선(DT)에 데이터 전압(VDATA) 및 듀티 제어 전압(VDUTY) 외에 추가적으로 문턱 전압(VTH) 보상 시에 사용하는 기준 전압(VRES)을 제공하기 위한 전환 스위치가 포함한다.

[0113] 도 16은 본 발명의 제3 실시 예에 따른 전계 발광 표시 장치의 동작을 보여주는 도면이다.

[0114] 도 16을 참조하면, 1 수직 기간에서, 구동 트랜지스터(M1)의 게이트 단자 및 용량 소자(Cst)의 전위의 초기화 및 구동 트랜지스터(M1)의 문턱 전압 보상 동작은 모든 화소들에 대해 동시에 수행된다. 구동 트랜지스터(M1)의 게이트 단자로 데이터를 프로그램하는 동작 및 구동 트랜지스터(M1)의 듀티 제어 및 EL 소자(EL)의 발광 정지 동작은 화소 회로들에 대해 선 순차적으로 수행된다.

[0115] 도 17은 본 발명의 제3 실시 예에 따른 단위 화소 회로의 동작에 대한 타이밍도이다. 도 18은 본 발명의 제3 실시 예에 따른 행들에 배치된 화소 회로들의 동작에 대한 타이밍도이다.

[0116] 도 17 및 도 18을 참조하면, 본 발명의 제3 실시 예에서, 1 수직 기간은 본 발명의 제2 실시 예와 유사하게 전류 계조 제어기간 및 듀티 계조 제어기간을 포함한다. 또한, 듀티 계조 제어기간은 복수의 서브 프레임들을 포함하고, 각 서브 프레임마다, 듀티 제어 전압(VDUTY)에 의해 EL 소자(EL)로 제공되는 전류의 제공 기간이 제어된다.

[0117] 한편, 본 발명의 제3 실시 예에서, 초기화 기간 및 VTH 보상 기간에서 화소 회로들(100)에 대해 초기화를 수행하는 동작 문턱 전압을 보상하는 동작은 모든 화소들(100)에 대해서 동시에 수행된다.

[0118] 본 발명의 제3 실시 예에 따른 EL 표시 장치의 구동 방법은 본 발명의 실시 예에 따른 EL 표시 장치(500)의 구동 방법은 (a) 초기화 기간, (b) VTH 보상 기간 (c) 데이터 프로그램 기간, (d) 듀티 제어기간, (e) 발광 정지 제어기간, 및 (f) 발광 기간을 포함한다.

[0119] 본 발명의 제3 실시 예에서, 초기화 및 VTH 보상 동작은 모든 화소 회로들(100)에 대해 동시에 수행되고, 그 외의 동작들은 제어 신호들(SCAN, EM)에 의해 선 순차적으로 수행된다. 또한, 구동 트랜지스터(M1)의 소스 단자에 제공되는 신호선(DT)의 데이터 전압(VDATA) 및 듀티 제어 전압(VDUTY)에 의해, 각 화소 회로(100)마다 영상 데이터에 대응하는 전류 계조 제어와 듀티 계조 제어가 수행될 수 있다.

[0120] 도 19a 내지 도 19f는 본 발명의 제3 실시 예에 따른 화소 회로의 동작 상태를 보여주는 도면이다.

[0121] (a) 초기화 기간

[0122] 도 19a를 참조하면, 공통의 제어선(SIL)을 통해 화소 회로(100)에 공급되는 초기화 제어 신호(INIT)에 의해 스위치 트랜지스터(M6)가 온 된다. 스위치 트랜지스터(M6)에 의해 초기화 전압(VINIT)이 구동 트랜지스터(M1)의 게이트 단자 및 용량 소자(Cst)에 제공되어 구동 트랜지스터(M1)의 게이트 단자 및 용량 소자(Cst)의 전위는 초기화 전압(VINIT)으로 초기화된다.

[0123] (b) VTH 보상 기간

[0124] 도 19b를 참조하면, 주사 신호(SCAN)에 의해 스위치 트랜지스터(M2) 및 스위치 트랜지스터(M5)가 온 된다. 신호선(DT)은 기준 전압(VRES)을 수신하고, 구동 트랜지스터(M1)는 스위치 트랜지스터(M5)에 의해 다이오드 접속된다.

[0125] 구동 트랜지스터(M1)는 구동 트랜지스터(M1)의 소스 단자를 통해 기준 전압(VRES)을 공급받는다. 따라서, 용량 소자(Cst)에 기준 전압(VRES) - 구동 트랜지스터 문턱 전압(VTH)이 샘플링되어 VTH 보상이 수행된다. 본 발명의 제3 실시 예에서, 기준 전압(VRES)은 데이터 전압(VDATA)보다도 낮은 전압이다.

[0126] (c) 데이터 프로그램 기간

[0127] 도 19c를 참조하면, 신호선(DT)은 영상 데이터에 대응하는 데이터 전압(VDATA)을 수신하여 구동 트랜지스터(M1)의 소스 단자에 제공한다. 구동 트랜지스터(M1)는 구동 트랜지스터(M1)의 소스 단자를 통해 데이터 전압(VDATA)을 제공받으므로, 용량 소자(Cst)에 데이터 전압(VDATA) - 구동 트랜지스터 문턱값 전압(VTH)이 샘플링된다.

[0128] (d) 듀티 제어 기간

[0129] 도 19d를 참조하면, 신호선(DT)은 듀티 제어 전압(VDUTY)을 수신한다. 표시 계조에 따라서 듀티 제어 전압(VDUTY)의 2 개의 전압값들이 구동 트랜지스터(M1)의 소스 단자를 통해 구동 트랜지스터(M1)에 공급되어 화소 회로(100)에 대한 발광 정지(High Level)와 발광 계속(Low Level) 동작이 수행된다.

[0130] (e) 발광 정지 제어 기간

[0131] 도 19e를 참조하면, 신호선(DT)은 High Level의 듀티 제어 전압(VDUTY)을 수신한다. 따라서, EL 소자(EL)의 발광이 정지된다.

[0132] (f) 발광 기간

[0133] 도 19f를 참조하면, 발광 제어 신호(EM)에 의해 스위치 트랜지스터(M3,M4)가 온되어 구동 트랜지스터(M1)에 의해 제어된 전류가 EL 소자(EL)로 제공됨으로써 화소 회로(100)의 발광이 제어된다.

[0134] 도 16 및 도 17에 도시된 바와 같이, 본 발명의 제3 실시 예에서, EL 소자(EL)의 발광이 정지되고, 초기화 및 VTH 보상 동작이 모든 화소 회로들(100)에 대해 동시에 수행된다.

[0135] 데이터 프로그램 기간에서, 데이터 전압(VDATA)이 라이트된 행부터 선 순차로 발광 동작이 수행된다. 그 후, 듀티 제어도 선 순차로 수행되고, 발광이 선순차로 정지되어 간다.

[0136] 본 발명의 제3 실시 예에서, VTH 보상이 모든 화소들에 대해 동시에 수행되기 때문에, VTH 보상 시간이 충분히 긴 시간으로 설정될 수 있어 화소 회로들(100)의 VTH 보상 능력이 향상될 수 있다.

[0137] 이상 설명한 바와 같이, 본 발명의 제3 실시 예에서 초기화 동작이 모든 화소 회로들(100)에 대해 동시에 수행되기 때문에 초기화 제어 드라이버가 사용되지 않을 수 있다. 그 결과 전계 발광 표시 장치(600)의 크기가 줄어들 수 있다. 또한, VTH 보상이 모든 화소 회로들(100)에 대해 동시에 수행되기 때문에, VTH 보상 시간이 충분히 긴 시간으로 설정될 수 있어 화소 회로들(100)의 VTH 보상 능력이 향상될 수 있다.

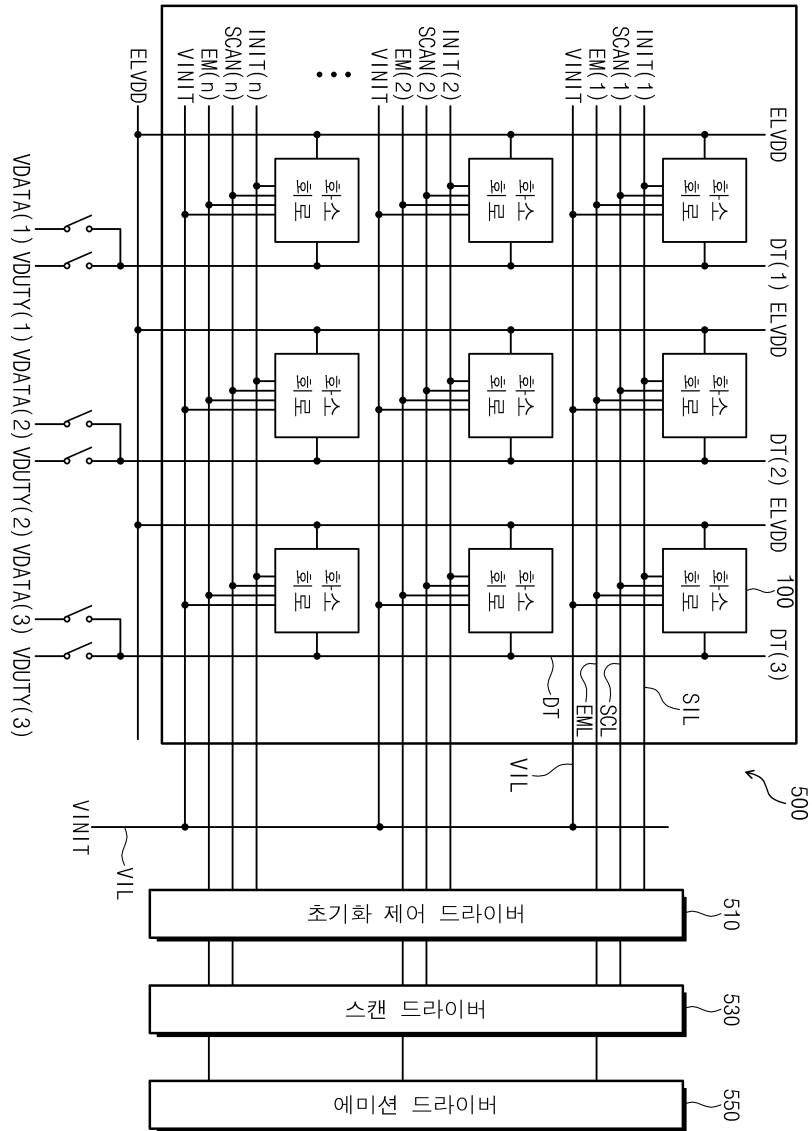
[0138] 이상 실시 예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다. 또한 본 발명에 개시된 실시 예는 본 발명의 기술 사상을 한정하기 위한 것이 아니고, 하기의 특허 청구의 범위 및 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

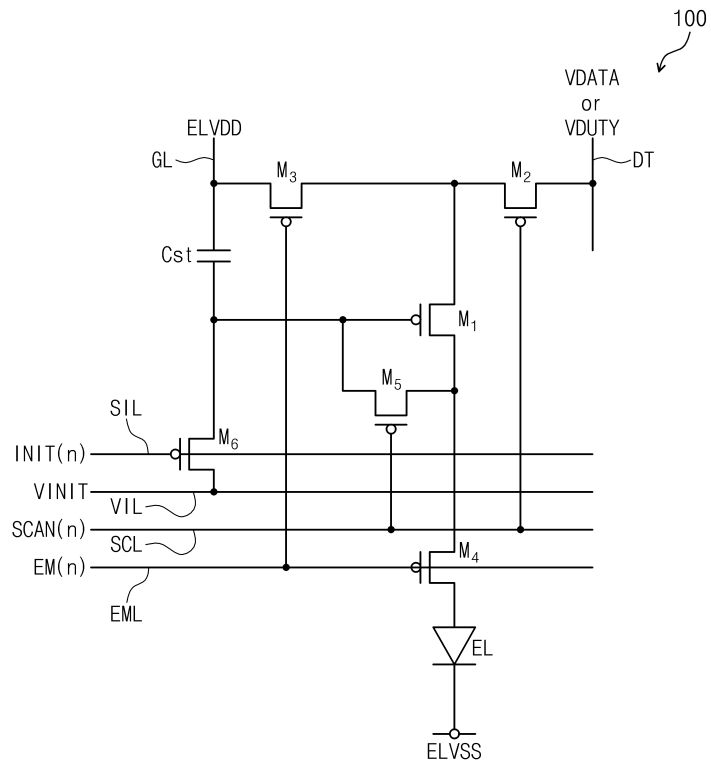
[0139]	100 : 화소 회로	500: EL 표시 장치
	510:초기화 제어 드라이버	530 :스캔 드라이버
	550:에미션 드라이버	600 : EL 표시 장치
	630 :스캔 드라이버	650 :에미션 드라이버

도면

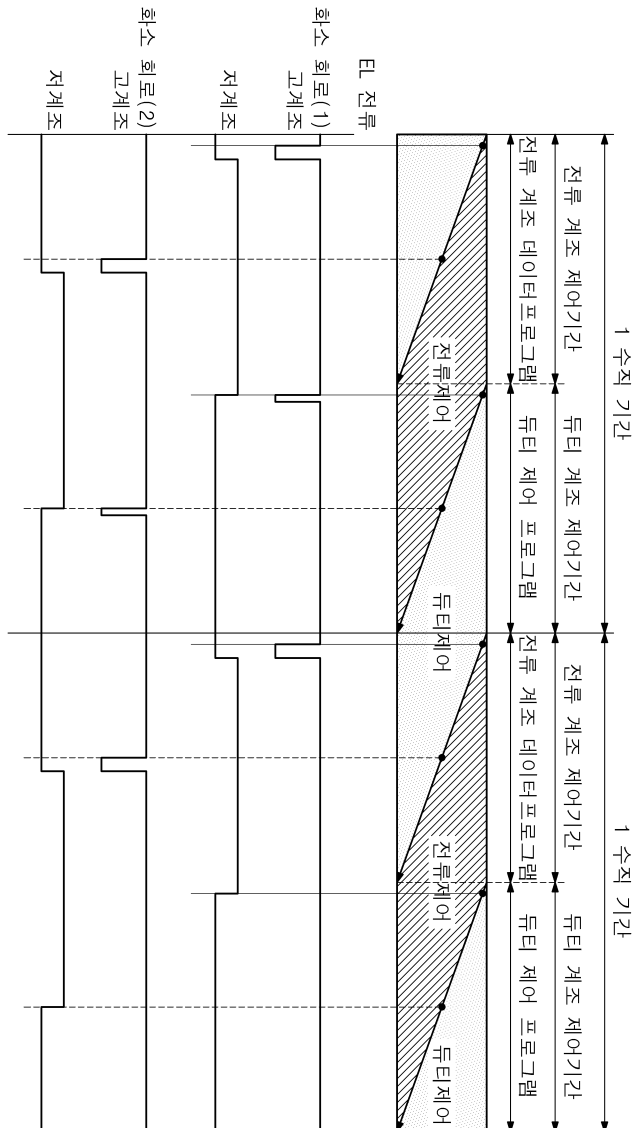
도면1



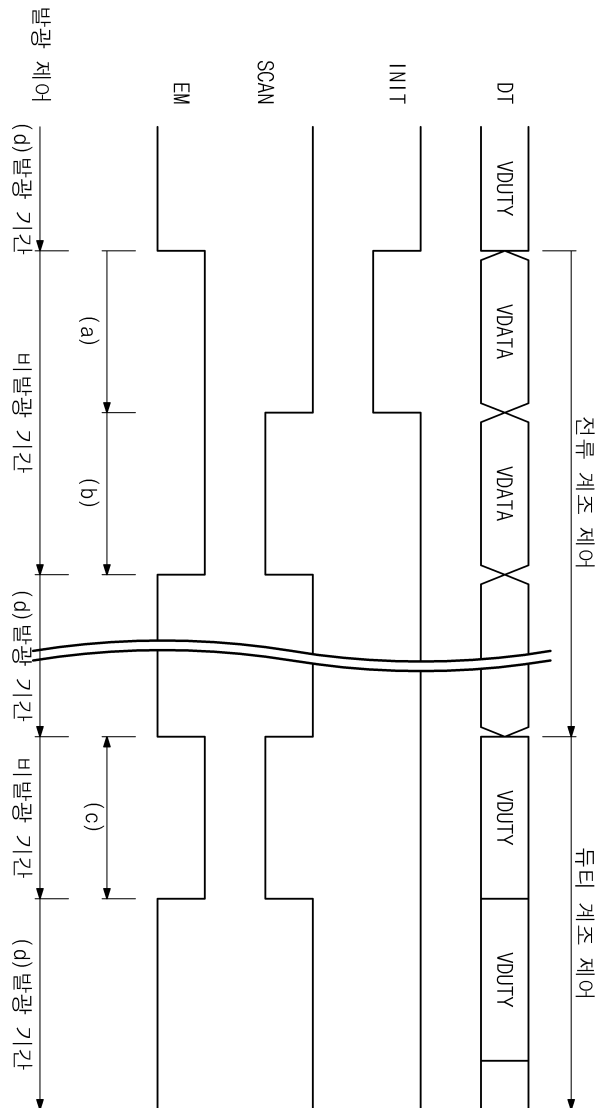
도면2



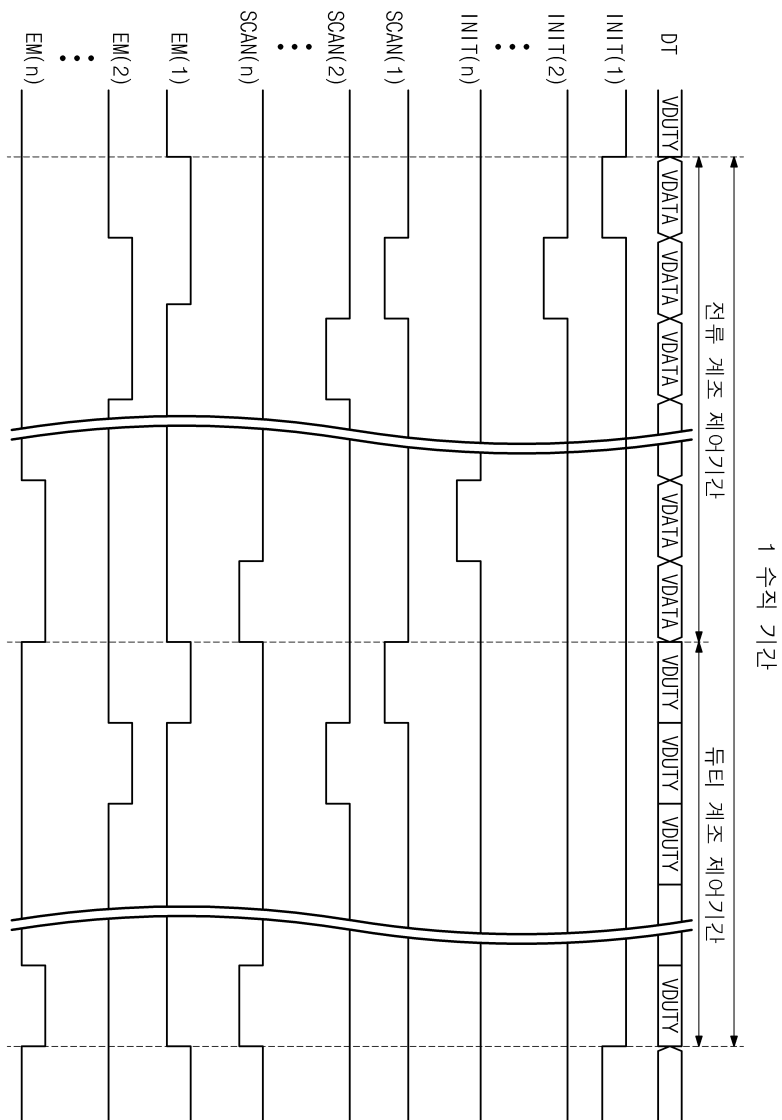
도면3



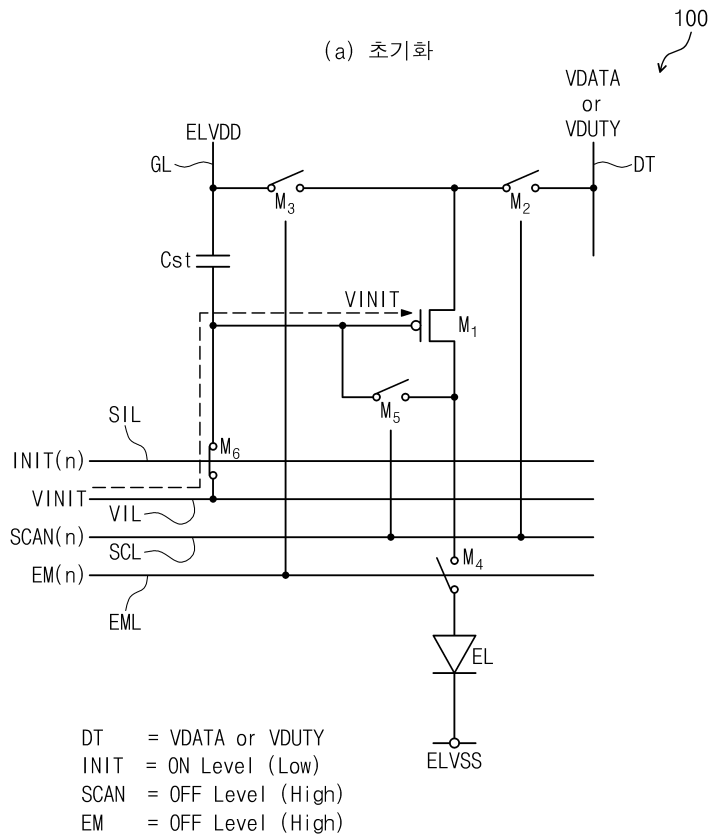
도면4



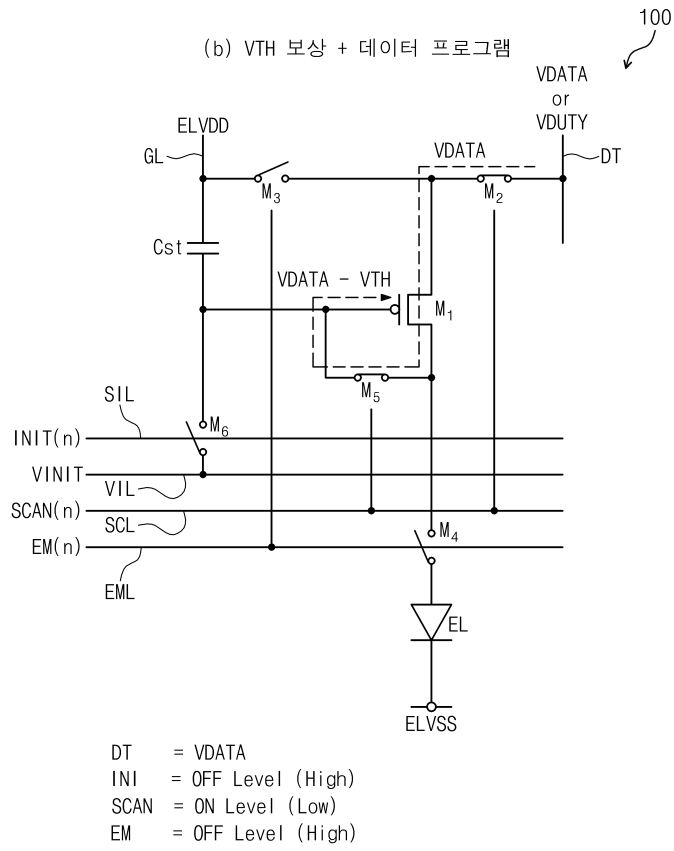
도면5



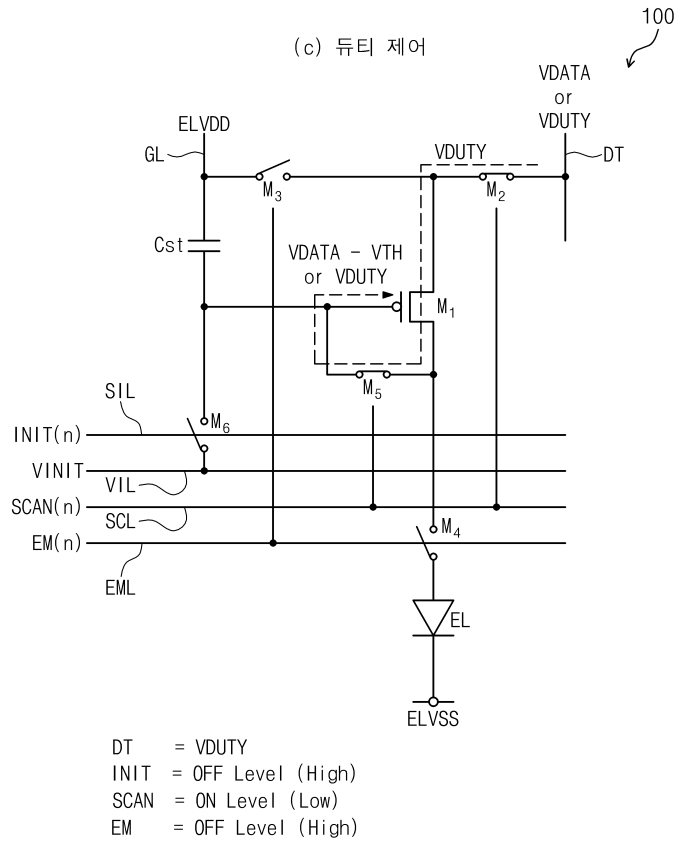
도면6a



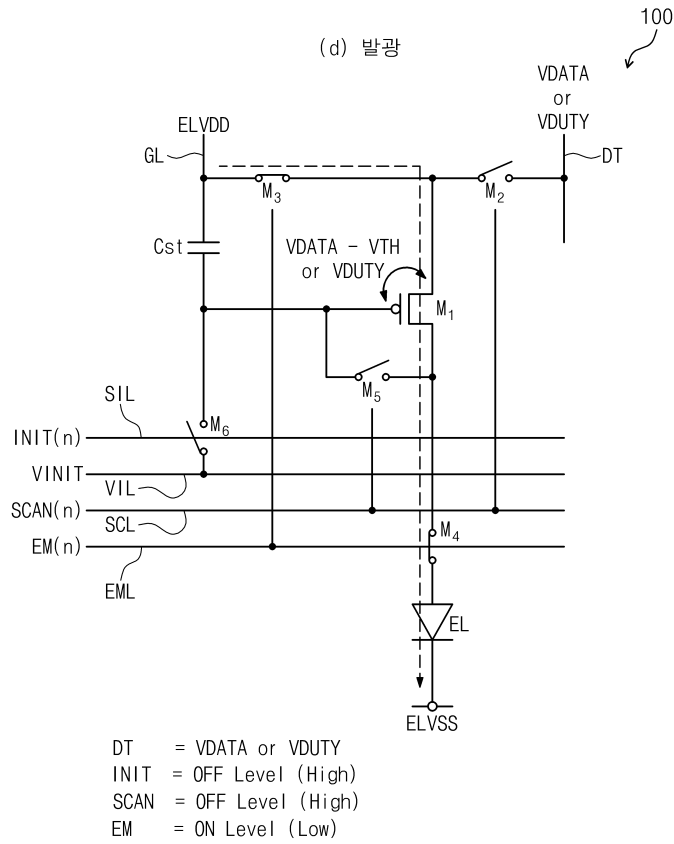
도면6b



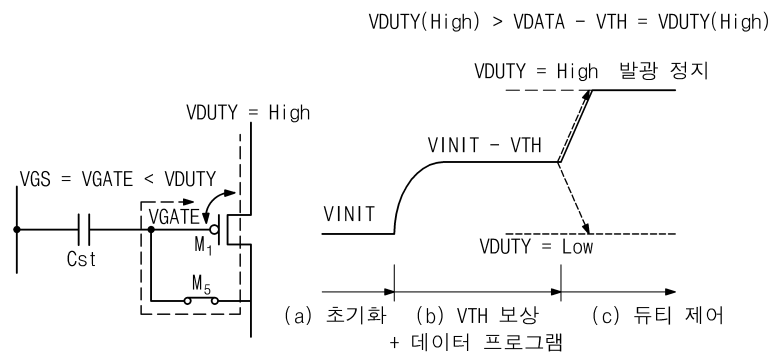
도면6c



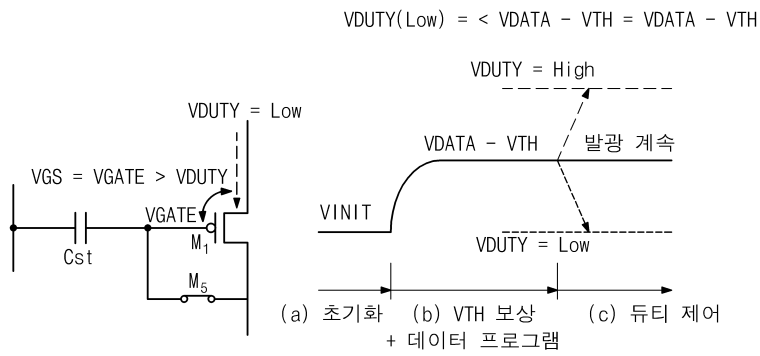
도면6d



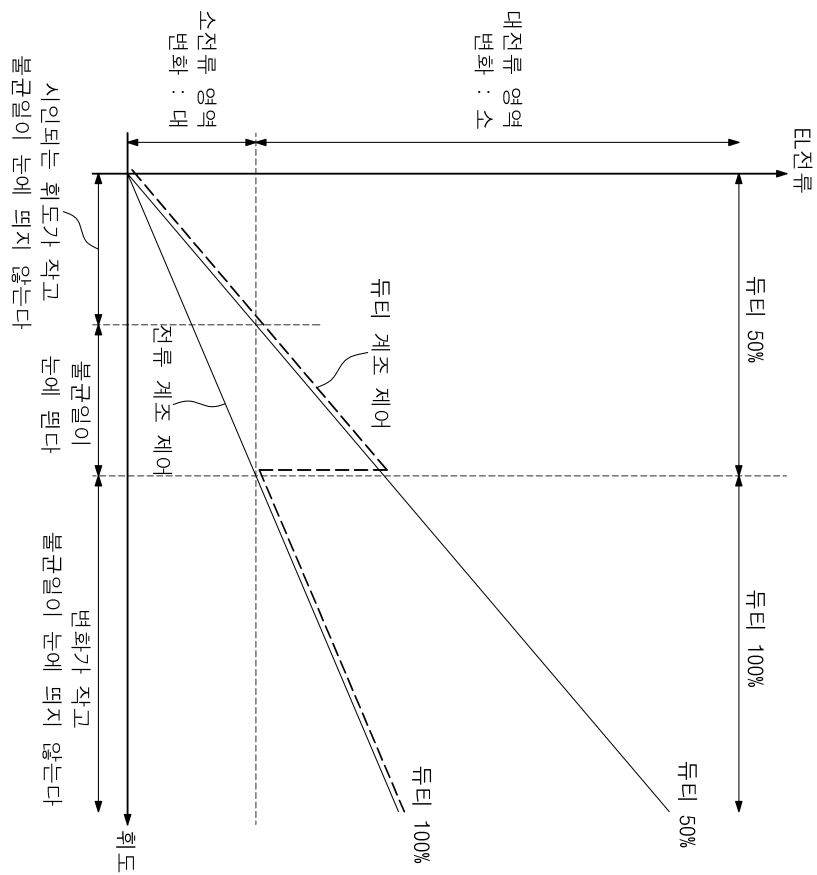
도면7



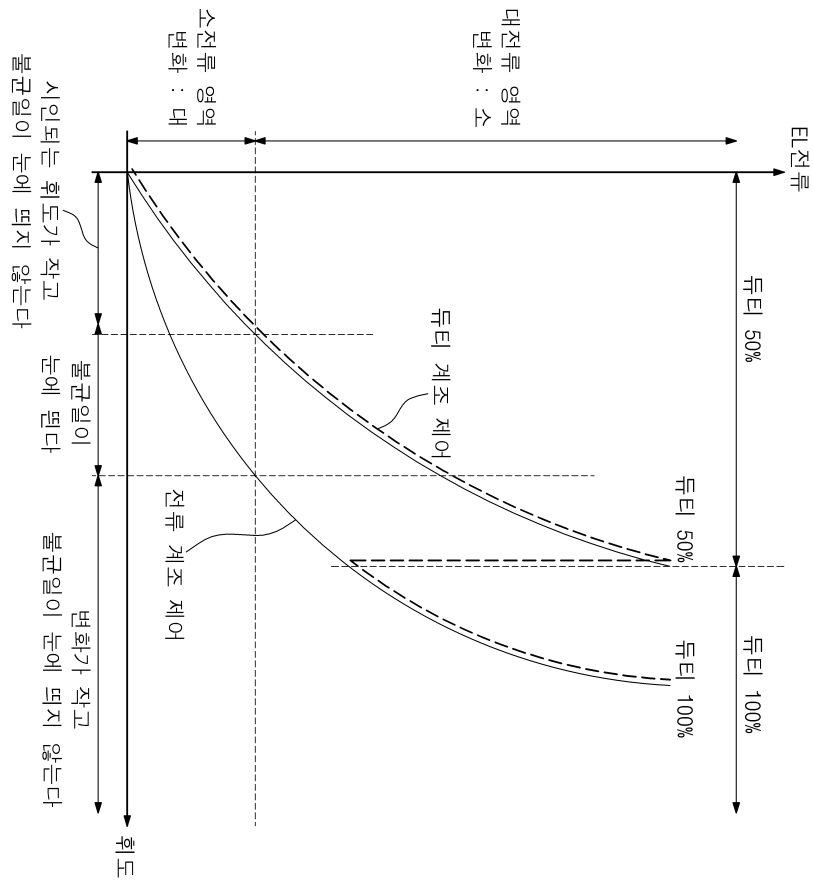
도면8



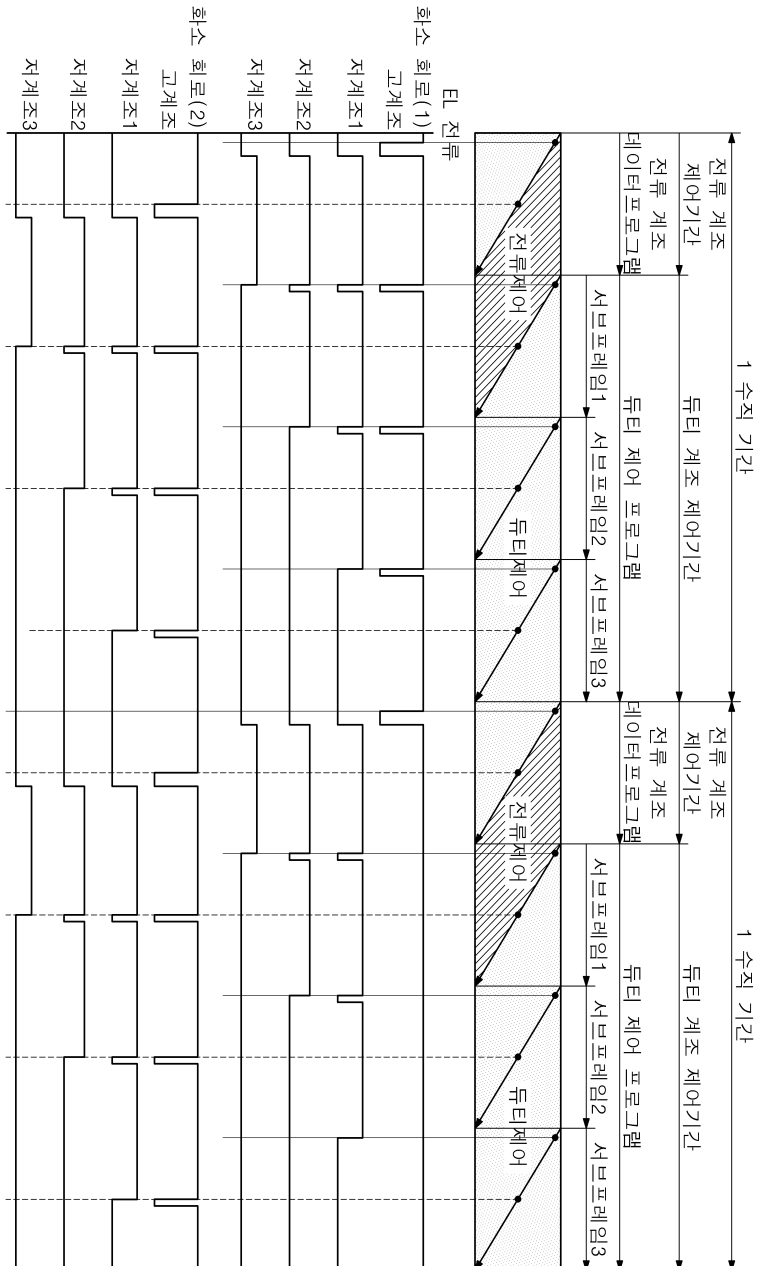
도면9



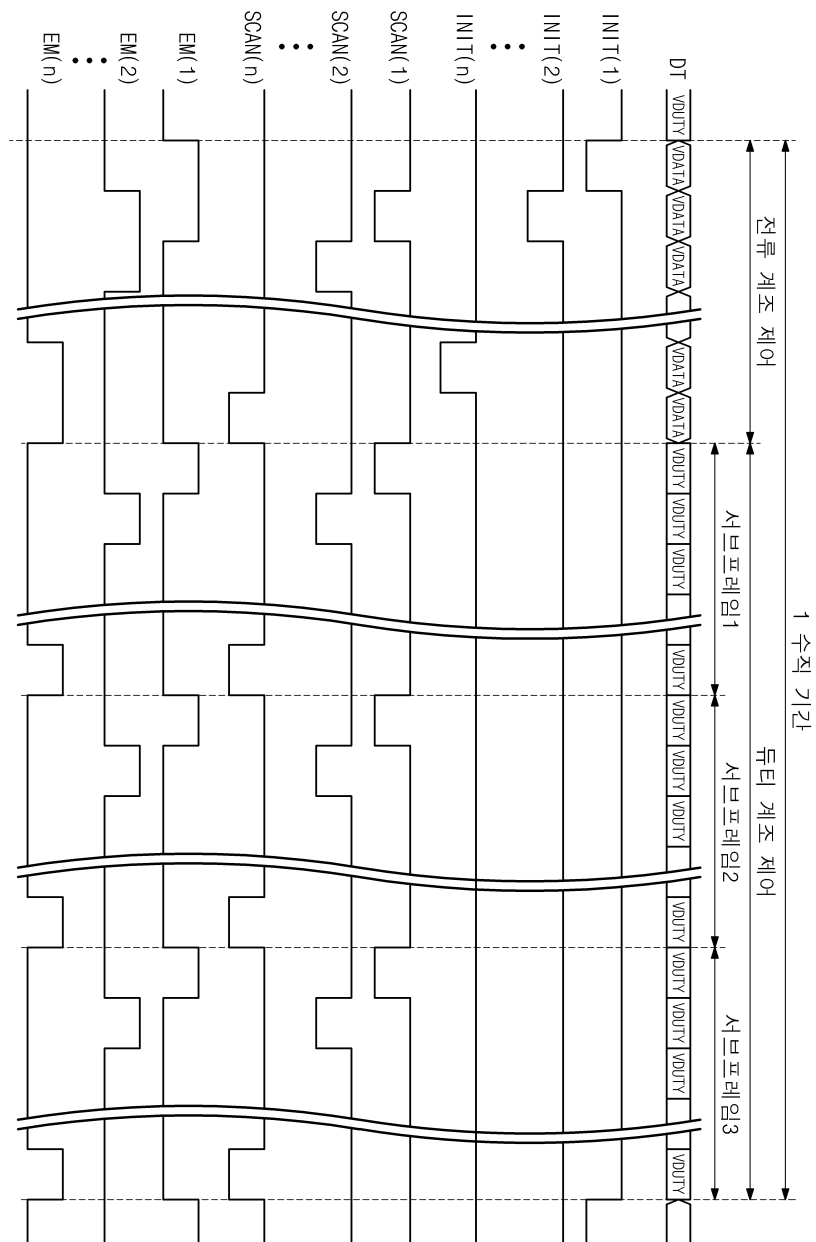
도면10



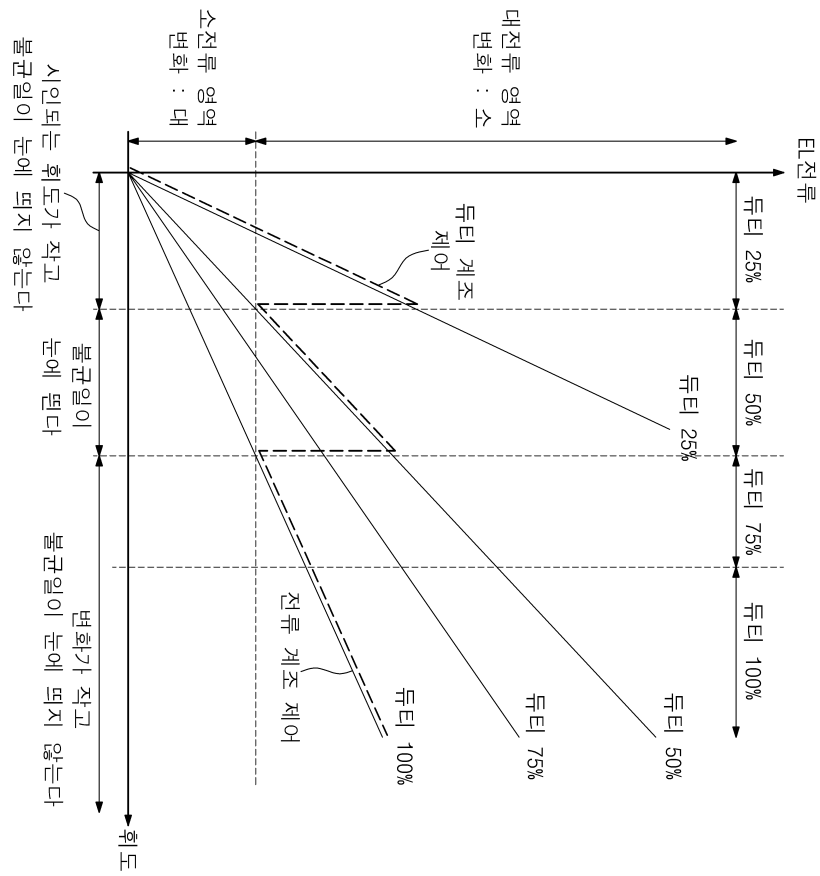
도면11



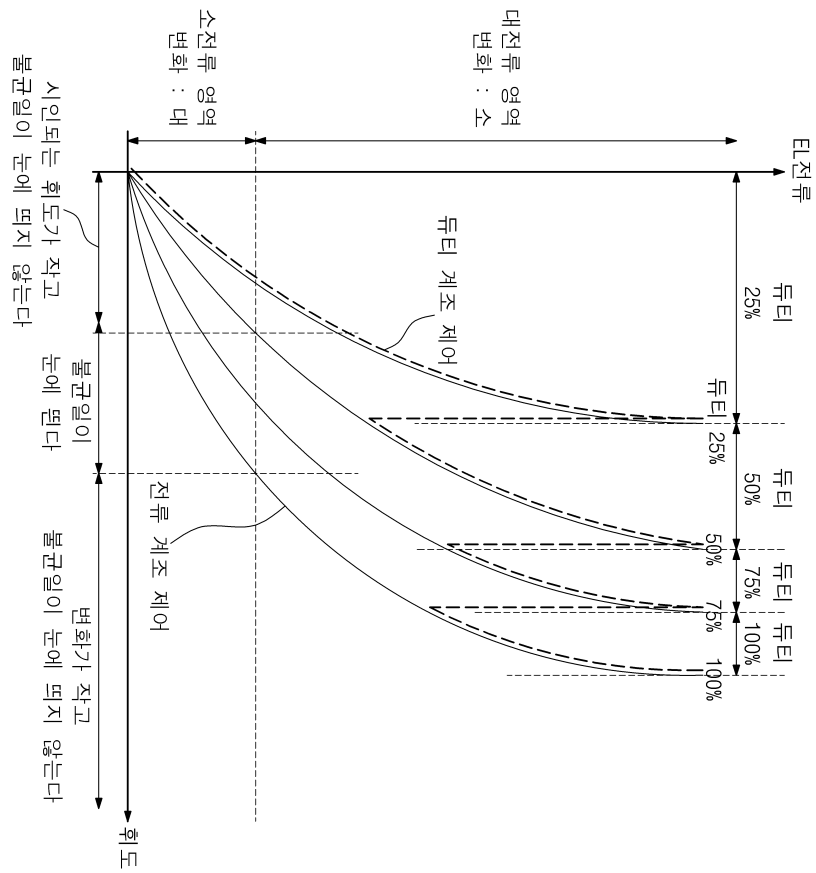
도면12



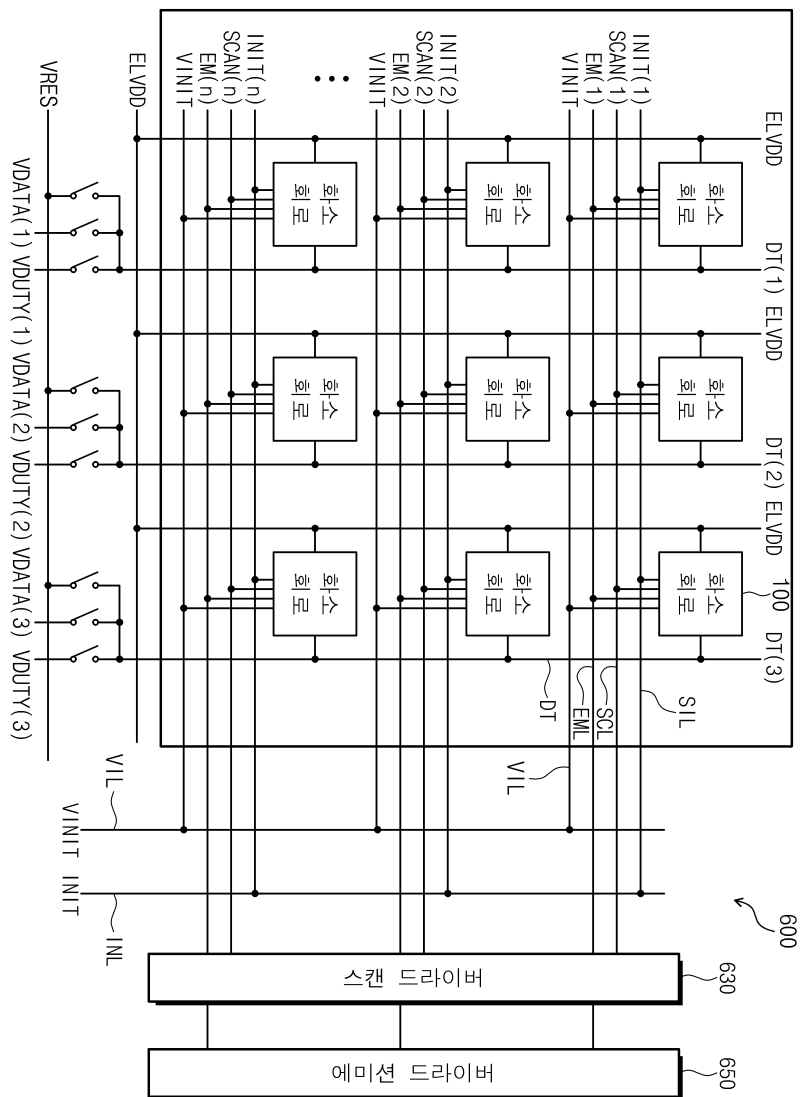
도면13



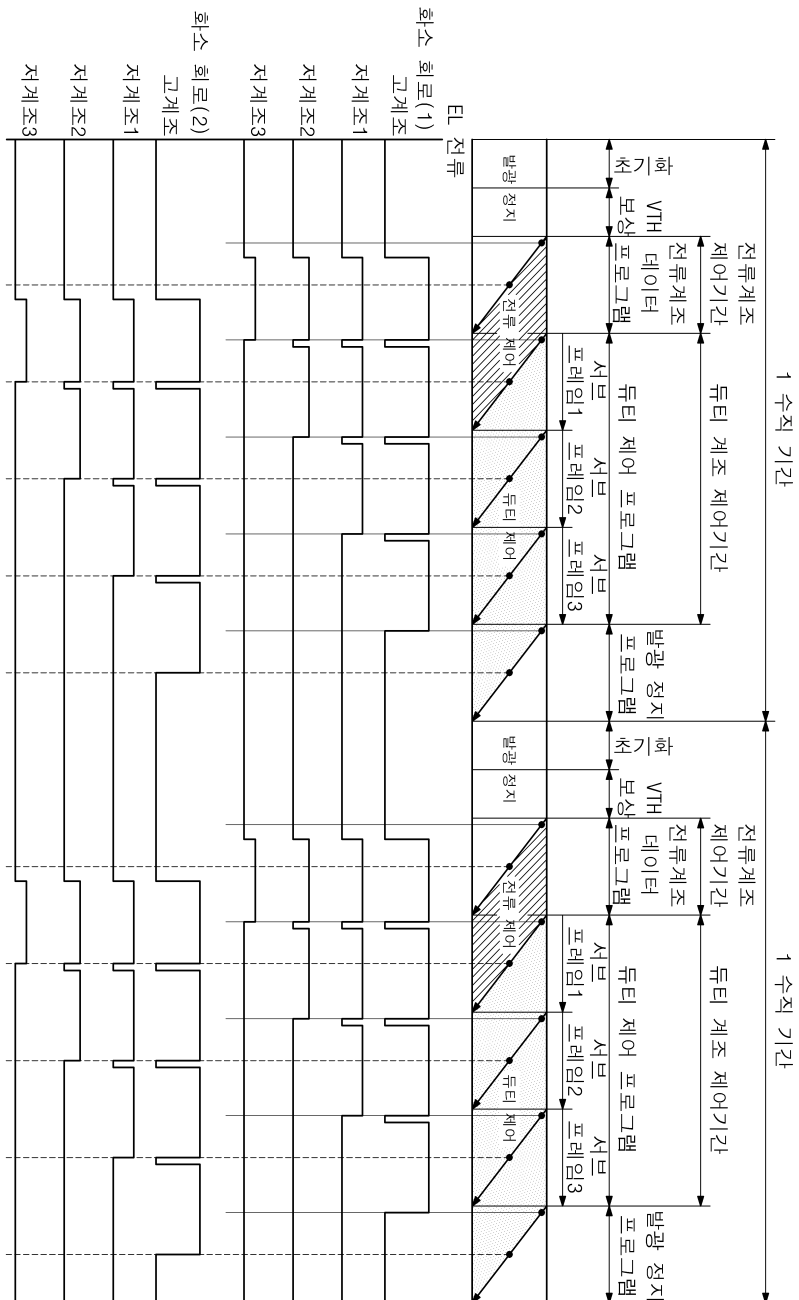
도면14



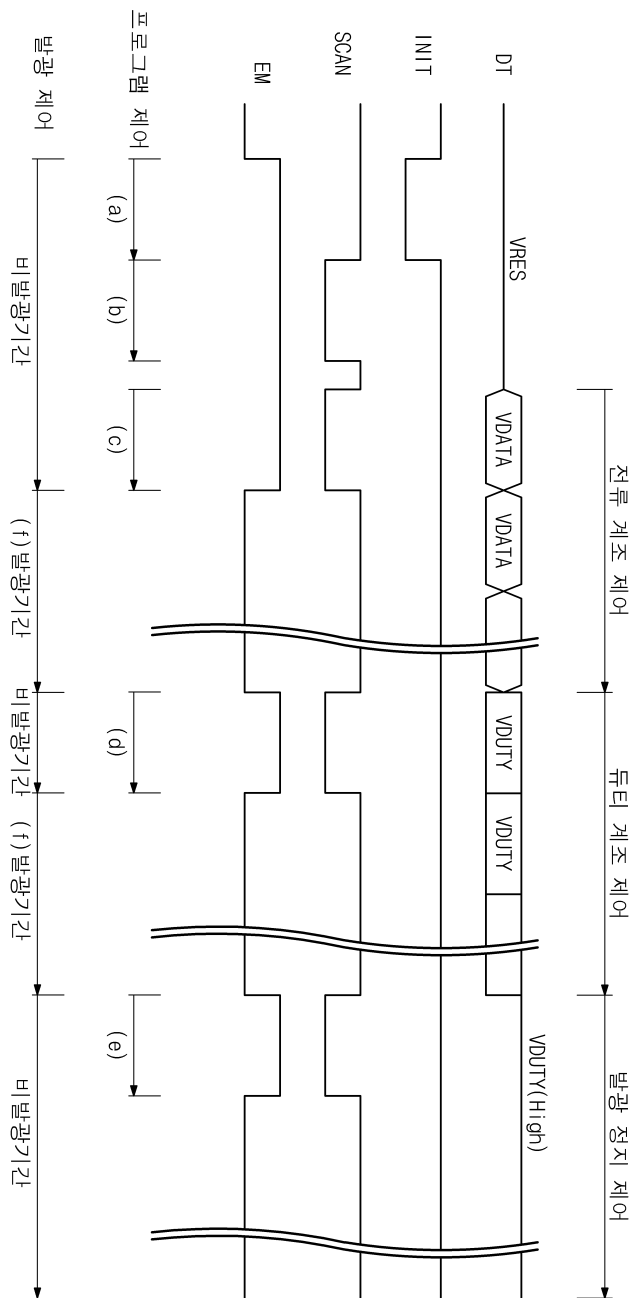
도면15



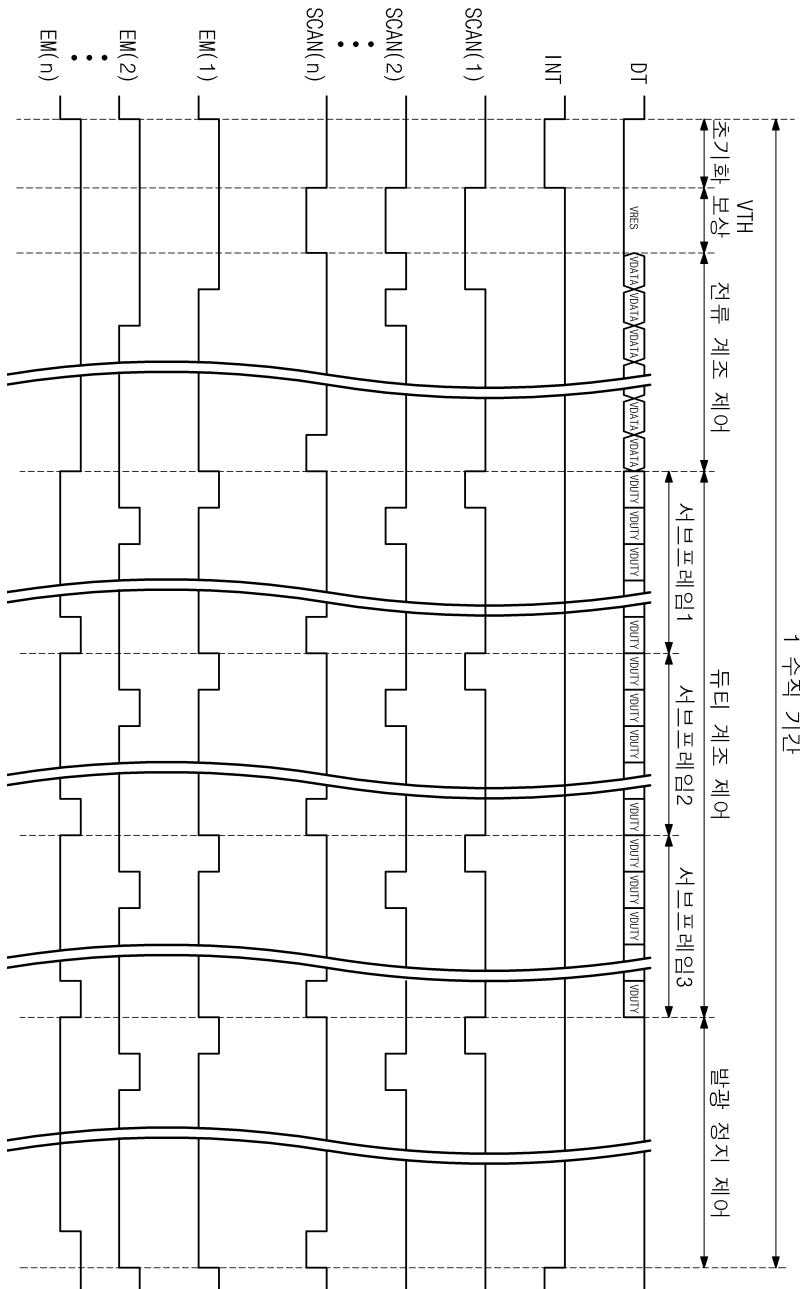
도면16



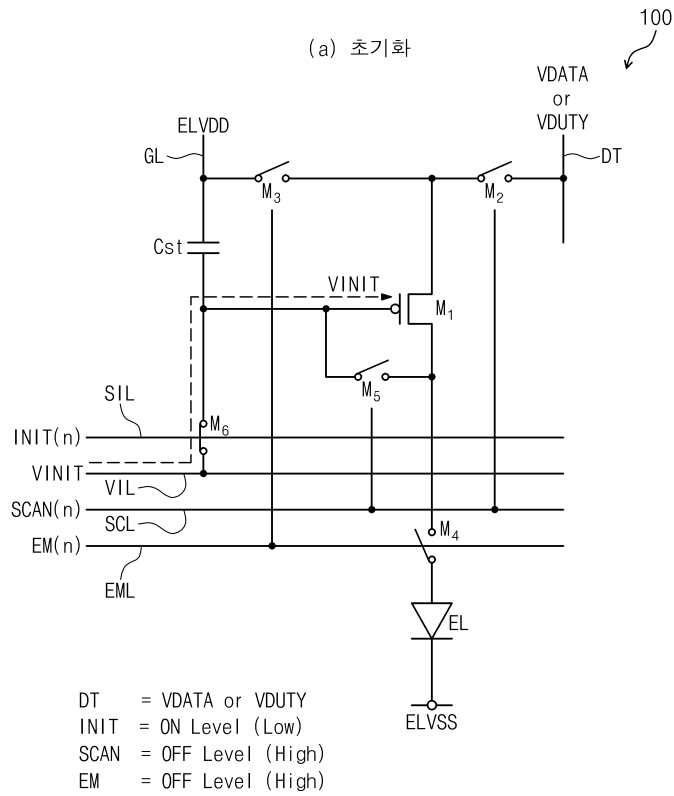
도면17



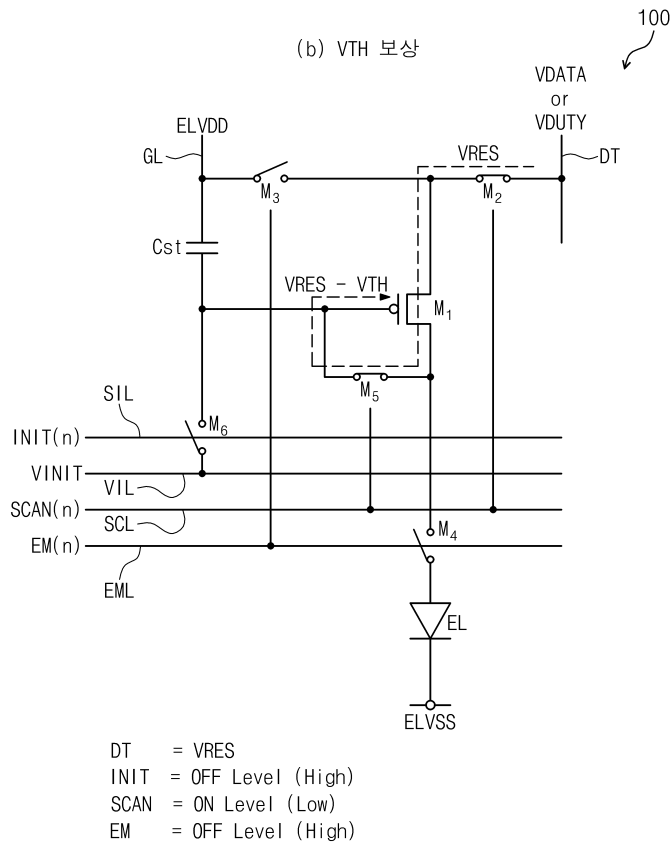
도면18



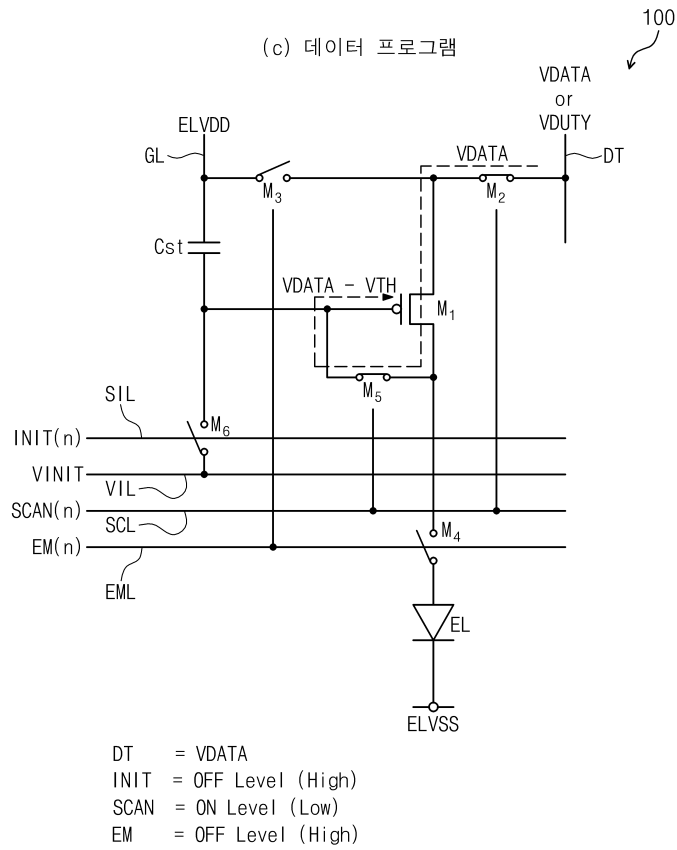
도면19a



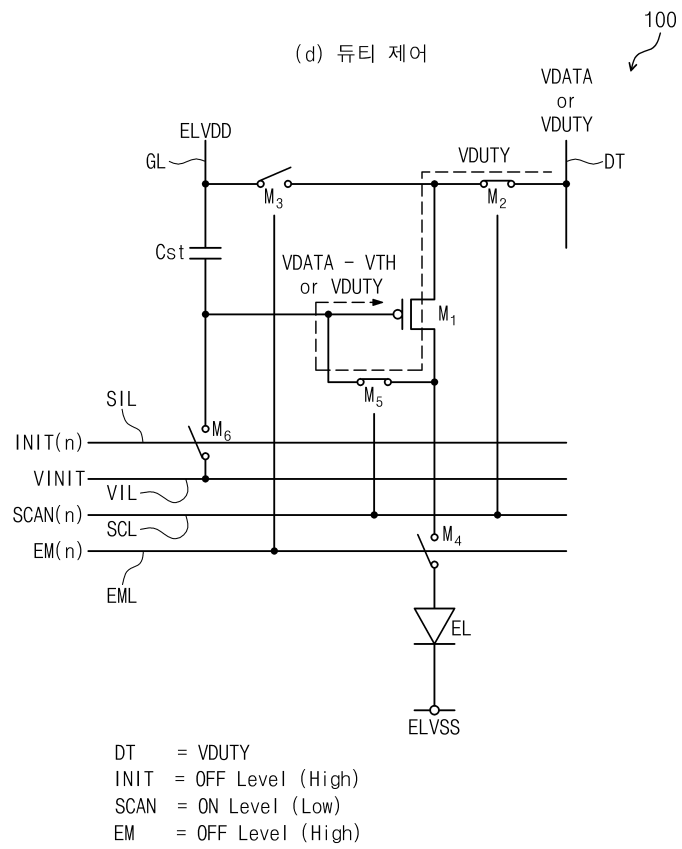
도면19b



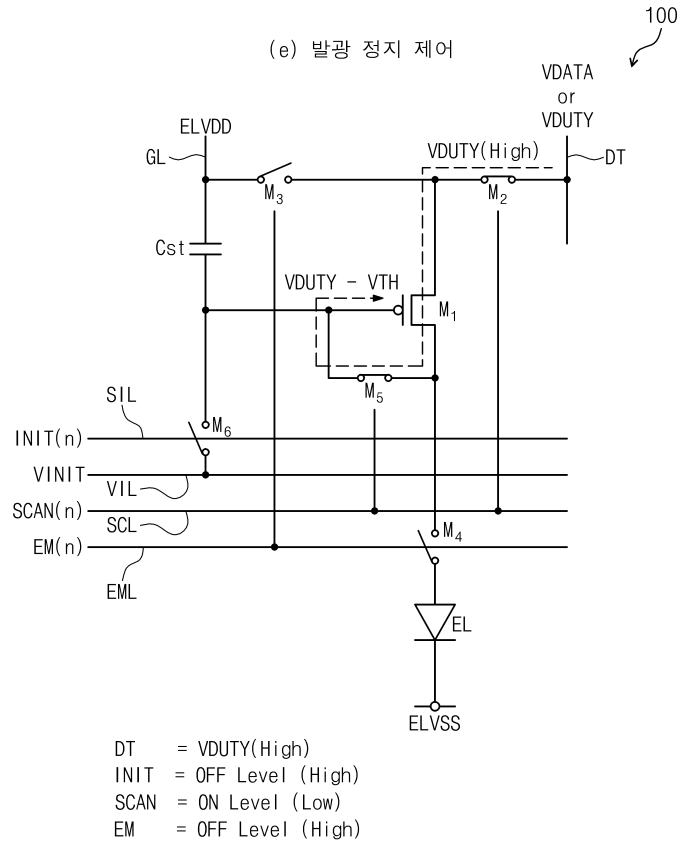
도면19c



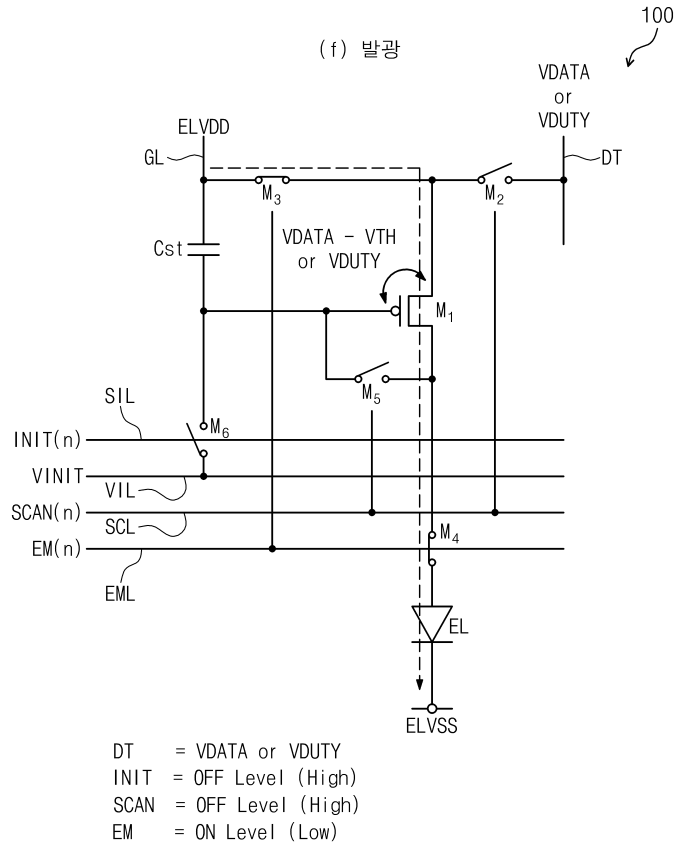
도면 19d



도면19e



도면19f



专利名称(译)	标题：电致发光显示装置及其驱动方法		
公开(公告)号	KR1020150026811A	公开(公告)日	2015-03-11
申请号	KR1020140099929	申请日	2014-08-04
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KUMETA MASAYUKI 쿠메타마사유키 OKUNO TAKESHI 오쿠노타케시 KAWAE DAISUKE 카와에다이스케 ISHII RYO 이시이료 KANDA EIJI 칸다에이지		
发明人	쿠메타,마사유키 오쿠노,타케시 카와에,다이스케 이시이,료 칸다,에이지		
IPC分类号	G09G3/30		
CPC分类号	G09G2300/0852 G09G2310/0262 G09G3/2003 G09G2320/043 G09G2320/0242 G09G2320/0233 G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0861		
优先权	2013180122 2013-08-30 JP		
外部链接	Espacenet		

摘要(译)

其中驱动电致发光显示装置的每个像素的一个垂直周期包括用于根据数据电压控制提供给EL元件的电流的电流灰度控制周期和用于根据占空控制电压控制提供给发光元件的电流的供应周期的电流灰度控制周期。并且是一个灰度控制期。在驱动晶体管二极管连接的状态下，数据电压和占空控制电压通过驱动晶体管的源极端子提供给驱动晶体管。占空控制电压具有两个电压值，并且当以比低灰度级更高的灰度级驱动每个像素电路时，提供给发光元件的电流的持续时间更长。

