

특허청구의 범위

청구항 1

기관;

상기 기관 상에 구비된 박막 트랜지스터;

상기 박막 트랜지스터를 덮는 제1절연막;

상기 제1절연막 상에 형성되고, 상기 박막 트랜지스터와 전기적으로 연결된 제1전극;

상기 제1전극을 덮도록 상기 제1절연막 상에 형성되고 상기 제1전극의 일부를 노출시키는 개구를 갖는 제2절연막;

상기 제2절연막 상의 일부 및 상기 제1전극 상에 형성된 유기 발광층;

상기 제2절연막 및 유기 발광층 상에 형성된 제2전극;

상기 제2전극 상의 제1영역 상에 형성되고 제1가장자리를 갖는 캐핑층; 및

상기 제2전극 상의 상기 제1영역 이외의 영역인 제2영역 상에 형성되고, 상기 캐핑층의 제1가장자리의 측면과 그 측면이 서로 맞닿은 제2가장자리를 갖는 제3전극;을 포함하는 유기 발광 표시장치.

청구항 2

제1항에 있어서,

상기 제2전극은 광투과가 가능하도록 구비된 것을 특징으로 하는 유기 발광 표시장치.

청구항 3

제1항에 있어서,

상기 제2전극은 Ag를 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 4

제1항에 있어서,

상기 제2전극은 ITO, IZO, ZnO 또는 In₂O₃를 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 5

제1항에 있어서,

상기 제3전극의 두께는 상기 제2전극의 두께보다 두꺼운 것을 특징으로 하는 유기 발광 표시장치.

청구항 6

제1항에 있어서,

외광이 투과 가능한 투과 영역과 상기 투과 영역에 인접하고 발광이 이뤄지는 픽셀 영역을 포함하고,

상기 투과 영역과 픽셀 영역은 상기 제1영역에 위치하며,

상기 제1전극은 픽셀 영역과 중첩되고,

상기 제1전극은 상기 박막 트랜지스터를 가리도록 위치하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 7

제1항에 있어서,

상기 캐핑층은 광투과가 가능하도록 구비된 것을 특징으로 하는 유기 발광 표시장치.

청구항 8

제1항에 있어서,

상기 제3전극과 상기 캐핑층 간의 접촉력은 상기 제3전극과 상기 제2전극 간의 접촉력보다 약한 것을 특징으로 하는 유기 발광 표시장치.

청구항 9

제8항에 있어서,

상기 캐핑층은 8-퀴놀리나토리튬(8-Quinolinolato Lithium), N,N-디페닐-N,N-비스(9-페닐-9H-카바졸-3-일)비페닐-4,4'-디아민(N,N-diphenyl-N,N-bis(9-phenyl-9H-carbazol-3-yl)biphenyl-4,4'-diamine), N(디페닐-4-일)9,9-디메틸-N-(4(9-페닐-9H-카바졸-3-일)페닐)-9H-플루오렌-2-아민(N(diphenyl-4-yl)9,9-dimethyl-N-(4(9-phenyl-9H-carbazol-3-yl)phenyl)-9H-fluorene-2-amine), 또는 2-(4-(9,10-디(나프탈렌-2-일)안트라센-2-일)페닐)-1-페닐-1H-벤조-[D]이미다졸(2-(4-(9,10-di(naphtalene-2-yl)anthracene-2-yl)phenyl)-1-phenyl-1H-benzo-[D]imidazole)을 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 10

제8항에 있어서,

상기 제3전극은 Mg를 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 11

복수의 픽셀;

상기 각 픽셀에 위치하는 복수의 박막 트랜지스터;

상기 각 픽셀에 위치하고 상기 각 박막 트랜지스터와 전기적으로 연결된 복수의 제1전극;

상기 복수의 픽셀을 덮는 제2전극;

상기 각 제1전극과 상기 제2전극의 사이에 개재된 유기 발광층;

상기 픽셀들 중 적어도 하나에 대응되게 위치하는 복수의 캐핑층; 및

상기 각 픽셀들 사이에 위치하고 상기 각 캐핑층에 인접하며 상기 제2전극과 전기적으로 연결된 제3전극;을 포함하는 유기 발광 표시장치.

청구항 12

제11항에 있어서,

상기 제2전극은 광투과가 가능하도록 구비된 것을 특징으로 하는 유기 발광 표시장치.

청구항 13

제11항에 있어서,

상기 제2전극은 Ag를 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 14

제11항에 있어서,

상기 제2전극은 IT0, IZO, ZnO 또는 In2O3를 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 15

제11항에 있어서,

상기 제3전극의 두께는 상기 제2전극의 두께보다 두꺼운 것을 특징으로 하는 유기 발광 표시장치.

청구항 16

제11항에 있어서,

상기 각 픽셀은 외광이 투과 가능한 투과 영역과 상기 투과 영역에 인접하고 발광이 이뤄지는 픽셀 영역을 포함하고,

상기 제1전극은 픽셀 영역과 중첩되며,

상기 제1전극은 상기 박막 트랜지스터를 가리도록 위치하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 17

제11항에 있어서,

상기 캐핑층은 광투과가 가능하도록 구비된 것을 특징으로 하는 유기 발광 표시장치.

청구항 18

제11항에 있어서,

상기 제3전극과 상기 캐핑층 간의 접촉력은 상기 제3전극과 상기 제2전극 간의 접촉력보다 약한 것을 특징으로 하는 유기 발광 표시장치.

청구항 19

제18항에 있어서,

상기 캐핑층은 8-퀴놀리나토리튬(8-Quinololato Lithium), N,N-디페닐-N,N-비스(9-페닐-9H-카바졸-3-일)비페닐-4,4'-디아민(N,N-diphenyl-N,N-bis(9-phenyl-9H-carbazol-3-yl)biphenyl-4,4'-diamine), N(디페닐-4-일)9,9-디메틸-N-(4(9-페닐-9H-카바졸-3-일)페닐)-9H-플루오렌-2-아민(N(diphenyl-4-yl)9,9-dimethyl-N-(4(9-phenyl-9H-carbazol-3-yl)phenyl)-9H-fluorene-2-amine), 또는 2-(4-(9,10-디(나프탈렌-2-일)안트라센-2-일)페닐)-1-페닐-1H-벤조-[D]이미다졸(2-(4-(9,10-di(naphthalene-2-yl)anthracene-2-yl)phenyl)-1-phenyl-1H-benzo-[D]imidazole)을 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 20

제18항에 있어서,

상기 제3전극은 Mg를 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 21

제11항에 있어서,

상기 캐핑층의 모든 가장자리와 상기 제3전극의 가장자리가 서로 맞닿은 것을 특징으로 하는 유기 발광 표시장치.

청구항 22

제11항에 있어서,

상기 캐핑층의 면적은 적어도 한 픽셀의 발광이 일어나는 영역의 면적보다 넓은 것을 특징으로 하는 유기 발광 표시장치.

청구항 23

복수의 픽셀에 각각 위치하는 복수의 박막 트랜지스터를 형성하는 단계;

상기 각 박막 트랜지스터와 전기적으로 연결되고, 상기 복수의 픽셀에 각각 위치하며, 제1전극, 유기 발광층 및 제2전극을 포함하는 복수의 유기 발광 소자를 형성하는 단계;

상기 픽셀들 중 적어도 하나에 대응되게 위치하는 복수의 캐핑층을 형성하는 단계; 및

상기 픽셀들 상에 금속을 증착해, 상기 각 캐핑층에 인접하며 상기 제2전극과 전기적으로 연결된 제3전극을 형성하는 단계;를 포함하는 유기 발광 표시장치의 제조방법.

청구항 24

제23항에 있어서,

상기 제2전극은 광투과가 가능하게 형성되도록 하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 25

제23항에 있어서,

상기 제2전극은 Ag를 포함하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 26

제23항에 있어서,

상기 제2전극은 ITO, IZO, ZnO 또는 In₂O₃를 포함하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 27

제23항에 있어서,

상기 제3전극은 상기 제2전극보다 두껍게 형성되도록 하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 28

제23항에 있어서,

상기 각 픽셀은 외광이 투과 가능한 투과 영역과 상기 투과 영역에 인접하고 발광이 이뤄지는 픽셀 영역을 포함하고,

상기 제1전극은 픽셀 영역과 중첩되며,

상기 제1전극은 상기 박막 트랜지스터를 가리도록 위치하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 29

제23항에 있어서,

상기 캐핑층은 광투과가 가능하게 형성되도록 하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 30

제23항에 있어서,

상기 제3전극을 형성하는 금속과 상기 캐핑층 간의 접착력은 상기 제3전극을 형성하는 금속과 상기 제2전극 간의 접착력보다 약한 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 31

제30항에 있어서,

상기 캐핑층은 8-퀴놀리나토리튬(8-Quinololinolato Lithium), N,N-디페닐-N,N-비스(9-페닐-9H-카바졸-3-일)비페닐-4,4'-디아민(N,N-diphenyl-N,N-bis(9-phenyl-9H-carbazol-3-yl)biphenyl-4,4'-diamine), N(디페닐-4-일)9,9-디메틸-N-(4(9-페닐-9H-카바졸-3-일)페닐)-9H-플루오렌-2-아민(N(diphenyl-4-yl)9,9-dimethyl-N-(4(9-phenyl-9H-carbazol-3-yl)phenyl)-9H-fluorene-2-amine), 또는 2-(4-(9,10-디(나프탈렌-2-일)안트라센-2-일)페닐)-1-페닐-1H-벤조-[D]이미다졸(2-(4-(9,10-di(naphthalene-2-yl)anthracene-2-yl)phenyl)-1-phenyl-1H-benzo-[D]imidazole)을 포함하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 32

제30항에 있어서,

상기 제3전극은 Mg를 포함하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 33

제23항에 있어서,

상기 캐핑층을 형성하는 단계는, 상기 캐핑층에 대응되는 패턴의 개구를 갖는 마스크를 이용하여 이루어지는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 34

제23항에 있어서,

상기 제3전극을 형성하는 단계는, 상기 캐핑층 위 및 상기 캐핑층에 인접한 영역에 상기 금속을 증착하는 단계를 포함하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 35

제23항에 있어서,

상기 캐핑층의 면적은 적어도 한 픽셀의 발광이 일어나는 영역의 면적보다 넓게 형성되는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

명세서

기술분야

[0001] 본 발명은 유기 발광 표시 장치 및 그 제조방법에 관한 것으로, 더 상세하게는 패널 대형화가 가능한 유기 발광 표시장치 및 그 제조방법에 관한 것이다.

배경기술

[0002] 유기 발광 표시장치는 유기 화합물을 전기적으로 여기시켜 발광시키는 자발광형 디스플레이로 낮은 전압에서 구동이 가능하고, 박형화가 용이하며 광시야각, 빠른 응답속도 등 액정표지 장치에 있어서 문제점으로 지적된 결점을 해결할 수 있는 차세대 디스플레이로 주목받고 있다.

[0003] 최근에는 이러한 유기 발광 표시장치를 이용해 대형 디스플레이를 구현하려는 시도가 많아지고 있다. 그런데 이 경우에는 모든 픽셀들을 덮는 공통 전극의 배선 저항이 높아지는 문제가 있다.

[0004] 또한, 상기 유기 발광 표시장치는 사용 중 또는 제조 과정에서 상기 공통 전극이 그 상부의 인캡(encapsulation) 부재에 의해 손상될 우려가 있어, 이 인캡 부재로부터 공통 전극을 보호할 필요가 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 공통 전극의 배선 저항을 낮추고, 공통 전극을 보호할 수 있는 유기 발광 표시장치 및 그 제조방법을 제공하는 데에 그 목적이 있다.

과제의 해결 수단

[0006] 상기와 같은 목적을 달성하기 위하여, 본 발명은, 기판과, 상기 기판 상에 구비된 박막 트랜지스터와, 상기 박막 트랜지스터를 덮는 제1절연막과, 상기 제1절연막 상에 형성되고, 상기 박막 트랜지스터와 전기적으로 연결된 제1전극과, 상기 제1전극을 덮도록 상기 제1절연막 상에 형성되고 상기 제1전극의 일부를 노출시키는 개구를 갖는 제2절연막과, 상기 제2절연막 상의 일부 및 상기 제1전극 상에 형성된 유기 발광층과, 상기 제2절연막 및 유기 발광층 상에 형성된 제2전극과, 상기 제2전극 상의 제1영역 상에 형성되고 제1가장자리를 갖는 캐핑층과, 상기 제2전극 상의 상기 제1영역 이외의 영역인 제2영역 상에 형성되고, 상기 캐핑층의 제1가장자리의 측면과 그

측면이 서로 맞닿은 제2가장자리를 갖는 제3전극을 포함하는 유기 발광 표시장치를 제공한다.

- [0007] 본 발명의 다른 특징에 따르면, 상기 제2전극은 광투과가 가능하도록 구비될 수 있다.
- [0008] 본 발명의 또 다른 특징에 따르면, 상기 제2전극은 Ag를 포함할 수 있다.
- [0009] 본 발명의 또 다른 특징에 따르면, 상기 제2전극은 IT0, IZO, ZnO 또는 In2O3를 포함할 수 있다.
- [0010] 본 발명의 또 다른 특징에 따르면, 상기 제3전극의 두께는 상기 제2전극의 두께보다 두꺼울 수 있다.
- [0011] 본 발명의 또 다른 특징에 따르면, 외광이 투과 가능한 투과 영역과 상기 투과 영역에 인접하고 발광이 이뤄지는 픽셀 영역을 포함하고, 상기 투과 영역과 픽셀 영역은 상기 제1영역에 위치하며, 상기 제1전극은 픽셀 영역과 중첩되고, 상기 제1전극은 상기 박막 트랜지스터를 가리도록 위치할 수 있다.
- [0012] 본 발명의 또 다른 특징에 따르면, 상기 캐핑층은 광투과가 가능하도록 구비될 수 있다.
- [0013] 본 발명의 또 다른 특징에 따르면, 상기 제3전극과 상기 캐핑층 간의 접촉력은 상기 제3전극과 상기 제2전극 간의 접촉력보다 약할 수 있다.
- [0014] 본 발명의 또 다른 특징에 따르면, 상기 캐핑층은 8-퀴놀리나토리튬(8-Quinolinolato Lithium), N,N-디페닐-N,N-비스(9-페닐-9H-카바졸-3-일)비페닐-4,4'-디아민(N,N-diphenyl-N,N-bis(9-phenyl-9H-carbazol-3-yl)biphenyl-4,4'-diamine), N(디페닐-4-일)9,9-디메틸-N-(4(9-페닐-9H-카바졸-3-일)페닐)-9H-플루오렌-2-아민(N(diphenyl-4-yl)9,9-dimethyl-N-(4(9-phenyl-9H-carbazol-3-yl)phenyl)-9H-fluorene-2-amine), 또는 2-(4-(9,10-디(나프탈렌-2-일)안트라센-2-일)페닐)-1-페닐-1H-벤조-[D]이미다졸(2-(4-(9,10-di(naphthalene-2-yl)anthracene-2-yl)phenyl)-1-phenyl-1H-benzo-[D]imidazole)을 포함할 수 있다.
- [0015] 본 발명의 또 다른 특징에 따르면, 상기 제3전극은 Mg를 포함할 수 있다.
- [0016] 본 발명은 또한 전술한 목적을 달성하기 위하여, 복수의 픽셀과, 상기 각 픽셀에 위치하는 복수의 박막 트랜지스터와, 상기 각 픽셀에 위치하고 상기 각 박막 트랜지스터와 전기적으로 연결된 복수의 제1전극과, 상기 복수의 픽셀을 덮는 제2전극과, 상기 각 제1전극과 상기 제2전극의 사이에 개재된 유기 발광층과, 상기 픽셀들 중 적어도 하나에 대응되게 위치하는 복수의 캐핑층과, 상기 각 픽셀들 사이에 위치하고 상기 각 캐핑층에 인접하며 상기 제2전극과 전기적으로 연결된 제3전극을 포함하는 유기 발광 표시장치를 제공한다.
- [0017] 본 발명의 다른 특징에 따르면, 상기 제2전극은 광투과가 가능하도록 구비될 수 있다.
- [0018] 본 발명의 또 다른 특징에 따르면, 상기 제2전극은 Ag를 포함할 수 있다.
- [0019] 본 발명의 또 다른 특징에 따르면, 상기 제2전극은 IT0, IZO, ZnO 또는 In2O3를 포함할 수 있다.
- [0020] 본 발명의 또 다른 특징에 따르면, 상기 제3전극의 두께는 상기 제2전극의 두께보다 두꺼울 수 있다.
- [0021] 본 발명의 또 다른 특징에 따르면, 상기 각 픽셀은 외광이 투과 가능한 투과 영역과 상기 투과 영역에 인접하고 발광이 이뤄지는 픽셀 영역을 포함하고, 상기 제1전극은 픽셀 영역과 중첩되며, 상기 제1전극은 상기 박막 트랜지스터를 가리도록 위치할 수 있다.
- [0022] 본 발명의 또 다른 특징에 따르면, 상기 캐핑층은 광투과가 가능하도록 구비될 수 있다.
- [0023] 본 발명의 또 다른 특징에 따르면, 상기 제3전극과 상기 캐핑층 간의 접촉력은 상기 제3전극과 상기 제2전극 간의 접촉력보다 약할 수 있다.
- [0024] 본 발명의 또 다른 특징에 따르면, 상기 캐핑층은 8-퀴놀리나토리튬(8-Quinolinolato Lithium), N,N-디페닐-N,N-비스(9-페닐-9H-카바졸-3-일)비페닐-4,4'-디아민(N,N-diphenyl-N,N-bis(9-phenyl-9H-carbazol-3-yl)biphenyl-4,4'-diamine), N(디페닐-4-일)9,9-디메틸-N-(4(9-페닐-9H-카바졸-3-일)페닐)-9H-플루오렌-2-아민(N(diphenyl-4-yl)9,9-dimethyl-N-(4(9-phenyl-9H-carbazol-3-yl)phenyl)-9H-fluorene-2-amine), 또는 2-(4-(9,10-디(나프탈렌-2-일)안트라센-2-일)페닐)-1-페닐-1H-벤조-[D]이미다졸(2-(4-(9,10-di(naphthalene-2-yl)anthracene-2-yl)phenyl)-1-phenyl-1H-benzo-[D]imidazole)을 포함할 수 있다.
- [0025] 본 발명의 또 다른 특징에 따르면, 상기 제3전극은 Mg를 포함할 수 있다.
- [0026] 본 발명의 또 다른 특징에 따르면, 상기 캐핑층의 모든 가장자리와 상기 제3전극의 가장자리가 서로 맞닿은 것일 수 있다.

- [0027] 본 발명의 또 다른 특징에 따르면, 상기 캐핑층의 면적은 적어도 한 픽셀의 발광이 일어나는 영역의 면적보다 넓을 수 있다.
- [0028] 본 발명은 또한 기술한 목적을 달성하기 위하여, 복수의 픽셀에 각각 위치하는 복수의 박막 트랜지스터를 형성하는 단계와, 상기 각 박막 트랜지스터와 전기적으로 연결되고, 상기 복수의 픽셀에 각각 위치하며, 제1전극, 유기 발광층 및 제2전극을 포함하는 복수의 유기 발광 소자를 형성하는 단계와, 상기 픽셀들 중 적어도 하나에 대응되게 위치하는 복수의 캐핑층을 형성하는 단계와, 상기 픽셀들 상에 금속을 증착해, 상기 각 캐핑층에 인접하며 상기 제2전극과 전기적으로 연결된 제3전극을 형성하는 단계를 포함하는 유기 발광 표시장치의 제조방법을 제공한다.
- [0029] 본 발명의 다른 특징에 따르면, 상기 제2전극은 광투과가 가능하게 형성되도록 할 수 있다.
- [0030] 본 발명의 또 다른 특징에 따르면, 상기 제2전극은 Ag를 포함할 수 있다.
- [0031] 본 발명의 또 다른 특징에 따르면, 상기 제2전극은 IT0, IZO, ZnO 또는 In2O3를 포함할 수 있다.
- [0032] 본 발명의 또 다른 특징에 따르면, 상기 제3전극은 상기 제2전극보다 두껍게 형성되도록 할 수 있다.
- [0033] 본 발명의 또 다른 특징에 따르면, 상기 각 픽셀은 외광이 투과 가능한 투과 영역과 상기 투과 영역에 인접하고 발광이 이뤄지는 픽셀 영역을 포함하고, 상기 제1전극은 픽셀 영역과 중첩되며, 상기 제1전극은 상기 박막 트랜지스터를 가리도록 위치할 수 있다.
- [0034] 본 발명의 또 다른 특징에 따르면, 상기 캐핑층은 광투과가 가능하게 형성되도록 할 수 있다.
- [0035] 본 발명의 또 다른 특징에 따르면, 상기 제3전극을 형성하는 금속과 상기 캐핑층 간의 접촉력은 상기 제3전극을 형성하는 금속과 상기 제2전극 간의 접촉력보다 약한 것일 수 있다.
- [0036] 본 발명의 또 다른 특징에 따르면, 상기 캐핑층은 8-퀴놀리나토리튬(8-Quinolinolato Lithium), N,N-디페닐-N,N-비스(9-페닐-9H-카바졸-3-일)비페닐-4,4'-디아민(N,N-diphenyl-N,N-bis(9-phenyl-9H-carbazol-3-yl)biphenyl-4,4'-diamine), N(디페닐-4-일)9,9-디메틸-N-(4(9-페닐-9H-카바졸-3-일)페닐)-9H-플루오렌-2-아민(N(diphenyl-4-yl)9,9-dimethyl-N-(4(9-phenyl-9H-carbazol-3-yl)phenyl)-9H-fluorene-2-amine), 또는 2-(4-(9,10-디(나프탈렌-2-일)안트라센-2-일)페닐)-1-페닐-1H-벤조-[D]이미다졸(2-(4-(9,10-di(naphthalene-2-yl)anthracene-2-yl)phenyl)-1-phenyl-1H-benzo-[D]imidazole)을 포함할 수 있다.
- [0037] 본 발명의 또 다른 특징에 따르면, 상기 제3전극은 Mg를 포함할 수 있다.
- [0038] 본 발명의 또 다른 특징에 따르면, 상기 캐핑층을 형성하는 단계는, 상기 캐핑층에 대응되는 패턴의 개구를 갖는 마스크를 이용하여 이루어질 수 있다.
- [0039] 본 발명의 또 다른 특징에 따르면, 상기 제3전극을 형성하는 단계는, 상기 캐핑층 위 및 상기 캐핑층에 인접한 영역에 상기 금속을 증착하는 단계를 포함할 수 있다.
- [0040] 본 발명의 또 다른 특징에 따르면, 상기 캐핑층의 면적은 적어도 한 픽셀의 발광이 일어나는 영역의 면적보다 넓게 형성될 수 있다.

발명의 효과

- [0041] 상기한 바와 같이 이루어진 본 발명에 따르면, 다음과 같은 효과를 얻을 수 있다.
- [0042] 제3전극의 패터닝 공정을 별도로 가져갈 필요 없이, 캐핑층에 의해 자연스럽게 패터닝 가능하도록 형성될 수 있다. 따라서 제3전극을 패터닝함에 따른 제2전극의 손상 등의 위험을 방지할 수 있다.
- [0043] 캐핑층에 의해 제2전극을 보호할 수 있다.
- [0044] 제3전극으로 인해 제2전극의 전압 강하를 방지할 수 있다.

도면의 간단한 설명

- [0045] 도 1은 본 발명의 바람직한 일 실시예에 따른 유기 발광 표시장치를 도시한 단면도,
도 2는 본 발명의 바람직한 다른 일 실시예에 따른 유기 발광 표시장치를 도시한 단면도,

도 3은 도 1 또는 도 2의 유기 발광부를 도시한 단면도,
 도 4 내지 도 6은 본 발명의 바람직한 일 실시예에 따른 유기 발광 표시장치를 제조하는 방법을 순차로 도시한 단면도들,
 도 7은 본 발명의 바람직한 일 실시예에 따른 유기 발광부의 평면도,
 도 8은 본 발명의 바람직한 다른 일 실시예에 따른 유기 발광부의 평면도,
 도 9는 본 발명의 바람직한 또 다른 일 실시예에 따른 유기 발광부의 평면도,
 도 10은 본 발명의 바람직한 또 다른 일 실시예에 따른 유기 발광부의 단면도,
 도 11은 본 발명의 바람직한 또 다른 일 실시예에 따른 유기 발광부의 평면도,
 도 12는 도 11의 일 픽셀을 도시한 단면도,
 도 13은 본 발명의 바람직한 또 다른 일 실시예에 따른 유기 발광부의 평면도,
 도 14는 본 발명의 일 실시예에 따른 방법으로 캐핑층 및 제3전극을 형성했을 때의 픽셀 발광 영역에서의 광투과율을 나타낸 그래프,
 도 15는 본 발명의 일 실시예에 따른 방법에 따라 제3전극을 형성한 경우의 제2전극의 최대 전압 강하량을 나타낸 그래프.

발명을 실시하기 위한 구체적인 내용

- [0046] 이하, 첨부도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하면 다음과 같다.
- [0047] 도 1은 본 발명의 바람직한 일 실시예에 따른 유기 발광 표시장치를 도시한 단면도이다.
- [0048] 도 1을 참조하면, 본 발명의 바람직한 일 실시예에 따른 유기 발광 표시장치는 기판(1) 상에 형성된 유기 발광부(21)와 이 유기 발광부(21)를 밀봉하는 밀봉기관(23)을 포함한다.
- [0049] 상기 밀봉기관(23)은 투명한 부재로 형성되어 유기 발광부(21)로부터의 화상이 구현될 수 있도록 하고, 유기 발광부(21)로 외기 및 수분이 침투하는 것을 차단한다.
- [0050] 상기 기판(1)과 상기 밀봉기관(23)은 그 가장자리가 밀봉재(24)에 의해 결합되어 상기 기판(1)과 밀봉기관(23)의 사이 공간(25)이 밀봉된다. 상기 공간(25)에는 흡습제나 충전제 등이 위치할 수 있다.
- [0051] 상기 밀봉기관(23) 대신에 도 2에서 볼 수 있듯이 박막의 밀봉필름(26)을 유기 발광부(21) 상에 형성함으로써 유기 발광부(21)를 외기로부터 보호할 수 있다. 상기 밀봉필름(26)은 실리콘옥사이드 또는 실리콘나이트라이드와 같은 무기물로 이루어진 막과 에폭시, 폴리이미드와 같은 유기물로 이루어진 막이 교대로 성막된 구조를 취할 수 있는 데, 반드시 이에 한정되는 것은 아니며, 투명한 박막 상의 밀봉구조이면 어떠한 것이든 적용 가능하다.
- [0052] 도 3은 상기 도 1 및 도 2에 도시된 유기 발광부(21)의 일 실시예를 도시한 단면도이다. 도 3에는 상기 유기 발광부(21)의 일 픽셀을 나타내었으며, 상기 유기 발광부(21)는 이러한 픽셀이 복수개 구비되어 있다.
- [0053] 도 3에 따른 본 발명의 바람직한 일 실시예에 따르면, 상기 기판(1)의 제1면(11) 상에 버퍼막(211)이 형성되고, 이 버퍼막(211) 상에 박막 트랜지스터(TR)가 형성된다.
- [0054] 도 3에는 하나의 박막 트랜지스터(TR)만이 도시되어 있으나, 상기 픽셀은 이외에도 다른 적어도 하나의 박막 트랜지스터와 커패시터를 구비하여 픽셀 회로를 구성할 수 있다.
- [0055] 상기 버퍼막(211) 상에는 반도체 활성층(212)이 형성된다.
- [0056] 상기 버퍼막(211)은 불순 원소의 침투를 방지하며 표면을 평탄화하는 역할을 하는 것으로, 이러한 역할을 수행할 수 있는 다양한 물질로 형성될 수 있다. 일례로, 상기 버퍼막(211)은 실리콘 옥사이드, 실리콘 나이트라이드, 실리콘 옥시나이트라이드, 알루미늄옥사이드, 알루미늄나이트라이드, 티타늄옥사이드 또는 티타늄나이트라이드 등의 무기물이나, 폴리이미드, 폴리에스테르, 아크릴 등의 유기물 또는 이들의 적층체로 형성될 수 있다. 상기 버퍼막(211)은 필수 구성요소는 아니며, 필요에 따라서는 구비되지 않을 수도 있다.
- [0057] 상기 반도체 활성층(212)은 다결정 실리콘으로 형성될 수 있는 데, 반드시 이에 한정되는 것은 아니며, 산화물

반도체로 형성될 수 있다. 예를 들면 $G-I-Z-O$ 층 $[(In_{203})_a(Ga_{203})_b(ZnO)_c]$ 층 $(a, b, c$ 는 각각 $a \geq 0, b \geq 0, c > 0$ 의 조건을 만족시키는 실수)일 수 있다.

- [0058] 상기 반도체 활성층(212)을 덮도록 게이트 절연막(213)이 버퍼막(211) 상에 형성되고, 게이트 절연막(213) 상에 게이트 전극(214)이 형성된다.
- [0059] 게이트 전극(214)을 덮도록 게이트 절연막(213) 상에 층간 절연막(215)이 형성되고, 이 층간 절연막(215) 상에 소스 전극(216)과 드레인 전극(217)이 형성되어 각각 반도체 활성층(212)과 콘택 홀을 통해 콘택된다.
- [0060] 상기와 같은 박막 트랜지스터(TR)의 구조는 반드시 이에 한정되는 것은 아니며, 다양한 형태의 박막 트랜지스터의 구조가 적용 가능함은 물론이다. 예컨대, 상기 박막 트랜지스터(TR)는 탑 게이트 구조로 형성된 것이나, 게이트 전극(214)이 반도체 활성층(212) 하부에 배치된 바텀 게이트 구조로 형성될 수도 있다. 물론 이 밖에도 적용 가능한 모든 박막 트랜지스터의 구조가 적용될 수 있음은 물론이다.
- [0061] 상기 박막 트랜지스터(TR)와 함께 커패시터를 포함하는 픽셀 회로(미도시)가 형성될 수 있다.
- [0062] 이러한 박막 트랜지스터(TR)를 포함하는 픽셀 회로를 덮도록 제1절연막(218)이 형성된다. 상기 제1절연막(218)은 상면이 평탄화된 단일 또는 복수층의 절연막이 될 수 있다. 이 제1절연막(218)은 무기물 및/또는 유기물로 형성될 수 있다.
- [0063] 상기 제1절연막(218) 상에는 도 3에서 볼 수 있듯이, 박막 트랜지스터(TR)를 포함하는 픽셀 회로와 전기적으로 연결된 제1전극(221)이 형성된다. 상기 제1전극(221)은 각 픽셀마다 서로 독립된 아일랜드 형태로 형성된다.
- [0064] 상기 제1절연막(218) 상에는 상기 제1전극(221)의 가장자리를 덮도록 제2절연막(219)이 형성된다. 상기 제2절연막(219)에는 개구(219a)가 형성되어 제1전극(221)의 가장자리를 제외한 중앙부를 노출시킨다.
- [0065] 개구(219a)를 통해 노출된 제1전극(221) 상에는 유기막(220)이 형성되고 상기 유기막(220)을 덮도록 제2전극(222)이 형성되어 유기 발광 소자(EL)를 형성한다.
- [0066] 상기 유기막(220)은 저분자 또는 고분자 유기막이 사용될 수 있다. 저분자 유기막을 사용할 경우, 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있다. 이들 저분자 유기막은 진공증착의 방법으로 형성될 수 있다. 이 때, 상기 발광층은 적, 녹, 청색의 픽셀마다 독립되게 형성되고, 홀 주입층, 홀 수송층, 전자 수송층, 및 전자 주입층 등은 공통층으로서, 적, 녹, 청색의 픽셀에 공통으로 적용될 수 있다.
- [0067] 상기 정공주입층(HIL)은 구리프탈로시아닌 등의 프탈로시아닌 화합물 또는 스타버스트(Starburst)형 아민류인 TCTA, m-MTDATA, m-MTDAPB 등으로 형성할 수 있다.
- [0068] 상기 정공 수송층(HTL)은 N,N'-비스(3-메틸페닐)-N,N'-디페닐-[1,1'-비페닐]-4,4'-디아민(TPD), N,N'-디(나프탈렌-1-일)-N,N'-디페닐 벤지딘(α -NPD)등으로 형성될 수 있다.
- [0069] 상기 전자 주입층(EIL)은 LiF, NaCl, CsF, Li₂O, BaO, Liq 등의 물질을 이용하여 형성할 수 있다.
- [0070] 상기 전자 수송층(ETL)은 Alq₃를 이용하여 형성할 수 있다.
- [0071] 상기 발광층(EML)은 호스트 물질과 도판트 물질을 포함할 수 있다.
- [0072] 상기 호스트 물질로는 트리스(8-히드록시-퀴놀리나토)알루미늄 (Alq₃), 9,10-디(나프티-2-일)안트라센 (AND), 3-Tert-부틸-9,10-디(나프티-2-일)안트라센 (TBADN), 4,4'-비스(2,2-디페닐-에텐-1-일)-4,4'-디메틸페닐 (DPVBi), 4,4'-비스Bis(2,2-디페닐-에텐-1-일)-4,4'-디메틸페닐 (p-DMDPVBi), Tert(9,9-디아릴플루오렌)s (TDAF), 2-(9,9'-스피로비플루오렌-2-일)-9,9'-스피로비플루오렌 (BSDF), 2,7-비스(9,9'-스피로비플루오렌-2-일)-9,9'-스피로비플루오렌 (TSDF), 비스(9,9-디아릴플루오렌)s (BDAF), 4,4'-비스(2,2-디페닐-에텐-1-일)-4,4'-디-(tert-부틸)페닐 (p-TDPVBi), 1,3-비스(카바졸-9-일)벤젠 (mCP), 1,3,5-트리스(카바졸-9-일)벤젠 (tCP), 4,4',4"-트리스(카바졸-9-일)트리페닐아민 (TcTa), 4,4'-비스(카바졸-9-일)비페닐 (CBP), 4,4'-비스Bis(9-카바졸일)-2,2'-디메틸-비페닐 (CBDP), 4,4'-비스(카바졸-9-일)-9,9-디메틸-플루오렌 (DMFL-CBP), 4,4'-비스(카바졸-9-일)-9,9-비스bis(9-페닐-9H-카바졸)플루오렌 (FL-4CBP), 4,4'-비스(카바졸-9-일)-9,9-디-톨일-플루오렌 (DPFL-CBP), 9,9-비스(9-페닐-9H-카바졸)플루오렌 (FL-2CBP) 등이 사용될 수 있다.
- [0073] 상기 도판트 물질로는 DPAVB (4,4'-비스[4-(디-p-톨일아미노)스티릴]비페닐), ADN (9,10-디(나프-2-틸)안트라

센), TBADN (3-터트-부틸-9,10-디(나프-2-틸)안트라센) 등이 사용될 수 있다.

- [0074] 상기 제1전극(221)은 애노드 전극의 기능을 하고, 상기 제2전극(222)은 캐소드 전극의 기능을 할 수 있는데, 물론, 이들 제1전극(221)과 제2전극(222)의 극성은 서로 반대로 되어도 무방하다.
- [0075] 상기 제1전극(221)이 애노드 전극의 기능을 할 경우, 상기 제1전극(221)은 일함수가 높은 IT0, IZO, ZnO, 또는 In2O3 등을 포함하여 구비될 수 있다. 만일 도 3에서 기관(1)의 반대 방향으로 화상이 구현되는 전면 발광형일 경우 상기 제1전극(221)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Yb 또는 Ca 등으로 형성된 반사막을 더 포함할 수 있다.
- [0076] 상기 제2전극(222)이 캐소드 전극의 기능을 할 경우, 상기 제2전극(222)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, 또는 Ca의 금속으로 형성될 수 있다. 만일 도 3에서 전면 발광형일 경우, 상기 제2전극(222)은 광투과가 가능하도록 구비되어야 한다. 이를 위해, 상기 제2전극(222)은 투명한 금속산화물인 IT0, IZO, ZnO, 또는 In2O3 등을 포함하여 구비될 수 있다. 또는 상기 제2전극(222)은 Al, Ag 및/또는 Mg를 이용하여 박막으로 형성할 수 있다. 예컨대 Mg:Ag 및/또는 Ag가 단일층 또는 적층 구조로 형성될 수 있다. 상기 제2전극(222)은 제1전극(221)과 달리 모든 픽셀들에 걸쳐 공통된 전압이 인가되도록 형성되는 데, 이를 위해 픽셀 마다 패터닝되지 않은 공통 전극으로 형성된다. 물론 공통 전극인 상기 제2전극(222)을 발광 영역에 대응되는 영역 이외의 영역이 제거된 메쉬(Mesh) 형태로 패터닝할 수도 있다.
- [0077] 전술한 전면 발광형일 경우, 상기 제2전극(222)이 투명한 금속산화물 또는 박막의 금속을 포함하기 때문에, 제2전극(222)이 공통 전극으로 형성될 경우, 제2전극(222)의 면저항이 커지게 되어 전압 강하 현상이 발생되게 된다. 본 발명은 이러한 문제를 해결하기 위하여 상기 제2전극(222)과 전기적으로 연결되도록 제3전극(223)을 더 형성하였다.
- [0078] 그리고 제2전극(222)의 상면이 도 1에서의 밀봉 기관(23)에 의해 손상될 우려가 있다. 뿐만 아니라, 도 2와 같이 밀봉필름(26)을 형성하는 경우에도 밀봉필름(26)의 형성 시에 제2전극(222)이 손상받기 쉽다. 본 발명은 이러한 문제를 해결하기 위하여, 상기 제2전극(222) 상에 캐핑층(224)을 형성하였다.
- [0079] 상기 캐핑층(224)은 제2전극(222) 상의 제1영역(R1) 상에 형성되고, 제1가장자리(224a)를 갖는다.
- [0080] 상기 제3전극(223)은 상기 제2전극(222) 상의 제2영역(R2) 상에 형성되고, 제2가장자리(223a)를 갖는다. 상기 제3전극(223)은 상기 캐핑층(224)과 수평인 상태로 서로 인접하게 배치된다.
- [0081] 상기 제1영역(R1)은 적어도 하나의 픽셀에서 발광이 일어나는 면적보다 넓으며, 상기 하나의 픽셀에서 발광이 일어나는 영역을 덮는 영역에 해당한다. 상기 제1영역(R1) 전체에 캐핑층(224)이 형성되며, 제1영역(R1)의 가장자리는 캐핑층(224)의 제1가장자리(224a)가 된다. 그리고 상기 제2영역(R2)은 상기 제2전극(222) 중 제1영역(R1) 이외의 영역에 해당하는 데, 상기 제2영역(R2) 전체에 제3전극(223)이 형성되며, 제2영역(R2)의 가장자리는 제3전극(223)의 제2가장자리(223a)가 된다. 상기 제2영역(R2)은 발광이 일어나는 영역을 제외한 영역이 된다.
- [0082] 상기 캐핑층(224)의 제1가장자리(224a)의 측면과 상기 제3전극(223)의 제2가장자리(223a)의 측면은 서로 맞닿은 상태가 된다.
- [0083] 상기 제3전극(223)은 제2전극(222)의 면저항을 줄일 수 있도록 상기 제2전극(222)의 두께보다 두껍게 형성하는 것이 바람직하다.
- [0084] 그리고 상기 캐핑층(224)은 픽셀에서 발광이 일어나는 영역을 덮는 것이므로, 광투과가 가능하도록 형성되는 것이 바람직하다. 상기 캐핑층(224)은 상기 제3전극(223)보다 얇게 박막으로 형성될 수 있으나, 반드시 이에 한정되는 것은 아니다.
- [0085] 본 발명의 일 실시예에 있어, 상기 제3전극(223)과 상기 캐핑층(224) 간의 접착력은 상기 제3전극(223)과 상기 제2전극(222) 간의 접착력보다 약한 것이 되도록 물질을 선택한다.
- [0086] 이를 위해, 상기 캐핑층(224)은 8-퀴놀리나토리튬(Liq: 8-Quinolinolato Lithium), N,N-디페닐-N,N-비스(9-페닐-9H-카바졸-3-일)비페닐-4,4'-디아민(HT01: N,N-diphenyl-N,N-bis(9-phenyl-9H-carbazol-3-yl)biphenyl-4,4'-diamine), N(디페닐-4-일)9,9-디메틸-N-(4(9-페닐-9H-카바졸-3-일)페닐)-9H-플루오렌-2-아민(HT211: N(diphenyl-4-yl)9,9-dimethyl-N-(4(9-phenyl-9H-carbazol-3-yl)phenyl)-9H-fluorene-2-amine), 또는 2-(4-(9,10-디(나프탈렌-2-일)안트라센-2-일)페닐)-1-페닐-1H-벤조-[D]이미다졸(LG201: 2-(4-(9,10-di(naphthalene-

2-yl)anthracene-2-yl)phenyl)-1-phenyl-1H-benzo-[D]imidazole)을 포함하는 물질로 형성될 수 있다.

- [0087] 그리고 상기 제3전극(223)은 Mg로 형성될 수 있다.
- [0088] 제3전극(223)이 되는 Mg는 제2전극(222)과는 같은 금속이므로, 접착성이 좋다. 그러나, Mg는 전술한 캐핑층(224)의 물질과는 접착이 잘 되지 않는다. 따라서 이러한 제3전극(223) 및 캐핑층(224) 간의 접착력 특성을 이용하여 제3전극(223)을 간단하게 패터닝할 수 있다.
- [0089] 전술한 바와 같이 제3전극(223)은 제2영역(R2)에만 형성되도록 패터닝되어야 한다. 그런데, 유기 발광 소자(EL)의 유기막(220)을 형성한 후에는 통상의 금속막의 패터닝 방법으로 많이 사용되는 포토 리소그래피와 같은 습식 공정을 이용하여 상기 제3전극(223)을 패터닝할 수 없다. 이는 습식 공정으로 유기막(220)에 수분 및/또는 산소가 침투되면 유기 발광 소자(EL)의 수명이 급격히 저하되기 때문이다.
- [0090] 이 때문에, 실제 공정에서는 상기 제3전극(223)의 패터닝이 매우 어렵게 된다.
- [0091] 본 발명은 제3전극(223) 및 캐핑층(224) 간의 접착력 특성을 이용하여 제3전극(223)을 간단하게 패터닝할 수 있다. 이하 그 방법을 보다 상세히 설명한다.
- [0092] 먼저, 도 4에서 볼 수 있듯이, 제2전극(222)까지 형성한 다음, 여기에 도 5에서 볼 수 있듯이, 마스크(3)를 이용하여 캐핑층(224)을 형성한다. 상기 캐핑층(224)은 전술한 유기물로 형성될 수 있기 때문에, 마스크(3)를 이용한 열증착(thermal evaporation) 방법으로 형성할 수 있다. 상기 마스크(3)에는 캐핑층(224)의 패턴에 대응되도록 개구(31)가 형성되어 있고, 이 개구(31)를 통해 캐핑층(224)을 형성하게 될 물질(M1)이 증착되어 캐핑층(224)을 형성하게 된다.
- [0093] 다음으로, 도 6에서 볼 수 있듯이, 제3전극(223) 형성용 물질(M2)을 전체적으로 성막한다. 이 때에는 도면에 도시하지는 않았지만 모든 픽셀들에 대해 개방된 오픈 마스크를 이용하여 상기 물질(M2)을 성막하거나, 마스크 없이 이 물질(M2)을 성막할 수 있다.
- [0094] 이 경우, 제3전극(223) 형성용 물질(M2)은 캐핑층(224)과 접착력이 나쁘기 때문에 캐핑층(224) 상에는 성막되지 않으며, 상대적으로 접착력이 좋은 제2전극(222) 위에만 성막된다.
- [0095] 따라서 제3전극(223)은 별도의 마스크나 패터닝 공정 없이도 자연스럽게 패터닝이 될 수 있다.
- [0096] 상기 캐핑층(224)은 도 7에서 볼 수 있듯이, 하나의 픽셀(P)당 하나씩 존재하는 아일랜드 형태로 구비될 수 있다. 도 7에는 캐핑층(224)이 하나의 픽셀(P) 전체를 덮는 면적으로 되어 있으나, 반드시 이에 한정되는 것은 아니고 전술한 바와 같이 하나의 픽셀(P)의 발광이 일어나는 면적을 덮도록 하면 무방하다.
- [0097] 이 경우 제3전극(223)은 각 픽셀(P)들 사이로 격자 패턴을 이루게 된다.
- [0098] 상기 캐핑층(224)은 도 8에서 볼 수 있듯이, 복수의 픽셀(P) 당 하나씩 존재하는 아일랜드 형태로 구비될 수 있다. 이 경우 제3전극(223)은 복수 픽셀(P)들 사이로 지나가는 격자 패턴을 이루게 된다.
- [0099] 상기 캐핑층(224)은 도 9에서 볼 수 있듯이, 일렬로 배치된 복수의 픽셀(P)들을 덮을 수 있도록 스트라이프 형태로 구비될 수 있다. 이 경우 제3전극(223)은 각 픽셀 열 사이로 지나가는 스트라이프 패턴을 이루게 된다.
- [0100] 도 9의 변형예로서, 비록 도시하지는 않았지만, 상기 캐핑층(224)이 가로 방향으로 복수의 픽셀(P)들을 더 덮도록 스트라이프 형태로 구비될 수 있다.
- [0101] 한편, 도 6에서와 같이 제3전극(223) 형성용 물질(M2)을 증착할 경우, 상기 제3전극(223)은 캐핑층(224) 이외의 영역에만 성막되는 것 뿐 아니라, 도 10에서 볼 수 있듯이, 캐핑층(224) 상에도 캐핑층 이외의 영역에 형성된 제3전극(223)의 제1두께(t1)보다 얇은 제2두께(t2)를 갖는 박막(223')이 형성될 수 있다. 이는 비록 제3전극(223) 형성용 물질(M2)이 캐핑층(224)과 접착력이 나쁘기 때문에, 이론적으로는 캐핑층(224) 상에는 성막되지 않고, 상대적으로 접착력이 좋은 제2전극(222) 위에만 성막된다고 하더라도, 도 6과 같은 공정은 별도의 패터닝 마스크를 이용하지 않고 오픈 마스크를 이용하여 증착하는 것이기 때문에 상기 캐핑층(224) 위에 제2두께(t2)를 갖는 박막(223')이 얇게 물리적으로 얹혀져 형성될 수는 있기 때문이다.
- [0102] 상기 제2두께(t2)는 제1두께(t1)보다 얇기 때문에 제1영역(R1)에서 유기 발광 소자(EL)의 휘도에 큰 영향을 미치지 않을 수 있다.
- [0103] 도 11은 본 발명의 바람직한 또 다른 일 실시예에 따른 유기 발광 표시장치의 유기 발광부(21)의 평면도이고,

도 12는 도 11의 일 픽셀을 도시한 단면도이다.

- [0104] 도 11 및 도 12에서 볼 때, 본 발명의 바람직한 또 다른 일 실시예에 따르면, 상기 유기 발광부(21)는 외광이 투과되도록 구비된 투과 영역(TA)과, 이 투과 영역(TA)을 사이에 두고 서로 이격된 복수의 픽셀 영역(PA)들로 구획된다.
- [0105] 도 11에서 볼 수 있듯이, 각 픽셀 영역(PA) 내에는 픽셀 회로부(PC)가 위치하며, 스캔 라인(S), 데이터 라인(D) 및 Vdd 라인(V)과 같은 복수의 도전 라인들이 이 픽셀 회로부(PC)에 전기적으로 연결된다. 도면에 도시하지는 않았지만 상기 픽셀 회로부(PC)의 구성에 따라 상기 스캔 라인(S), 데이터 라인(D) 및 구동전원인 Vdd 라인(V) 외에도 더 다양한 도전 라인들이 구비되어 있을 수 있다.
- [0106] 도 11에서 볼 수 있듯이, 상기 픽셀 회로부(PC)는, 스캔 라인(S)과 데이터 라인(D)에 연결된 제1박막 트랜지스터(T1)와, 제1박막 트랜지스터(T1)와 Vdd 라인(V)에 연결된 제2박막 트랜지스터(T2)와, 제1박막 트랜지스터(T1)와 제2박막 트랜지스터(T2)에 연결된 커패시터(Cst)를 포함한다. 이 때, 제1박막 트랜지스터(T1)는 스위칭 트랜지스터가 되고, 제2박막 트랜지스터(T2)는 구동 트랜지스터가 된다. 상기 제2박막 트랜지스터(T2)는 제1전극(221)과 전기적으로 연결되어 있다. 도 10에서 제1박막 트랜지스터(T1)와 제2박막 트랜지스터(T2)는 P형으로 형성될 수 있는 데, 반드시 이에 한정되는 것은 아니며 적어도 하나가 N형으로 형성될 수도 있다. 상기과 같은 박막 트랜지스터 및 커패시터의 개수는 반드시 도시된 실시예에 한정되는 것은 아니며, 픽셀 회로부(PC)에 따라 2 이상의 박막 트랜지스터, 1 이상의 커패시터가 조합될 수 있다.
- [0107] 도 11에 따르면, 스캔 라인(S)이 제1전극(221)과 중첩되게 배치된다. 그러나, 본 발명은 반드시 이에 한정되는 것은 아니며, 스캔 라인(S), 데이터 라인(D) 및 Vdd 라인(V)을 포함한 복수의 도전 라인들 중 적어도 어느 하나가 상기 제1전극(221)과 중첩되도록 배치시킬 수 있으며, 경우에 따라서는 스캔 라인(S), 데이터 라인(D) 및 Vdd 라인(V)을 포함한 복수의 도전 라인들 모두 제1전극(221)과 중첩되거나 제1전극(221) 옆에 배치시킬 수 있다.
- [0108] 본 실시예는 이처럼 픽셀 영역(PA)과 투과 영역(TA)의 분리에 따라 투과 영역(TA)을 통해 외부를 관찰할 때에, 외부광이 픽셀 회로부(PC) 내의 소자들의 패턴과 관련하여 산란함에 따라 발생하는 외부 이미지 왜곡 현상을 방지할 수 있다.
- [0109] 이러한 픽셀 영역(PA)과 투과 영역(TA)의 전체 면적 대비 투과 영역(TA)의 면적의 비율이 5% 내지 90% 범위에 속하도록 픽셀 영역(PA)과 투과 영역(TA)이 형성된다.
- [0110] 픽셀 영역(PA)과 투과 영역(TA)의 전체 면적 대비 투과 영역(TA)의 면적의 비율이 5% 보다 작으면, 유기 발광부(21)를 투과할 수 있는 빛이 적어 사용자가 반대 측에 위치한 사물 또는 이미지를 보기 어렵다. 즉, 유기 발광부(21)가 투명하다고 표현하기는 어렵다. 그러나 투과 영역(TA)의 면적이 픽셀 영역(PA)과 투과 영역(TA)의 전체 면적 대비 5% 정도라 하더라도 실제로는 외부광의 세기가 강하면 사용자가 디스플레이를 투과하여 반대측에 위치한 사물 또는 이미지를 충분히 인식할 수 있으므로 사용자는 투명 디스플레이로서 인식이 가능하게 된다. 그리고, 후술하는 바와 같이 픽셀 회로부(PC)에 구비되는 박막 트랜지스터를 산화물 반도체와 같이 투명 박막 트랜지스터로 형성하고, 유기 발광 소자도 투명 소자로 형성할 경우에는 더욱 투명 디스플레이로서의 인식이 커질 수 있다.
- [0111] 픽셀 영역(PA)과 투명 영역(TA)의 전체 면적 대비 투명 영역(TA)의 면적의 비율이 90% 보다 크면 유기 발광부(21)의 픽셀 집적도가 지나치게 낮아져 픽셀 영역(PA)에서의 발광을 통해 안정적인 화상을 구현하기 어렵다. 즉, 픽셀 영역(PA)의 면적이 작아질수록, 화상을 구현하기 위해서는 유기막(220)에서 발광하는 빛의 휘도가 높아져야 한다. 이와 같이, 유기 발광 소자를 고휘도 상태로 작동시키면 수명이 급격히 저하되는 문제점이 생긴다.
- [0112] 상기 픽셀 영역(PA)과 투과 영역(TA)의 전체 면적 대비 투과 영역(TA)의 면적의 비율은 20% 내지 70%의 범위에 속하도록 하는 것이 바람직하다.
- [0113] 20% 미만에서는 투과 영역(TA)에 비해 상기 픽셀 영역(PA)의 면적이 지나치게 크므로, 사용자가 투과 영역(TA)을 통해 외부 이미지를 관찰하는 데에 한계가 있다. 70%를 초과할 경우 픽셀 영역(PA) 내에 배치할 픽셀 회로부(PC) 설계에 많은 제약이 따르게 된다.
- [0114] 상기 픽셀 영역(PA)에는 픽셀 회로부(PC)와 전기적으로 연결된 제1전극(221)이 구비되며, 상기 픽셀 회로부(PC)는 상기 픽셀 전극(221)에 가리워지도록 상기 제1전극(221)과 중첩된다. 그리고, 전술한 스캔 라인(S), 데이

터 라인(D) 및 Vdd 라인(V)을 포함하는 도전 라인들 중 적어도 하나가 이 픽셀 전극(221)을 지나가도록 배치될 수 있다. 물론, 이들 도전 라인들은 픽셀 회로부(PC)에 비해 투과율을 저해하는 비율이 적기 때문에 설계 조건에 따라서는 모두 제1전극(221)에 인접하게 배치시킬 수 있다.

- [0115] 전술한 바와 같이, 만일 제1전극(221)은 광 반사가 가능한 도전성 금속으로 이루어진 반사막을 포함하는 경우, 제1전극(221)이 픽셀 회로부(PC)를 가려주고, 픽셀 영역(PA)에서의 픽셀 회로부(PC)에 의한 외부 이미지 왜곡 등을 차단한다.
- [0116] 도 12에서 볼 수 있듯이, 제1영역(R1) 내에 픽셀 영역(PA)과 투과 영역(TA)이 위치한다.
- [0117] 이 때, 상기 캐핑층(224)은 제1영역(R1) 내에 위치하므로, 픽셀 영역(PA)과 투과 영역(TA)을 모두 덮게 된다. 그리고, 상기 제3전극(223)은 제1영역(R1) 외측의 제2영역(R2)에 구비된다.
- [0118] 이러한 실시예에 있어서, 상기 캐핑층(224)은 전술한 바와 같이 투명한 유기물을 사용하므로 투과 영역(TA)에서의 광투과도에 영향을 미치지 않을 수 있다. 캐핑층(224) 및 제3전극(223)의 재질 및 형성 방법 등은 전술한 실시예들과 동일하다.
- [0119] 한편, 비록 도면으로 도시하지는 않았지만, 상기 투과 영역(TA)에는 적어도 제2전극(222)의 일부가 제거된 투과창이 형성되어, 투과 영역(TA)에서의 광투과도를 더욱 높일 수 있다. 이 때, 투과창은 반드시 제2전극(222)만 제거되는 것에 그치지 않고, 제2절연막(219), 제1절연막(218), 층간 절연막(215), 게이트 절연막(213) 및 버퍼막(211) 중 적어도 하나의 막에 더 형성될 수 있다.
- [0120] 도 13은 도 11 및 도 12를 참조로 설명한 투명형 유기 발광 표시장치의 또 다른 일 실시예를 도시한 것이다.
- [0121] 도 13의 실시예는 적, 녹, 청색의 세 개의 서브 픽셀에 의해 하나의 픽셀이 구현되어 백색 광을 낼 수 있는 경우를 나타낸다. 물론, 적, 녹, 청색 이외에도 다른 색상에 의해 백색 광을 내는 경우를 포함한다.
- [0122] 이 경우, 세 개의 서브 픽셀들의 제1전극들(221a)(221b)(221c) 당 하나의 투과 영역(TA)이 형성된다. 제1데이터 라인(D1) 내지 제3데이터 라인(D3)은 각각 상기 세 개의 서브 픽셀들의 제1전극들(221a)(221b)(221c)에 전기적으로 연결된다. 그리고 제1Vdd라인(V1)은 첫번째 제1전극(221a) 및 두번째 제1전극(221b)에 전기적으로 연결되고, 제2Vdd라인(V2)은 세번째 제1전극(221c)에 전기적으로 연결된다.
- [0123] 이러한 구조의 경우 복수의 서브픽셀에 대하여 하나의 큰 투과 영역(TA)을 구비하고 있으므로, 전체 디스플레이의 투과율을 더욱 높일 수 있고, 광산란에 의한 이미지 왜곡 효과도 더욱 줄일 수 있다.
- [0124] 도 13에는 도시하지 않았지만, 상기 투과 영역(TA)에도 전술한 바와 같이 적어도 제2전극의 일부가 제거된 하나의 큰 투과창이 형성될 수 있다. 이 때, 투과창은 반드시 제2전극만 제거되는 것에 그치지 않고, 제2절연막, 제1절연막, 층간 절연막, 게이트 절연막 및 버퍼막 중 적어도 하나의 막에 더 형성될 수 있다.
- [0125] 도 11 내지 도 13에 따른 실시예에서도 도 10에서와 같이 제1영역(R1)의 캐핑층(224) 상에도 제3전극 형성용 물질로 이루어진 보다 얇은 두께의 박막이 형성될 수도 있다. 이 경우에도 전술한 바와 같이 상기 박막의 두께가 매우 얇기 때문에 투과 영역(TA)에서의 광투과율 등에 큰 영향을 미치지 않을 수 있다.
- [0126] 도 14는 도 4 내지 도 7의 방법으로 캐핑층(224) 및 제3전극(223)을 형성했을 때의 픽셀 발광 영역에서의 광투과율을 나타낸 것이다.
- [0127] 캐핑층(224)으로는 전술한 각 캐핑층 물질을 사용하였으며, 30Å의 두께로 증착하였다. 제3전극(223)은 오픈 마스크를 이용하여 Mg을 전 픽셀 영역에 증착하여 형성하였는데, Mg 1,000Å을 증착하였다.
- [0128] 도 14에서 볼 수 있듯이, 가시광 전 파장 영역에서 거의 100% 에 가까운 광투과율을 나타냄을 알 수 있다. 이는 전술한 바와 같이 캐핑층(224)이 형성된 영역에는 Mg이 거의 증착되지 않았다는 것을 알 수 있다.
- [0129] 따라서 본 발명의 경우, 광 손실 없이도 캐핑층(224)과 제3전극(223)을 효과적으로 형성할 수 있게 된다.
- [0130] 도 15는 본 발명에 따라 제3전극(223)을 형성한 경우의 제2전극의 최대 전압 강하량을 나타낸 것이다. 각 예에서 제2전극(222)은 Mg:Ag/Ag로, 면저항이 20ohm/sq가 되도록 형성하였다.
- [0131] 실험예 I은 19inch 크기의 디스플레이에서 도 3 및 도 7과 같은 형태로 캐핑층(224) 및 제3전극(223)을 형성한 것이다. 이 때의 제3전극(223)은 Mg 3,500Å을 증착한 것이다.
- [0132] 실험예 II는 40inch 크기의 디스플레이에서 도 3 및 도 7과 같은 형태로 캐핑층(224) 및 제3전극(223)을 형성한

것이다. 이 때의 제3전극(223)은 Mg 3,500Å을 증착한 것이다.

[0133] 비교예 III은 19inch 크기의 디스플레이에서 캐핑층(224) 및 제3전극(223)을 형성하지 않은 것이다.

[0134] 비교예 IV은 40inch 크기의 디스플레이에서 캐핑층(224) 및 제3전극(223)을 형성하지 않은 것이다.

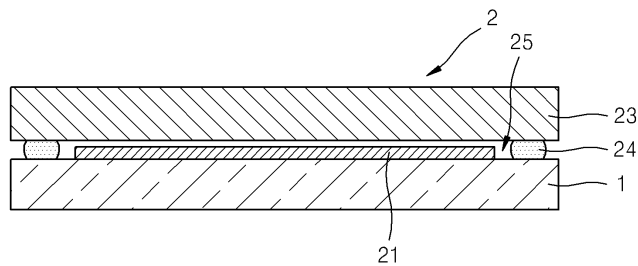
[0135] 위 14에서 볼 수 있듯이, 본 발명에 따른 실험예 I 및 II의 제2전극 전압 감소량이 비교예 III 및 IV의 제2전극 전압 감소량에 비해 현저히 낮음을 알 수 있다.

[0136] 이상은 전면 발광형을 중심으로 설명한 것이나, 본 발명은 반드시 이에 한정되는 것은 아니고, 기관(1)의 방향으로 화상이 구현되는 배면 발광형 및 양 방향으로 화상이 구현되는 양면 발광형에도 동일하게 적용 가능하다.

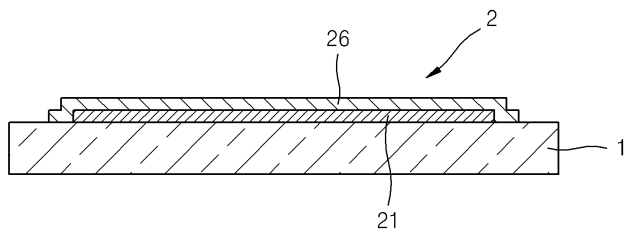
[0137] 본 발명은 도면에 도시된 일 실시예를 참고로 하여 설명하였으나 이는 예시적인 것에 불과하며 당해 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 실시예의 변형이 가능하다는 점을 이해할 것이다.

도면

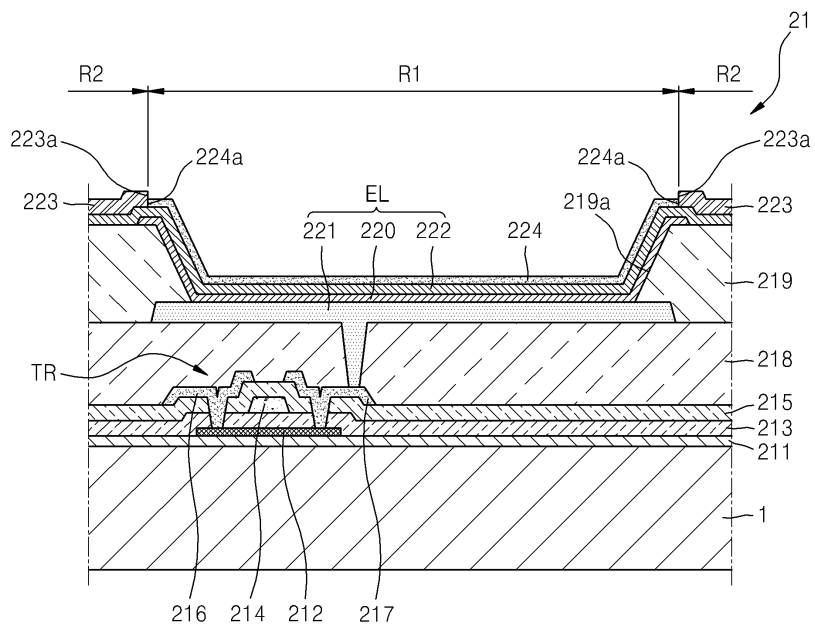
도면1



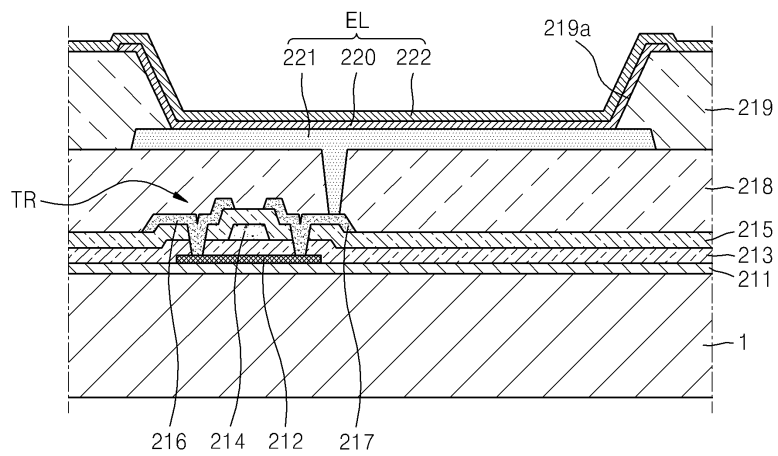
도면2



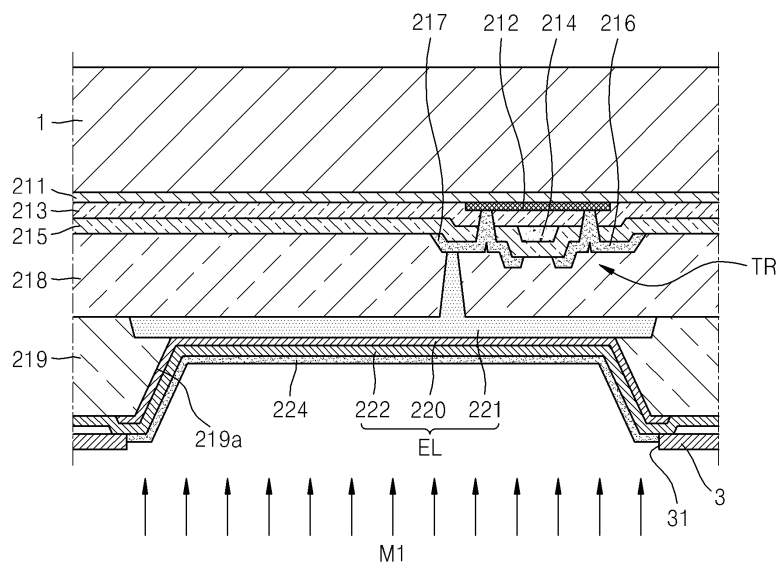
도면3



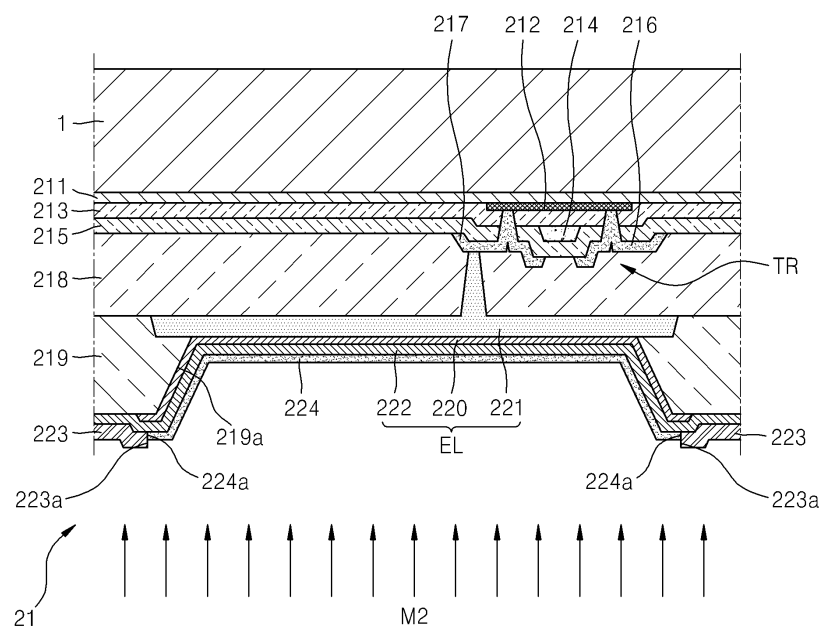
도면4



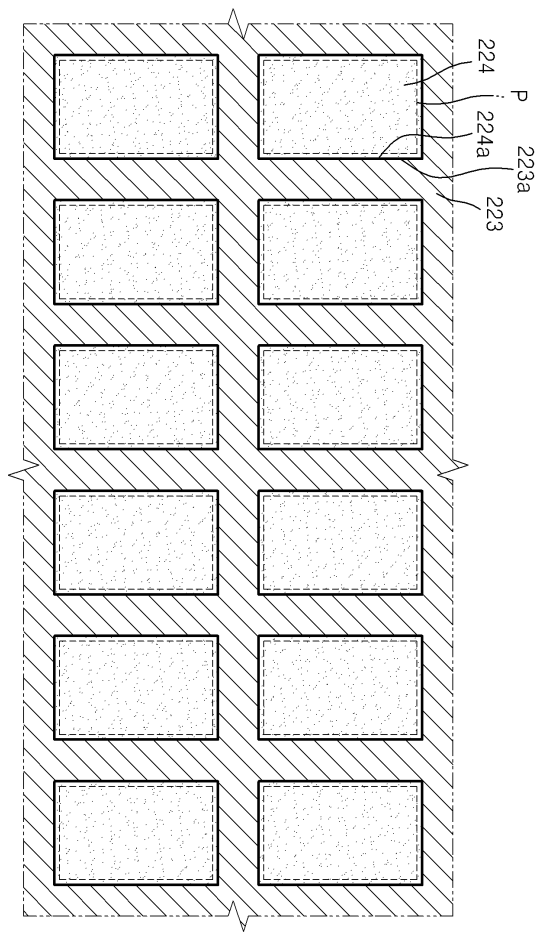
도면5



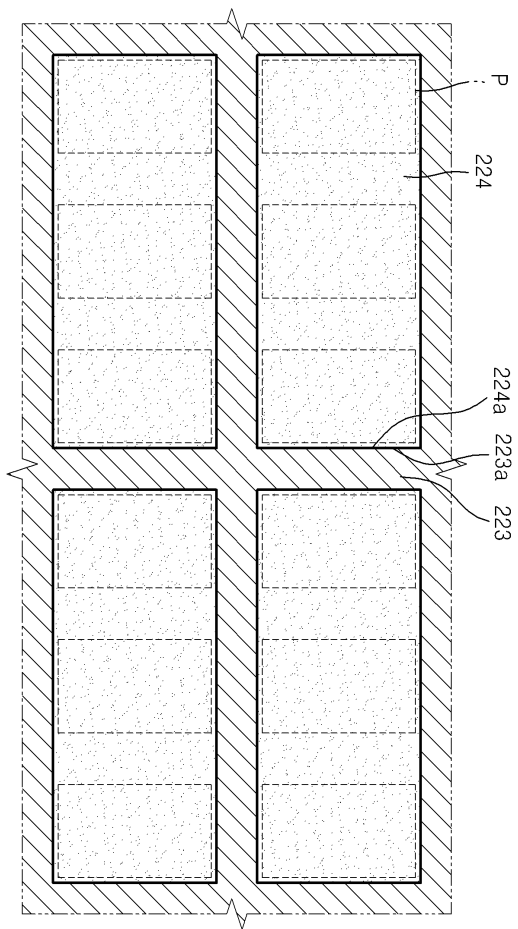
도면6



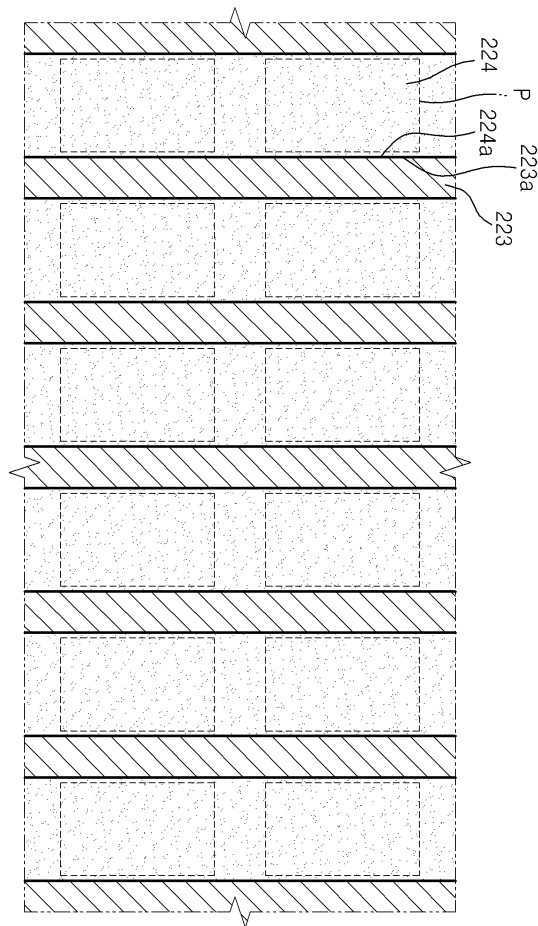
도면7



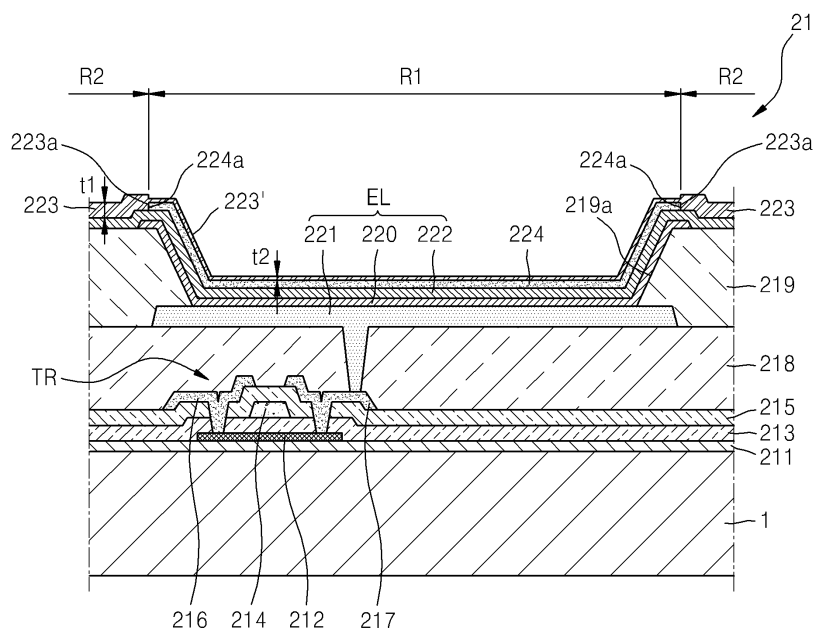
도면8



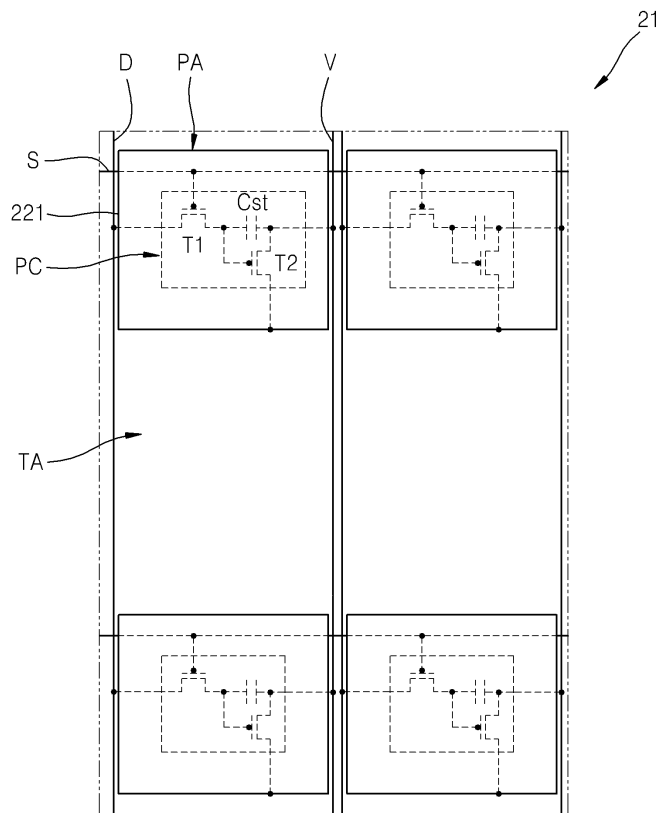
도면9



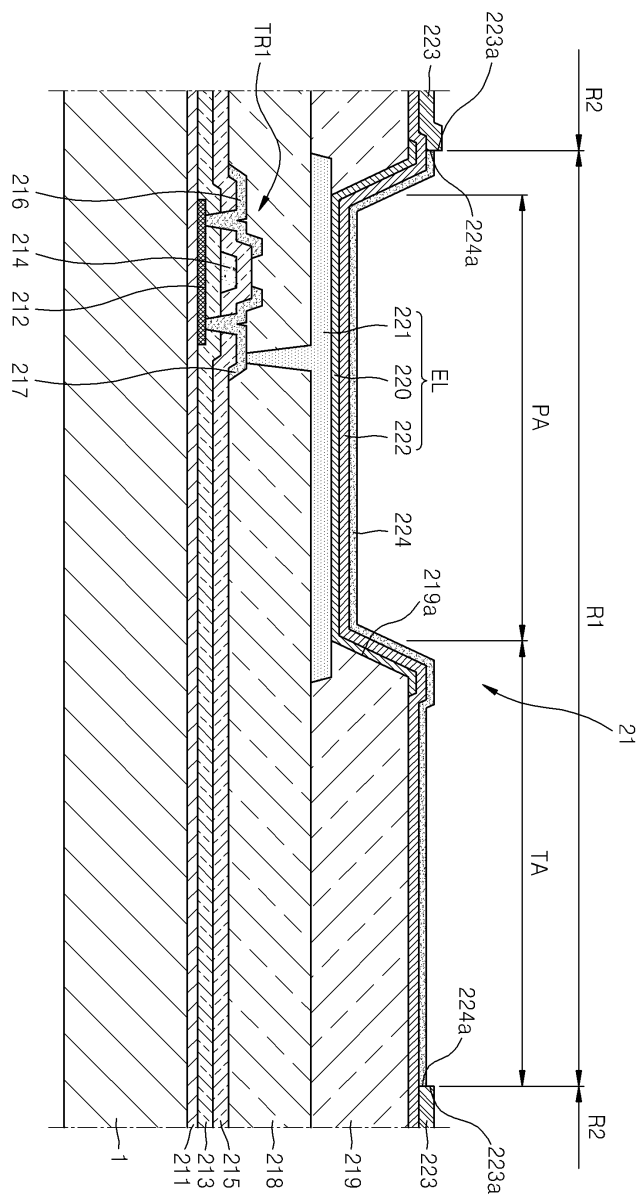
도면10



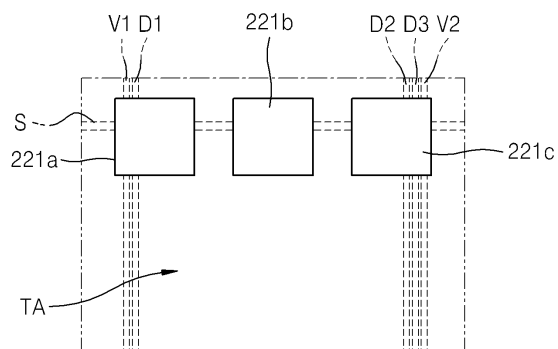
도면11



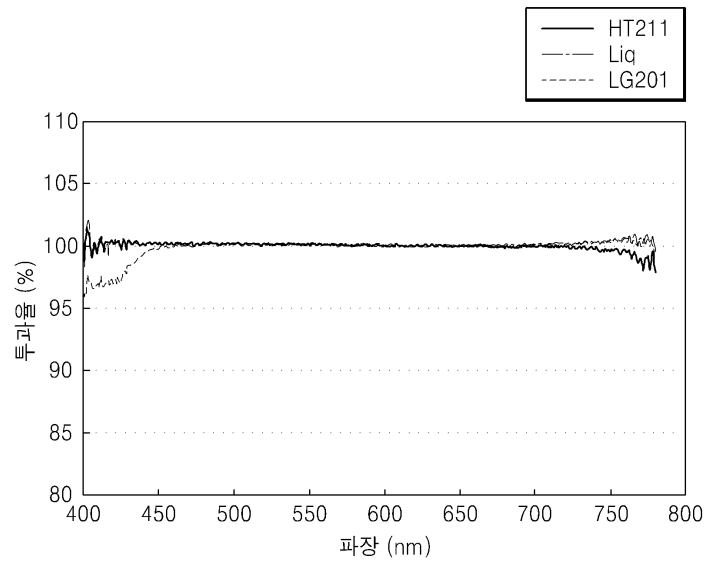
도면12



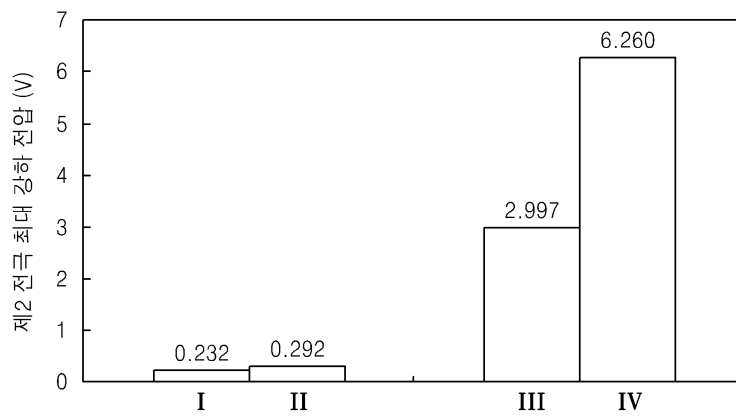
도면13



도면14



도면15



根据本发明,提供了一种薄膜晶体管,包括:衬底;设置在衬底上的薄膜晶体管;覆盖薄膜晶体管的第一绝缘膜;第二绝缘膜,形成在第一绝缘膜上,以覆盖第一电极并具有暴露第一电极的一部分的开口;形成在第二绝缘层和有机发光层上的第二电极;形成在第二电极上的第一区域上并具有第一边缘的覆盖层;第二上形成的区域比在所述第二电极上的第一区域中,其中所述腔是侧和覆盖层的第一边缘的那一侧和具有第二边缘彼此邻接的第三电极之外的第二区域组涉及一种发光显示装置及其制造方法。

