



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2019년10월18일

(11) 등록번호 10-2033611

(24) 등록일자 2019년10월11일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01)

(21) 출원번호 10-2013-0019947

(22) 출원일자 2013년02월25일

심사청구일자 2018년02월23일

(65) 공개번호 10-2014-0106016

(43) 공개일자 2014년09월03일

(56) 선행기술조사문헌

KR1020110091293 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

고병식

경기 안양시 동안구 평촌대로179번길 30, 506동
1603호 (호계동, 목련우성아파트)

(74) 대리인

팬코리아특허법인

전체 청구항 수 : 총 15 항

심사관 : 하정균

(54) 발명의 명칭 화소, 이를 포함하는 표시장치 및 그 구동 방법

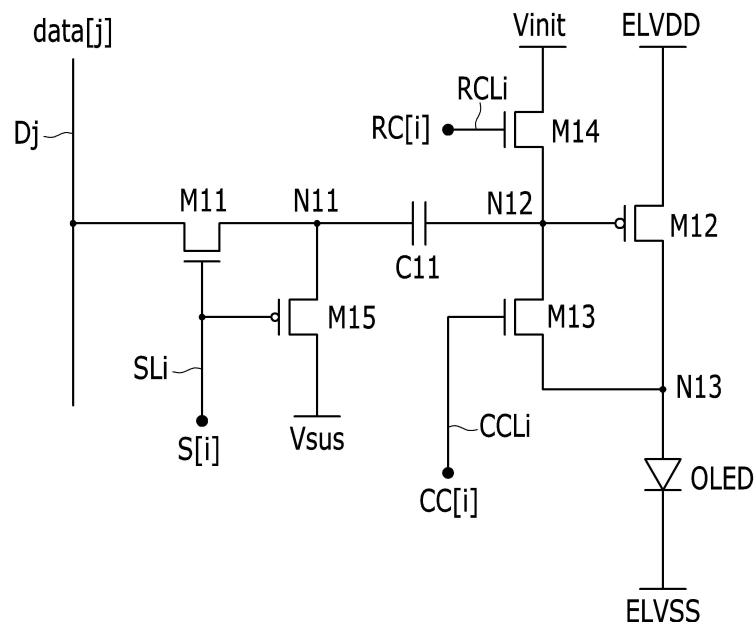
(57) 요약

화소는 주사 라인에 연결되어 있는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 스위칭 트랜지스터, 상기 주사 라인에 연결되어 있는 게이트 전극, 유지 전압에 연결되어 있는 일 전극 및 상기 제1 노드에 연결되어 있는 타 전극을 포함하는 유지 트랜지스터, 상기 제1 노드에 연결

(뒷면에 계속)

대표도 - 도3

701



되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 저장 커패시터, 상기 제2 노드에 연결되어 있는 게이트 전극, 제1 전원전압에 연결되어 있는 일 전극 및 제3 노드에 연결되어 있는 타 전극을 포함하는 구동 트랜지스터, 보상제어 라인에 연결되어 있는 게이트 전극, 상기 제2 노드에 연결되어 있는 일 전극 및 상기 제3 노드에 연결되어 있는 타 전극을 포함하는 보상 트랜지스터, 리셋제어 라인에 연결되어 있는 게이트 전극, 초기화 전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 리셋 트랜지스터, 및 상기 제3 노드에 연결되어 있는 애노드 전극 및 제2 전원전압에 연결되어 있는 캐소드 전극을 포함하는 유기 발광 다이오드를 포함하고, 상기 스위칭 트랜지스터는 n-채널 전계 효과 트랜지스터이고, 상기 유지 트랜지스터는 p-채널 전계 효과 트랜지스터이다.

명세서

청구범위

청구항 1

주사 라인에 연결되어 있는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 스위칭 트랜지스터;

상기 주사 라인에 연결되어 있는 게이트 전극, 유지 전압에 연결되어 있는 일 전극 및 상기 제1 노드에 연결되어 있는 타 전극을 포함하는 유지 트랜지스터;

상기 제1 노드에 연결되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 저장 커패시터;

상기 제2 노드에 연결되어 있는 게이트 전극, 제1 전원전압에 연결되어 있는 일 전극 및 제3 노드에 연결되어 있는 타 전극을 포함하는 구동 트랜지스터;

보상제어 라인에 연결되어 있는 게이트 전극, 상기 제2 노드에 연결되어 있는 일 전극 및 상기 제3 노드에 연결되어 있는 타 전극을 포함하는 보상 트랜지스터;

리셋제어 라인에 연결되어 있는 게이트 전극, 초기화 전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 리셋 트랜지스터; 및

상기 제3 노드에 연결되어 있는 애노드 전극 및 제2 전원전압에 연결되어 있는 캐소드 전극을 포함하는 유기발광 다이오드를 포함하고,

상기 스위칭 트랜지스터는 n-채널 전계 효과 트랜지스터이고, 상기 유지 트랜지스터는 p-채널 전계 효과 트랜지스터이고,

상기 스위칭 트랜지스터가 턴 오프되는 기간 동안 상기 유지 트랜지스터는 지속적으로 턴 온되어 상기 저장 커패시터의 일 전극에 상기 유지 전압을 인가함으로써 상기 저장 커패시터는 상기 유기발광 다이오드가 발광하는 동안 상기 구동 트랜지스터의 게이트 전극의 전압을 유지하는 화소.

청구항 2

제1 항에 있어서,

상기 구동 트랜지스터는 p-채널 전계 효과 트랜지스터이고, 상기 보상 트랜지스터 및 상기 리셋 트랜지스터는 n-채널 전계 효과 트랜지스터인 화소.

청구항 3

제1 항에 있어서,

상기 스위칭 트랜지스터, 상기 유지 트랜지스터, 상기 구동 트랜지스터, 상기 보상 트랜지스터 및 상기 리셋 트랜지스터 중 적어도 어느 하나는 산화물 박막 트랜지스터인 화소.

청구항 4

주사 라인에 연결되어 있는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 스위칭 트랜지스터;

상기 주사 라인에 연결되어 있는 게이트 전극, 유지 전압에 연결되어 있는 일 전극 및 상기 제1 노드에 연결되어 있는 타 전극을 포함하는 유지 트랜지스터;

상기 제1 노드에 연결되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 저장 커패시터;

상기 제2 노드에 연결되어 있는 게이트 전극, 제1 전원전압에 연결되어 있는 일 전극 및 제3 노드에 연결되어 있는 타 전극을 포함하는 구동 트랜지스터;

상기 주사 라인에 연결되어 있는 게이트 전극, 상기 제2 노드에 연결되어 있는 일 전극 및 상기 제3 노드에 연

결되어 있는 타 전극을 포함하는 보상 트랜지스터;

리셋제어 라인에 연결되어 있는 게이트 전극, 초기화 전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 리셋 트랜지스터; 및

상기 제3 노드에 연결되어 있는 애노드 전극 및 제2 전원전압에 연결되어 있는 캐소드 전극을 포함하는 유기발광 다이오드를 포함하고,

상기 스위칭 트랜지스터는 n-채널 전계 효과 트랜지스터이고, 상기 유지 트랜지스터는 p-채널 전계 효과 트랜지스터이고,

상기 스위칭 트랜지스터가 턴 오프되는 기간 동안 상기 유지 트랜지스터는 지속적으로 턴 온되어 상기 저장 커패시터의 일 전극에 상기 유지 전압을 인가함으로써 상기 저장 커패시터는 상기 유기발광 다이오드가 발광하는 동안 상기 구동 트랜지스터의 게이트 전극의 전압을 유지하는 화소.

청구항 5

제4 항에 있어서,

상기 구동 트랜지스터는 p-채널 전계 효과 트랜지스터이고, 상기 보상 트랜지스터 및 상기 리셋 트랜지스터는 n-채널 전계 효과 트랜지스터인 화소.

청구항 6

복수의 화소;

상기 복수의 화소에 연결되어 있는 복수의 주사 라인에 주사 신호를 인가하는 주사 구동부;

상기 주사 신호에 대응하여 상기 복수의 화소에 연결되어 있는 복수의 데이터 라인에 데이터 신호를 인가하는 데이터 구동부; 및

상기 복수의 화소에 제1 전원전압, 제2 전원전압, 유지 전압 및 초기화 전압을 공급하고, 상기 제2 전원전압을 변동시켜 상기 복수의 화소의 발광을 제어하는 전원 공급부를 포함하고,

상기 복수의 화소 각각은,

상기 복수의 주사 라인 중 어느 하나에 연결되어 있는 게이트 전극, 상기 복수의 데이터 라인 중 어느 하나에 연결되어 있는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 스위칭 트랜지스터;

상기 복수의 주사 라인 중 어느 하나에 연결되어 있는 게이트 전극, 상기 유지 전압에 연결되어 있는 일 전극 및 상기 제1 노드에 연결되어 있는 타 전극을 포함하는 유지 트랜지스터;

상기 제1 노드에 연결되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 저장 커패시터;

상기 제2 노드에 연결되어 있는 게이트 전극, 상기 제1 전원전압에 연결되어 있는 일 전극 및 제3 노드에 연결되어 있는 타 전극을 포함하는 구동 트랜지스터;

상기 복수의 화소에 연결되어 있는 복수의 보상제어 라인 중 어느 하나에 연결되어 있는 게이트 전극, 상기 제2 노드에 연결되어 있는 일 전극 및 상기 제3 노드에 연결되어 있는 타 전극을 포함하는 보상 트랜지스터;

상기 복수의 화소에 연결되어 있는 복수의 리셋제어 라인 중 어느 하나에 연결되어 있는 게이트 전극, 상기 초기화 전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 리셋 트랜지스터; 및

상기 제3 노드에 연결되어 있는 애노드 전극 및 상기 제2 전원전압에 연결되어 있는 캐소드 전극을 포함하는 유기발광 다이오드를 포함하고,

상기 스위칭 트랜지스터가 턴 오프되는 기간 동안 상기 유지 트랜지스터는 지속적으로 턴 온되어 상기 저장 커패시터의 일 전극에 상기 유지 전압을 인가함으로써 상기 저장 커패시터는 상기 유기발광 다이오드가 발광하는 동안 상기 구동 트랜지스터의 게이트 전극의 전압을 유지하는 표시장치.

청구항 7

제6 항에 있어서,

상기 스위칭 트랜지스터는 n-채널 전계 효과 트랜지스터이고, 상기 유지 트랜지스터는 p-채널 전계 효과 트랜지스터인 표시장치.

청구항 8

제7 항에 있어서,

상기 구동 트랜지스터는 p-채널 전계 효과 트랜지스터이고, 상기 보상 트랜지스터 및 상기 리셋 트랜지스터는 n-채널 전계 효과 트랜지스터인 표시장치.

청구항 9

제6 항에 있어서,

상기 스위칭 트랜지스터, 상기 유지 트랜지스터, 상기 구동 트랜지스터, 상기 보상 트랜지스터 및 상기 리셋 트랜지스터 중 적어도 어느 하나는 산화물 박막 트랜지스터인 표시장치.

청구항 10

게이트 온 전압의 주사 신호에 의해 턴 온된 스위칭 트랜지스터를 통해 데이터 전압이 인가되고 게이트 오프 전압의 주사 신호에 의해 턴 온된 유지 트랜지스터를 통해 유지 전압이 인가되는 제1 노드, 제1 전원전압으로부터 유기발광 다이오드에 전달되는 구동 전류를 제어하는 구동 트랜지스터의 게이트 전극에 연결되어 있는 제2 노드, 및 상기 제1 노드와 상기 제2 노드 사이에 연결되어 있는 저장 커패시터를 포함하는 복수의 화소를 포함하는 표시장치의 구동 방법에 있어서,

상기 제2 노드에 초기화 전압을 전달하는 리셋 트랜지스터의 게이트 전극에 게이트 온 전압의 리셋제어 신호가 인가되어 상기 제2 노드의 전압이 상기 초기화 전압으로 리셋되는 단계;

상기 구동 트랜지스터를 다이오드 연결시키는 보상 트랜지스터가 턴 온되어 상기 구동 트랜지스터의 문턱 전압이 보상되는 단계;

상기 게이트 온 전압의 주사 신호에 의해 스위칭 트랜지스터가 턴 온되어 상기 제1 노드에 상기 데이터 전압이 인가되는 단계;

상기 게이트 오프 전압의 주사 신호에 의해 유지 트랜지스터가 턴 온되어 상기 제1 노드의 전압이 상기 데이터 전압에서 상기 유지 전압으로 변동되는 단계;

상기 저장 커패시터에 의한 커플링으로 상기 제2 노드에 상기 데이터 전압이 반영된 전압이 인가되는 단계; 및

상기 유기발광 다이오드의 캐소드 전극에 연결되어 있는 제2 전원전압이 변동되고, 상기 데이터 전압이 반영된 제2 노드의 전압에 따라 상기 구동 트랜지스터가 턴 온되어 상기 유기발광 다이오드가 발광하는 단계를 포함하고,

상기 스위칭 트랜지스터가 턴 오프되는 기간 동안 상기 유지 트랜지스터는 지속적으로 턴 온되어 상기 저장 커패시터의 일 전극에 상기 유지 전압을 인가함으로써 상기 저장 커패시터는 상기 유기발광 다이오드가 발광하는 동안 상기 구동 트랜지스터의 게이트 전극의 전압을 유지하는 표시장치의 구동 방법.

청구항 11

제10 항에 있어서,

상기 구동 트랜지스터의 문턱 전압이 보상되는 단계 및 상기 제1 노드에 상기 데이터 전압이 인가되는 단계는 동시에 수행되는 표시장치의 구동 방법.

청구항 12

제10 항에 있어서,

상기 제2 노드의 전압이 상기 초기화 전압으로 리셋되는 단계는,

상기 복수의 화소에 연결되어 있는 복수의 리셋제어 라인에 상기 게이트 온 전압의 리셋제어 신호가 순차적으로

인가되는 단계를 포함하는 표시장치의 구동 방법.

청구항 13

제10 항에 있어서,

상기 제2 노드의 전압이 상기 초기화 전압으로 리셋되는 단계는,

상기 복수의 화소에 연결되어 있는 복수의 리셋제어 라인에 상기 게이트 온 전압의 리셋제어 신호가 동시에 인가되는 단계를 포함하는 표시장치의 구동 방법.

청구항 14

제10 항에 있어서,

상기 구동 트랜지스터의 문턱 전압이 보상되는 단계는,

상기 복수의 화소에 연결되어 있는 복수의 보상제어 라인에 상기 보상 트랜지스터를 턴 온시키는 게이트 온 전압의 보상제어 신호가 순차적으로 인가되는 단계를 포함하는 표시장치의 구동 방법.

청구항 15

제10 항에 있어서,

상기 구동 트랜지스터의 문턱 전압이 보상되는 단계는,

상기 복수의 화소에 연결되어 있는 복수의 주사 라인에 상기 게이트 온 전압의 주사 신호가 순차적으로 인가되고, 상기 게이트 온 전압의 주사 신호에 의해 상기 보상 트랜지스터가 턴 온되는 단계를 포함하는 표시장치의 구동 방법.

발명의 설명

기술 분야

[0001] 본 발명은 화소, 이를 포함하는 표시장치 및 그 구동 방법에 관한 것으로, 보다 상세하게는 액티브 매트릭스형 유기발광 표시장치(OLED) 및 그 구동 방법에 관한 것이다.

배경 기술

[0002] 유기발광 표시장치는 전류 또는 전압에 의해 휘도가 제어되는 유기발광 다이오드(Organic Light Emitting Diode, OLED)를 이용한다. 유기발광 다이오드는 전계를 형성하는 양극층 및 음극층, 전계에 의해 발광하는 유기 발광재료를 포함한다.

[0003] 통상적으로, 유기발광 표시장치(OLED)는 유기발광 다이오드를 구동하는 방식에 따라 패시브 매트릭스형 OLED(PMOLED)와 액티브 매트릭스형 OLED(AMOLED)로 분류된다.

[0004] 이 중 해상도, 콘트라스트, 동작속도의 관점에서 단위 화소마다 선택하여 점등하는 AMOLED가 주류가 되고 있다.

[0005] 액티브 매트릭스형 OLED의 한 화소는 유기발광 다이오드, 유기발광 다이오드에 공급되는 전류량을 제어하는 구동 트랜지스터, 및 구동 트랜지스터로 유기발광 다이오드의 발광량을 제어하는 데이터 신호를 전달하는 스위칭 트랜지스터를 포함한다.

[0006] 최근, 유기발광 표시장치(OLED)의 대형화 및 고해상도가 요구되고 있다. 이를 위해서, 대형 표시패널에 데이터 신호를 빠르게 입력할 수 있는 고속 구동이 가능하여야 하고, 화소를 구성하는 트랜지스터의 수를 줄이고 개구율을 높일 수 있어야 한다.

[0007] 따라서, 표시장치의 고속 구동을 가능하게 하고 개구율을 높일 수 있는 화소가 요구된다.

발명의 내용

해결하려는 과제

[0008] 본 발명이 해결하고자 하는 기술적 과제는 표시장치의 고속 구동을 가능하게 하고 개구율을 높일 수 있는 화소,

이를 포함하는 표시장치 및 그 구동 방법을 제공함에 있다.

과제의 해결 수단

- [0009] 본 발명의 일 실시예에 따른 화소는 주사 라인에 연결되어 있는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 스위칭 트랜지스터, 상기 주사 라인에 연결되어 있는 게이트 전극, 유지 전압에 연결되어 있는 일 전극 및 상기 제1 노드에 연결되어 있는 타 전극을 포함하는 유지 트랜지스터, 상기 제1 노드에 연결되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 저장 커패시터, 상기 제2 노드에 연결되어 있는 게이트 전극, 제1 전원전압에 연결되어 있는 일 전극 및 제3 노드에 연결되어 있는 타 전극을 포함하는 구동 트랜지스터, 보상제어 라인에 연결되어 있는 게이트 전극, 상기 제2 노드에 연결되어 있는 일 전극 및 상기 제3 노드에 연결되어 있는 타 전극을 포함하는 보상 트랜지스터, 리셋제어 라인에 연결되어 있는 게이트 전극, 초기화 전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 리셋 트랜지스터, 및 상기 제3 노드에 연결되어 있는 애노드 전극 및 제2 전원전압에 연결되어 있는 캐소드 전극을 포함하는 유기발광 다이오드를 포함하고, 상기 스위칭 트랜지스터는 n-채널 전계 효과 트랜지스터이고, 상기 유지 트랜지스터는 p-채널 전계 효과 트랜지스터이다.
- [0010] 상기 구동 트랜지스터는 p-채널 전계 효과 트랜지스터이고, 상기 보상 트랜지스터 및 상기 리셋 트랜지스터는 n-채널 전계 효과 트랜지스터일 수 있다.
- [0011] 상기 스위칭 트랜지스터, 상기 유지 트랜지스터, 상기 구동 트랜지스터, 상기 보상 트랜지스터 및 상기 리셋 트랜지스터 중 적어도 어느 하나는 산화물 박막 트랜지스터일 수 있다.
- [0012] 본 발명의 다른 실시예에 따른 화소는 주사 라인에 연결되어 있는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 스위칭 트랜지스터, 상기 주사 라인에 연결되어 있는 게이트 전극, 유지 전압에 연결되어 있는 일 전극 및 상기 제1 노드에 연결되어 있는 타 전극을 포함하는 유지 트랜지스터, 상기 제1 노드에 연결되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 저장 커패시터, 상기 제2 노드에 연결되어 있는 게이트 전극, 제1 전원전압에 연결되어 있는 일 전극 및 제3 노드에 연결되어 있는 타 전극을 포함하는 구동 트랜지스터, 상기 주사 라인에 연결되어 있는 게이트 전극, 상기 제2 노드에 연결되어 있는 일 전극 및 상기 제3 노드에 연결되어 있는 타 전극을 포함하는 보상 트랜지스터, 리셋제어 라인에 연결되어 있는 게이트 전극, 초기화 전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 리셋 트랜지스터, 및 상기 제3 노드에 연결되어 있는 애노드 전극 및 제2 전원전압에 연결되어 있는 캐소드 전극을 포함하는 유기발광 다이오드를 포함하고, 상기 스위칭 트랜지스터는 n-채널 전계 효과 트랜지스터이고, 상기 유지 트랜지스터는 p-채널 전계 효과 트랜지스터이다.
- [0013] 상기 구동 트랜지스터는 p-채널 전계 효과 트랜지스터이고, 상기 보상 트랜지스터 및 상기 리셋 트랜지스터는 n-채널 전계 효과 트랜지스터일 수 있다.
- [0014] 본 발명의 또 다른 실시예에 따른 표시장치는 복수의 화소, 상기 복수의 화소에 연결되어 있는 복수의 주사 라인에 주사 신호를 인가하는 주사 구동부, 상기 주사 신호에 대응하여 상기 복수의 화소에 연결되어 있는 복수의 데이터 라인에 데이터 신호를 인가하는 데이터 구동부, 및 상기 복수의 화소에 제1 전원전압, 제2 전원전압, 유지 전압 및 초기화 전압을 공급하고, 상기 제2 전원전압을 변동시켜 상기 복수의 화소의 발광을 제어하는 전원 공급부를 포함하고, 상기 복수의 화소 각각은, 상기 복수의 주사 라인 중 어느 하나에 연결되어 있는 게이트 전극, 상기 복수의 데이터 라인 중 어느 하나에 연결되어 있는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 스위칭 트랜지스터, 상기 복수의 주사 라인 중 어느 하나에 연결되어 있는 게이트 전극, 상기 유지 전압에 연결되어 있는 일 전극 및 상기 제1 노드에 연결되어 있는 타 전극을 포함하는 유지 트랜지스터, 상기 제1 노드에 연결되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 저장 커패시터, 상기 제2 노드에 연결되어 있는 게이트 전극, 상기 제1 전원전압에 연결되어 있는 일 전극 및 제3 노드에 연결되어 있는 타 전극을 포함하는 구동 트랜지스터, 상기 복수의 화소에 연결되어 있는 복수의 보상제어 라인 중 어느 하나에 연결되어 있는 게이트 전극, 상기 제2 노드에 연결되어 있는 일 전극 및 상기 제3 노드에 연결되어 있는 타 전극을 포함하는 보상 트랜지스터, 상기 복수의 화소에 연결되어 있는 복수의 리셋제어 라인 중 어느 하나에 연결되어 있는 게이트 전극, 상기 초기화 전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 리셋 트랜지스터, 및 상기 제3 노드에 연결되어 있는 애노드 전극 및 상기 제2 전원전압에 연결되어 있는 캐소드 전극을 포함하는 유기발광 다이오드를 포함한다.
- [0015] 상기 스위칭 트랜지스터는 n-채널 전계 효과 트랜지스터이고, 상기 유지 트랜지스터는 p-채널 전계 효과 트랜지

스터일 수 있다.

- [0016] 상기 구동 트랜지스터는 p-채널 전계 효과 트랜지스터이고, 상기 보상 트랜지스터 및 상기 리셋 트랜지스터는 n-채널 전계 효과 트랜지스터일 수 있다.
- [0017] 상기 스위칭 트랜지스터, 상기 유지 트랜지스터, 상기 구동 트랜지스터, 상기 보상 트랜지스터 및 상기 리셋 트랜지스터 중 적어도 어느 하나는 산화물 박막 트랜지스터일 수 있다.
- [0018] 본 발명의 또 다른 실시예에 따른 게이트 온 전압의 주사 신호에 의해 턴 온된 스위칭 트랜지스터를 통해 데이터 전압이 인가되고 게이트 오프 전압의 주사 신호에 의해 턴 온된 유지 트랜지스터를 통해 유지 전압이 인가되는 제1 노드, 제1 전원전압으로부터 유기발광 다이오드에 전달되는 구동 전류를 제어하는 구동 트랜지스터의 게이트 전극에 연결되어 있는 제2 노드, 및 상기 제1 노드와 상기 제2 노드 사이에 연결되어 있는 저장 커패시터를 포함하는 복수의 화소를 포함하는 표시장치의 구동 방법은, 상기 제2 노드에 초기화 전압을 전달하는 리셋 트랜지스터의 게이트 전극에 게이트 온 전압의 리셋제어 신호가 인가되어 상기 제2 노드의 전압이 상기 초기화 전압으로 리셋되는 단계, 상기 구동 트랜지스터를 다이오드 연결시키는 보상 트랜지스터가 턴 온되어 상기 구동 트랜지스터의 문턱 전압이 보상되는 단계, 상기 게이트 온 전압의 주사 신호에 의해 스위칭 트랜지스터가 턴 온되어 상기 제1 노드에 상기 데이터 전압이 인가되는 단계, 상기 게이트 오프 전압의 주사 신호에 의해 유지 트랜지스터가 턴 온되어 상기 제1 노드의 전압이 상기 데이터 전압에서 상기 유지 전압으로 변동되는 단계, 상기 저장 커패시터에 의한 커플링으로 상기 제2 노드에 상기 데이터 전압이 반영된 전압이 인가되는 단계, 및 상기 유기발광 다이오드의 캐소드 전극에 연결되어 있는 제2 전원전압이 변동되고, 상기 데이터 전압이 반영된 제2 노드의 전압에 따라 상기 구동 트랜지스터가 턴 온되어 상기 유기발광 다이오드가 발광하는 단계를 포함한다.
- [0019] 상기 구동 트랜지스터의 문턱 전압이 보상되는 단계 및 상기 제1 노드에 상기 데이터 전압이 인가되는 단계는 동시에 수행될 수 있다.
- [0020] 상기 제2 노드의 전압이 상기 초기화 전압으로 리셋되는 단계는, 상기 복수의 화소에 연결되어 있는 복수의 리셋제어 라인에 상기 게이트 온 전압의 리셋제어 신호가 순차적으로 인가되는 단계를 포함할 수 있다.
- [0021] 상기 제2 노드의 전압이 상기 초기화 전압으로 리셋되는 단계는, 상기 복수의 화소에 연결되어 있는 복수의 리셋제어 라인에 상기 게이트 온 전압의 리셋제어 신호가 동시에 인가되는 단계를 포함할 수 있다.
- [0022] 상기 구동 트랜지스터의 문턱 전압이 보상되는 단계는, 상기 복수의 화소에 연결되어 있는 복수의 보상제어 라인에 상기 보상 트랜지스터를 턴 온시키는 게이트 온 전압의 보상제어 신호가 순차적으로 인가되는 단계를 포함할 수 있다.
- [0023] 상기 구동 트랜지스터의 문턱 전압이 보상되는 단계는, 상기 복수의 화소에 연결되어 있는 복수의 주사 라인에 상기 게이트 온 전압의 주사 신호가 순차적으로 인가되고, 상기 게이트 온 전압의 주사 신호에 의해 상기 보상 트랜지스터가 턴 온되는 단계를 포함할 수 있다.

발명의 효과

- [0024] 제안하는 화소가 5개의 트랜지스터와 1개의 커패시터를 포함하는 간단한 구성으로 이루어짐으로써, 표시장치의 개구율 및 생산 공정상의 수율을 향상시킬 수 있다.
- [0025] 그리고 제안하는 화소는 동시 발광 방식의 구동 동작을 수행할 수 수행할 수 있으며, 이에 따라 표시장치의 고속 구동을 가능하게 한다.

도면의 간단한 설명

- [0026] 도 1은 본 발명의 일 실시예에 따른 표시장치를 나타내는 블록도이다.
- 도 2는 본 발명의 일 실시예에 따른 표시장치의 동시 발광 방식의 구동 동작을 나타내는 도면이다.
- 도 3은 본 발명의 일 실시예에 따른 화소를 나타내는 회로도이다.
- 도 4는 본 발명의 일 실시예에 따른 표시장치의 구동 방법을 나타내는 타이밍도이다.
- 도 5는 본 발명의 다른 실시예에 따른 화소를 나타내는 회로도이다.
- 도 6은 본 발명의 다른 실시예에 따른 표시장치의 구동 방법을 나타내는 타이밍도이다.

도 7은 본 발명의 다른 실시예에 따른 표시장치의 동시 발광 방식의 구동 동작을 나타내는 도면이다.

도 8은 본 발명의 또 다른 실시예에 따른 표시장치의 구동 방법을 나타내는 타이밍도이다.

도 9는 본 발명의 또 다른 실시예에 따른 표시장치의 구동 방법을 나타내는 타이밍도이다.

발명을 실시하기 위한 구체적인 내용

- [0027] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예들에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예들에 한정되지 않는다.
- [0028] 또한, 여러 실시예들에 있어서, 동일한 구성을 가지는 구성요소에 대해서는 동일한 부호를 사용하여 대표적으로 제1 실시예에서 설명하고, 그 외의 실시예에서는 제1 실시예와 다른 구성에 대해서만 설명하기로 한다.
- [0029] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0030] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- [0031] 도 1은 본 발명의 일 실시예에 따른 표시장치를 나타내는 블록도이다.
- [0032] 도 1을 참조하면, 표시장치(10)는 신호 제어부(100), 주사 구동부(200), 데이터 구동부(300), 전원 공급부(400), 보상제어 신호부(500), 리셋제어 신호부(600) 및 표시부(700)를 포함한다.
- [0033] 신호 제어부(100)는 외부 장치로부터 입력되는 영상 신호(ImS) 및 동기 신호를 수신한다. 영상 신호(ImS)는 복수의 화소의 휘도(luminance) 정보를 담고 있다. 휘도는 정해진 수효, 예를 들어, $1024(=2^{10})$, $256(=2^8)$ 또는 $64(=2^6)$ 개의 계조(gray)를 가지고 있다. 동기 신호는 수평 동기 신호(Hsync), 수직 동기 신호(Vsync) 및 메인 클럭 신호(MCLK)를 포함한다.
- [0034] 신호 제어부(100)는 영상 신호(ImS), 수평 동기 신호(Hsync), 수직 동기 신호(Vsync) 및 메인 클럭 신호(MCLK)에 따라 제1 내지 제5 구동 제어신호(CONT1 내지 CONT5) 및 영상 데이터 신호(ImD)를 생성한다. 신호 제어부(100)는 수직 동기 신호(Vsync)에 따라 프레임 단위로 영상 신호(ImS)를 구분하고, 수평 동기 신호(Hsync)에 따라 주사 라인 단위로 영상 신호(ImS)를 구분하여 영상 데이터 신호(ImD)를 생성한다. 신호 제어부(100)는 영상 데이터 신호(ImD)를 제1 구동 제어신호(CONT1)와 함께 데이터 구동부(300)로 전달한다.
- [0035] 표시부(700)는 복수의 화소를 포함하는 표시 영역이다. 표시부(700)에는 대략 행 방향으로 연장되어 서로가 거의 평행한 복수의 주사 라인, 대략 열 방향으로 연장되어 서로가 거의 평행한 복수의 데이터 라인, 복수의 전원 라인, 복수의 보상제어 라인, 복수의 리셋제어 라인이 복수의 화소에 연결되도록 형성된다. 복수의 화소는 대략 행렬의 형태로 배열된다.
- [0036] 주사 구동부(200)는 복수의 주사 라인에 연결되고, 제2 구동 제어신호(CONT2)에 따라 복수의 주사 신호(S[1]~S[n])를 생성한다. 주사 구동부(200)는 복수의 주사 라인에 게이트 온 전압의 주사 신호(S[1]~S[n])를 순차적으로 인가할 수 있다.
- [0037] 데이터 구동부(300)는 복수의 데이터 라인에 연결되고, 제1 구동 제어신호(CONT1)에 따라 입력된 영상 데이터 신호(ImD)를 샘플링 및 홀딩하고, 복수의 데이터 라인 각각에 복수의 데이터 신호(data[1]~data[m])를 전달한다. 데이터 구동부(300)는 게이트 온 전압의 주사 신호(S[1]~S[n])에 대응하여 복수의 데이터 라인에 소정의 전압 범위를 갖는 데이터 신호(data[1]~data[m])를 인가한다.
- [0038] 전원 공급부(400)는 제3 구동 제어신호(CONT3)에 따라 제1 전원전압(ELVDD) 및 제2 전원전압(ELVSS)의 레벨을 결정하여 복수의 화소에 연결된 복수의 전원 라인에 공급한다. 제1 전원전압(ELVDD) 및 제2 전원전압(ELVSS)은 화소의 구동 전류를 제공한다. 그리고 전원 공급부(400)는 소정 레벨의 유지전압(Vsus) 및 초기화 전압(Vinit)을 복수의 화소에 연결된 복수의 전원 라인에 공급한다.
- [0039] 보상제어 신호부(500)는 제4 구동 제어신호(CONT4)에 따라 보상제어 신호(CC[1]~CC[n])의 레벨을 결정하여 복수

의 화소에 연결된 복수의 보상제어 라인에 인가한다. 보상제어 신호부(500)는 복수의 보상제어 라인에 게이트 온 전압의 보상제어 신호(CC[1]~CC[n])를 순차적으로 인가할 수 있다.

- [0040] 리셋제어 신호부(600)는 제5 구동 제어신호(CONT5)에 따라 리셋제어 신호(RC[1]~RC[n])의 레벨을 결정하여 복수의 화소에 연결된 복수의 리셋제어 라인에 인가한다. 리셋제어 신호부(600)는 복수의 리셋제어 라인에 게이트 온 전압의 리셋제어 신호(RC[1]~RC[n])를 순차적으로 인가할 수 있다. 또는 리셋제어 신호부(600)는 복수의 리셋제어 라인에 게이트 온 전압의 리셋제어 신호(RC[1]~RC[n])를 동시에 인가할 수도 있다.
- [0041] 도 2는 본 발명의 일 실시예에 따른 표시장치의 동시 발광 방식의 구동 동작을 나타내는 도면이다.
- [0042] 도 2를 참조하면, 본 발명에 따른 표시장치(10)가 유기발광 다이오드를 이용한 유기발광 표시장치인 것으로 가정하여 설명한다. 그러나 본 발명은 이에 한정되지 않으며 다양한 표시장치에 적용될 수 있다.
- [0043] 표시부(700)에 하나의 영상이 표시되는 한 프레임 기간은 화소의 유기발광 다이오드의 구동 전압을 리셋하는 리셋 기간(a), 화소의 구동 트랜지스터의 문턱 전압을 보상하고 복수의 화소 각각에 데이터 신호가 전달되는 문턱 전압 보상 및 주사 기간(b), 복수의 화소가 전달된 데이터 신호에 대응하여 발광하는 발광 기간(c)을 포함한다.
- [0044] 리셋 기간(a), 및 문턱 전압 보상 및 주사 기간(b)에서의 동작은 각 주사 라인 별로 순차적으로 수행되고, 발광 기간(c)에서의 동작은 표시부(700) 전체에서 동시에 일괄적으로 수행된다.
- [0045] 도 3은 본 발명의 일 실시예에 따른 화소의 일예를 나타내는 회로도이다. 도 1의 표시장치(10)에 포함되는 복수의 화소 중 어느 하나의 화소를 나타낸다.
- [0046] 도 3을 참조하면, 화소(701)는 스위칭 트랜지스터(M11), 구동 트랜지스터(M12), 보상 트랜지스터(M13), 리셋 트랜지스터(M14), 유지 트랜지스터(M15), 저장 커패시터(C11) 및 유기발광 다이오드(OLED)를 포함한다.
- [0047] 스위칭 트랜지스터(M11)는 주사 라인(SLi)에 연결되어 있는 게이트 전극, 데이터 라인(Dj)에 연결되어 있는 일 전극 및 제1 노드(N11)에 연결되어 있는 타 전극을 포함한다. 스위칭 트랜지스터(M11)는 주사 라인(SLi)에 인가되는 게이트 온 전압의 주사 신호(S[i])에 의해 턴 온되어 데이터 라인(Dj)에 인가되는 데이터 신호(data[j])를 제1 노드(N11)에 전달한다. 스위칭 트랜지스터(M11)는 n-채널 전계 효과 트랜지스터이다.
- [0048] n-채널 전계 효과 트랜지스터를 턴 온시키는 게이트 온 전압은 하이 레벨 전압이고, 턴 오프시키는 게이트 오프 전압은 로우 레벨 전압이다.
- [0049] 이하, 게이트 온 전압의 주사 신호(S[i])는 하이 레벨 전압이고, 게이트 오프 전압의 주사 신호(S[i])는 로우 레벨 전압을 의미한다.
- [0050] 구동 트랜지스터(M12)는 제2 노드(N12)에 연결되어 있는 게이트 전극, 제1 전원전압(ELVDD)에 연결되어 있는 일 전극 및 제3 노드(N13)에 연결되어 있는 타 전극을 포함한다. 제3 노드(N13)에는 유기발광 다이오드(OLED)의 애 노드 전극이 연결되어 있다. 구동 트랜지스터(M12)는 제2 노드(N12)의 전압에 따라 제1 전원전압(ELVDD)으로부터 유기발광 다이오드(OLED)에 공급되는 구동 전류를 제어한다. 구동 트랜지스터(M12)는 p-채널 전계 효과 트랜지스터이다.
- [0051] 보상 트랜지스터(M13)는 보상제어 라인(CCLi)에 연결되어 있는 게이트 전극, 제2 노드(N12)에 연결되어 있는 일 전극 및 제3 노드(N13)에 연결되어 있는 타 전극을 포함한다. 보상 트랜지스터(M13)는 보상제어 라인(CCLi)에 인가되는 게이트 온 전압의 보상제어 신호(CC[i])에 의해 턴 온되어 구동 트랜지스터(M12)를 다이오드 연결시킨다. 보상 트랜지스터(M13)는 n-채널 전계 효과 트랜지스터이다.
- [0052] 리셋 트랜지스터(M14)는 리셋제어 라인(RCLi)에 연결되어 있는 게이트 전극, 초기화 전압(Vinit)에 인가되는 일 전극 및 제2 노드(N12)에 연결되어 있는 타 전극을 포함한다. 리셋 트랜지스터(M14)는 리셋제어 라인(RCLi)에 인가되는 게이트 온 전압의 리셋제어 신호(RC[i])에 의해 턴 온되어 초기화 전압(Vinit)을 제2 노드(N12)에 전달한다. 리셋 트랜지스터(M14)는 n-채널 전계 효과 트랜지스터이다.
- [0053] 유지 트랜지스터(M15)는 주사 라인(SLi)에 연결되어 있는 게이트 전극, 유지 전압(Vsus)에 연결되어 있는 일 전극 및 제1 노드(N11)에 연결되어 있는 타 전극을 포함한다. 유지 트랜지스터(M15)는 p-채널 전계 효과 트랜지스터이다.
- [0054] p-채널 전계 효과 트랜지스터를 턴 온시키는 게이트 온 전압은 로우 레벨 전압이고, 턴 오프시키는 게이트 오프 전압은 하이 레벨 전압이다.

- [0055] 유지 트랜지스터(M15)는 주사 라인(SLi)에 인가되는 게이트 오프 전압의 주사 신호(S[i]), 즉 로우 레벨 전압에 의해 턴 온되어 유지 전압(Vsus)을 제1 노드(N11)에 전달한다.
- [0056] 저장 커패시터(C11)는 제1 노드(N11)에 연결되어 있는 일 전극 및 제2 노드(N12)에 연결되어 있는 타 전극을 포함한다.
- [0057] 유기발광 다이오드(OLED)는 제3 노드(N13)에 연결되어 있는 애노드 전극 및 제2 전원전압(ELVSS)에 연결되어 있는 캐소드 전극을 포함한다. 유기발광 다이오드(OLED)는 기본색(primary color) 중 하나의 빛을 내는 유기 발광층을 포함한다. 기본색의 예로는 적색, 녹색, 청색의 삼원색을 들 수 있으며, 이들 삼원색의 공간적 합 또는 시간적 합으로 원하는 색상이 표시될 수 있다.
- [0058] 유기 발광층은 저분자 유기물 또는 PEDOT(Poly 3,4-ethylenedioxythiophene) 등의 고분자 유기물로 이루어질 수 있다. 또한, 유기 발광층은 발광층과, 정공 주입층(hole injection layer, HIL), 정공 수송층(hole transporting layer, HTL), 전자 수송층(electron transporting layer, ETL), 및 전자 주입층(electron injection layer, EIL) 중 하나 이상을 포함하는 다중막으로 형성될 수 있다. 이들 모두를 포함할 경우, 정공 주입층이 양극인 화소 전극 상에 배치되고, 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층된다.
- [0059] 유기 발광층은 적색을 발광하는 적색 유기 발광층, 녹색을 발광하는 녹색 유기 발광층 및 청색을 발광하는 청색 유기 발광층을 포함할 수 있으며, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층은 각각 적색 화소, 녹색 화소 및 청색 화소에 형성되어 컬러 화상을 구현하게 된다.
- [0060] 또한, 유기 발광층은 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소에 모두 함께 적층하고, 각 화소별로 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수 있다. 다른 예로, 백색을 발광하는 백색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소 모두에 형성하고, 각 화소별로 각각 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수도 있다. 백색 유기 발광층과 색필터를 이용하여 컬러 화상을 구현하는 경우, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 각각의 개별 화소 즉, 적색 화소, 녹색 화소 및 청색 화소에 증착하기 위한 증착 마스크를 사용하지 않아도 된다.
- [0061] 다른 예에서 설명한 백색 유기 발광층은 하나의 유기 발광층으로 형성될 수 있음은 물론이고, 복수 개의 유기 발광층을 적층하여 백색을 발광할 수 있도록 한 구성까지 포함한다. 예로, 적어도 하나의 엘로우 유기 발광층과 적어도 하나의 청색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 시안 유기 발광층과 적어도 하나의 적색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 마젠타 유기 발광층과 적어도 하나의 녹색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성 등도 포함할 수 있다.
- [0062] 이상, 스위칭 트랜지스터(M11), 보상 트랜지스터(M13) 및 리셋 트랜지스터(M14)는 n-채널 전계 효과 트랜지스터이고, 구동 트랜지스터(M12) 및 유지 트랜지스터(M15)는 p-채널 전계 효과 트랜지스터인 것으로 나타내었다. 그러나, 스위칭 트랜지스터(M11)가 p-채널 전계 효과 트랜지스터로 마련될 때 유지 트랜지스터(M15)가 n-채널 전계 효과 트랜지스터로 마련될 수 있다. 구동 트랜지스터(M12)가 n-채널 전계 효과 트랜지스터로 마련될 수도 있고, 보상 트랜지스터(M13) 및 리셋 트랜지스터(M14)가 p-채널 전계 효과 트랜지스터로 마련될 수도 있다.
- [0063] 한편, 스위칭 트랜지스터(M11), 구동 트랜지스터(M12), 보상 트랜지스터(M13), 리셋 트랜지스터(M14), 유지 트랜지스터(M15) 중 적어도 어느 하나는 반도체층이 산화물 반도체로 이루어진 산화물 박막 트랜지스터(Oxide TFT)일 수 있다.
- [0064] 산화물 반도체는 티타늄(Ti), 하프늄(Hf), 지르코늄(Zr), 알루미늄(Al), 탄탈륨(Ta), 게르마늄(Ge), 아연(Zn), 갈륨(Ga), 주석(Sn) 또는 인듐(In)을 기본으로 하는 산화물, 이들의 복합 산화물인 산화아연(ZnO), 인듐-갈륨-아연 산화물(InGaZnO4), 인듐-아연 산화물(Zn-In-O), 아연-주석 산화물(Zn-Sn-O) 인듐-갈륨 산화물(In-Ga-O), 인듐-주석 산화물(In-Sn-O), 인듐-지르코늄 산화물(In-Zr-O), 인듐-지르코늄-아연 산화물(In-Zr-Zn-O), 인듐-지르코늄-주석 산화물(In-Zr-Sn-O), 인듐-지르코늄-갈륨 산화물(In-Zr-Ga-O), 인듐-알루미늄 산화물(In-Al-O), 인듐-아연-알루미늄 산화물(In-Zn-Al-O), 인듐-주석-알루미늄 산화물(In-Sn-Al-O), 인듐-알루미늄-갈륨 산화물(In-Al-Ga-O), 인듐-탄탈륨 산화물(In-Ta-O), 인듐-탄탈륨-아연 산화물(In-Ta-Zn-O), 인듐-탄탈륨-주석 산화물(In-Ta-Sn-O), 인듐-탄탈륨-갈륨 산화물(In-Ta-Ga-O), 인듐-게르마늄 산화물(In-Ge-O), 인듐-게르마늄-아연 산화물(In-Ge-Zn-O), 인듐-게르마늄-주석 산화물(In-Ge-Sn-O), 인듐-게르마늄-갈륨 산화물(In-Ge-Ga-O), 티타늄-인듐-아연 산화물(Ti-In-Zn-O), 하프늄-인듐-아연 산화물(Hf-In-Zn-O) 중 어느 하나를 포함할 수 있다.

- [0065] 반도체층은 불순물이 도핑되지 않은 채널 영역과, 채널 영역의 양 옆으로 불순물이 도핑되어 형성된 소스 영역 및 드레인 영역을 포함한다. 여기서, 이러한 불순물은 박막 트랜지스터의 종류에 따라 달라지며, N형 불순물 또는 P형 불순물이 가능하다.
- [0066] 반도체층이 산화물 반도체로 이루어지는 경우에는 고온에 노출되는 등의 외부 환경에 취약한 산화물 반도체를 보호하기 위해 별도의 보호층이 추가될 수 있다.
- [0067] 도 4는 본 발명의 일 실시예에 따른 표시장치의 구동 방법을 나타내는 타이밍도이다. 도 3의 화소(701)을 포함하는 표시장치(10)의 구동 방법을 나타낸다.
- [0068] 도 1 내지 4를 참조하면, 제1 전원전압(ELVDD)은 한 프레임 동안 하이 레벨 전압으로 인가된다. 제2 전원전압(ELVSS)은 리셋 기간(a), 및 문턱 전압 보상 및 주사 기간(b) 동안 하이 레벨 전압으로 인가되고 발광 기간(c) 동안 로우 레벨 전압으로 인가된다.
- [0069] 리셋 기간(a), 및 문턱 전압 보상 및 주사 기간(b)에서 복수의 리셋제어 신호(RC[1]~RC[n])가 복수의 리셋제어 라인에 순차적으로 인가되고, 복수의 보상제어 신호(CC[1]~CC[n])가 복수의 보상제어 라인에 순차적으로 인가되고, 복수의 주사 신호(S[1]~S[n])가 복수의 주사 라인에 순차적으로 인가된다.
- [0070] 리셋 기간(a), 및 문턱 전압 보상 및 주사 기간(b)에서 첫 번째 주사 라인에 배열된 화소의 동작을 예로 들어 설명한다.
- [0071] t11 기간에서, 제1 리셋제어 신호(RC[1])가 하이 레벨 전압으로 인가되고, 리셋 트랜지스터(M14)가 턴 온된다. 리셋 트랜지스터(M14)가 턴 온됨에 따라 초기화 전압(Vinit)이 제2 노드(N12)에 전달된다. 이에 따라, 제2 노드(N12)의 전압은 초기화 전압(Vinit)이 되고, 구동 트랜지스터(M12)의 게이트 전압은 초기화 전압(Vinit)으로 리셋된다. 이때, 제1 보상제어 신호(CC[1]) 및 제1 주사 신호(S[1])는 로우 레벨 전압으로 인가된다. 제1 보상제어 신호(CC[1])에 의해 보상 트랜지스터(M13)는 턴 오프된다. 제1 주사 신호(S[1])에 의해 스위칭 트랜지스터(M11)는 턴 오프되고 유지 트랜지스터(M15)가 턴 온된다. 유지 트랜지스터(M15)가 턴 온됨에 따라 유지 전압(Vsus)이 제1 노드(N11)에 전달된다.
- [0072] t12 기간에서, 제1 리셋제어 신호(RC[1])는 로우 레벨 전압으로 인가되고, 제1 보상제어 신호(CC[1]) 및 제1 주사 신호(S[1])가 하이 레벨 전압으로 인가된다. 제1 리셋제어 신호(RC[1])에 의해 리셋 트랜지스터(M14)는 턴 오프된다. 제1 보상제어 신호(CC[1])에 의해 보상 트랜지스터(M13)가 턴 온된다. 제1 주사 신호(S[1])에 의해 스위칭 트랜지스터(M11)는 턴 온되고 유지 트랜지스터(M15)는 턴 오프된다. 이때, 복수의 데이터 라인에는 복수의 데이터 신호(data[1]~data[m])가 인가된다. 턴 온된 스위칭 트랜지스터(M11)를 통해 데이터 전압(Vdat)이 제1 노드(N11)에 전달되고, 제1 노드(N11)의 전압은 Vdat가 된다. 보상 트랜지스터(M13)가 턴 온됨에 따라 구동 트랜지스터(M12)가 다이오드 연결되고, 구동 트랜지스터(M12)의 게이트 전압, 즉 제2 노드(N12)의 전압은 ELVDD+Vth가 된다. 저장 커패시터(C11)에는 $EKVDD+Vth-Vdat$ 의 전압이 저장된다. 즉, 구동 트랜지스터(M12)의 문턱 전압(Vth)이 저장 커패시터(C11)에 저장됨으로써, 구동 트랜지스터(M12)의 문턱 전압(Vth)이 보상된다.
- [0073] t13 기간에서, 제1 리셋제어 신호(RC[1]), 제1 보상제어 신호(CC[1]) 및 제1 주사 신호(S[1])가 로우 레벨 전압으로 인가된다. 이에 따라, 스위칭 트랜지스터(M11), 보상 트랜지스터(M13) 및 리셋 트랜지스터(M14)가 턴 오프되고, 유지 트랜지스터(M15)가 턴 온된다. 턴 온된 유지 트랜지스터(M15)를 통해 유지 전압(Vsus)이 제1 노드(N11)에 전달되고, 제1 노드(N11)의 전압은 유지 전압(Vsus)으로 변동된다. 저장 커패시터(C11)에 의한 커플링으로 제1 노드(N11)의 전압 변동량($Vsus-Vdat$)만큼 제2 노드(N12)의 전압이 변동되어 제2 노드(N12)의 전압은 $ELVDD+Vth+Vsus-Vdat$ 가 된다. 즉, 구동 트랜지스터(M12)의 게이트 전극에 데이터 전압(Vdat)이 반영된 전압이 인가된다.
- [0074] 제2 리셋제어 신호(RC[2]), 제2 보상제어 신호(CC[2]) 및 제2 주사 신호(S[2])는 두 번째 주사 라인에 배열된 화소에 인가된다. 제2 리셋제어 신호(RC[2])는 제1 리셋제어 신호(RC[1])보다 1 듀티 만큼 지연되어 인가되고, 제2 보상제어 신호(CC[2])는 제1 보상제어 신호(CC[1])보다 1 듀티 만큼 지연되어 인가되고, 제2 주사 신호(S[2])는 제1 주사 신호(S[1])보다 1 듀티 만큼 지연되어 인가된다. 1 듀티는 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일한 1 수평 주기(1H)일 수 있다.
- [0075] 이에 따라, 두 번째 주사 라인에 배열된 화소는 첫 번째 주사 라인에 배열된 화소보다 1 듀티 만큼 지연되어 리셋 기간(a), 및 문턱 전압 보상 및 주사 기간(b)에 따른 동작을 수행하게 된다.
- [0076] 이러한 방식으로, 첫 번째 주사 라인에 배열된 화소부터 마지막 주사 라인에 배열된 화소까지 순차적으로 리셋

기간(a), 및 문턱 전압 보상 및 주사 기간(b)에 따른 동작이 수행된다.

[0077] 첫 번째 주사 라인에 배열된 화소부터 마지막 주사 라인에 배열된 화소까지 순차적으로 리셋 기간(a), 및 문턱 전압 보상 및 주사 기간(b)에 따른 동작이 완료된 후 발광 기간(c)에 따른 동작이 수행된다.

[0078] 발광 기간(c)에서, 제1 전원전압(ELVDD)은 하이 레벨 전압을 유지하고, 제2 전원 전압(ELVSS)이 로우 레벨 전압으로 변동된다. 이때, 복수의 리셋제어 신호(RC[1]~RC[n]), 복수의 보상제어 신호(CC[1]~CC[n]) 및 복수의 주사 신호(S[1]~S[n])는 로우 레벨 전압으로 인가된다. 제2 전원 전압(ELVSS)이 로우 레벨 전압으로 변동됨에 따라 구동 트랜지스터(M12)를 통하여 유기발광 다이오드(OLED)로 전류가 흐른다. 유기발광 다이오드(OLED)로 흐르는 구동 전류(Ioled)는 수학식 1과 같다.

수학식 1

$$\begin{aligned} I_{oled} &= k(V_{gs} - V_{th})^2 \\ &= k((ELVDD + V_{th} + V_{sus} - V_{dat}) - ELVDD - V_{th})^2 \\ &= k(V_{sus} - V_{dat})^2 \end{aligned}$$

[0079]

[0080] 여기서, k는 구동 트랜지스터(M12)의 특성에 따라 결정되는 파라미터이다.

[0081] 유기발광 다이오드(OLED)는 구동 전류(Ioled)에 대응하는 밝기로 발광한다. 즉, 유기발광 다이오드(OLED)는 구동 트랜지스터(M12)의 문턱 전압(V_{th})의 편차 및 제1 전원전압(ELVDD)의 전압 강하와 상관없이 데이터 전압(V_{dat})에 대응하는 밝기로 발광한다. 제2 전원전압(ELVSS)은 발광 기간(c)이 종료되는 시점에 하이 레벨 전압으로 변동된다.

[0082] 도 5는 본 발명의 다른 실시예에 따른 화소를 나타내는 회로도이다.

[0083] 도 5를 참조하면, 화소(702)는 스위칭 트랜지스터(M21), 구동 트랜지스터(M22), 보상 트랜지스터(M23), 리셋 트랜지스터(M24), 유지 트랜지스터(M25), 저장 커패시터(C21) 및 유기발광 다이오드(OLED)를 포함한다.

[0084] 도 3의 화소(701)와 비교하여 차이점으로, 보상 트랜지스터(M23)의 게이트 전극이 주사 라인(SLi)에 연결되어 있다. 따라서, 보상 트랜지스터(M23)는 주사 라인(SLi)에 인가되는 게이트 온 전압의 주사 신호(S[i])에 의해 턴 온되어 구동 트랜지스터(M12)를 다이오드 연결시킨다.

[0085] 보상 트랜지스터(M23)의 게이트 전극이 주사 라인(SLi)에 연결됨으로써, 도 1의 표시장치(10)에서 보상제어 신호부(500)가 생략될 수 있다.

[0086] 도 5의 화소(702)에서 보상 트랜지스터(M23) 이외의 다른 구성 요소는 도 3의 화소(701)의 구성 요소와 동일하므로, 이에 대한 상세한 설명은 생략한다.

[0087] 도 6은 본 발명의 다른 실시예에 따른 표시장치의 구동 방법을 나타내는 타이밍도이다. 도 5의 화소(702)를 포함하는 표시장치(10)의 구동 방법을 나타낸다.

[0088] 도 4와 비교하여, 복수의 보상제어 신호(CC[1]~CC[n])가 생략된다.

[0089] t21 기간에서, 제1 리셋제어 신호(RC[1])가 하이 레벨 전압으로 인가되고, 제1 주사 신호(S[1])가 로우 레벨 전압으로 인가된다. 이에 따라, 스위칭 트랜지스터(M21), 보상 트랜지스터(M23)가 턴 오프되고, 리셋 트랜지스터(M24) 및 유지 트랜지스터(M25)가 턴 온된다. 도 4의 t11 기간에서와 마찬가지로, 구동 트랜지스터(M22)의 게이트 전압은 초기화 전압(Vinit)으로 리셋된다.

[0090] t22 기간에서, 제1 리셋제어 신호(RC[1])는 로우 레벨 전압으로 인가되고, 제1 주사 신호(S[1])가 하이 레벨 전압으로 인가된다. 제1 리셋제어 신호(RC[1])에 의해 리셋 트랜지스터(M24)가 턴 오프된다. 제1 주사 신호(S[1])에 의해 보상 트랜지스터(M23) 및 스위칭 트랜지스터(M21)가 턴 온되고 유지 트랜지스터(M25)는 턴 오프된다. 턴 온된 스위칭 트랜지스터(M21)를 통해 데이터 전압(V_{dat})이 제1 노드(N11)에 전달되고, 제1 노드(N11)의 전압은 V_{dat} 가 된다. 보상 트랜지스터(M23)가 턴 온됨에 따라 구동 트랜지스터(M22)가 다이오드 연결되고, 구동 트랜지스터(M22)의 게이트 전압, 즉 제2 노드(N22)의 전압은 $ELVDD + V_{th}$ 가 된다. 도 4의 t12 기간에서와 마찬가지로

지로, 구동 트랜지스터(M22)의 문턱 전압(V_{th})이 저장 커패시터(C21)에 저장됨으로써, 구동 트랜지스터(M22)의 문턱 전압(V_{th})이 보상된다.

[0091] t23 기간에서, 제1 리셋제어 신호(RC[1]) 및 제1 주사 신호(S[1])가 로우 레벨 전압으로 인가된다. 이에 따라, 스위칭 트랜지스터(M21), 보상 트랜지스터(M23) 및 리셋 트랜지스터(M24)가 턴 오프되고, 유지 트랜지스터(M25)가 턴 온된다. 턴 온된 유지 트랜지스터(M25)를 통해 유지 전압(V_{sus})이 제1 노드(N21)에 전달되고, 제1 노드(N21)의 전압은 유지 전압(V_{sus})으로 변동된다. 저장 커패시터(C21)에 의한 커플링으로 제1 노드(N21)의 전압 변동량($V_{sus}-V_{dat}$)만큼 제2 노드(N22)의 전압이 변동되어 제2 노드(N22)의 전압은 $ELVDD+V_{th}+V_{sus}-V_{dat}$ 가 된다. 도 4의 t13 기간에서와 마찬가지로, 구동 트랜지스터(M12)의 게이트 전극에 데이터 전압(V_{dat})이 반영된 전압이 인가된다.

[0092] 발광 기간(c)에서, 제1 전원전압(ELVDD)은 하이 레벨 전압을 유지하고, 제2 전원 전압(ELVSS)이 로우 레벨 전압으로 변동되며, 복수의 리셋제어 신호(RC[1]~RC[n]) 및 복수의 주사 신호(S[1]~S[n])는 로우 레벨 전압으로 인가된다. 발광 기간(c)에서의 동작은 도 4의 발광 기간(c)에서의 동작과 동일하므로, 이에 대한 상세한 설명은 생략한다.

[0093] 도 7은 본 발명의 다른 실시예에 따른 표시장치의 동시 발광 방식의 구동 동작을 나타내는 도면이다.

[0094] 도 7을 참조하면, 표시부(700)에 하나의 영상이 표시되는 한 프레임 기간은 화소의 유기발광 다이오드의 구동 전압을 리셋하는 리셋 기간(a'), 화소의 구동 트랜지스터의 문턱 전압을 보상하고 복수의 화소 각각에 데이터 신호가 전달되는 문턱 전압 보상 및 주사 기간(b'), 복수의 화소가 전달된 데이터 신호에 대응하여 발광하는 발광 기간(c')을 포함한다.

[0095] 문턱 전압 보상 및 주사 기간(b')에서의 동작은 각 주사 라인 별로 순차적으로 수행되고, 리셋 기간(a') 및 발광 기간(c)에서의 동작은 표시부(700) 전체에서 동시에 일괄적으로 수행된다.

[0096] 도 2의 동시 발광 방식과 비교하여, 리셋 기간(a')이 주사 라인 별로 순차적으로 수행되지 않고 표시부(700) 전체에 동시에 일괄적으로 수행되는 것이 차이점이다.

[0097] 도 8은 본 발명의 또 다른 실시예에 따른 표시장치의 구동 방법을 나타내는 타이밍도이다. 도 3의 화소(701)를 포함하는 표시장치(10)가 도 7의 동시 발광 방식으로 구동하는 경우를 나타낸다.

[0098] 도 4의 구동 방법과 비교하여, 복수의 리셋제어 신호(RC[1]~RC[n])가 t31 기간에서 동시에 하이 레벨 전압으로 인가된다. 이에 따라, 구동 트랜지스터(M12)의 게이트 전압이 초기화 전압(V_{init})으로 리셋되는 리셋 동작이 복수의 화소에서 동시에 수행된다. 즉, 리셋 기간(a')에서의 동작이 표시부(700) 전체에서 동시에 일괄적으로 수행된다.

[0099] t32 기간, t33 기간 및 발광 기간(c')에서의 동작은 도 4의 t12 기간, t13 기간 및 발광 기간(c)에서의 동작과 동일하므로, 이에 대한 상세한 설명은 생략한다.

[0100] 도 9는 본 발명의 또 다른 실시예에 따른 표시장치의 구동 방법을 나타내는 타이밍도이다. 도 5의 화소(702)를 포함하는 표시장치(10)가 도 7의 동시 발광 방식으로 구동하는 경우를 나타낸다.

[0101] 도 6의 구동 방법과 비교하여, 복수의 리셋제어 신호(RC[1]~RC[n])가 t41 기간에서 동시에 하이 레벨 전압으로 인가된다. 이에 따라, 구동 트랜지스터(M22)의 게이트 전압이 초기화 전압(V_{init})으로 리셋되는 리셋 동작이 복수의 화소에서 동시에 수행된다. 즉, 리셋 기간(a')에서의 동작이 표시부(700) 전체에서 동시에 일괄적으로 수행된다.

[0102] t42 기간, t43 기간 및 발광 기간(c')에서의 동작은 도 6의 t22 기간, t23 기간 및 발광 기간(c)에서의 동작과 동일하므로, 이에 대한 상세한 설명은 생략한다.

[0103] 상술한 바와 같이, 제안하는 화소(701, 702)는 5개의 트랜지스터와 1개의 커패시터를 포함하는 간단한 구성으로 이루어지므로, 표시장치의 개구율 및 생산 공정상의 수율을 향상시킬 수 있다. 또한, 제안하는 화소(701, 702)는 동시 발광 방식의 구동 동작을 수행할 수 있으며, 이에 따라 표시장치의 고속 구동을 가능하게 한다.

[0104] 지금까지 참조한 도면과 기재된 발명의 상세한 설명은 단지 본 발명의 예시적인 것으로서, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구

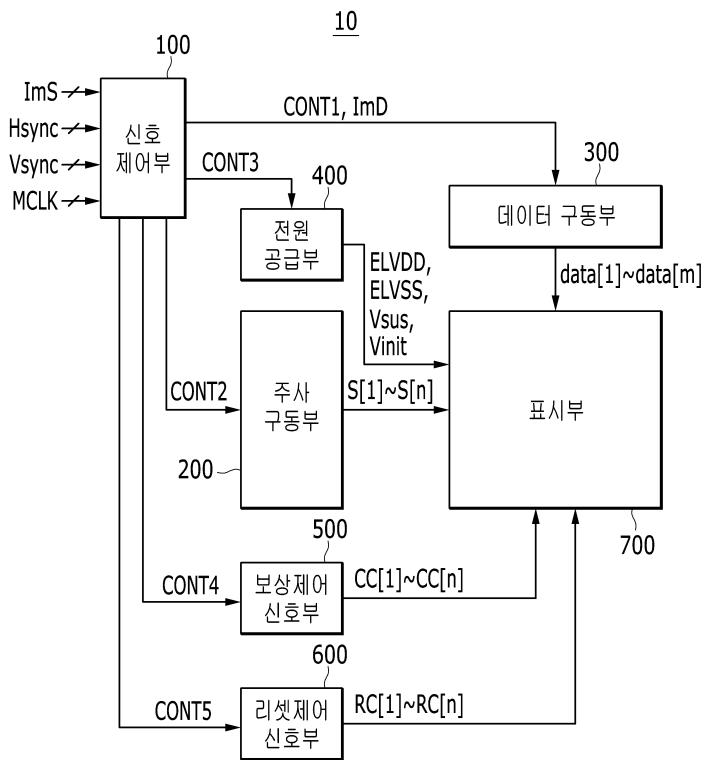
범위의 기술적 사상에 의해 정해져야 할 것이다.

부호의 설명

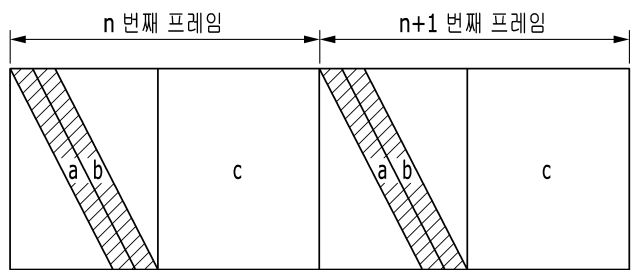
- 10 : 표시장치
- 100 : 신호 제어부
- 200 : 주사 구동부
- 300 : 데이터 구동부
- 400 : 전원 공급부
- 500 : 보상제어 신호부
- 600 : 리셋제어 신호부
- 700 : 표시부

도면

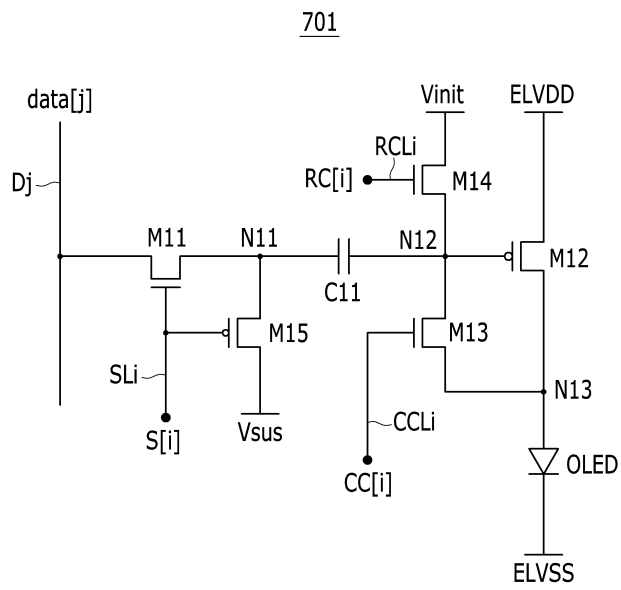
도면1



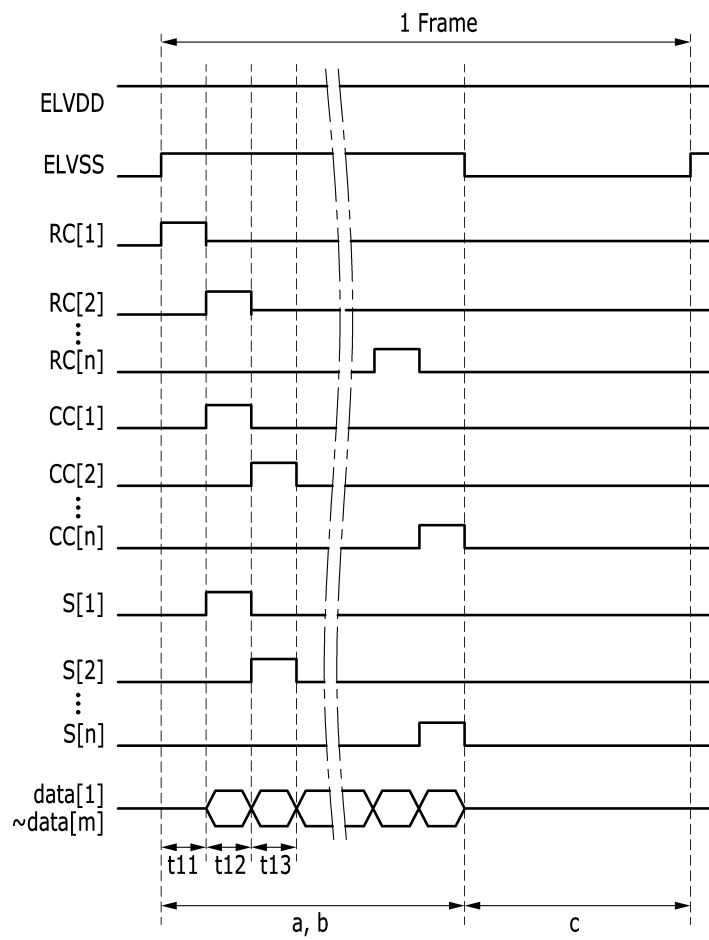
도면2



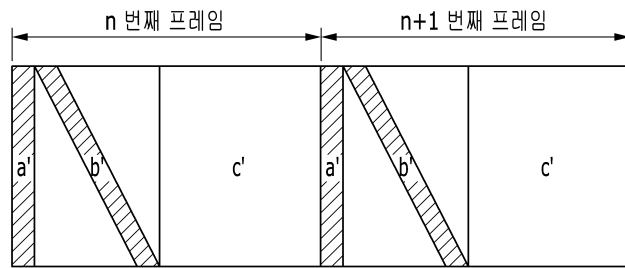
도면3



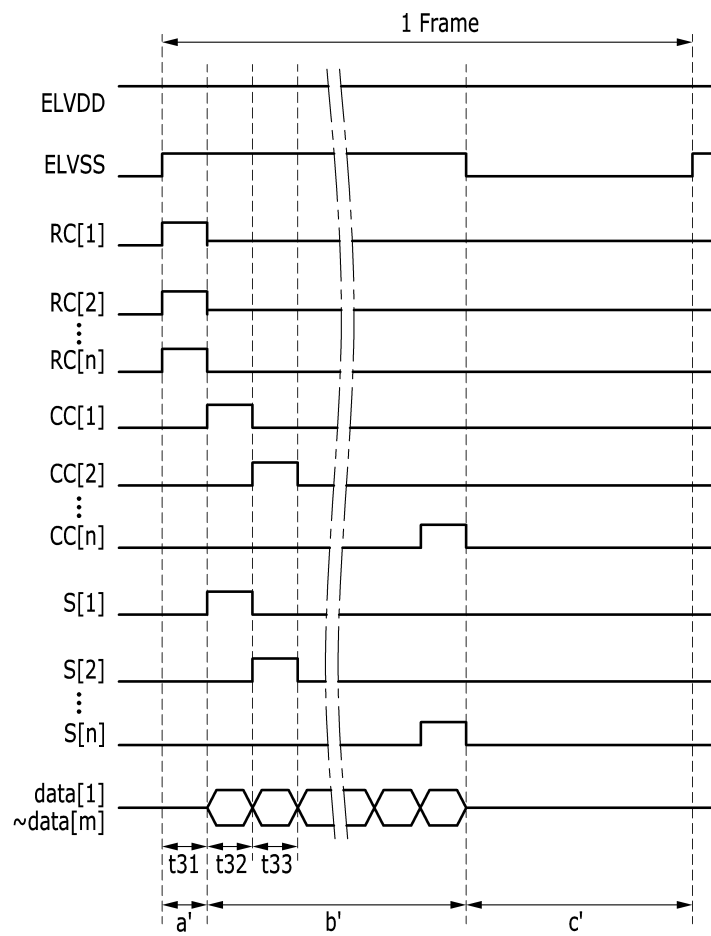
도면4



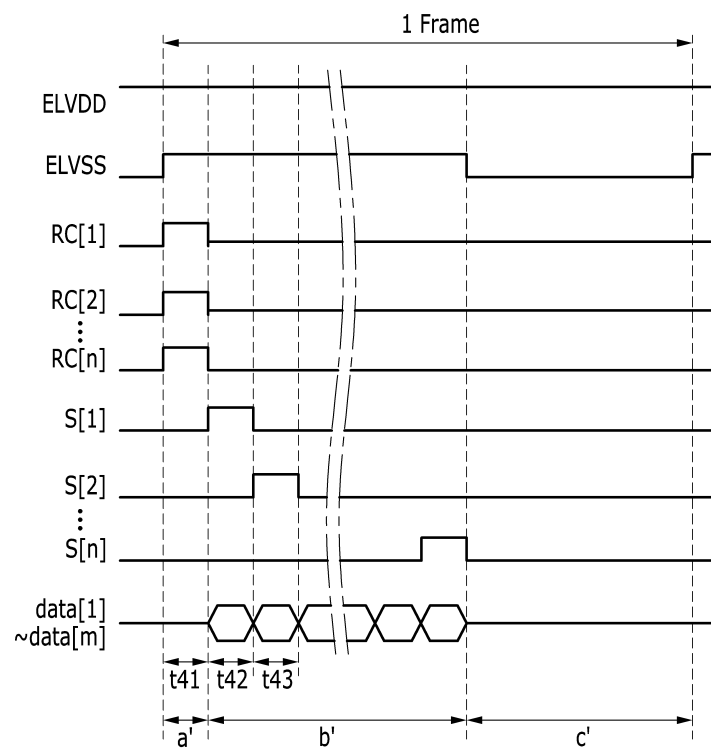
도면7



도면8



도면9



专利名称(译)	像素，包括该像素的显示装置及其驱动方法		
公开(公告)号	KR102033611B1	公开(公告)日	2019-10-18
申请号	KR1020130019947	申请日	2013-02-25
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	고병식		
发明人	고병식		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3258 G09G2300/0465 G09G2310/0251 G09G2310/0262 G09G2310/061 G09G2310/063 G09G2320/045		
审查员(译)	贞茵		
其他公开文献	KR1020140106016A		
外部链接	Espacenet		

摘要(译)

像素可以包括：开关晶体管，其连接至数据线；第一节点，其栅极连接至扫描线；维持晶体管，其连接至维持电压；第二节点，其栅极具有连接至扫描线的栅极；连接到第一节点和第二节点的存储电容器，连接到第一电源电压和第三节点的驱动晶体管，具有连接到第二节点的栅电极，连接到第二节点和第三节点的补偿晶体管，其具有连接至控制线的栅极，连接至初始化电压和第二节点的复位晶体管，具有连接至复位控制线的栅极以及包括连接至第三节点的阳极的有机发光二极管。阴极连接到第二电源电压。

