



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0054603
(43) 공개일자 2020년05월20일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2300/0439 (2013.01)

(21) 출원번호 10-2018-0138090
(22) 출원일자 2018년11월12일
심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

홍순환

경기도 파주시 월롱면 엘지로 245

이철환

경기도 파주시 월롱면 엘지로 245

(74) 대리인

특허법인 정안

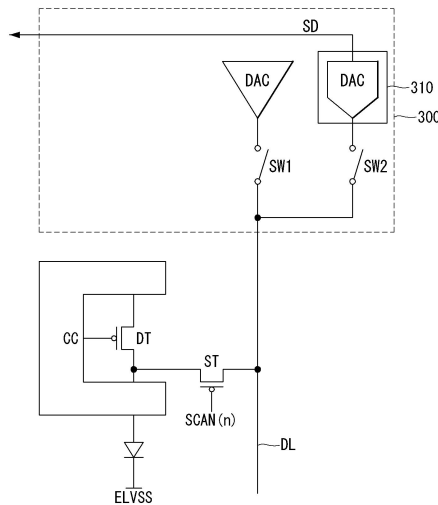
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 유기발광 표시장치

(57) 요약

본 발명에 의한 유기발광 표시장치는 유기발광 다이오드, 유기발광 다이오드의 애노드에 접속된 구동 트랜지스터, 스캔 트랜지스터, 디지털 아날로그 변환기 및 센싱부를 포함한다. 스캔 트랜지스터는 유기발광 다이오드의 애노드 및 데이터라인에 접속된다. 디지털 아날로그 변환기는 영상표시기간에서 데이터라인에 영상 데이터전압을 공급하고, 센싱기간에서 데이터라인에 센싱용 데이터전압을 공급한다. 센싱부는 센싱기간에서, 데이터라인을 경유하는 유기발광 다이오드의 애노드 전압을 센싱전압으로 획득한다.

대표도 - 도2



(52) CPC특허분류

G09G 2320/0233 (2013.01)

G09G 2320/0295 (2013.01)

G09G 2320/043 (2013.01)

G09G 2320/048 (2013.01)

명세서

청구범위

청구항 1

유기발광 다이오드;

유기발광 다이오드의 애노드에 접속된 구동 트랜지스터;

상기 유기발광 다이오드의 애노드 및 데이터라인에 접속된 스캔 트랜지스터;

영상표시기간에서 상기 데이터라인에 영상 데이터전압을 공급하고, 센싱기간에서 상기 데이터라인에 센싱용 데이터전압을 공급하는 디지털 아날로그 변환기; 및

상기 센싱기간에서, 상기 데이터라인을 통해서 상기 유기발광 다이오드의 애노드 전압을 센싱전압으로 획득하는 센싱부를 포함하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 데이터라인 및 상기 디지털 아날로그 변환기 사이에 접속되고, 센싱기간 내에서 제1 기간 동안 턴-온되는 제1 스위치; 및

상기 데이터라인과 상기 센싱부 사이에 접속되고, 상기 센싱기간 내에서 상기 제1 기간에 이어지는 제2 기간 동안 턴-온되는 제2 스위치를 더 포함하는 유기발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 센싱 기간 내에서, 상기 스캔신호는 턴-온 전압을 유지하는 유기발광 표시장치.

청구항 4

제 2 항에 있어서,

상기 구동 트랜지스터의 소스전극과 상기 유기발광 다이오드의 애노드 전극 사이에 접속된 발광제어 트랜지스터를 더 포함하고,

상기 센싱 기간 내에서 상기 데이터라인은 상기 스캔 트랜지스터 및 상기 발광제어 트랜지스터를 통해서 상기 유기발광 다이오드의 애노드 전극과 연결된 유기발광 표시장치.

청구항 5

데이터라인, 및 스캔라인과 연결된 픽셀들을 포함하고,

n (n 은 자연수) 번째 픽셀라인에 배치된 제 n 픽셀은

제1 노드에 접속된 게이트전극, 제2 노드에 접속된 드레인전극, 및 제3 노드에 접속된 소스전극으로 이루어지는 구동 트랜지스터;

상기 제2 노드에 접속된 유기발광 다이오드;

상기 제1 노드 및 제2 노드 사이에 접속된 제1 트랜지스터;

상기 데이터라인 및 상기 제2 노드 사이에 접속된 스캔 트랜지스터; 및

상기 제2 노드 및 상기 유기발광 다이오드 사이에 접속된 발광제어 트랜지스터를 포함하는 유기발광 표시장치.

청구항 6

제 5 항에 있어서,

샘플링 기간 동안,

상기 제 n 픽셀의 상기 스캔 트랜지스터는 제 n 스캔신호에 응답하여, 상기 데이터라인을 통해서 제공받는 데이터 전압을 상기 제2 노드에 기입하고,

상기 제 n 픽셀의 상기 제1 트랜지스터는 상기 제 n 스캔신호에 응답하여, 상기 제1 노드 및 제3 노드를 접속시키는 유기발광 표시장치.

청구항 7

제 6 항에 있어서,

상기 제 n 픽셀은

고전위전압의 입력단 및 상기 제3 노드 사이에 접속된 제2 발광제어 트랜지스터를 더 포함하고,

상기 샘플링 기간에 이어지는 발광 기간 동안,

상기 제 n 픽셀의 상기 제1 발광제어 트랜지스터는 제 n 에미션신호에 응답하여, 상기 고전위전압 및 상기 제3 노드를 접속시키고,

상기 제 n 픽셀의 상기 제2 발광제어 트랜지스터는 상기 제 n 에미션신호에 응답하여, 상기 제2 노드 및 상기 유기발광 다이오드의 애노드전극을 접속시키는 유기발광 표시장치.

청구항 8

제 6 항에 있어서,

상기 제 n 픽셀은 이니셜 라인 및 상기 유기발광 다이오드의 애노드전극 사이에 접속되는 제1 초기화 트랜지스터를 더 포함하고,

상기 제 n 픽셀의 상기 제1 초기화 트랜지스터는

상기 샘플링 기간 이전의 제1 초기화 기간 동안, 제 $n-2$ 스캔신호에 응답하여 상기 이니셜 라인으로부터의 초기화전압을 상기 유기발광 다이오드의 애노드전극에 인가하는 유기발광 표시장치.

청구항 9

제 8 항에 있어서,

상기 제 $n-2$ 스캔신호는, $n-2$ 번째 픽셀라인에 배치된 스캔 트랜지스터를 턴-온시키는 유기발광 표시장치.

청구항 10

제 8 항에 있어서,

상기 제 n 픽셀은, 상기 이니셜라인 및 상기 제1 노드 사이에 접속된 제2 초기화 트랜지스터를 더 포함하고,

상기 제 n 픽셀의 상기 제2 초기화 트랜지스터는, 상기 제1 초기화 기간에 이어지는 제2 초기화 기간 동안 상기 제1 노드에 상기 초기화전압을 인가하는 유기발광 표시장치.

청구항 11

제 10 항에 있어서,

상기 제 $n-1$ 스캔신호는, $n-1$ 번째 픽셀라인에 배치된 스캔 트랜지스터를 턴-온 시키는 유기발광 표시장치.

청구항 12

제 11 항에 있어서,

상기 $n-1$ 번째 픽셀라인에 배치된 픽셀의 제2 초기화 트랜지스터는, 제 $n-1$ 스캔라인을 통해서 상기 제 $n-1$ 스캔신호를 제공받고,

상기 제 n 픽셀의 상기 제1 초기화 트랜지스터의 게이트전극은, 상기 $n-1$ 번째 픽셀라인에 배치된 상기 제 $n-1$ 스캔라인과 접속되는 유기발광 표시장치.

청구항 13

제 5 항에 있어서,

상기 제 n 픽셀은,

상기 고전위전압의 입력단에 접속된 제1 전극 및 상기 제1 노드에 접속된 제2 전극으로 이루어지는 커패시터를 더 포함하는 유기발광 표시장치.

청구항 14

제 13 항에 있어서,

상기 제 n 픽셀은

상기 커패시터의 상기 제1 전극과 상기 고전위전압의 입력단 사이에 접속된 제1 보상 트랜지스터;

상기 커패시터의 상기 제1 전극과 상기 제 $n-1$ 스캔신호의 입력단에 접속된 제2 보상 트랜지스터;

상기 커패시터의 상기 제1 전극과 상기 제 n 스캔신호의 입력단에 접속된 제3 보상 트랜지스터를 더 포함하는 유기발광 표시장치.

청구항 15

제 5 항에 있어서,

영상표시기간에서 상기 데이터라인에 영상 데이터전압을 공급하고, 센싱기간에서 상기 데이터라인에 센싱용 데이터전압을 공급하는 디지털 아날로그 변환기; 및

상기 센싱기간에서, 상기 데이터라인을 통해서 상기 유기발광 다이오드의 애노드 전압을 센싱전압으로 획득하는 센싱부를 더 포함하는 유기발광 표시장치.

청구항 16

제 15 항에 있어서,

상기 데이터라인 및 상기 디지털 아날로그 변환기 사이에 접속되고, 센싱기간 내에서 제1 기간 동안 턴-온되는 제1 스위치; 및

상기 데이터라인과 상기 센싱부 사이에 접속되고, 상기 센싱기간 내에서 상기 제1 기간에 이어지는 제2 기간 동안 턴-온되는 제2 스위치를 더 포함하는 유기발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 액티브 매트릭스 타입의 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 액티브 매트릭스 타입의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: OLED)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 자발광 소자인 유기발광다이오드는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층(HIL,HTL,EML,ETL,EIL)을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004] 유기발광 표시장치는 유기발광 다이오드와 구동 트랜지스터를 각각 포함한 픽셀들을 매트릭스 형태로 배열하고 영상 데이터의 계조에 따라 픽셀들에서 구현되는 입력 영상의 휘도를 조절한다. 구동 트랜지스터는 자신의 게이트전극과 소스전극 사이에 걸리는 전압에 따라 유기발광 다이오드에 흐르는 구동전류를 제어한다. 구동전류에 따라 유기발광 다이오드의 발광량이 결정되며, 유기발광 다이오드의 발광량에 따라 영상의 휘도가 결정된다.

[0005] 유기발광 다이오드는 발광시간이 증가함에 따라 열화된다. 유기발광 다이오드가 열화되면 유기발광 다이오드를 턴 온 시킬 수 있는 문턱전압이 높아지고 발광효율이 감소한다. 유기발광 다이오드의 누적 발광시간은 각 서브 픽셀마다 달라질 수 있으므로, 유기발광 다이오드 열화도 픽셀마다 달라질 수 있다. 픽셀들 간 유기발광 다이오드 열화 차이는 휘도 편차를 야기하고, 나아가 영상 고착화(Image Sticking) 현상을 초래할 수 있다.

[0006] 이에, 유기발광 다이오드의 문턱전압을 센싱하여 열화를 판단하고, 유기발광 다이오드의 열화를 보상할 수 있는 보상 계인으로 영상 데이터를 보정하는 열화 보상 기술이 사용되고 있다. 픽셀 구조를 간단히 하고 고해상도의 표시패널을 구현하기 위해서는 유기발광 다이오드의 문턱전압을 센싱하는 구조를 간소화할 필요가 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 유기발광 다이오드의 문턱전압을 센싱하는 구조를 간단하게 하여, 고해상도를 구현하기에 유리한 유기발광 표시장치를 제공하기 위한 것이다.

과제의 해결 수단

[0008] 본 발명에 의한 유기발광 표시장치는 유기발광 다이오드, 유기발광 다이오드의 애노드에 접속된 구동 트랜지스터, 스캔 트랜지스터, 디지털 아날로그 변환기 및 센싱부를 포함한다. 스캔 트랜지스터는 유기발광 다이오드의 애노드 및 데이터라인에 접속된다. 디지털 아날로그 변환기는 영상표시기간에서 데이터라인에 영상 데이터전압을 공급하고, 센싱기간에서 데이터라인에 센싱용 데이터전압을 공급한다. 센싱부는 센싱기간에서, 데이터라인을 경유하는 유기발광 다이오드의 애노드 전압을 센싱전압으로 획득한다.

발명의 효과

[0009] 본 발명에 의한 유기발광다이오드 표시장치는 추가적인 패틴 및 스위치 소자를 필요로 하지 않고, 화상표시 기간에 필요한 내부보상 회로의 구성만을 이용하여 센싱 동작을 수행하기 때문에, 픽셀 구조를 간단히 할 수 있다.

[0010] 또한, 데이터라인을 이용하여 센싱전압을 획득하기 때문에, 이니셜 라인은 수평 라인으로 배치할 수 있다. 그 결과, 설계 마진을 크게 할 수 있어서 고해상도를 구현하는 데에 유리하다.

도면의 간단한 설명

[0011] 도 1은 본 발명의 실시 예에 따른 유기발광 표시장치를 나타내는 도면이다.

도 2는 본 발명에 의한 픽셀회로 및 데이터 구동부를 나타내는 도면이다.

도 3은 센싱 기간에서 스위치 소자들의 동작을 나타내는 도면이다.

도 4는 제1 실시 예에 따른 픽셀회로를 나타내는 도면이다.

도 5는 제1 실시 예에 따른 구동신호들의 동작 타이밍 및 주요 노드의 전압 변화를 나타내는 도면이다.

도 6a 내지 도 6d는 화상표시 기간에서, 제1 픽셀회로의 동작을 설명하는 도면들이다.

도 7은 제1 실시 예에 따른 픽셀의 모식도이다.

도 8은 제2 실시 예에 따른 픽셀의 어레이 구조를 나타내는 도면이다.

도 9는 제2 실시 예에 따른 픽셀회로를 나타내는 도면이다.

도 10은 제2 실시 예에 따른 구동신호들의 동작 타이밍 및 주요 노드의 전압 변화를 나타내는 도면이다.

도 11a 내지 도 11d는 화상표시 기간에서, 제2 픽셀회로의 동작을 설명하는 도면들이다.

발명을 실시하기 위한 구체적인 내용

- [0012] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.
- [0013] 이하, 도면을 참조하여 본 발명의 실시 예에 대하여 설명하기로 한다.
- [0014] 도 1은 본 발명의 실시 예에 의한 유기발광 표시장치를 나타내는 도면이다.
- [0015] 도 1을 참조하면, 본 발명의 실시 예에 의한 유기발광 표시장치는 표시패널(100), 데이터 구동부(300), 게이트 구동부(400,500), 및 타이밍 콘트롤러(200)를 구비한다.
- [0016] 표시패널(100)의 표시영역(AA)에는 다수의 데이터라인들(DL1~DLm)과 다수의 게이트라인들(GL1~GLn)이 교차되고, 이 교차영역마다 픽셀(P)들이 매트릭스 형태로 배치된다. 각 픽셀라인들(HL1~HLn)은 동일한 행에 배치된 픽셀들을 포함한다. 표시영역(AA)에 배치된 픽셀(P)들이 mXn개일 때, 표시영역(AA)은 n개의 픽셀라인들을 포함한다. 본 명세서에서 픽셀(P)들 각각은 컬러 구현을 위하여 적색 서브 픽셀, 녹색 서브 픽셀, 청색 서브 픽셀 중 어느 하나를 지칭한다. 픽셀(P) 각각은 도시하지 않은 전원발생부로부터 고전위전압(VDD)과 저전위전압(ELVSS)을 공급받는다. 제1 픽셀라인(HL1)에 배치된 픽셀(P)들은 제1 게이트라인(GL1)과 접속되고, 제n 픽셀라인(HLn)에 배치된 픽셀(P)들은 제n 게이트라인(GLn)과 접속된다. 게이트라인(GL1~GLn)들은 각각의 게이트신호들을 제공하는 다수의 라인들을 포함할 수 있다.
- [0017] 타이밍 콘트롤러(200)는 호스트(100)로부터 제공받는 수직 동기신호(Vsync), 수평 동기신호(Hsync) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동부(300)의 동작 타이밍을 제어하기 위한 데이터 제어신호와, 게이트 구동부(400,500)의 동작 타이밍을 제어하기 위한 게이트 제어신호를 발생한다.
- [0018] 또한, 타이밍 콘트롤러(200)는 센싱 기간 동안 데이터 구동부(300)로부터 제공받는 센싱 데이터(SD)를 바탕으로 유기발광 다이오드(OLED)의 열화 편차를 보상하기 위한 보상값을 생성한다. 그리고 타이밍 콘트롤러(200)는 보상값을 바탕으로 영상 데이터를 보상할 수 있다.
- [0019] 데이터 구동부(300)는 센싱 기간 동안, 센싱용 데이터전압을 픽셀들(P)에 공급하고, 데이터라인(DL)을 통해서 입력되는 센싱전압을 디지털 값으로 변환하여 타이밍 콘트롤러(200)에 공급한다. 데이터 구동부(300)는 화상표시 기간 동안, 화상 표시용 데이터전압을 데이터라인(DL)에 공급한다.
- [0020] 게이트 구동부(400,500)는 레벨슈프터(400) 및 시프트레지스터(500)를 포함한다. 레벨슈프터(400)는 타이밍 콘트롤러(200)로부터 제공받는 게이트 제어신호를 바탕으로 게이트클럭(GCLK)을 생성한다. 시프트레지스터(500)는 레벨슈프터(400)가 출력하는 게이트클럭(GCLK)을 바탕으로 게이트펄스들을 출력한다. 이를 위해서, 시프트레지스터(500)는 서로 종속적으로 접속하는 시프트레지스터를 포함한다. 시프트레지스터(500)는 GIP(Gate-driver In Panel) 방식에 따라 표시패널(DIS)의 비표시영역(NAA) 상에 직접 형성될 수 있다.
- [0021] 도 2는 본 발명의 실시 예에 의한 픽셀 및 데이터 구동부를 나타내는 도면이다. 도 3은 센싱 기간 내에서 스캔 트랜지스터, 제1 및 제2 스위치 소자의 동작 타이밍을 나타내는 도면이다.
- [0022] 도 2 및 도 3을 참조하면, 본 발명의 실시 예에 따른 픽셀은 유기발광 다이오드(OLED), 구동 트랜지스터(DT), 스캔 트랜지스터(Ts), 및 보상 회로(CC)를 포함한다.
- [0023] 유기발광 다이오드(OLED)는 노드(N)에노드전극과 캐소드전극 사이에 위치하는 유기화합물층을 포함한다. 구동 트랜지스터(DT)는 자신의 소스-게이트 간 전압(Vsg)에 따라 유기발광 다이오드(OLED)에 인가되는 구동전류를 제어한다. 스캔 트랜지스터(ST)는 스캔신호(SCAN(n))에 응답하여, 유기발광 다이오드(OLED)의 애노드전극과 데이터라인(DL)을 연결시킨다. 데이터 구동부(300)는 디지털 아날로그 변환기(Digital Analog Converter; 이하, DAC) 및 센싱부(310)를 포함한다. DAC는 영상 데이터(DATA)를 아날로그 형태의 데이터전압으로 변환하여, 데이터전압(Vdata)을 생성한다.
- [0024] 센싱부(310)는 센싱 기간 동안, 유기발광 다이오드(OLED)의 애노드전극 전압을 센싱 전압으로 획득한다. 센싱부(310)는 센싱 전압을 디지털 형태의 센싱 데이터(SD)로 변환하는 아날로그 디지털 변환기(Analog Digital Converter; 이하, ADC)를 포함한다.

- [0025] 제1 스위치(SW1)는 DAC와 데이터라인(DL)을 선택적으로 연결시킨다. 제1 스위치(SW1)는 화상을 표시하는 화상 표시 기간 동안 턴-온 상태를 유지하여, DAC가 출력하는 데이터전압(Vdata)을 데이터라인(DL)으로 제공한다. 제1 스위치(SW1)는 센싱 기간의 제1 기간(D1) 동안 턴-온 상태를 유지하여, DAC가 출력하는 데이터전압(Vdata)을 데이터라인(DL)으로 제공한다. 센싱 기간의 제1 기간(D1) 동안 DAC가 출력하는 데이터전압(Vdata)을 센싱용 데이터전압에 해당한다.
- [0026] 제2 스위치(SW2)는 ADC 및 데이터라인(DL)을 선택적으로 연결시킨다. 제2 스위치(SW2)는 센싱 기간 내의 제2 기간(D2) 동안 턴-온 되고, 유기발광 다이오드(OLED)의 애노드전압을 센싱전압으로 획득한다.
- [0027] 센싱 기간은 유기발광 다이오드(OLED)의 문턱전압을 센싱하고, 각 픽셀들의 문턱전압 편차를 보상하기 위한 센싱 동작이 수행되는 기간이다. 센싱 기간은 표시장치의 파워-온(Power On)이 된 시점부터 소정의 구동준비기간에 포함되거나, 파워-오프(Power Off) 신호에 의해서 전원이 완전히 오프되기 이전 기간에 포함될 수 있다.
- [0028] 이하, 본 발명의 구체적인 실시 예들을 살펴보면 다음과 같다.
- [0029] 도 4는 제1 실시 예에 의한 픽셀회로를 나타내는 도면이다.
- [0030] 도 4를 참조하면, 제1 실시 예에 의한 픽셀은 유기발광 다이오드(OLED), 구동 트랜지스터(DT), 제1 트랜지스터(T1), 스캔 트랜지스터(T2), 제1 및 제2 발광제어 트랜지스터들(T4,T3), 제1 및 제2 초기화 트랜지스터들(T6,T5) 및 스토리지 커패시터(Cst)를 포함한다.
- [0031] 구동 트랜지스터(DT)는 자신의 소스-게이트 간 전압(Vsg)에 따라 유기발광 다이오드(OLED)에 인가되는 구동전류를 제어한다. 구동트랜지스터(DT)의 게이트전극은 제1 노드(N1)에 접속되고, 드레인전극은 제2 노드(N2)에 접속되며, 소스전극은 고전위전압(VDD)의 입력단에 접속된다.
- [0032] 제1 트랜지스터(T1)는 제n 스캔라인(SL(n))에 접속된 게이트전극, 제3 노드(N3)에 접속된 소스전극, 및 제1 노드(N1)에 접속된 드레인전극을 포함한다. 제1 트랜지스터(T1)는 제n 스캔신호(SCAN(n))에 응답하여, 구동 트랜지스터(DT)의 게이트전극과 드레인전극을 접속시킨다.
- [0033] 스캔 트랜지스터(이하, 제2 트랜지스터)(T2)는 제n 스캔라인(SL(n))에 접속된 게이트전극, 데이터라인(DL)에 접속된 소스전극, 및 제2 노드(N2)에 접속된 드레인전극을 포함한다. 제2 트랜지스터(T2)는 제n 스캔신호(SCAN(n))에 응답하여, 데이터라인(DL)과 제2 노드(N2)를 연결시킨다.
- [0034] 제1 발광제어 트랜지스터(T4)는(이하, 제4 트랜지스터)는 제n 에미션라인(EML(n))에 접속된 게이트전극, 제2 노드(N2)에 접속된 소스전극, 및 유기발광 다이오드(OLED)의 애노드 접속된 드레인전극을 포함한다. 제4 트랜지스터(T4)는 제n 에미션신호(EM(n))에 응답하여, 제2 노드(N2)와 유기발광 다이오드(OLED)의 애노드를 접속시킨다. 제4 트랜지스터(T4)는 발광제어 트랜지스터로 지칭될 수 있다.
- [0035] 제2 발광제어 트랜지스터(T3)(이하, 제3 트랜지스터)는 제n 에미션라인(EML(n))에 접속된 게이트전극, 고전위전압(VDD)의 입력단에 접속된 소스전극, 및 제3 노드(N3)에 접속된 드레인전극을 포함한다. 제3 트랜지스터(T3)는 제n 에미션신호(EM(n))에 응답하여, 제3 노드(N3)에 고전위전압(VDD)을 인가한다.
- [0036] 제1 초기화 트랜지스터(T6)(이하, 제6 트랜지스터)는 제n-2 스캔라인(SL(n-2))에 접속된 게이트전극, 유기발광 다이오드(OLED)의 애노드에 접속된 소스전극, 및 이니셜라인(VIL)에 접속된 드레인전극을 포함한다. 제6 트랜지스터(T6)는 제n-1 스캔신호(SCAN(n))에 응답하여, 유기발광 다이오드(OLED)의 애노드에 초기화전압(Vini)을 인가한다.
- [0037] 제2 초기화 트랜지스터(T5)(이하, 제5 트랜지스터)는 제n-1 스캔라인(SL(n-1))에 접속된 게이트전극, 제1 노드(N1)에 접속된 소스전극, 및 이니셜라인(VIL)에 접속된 드레인전극을 포함한다. 제5 트랜지스터(T5)는 제n-1 스캔신호(SCAN(n-1))에 응답하여, 제1 노드(N1)에 초기화전압(Vini)을 인가한다.
- [0038] 스토리지 커패시터(Cst)는 고전위전압(VDD)의 입력단에 접속된 제1 전극 및 제1 노드(N1)에 접속된 제2 전극을 포함한다.
- [0039] 제1 실시 예에 따른 픽셀회로는 내부보상 방식을 이용하여 화상표시 기간 내에서 실시간으로 구동 트랜지스터의 문턱전압 편차를 보상한다.
- [0040] 도 5는 제1 실시 예에 따른 화상표시 기간 내에서 게이트신호들의 타이밍을 나타내는 도면이다. 도 6a 내지 도 6d는 각각 제1 초기화 기간, 제2 초기화 기간, 샘플링 기간 및 발광 기간에서 픽셀의 등가회로도이다.

- [0041] 도 4 및 도 6d를 참조하여, 구동 트랜지스터의 문턱전압 편차를 실시간으로 보상하면서 발광하는 픽셀의 동작을 살펴보면 다음과 같다.
- [0042] 도 4, 도 5 및 도 6a를 참조하면, 제1 초기화 기간(Ti1)에서 제n-2 스캔신호(SCAN(n-2))는 턴-온 전압을 유지한다. 제6 트랜지스터(T6)는 제n-2 스캔신호(SCAN(n-2))에 응답하여, 유기발광 다이오드(OLED)의 애노드에 초기화전압(Vini)을 인가한다. 그 결과, 제1 초기화 기간(Ti1)에서 유기발광 다이오드(OLED)의 애노드는 초기화전압(Vini)으로 초기화된다. 초기화전압(Vini)은 유기발광 다이오드(OLED)의 동작전압보다 충분히 낮은 전압 범위 내에서 선택되고, 저전위전압(ELVSS)과 같거나 저전위전압(ELVSS)보다 낮게 설정될 수 있다.
- [0043] 도 4, 도 5 및 도 6b를 참조하면, 제2 초기화 기간(Ti2)에서 제n-1 스캔신호(SCAN(n-1))는 턴-온 전압을 유지한다. 제5 트랜지스터(T5)는 제1 노드(N1)에 초기화전압(Vini)을 인가한다. 제2 초기화 기간(Ti2)에서 제1 노드(N1)는 초기화전압(Vini)으로 초기화된다.
- [0044] 도 4, 도 5 및 도 6c를 참조하면, 샘플링 기간(Ts)에서 제n 스캔신호(SCAN(n))는 턴-온 전압을 유지한다. 제1 트랜지스터(T1)는 제n 스캔신호(SCAN(n))에 응답하여, 제1 노드(N1)와 제3 노드(N3)을 연결한다. 제2 트랜지스터(T2)는 제n 스캔신호(SCAN(n))에 응답하여, 제2 노드(N2)에 데이터전압(Vdata)을 기입한다. 샘플링 기간(Ts)에서 구동 트랜지스터(DT)의 드레인-소스 사이에는 전류가 흐르며, 이러한 전류는 소스 전극의 전압이 "데이터전압(Vdata)과 구동 트랜지스터(DT)의 문턱전압(Vth)의 합(Vdata+Vth)"의 크기로 포화될 때까지 흐른다. 즉, 샘플링 기간(Ts) 동안 구동 트랜지스터(DT)의 게이트전극은 "Vdata+Vth"의 크기로 샘플링 된다.
- [0045] 도 4, 도 5 및 도 6d를 참조하면, 홀딩 기간(Td) 이후의 에미션 기간(Pe)에서 제n 에미션신호(EM(n))는 턴-온 전압을 유지한다. 제3 트랜지스터(T3) 및 제4 트랜지스터(T4)는 제n 에미션신호(EM(n))에 응답하여 턴-온되고, 결과적으로 구동 트랜지스터(DT)의 게이트-소스 간에 세팅된 전압에 따라 고전위전압(VDD)의 입력단으로부터 유기발광 다이오드(OLED)의 애노드를 경유하는 전류가 발생한다.
- [0046] 에미션 기간(Pe)에서 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)에 대한 관계식은 하기 수학적 식 1과 같이 된다.
- [0047] [수학적 식 1]
- [0048]
$$I_{OLED} = k/2 \{ (V_{gs} - V_{th}) \}^2 = k/2 \{ (V_g - V_s - V_{th}) \}^2 = k/2 \{ (V_{data} + V_{th} - V_{DD} - V_{th}) \}^2$$
- [0049] 이때, $V_{th} < 0$ 이기 때문에, [수학적식1]은 결국 " $k/2 \{ (V_{data} - V_{DD}) \}^2$ "로 정리된다.
- [0050] 수학적 식 1에서, $k/2$ 는 구동트랜지스터(DT)의 전자 이동도, 기생 커패시턴스 및 채널 용량 등에 의해 결정되는 비례 상수를 나타낸다. 결국 발광 기간(Te) 동안, 유기발광다이오드(OLED)에 흐르는 구동전류는 구동 트랜지스터(DT)의 문턱전압(Vth)의 영향을 받지 않는다.
- [0051] 제1 실시 예에 따른 픽셀회로는 센싱 기간 내에서 유기발광 다이오드의 문턱전압 편차를 보상한다.
- [0052] 도 2, 도 3 및 도 5를 참조하여, 제1 실시 예에 의한 픽셀 회로에서 유기발광 다이오드의 문턱전압 센싱 과정을 살펴보면 다음과 같다.
- [0053] 제1 기간(D1) 내지 제2 기간(D2) 동안, 제2 트랜지스터(T2)는 제n 스캔신호(SCAN(n))에 응답하여 턴-온 상태를 유지하고, 제4 트랜지스터(T4)는 제n 에미션신호(EM(n))에 응답하여, 턴-온 상태를 유지한다.
- [0054] 제1 기간(D1) 동안 제1 스위치(SW1)는 턴-온 상태가 되고, 데이터라인(DL)은 데이터 구동부(300)의 DAC와 연결된다. 데이터 구동부(300)는 DAC를 통해서 센싱용 데이터전압을 출력한다. 센싱용 데이터전압은 유기발광 다이오드(OLED)의 문턱전압 보다 충분히 높은 전압값으로 설정된다.
- [0055] DAC가 출력하는 센싱용 데이터전압(Vdata)은 제2 트랜지스터(T2) 및 제4 트랜지스터(T4)를 경유하여 유기발광 다이오드(OLED)의 애노드에 인가된다.
- [0056] 제2 기간(D2) 동안 제2 스위치(SW2)는 턴-온 상태가 되고, 데이터라인(DL)은 ADC와 연결된다. 제2 기간(D2)에서 유기발광 다이오드(OLED)는 발광하고, 유기발광 다이오드(OLED)의 애노드 전압은 유기발광 다이오드(OLED)를 통해서 방전되기 때문에 점차적으로 낮아진다. 유기발광 다이오드(OLED)의 애노드 전압은 유기발광 다이오드(OLED)의 문턱전압에 도달할 때까지 방전된다. ADC는 데이터라인(DL)을 통해서 유기발광 다이오드(OLED)의 문턱전압을 센싱한다.

- [0057] 상술한 바와 같이, 제1 실시 예에 의한 유기발광 표시장치는 유기발광 다이오드(OLED)의 애노드전극과 직접 연결된 데이터라인(DL)을 통해서 유기발광 다이오드(OLED)의 문턱전압을 센싱한다. 제1 실시 예에서와 같은 전류 경로를 통하여 센싱 전압을 획득할 때의 장점을 살펴보면 다음과 같다.
- [0058] 센싱 동작은 각각의 픽셀 단위로 수행되어야 하기 때문에, 데이터라인(DL)과 같은 수직라인을 통해서 ADC와 연결되어야 한다.
- [0059] 종래의 유기발광 표시장치의 내부보상을 위한 픽셀 회로는 구동 트랜지스터(DT)의 게이트전극 또는 소스전극에 데이터전압을 기입하기 때문에, 데이터라인(DL)은 구동 트랜지스터의 게이트전극 또는 소스전극과 연결된다. 따라서, 종래의 유기발광 표시장치는 데이터라인(DL)과 유기발광 다이오드(OLED)의 애노드전극 사이에는 구동 트랜지스터(DT)가 위치한다.
- [0060] 종래 방식에서, 유기발광 다이오드(OLED)의 애노드전극과 데이터라인(DL) 간의 최단 경로는 유기발광 다이오드(OLED)의 애노드전극의 전압을 구동 트랜지스터(DT), 제2 트랜지스터(T2) 및 데이터라인(DL)을 순차적으로 경유하여 획득하는 방법이 있다. 하지만, 이러한 센싱 경로에서는 구동 트랜지스터(DT)가 배치된다. 구동 트랜지스터(DT)를 경유하는 전류 패스로 유기발광 다이오드(OLED)의 애노드전극의 전압을 센싱하면, 구동 트랜지스터(DT)의 문턱전압이 센싱 전압에 영향을 준다. 즉, 센싱의 정확도가 저하된다.
- [0061] 따라서, 구동 트랜지스터(DT)를 우회하여 유기발광 다이오드(OLED)의 애노드전극과 데이터라인(DL)을 연결하는 경로가 필요하다. 이처럼 우회 경로를 이용하기 위해서는 추가적인 스위치 소자들과 도전 패턴이 필요한 단점이 있다.
- [0062] 우회 경로를 이용하지 않는 방법으로, 데이터라인 이외의 수직 라인, 예컨대 이니셜 라인을 구동 트랜지스터(DT)의 애노드전극과 연결시키고, 이니셜 라인을 통해서 센싱 전압을 획득하는 방법을 이용할 수도 있다. 하지만, 데이터라인(DL)과 고전위전압(VDD)을 공급하는 고전위전압 라인에 추가하여 이니셜 라인을 수직 라인으로 배치하면 픽셀의 세로 폭이 증가하여 고해상도를 구현하는 데에 매우 불리하다.
- [0063] 이에 반해서, 제1 실시 예에 의한 유기발광 표시장치는 추가적인 패턴 및 스위치 소자를 필요로 하지 않고, 화상표시 기간에 필요한 내부보상 회로의 구성만을 이용하여 센싱 동작을 수행할 수 있다.
- [0064] 또한, 데이터라인(DL)을 이용하여 센싱전압을 획득하기 때문에, 이니셜 라인은 수평 라인으로 배치할 수 있다. 픽셀의 형태는 가로 폭에 비해서 세로 폭이 넓게 때문에, 이니셜 라인을 수평 라인으로 배치하면 설계 마진이 더 크고, 결국 고해상도를 구현하는 데에 유리하다.
- [0065] 앞서 살펴본 제1 실시 예에서 제 n 픽셀라인에 배치된 픽셀을 구동하기 위해서는 3개의 스캔신호들, 즉 제 $n-2$ 스캔신호(SCAN($n-2$)), 제 $n-1$ 스캔신호(SCAN($n-1$)) 및 제 n 스캔신호(SCAN(n))가 요구된다. 즉, 일반적인 픽셀 어레이 구조에서는 하나의 픽셀라인에 3개의 스캔라인이 배치되어야 한다. 픽셀라인에 배치되는 스캔라인의 개수를 줄이기 위해서 픽셀 어레이는 다음과 같은 구조로 이루어질 수 있다.
- [0066] 도 7은 제1 실시 예에 따른 픽셀의 어레이 구조를 나타내는 모식도이다.
- [0067] 도 7을 참조하면, 제 $n-1$ 픽셀라인(HL($n-1$))에는 제 $n-1$ 에미션라인(EML($n-1$)), 제 $n-1$ 스캔라인(SL($n-1$)) 및 제 $n-2$ 스캔라인(SL($n-2$))이 순차적으로 배치된다. 제 n 픽셀라인(HL(n))에는 제 n 에미션라인(EML(n)), 제 n 스캔라인(SL(n)) 및 제 $n-1$ 스캔라인(SL($n-1$))이 순차적으로 배치된다. 제 n 픽셀라인(HL(n))에 배치된 픽셀들의 제6 트랜지스터(T6)의 게이트전극은 제 $n-1$ 픽셀라인(HL($n-1$))의 최하단에 배치된 제 $n-2$ 스캔라인(SL($n-2$))과 연결된다. 그 결과, 제 n 픽셀라인(HL(n))은 제 $n-2$ 스캔라인(SL($n-2$))을 배치할 필요가 없어서 설계가 용이하다.
- [0068] 도 8은 제2 실시 예에 따른 픽셀 어레이 구조를 나타내는 도면이고, 도 9는 제2 실시 예에 따른 픽셀회로를 나타내는 도면이다.
- [0069] 도 8 및 도 9를 참조하면, R, G, B 색상을 표현하는 제1 내지 제3 픽셀들(P1,P2,P3)은 보상노드(STR)를 공유한다. 전압강하 보상부(STRC)는 보상노드(STR)를 제어하여, 픽셀라인들 간의 고전위전압(VDD)의 전압 강하를 보상한다.
- [0070] 제1 내지 제3 픽셀(P1,P2,P3)들 각각은 구동 트랜지스터(DT), 제1 내지 제6 트랜지스터들(T1~T6) 및 스토리지 커패시터(Cst)를 포함한다.
- [0071] 구동 트랜지스터(DT)는 자신의 소스-게이트 간 전압(V_{sg})에 따라 유기발광 다이오드(OLED)에 인가되는 구동전류를 제어한다. 구동트랜지스터(DT)의 게이트전극은 제1 노드(N1)에 접속되고, 드레인전극은 제2 노드(N2)에 접속

되며, 소스전극은 고전위전압(VDD)의 입력단에 접속된다.

- [0072] 제1 트랜지스터(T1)는 제n 스캔라인(SL(n))에 접속된 게이트전극, 제3 노드(N3)에 접속된 소스전극, 및 제1 노드(N1)에 접속된 드레인전극을 포함한다. 제1 트랜지스터(T1)는 제n 스캔신호(SCAN(n))에 응답하여, 구동 트랜지스터(DT)의 게이트전극과 드레인전극을 접속시킨다.
- [0073] 제2 트랜지스터(T2)는 제n 스캔라인(SL(n))에 접속된 게이트전극, 데이터라인(DL)에 접속된 소스전극, 및 제2 노드(N2)에 접속된 드레인전극을 포함한다. 제2 트랜지스터(T2)는 제n 스캔신호(SCAN(n))에 응답하여, 데이터라인(DL)과 제2 노드(N2)를 연결시킨다.
- [0074] 제3 트랜지스터(T3)는 제n 에미션라인(EML(n))에 접속된 게이트전극, 고전위전압(VDD)의 입력단에 접속된 소스전극, 및 제3 노드(N3)에 접속된 드레인전극을 포함한다. 제3 트랜지스터(T3)는 제n 에미션신호(EM(n))에 응답하여, 제3 노드(N3)에 고전위전압(VDD)을 인가한다.
- [0075] 제4 트랜지스터(T4)는 제n 에미션라인(EML(n))에 접속된 게이트전극, 제2 노드(N2)에 접속된 소스전극, 및 유기발광 다이오드(OLED)의 애노드 접속된 드레인전극을 포함한다. 제4 트랜지스터(T4)는 제n 에미션신호(EM(n))에 응답하여, 제2 노드(N2)와 유기발광 다이오드(OLED)의 애노드를 접속시킨다.
- [0076] 제5 트랜지스터(T5)는 제n-1 스캔라인(SL(n-1))에 접속된 게이트전극, 제1 노드(N1)에 접속된 소스전극, 및 이니셜라인(VIL)에 접속된 드레인전극을 포함한다. 제5 트랜지스터(T5)는 제n-1 스캔신호(SCAN(n-1))에 응답하여, 제1 노드(N1)에 초기화전압(Vini)을 인가한다.
- [0077] 제6 트랜지스터(T6)는 제n-2 스캔라인(SL(n-2))에 접속된 게이트전극, 유기발광 다이오드(OLED)의 애노드에 접속된 소스전극, 및 이니셜라인(VIL)에 접속된 드레인전극을 포함한다. 제6 트랜지스터(T6)는 제n-1 스캔신호(SCAN(n))에 응답하여, 유기발광 다이오드(OLED)의 애노드에 초기화전압(Vini)을 인가한다.
- [0078] 스토리지 커패시터(Cst)는 제1 노드(N1)와 보상노드(STR) 사이에 접속된다.
- [0079] 전압강하 보상부(STRC)는 제1 내지 제3 보상 트랜지스터(Tc1, Tc2, Tc3)를 포함한다.
- [0080] 제1 보상 트랜지스터(Tc1)는 제n 에미션라인(EML(n))에 접속된 게이트전극, 고전위전압(VDD)의 입력단에 접속된 소스전극 및 보상노드(STR)에 접속된 드레인전극을 포함한다. 제1 보상 트랜지스터(Tc1)는 제n 에미션신호(EM(n))에 응답하여, 보상노드(STR)에 고전위전압(VDD)을 인가한다.
- [0081] 제2 보상 트랜지스터(Tc2)는 제n-1 스캔라인(SL(n-1))에 접속된 게이트전극, 보상노드(STR)에 접속된 소스전극 및 기준전압(Vref)의 입력단에 접속된 드레인전극을 포함한다. 제2 보상 트랜지스터(Tc2)는 제n-1 스캔신호(SCAN(n-1))에 응답하여, 보상노드(STR)에 기준전압(Vref)을 인가한다.
- [0082] 제3 보상 트랜지스터(Tc3)는 제n 스캔라인(SL(n))에 접속된 게이트전극, 보상노드(STR)에 접속된 소스전극 및 기준전압(Vref)의 입력단에 접속된 드레인전극을 포함한다. 제3 보상 트랜지스터(Tc3)는 제n 스캔신호(SCAN(n))에 응답하여, 보상노드(STR)에 기준전압(Vref)을 인가한다.
- [0083] 제2 실시 예에 따른 픽셀회로는 내부보상 방식을 이용하여 화상표시 기간 내에서 실시간으로 구동 트랜지스터의 문턱전압 편차를 보상한다.
- [0084] 도 10는 제1 실시 예에 따른 화상표시 기간 내에서 게이트신호들의 타이밍을 나타내는 도면이다. 도 11a 내지 도 11d는 각각 제1 초기화 기간, 제2 초기화 기간, 샘플링 기간 및 발광 기간에서 픽셀의 동작회로도이다. 이하, 제2 실시 예에서 기술한 제1 실시 예와 실질적으로 동일한 구성에 대해서는 동일한 도면부호 및 명칭을 사용하기로 한다.
- [0085] 도 8 내지 도 11d를 참조하여, 구동 트랜지스터의 문턱전압 편차를 실시간으로 보상하면서 발광하는 픽셀의 동작을 살펴보면 다음과 같다.
- [0086] 도 8 내지 도 10, 도 11a를 참조하면, 제1 초기화 기간(Ti1)에서 제n-2 스캔신호(SCAN(n-2))는 턴-온 전압을 유지한다. 제6 트랜지스터(T6)는 제n-2 스캔신호(SCAN(n-2))에 응답하여, 유기발광 다이오드(OLED)의 애노드에 초기화전압(Vini)을 인가한다. 그 결과, 제1 초기화 기간(Ti1)에서 유기발광 다이오드(OLED)의 애노드는 초기화전압(Vini)으로 초기화된다. 초기화전압(Vini)은 유기발광 다이오드(OLED)의 동작전압보다 충분히 낮은 전압 범위 내에서 선택되고, 저전위전압(VSS)과 같거나 저전위전압(VSS)보다 낮게 설정될 수 있다.
- [0087] 도 8 내지 도 10, 도 11b를 참조하면, 제2 초기화 기간(Ti2)에서 제n-1 스캔신호(SCAN(n-1))는 턴-온 전압을 유

지한다. 제5 트랜지스터(T5)는 제n-1 스캔신호(SCAN(n-1))에 응답하여, 제1 노드(N1)에 초기화전압(Vini)을 인가한다. 제2 초기화 기간(Ti2)에서 제1 노드(N1)는 초기화전압(Vini)으로 초기화된다. 제2 보상 트랜지스터(Tc2)는 제n-1 스캔신호(SCAN(n-1))에 응답하여, 보상노드(STR)에 기준전압(Vref)을 인가한다. 기준전압(Vref)은 고전위전압(VDD) 보다 낮은 전압으로 설정될 수 있다.

[0088] 도 8 내지 도 10, 도 11c를 참조하면, 샘플링 기간(Ts)에서 제n 스캔신호(SCAN(n))는 턴-온 전압을 유지한다. 제1 트랜지스터(T1)는 제n 스캔신호(SCAN(n))에 응답하여, 제1 노드(N1)와 제3 노드(N3)을 연결한다. 제2 트랜지스터(T2)는 제n 스캔신호(SCAN(n))에 응답하여, 제2 노드(N2)에 데이터전압(Vdata)을 기입한다. 샘플링 기간(Ts)에서 구동 트랜지스터(DT)의 드레인-소스 사이에는 전류가 흐르며, 이러한 전류는 소스 전극의 전압이 "데이터전압(Vdata)과 구동 트랜지스터(DT)의 문턱전압(Vth)의 합(Vdata+Vth)"의 크기로 포화될 때까지 흐른다. 즉, 샘플링 기간(Ts) 동안 구동 트랜지스터(DT)의 게이트전극은 "Vdata+Vth"의 크기로 샘플링 된다.

[0089] 제3 보상 트랜지스터(Tc3)는 제n 스캔신호(SCAN(n))에 응답하여, 보상노드(STR)에 기준전압(Vref)을 인가한다.

[0090] 도 8 내지 도 10, 도 11d를 참조하면, 홀딩 기간(Td) 이후의 에미션 기간(Pe)에서 제n 에미션신호(EM(n))는 턴-온 전압을 유지한다. 제3 트랜지스터(T3) 및 제4 트랜지스터(T4)는 제n 에미션신호(EM(n))에 응답하여 턴-온되고, 결과적으로 구동 트랜지스터(DT)의 게이트-소스 간에 세팅된 전압에 따라 고전위전압(VDD)의 입력단으로부터 유기발광 다이오드(OLED)의 애노드를 경유하는 전류가 발생한다.

[0091] 제1 보상 트랜지스터(Tc1)는 제n 에미션신호(EM(n))에 응답하여, 보상노드(STR)에 고전위전압(VDD)을 인가한다.

[0092] 제1 보상 트랜지스터(Tc1)는 제n 에미션신호(EM(n))에 응답하여, 보상노드(STR)에 고전위전압(VDD)을 인가한다. 보상노드(STR)는 샘플링 기간(Ts)에서 기준전압(Vref)으로 충전된 상태였기 때문에, 에미션 기간(Te)에서 보상노드(STR)의 전압은 샘플링 기간(Ts)에 대비하여 "VDD-Vref"의 크기만큼 상승한다. 커플링 현상에 의해서 보상노드(STR)의 전압변화량은 제1 노드(N1)에 반영되기 때문에, 제1 노드(N1)는 "VDD-Vref"의 전압 변화량이 발생한다. 즉, 제1 노드(N1)의 전압은 샘플링 기간(Ts)에서 "Vdata+Vth"인 상태에서 에미션 기간(Te)에는 "Vdata+Vth+VDD-Vref"가 된다.

[0093] 결과적으로, 에미션 기간(Te)에서 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)에 대한 관계식은 하기 수학적 식 2와 같이 된다.

[0094] [수학적 식 2]

$$[0095] \text{IOLED} = k/2 \{ (V_{gs} - V_{th}) \}^2 = k/2 \{ (V_g - V_s - V_{th}) \}^2 = k/2 \{ (V_{data} + V_{th} + V_{DD} - V_{ref}) - V_{DD} - V_{th} \} = k/2 \{ (V_{data} - V_{ref}) \}^2$$

[0096] 이때, $V_{th} < 0$ 이기 때문에, [수학적 식 1]은 결국 " $k/2 \{ (V_{data} - V_{ref}) \}^2$ "로 정리된다.

[0097] 수학적 식 1에서, $k/2$ 는 구동트랜지스터(DT)의 전자 이동도, 기생 커패시턴스 및 채널 용량 등에 의해 결정되는 비례 상수를 나타낸다. 결국 발광 기간(Te) 동안, 유기발광다이오드(OLED)에 흐르는 구동전류는 구동 트랜지스터(DT)의 문턱전압(V_{th}) 및 고전위전압(VDD)의 영향을 받지 않는다.

[0098] 제2 실시 예에 따른 픽셀회로는 제1 실시 예와 마찬가지로 센싱 기간 내에서 유기발광 다이오드의 문턱전압 편차를 보상한다. 제2 실시 예에서 유기발광 다이오드의 애노드전압을 센싱하는 방법은 제1 실시 예와 동일한 방법을 이용할 수 있다.

[0099] 그 결과, 제2 실시 예에 의한 유기발광 표시장치는 추가적인 패턴 및 스위치 소자를 필요로 하지 않고, 화상표시 기간에 필요한 내부보상 회로의 구성만을 이용하여 센싱 동작을 수행할 수 있다. 또한, 데이터라인(DL)을 이용하여 센싱전압을 획득하기 때문에, 이니셜 라인은 수평 라인으로 배치할 수 있다. 픽셀의 형태는 가로 폭에 비해서 세로 폭이 넓게 때문에, 이니셜 라인을 수평 라인으로 배치하면 설계 마진이 더 크고, 결국 고해상도를 구현하는 데에 유리하다.

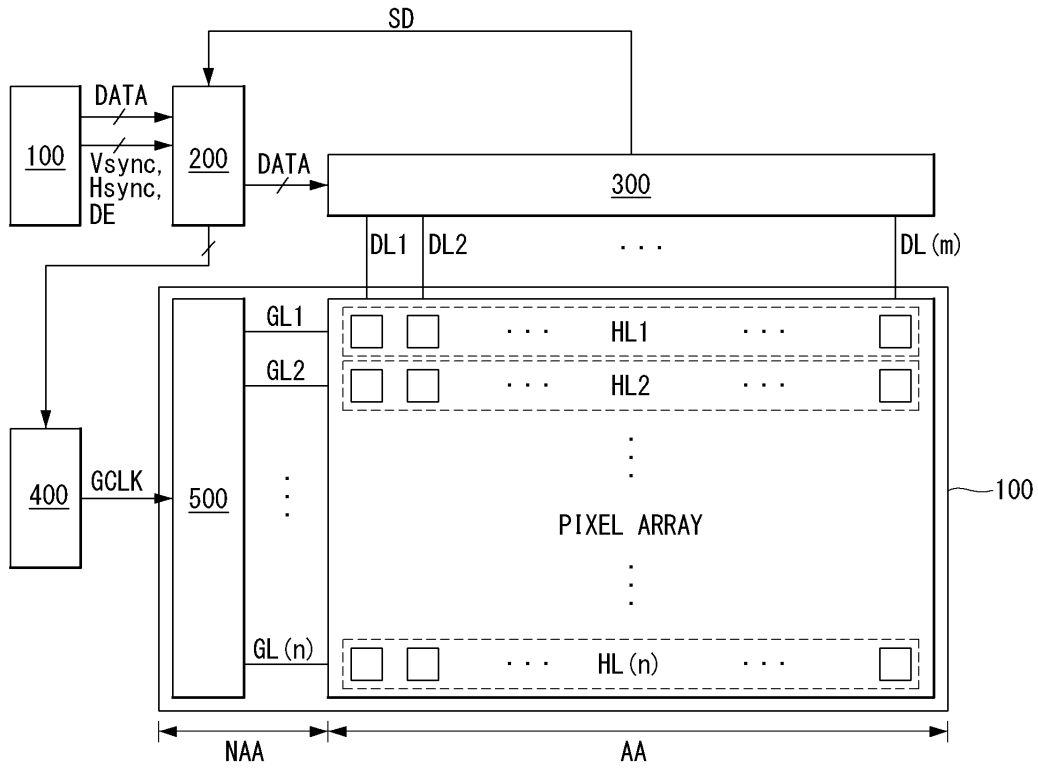
[0100] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

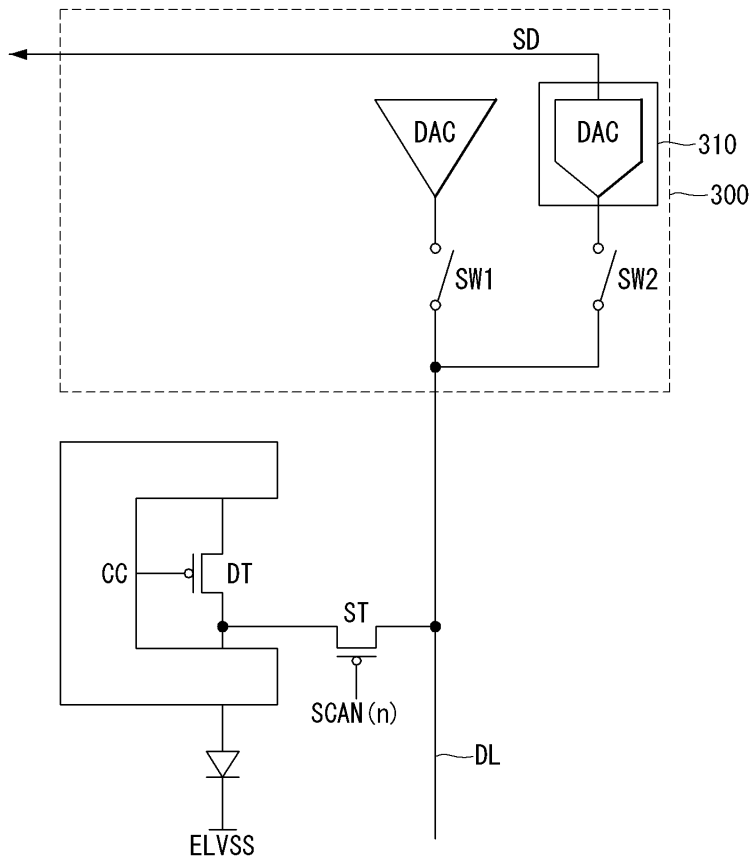
[0101] 100: 표시패널 200: 타이밍 컨트롤러
 300: 데이터 구동부 400: 레벨쉬프터
 500: 시프트레지스터

도면

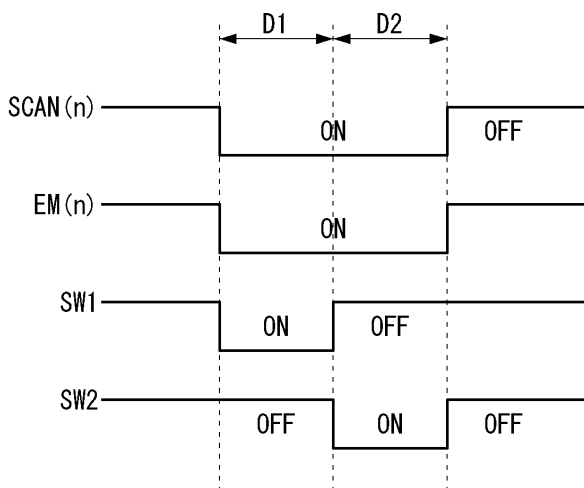
도면1



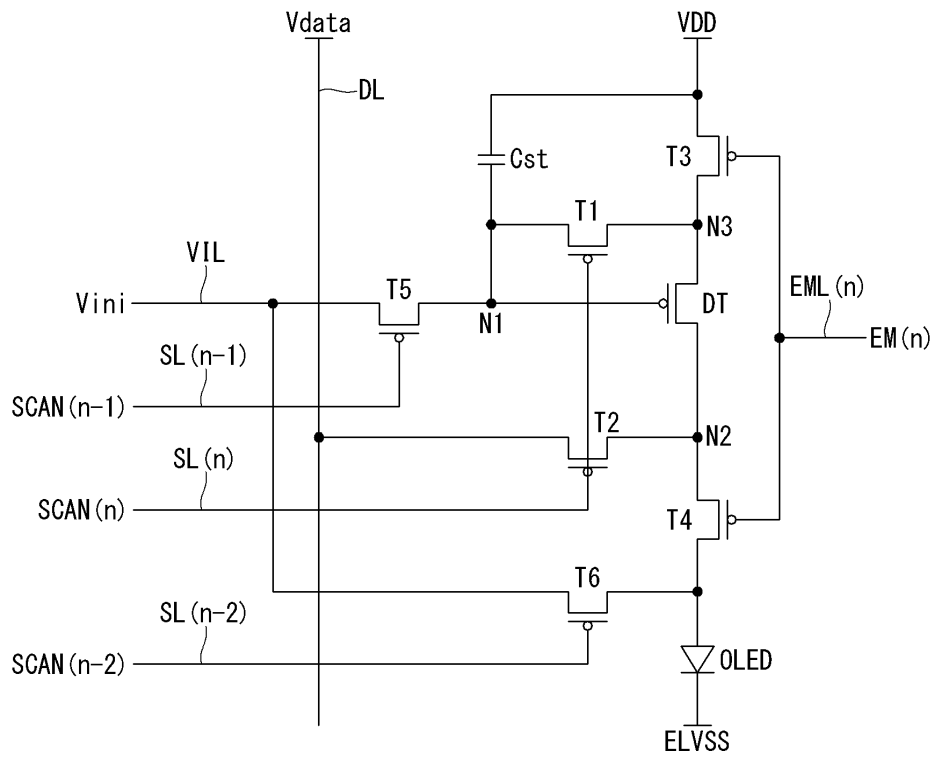
도면2



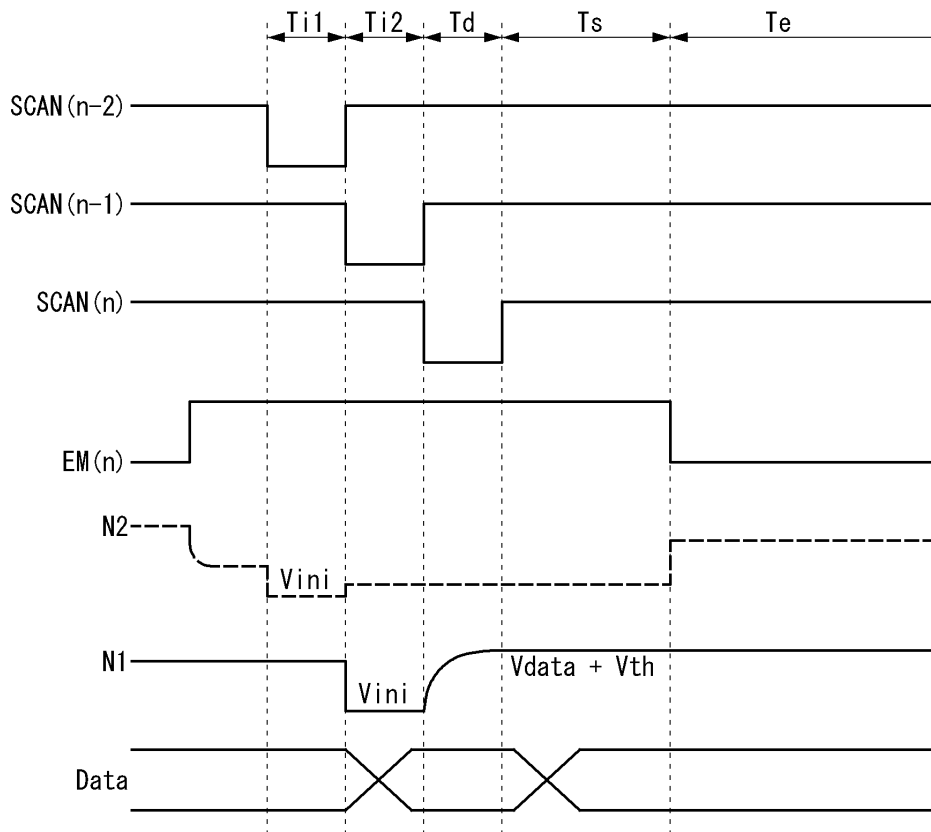
도면3



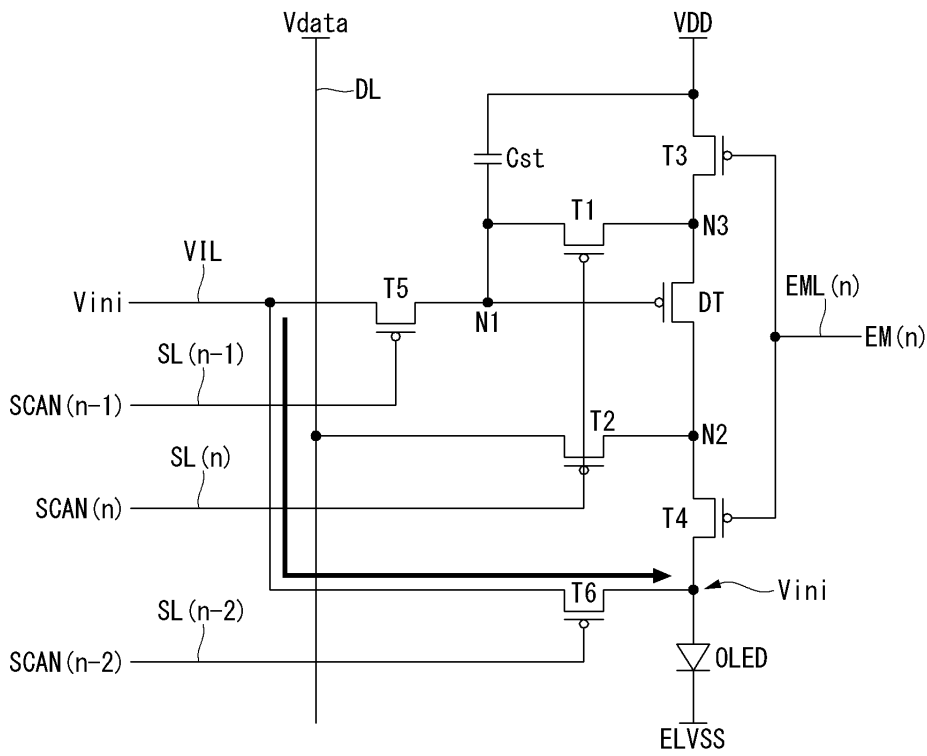
도면4



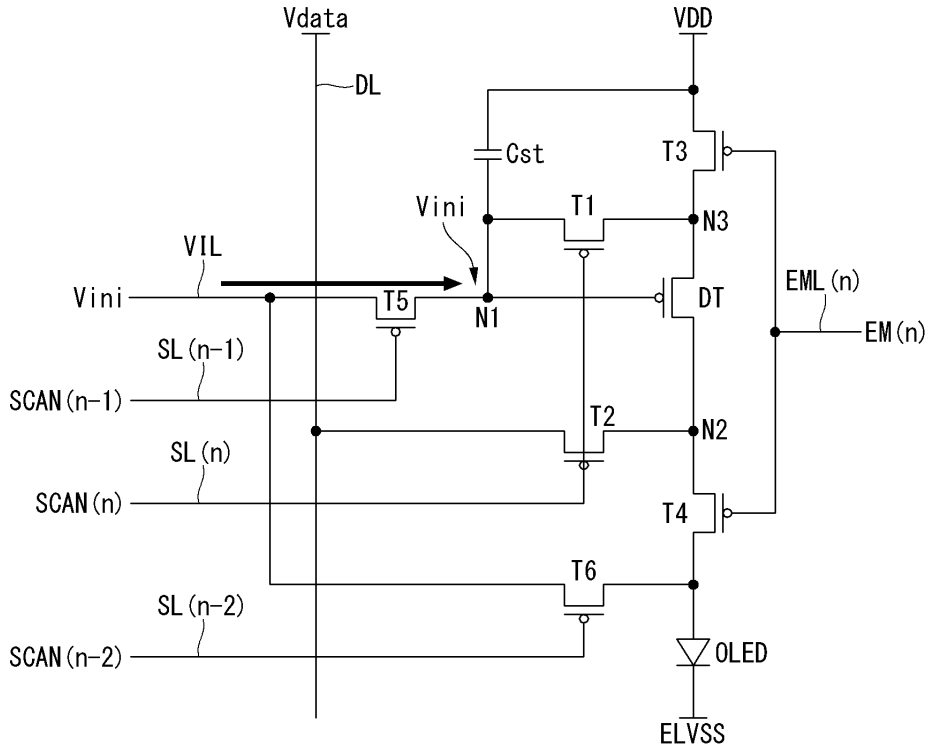
도면5



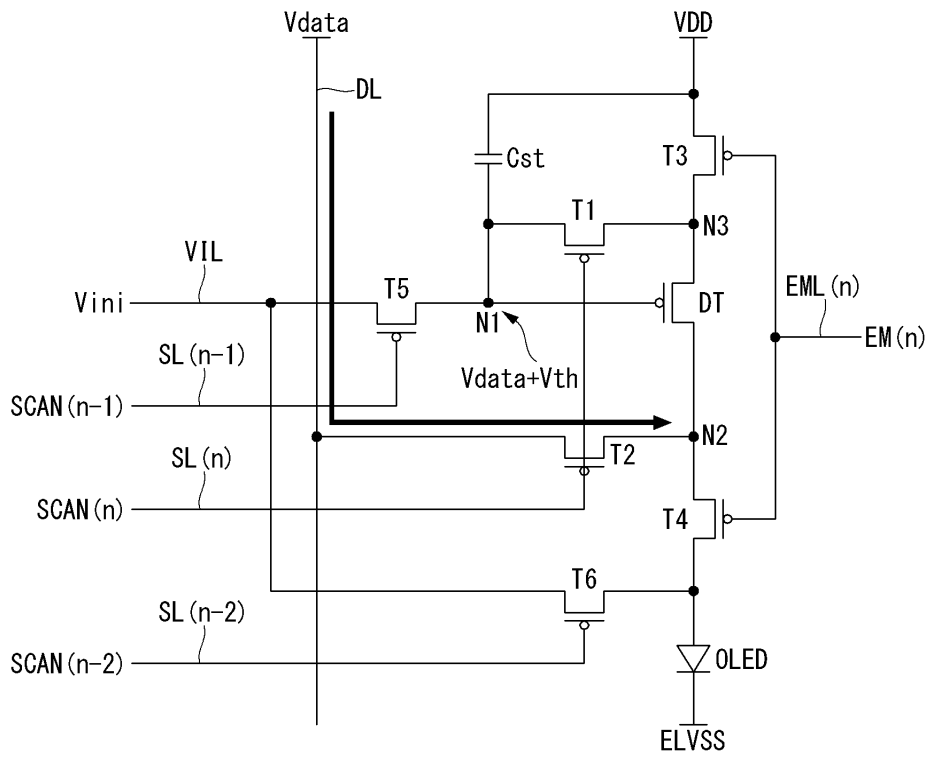
도면6a



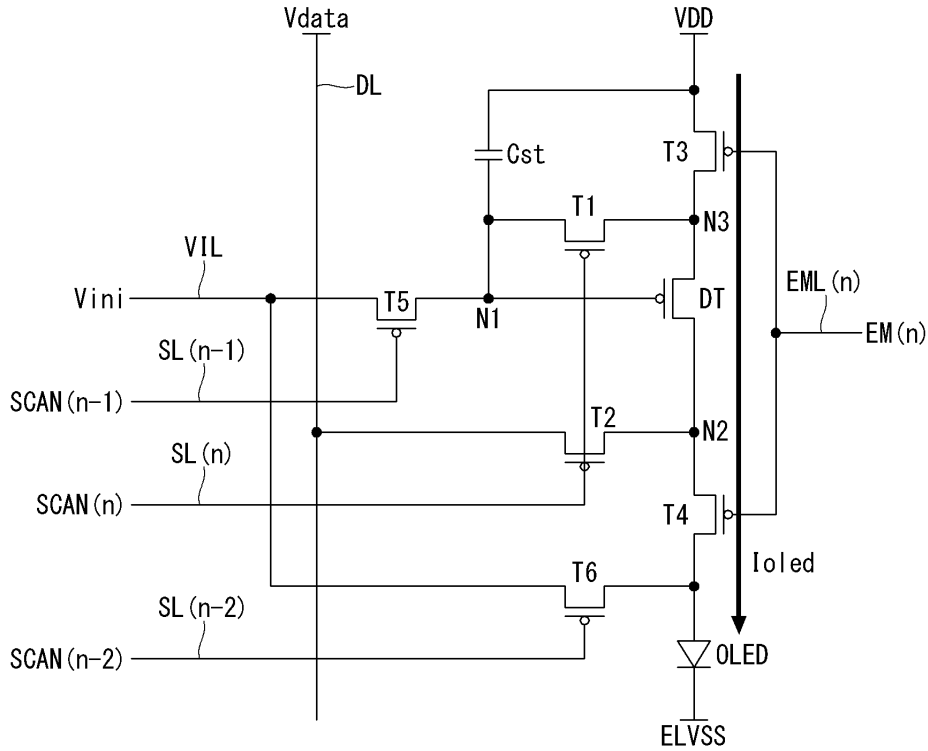
도면6b



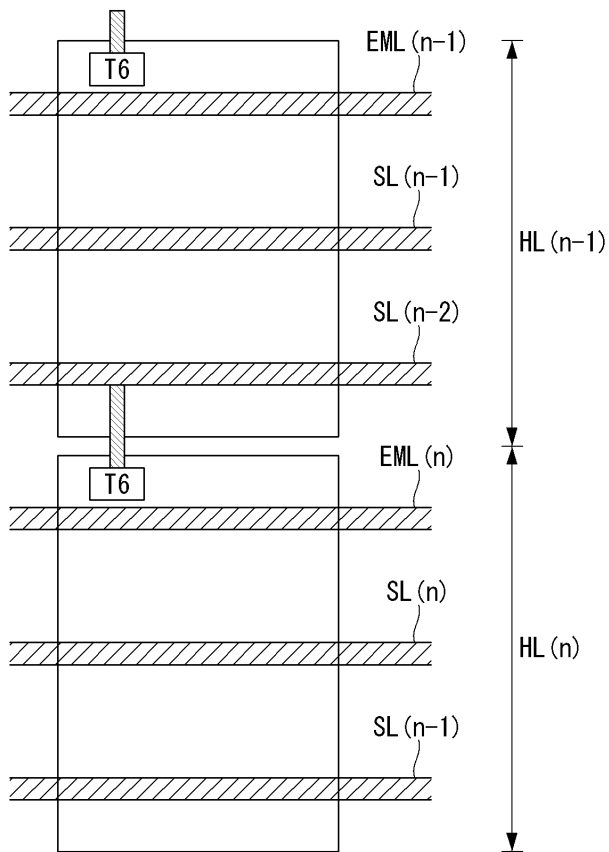
도면6c



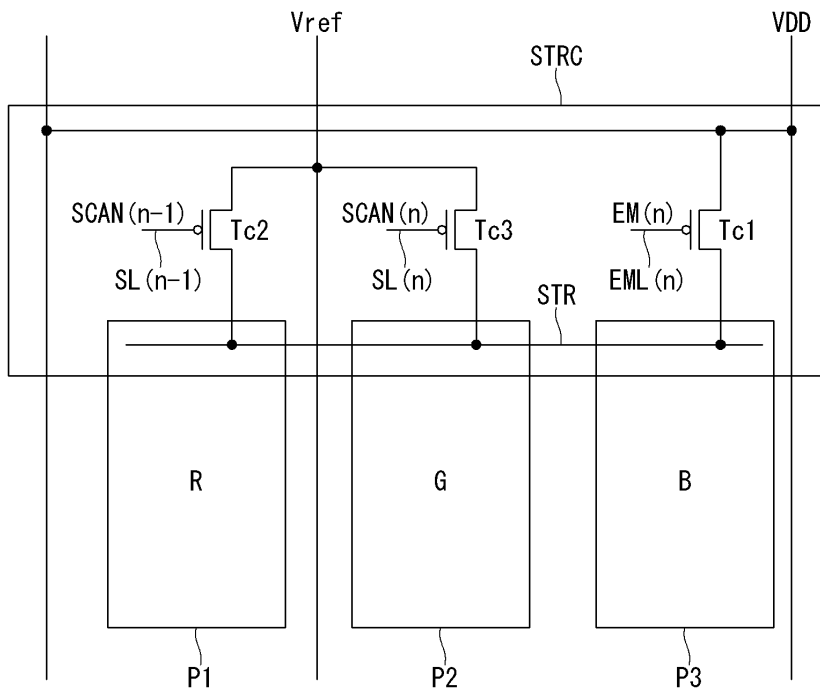
도면6d



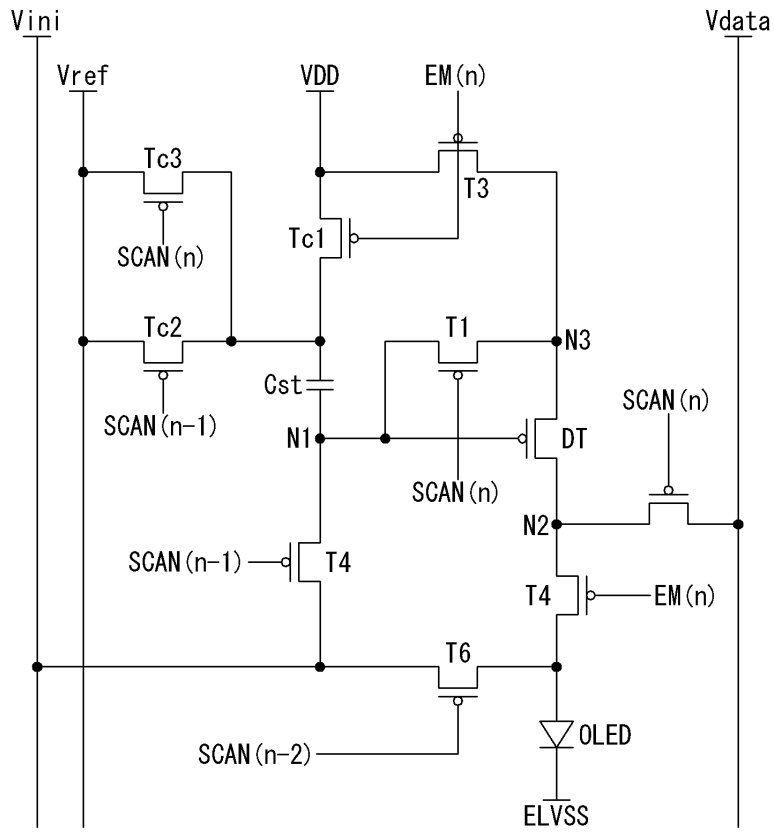
도면7



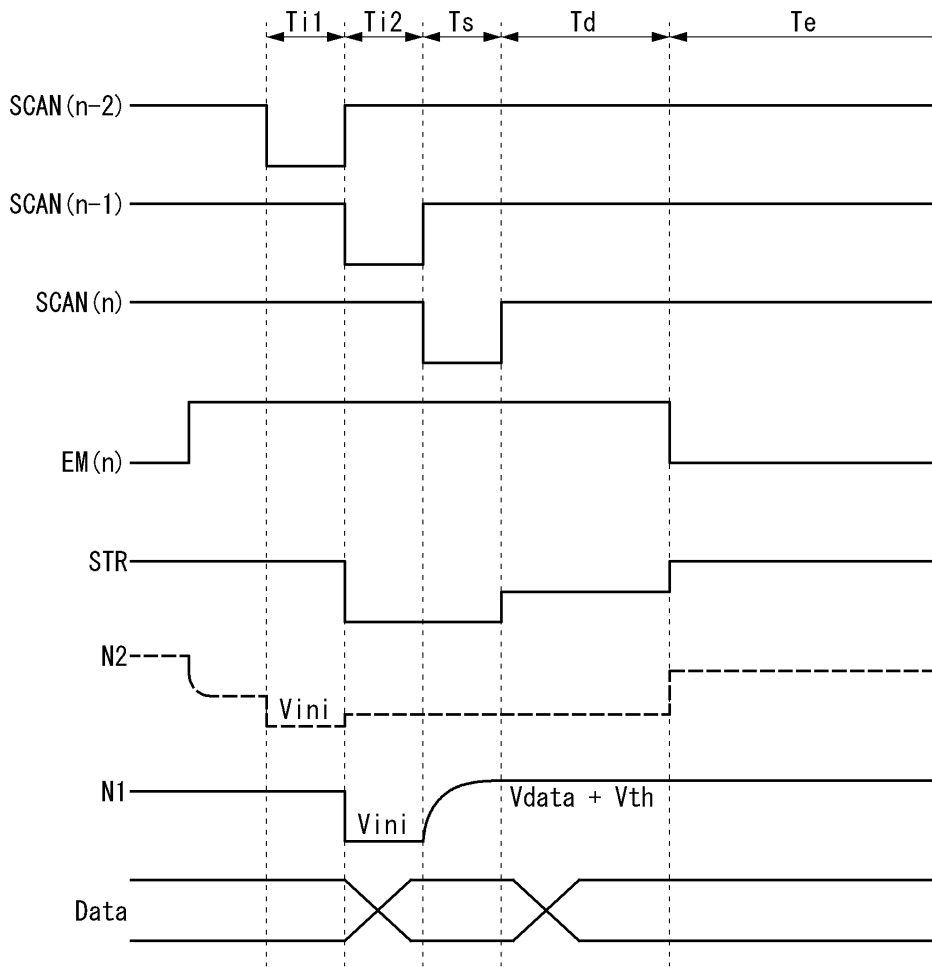
도면8



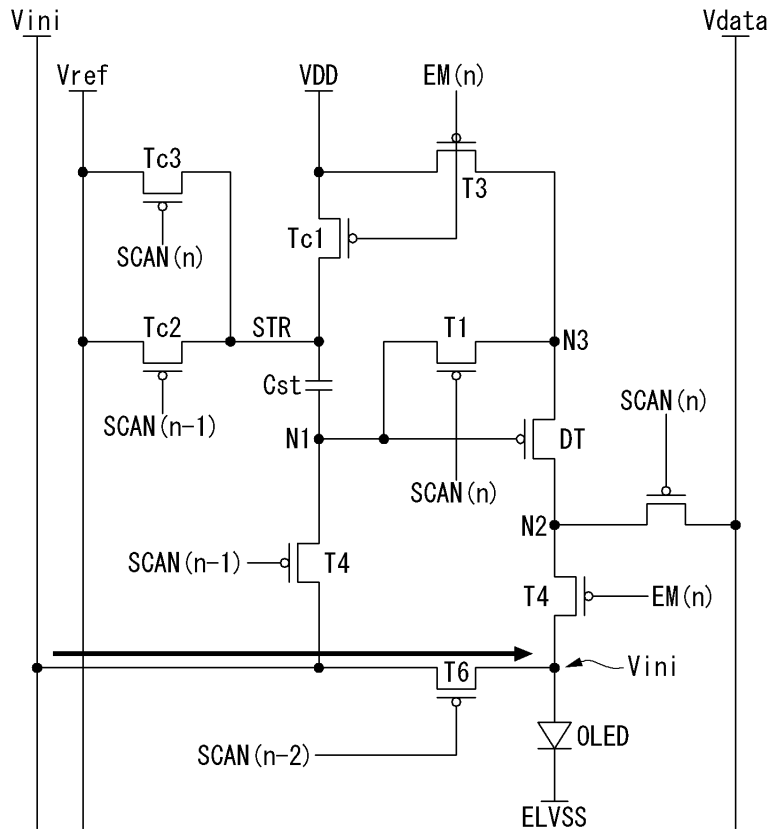
도면9



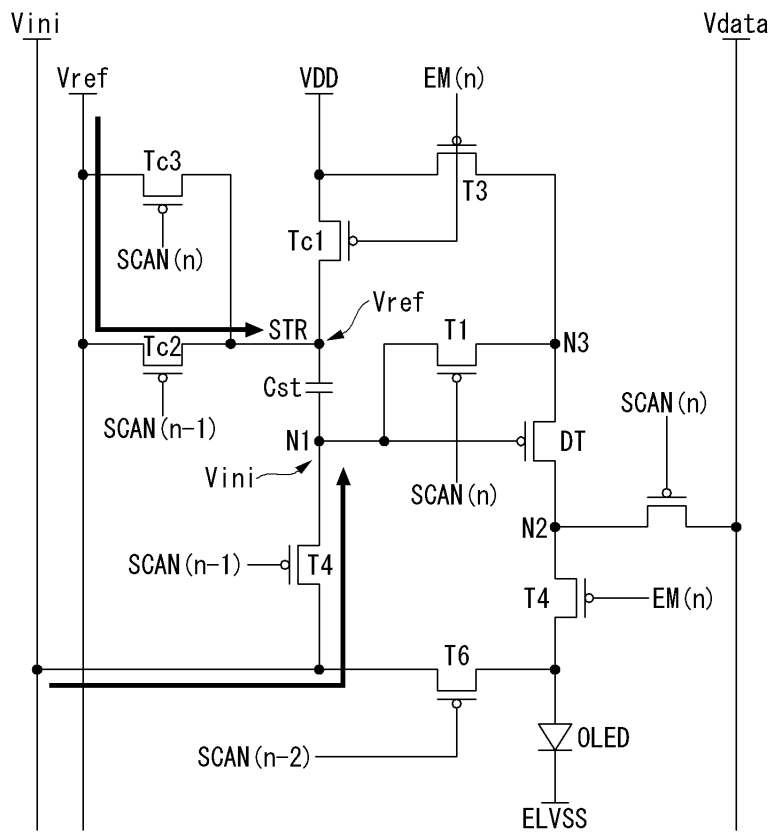
도면10



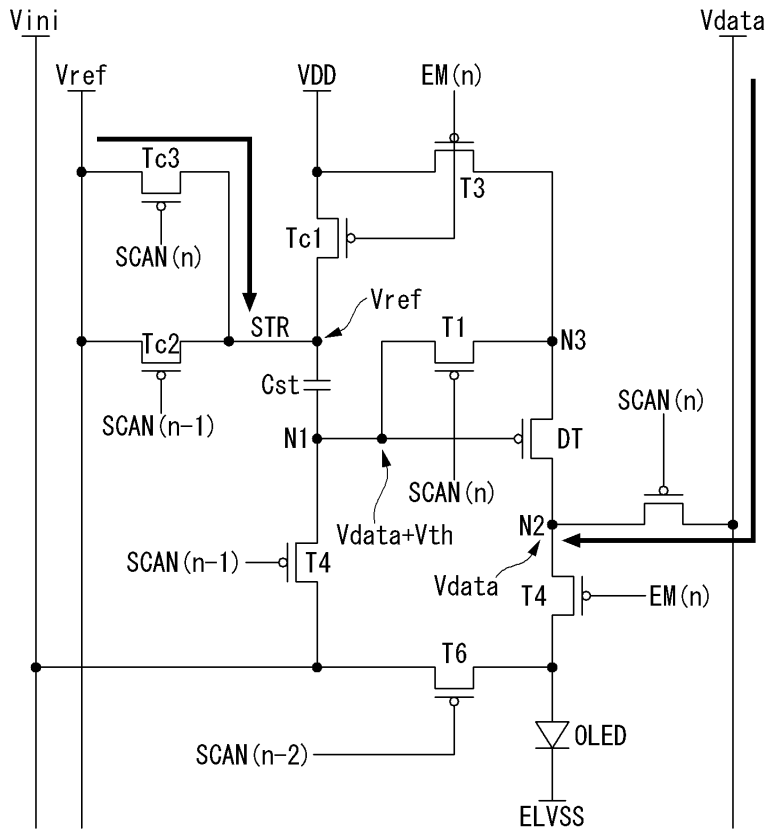
도면11a



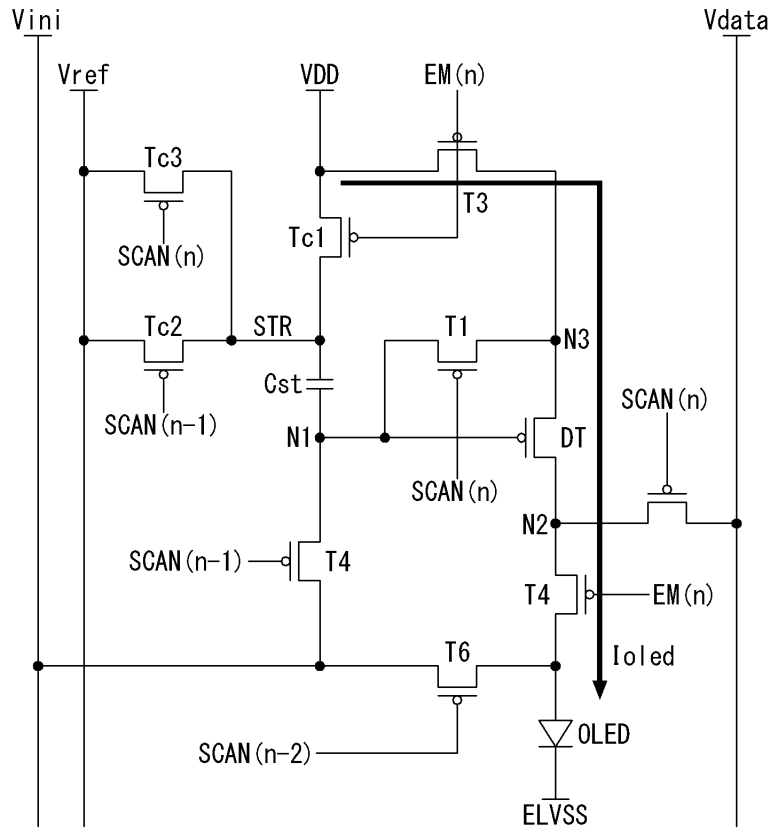
도면11b



도면11c



도면11d



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020200054603A	公开(公告)日	2020-05-20
申请号	KR1020180138090	申请日	2018-11-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	홍순환 이철환		
发明人	홍순환 이철환		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2300/0439 G09G2320/0233 G09G2320/0295 G09G2320/043 G09G2320/048 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0256 G09G2320/0238 G09G2320/045 G09G3/3258 G09G3/3275 G09G2300/0426 G09G2300/0809 G09G2310/027 H01L27/124 H01L27 /3248 H01L27/3276		
外部链接	Espacenet		

摘要(译)

有机发光显示装置可以包括有机发光二极管 (OLED) , 连接到OLED的阳极的驱动晶体管, 扫描晶体管, 数模转换器 (DAC) 和感测单元。扫描晶体管连接到OLED的阳极和数据线。 DAC在显示时段中将用于显示的数据电压提供给数据线, 并且在感测期间中将用于感测的数据电压提供给数据线。感测单元在感测时段中通过数据线获得OLED的阳极电压作为感测电压。

