



공개특허 10-2020-0048685



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0048685
(43) 공개일자 2020년05월08일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) *H01L 27/32* (2006.01)
H01L 51/56 (2006.01)
(52) CPC특허분류
H01L 51/5237 (2013.01)
H01L 27/32 (2013.01)
(21) 출원번호 10-2018-0131026
(22) 출원일자 2018년10월30일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
정동훈
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인인센스코

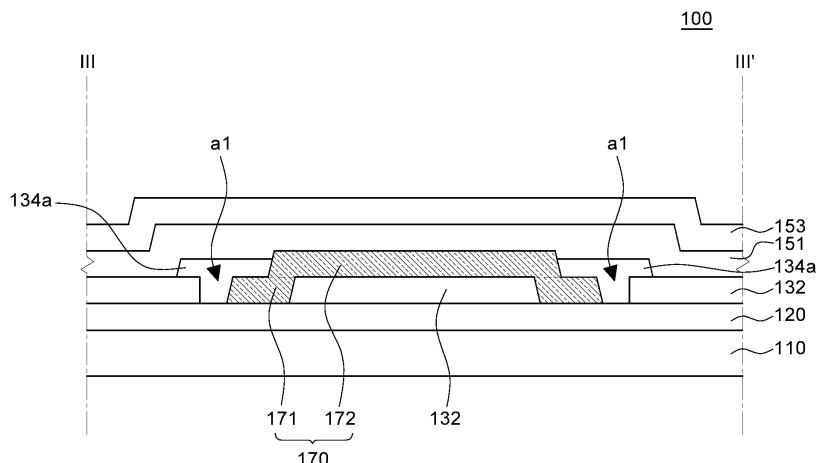
전체 청구항 수 : 총 17 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요 약

본 발명은 유기 발광 표시 장치에 관한 것으로서, 표시 영역 및 비표시 영역을 갖는 기판, 기판 상에 배치되는 적어도 하나의 절연층, 적어도 하나의 절연층 상에 배치되는 제1 신호 배선, 표시 영역에 배치되는 유기 발광 소자, 유기 발광 소자 및 제1 신호 배선을 덮는 봉지부를 포함하고, 적어도 하나의 절연층은 제1 신호 배선의 측부에 대응하는 홀을 포함하고, 제1 신호 배선의 측부는 홀 내부에 배치되고, 홀에는 제1 신호 배선의 측부를 덮는 평탄화 패턴이 배치되어, 유기 발광 표시 장치의 신뢰성을 향상시킬 수 있다.

대 표 도 - 도3



(52) CPC특허분류
H01L 51/56 (2013.01)

명세서

청구범위

청구항 1

표시 영역 및 비표시 영역을 갖는 기판;

상기 기판 상에 배치되는 적어도 하나의 절연층;

상기 적어도 하나의 절연층 상에 배치되는 제1 신호 배선;

상기 표시 영역에 배치되는 유기 발광 소자;

상기 유기 발광 소자 및 상기 제1 신호 배선을 덮는 봉지부를 포함하고,

상기 적어도 하나의 절연층은 상기 제1 신호 배선의 측부에 대응하는 홀을 포함하고,

상기 제1 신호 배선의 측부는 상기 홀 내부에 배치되고,

상기 홀에는 상기 제1 신호 배선의 측부를 덮는 평탄화 패턴이 배치되는, 유기 발광 표시 장치.

청구항 2

제1항에 있어서,

상기 표시 영역에 배치되고, 상기 유기 발광 소자와 전기적으로 연결된 박막 트랜지스터를 더 포함하고,

상기 적어도 하나의 절연층은 상기 박막 트랜지스터의 게이트 전극과 소스 전극 및 드레인 전극을 절연시키는 충간 절연층인, 유기 발광 표시 장치.

청구항 3

제2항에 있어서,

상기 충간 절연층은,

제1 충간 절연층 및

상기 제1 충간 절연층 상에 배치되는 제2 충간 절연층을 포함하는, 유기 발광 표시 장치.

청구항 4

제3항에 있어서,

상기 제1 충간 절연층 및 상기 제2 충간 절연층은 모두 상기 홀을 포함하는, 유기 발광 표시 장치.

청구항 5

제3항에 있어서,

상기 제1 충간 절연층 하부에서 상기 제1 충간 절연층과 중첩되도록 배치되는 제2 신호 배선을 더 포함하고,

상기 제1 충간 절연층 및 상기 제2 충간 절연층 중 제2 충간 절연층만이 상기 홀을 포함하는, 유기 발광 표시 장치.

청구항 6

제5항에 있어서,

상기 제2 신호 배선은 상기 박막 트랜지스터의 게이트 전극과 동일 물질로 이루어지는, 유기 발광 표시 장치.

청구항 7

제2항에 있어서,

상기 제1 신호 배선은 상기 박막 트랜지스터의 소스 전극 및 드레인 전극과 동일 물질로 이루어지는, 유기 발광 표시 장치.

청구항 8

제2항에 있어서,

상기 박막 트랜지스터 상에 배치되는 평탄화층을 더 포함하고,

상기 평탄화 패턴의 두께는 상기 평탄화층의 두께와 동일한, 유기 발광 표시 장치.

청구항 9

제1항에 있어서,

상기 평탄화 패턴의 상면은, 상기 적어도 하나의 절연층의 상면보다 높고, 상기 적어도 하나의 절연층 상에 배치된 상기 제1 신호 배선의 상면보다 낮은, 유기 발광 표시 장치.

청구항 10

제1항에 있어서,

상기 제1 신호 배선의 양 끝단은 상기 홀 내부에 배치되는, 유기 발광 표시 장치.

청구항 11

제1항에 있어서,

상기 유기 발광 소자를 덮고, 제1 봉지층, 상기 제1 봉지층 상의 이물 보상층 및 상기 이물 보상층 상의 제2 봉지층을 포함하는 봉지부; 및

상기 비표시 영역에 배치되고, 상기 이물 보상층의 과도포를 억제하는 적어도 하나의 댐을 더 포함하고,

상기 제1 봉지층 및 상기 제2 봉지층은 상기 제1 신호 배선 및 상기 평탄화 패턴 상에 배치된, 유기 발광 표시 장치.

청구항 12

복수의 화소가 정의되는 기판;

상기 기판 상에 배치되는 적어도 하나의 절연층;

상기 적어도 하나의 절연층 상에 형성되는 신호 배선; 및

상기 신호 배선의 외측부를 덮는 평탄화 패턴을 포함하고,

상기 복수의 화소 외곽 영역에서, 상기 적어도 하나의 절연층에는 상기 신호 배선의 외측부가 배치되는 적어도 하나의 홀이 배치되고,

상기 신호 배선의 외측부 및 상기 평탄화 패턴이 상기 적어도 하나의 홀에 수용되어 상기 평탄화 패턴에 의한 단차 발생이 최소화되는, 유기 발광 표시 장치.

청구항 13

제12항에 있어서,

상기 복수의 화소에 배치된 복수의 유기 발광 소자; 및

상기 복수의 유기 발광 소자를 덮는 봉지부를 더 포함하고,

상기 평탄화 패턴은 상기 유기 발광 소자 및 상기 봉지부 제조 공정에 의해 상기 신호 배선이 손상되는 것을 저감시키도록 상기 적어도 하나의 홀에 배치된 상기 신호 배선의 양측부를 밀봉하는, 유기 발광 표시 장치.

청구항 14

제12항에 있어서,

상기 기판 상에 게이트 전극, 소스 전극 및 드레인 전극을 포함하는 박막 트랜지스터; 및

상기 박막 트랜지스터 상부를 평탄화시키는 평탄화층을 더 포함하고,

상기 평탄화 패턴은 상기 평탄화층과 동일 물질로 이루어지는, 유기 발광 표시 장치.

청구항 15

제14항에 있어서,

상기 소스 전극 및 상기 드레인 전극은 상기 평탄화층과 직접 접하는, 유기 발광 표시 장치.

청구항 16

제13항에 있어서,

상기 신호 배선은 상기 유기 발광 소자의 애노드와 동일 에체트에 의해 식각가능한 물질로 이루어지는, 유기 발광 표시 장치.

청구항 17

제13항에 있어서,

상기 신호 배선은 상기 봉지부와 접하는, 유기 발광 표시 장치.

발명의 설명**기술 분야**

[0001]

본 발명은 유기 발광 표시 장치에 관한 것으로, 보다 상세하게는 신뢰성이 향상된 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002]

본격적인 정보화 시대로 접어들에 따라, 전기적 정보신호를 시각적으로 표시하는 표시 장치 분야가 급속도로 발전하고 있다. 이에, 여러 가지 다양한 평판 표시 장치에 대해 박형화, 경량화 및 저소비 전력화 등의 성능을 개발시키기 위한 연구가 계속되고 있다. 이 같은 평판 표시 장치의 대표적인 예로는 액정 표시 장치(Liquid Crystal Display device: LCD), 플라즈마 표시 장치(Plasma Display Panel device: PDP), 전계방출 표시 장치(Field Emission Display device: FED), 전기습윤 표시 장치(Electro-Wetting Display device: EWD) 및 유기 발광 표시 장치(Organic Light Emitting Display device: OLED) 등을 들 수 있다.

[0003]

특히, 유기 발광 표시 장치는 자체 발광형 표시 장치로서, 액정 표시 장치와는 달리 별도의 광원이 필요하지 않아 경량 박형으로 제조 가능하다. 또한, 유기 발광 표시 장치는 저전압 구동에 따라 소비 전력 측면에서 유리할 뿐만 아니라, 응답 속도, 시야각 및 명암비(Contrast Ratio)도 우수하여, 차세대 디스플레이로서 연구되고 있다.

[0004]

다만, 유기 발광 표시 장치는 박형으로 제조 되므로, 외부의 충격 또는 공정상의 문제로 인하여 크랙(Crack)이 발생할 가능성이 높다. 이러한 크랙(Crack)을 통해 외부의 수분 및 산소가 유기 발광 소자에 침투하여, 유기 발광 표시 장치의 신뢰성이 저하되는 문제점이 발생한다.

발명의 내용**해결하려는 과제**

[0005]

본 발명의 발명자들은 유기 발광 표시 장치의 다양한 구성요소들에 대한 크랙이 다양한 이유로 발생할 수 있으

나, 특히, 제조 공정상의 문제로 인하여 발생한다는 문제점을 인식하였다.

[0006] 구체적으로, 유기 발광 표시 장치의 제조 공정 중 배선 형성을 위해 금속층을 적층한 뒤, 적층된 금속층을 보호하기 위하여 금속층을 절연층으로 덮게 된다. 예를 들어, 박막 트랜지스터 상부를 평탄화하기 위한 평탄화층의 경우 배선에 비해 상당히 두꺼운 두께를 갖게 되는데, 이와 같은 배선과 평탄화층의 두께로 인하여 단차가 발생하게 된다. 이에, 본 발명의 발명자들은 필름 등을 부착하는 등의 후속 공정 시 상술한 단차에 의하여 유기 발광 표시 장치의 구성요소들에 크랙이 발생하게 됨을 인식하였다.

[0007] 상술한 문제를 해결하기 위해, 본 발명의 발명자들은 상술한 단차를 감소시키는 것을 검토하였다. 구체적으로, 본 발명은 상대적으로 두꺼운 절연층의 두께를 낮추는 방식을 검토하였으나, 절연층이 금속층을 완전하게 덮지 못하는 현상이 발생하였다. 이와 같이, 절연층이 금속층을 완전하게 덮지 못하는 경우, 후속 공정, 예를 들어, 절연층 상에 배치되는 물질에 대한 식각 공정 시 절연층에 의해 덮이지 못한 금속층의 일부가 함께 식각됨으로 인해, 크랙이 발생하였다.

[0008] 이에, 본 발명의 발명자들은 상술한 문제를 해결하기 위하여, 배선 및 배선을 덮는 절연층에 의해 발생하는 단차를 최소화하고, 배선의 손상을 방지하여 신뢰성이 향상된 새로운 구조의 유기 발광 표시 장치를 발명하였다.

[0009] 즉, 본 발명에서 해결하고자 하는 과제는 금속층 및 절연층으로 인한 단차를 감소시켜, 후속 공정 또는 외부의 충격으로 인한 크랙을 방지할 수 있는 유기 발광 표시 장치를 제공하는 것이다.

[0010] 또한, 본 발명에서 해결하고자 하는 다른 과제는 절연층에 홈을 형성한 후 홈에 금속층 및 금속층을 덮는 절연 패턴을 형성하여 후속 공정에 의해 금속층이 식각되지 않게 함으로써, 신뢰성을 향상시킬 수 있는 유기 발광 표시 장치를 제공하는 것이다.

[0011] 본 발명의 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0012] 전술한 바와 같은 과제를 해결하기 위하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 표시 영역 및 비표시 영역을 갖는 기판, 기판 상에 배치되는 적어도 하나의 절연층, 적어도 하나의 절연층 상에 배치되는 제1 신호 배선, 표시 영역에 배치되는 유기 발광 소자, 유기 발광 소자 및 제1 신호 배선을 덮는 봉지부를 포함하고, 적어도 하나의 절연층은 제1 신호 배선의 측부에 대응하는 홀을 포함하고, 제1 신호 배선의 측부는 홀 내부에 배치되고, 홀에는 제1 신호 배선의 측부를 덮는 평탄화 패턴이 배치되어, 유기 발광 표시 장치의 신뢰성을 향상시킬 수 있다.

[0013] 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는 복수의 화소가 정의되는 기판, 기판 상에 배치되는 적어도 하나의 절연층, 적어도 하나의 절연층 상에 형성되는 신호 배선 및 신호 배선의 외측부를 덮는 평탄화 패턴을 포함하고,

[0014] 복수의 화소 외곽 영역에서, 적어도 하나의 절연층에는 신호 배선의 외측부가 배치되는 적어도 하나의 홀이 배치되고, 신호 배선의 외측부 및 평탄화 패턴이 적어도 하나의 홀에 수용되어 평탄화 패턴에 의한 단차 발생이 최소화될 수 있다.

[0015] 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

[0016] 본 발명은 유기 발광 표시 장치의 적층 단차를 감소시켜, 공정의 안정성 및 유기 발광 표시 장치의 외부 투습 방지 효과 및 기계적 강성을 향상시킬 수 있다.

[0017] 또한, 본 발명은 신호 배선의 측부를 평탄화 패턴으로 보호하여 후속 공정에 의한 신호 배선의 손상을 저감시켜 유기 발광 표시 장치의 신뢰성을 개선할 수 있다.

[0018] 본 발명에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

[0019]

도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 개략적인 평면도이다.

도 2는 도 1의 II-II'선에 따른 단면도이다.

도 3은 도 1의 III-III'선에 따른 단면도이다.

도 4는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 단면도이다.

도 5는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 단면도이다.

도 6은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 단면도이다.

도 7은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0020]

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시 예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0021]

본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐리게 만들 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0022]

구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0023]

위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.

[0024]

소자 또는 층이 다른 소자 또는 층 "위 (on)"로 지칭되는 것은 다른 소자 바로 위에 또는 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다.

[0025]

비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이를 구성요소들은 이를 용어에 의해 제한되지 않는다. 이를 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.

[0026]

명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

[0027]

도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 도시된 것이며, 본 발명이 도시된 구성의 크기 및 두께에 반드시 한정되는 것은 아니다.

[0028]

본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 당업자가 충분히 이해할 수 있듯이 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수도 있다.

[0029]

이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다.

[0030]

도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 개략적인 평면도이다. 도 2는 도 1의 II-II'선에 따른 단면도이다.

[0031]

도 1을 참조하면, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)는 복수의 화소(PX)를 포함하여 영상을 표시하는 표시 영역(AA), 영상을 표시하지 않는 비표시 영역(NA)을 포함한다.

[0032]

표시 영역(AA)에 배치되는 복수의 화소(PX) 각각은 유기 발광 소자(140) 및 박막 트랜ジ스터(180)를 포함할 수 있다. 게이트 구동부(GD)에 의해 각각 화소(PX)의 박막 트랜ジ스터(180)가 순차적으로 구동되어, 유기 발광 소자(140)가 발광함으로써 영상을 구현하게 된다.

- [0033] 비표시 영역(NA)에는 복수의 화소(PX)를 순차적으로 구동하는 게이트 구동부(GD), 외부 시스템으로부터 구동 전압 및 데이터 신호가 인가되는 복수의 패드(PD) 및 복수의 패드(PD)에 인가된 구동 전압 또는 데이터 신호를 복수의 화소(PX) 또는 게이트 구동부(GD)에 전달하는 복수의 제1 신호 배선(170)이 배치된다.
- [0034] 다만, 도 1에서 비표시 영역(NA)에 배치되는 복수의 제1 신호 배선(170)은 표시 영역(AA)의 상측 및 게이트 구동부(GD)의 상측에만 연결이 되는 것으로 도시되었으나, 이에 한정되지 않고 설계상의 필요에 따라 다양한 형태로 배치될 수 있다.
- [0035] 또한, 비표시 영역(NA)에 배치되는 게이트 구동부(GD)는 표시 영역(AA)의 양측에 인접되게 배치되는 GIP(Gate In Panel)형태로 도시하였으나, 이에 한정되지 않고 필요에 따라 게이트 구동부(GD)의 배치 위치는 다양하게 변형될 수 있다.
- [0036] 부가적으로, 비표시 영역(NA)에는 표시 영역(AA) 및 표시 영역(AA)에 인접되는 게이트 구동부(GD)를 둘러싸는 형태로 램(160)이 배치될 수 있다. 도 2에 도시된 바와 같이, 램(160)은 제1 램(161) 및 제2 램(162)으로 구성되어, 유기 발광 표시 장치(100)의 봉지부(150)의 이물 보상층(152)이 과도포되는 것을 억제하는 역할을 한다. 즉, 램(160)은 봉지부(150)의 이물 보상층(152)이 형성되는 영역을 정의할 수 있다. 다만, 이에 제한되지 않고, 램(160)은 단일 램으로 구성될 수도 있고, 3개 이상의 램으로 구성될 수도 있다.
- [0037] 구체적으로 도 2를 참조하면, 표시 영역(AA)에는 기판(110)상에 베퍼층(120)이 형성되고, 베퍼층(120) 상에 박막 트랜지스터(180) 및 유기 발광 소자(140)가 배치된다.
- [0038] 기판(110)은 플렉서블(flexible)한 특성을 가질 수 있다. 여기서, 플렉서블한 특성은 구부릴 수 있는(bendable), 깨지지 않는(unbreakable), 말 수 있는(rollable), 접을 수 있는(foldable) 특성 등과 동일한 의미로 해석될 수 있다.
- [0039] 예를 들어, 기판(110)은 플라스틱으로 이루어질 수 있고, 이 경우 기판(110)은 플라스틱 필름 또는 플라스틱 기판으로 지칭될 수 있다. 예를 들어, 기판(110)은 폴리에스터계 고분자, 실리콘계 고분자, 아크릴계 고분자, 폴리올레핀계 고분자 및 이들의 공중합체로 이루어진 군에서 선택된 하나를 포함하여 이루어질 수 있다. 구체적인 예를 들면, 기판(110)은 폴리이미드(polyimide; PI)로 이루어질 수 있다. 폴리이미드(PI)는 고온의 공정에 적용될 수 있고, 코팅이 가능하기 때문에 플라스틱 기판으로 많이 사용된다.
- [0040] 기판(110)이 폴리이미드(PI)로 이루어지는 경우, 기판(110) 하부에 유리로 이루어지는 지지 기판이 배치된 상황에서 유기 발광 표시 장치 제조 공정이 진행되고, 유기 발광 표시 장치 제조 공정이 완료된 후 지지 기판이 릴리즈(release)될 수 있다. 또한, 지지 기판이 릴리즈된 후, 기판(110)을 지지하기 위한 백 플레이트(back plate)가 기판(110) 하부에 배치될 수도 있다.
- [0041] 베퍼층(120)은 기판(110) 상에 배치되어, 기판(110)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 박막 트랜지스터(180)를 보호하는 역할을 한다. 예를 들어, 베퍼층(120)은 실리콘 질화물(SiNx) 또는 실리콘 산화물(SiOx)의 단일층 또는 실리콘 질화물(SiNx) 또는 실리콘 산화물(SiOx)의 다중층으로 이루어질 수 있다. 또한, 베퍼층(120)은 그 상부에 형성되는 층들과 기판(110) 간의 접착력을 향상시키고, 기판(110)을 통해 침투하는 수분 또는 산소 등을 차단하는 역할 등을 수행할 수 있다.
- [0042] 박막 트랜지스터(180)는 베퍼층(120) 상에 형성되고, 게이트 전극(181), 액티브층(182), 소스 전극(183) 및 드레인 전극(184)을 포함하여, 유기 발광 소자(140)를 스위칭하는 역할을 한다.
- [0043] 구체적으로, 베퍼층(120) 상에 액티브층(182)이 형성되고, 액티브층(182) 상에 액티브층(182)과 게이트 전극(181)을 절연시키기 위한 게이트 절연층(131)이 형성된다. 게이트 절연층(131) 상에는 액티브층(182)과 중첩되도록 게이트 전극(181)이 형성되고, 게이트 전극(181) 및 게이트 절연층(131) 상에 충간 절연층(132)이 형성된다. 충간 절연층(132) 상에 소스 전극(183) 및 드레인 전극(184)이 형성되고, 소스 전극(183) 및 드레인 전극(184)은 충간 절연층(132)에 형성된 컨택홀을 통하여 액티브층(182)과 전기적으로 연결된다. 즉, 충간 절연층(132)은 박막 트랜지스터(180)의 게이트 전극(181)과 소스 전극(183) 및 드레인 전극(184)을 절연시키는 역할을 한다.
- [0044] 여기서, 액티브층(182)은 다결정 실리콘(polycrystalline silicon)으로 이루어질 수 있으며, 이 경우 일부 영역이 불순물로 도핑될 수도 있다. 또한, 액티브층(182)은 비정질 실리콘(amorphous silicon), 유기 반도체 물질 또는 산화물(oxide)로 이루어질 수 있다.
- [0045] 그리고, 게이트 절연층(131)과 충간 절연층(132)은 각각은 실리콘 산화물(SiOx) 또는 실리콘 질화물(SiNx) 등과

같은 절연성 무기물로 이루어질 수 있으며, 이외에도 절연성 유기물 등으로 이루어질 수도 있다.

[0046] 또한, 게이트 전극(181), 소스 전극(183) 및 드레인 전극(184) 각각은 금속 재질로 이루어질 수 있으며, 예를 들어 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu), 티타늄-알루미늄-티타늄(Ti-Al-Ti)의 삼중층 구조 중 어느 하나 또는 이들의 합금으로 이루어질 수 있으나, 이에 한정 되지는 않는다. 이때, 소스 전극(183) 및 드레인 전극(184)은 유기 발광 소자(140)의 애노드(141) 씩 각 시 사용되는 에천트에 의해 씩 각될 수 있는 물질을 포함할 수 있다. 또한, 게이트 전극(181), 소스 전극(183) 및 드레인 전극(184) 각각은 전술한 물질로 형성되는 단일층 또는 다중층일 수도 있다.

[0047] 그리고, 본 발명의 일 실시예에서는 박막 트랜지스터(180)가 코플래너(coplanar) 구조를 갖는 것으로 설명하였으나, 이에 한정되는 것은 아니고, 유기 발광 표시 장치(100)에 채용될 수 있는 여러 구조의 박막 트랜지스터가 사용될 수 있다.

[0048] 평탄화층(134)은 박막 트랜지스터(180) 상에 배치되어 박막 트랜지스터(180)의 상부를 평탄화하는 역할을 한다. 평탄화층(134)은 박막 트랜지스터(180)와 유기 발광 소자(140)의 애노드(141)를 전기적으로 연결하기 위한 컨택홀을 포함한다. 구체적으로, 평탄화층(134)은 박막 트랜지스터(180)의 소스 전극(183) 또는 드레인 전극(184) 중 어느 하나를 노출시키는 컨택홀을 포함한다. 평탄화층(134)은 유기 절연 물질로 이루어질 수 있다. 도 2에서 평탄화층(134)은 단층으로 도시하였으나, 이중 혹은 다중층으로 구성될 수도 있는 등 다양한 변형이 가능하다.

[0049] 구체적으로, 도 2에 도시된 바와 같이, 상술한 박막 트랜지스터(180)의 소스 전극(183) 및 드레인 전극(184) 상에 평탄화층(134)이 직접 접할 수 있다. 즉, 박막 트랜지스터(180)의 소스 전극(183) 및 드레인 전극(184) 상에 별도의 패시베이션층이 배치되지 않고, 박막 트랜지스터(180)의 소스 전극(183) 및 드레인 전극(184) 상에 바로 평탄화층(134)이 배치될 수 있다. 이로 인해, 박막 트랜지스터(180)의 소스 전극(183)과 동일층에 형성되고, 연결되는 제1 신호 배선(170) 상에도 별도의 패시베이션층이 배치되지 않고, 후속 공정에서 제1 신호 배선(170)의 일부가 노출될 수 있다.

[0050] 평탄화층(134) 상에는 유기 발광 소자(140)가 배치된다. 유기 발광 소자(140)는 평탄화층(134) 상의 애노드(141), 애노드(141) 상의 유기 발광층(142) 및 유기 발광층(142) 상의 캐소드(143)를 포함한다.

[0051] 애노드(141)는 콘택홀 및 일부 평탄화층(134) 상에 화소(PX)별로 이격되어 배치된다. 애노드(141)는 유기 발광층(142)에 정공을 공급하고, 일함수가 높은 도전성 물질로 이루어질 수 있다. 예를 들어, 애노드(141)는 인듐 주석 산화물(Indium Tin Oxide; ITO)과 같은 투명 도전성 산화물(Transparent Conductive Oxide; TCO)로 이루어질 수 있다.

[0052] 유기 발광 표시 장치(100)가 탑 에미션(top emission) 방식의 유기 발광 표시 장치인 경우, 애노드(141)는 하부에 반사율이 높은 반사층을 포함한 투명 도전층으로 이루어질 수 있으나, 이에 제한되는 것은 아니다. 즉, 애노드(141)는 유기 발광 표시 장치(100)가 탑 에미션 구조인 경우 광을 상부측으로 반사시키는 반사층을 더 포함할 수 있다. 본 발명의 일 실시예에서는 반사층이 애노드(141)에 포함된 것으로 설명하였으나, 애노드(141)와는 별도의 구조으로 정의될 수도 있다.

[0053] 유기 발광층(142)은 특정 색을 발광하기 위한 유기 물질로 구성된 층으로, 적색 유기 발광층, 녹색 유기 발광층, 청색 유기 발광층 및 백색 유기 발광층 중 하나일 수 있다. 이때, 유기 발광층(142)이 백색 유기 발광층으로 구성된 경우, 유기 발광 소자(140) 상부에 컬러 필터가 더 배치될 수 있다.

[0054] 캐소드(143)는 유기 발광층(142)에 전자를 공급하고, 일함수가 낮은 도전성 물질로 이루어질 수 있다. 여기서, 유기 발광 표시 장치(100)가 탑 에미션 구조인 경우, 캐소드(143)는 투명 도전층으로 이루어질 수도 있고, 매우 얇은 두께의 금속 물질로 이루어질 수도 있으나, 이에 제한되는 것은 아니다.

[0055] 뱅크층(135)은 평탄화층(134) 상에서 애노드(141)의 일부를 덮도록 배치되어 표시 영역(AA)에서 화소 영역을 구분한다. 또한, 뱅크층(135)은 BCB, 아크릴계 수지 또는 이미드계 수지와 같은 유기 절연 물질로 이루어질 수 있다.

[0056] 뱅크층(135) 상에는 스페이서(136)가 배치된다. 스페이서(136)는 기판(110) 상에 유기 발광층(142)을 형성하기 위해서 중착 마스크인 FMM(Fine Metal Mask)를 이용할 때, 뱅크층(135)과 중착마스크가 접촉하여 발생할 수 있는 손상을 방지하고, 뱅크층(135)과 중착마스크 사이에 일정한 거리를 유지하는 역할을 한다. 이러한 스페이서(136) 또한 유기 절연 물질 또는 무기 절연 물질로 형성될 수 있다.

[0057] 표시 영역(AA)의 전면에는 봉지부(150)가 배치된다. 봉지부(150)는 유기 발광 소자(140)를 외부 투습 등으로 부

터 보호할 수 있다. 봉지부(150)는 유기 발광 소자(140)에서 발광되는 빛이 투과되도록 투명한 물질로 이루어질 수 있다. 이러한 봉지부(150)는 제1 봉지층(151), 이물 보상층(152) 및 제2 봉지층(153)을 포함한다.

[0058] 제1 봉지층(151) 및 제2 봉지층(153)은 투명성을 갖는 무기 물질로 이루어질 수 있다. 예를 들어, 실리콘 질화물(SiNx), 실리콘 산화물(SiOx), 또는 산화 알루미늄(Al_xO_y) 등의 물질이 사용될 수 있다.

[0059] 이물 보상층(152)은 제1 봉지층(151)과 제2 봉지층(153) 사이에 배치된다. 이물 보상층(152)은 제1 봉지층(151) 또는 제2 봉지층(153) 형성 시 공정에 의해 발생될 수 있는 크랙에 의한 파티클(particle)을 보상할 수 있다. 이물 보상층(152)은 흐름성이 있는 투명성을 갖는 유기 물질로 이루어질 수 있다. 예를 들어, 에폭시 수지, 아크릴 수지 또는 실리콘 옥시카본(SiOC) 등의 물질이 사용될 수 있다.

[0060] 도 2를 참조하면, 기판(110) 상의 베퍼층(120) 충간 절연층(132) 및 봉지부(150)은 표시 영역(AA)으로부터 비표시 영역(NA)까지 연장되어 배치될 수 있다.

[0061] 즉, 기판(110)의 비표시 영역(NA)에는 표시 영역(AA)으로부터 연장된 베퍼층(120) 충간 절연층(132) 및 봉지부(150)가 배치될 뿐만 아니라, 댐(160) 및 제1 신호 배선(170)이 배치된다. 여기서, 제1 신호 배선(170)과 봉지부(150)는 접할 수 있다.

[0062] 댐(160)은, 도 1에 도시된 바와 같이, 표시 영역(AA)을 둘러싸도록 배치된다. 이러한 하나 이상의 댐(160)은 흐름성이 좋은 유기 물질로 이루어지는 이물 보상층(152)이 형성되어야 하는 영역, 즉 표시 영역(AA)과 근접한 비표시 영역(NA)까지 형성되어야 하는데, 이물 보상층(152)이 형성되어야 하는 영역을 넘어 과도포(Overflow)되는 것을 방지한다.

[0063] 예를 들어, 댐(160)은 이물 보상층(152)의 과도포를 1차적으로 방지하는 제1 댐(161) 및 제1 댐(161)을 넘어선 일부 이물 보상층(152)의 과도포를 방지하기 위한 제2 댐(162)을 포함한다.

[0064] 이에 따라, 비표시 영역(NA) 중 댐(160) 내측 영역에는 봉지부(150) 중 제1 봉지층(151), 이물 보상층(152) 및 제2 봉지층(153)이 모두 배치될 수 있고, 비표시 영역(NA) 중 댐(160) 외측 영역에는 봉지부(150) 중 이물 보상층(152)을 제외한 제1 봉지층(151) 및 제2 봉지층(153)만이 배치될 수 있다.

[0065] 제1 댐(161)은 기판(110)의 충간 절연층(132) 상에 배치된 제1 서브 댐(161a)과 제1 서브 댐(161a) 상부에 배치된 제2 서브 댐(161b)를 포함한다. 이때, 제1 서브 댐(161a)은 뱅크층(135)과 동일한 물질로 이루어지고, 뱅크층(135) 형성 시 동시에 형성될 수 있다. 한편, 제2 서브 댐(161b)은 스페이서(136)와 동일한 물질로 이루어질 수 있고, 스페이서(136) 형성 시 동시에 형성될 수 있다. 다만, 이에 제한되지 않고, 제1 서브 댐(161a) 및 제2 서브 댐(161b)은 표시 영역(AA)에 배치된 다양한 절연층들 중 하나와 동일한 물질로 동시에 형성될 수 있다. 이에, 별도 공정 추가 없이 제1 댐(161)이 형성될 수 있다. 또한, 이에 제한되지 않고, 제1 댐(161)은 단일 층으로 구성될 수도 있고, 3개 이상의 서브 댐으로 구성될 수도 있다.

[0066] 제2 댐(162)은 제1 댐(161)과 이격되어 배치되고, 제1 댐(161)보다 기판(110)의 외곽 영역과 근접하게 배치된다. 다시 말해, 제2 댐(162)은 제1 댐(161)보다 기판(110)의 끝 단에 근접하게 배치된다. 제2 댐(162)은 충간 절연층(132) 상에 배치된 제3 서브 댐(162a) 및 제3 서브 댐(162a) 상에 배치된 제4 서브 댐(162b)을 포함할 수 있다. 또한, 제3 서브 댐(162a)은 제1 서브 댐(161a)과 동일하게 뱅크층(135)과 동일한 물질로 뱅크층(135) 형성 시 동시에 형성될 수 있고, 제4 서브 댐(162b)은 제2 서브 댐(161b)과 동일하게 스페이서(136)와 동일한 물질로 스페이서(136) 형성 시 동시에 형성될 수 있다. 다만, 이에 제한되지 않고, 제3 서브 댐(162a) 및 제4 서브 댐(162b)은 표시 영역(AA)에 배치된 다양한 절연층들 중 하나와 동일한 물질로 동시에 형성될 수 있다. 이에, 별도 공정 추가 없이 제2 댐(162)이 형성될 수 있다. 또한, 이에 제한되지 않고, 제2 댐(162)은 단일 층으로 구성될 수도 있고, 3개 이상의 서브 댐으로 구성될 수도 있다.

[0067] 도 2를 참조하면, 제1 신호 배선(170)은 기판(110)의 충간 절연층(132) 상부에 배치되어, 복수의 패드(PD)에 인가된 신호를 복수의 화소(PX) 또는 게이트 구동부(GD)에 전달한다. 예를 들어, 제1 신호 배선(170)은 데이터 배선, 고전위 전압 배선, 저전위 전압 배선, 기준 전압 배선, 클럭 신호 배선 등과 같은 다양한 신호가 전달되는 배선일 수 있다. 이하에서는, 설명의 편의를 위해 제1 신호 배선(170)이 데이터 배선인 것으로 설명하나 이에 제한되는 것은 아니다.

[0068] 도 2를 참조하면, 제1 신호 배선(170)은 비표시 영역(NA)에 배치된 제1 봉지층(151) 및 제2 봉지층(153)의 컨택홀 하부에 배치된 패드(PD)를 통해 인가된 데이터 신호를 박막 트랜지스터(180)의 소스 전극(183)에 인가할 수 있다. 이렇게 제1 신호 배선(170)은 박막 트랜지스터(180)의 소스 전극(183)과 전기적으로 연결되기 위해, 제1

신호 배선(170)은 소스 전극(183) 및 드레인 전극(184)과 동일한 물질로 이루어지고, 소스 전극(183) 및 드레인 전극(184) 형성 시 동시에 형성될 수 있다.

[0069] 도 3은 도 1의 III-III'선에 따른 단면도이다.

[0070] 도 3은 도 1에 도시된 비표시 영역(NA) 중 텨(160)과 복수의 패드(PD) 사이의 영역 또는 텨(160) 좌우측 영역에 배치된 제1 신호 배선(170)을 제1 신호 배선(170)의 연장 방향에 수직 방향으로 절단한 단면도이다.

[0071] 도 3을 참조하면, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)는 순차적으로 적층되는 기판(110), 벼퍼층(120), 홀(a1)을 포함하는 충간 절연층(132), 제1 신호 배선(170), 평탄화 패턴(134a), 제1 봉지층(151) 및 제2 봉지층(153)을 포함한다.

[0072] 도 2에서 기판(110), 벼퍼층(120), 제1 봉지층(151) 및 제2 봉지층(153)과 관련된 내용은 전술하였으므로, 이하에서는 전술한 내용과 중복되는 내용은 생략하고 홀(a1)을 포함하는 충간 절연층(132), 제1 신호 배선(170) 및 평탄화 패턴(134a)에 대하여 구체적으로 설명한다.

[0073] 도 3에 도시된 바와 같이, 충간 절연층(132)은 제1 신호 배선(170)의 양 측부에 대응되는 영역에 홀(a1)을 포함한다. 홀(a1) 각각은 제1 신호 배선(170)의 양 측부에 대응하여 형성되므로, 홀(a1) 각각 또한 제1 신호 배선(170)의 연장 방향에 따라 연장되는 형태일 수 있다. 도 3에서는 제1 신호 배선(170)의 양 측부에 대응되는 영역에 홀(a1)이 형성된 것으로 도시하였으나, 홀(a1)은 제1 신호 배선(170)의 일 측부에만 대응되도록 형성될 수도 있다.

[0074] 그리고 도 3에 도시된 바와 같이, 홀(a1) 각각의 깊이는 충간 절연층(132)의 두께만큼 형성할 수도 있으나, 설계상의 필요에 따라, 홀(a1)의 깊이는 충간 절연층(132)의 두께의 일부만 되도록 형성할 수도 있다.

[0075] 즉, 홀(a1)은 충간 절연층(132) 중 제1 신호 배선(170)의 양 측부에 대응하는 영역을 식각하여 형성할 수도 있으나, 홀(a1)은 충간 절연층(132) 중 제1 신호 배선(170)의 양 측부에 대응하는 영역을 일부 두께만 식각하여 형성할 수도 있다.

[0076] 제1 신호 배선(170)은 충간 절연층(132) 상부 및 홀(a1) 내부에 배치될 수 있다. 구체적으로 제1 신호 배선(170)의 중앙부(172)는 충간 절연층(132) 상에 형성되지만, 제1 신호 배선(170)의 외측부(171)는 홀(a1) 내부에 배치될 수 있다. 이에 따라, 제1 신호 배선(170)의 외측부(171)는 벼퍼층(120) 상에 직접 배치될 수 있다.

[0077] 또한, 제1 신호 배선(170)의 외측부(171)는 홀(a1) 내부의 전체 영역 중 일부 영역에만 형성될 수 있으나, 이에 한정되지 않고 제1 신호 배선(170)의 외측부(171)는 홀(a1) 내부 전체 영역에 형성될 수도 있다.

[0078] 도 3을 참조하면, 평탄화 패턴(134a)은 홀(a1) 내부 및 제1 신호 배선(170)의 외측부(171) 상에 배치되어, 제1 신호 배선(170)의 외측부(171)를 덮는 형태일 수 있다.

[0079] 구체적으로 평탄화 패턴(134a)은 홀(a1) 내부 영역 중 제1 신호 배선(170)의 외측부(171)가 배치되지 않는 영역뿐만 아니라, 제1 신호 배선(170)의 외측부(171) 및 충간 절연층(132)의 상에도 배치될 수 있다.

[0080] 그리고, 평탄화 패턴(134a)은 전술한 평탄화층(134)과 동일 공정에 의해 형성될 수 있으므로, 평탄화 패턴(134a)은 평탄화층(134)과 동일한 두께 및 동일한 재료로 형성될 수 있다. 즉, 평탄화 패턴(134a)은 유기 절연 물질로 단층 또는 다중층으로 구성될 수 있다.

[0081] 이렇게, 평탄화 패턴(134a)이 제1 신호 배선(170)의 외측부(171)를 덮음으로써, 제1 신호 배선(170)의 외측부(171)는 후속 공정에서 외부에 노출되지 않게 된다.

[0082] 종래의 유기 발광 표시 장치는 충간 절연층에 홀을 형성하지 않은 채로, 충간 절연층 상에 신호 배선, 평탄화층 및 봉지부가 차례로 적층된다. 이에, 봉지부는 신호 배선의 외측부에서 신호 배선의 두께와 평탄화층의 두께의 합만큼의 단차가 발생한다. 상술한 봉지부의 높은 단차가 존재하는 영역은 후 공정 시 외력에 의해 크랙이 발생될 가능성이 있고, 발생된 크랙을 통해 외부에서 수분 및 이물질이 침투되어, 유기 발광 표시 장치의 신뢰성이 저하되는 문제점이 발생하였다.

[0083] 이에, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)에서는 충간 절연층(132)에 홀(a1)을 형성한 뒤, 홀(a1) 내부에 제1 신호 배선(170)의 외측부(171)를 배치하고, 이를 덮는 평탄화 패턴(134a)을 적층함으로써, 유기 발광 표시 장치(100)에서의 제1 신호 배선(170)의 외측부(171)에서의 적층 단차가 감소될 수 있다.

[0084] 구체적으로, 도 3에 도시된 바와 같이, 평탄화 패턴(134a)의 상면은 제1 신호 배선(170)의 중앙부(172)의 상면

보다는 낮게 형성되고, 충간 절연층(132)의 상면보다는 높게 형성된다. 즉, 이렇게 평탄화 패턴(134a)의 상면이 제1 신호 배선(170)의 중앙부(172)의 상면과 충간 절연층(132)의 상면 사이에 배치되도록 적층할 수 있다.

[0085] 이에, 종래의 유기 발광 표시 장치의 단자는 신호 배선의 두께와 평탄화층의 두께의 합에 해당하였으나, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)의 적층 단자는 제1 신호 배선(170)의 중앙부(172)의 상면부터 평탄화 패턴(134a)의 상면까지의 단자, 평탄화 패턴(134a)의 상면부터 충간 절연층(132)까지의 단자로 분리되어, 각각의 단자는 감소될 수 있다.

[0086] 이로 인하여, 추후 공정인 제1 봉지층(151) 및 제2 봉지층(153)의 적층시 또는 적층 후 외부 필름 공정에서 크랙이 발생할 가능성이 낮아지므로, 유기 발광 표시 장치(100)의 외부 투습 방지 효과 및 기계적 강성이 향상되어, 유기 발광 표시 장치(100)의 신뢰성이 향상될 수 있다.

[0087] 한편, 종래의 유기 발광 표시 장치는 단자 보상을 위하여, 평탄화 패턴을 얇게 적층하는 구조도 시도되었다. 그러나 평탄화 패턴 공정 특성상 두께 조절이 균일하게 되지 않아, 신호 배선 중 평탄화 패턴에 덮이지 않고 노출되는 영역이 발생하였다. 추후 애노드 식각 공정에서 에칠퐁트는 유기 발광 표시 장치 모든 면에 접촉되기 때문에, 평탄화 패턴에 덮이지 않는 신호 배선의 일부 영역은 에칠퐁트에 의해서 식각이 되어, 신호 배선의 저항이 증가하거나 신호 배선 자체가 절단되어 신호 배선의 신호 전달 기능이 저하되어 화면 이상과 같은 문제점이 발생된다. 뿐만 아니라, 신호 배선의 일부 영역이 식각되어 형성된 공극 상에 형성된 봉지층은 추후 공정시 외력에 의해 크랙이 발생될 가능성이 있고, 발생된 크랙을 통해 외부에서 수분 및 이물질이 침투되어, 유기 발광 표시 장치의 신뢰성이 저하되는 문제점 또한 발생하였다.

[0088] 이에, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)는 충간 절연층(132)에 홀(a1)을 형성함으로써, 제1 신호 배선(170)을 덮는 평탄화 패턴(134a)을 보다 두껍게 쌓을 수 있다. 상술한 바와 같이, 평탄화 패턴(134a)을 두껍게 형성함으로써, 제1 신호 배선(170)의 외측부(171)를 후속 공정에 의해 손상되지 않도록 할 수 있다.

[0089] 도 3을 참고하여 전술한 바와 같이, 평탄화 패턴(134a)의 상면은 제1 신호 배선(170)의 중앙부(172)의 상면보다는 낮게 형성되고, 충간 절연층(132)의 상면보다는 높게 형성된다. 즉, 이렇게 평탄화 패턴(134a)의 상면이 제1 신호 배선(170)의 중앙부(172)의 상면과 충간 절연층(132)의 상면 사이에 배치되도록 적층할 수 있다. 이렇게 평탄화 패턴(134a)을 형성함으로써, 평탄화 패턴(134a)의 두께는 벼파층(120)의 상면에서 평탄화 패턴(134a)의 상면까지의 두께로 종래의 유기 발광 표시 장치보다 보다 두꺼워 질 수 있다.

[0090] 일례로, 제1 신호 배선(170)이 티타늄-알루미늄-티타늄(Ti-Al-Ti)의 삼중층 구조로 이루어진 경우, 평탄화 패턴(134a)으로 인하여 제1 신호 배선(170)의 중간층인 알루미늄(A1)층은 외부에 노출되지 않게 된다.

[0091] 여기서, 제1 신호 배선(170)의 중간층인 알루미늄(A1)층은 상대적으로 제1 신호 배선(170)의 상층 및 하층인 티타늄(Ti)층보다 반응성이 높으므로 후속 공정에서 사용되는 에칠퐁트에 의해서 식각될 가능성이 높다.

[0092] 그러나, 제1 신호 배선(170)의 중간층인 알루미늄(A1)층은 평탄화 패턴(134a)에 의해 외부에 노출되지 않으므로, 후속 공정인 애노드(141)의 식각 공정에서 사용되는 에칠퐁트와 접촉되지 않으므로, 식각되지 않는다.

[0093] 따라서, 제1 신호 배선(170)은 후속 공정 중에 손상되지 않으므로, 제1 신호 배선(170) 상에 형성되는 제1 봉지층(151) 및 제2 봉지층(153)의 공정 효율이 향상될 수 있다. 이 뿐만 아니라, 제1 신호 배선(170) 상에 적층되는 제1 봉지층(151) 및 제2 봉지층(153)의 크랙을 방지할 수 있어, 외부에서의 투습 방지 효과가 향상되므로, 유기 발광 표시 장치의 신뢰성이 향상된다.

[0094] 이에, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)는 제1 신호 배선(170)의 외측부(171)에 대응하여 충간 절연층(132)에 홀(a1)을 형성하고, 홀(a1)에 제1 신호 배선(170) 및 이를 덮는 평탄화 패턴(134a)을 배치함으로써, 봉지부(150)의 단자도 감소시킬 뿐만 아니라, 후속 공정에서 제1 신호 배선(170)이 손상되지 않도록 하여 유기 발광 표시 장치(100)의 신뢰성을 향상시킬 수 있다.

[0095] 도 4는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 단면도이다. 도 5는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 단면도이다. 도 4 및 도 5에 도시된 유기 발광 표시 장치(200)는 도 1 내지 도 3에 도시된 유기 발광 표시 장치(100)와 비교하여 홀(a1), 제1 충간 절연층(232) 및 제2 충간 절연층(233)만이 상이 할 뿐, 다른 구성요소는 실질적으로 동일하므로, 중복 설명은 생략한다.

[0096] 도 4 및 도 5를 참조하면, 벼파층(120) 상에 배치되는 제1 충간 절연층(232) 및 제2 충간 절연층(233)은 박막 트랜지스터(180)의 소스 전극(183) 및 드레인 전극(184)을 게이트 전극(181) 및 액티브층(182)과 전기적으로 분

리시키는 역할을 한다.

[0097] 보다 상세하게는, 제1 층간 절연층(232) 상에 제2 층간 절연층(233)이 배치될 수 있고, 게이트 전극(181) 및 액티브층(182) 상부에 제1 층간 절연층(232)이 배치될 수 있고, 제2 층간 절연층(233) 상에 소스 전극(183) 및 드레인 전극(184)이 배치 될 수 있다.

[0098] 도 5를 참조하면, 본 발명의 다른 실시예에 따른 유기 발광 표시 장치(200)는 순차적으로 적층되는 기판(110), 벼퍼층(120), 적어도 하나의 홀(a1)을 포함하는 제1 층간 절연층(232) 및 제2 층간 절연층(233), 제1 신호 배선(170), 평탄화 패턴(234a), 제1 봉지층(151) 및 제2 봉지층(153)을 포함한다.

[0099] 홀(a1)의 깊이는 제1 층간 절연층(232) 및 제2 층간 절연층(233)의 두께의 합이 되도록 형성할 수도 있으나, 설계상의 필요에 따라, 홀(a1)은 제2 층간 절연층(233)에만 형성할 수도 있다. 즉, 홀(a1)은 제1 층간 절연층(232) 및 제2 층간 절연층(233) 중 제1 신호 배선(170)의 양 측부에 대응하는 영역을 모두 식각하여 형성할 수도 있으나, 제1 신호 배선(170)의 양 측부에 대응하는 제2 층간 절연층(233)만 식각하여 형성할 수도 있다.

[0100] 제1 신호 배선(170)은 제2 층간 절연층(233) 상부 및 홀(a1) 내부에 배치될 수 있다. 구체적으로 제1 신호 배선(170)의 중앙부(172)는 제2 층간 절연층(233) 상에 형성되지만, 제1 신호 배선(170)의 외측부(171)는 홀(a1) 내부에 배치될 수 있다. 이에 따라, 제1 신호 배선(170)의 외측부(171)는 벼퍼층(120) 상에 직접 배치될 수 있다.

[0101] 또한, 제1 신호 배선(170)의 외측부(171)는 홀(a1) 내부의 전체 영역 중 일부 영역에만 형성될 수 있으나, 이에 한정되지 않고 제1 신호 배선(170)의 외측부(171) 홀(a1) 내부 전체 영역에 형성될 수도 있다.

[0102] 평탄화 패턴(234a)은 홀(a1) 내부 및 제1 신호 배선(170)의 외측부(171) 상에 배치되어, 제1 신호 배선(170)의 외측부(171)를 덮는 형태일 수 있다.

[0103] 구체적으로 평탄화 패턴(234a)은 홀(a1) 내부 영역 중 제1 신호 배선(170)의 외측부(171)가 배치되지 않는 영역에 배치될 뿐만 아니라, 제1 신호 배선(170)의 외측부(171) 및 제2 층간 절연층(233)의 상에도 배치될 수 있다.

[0104] 본 발명의 다른 실시예에 따른 유기 발광 표시 장치(200)는 제1 층간 절연층(232) 및 제2 층간 절연층(233)에 홀(a1)을 형성한 뒤, 홀(a1) 내부에 제1 신호 배선(170)의 외측부(171)를 배치하고, 이를 덮는 평탄화 패턴(234a)을 적층함으로써, 유기 발광 표시 장치(200)의 적층 단차가 감소될 수 있다.

[0105] 구체적으로 도 5에 도시된 바와 같이, 평탄화 패턴(234a)의 상면은 제1 신호 배선(170)의 중앙부(172)의 상면보다는 낮게 형성되고, 제2 층간 절연층(233)의 상면보다는 높게 형성된다. 즉, 이렇게 평탄화 패턴(234a)의 상면이 제1 신호 배선(170)의 중앙부(172)의 상면과 제2 층간 절연층(233)의 상면 사이에 배치되도록 적층하여, 유기 발광 표시 장치(200)의 적층 단차는 제1 신호 배선(170)의 중앙부(172)의 상면부터 평탄화 패턴(234a)의 상면까지의 단차, 평탄화 패턴(234a)의 상면부터 층간 절연층(132)까지의 단차로 분리되어, 각각의 단차는 감소될 수 있다.

[0106] 이로 인하여 추후 공정에서 크랙이 발생할 가능성이 낮아지므로, 외부 투습 방지 효과 및 기계적 강성이 향상되어, 유기 발광 표시 장치(200)의 신뢰성이 향상될 수 있다.

[0107] 또한, 본 발명의 다른 실시예에 따른 유기 발광 표시 장치(200)의 홀(a1)은 제1 층간 절연층(232) 및 제2 층간 절연층(233) 모두에 형성될 수 있다. 따라서, 본 발명의 다른 실시예에 따른 유기 발광 표시 장치(200)에서는 2 개의 절연층에 홀(a1)이 형성되므로, 보다 깊이가 깊은 홀(a1)을 제공할 수 있다. 따라서, 본 발명의 다른 실시예에 따른 유기 발광 표시 장치(200)에서는 평탄화 패턴(234a)이 수용될 수 있는 충분한 공간을 제공할 수 있어, 평탄화 패턴(234a)의 두께를 보다 두껍게 형성할 수 있다. 상술한 바와 같이, 평탄화 패턴(234a)을 두껍게 형성함으로써, 제1 신호 배선(170)의 외측부(171)를 후속 공정에 의해 손상되지 않도록 할 수 있다.

[0108] 구체적으로, 본 발명의 다른 실시예에 유기 발광 표시 장치(200) 또한 제1 신호 배선(170)을 보다 두껍게 형성된 평탄화 패턴(234a)으로 덮음으로써, 제1 신호 배선(170)은 후속 공정 중에 손상되지 않으므로, 제1 신호 배선(170) 상에 형성되는 제1 봉지층(151) 및 제2 봉지층(153)의 공정 효율이 향상될 수 있다. 이 뿐만 아니라, 제1 신호 배선(170) 상에 적층되는 제1 봉지층(151) 및 제2 봉지층(153)의 크랙을 방지할 수 있어, 외부에서의 투습 방지 효과가 향상되므로, 유기 발광 표시 장치(200)의 신뢰성이 향상된다.

[0109] 도 6은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 단면도이다. 도 7은 본 발명의 또 다른 실시예

에 따른 유기 발광 표시 장치의 단면도이다.

[0110] 도 6 및 도 7에 도시된 유기 발광 표시 장치(300)는 도 4 및 도 5에 도시된 유기 발광 표시 장치(200)와 비교하여 홀(a3) 및 제2 신호 배선(390) 만이 상이할 뿐, 다른 구성요소는 실질적으로 동일하므로, 중복 설명은 생략한다.

[0111] 도 6 및 도 7을 참조하면, 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치(300)는 순차적으로 적층되는 기판(110), 벼퍼층(120), 제2 신호 배선(390), 제1 층간 절연층(232), 적어도 하나의 홀(a3)을 포함하는 제2 층간 절연층(233), 제1 신호 배선(170), 평탄화 패턴(334a), 제1 봉지층(151) 및 제2 봉지층(153)을 포함한다.

[0112] 제2 신호 배선(390)은 벼퍼층(120) 상부에 배치되어, 복수의 패드(PD)에 인가된 다양한 신호를 복수의 화소(PX) 또는 게이트 구동부(GD)에 전달한다. 예를 들어, 제2 신호 배선(390)은 데이터 배선, 고전위 전압 배선, 저전위 전압 배선, 기준 전압 배선, 클럭 신호 배선 등과 같은 다양한 신호가 전달되는 배선일 수 있다. 또한, 제2 신호 배선(390)은 제1 신호 배선(170)과 동일한 종류의 신호를 전달할 수도 있고, 상이한 종류의 신호를 전달할 수도 있다. 이하에서는, 설명의 편의를 위해 제2 신호 배선(390)이 클럭 신호 배선인 것으로 설명하나 이에 제한되는 것은 아니다.

[0113] 제2 신호 배선(390)은 패드(PD)를 통해 인가된 클럭 신호를 게이트 구동부(GD)에 인가할 수 있다. 이를 위해, 제2 신호 배선(390)은 게이트 전극(181)과 동일한 물질로 이루어지고, 게이트 전극(181) 형성 시 동시에 형성될 수 있다. 또한, 제2 신호 배선(390)은 제1 신호 배선(170)과 별개의 공정으로 서로 다른 층에 형성되므로, 제1 신호 배선(170) 하부에서 중첩되게 형성될 수 있다.

[0114] 도 7을 참조하면, 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치(300)에서, 제2 층간 절연층(233)은 홀(a1)을 포함한다. 홀(a1) 각각은 제1 신호 배선(170)의 양 측부에 대응하여 형성되므로, 홀(a1) 각각 또한 제1 신호 배선(170)의 연장 방향에 따라 연장되는 형태일 수 있다. 도 7에서는 제1 신호 배선(170)의 양 측부에 대응되는 영역에 홀(a1)이 형성된 것으로 도시하였으나, 홀(a1)은 제1 신호 배선(170)의 일 측부에만 대응되도록 형성될 수도 있다.

[0115] 그리고, 홀(a1)의 깊이는 제2 층간 절연층(233)의 두께만큼 형성하는 것이 바람직하다. 즉, 제2 층간 절연층(233)에만 홀을 형성하는 것이 바람직하다. 만약 제1 층간 절연층(232) 및 제2 층간 절연층(233)에 모두 홀이 형성될 경우, 서로 다른 신호를 전달하는 제2 신호 배선(390)과 제1 신호 배선(170)이 전기적으로 접촉되어, 화면 이상 등의 유기 발광 표시 장치의 구동 불량이 발생할 수 있다.

[0116] 다만, 설계상의 필요에 따라 홀(a1)의 깊이는 제2 신호 배선(390)과 제1 신호 배선(170)이 접촉되지 않는 범위에서 다양하게 변경될 수 있다.

[0117] 그리고, 제1 신호 배선(170)은 제2 층간 절연층(233) 상부 및 홀(a1) 내부에 배치될 수 있다. 구체적으로 제1 신호 배선(170)의 중앙부(172)는 제2 층간 절연층(233) 상에 형성되지만, 제1 신호 배선(170)의 외측부(171)는 홀(a1) 내부에 배치될 수 있다. 이에 따라, 제1 신호 배선(170)의 외측부(171)는 제1 층간 절연층(232) 상에 직접 배치될 수 있다.

[0118] 또한, 제1 신호 배선(170)의 외측부(171)는 홀(a1) 내부의 전체 영역 중 일부 영역에만 형성될 수 있으나, 이에 한정되지 않고 제1 신호 배선(170)의 외측부(171)는 홀(a1) 내부 전체 영역에 형성될 수도 있다.

[0119] 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치(300)는 제2 층간 절연층(233)에만 홀(a1)을 형성한 뒤, 홀(a1) 내부에 제1 신호 배선(170)의 외측부(171)를 배치하고, 이를 덮는 평탄화 패턴(334a)을 적층함으로써, 유기 발광 표시 장치(300)의 적층 단차가 감소될 수 있다.

[0120] 구체적으로 도 7에 도시된 바와 같이, 평탄화 패턴(334a)의 상면은 제1 신호 배선(170)의 중앙부(172)의 상면보다는 낮게 형성되고, 제2 층간 절연층(233)의 상면보다는 높게 형성된다. 즉, 이렇게 평탄화 패턴(334a)의 상면이 제1 신호 배선(170)의 중앙부(172)의 상면과 제2 층간 절연층(233)의 상면 사이에 배치되도록 적층하여, 유기 발광 표시 장치(300)의 적층 단차는 제1 신호 배선(170)의 중앙부(172)의 상면부터 평탄화 패턴(334a)의 상면까지의 단차, 평탄화 패턴(334a)의 상면부터 층간 절연층(132)까지의 단차로 분리되어, 각각의 단차는 감소될 수 있다.

[0121] 이로 인하여 추후 공정에서 크랙이 발생할 가능성이 낮아지므로, 외부 투습 방지 효과 및 기계적 강성이 향상되어, 유기 발광 표시 장치(300)의 신뢰성이 향상될 수 있다.

- [0122] 본 발명의 다른 실시예에 유기 발광 표시 장치(300) 또한 제1 신호 배선(170)을 평탄화 패턴(334a)으로 덮음으로써, 제1 신호 배선(170)은 후속 공정 중에 손상되지 않으므로, 제1 신호 배선(170) 상에 형성되는 제1 봉지층(151) 및 제2 봉지층(153)의 공정 효율이 향상될 수 있다. 이 뿐만 아니라, 제1 신호 배선(170) 상에 적층되는 제1 봉지층(151) 및 제2 봉지층(153)의 크랙을 방지할 수 있어, 외부에서의 투습 방지 효과가 향상되므로, 유기 발광 표시 장치(300)의 신뢰성이 향상된다.
- [0123] 그리고, 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치(300)에서는 제1 신호 배선(170)과 제2 신호 배선(390)이 중첩되어 배치될 경우에도, 복수의 층간 절연막(232, 233) 중 상측에 배치된 제2 층간 절연막(233)에만 홀(a1)을 형성하고, 홀(a1) 내부에 제1 신호 배선(170) 및 이를 덮는 평탄화 패턴(334a)을 배치함으로써, 봉지부(150)의 단차도 감소시킬 뿐만 아니라, 후속 공정에서 제1 신호 배선(170)이 손상되지 않도록 하여 유기 발광 표시 장치(300)의 신뢰성을 향상시킬 수 있다.
- [0124] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 다음과 같이 설명될 수 있다.
- [0125] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 표시 영역 및 비표시 영역을 갖는 기판, 기판 상에 배치되는 적어도 하나의 절연층, 적어도 하나의 절연층 상에 배치되는 제1 신호 배선, 표시 영역에 배치되는 유기 발광 소자, 유기 발광 소자 및 제1 신호 배선을 덮는 봉지부를 포함하고, 적어도 하나의 절연층은 제1 신호 배선의 측부에 대응하는 홀을 포함하고, 제1 신호 배선의 측부는 홀 내부에 배치되고, 홀에는 제1 신호 배선의 측부를 덮는 평탄화 패턴이 배치되어, 유기 발광 표시 장치의 신뢰성을 향상시킬 수 있다.
- [0126] 본 발명의 다른 특징에 따르면, 유기 발광 표시 장치는 표시 영역에 배치되고, 유기 발광 소자와 전기적으로 연결된 박막 트랜지스터를 더 포함하고, 적어도 하나의 절연층은 박막 트랜지스터의 게이트 전극과 소스 전극 및 드레인 전극을 절연시키는 층간 절연층일 수 있다.
- [0127] 본 발명의 또 다른 특징에 따르면, 층간 절연층은 제1 층간 절연층 및 제2 층간 절연층 상에 배치되는 제2 층간 절연층을 포함할 수 있다.
- [0128] 본 발명의 또 다른 특징에 따르면, 제1 층간 절연층 및 제2 층간 절연층은 모두 홀을 포함할 수 있다.
- [0129] 본 발명의 또 다른 특징에 따르면, 제1 층간 절연층 하부에서 제1 층간 절연층과 중첩되도록 배치되는 제2 신호 배선을 더 포함하고, 제1 층간 절연층 및 제2 층간 절연층 중 제2 층간 절연층만이 홀을 포함할 수 있다.
- [0130] 본 발명의 또 다른 특징에 따르면, 제2 신호 배선은 박막 트랜지스터의 게이트 전극과 동일 물질로 이루어질 수 있다.
- [0131] 본 발명의 또 다른 특징에 따르면, 제1 신호 배선은 박막 트랜지스터의 소스 전극 및 드레인 전극과 동일 물질로 이루어질 수 있다.
- [0132] 본 발명의 또 다른 특징에 따르면, 유기 발광 표시 장치는 박막 트랜지스터 상에 배치되는 평탄화층을 더 포함하고, 평탄화 패턴의 두께는 평탄화층의 두께와 동일할 수 있다.
- [0133] 본 발명의 또 다른 특징에 따르면, 평탄화 패턴의 상면은 적어도 하나의 절연층의 상면보다 높고, 적어도 하나의 절연층 상에 배치된 제1 신호 배선의 상면보다 낮을 수 있다.
- [0134] 본 발명의 또 다른 특징에 따르면, 제1 신호 배선의 양 끝단은 홀 내부에 배치될 수 있다.
- [0135] 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는, 복수의 화소가 정의되는 기판, 기판 상에 배치되는 적어도 하나의 절연층, 적어도 하나의 절연층 상에 형성되는 신호 배선 및 신호 배선의 외측부를 덮는 평탄화 패턴을 포함하고,
- [0136] 복수의 화소 외곽 영역에서, 적어도 하나의 절연층에는 신호 배선의 외측부가 배치되는 적어도 하나의 홀이 배치되고, 신호 배선의 외측부 및 평탄화 패턴이 적어도 하나의 홀에 수용되어 평탄화 패턴에 의한 단차 발생이 최소화될 수 있다.
- [0137] 본 발명의 다른 특징에 따르면, 유기 발광 표시 장치는 상기 기판 상에 게이트 전극, 소스 전극 및 드레인 전극을 포함하는 박막 트랜지스터 및 박막 트랜지스터 상부를 평탄화시키는 평탄화층을 더 포함하고, 평탄화 패턴은 상기 평탄화층과 동일 물질로 이루어질 수 있다.
- [0138] 본 발명의 또 다른 특징에 따르면, 소스 전극 및 드레인 전극은 상기 평탄화층과 직접 접할 수 있다.

- [0139] 본 발명의 또 다른 특징에 따르면, 신호 배선은 유기 발광 소자의 애노드와 동일 에체트에 의해 식각가능한 물질로 이루어질 수 있다.
- [0140] 본 발명의 또 다른 특징에 따르면, 신호 배선은 상기 봉지부와 접할 수 있다.
- [0141] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다.
- [0142] 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

[0143] 100, 200, 300: 유기 발광 표시 장치

110: 기판

120: 벼파총

131: 게이트 절연층

132: 충간 절연층

232: 제1 충간 절연층

233: 제2 충간 절연층

140: 유기 발광 소자

141: 애노드

142: 유기 발광층

143: 캐소드

150: 봉지부

151: 제1 봉지층

152: 이물 보상층

153: 제2 봉지층

160: 댐

161: 제1 댐

161a: 제1 서브 댐

161b: 제2 서브 댐

162: 제2 댐

162a: 제3 서브 댐

162b: 제4 서브 댐

170: 제1 신호 배선

180: 박막 트랜지스터

181: 게이트 전극

182: 액티브층

183: 소스 전극

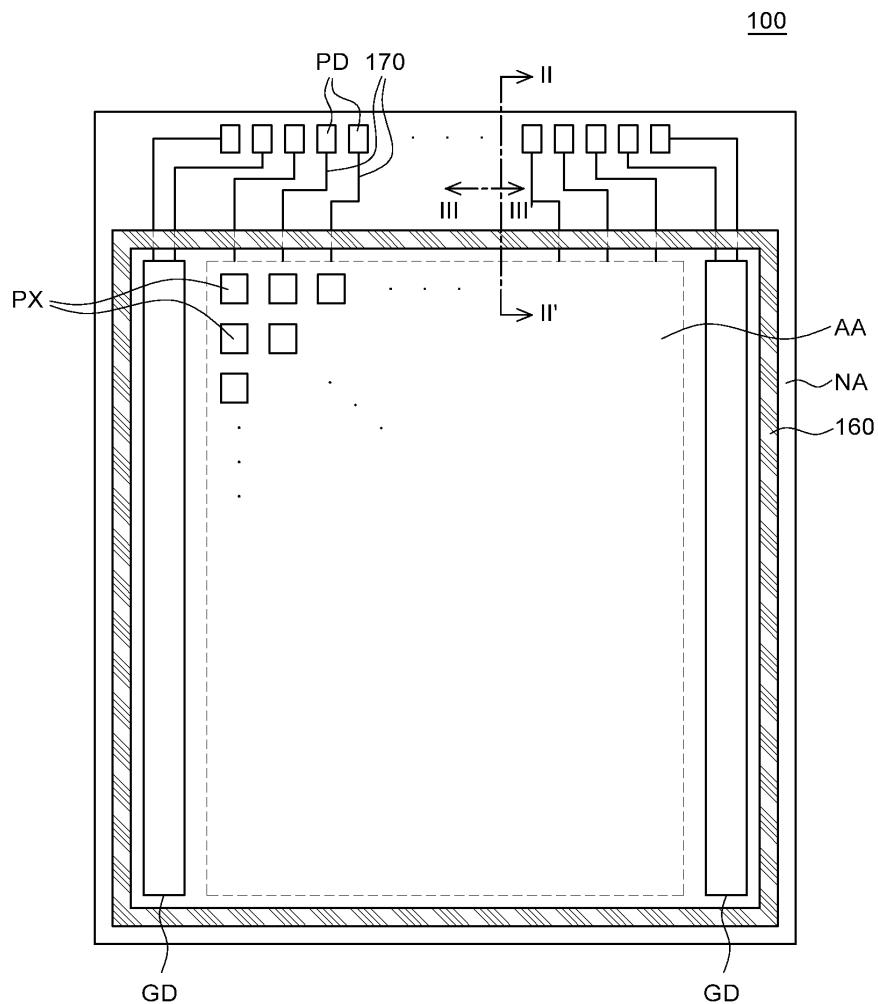
184: 드레인 전극

390: 제2 신호 배선

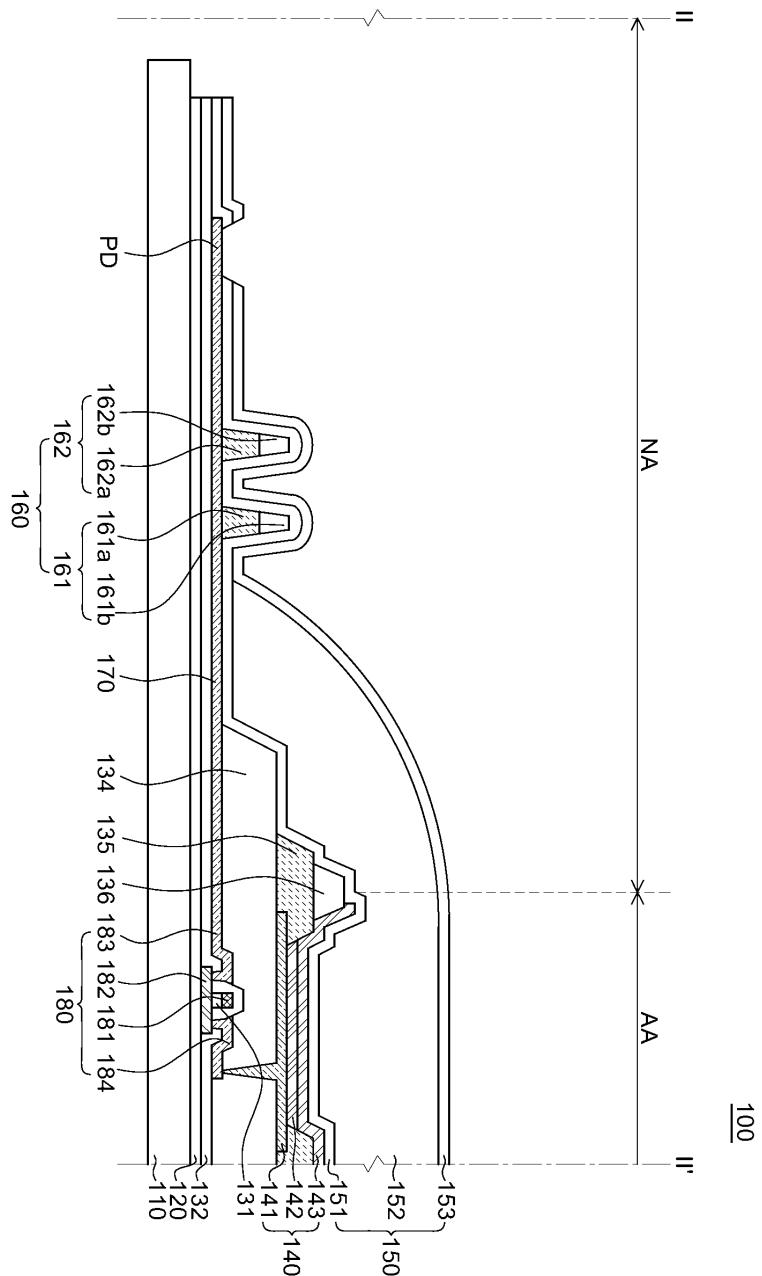
a1: 홀

도면

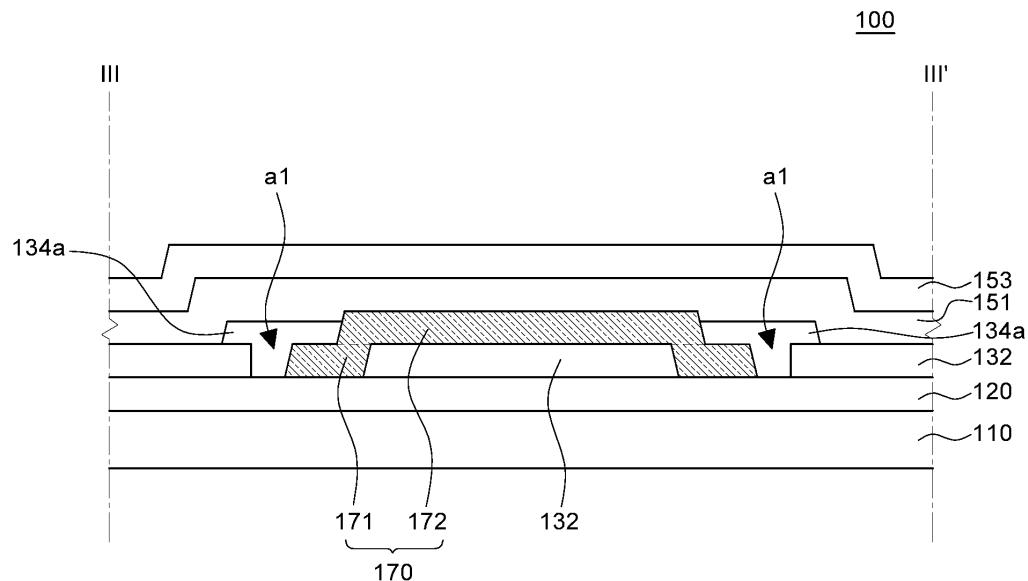
도면1



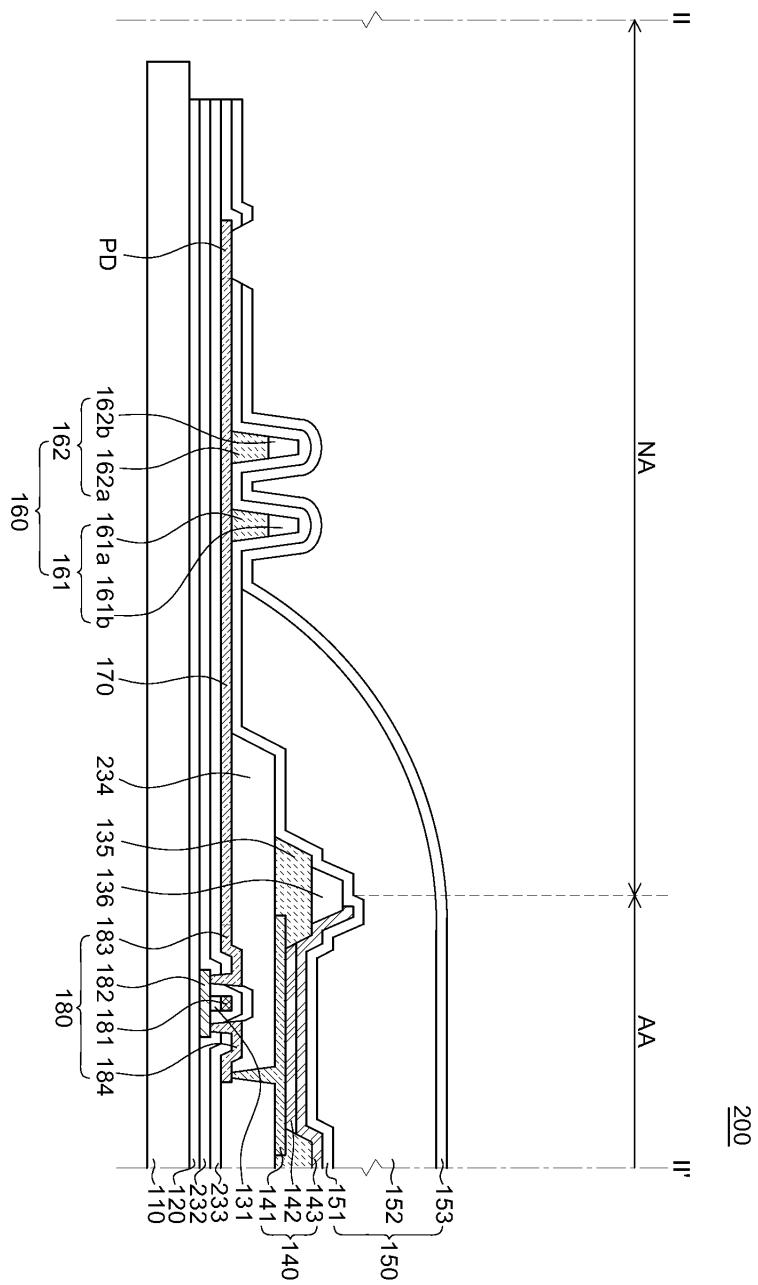
도면2



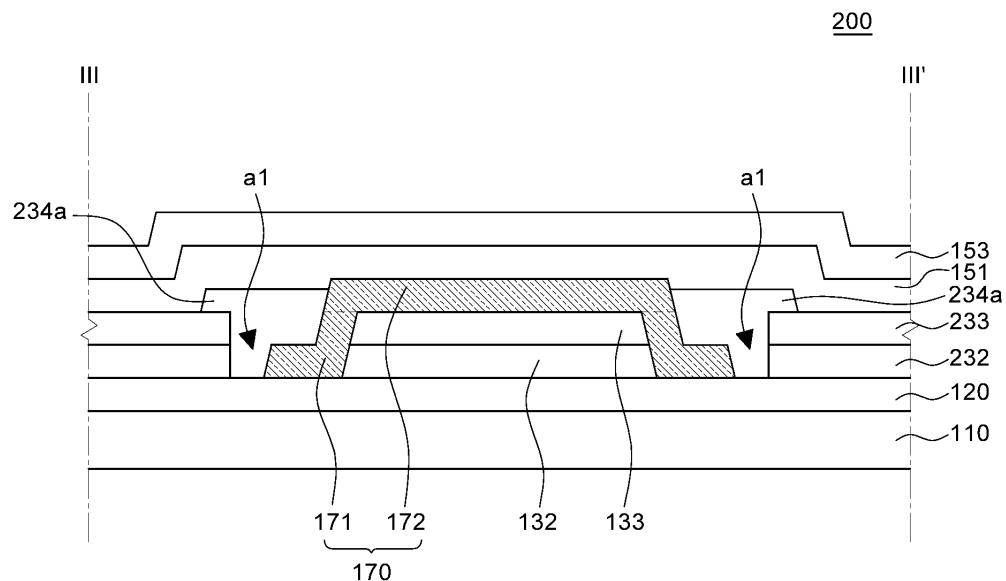
도면3



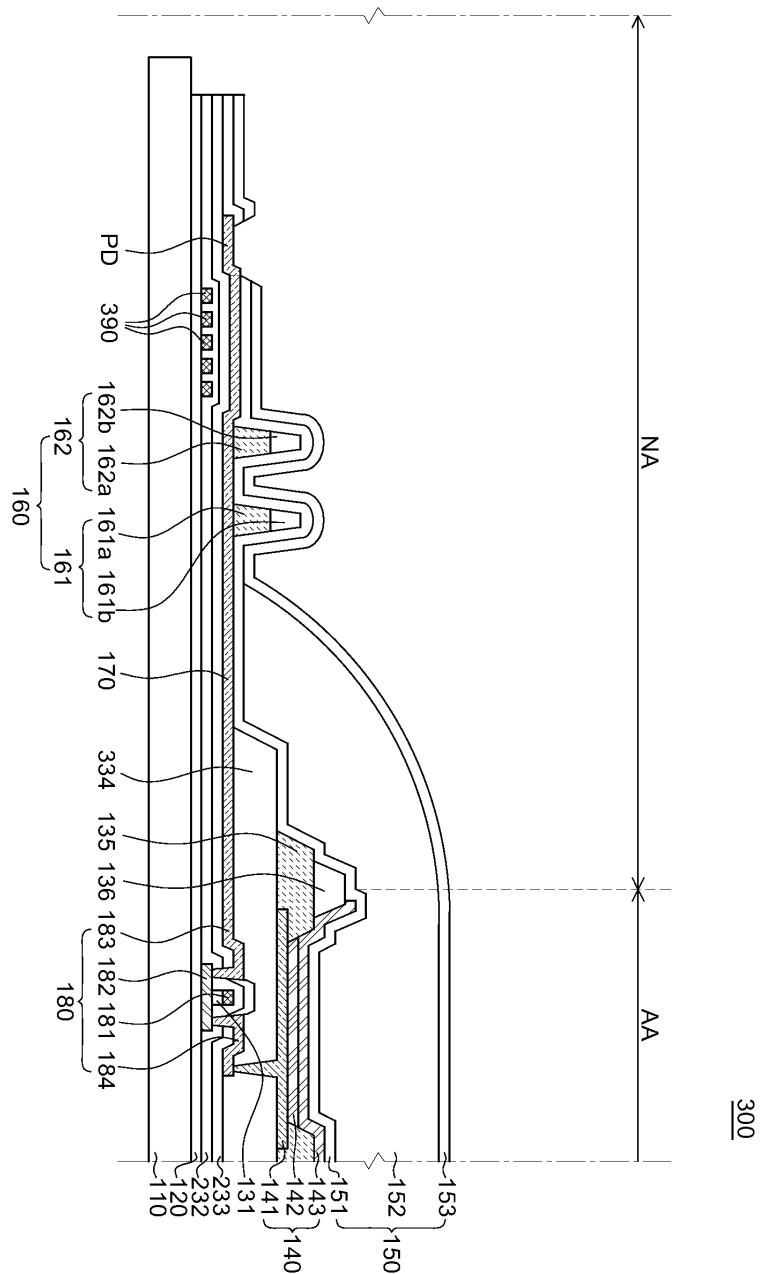
도면4



도면5

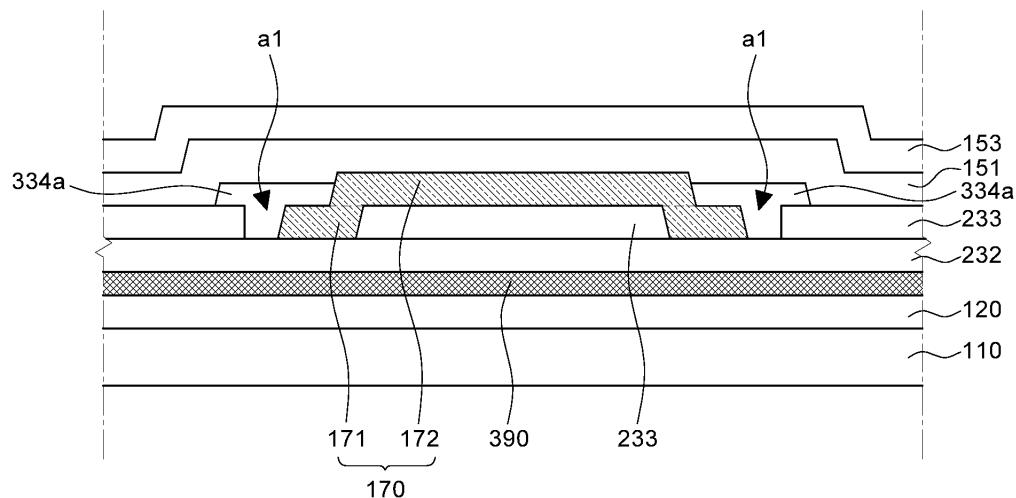


도면6



도면7

300



专利名称(译)	有机发光显示装置		
公开(公告)号	KR1020200048685A	公开(公告)日	2020-05-08
申请号	KR1020180131026	申请日	2018-10-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	정동훈		
发明人	정동훈		
IPC分类号	H01L51/52 H01L27/32 H01L51/56		
CPC分类号	H01L51/5237 H01L27/32 H01L51/56		
外部链接	Espacenet		

摘要(译)

有机发光显示装置，具有显示区域和非显示区域的基板，设置在基板上的至少一个绝缘层，设置在至少一个绝缘层上的第一信号布线以及显示区域包括有机发光器件，有机发光器件和覆盖第一信号布线的封装部分，其中至少一个绝缘层包括与第一信号布线的一侧相对应的孔，并且第一信号布线的一侧在该孔内。覆盖第一信号布线的侧面的平坦图案设置在孔中，并且可以提高有机发光二极管显示器的可靠性。

