



공개특허 10-2020-0011165



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0011165  
(43) 공개일자 2020년02월03일

(51) 국제특허분류(Int. Cl.)  
*G09G 3/3208* (2016.01)  
(52) CPC특허분류  
*G09G 3/3208* (2013.01)  
*G09G 2230/00* (2013.01)  
(21) 출원번호 10-2018-0085952  
(22) 출원일자 2018년07월24일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
이성구  
경기도 파주시 월롱면 엘지로 245  
(74) 대리인  
특허법인다나

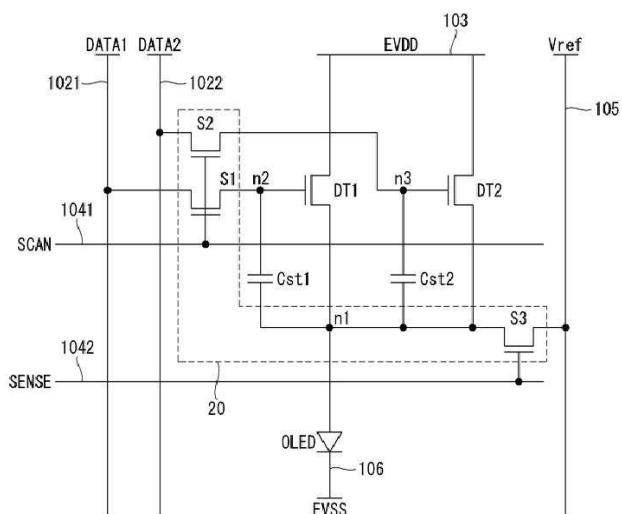
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 **픽셀 회로와 이를 이용한 전계 발광 표시장치**

### (57) 요 약

본 발명은 픽셀 회로와 이를 이용한 전계 발광 표시장치에 관한 것으로, 미리 설정된 퍼크 휘도까지의 제1 휘도 범위에서 상기 제1 및 제2 구동 소자들 중에서 상기 제1 구동 소자만 구동하고, 상기 퍼크 휘도 보다 높은 제2 휘도 범위에서 상기 제1 및 제2 구동 소자들을 구동하여 상기 발광 소자로 흐르는 전류양을 증가시킨다.

**대 표 도** - 도2



(52) CPC특허분류

*G09G 2320/0233 (2013.01)*

*G09G 2320/062 (2013.01)*

---

## 명세서

### 청구범위

#### 청구항 1

발광 소자;

상기 발광 소자에 연결되어 상기 발광 소자에 전류를 공급하는 제1 및 제2 구동 소자들; 및

미리 설정된 피크 휘도까지의 제1 휘도 범위에서 상기 제1 및 제2 구동 소자들 중에서 상기 제1 구동 소자만 구동하고, 상기 피크 휘도 보다 높은 제2 휘도 범위에서 상기 제1 및 제2 구동 소자들을 구동하여 상기 발광 소자로 흐르는 전류양을 증가시키는 스위치 회로를 포함하는 픽셀 회로.

#### 청구항 2

제 1 항에 있어서,

상기 제1 및 제2 구동 소자들은 제1 노드를 경유하여 상기 발광 소자의 애노드에 연결되고, 상기 발광 소자의 캐소드는 저전위 전원 전압이 공급되는 전극에 연결되며,

상기 제1 구동 소자는 제2 노드에 연결된 게이트, 고전위 전원 전압이 공급되는 제1 전원 라인에 연결된 제1 전극, 및 상기 제1 노드를 통해 상기 발광 소자의 애노드에 연결된 제2 전극을 포함하고,

상기 제2 구동 소자는 제3 노드에 연결된 게이트, 상기 제1 전원 라인에 연결된 제1 전극, 및 상기 제1 노드를 통해 상기 발광 소자의 애노드에 연결된 제2 전극을 포함하고,

상기 고전위 전원 전압이 상기 저전위 전원 전압 보다 높은 직류 전압인 픽셀 회로.

#### 청구항 3

제 2 항에 있어서,

상기 스위치 회로는

제1 스캔 신호가 인가되는 제1 게이트 라인에 연결된 게이트, 제1 데이터 라인에 연결된 제1 전극, 및 상기 제2 노드에 연결된 제2 전극을 포함한 제1 스위치 소자;

상기 제1 게이트 라인에 연결된 게이트, 제2 데이터 라인에 연결된 제1 전극, 및 상기 제3 노드에 연결된 제2 전극을 포함한 제2 스위치 소자; 및

상기 제1 스캔 신호와 동기되는 제2 스캔 신호가 인가되는 제2 게이트 라인에 연결된 게이트, 상기 제1 노드에 연결된 제1 전극, 및 소정의 기준 전압이 인가되는 제2 전원 라인에 연결된 제2 전극을 포함한 제3 스위치 소자를 포함하고,

상기 기준 전압이 상기 고전위 전원 전압 보다 낮고 상기 저전위 전원 전압 이상의 직류 전압인 픽셀 회로.

#### 청구항 4

제 3 항에 있어서,

상기 제1 휘도 범위에서 입력 영상의 데이터 전압이 상기 제1 데이터 라인에 공급되고 상기 제1 스위치 소자가 상기 데이터 전압에 동기되는 제1 스캔 신호의 게이트 온 전압에 응답하여 턴-온되어 상기 제1 구동 소자의 게이트에 상기 데이터 전압을 공급하고,

상기 제1 휘도 범위에서 미리 설정된 블랙 계조 전압이 상기 제2 데이터 라인에 공급되고 상기 제2 스위치 소자가 상기 제1 스캔 신호의 게이트 온 전압에 응답하여 턴-온되어 상기 제2 구동 소자의 게이트에 상기 블랙 계조 전압을 공급하고,

상기 제2 휘도 범위에서 상기 데이터 전압이 상기 제1 및 제2 데이터 라인들에 공급되고 상기 제1 및 제2 스위치 소자들이 상기 제1 스캔 신호의 게이트 온 전압에 응답하여 턴-온되어 상기 제1 및 제2 구동 소자들의 게이

트에 상기 데이터 전압을 공급하는 픽셀 회로.

### 청구항 5

제 3 항에 있어서,

상기 제1 노드와 상기 제2 노드 사이에 연결된 제1 커패시터; 및

상기 제1 노드와 상기 제3 노드 사이에 연결된 제2 커패시터를 더 포함하는 픽셀 회로.

### 청구항 6

제 1 항에 있어서,

상기 제1 및 제2 구동 소자들은 제1 노드를 경유하여 상기 발광 소자의 애노드에 연결되고, 상기 발광 소자의 캐소드는 저전위 전원 전압이 공급되는 전극에 연결되며,

상기 제1 구동 소자는 제2 노드에 연결된 게이트, 고전위 전원 전압이 공급되는 제1 전원 라인에 연결된 제1 전극, 및 상기 제1 노드를 통해 상기 발광 소자의 애노드에 연결된 제2 전극을 포함하고,

상기 제2 구동 소자는 제2 노드에 연결된 게이트, 상기 스위치 회로를 통해 상기 제1 전원 라인에 연결된 제1 전극, 및 상기 제1 노드를 통해 상기 발광 소자의 애노드에 연결된 제2 전극을 포함하고,

상기 스위치 회로는 상기 제1 휘도 범위에서 상기 제1 전원 라인과 상기 제2 구동 소자의 제1 전극 사이의 전류 패스를 차단하고, 상기 제2 휘도 범위에서 상기 제1 전원 라인과 상기 제2 구동 소자의 제1 전극을 연결하고,

상기 고전위 전원 전압이 상기 저전위 전원 전압 보다 높은 직류 전압인 픽셀 회로.

### 청구항 7

제 6 항에 있어서,

상기 스위치 회로는

제1 스캔 신호가 인가되는 제1 게이트 라인에 연결된 게이트, 입력 영상의 데이터 전압이 공급되는 데이터 라인에 연결된 제1 전극, 및 상기 제2 노드에 연결된 제2 전극을 포함한 제1 스위치 소자;

상기 제1 게이트 라인에 연결된 게이트, 발광 제어 라인에 연결된 제1 전극, 및 제3 노드에 연결된 제2 전극을 포함한 제2 스위치 소자;

상기 제1 스캔 신호와 동기되는 제2 스캔 신호가 인가되는 제2 게이트 라인에 연결된 게이트, 상기 제1 노드에 연결된 제1 전극, 및 소정의 기준 전압이 인가되는 제2 전원 라인에 연결된 제2 전극을 포함한 제3 스위치 소자; 및

상기 제3 노드에 연결된 게이트, 상기 제1 전원 라인에 연결된 제1 전극, 및 상기 제2 구동 소자의 제1 전극에 연결된 제2 전극을 포함한 제4 스위치 소자를 포함하고,

상기 제1 휘도 범위에서 상기 발광 제어 라인에 게이트 오프 전압이 공급되고, 상기 제2 휘도 범위에서 상기 발광 제어 라인에 게이트 온 전압이 인가되고,

상기 제4 스위치 소자는 상기 제1 휘도 범위에서 상기 제3 노드 상의 상기 게이트 오프 전압에 따라 턴-오프되고, 상기 제2 휘도 범위에서 상기 제3 노드 상의 상기 게이트 온 전압에 따라 턴-온되며,

상기 기준 전압이 상기 고전위 전원 전압 보다 낮고 상기 저전위 전원 전압 이상의 직류 전압인 픽셀 회로.

### 청구항 8

제 7 항에 있어서,

상기 제1 노드와 상기 제2 노드 사이에 연결된 제1 커패시터; 및

상기 제1 전원 라인과 상기 제3 노드 사이에 연결된 제2 커패시터를 더 포함하는 픽셀 회로.

### 청구항 9

제 6 항에 있어서,

상기 스위치 회로는

제1 스캔 신호가 인가되는 제1 게이트 라인에 연결된 게이트, 입력 영상의 데이터 전압이 공급되는 데이터 라인에 연결된 제1 전극, 및 상기 제2 노드에 연결된 제2 전극을 포함한 제1 스위치 소자;

상기 제1 스캔 신호와 동기되는 제2 스캔 신호가 인가되는 제2 게이트 라인에 연결된 게이트, 상기 제1 노드에 연결된 제1 전극, 및 소정의 기준 전압이 인가되는 제2 전원 라인에 연결된 제2 전극을 포함한 제2 스위치 소자; 및

발광 제어 라인에 연결된 게이트, 상기 제1 전원 라인에 연결된 제1 전극, 및 제2 구동 소자의 제1 전극에 연결된 제3 스위치 소자를 포함하고,

상기 제1 휘도 범위에서 상기 발광 제어 라인에 게이트 오프 전압이 공급되고, 상기 제2 휘도 범위에서 상기 발광 제어 라인에 게이트 온 전압이 인가되고,

상기 제3 스위치 소자는 상기 제1 휘도 범위에서 상기 게이트 오프 전압에 따라 턴-오프되고, 상기 제2 휘도 범위에서 상기 게이트 온 전압에 따라 턴-온되며,

상기 기준 전압이 상기 고전위 전원 전압 보다 낮고 상기 저전위 전원 전압 이상의 직류 전압인 픽셀 회로.

#### 청구항 10

제 6 항에 있어서,

상기 스위치 회로는

제1 스캔 신호가 인가되는 제1 게이트 라인에 연결된 게이트, 입력 영상의 데이터 전압이 공급되는 데이터 라인에 연결된 제1 전극, 및 상기 제2 노드에 연결된 제2 전극을 포함한 제1 스위치 소자;

제1 발광 제어 라인에 연결된 게이트, 제1 발광 제어 라인과 교차되는 제2 발광 제어 라인에 연결된 제2 전극, 및 제3 노드에 연결된 제2 전극을 포함한 제2 스위치 소자;

상기 제1 스캔 신호와 동기되는 제2 스캔 신호가 인가되는 제2 게이트 라인에 연결된 게이트, 상기 제1 노드에 연결된 제1 전극, 및 소정의 기준 전압이 인가되는 제2 전원 라인에 연결된 제2 전극을 포함한 제3 스위치 소자; 및

상기 제3 노드에 연결된 게이트, 상기 제1 전원 라인에 연결된 제1 전극, 및 상기 제2 구동 소자의 제1 전극에 연결된 제2 전극을 포함한 제4 스위치 소자를 포함하고,

상기 제1 휘도 범위에서 상기 제1 및 제2 발광 제어 라인들에 게이트 오프 전압이 공급되고, 상기 제2 휘도 범위에서 상기 제1 및 제2 발광 제어 라인들에 게이트 온 전압이 인가되고,

상기 제2 스위치 소자는 상기 제1 휘도 범위에서 상기 게이트 오프 전압에 따라 턴-오프되고, 상기 제2 휘도 범위에서 상기 게이트 온 전압에 따라 턴-온되고,

상기 제4 스위치 소자는 상기 제2 스위치 소자가 턴-온될 때 동시에 턴-온되어 상기 제1 전원 라인을 상기 제2 구동 소자의 제1 전극 사이의 전류 패스를 형성하고,

상기 기준 전압이 상기 고전위 전원 전압 보다 낮고 상기 저전위 전원 전압 이상의 직류 전압인 픽셀 회로.

#### 청구항 11

제 9 항 또는 제 10 항에 있어서,

상기 제1 노드와 상기 제2 노드 사이에 연결된 커패시터를 더 포함하는 픽셀 회로.

#### 청구항 12

다수의 서브 픽셀들을 포함한 표시패널; 및

상기 서브 픽셀들에 입력 영상의 픽셀 데이터를 기입하는 표시패널 구동회로를 포함하고,

상기 서브 픽셀들 각각은 픽셀 회로를 포함하고,

상기 픽셀 회로는,

발광 소자;

상기 발광 소자에 연결되어 상기 발광 소자에 전류를 공급하는 제1 및 제2 구동 소자들; 및

미리 설정된 피크 휘도까지의 제1 휘도 범위에서 상기 제1 및 제2 구동 소자들 중에서 상기 제1 구동 소자만 구동하고, 상기 피크 휘도 보다 높은 제2 휘도 범위에서 상기 제1 및 제2 구동 소자들을 구동하여 상기 발광 소자로 흐르는 전류양을 증가시키는 스위치 회로를 포함하는 전계 발광 표시장치.

### 발명의 설명

#### 기술 분야

[0001] 본 발명은 고 동적 범위(High Dynamic Range, 이하 “HDR”) 구동이 가능한 픽셀 회로와 이를 이용한 전계 발광 표시장치에 관한 것이다.

#### 배경 기술

[0002] 전계 발광 표시장치는 발광층의 재료에 따라 무기 발광 표시장치와 유기 발광 표시장치로 대별된다. 액티브 매트릭스 채널(active matrix type)의 유기 발광 표시장치는 스스로 발광하는 유기 발광 다이오드(Organic Light Emitting Diode: 이하, “OLED”라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 유기 발광 표시장치의 픽셀들은 OLED와, 게이트-소스간 전압에 따라 OLED에 전류를 공급하여 OLED를 구동하는 구동소자를 포함한다. 유기 발광 표시장치의 OLED는 애노드 및 캐소드와, 이 전극들 사이에 형성된 유기 화합물층을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. OLED에 전류가 흐를 때 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자가 형성되고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

#### 발명의 내용

##### 해결하려는 과제

[0004] 유기 발광 표시장치에서 픽셀들의 휘도를 높이기 위하여, 픽셀 내의 구동 소자로 이용되는 트랜지스터의 채널 폭(width)을 증가시켜 픽셀의 구동 전류를 높일 수 있다. 그런데 이 방법은 고계조의 휘도 뿐만 아니라 저계조에서도 휘도가 상승하여 저계조의 표현력이 저감될 수 있다. 이 방법은 픽셀들의 동적 범위(Dynamic range) 향상에 제한이 있고 저계조 표현력이 저감될 수 있다.

[0005] 본 발명은 저계조의 휘도 증가 없이 고계조의 휘도를 높여 HDR 구동이 가능한 픽셀 회로와 이를 이용한 전계 발광 표시장치를 제공한다.

##### 과제의 해결 수단

[0006] 본 발명의 픽셀 회로는 발광 소자, 상기 발광 소자에 연결되어 상기 발광 소자에 전류를 공급하는 제1 및 제2 구동 소자들, 및 미리 설정된 피크 휘도까지의 제1 휘도 범위에서 상기 제1 및 제2 구동 소자들 중에서 상기 제1 구동 소자만 구동하고, 상기 피크 휘도 보다 높은 제2 휘도 범위에서 상기 제1 및 제2 구동 소자들을 구동하여 상기 발광 소자로 흐르는 전류양을 증가시키는 스위치 회로를 포함한다.

[0007] 본 발명의 전계 발광 표시장치는 다수의 서브 픽셀들을 포함한 표시패널, 및 상기 서브 픽셀들에 입력 영상의 픽셀 데이터를 기입하는 표시패널 구동회로를 포함한다.

[0008] 상기 서브 픽셀들 각각은 상기 픽셀 회로를 포함한다.

#### 발명의 효과

[0009] 본 발명은 커런트 스티어링(Current steering)을 적용한 픽셀 회로를 이용하여 저계조의 휘도 상승 없이 소정의 피크 휘도까지의 정상 휘도 범위를 표현하고, 피크 휘도 보다 높은 고휘도를 표현할 수 있다. 따라서, 본 발명의 전계 발광 표시장치는 저계조 표현력 저감 없이 HDR 구동을 할 수 있다.

### 도면의 간단한 설명

[0010] 도 1은 본 발명의 실시예에 따른 전계 발광 표시장치를 보여 주는 블록도이다.

도 2는 본 발명의 제1 실시예에 따른 픽셀 회로를 보여 주는 회로도이다.

도 3은 도 2에 도시된 픽셀 회로의 구동 파형을 보여 주는 파형도이다.

도 4는 정상 휘도 범위에서 제1 데이터 라인에 인가되는 데이터 전압을 보여 주는 파형도이다.

도 5는 고휘도 범위에서 제1 및 제2 데이터 라인에 인가되는 데이터 전압을 보여 주는 파형도이다.

도 6은 정상 휘도 범위에서 도 2에 도시된 발광 소자로 흐르는 전류를 보여 주는 회로도이다.

도 7은 고휘도 범위에서 도 2에 도시된 발광 소자로 흐르는 전류를 보여 주는 회로도이다.

도 8은 본 발명의 제2 실시예에 따른 픽셀 회로를 보여 주는 회로도이다.

도 9는 도 8에 도시된 픽셀 회로의 구동 파형을 보여 주는 파형도이다.

도 10은 본 발명의 제3 실시예에 따른 픽셀 회로를 보여 주는 회로도이다.

도 11은 도 10에 도시된 픽셀 회로의 구동 파형을 보여 주는 파형도이다.

도 12는 본 발명의 제4 실시예에 따른 픽셀 회로를 보여 주는 회로도이다.

도 13은 도 12에 도시된 픽셀 회로의 구동 파형을 보여 주는 파형도이다.

도 14는 본 발명의 실시예에 따른 전계 방출 표시장치의 감마 커브를 보여 주는 도면이다.

도 15 및 도 16은 본 발명의 실시예에 따른 전계 방출 표시장치의 저계조 휘도 특성을 보여 주는 도면들이다.

도 17은 비교예의 픽셀 회로를 보여 주는 회로도이다.

### 발명을 실시하기 위한 구체적인 내용

[0011] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0012] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명은 도면에 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 실질적으로 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.

[0013] 본 명세서 상에서 언급된 "구비한다", "포함한다", "갖는다", "이루어진다" 등이 사용되는 경우 ' ~ 만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수로 해석될 수 있다.

[0014] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0015] 위치 관계에 대한 설명일 경우, 예를 들어, ' ~ 상에', ' ~ 상부에', ' ~ 하부에', ' ~ 옆에' 등으로 두 구성요소들 간에 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 그 구성요소들 사이에 하나 이상의 다른 구성 요소가 개재될 수 있다.

[0016] 구성 요소들을 구분하기 위하여 제1, 제2 등이 사용될 수 있으나, 이 구성 요소들은 구성 요소 앞에 붙은 서수나 구성 요소 명칭으로 그 기능이나 구조가 제한되지 않는다.

- [0017] 이하의 실시예들은 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 기술적으로 다양한 연동 및 구동이 가능하다. 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수도 있다.
- [0018] 본 발명의 전계 발광 표시장치에서 픽셀 회로는 구동 소자와 스위치 소자를 포함한다. 구동 소자와 스위치 소자는 n 채널 트랜지스터(NMOS)와 p 채널 트랜지스터(PMOS) 중 하나 이상의 트랜지스터로 구현될 수 있다. 표시 패널 상에서 트랜지스터는 TFT(thin film transistor)로 구현될 수 있다. 트랜지스터는 산화물 반도체 패턴을 갖는 Oxide 트랜지스터 또는, 저온 폴리 실리콘(Low Temperature Poly-Silicon, LTPS) 반도체 패턴을 갖는 LTPS 트랜지스터로 구현될 수 있다. 트랜지스터는 게이트(gate), 소스(source) 및 드레인(drain)을 포함한 3 전극 소자이다. 소스는 캐리어(carrier)를 트랜지스터에 공급하는 전극이다. 트랜지스터 내에서 캐리어는 소스로부터 흐르기 시작한다. 드레인은 트랜지스터에서 캐리어가 외부로 나가는 전극이다. 트랜지스터에서 캐리어의 흐름은 소스로부터 드레인으로 흐른다. n 채널 트랜지스터(NMOS)의 경우, 캐리어가 전자(electron)이기 때문에 소스로부터 드레인으로 전자가 흐를 수 있도록 소스 전압이 드레인 전압보다 낮은 전압을 가진다. n 채널 트랜지스터(NMOS)에서 전류의 방향은 드레인으로부터 소스 쪽으로 흐른다. p 채널 트랜지스터(PMOS)의 경우, 캐리어가 정공(hole)이기 때문에 소스로부터 드레인으로 정공이 흐를 수 있도록 소스 전압이 드레인 전압보다 높다. p 채널 트랜지스터(PMOS)에서 정공이 소스로부터 드레인 쪽으로 흐르기 때문에 전류가 소스로부터 드레인 쪽으로 흐른다. 트랜지스터의 소스와 드레인은 고정된 것이 아니라는 것에 주의하여야 한다. 예컨대, 소스와 드레인은 인가 전압에 따라 변경될 수 있다. 따라서, 트랜지스터의 소스와 드레인으로 인하여 발명이 제한되지 않는다. 이하의 설명에서 트랜지스터의 소스와 드레인을 제1 및 제2 전극으로 칭하기로 한다.
- [0019] 스위치 소자들로 이용되는 트랜지스터의 게이트 신호는 게이트 온 전압(Gate On Voltage)과 게이트 오프 전압(Gate Off Voltage) 사이에서 스윙한다. 게이트 온 전압은 트랜지스터가 턴-온(turn-on)되는 전압으로 설정되며, 게이트 오프 전압은 트랜지스터가 턴-오프(turn-off)되는 전압으로 설정된다. n 채널 트랜지스터(NMOS)의 경우에, 게이트 온 전압은 게이트 하이 전압(Gate High Voltage, VGH)이고, 게이트 오프 전압은 게이트 하이 전압(VGH) 보다 낮은 게이트 로우 전압(Gate Low Voltage, VGL)일 수 있다. p 채널 트랜지스터(PMOS)의 경우에, 게이트 온 전압은 게이트 로우 전압(VGL)이고, 게이트 오프 전압은 게이트 하이 전압(VGH)일 수 있다.
- [0020] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다. 이하의 실시예들에서, 전계 발광 표시장치는 유기 발광 물질을 포함한 유기발광 표시장치를 중심으로 설명하지만 이에 한정되지 않는다.
- [0021] 도 1은 본 발명의 실시예에 따른 전계 발광 표시장치를 보여 주는 도면들이다.
- [0022] 도 1을 참조하면, 본 발명의 실시예에 따른 전계 발광 표시장치는 표시패널(100)과, 표시패널 구동회로를 포함한다.
- [0023] 표시패널(100)의 화면은 입력 영상을 표시하는 픽셀 어레이(AA)를 포함한다. 픽셀 어레이(AA)는 다수의 데이터 라인들(102), 데이터 라인들(102)과 교차되는 다수의 게이트 라인들(104), 및 매트릭스 형태로 배치되는 픽셀들을 포함한다.
- [0024] 픽셀들 각각은 컬러 구현을 위하여 적색 서브 픽셀, 녹색 서브 픽셀, 청색 서브 픽셀로 나뉘어질 수 있다. 픽셀들 각각은 백색 서브 픽셀을 더 포함할 수 있다. 서브 픽셀들(101) 각각은 도 6 및 도 7과 같은 커런트 스티어링(Current steering)을 적용한 픽셀 회로를 포함한다. 본 발명은 미리 설정된 기준의 전계 발광 표시장치에 비하여 더 높은 휙도로 발광하고 저계조의 휙도 증가가 없는 HDR 구현이 가능한 픽셀 회로를 제안한다. 이하에서 “픽셀”은 서브 픽셀과 같은 의미로 해석될 수 있다.
- [0025] 픽셀 어레이(AA)는 다수의 픽셀 라인들(L1~Ln)을 포함한다. 픽셀 라인(L1~Ln)은 픽셀 어레이에서 1 라인에 배치된 서브 픽셀들(101)을 포함한다. 1 픽셀 라인에 배치된 픽셀들은 게이트 라인들(104)을 공유한다. 1 픽셀 라인에 배치된 서브 픽셀들(101)은 서로 다른 데이터 라인(102)에 연결된다. 데이터 라인 방향을 따라 세로 방향으로 배치된 서브 픽셀들은 동일한 데이터 라인을 공유한다. 표시패널 구동회로(110, 120)는 입력 영상의 1 프레임 데이터를 1 프레임 기간 동안 픽셀들에 기입한다. 1 픽셀 라인의 서브 픽셀들에는 1 수평 기간(도 3, 1H) 동안 입력 영상의 픽셀 데이터가 기입된다. 1 수평 기간은 1 프레임 기간을 픽셀 어레이의 총 픽셀 라인 개수로 나눈 시간과 같다. 도 3에서 FR(N)은 제N(N은 양의 정수) 프레임 기간이고, FR(N+1)은 제N+1 프레임 기간이다.
- [0026] 표시패널(100) 상에 터치 센서들이 배치될 수 있다. 터치 입력은 별도의 터치 센서들을 이용하여 센싱되거나 픽셀들을 통해 센싱될 수 있다. 터치 센서들은 온-셀(On-cell type) 또는 애드 온 채널(Add on type)으로 표시

패널의 화면 상에 배치되거나 픽셀 어레이에 내장되는 인-셀(In-cell type) 터치 센서들로 구현될 수 있다.

[0027] 표시패널 구동회로(110, 120)는 데이터 구동부(110)와 게이트 구동부(120)를 구비한다. 데이터 구동부(110)와 데이터 라인들(102) 사이에 도시되지 않은 디멀티플렉서(Demultiplexer, DEMUX)가 배치될 수 있다.

[0028] 표시패널 구동회로(110, 120)는 타이밍 콘트롤러(Timing controller, TCON)(130)의 제어 하에 표시패널(100)의 픽셀 라인을 어드레싱(addressing)하여 픽셀들에 입력 영상의 데이터를 기입하고 픽셀들을 발광시킨다. 표시패널 구동회로(110, 120)는 터치 센서들을 구동하기 위한 터치 센서 구동부를 더 구비할 수 있다. 터치 센서 구동부는 도 1에서 생략되어 있다. 모바일 기기나 웨어러블 기기에서 데이터 구동부(110), 타이밍 콘트롤러(130) 등이 하나의 접적 회로에 접적될 수 있다.

[0029] 데이터 구동부(110)는 디지털-아날로그 변환기(Digital to Analog converter, 이하 DAC라 함)를 이용하여 매 프레임 기간마다 타이밍 콘트롤러(130)로부터 수신되는 입력 영상의 디지털 데이터를 감마 보상 전압으로 변환하여 데이터 신호의 전압(이하, “데이터 전압”이라 함)을 출력한다. 데이터 전압은 데이터 라인(102)을 통해 픽셀들에 인가된다.

[0030] 도면에서 생략된 디멀티플렉서는 다수의 스위치 소자들을 이용하여 데이터 구동부(110)와 데이터 라인들(102) 사이에 배치되어 데이터 구동부(110)로부터 출력되는 데이터 전압을 데이터 라인들(102)로 분배한다. 디멀티플렉서에 의해 데이터 구동부(110)의 한 채널이 다수의 데이터 라인들로 분배되기 때문에 데이터 라인들(102)의 개수가 감소될 수 있다.

[0031] 데이터 구동부(110)는 일부 실시예들에서 일부 채널들을 통해 발광 제어 라인에 인가될 게이트 온 전압(VGH)과 게이트 오프 전압(VGL)을 출력할 수 있다. 데이터 구동부(110)로부터 출력되는 데이터 전압(Vdata)은 0 ~ 19[V] 범위의 전압일 수 있다. 게이트 온 전압(VGH)은 28[V] 이고 게이트 오프 전압(VGL)은 -5[V] 일 수 있다. 이 전압 예시는 실시예일 뿐 변경 가능하다.

[0032] 게이트 구동부(120)는 액티브 영역의 트랜지스터 어레이와 함께 표시패널(100) 상의 베젤(bezel) 영역 상에 직접 형성되는 GIP(Gate in panel) 회로로 구현될 수 있다. 게이트 구동부(120)는 타이밍 콘트롤러(130)의 제어 하에 게이트 신호를 게이트 라인들(104)로 출력한다. 게이트 신호는 게이트 온 전압(VGH)과 게이트 오프 전압(VGL) 사이에서 스윙한다. 게이트 구동부(120)는 시프트 레지스터(Shift register)를 이용하여 게이트 신호를 시프트시킴으로써 그 신호들을 게이트 라인들(104)에 순차적으로 공급할 수 있다. 게이트 신호는 제1 및 제2 스캔 신호(SCAN, SENSE), 발광 제어 라인의 신호를 포함할 수 있다.

[0033] 타이밍 콘트롤러(130)는 도시하지 않은 호스트 시스템으로부터 입력 영상의 디지털 비디오 데이터(DATA)와, 그 와 동기되는 타이밍 신호를 수신한다. 타이밍 신호는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 클럭 신호(DCLK) 및 데이터 인에이블신호(DE) 등을 포함한다. 호스트 시스템은 TV(Television) 시스템, 셋톱박스, 네비 게이션 시스템, 개인용 컴퓨터(PC), 홈 시어터 시스템, 모바일 기기, 웨어러블 기기 중 어느 하나일 수 있다.

[0034] 타이밍 콘트롤러(130)는 호스트 시스템으로부터 수신된 타이밍 신호(Vsync, Hsync, DE)를 바탕으로 데이터 구동부(110)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호, 디멀티플렉서의 동작 타이밍을 제어하기 위한 스위치 제어신호, 게이트 구동부(120)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호를 발생하여 표시패널 구동회로(110, 120)의 동작 타이밍을 제어할 수 있다. 타이밍 콘트롤러(130)로부터 출력된 게이트 타이밍 제어신호의 전압 레벨은 도시하지 않은 레벨 시프터(Level shifter)를 통해 게이트 온 전압과 게이트 오프 전압으로 변환되어 게이트 구동부(120)에 공급될 수 있다. 레벨 시프터는 게이트 타이밍 제어신호의 로우 레벨 전압(low level voltage)을 게이트 로우 전압(VGL)으로 변환하고, 게이트 타이밍 제어신호의 하이 레벨 전압(high level voltage)을 게이트 하이 전압(VGH)으로 변환한다.

[0035] 타이밍 콘트롤러(130)는 입력 영상의 픽셀 데이터 각각의 휘도를 분석하여 픽셀 데이터의 휘도가 소정의 피크 휘도(peak luminance) 이하일 때 표시패널 구동회로(110, 120)를 정상 휘도 구동 모드로 제어하여 이 픽셀 데이터가 기입되는 서브 픽셀(101)의 휘도를 피크 휘도 이하로 제어할 수 있다. 정상 휘도 구동 모드에서 서브 픽셀들(100)은 최저 휘도로부터 소정의 피크 휘도까지의 휘도로 구동된다. 타이밍 콘트롤러(130)는 입력 영상의 픽셀 데이터 각각의 휘도를 분석하여 픽셀 데이터의 휘도가 피크 휘도 보다 높은 고휘도일 때 표시패널 구동회로(110, 120)를 고휘도 구동 모드로 제어하여 서브 픽셀(101)의 휘도를 피크 휘도 보다 높은 고휘도로 제어할 수 있다. 고휘도 구동 모드에서 서브 픽셀들(100)은 피크 휘도로부터 픽셀의 최대 휘도까지의 휘도로 구동된다.

[0036] 사전 실험에서 픽셀들 각각의 휘도 측정을 통해 픽셀 데이터의 계조 대 휘도 테이블이 설정될 수 있다. 본 발

명의 표시장치에 전원이 인가되면 메모리에 저장된 계조 대 휘도 테이블이 타이밍 콘트롤러(130) 내의 메모리에 로딩/loading)될 수 있다. 타이밍 콘트롤러(130)는 계조 대 휘도 테이블을 이용하여 수신된 입력 영상의 픽셀 데이터 값 즉, 계조에 대응하는 휘도를 읽어 픽셀 데이터 각각의 휘도를 판단할 수 있다.

[0037] 타이밍 콘트롤러(130)는 픽셀 데이터의 MSB(Most Significant Bit)를 미리 설정된 휘도 기준값과 비교하여 픽셀들 각각의 휘도를 정상 휘도 범위와 고휘도 범위로 구분할 수 있다. 예를 들어, 픽셀 데이터가 8 bit 데이터일 때 픽셀 데이터가 1110XXXX2 이상이면 이 픽셀 데이터가 기입되는 픽셀의 휘도를 고휘도 범위이고, 1110XXXX2 보다 낮으면 이 픽셀 데이터가 기입되는 픽셀의 휘도를 정상 휘도 범위일 수 있다. 여기서, X는 0 또는 1의 LSB(Least Significant Bit)이다.

[0038] 타이밍 콘트롤러(130)는 고휘도 범위에서 보조 구동 소자(도 2에서 DR2)가 턴-온될 수 있도록 제어하기 위한 제어 신호를 발생하여 표시패널 구동회로(110, 120)를 제어할 수 있다. 이 추가 제어 신호로 인하여 타이밍 콘트롤러(130)의 패키지에서 핀(pin)이 추가될 수 있고 추가 제어 신호를 전송하는 배선이 타이밍 콘트롤러(130)와 표시패널 구동회로(110, 120) 사이에 추가될 수 있다.

[0039] 본 발명의 서브 픽셀들(100) 각각은 하나의 발광 소자를 구동하는 두 개의 구동 소자를 포함할 수 있다. 구동 소자들 각각은 MOSFET(metal oxide semiconductor field effect transistor) 구조의 트랜지스터로 구현될 수 있다. 표시패널 구동회로(110, 120)는 타이밍 콘트롤러(130)의 제어 하에 서브 픽셀(101)이 정상 휘도 범위에서 구동될 때 두 개의 구동 소자를 중 어느 하나만 구동하여 발광 소자에 흐르는 전류를 정상 구동 전류 범위 내에서 조정한다. 반면에, 표시패널 구동회로(110, 120)는 타이밍 콘트롤러(130)의 제어 하에 서브 픽셀(100)이 고휘도 범위에서 구동될 때 두 개의 구동 소자들을 구동하여 발광 소자에 흐르는 전류를 정상 구동 전류 범위 보다 높은 전류로 조정하여 그 서브 픽셀(101)을 고휘도 범위로 구동한다.

[0040] 서브 픽셀들(101)의 구동 소자 각각은 모든 픽셀들 간에 그 전기적 특성이 균일하여야 하지만 공정 편차와 소자 특성 편차로 인하여 픽셀들 간에 차이가 있을 수 있고 디스플레이 구동 시간의 경과에 따라 변할 수 있다. 이러한 구동 소자의 전기적 특성 편차를 보상하기 위해, 전계 발광 표시장치에 내부 보상 방법과 외부 보상 방법이 적용될 수 있다. 내부 보상 방법은 구동 소자의 전기적 특성에 따라 변하는 구동 소자의 문턱 전압(Vth)을 샘플링하고 그 문턱 전압(Vth) 만큼 데이터 전압을 보상한다. 외부 보상 방법은 구동 소자의 전기적 특성에 따라 변하는 픽셀의 전압을 센싱하고, 센싱된 전압을 바탕으로 외부 회로에서 입력 영상의 데이터를 변조함으로써 픽셀들 간 구동 소자의 전기적 특성 편차를 보상한다.

[0041] 외부 보상 방법은 센싱 회로를 이용하여 센싱 모드에서 구동 소자의 문턱 전압을 센싱하여 서브 픽셀들 간 문턱 전압의 편차나 경시 변화에 따라 보상값을 선택하여 구동 소자의 문턱 전압 편차나 경시 변화를 보상할 수 있다. 센싱 모드는 제품 출하전과 제품 출하 후로 나뉘어질 수 있다.

[0042] 센싱 회로는 서브 픽셀들(101) 각각에 연결된 기준 전압 라인(또는 센싱 라인, 이하에서 “Vref 라인”이라 함), Vref 라인으로부터의 전류를 전압으로 샘플링하는 샘플 & 홀더(sample and holder), 샘플 & 홀더에 의해 샘플링된 전압을 디지털 데이터로 변환하는 아날로그-디지털 변환기(Analog to Digital Convertor, 이하 “ADC”라 함) 등을 포함할 수 있다. 타이밍 콘트롤러(130)는 ADC로부터 수신된 데이터에 따라 보상값을 선택하고 선택된 보상값을 픽셀 데이터에 가산하여 구동 소자의 문턱 전압이 보상된 픽셀 데이터를 데이터 구동부(110)로 전송할 수 있다. 센싱 회로의 샘플 & 홀더와 ADC는 데이터 구동부(110)의 IC(Integrated Circuit) 내에 집적될 수 있다.

[0043] 이하에서 픽셀 회로의 동작은 입력 영상의 픽셀 데이터를 표시하기 위한 구동 모드를 중심으로 설명하기로 한다. 센싱 모드에 대한 동작은 생략된다.

[0044] 도 2는 본 발명의 제1 실시예에 따른 픽셀 회로를 보여 주는 회로도이다. 도 3은 도 2에 도시된 픽셀 회로의 구동 파형을 보여 주는 파형도이다.

[0045] 도 2 및 도 3을 참조하면, 픽셀 회로는 발광 소자(OLED), 구동 소자들(DT1, DT2), 스위치 회로(20) 및 커패시터들(Cst1, Cst2)을 포함한다. 구동 소자들(DT1, DT2)과 스위치 회로(20)는 도 3에서 n 채널 트랜지스터로 구현될 수 있으나 이에 한정되지 않는다. 발광 소자(OLED)는 OLED로 구현될 수 있다.

[0046] 스위치 회로(20)는 미리 설정된 피크 휘도까지의 정상 휘도 범위(NLR)에서 제1 구동 소자(DT1)만 구동하고, 피크 휘도 이상의 고휘도 범위(HLR)에서 제1 및 제2 구동 소자들(DT1, DT2)을 동시에 구동하여 발광 소자(OLED)로 흐르는 전류양을 증가시킨다. 스위치 회로(20)는 제1 내지 제3 스위치 소자들(S1~S3)을 포함할 수 있다.

- [0047] 픽셀 회로들 각각에 고전위 전원 전압(EVDD), 저전위 전원 전압(EVSS), 기준 전압(Vref), 데이터 전압(Vdata), 스캔 신호(SCAN, SENSE) 등이 공급된다. 고전위 전원 전압(EVDD)은 저전위 전원 전압(EVSS) 및 기준 전압(Vref) 보다 높은 직류 전압으로 설정될 수 있다. 기준 전압(Vref)은 고전위 전원 전압(EVDD) 보다 낮고, 저전위 전원 전압(EVSS)과 같거나 높은 직류 전압으로 설정될 수 있다. 저전위 전원 전압(EVSS)은 기저 전압(GND) 또는 0V일 수 있다. 기준 전압(Vref)은 2V 일 수 있으나 이에 한정되지 않는다.
- [0048] 발광 소자(OLED)는 애노드와 캐소드 사이에 형성된 유기 화합물층을 포함한다. 유기 화합물층은 정공주입층(HIL), 정공수송층(HTL), 발광층(EML), 전자수송층(ETL) 및 전자주입층(EIL) 등을 포함할 수 있으나 이에 한정되지 않는다. 발광 소자(OLED)의 애노드는 제1 노드(n1)를 통해 구동 소자들(DT)에 연결되고, 발광 소자(OLED)의 캐소드는 EVSS 전극(106)에 연결될 수 있다. 저전위 전원 전압(EVSS)이 EVSS 전극(106)에 인가된다. 제1 노드(n1)는 제1 구동 소자(DT1)의 제2 전극, 제2 구동 소자(DT2)의 제2 전극, 제1 커페시터(Cst1)의 제1 전극, 제2 커페시터(Cst2)의 제1 전극, 및 발광 소자(OLED)의 애노드에 연결된다.
- [0049] 발광 소자(OLED)의 캐소드에 EVSS 전극(106)을 통해 저전위 전압(VSS)이 인가된다. 발광 소자(OLED)는 구동 소자들(DT1, DT2)의 게이트-소스간 전압(Vgs)에 따라 발생되는 전류에 의해 발광된다.
- [0050] 구동 소자들(DT1, DT2) 각각은 게이트-소스간 전압(Vgs)에 따라 발생되는 전류를 발광 소자(OLED)에 공급한다. 제1 커페시터(Cst1)는 제1 노드(n1)와 제2 노드(n2) 사이에 연결된다. 제1 커페시터(Cst1)에 제1 구동 소자(DT1)의 게이트-소스간 전압(Vgs)이 충전된다. 제2 커페시터(Cst2)는 제1 노드(n1)와 제3 노드(n3) 사이에 연결된다. 제2 커페시터(Cst2)에 제2 구동 소자(DT2)의 게이트-소스간 전압(Vgs)이 충전된다.
- [0051] 제1 구동 소자(DT1)는 정상 휘도 범위(NLR)에서 구동되어 발광 소자(OLED)에 전류를 공급한다. 정상 휘도 범위(NLR)에서 제2 구동 소자(DT2)는 오프 상태를 유지하여 구동되지 않는다. 발광 소자(OLED)는 정상 휘도 범위(NLR)에서 제1 구동 소자(DT1)를 통해 흐르는 전류로 발광된다. 제1 구동 소자(DT1)는 제2 노드(n2)에 연결된 게이트, EVDD 라인(103)에 연결된 제1 전극(또는 드레인), 및 제1 노드(n1)를 통해 발광 소자(OLED)의 애노드에 연결된 제2 전극(또는 소스)을 포함한다. 고전위 전원 전압(EVDD)은 EVDD 라인(103)에 인가된다. 제2 노드(n2)는 제1 스위치 소자(S1)의 제2 전극, 제1 구동 소자(DT1)의 게이트, 및 제1 커페시터(Cst1)의 제2 전극에 연결된다.
- [0052] 제2 구동 소자(DT2)는 고휘도 범위(HLR)에서만 구동되어 발광 소자(OLED)의 전류양을 증가시키는 보조 구동 소자이다. 고휘도 범위(HLR)에서 제1 및 제2 구동 소자들(DT2)의 게이트에 데이터 전압(Vdata)이 동시에 인가되어 제1 및 제2 구동 소자들(DT1, DT2)을 통해 흐르는 전류로 발광 소자(OLED)가 고휘도로 발광될 수 있다. 제2 구동 소자(DT2)는 제3 노드(n3)에 연결된 게이트, EVDD 라인(103)에 연결된 제1 전극(또는 드레인), 및 제1 노드(n1)를 통해 발광 소자(OLED)의 애노드에 연결된 제2 전극(또는 소스)을 포함한다.
- [0053] 제1 스위치 소자(S1)는 제1 스캔 신호(SCAN)의 게이트 온 전압(VGH)에 따라 턴-온(turn-on)되어 정상 휘도 범위(NLR)와 고휘도 범위(HLR)에서 입력 영상의 데이터 전압(Vdata)을 제2 노드(n2)에 공급한다. 입력 영상의 데이터 전압(Vdata)은 데이터 구동부(110)의 DAC를 통해 변환된 픽셀 데이터의 아날로그 전압이다. 제1 구동 소자(DT1)의 게이트는 제2 노드(n2)에 연결된다. 제1 스위치 소자(S1)는 제1 게이트 라인(1041)에 연결된 게이트, 제1 데이터 라인(1021)에 연결된 제1 전극, 및 제2 노드(n2)에 연결된 제2 전극을 포함한다. 제1 스캔 신호(SCAN)는 제1 게이트 라인(1041)에 인가된다. 도 2 및 도 3에서 “DATA1”은 제1 데이터 라인(1021)의 전압을 나타낸다.
- [0054] 제2 스위치 소자(S2)는 정상 휘도 범위(NLR)에서 제1 스캔 신호(SCAN)의 게이트 온 전압(VGH)에 따라 턴-온되어 블랙 계조 전압(Vdata\_black)을 제3 노드(n3)에 공급한다. 블랙 계조 전압(Vdata\_black)은 최저 계조 즉, 픽셀 데이터가 000000002일 때의 전압이다. 정상 휘도 범위(NLR)에서 입력 영상의 픽셀 데이터와 무관한 블랙 계조 전압이 제2 데이터 라인(1022)에 인가되어 제2 구동 소자(DT2)를 오프 상태로 제어한다.
- [0055] 제2 스위치 소자(S2)는 고휘도 범위(HLR)에서 제1 스캔 신호(SCAN)의 게이트 온 전압(VGH)에 따라 턴-온되어 입력 영상의 데이터 전압(Vdata)을 제3 노드(n3)에 공급한다. 제2 구동 소자(DT2)의 게이트는 제3 노드(n3)에 연결된다. 입력 영상의 데이터 전압(Vdata)은 데이터 구동부(110)의 DAC를 통해 변환된 픽셀 데이터의 아날로그 전압이다. 고휘도 범위(HLR)에서 제2 데이터 라인(1022)에 인가되는 데이터 전압(Vdata)은 제1 데이터 라인(1021)에 인가되는 데이터 전압(Vdata)과 동일할 수 있으나 이에 한정되지 않는다. 제2 스위치 소자(S2)는 제1 게이트 라인(1041)에 연결된 게이트, 제2 데이터 라인(1022)에 연결된 제1 전극, 및 제3 노드(n3)에 연결된 제2 전극을 포함한다. 도 2 및 도 3에서 “DATA2”는 제2 데이터 라인(1022)의 전압을 나타낸다.

[0056] 제3 스위치 소자(S3)는 제2 스캔 신호(SENSE)의 게이트 온 전압(VGH)에 따라 턴-온되어 제1 노드(n1)에 기준 전압(Vref)을 공급한다. 제2 스캔 신호(SENSE)는 제1 스캔 신호(SCAN)와 동기된다. 제2 스캔 신호(SENSE)는 제1 스캔 신호(SCAN)와 동시에 라이징되고 동시에 폴링된다. 제1 노드(n1)는 구동 소자들(DT1, DT2)의 게이트와 커페시터들(Cst1, Cst2)의 제1 전극에 연결된다. 제3 스위치 소자(S3)는 제2 게이트 라인(1042)에 연결된 게이트, 제1 노드(n1)에 연결된 제1 전극, 및 Vref 라인(105)에 연결된 제2 전극을 포함한다. 제2 스캔 신호(SENSE)는 제2 게이트 라인(1042)에 인가된다.

[0057] 도 3을 참조하면, 고전위 전원 전압(EVDD), 기준 전압(Vref), 및 저전위 전원 전압(EVSS)은 정상 휘도 범위(NLR)와 고휘도 범위(HLR)에 관계 없이 일정한 전압을 유지하는 직류 전압이다.

[0058] 정상 휘도 범위(NLR)에서 제1 데이터 라인(1021)의 전압(DATA1)은 입력 영상의 데이터 전압(Vdata)이고, 제2 데이터 라인(1022)의 전압(DATA2)은 입력 영상의 픽셀 데이터와 무관한 블랙 계조 전압(Vdata\_black)이다. 제1 및 제2 스캔 신호(SCAN, SENSE)는 입력 영상의 데이터 전압(Vdata)에 동기된다. 따라서, 정상 휘도 범위(HLR)에서 제1 구동 소자(DT1)의 게이트-소스간 전압(Vgs)에 의해 발생되는 전류를 발광 소자(OLED)에 공급한다. 이 때, 발광 소자(OLED)는 픽셀 데이터의 계조값에 대응하는 전류( $I_{OLED}$ )에 의해 발광된다. 정상 휘도 범위(NLR)에서 발광 소자(OLED)에 흐르는 전류( $I_{OLED}$ )는 수학식 1과 같다.

## 수학식 1

$$I_{OLED} = I_{ds1} = \frac{1}{2} * \mu * C_{ox} * \left( \frac{W_1}{L_1} \right) * (V_{sg} - |V_{th}|)^2$$

[0060] 여기서,  $\mu$ 는 제1 구동 소자(DT1)의 이동도,  $C_{ox}$ 는 제1 구동 소자(DT1)의 기생 용량,  $W_1/L_1$ 는 제1 구동 소자(DT1)의 채널비,  $V_{th}$ 는 제1 구동 소자(DT1)의 문턱 전압을 각각 나타낸다.  $W_1$ 는 제1 구동 소자(DT1)의 채널 폭이다.  $L_1$ 은 구동 소자(DT1)의 채널 길이이다.

[0061] 고휘도 범위(HLR)에서 데이터 구동부(110)는 제1 데이터 라인(1021)에 입력 영상의 데이터 전압(Vdata)을 공급함과 동시에 제2 데이터 라인(1022)에도 입력 영상의 데이터 전압을 공급한다. 여기서, 제1 및 제2 데이터 라인들(1021, 1022)의 데이터 전압(Vdata)은 동일 계조에서 동일한 전압으로 설정될 수 있다. 또한, 제1 구동 소자(DT1)의 채널비와 제2 구동 소자(DT2)의 채널비가 다르면, 동일 계조에서 제2 데이터 라인(1022)에 인가되는데 이터 전압(Vdata)이 제1 데이터 라인(1021)에 인가되는 데이터 전압과 다를 수 있다. 제1 및 제2 스캔 신호(SCAN, SENSE)는 입력 영상의 데이터 전압(Vdata)에 동기된다. 따라서, 고휘도 범위(HLR)에서 제1 및 제2 구동 소자들(DT1, DT2)은 게이트-소스간 전압(Vgs)에 의해 발생되는 전류를 발광 소자(OLED)에 공급한다. 이 때 발광 소자(OLED)는 픽셀 데이터의 계조값에 대응하는 수학식 2와 같은 전류( $I_{OLED}$ )에 의해 발광된다. 수학식 2와 같이 구동 소자들(DT1, DT2)의 채널 폭( $W_1, W_2$ )의 증가 효과로 인하여 전류( $I_{OLED}$ )가 증가되어 발광 소자(OLED)가 피크 휘도 이상의 고휘도로 발광될 수 있다.

## 수학식 2

$$I_{OLED} = I_{ds1} + I_{ds2} = \frac{1}{2} * \mu * C_{ox} * \left( \frac{W_1}{L_1} + \frac{W_2}{L_2} \right) * (V_{sg} - |V_{th}|)^2$$

[0063] 여기서,  $\mu$ 는 제1 및 제2 구동 소자(DT1, DT2)의 이동도,  $C_{ox}$ 는 제1 및 제2 구동 소자(DT1, DT2)의 기생 용량,  $V_{th}$ 는 제1 및 제2 구동 소자(DT1, DT2)의 문턱 전압을 각각 나타낸다.  $W_1$ 는 제1 구동 소자(DT1)의 채널 폭이고,  $W_2$ 는 제2 구동 소자(DT2)의 채널 폭이다.  $L_1$ 은 제1 구동 소자(DT1)의 채널 길이이고,  $L_2$ 는 제2 구동 소자(DT2)의 채널 길이이다.

[0064] 본 발명의 픽셀 회로는 정상 휘도 범위(NLR)와 고휘도 범위(HLR)에서 구동되는 발광 소자에 전류를 공급하는 구동 소자들의 개수를 선택함으로써 저계조의 휘도 증가 없이 피크 휘도 이상의 휘도로 발광할 수 있다. 그

결과, 본 발명의 전계 발광 표시장치는 저계저의 휘도 상승이 없는 HDR 구동이 가능하다.

[0065] 도 4는 정상 휘도 범위(NLR)에서 제1 데이터 라인에 인가되는 데이터 전압을 보여 주는 과정도이다. 도 5는 고 휘도 범위(HLR)에서 제1 및 제2 데이터 라인에 인가되는 데이터 전압을 보여 주는 과정도이다. 본 발명의 픽셀 회로는 도 4에 도시된 바와 같이 최저 휘도(또는 블랙 계조 휘도)부터 피크 휘도(Lp)까지의 정상 휘도 범위(NLR)에서 제1 구동 소자(DT1)로부터의 전류로 발광하는 발광 소자(OLED)의 휘도로 픽셀 데이터의 저계조와 중간 계조를 표현할 수 있다. 정상 휘도 범위(NLR)에서 블랙 계조를 포함한 저계조의 휘도 상승이 없다. 피크 휘도(Lp)는 500 [nit]로 설정될 수 있으나 이에 한정되지 않는다. 본 발명의 픽셀 회로는 도 5에 도시된 바와 같이 피크 휘도(Lp) 보다 높고 최대 휘도(Lhdr)까지의 고휘도 범위(HLR)에서 제1 및 제2 구동 소자들(DT1, DT2)로부터의 전류로 발광하는 발광 소자(OLED)의 휘도로 픽셀 데이터의 고계조를 표현한다. 최대 계조(Lhdr)는 1,300 [nit]로 설정될 수 있으나 이에 한정되지 않는다.

[0066] 도 6은 정상 휘도 범위(NLR)에서 도 2에 도시된 발광 소자(OLED)로 흐르는 전류( $I_{OLED}$ )를 보여 주는 회로도이다. 도 6에서 발광 소자(OLED)의 전류( $I_{OLED}$ )는 실질적으로 제1 구동 소자(DT1)의 드레인-소스간 전류( $Ids1$ )과 같다. 도 7은 고휘도 범위(HLR)에서 도 2에 도시된 발광 소자(OLED)로 흐르는 전류( $I_{OLED}$ )를 보여 주는 회로도이다. 도 7에서 발광 소자(OLED)의 전류( $I_{OLED}$ )는 실질적으로 제1 구동 소자(DT1)의 드레인-소스간 전류( $Ids1$ )와 제2 구동 소자(DT2)의 드레인-소스간 전류( $Ids2$ )의 합과 같다. 도 6 및 도 7에서 화살표가 발광 소자(OLED)로 흐르는 전류( $I_{OLED}$ )를 나타낸다.

[0067] 도 8은 본 발명의 제2 실시예에 따른 픽셀 회로를 보여 주는 회로도이다. 도 9는 도 8에 도시된 픽셀 회로의 구동 과정을 보여 주는 과정도이다.

[0068] 도 8 및 도 9를 참조하면, 픽셀 회로는 발광 소자(OLED), 구동 소자들(DT1, DT2), 스위치 회로(20) 및 커패시터들(Cst, Cem)을 포함한다. 구동 소자들(DT1, DT2)과 스위치 회로(20)는 도 8에서 n 채널 트랜지스터로 구현될 수 있으나 이에 한정되지 않는다. 발광 소자(OLED)는 OLED로 구현될 수 있다.

[0069] 스위치 회로(20)는 미리 설정된 피크 휘도(Lp)까지의 정상 휘도 범위(NLR)에서 제1 구동 소자(DT1)만 구동하고, 피크 휘도(Lp) 보다 높은 고휘도 범위(HLR)에서 제1 및 제2 구동 소자들(DT1, DT2)을 동시에 구동하여 발광 소자(OLED)로 흐르는 전류양을 증가시킨다. 스위치 회로(20)는 제1 내지 제4 스위치 소자들(S1~S4)을 포함할 수 있다.

[0070] 발광 소자(OLED)의 애노드는 제1 노드(n1)를 통해 구동 소자들(DT)에 연결되고, 발광 소자(OLED)의 캐소드는 EVSS 전극(106)에 연결될 수 있다. 저전위 전원 전압(EVSS)이 EVSS 전극(106)에 인가된다. 제1 노드(n1)는 제1 구동 소자(DT1)의 제2 전극, 제2 구동 소자(DT2)의 제2 전극, 제3 스위치 소자(S3)의 제1 전극, 제1 커패시터(Cst)의 제1 전극, 및 발광 소자(OLED)의 애노드에 연결된다.

[0071] 발광 소자(OLED)의 캐소드에 EVSS 전극(106)을 통해 저전위 전압(VSS)이 인가된다. 발광 소자(OLED)는 구동 소자들(DT1, DT2)의 게이트-소스간 전압(Vgs)에 따라 발생되는 전류에 의해 발광된다.

[0072] 구동 소자들(DT1, DT2) 각각은 게이트-소스간 전압(Vgs)에 따라 발생되는 전류를 발광 소자(OLED)에 공급한다. 제1 커패시터(Cst)는 제1 노드(n1)와 제2 노드(n2) 사이에 연결된다. 제1 커패시터(Cst)에 구동 소자들(DT1, DT2)의 게이트-소스간 전압(Vgs)이 충전된다. 제2 커패시터(Cem)는 EVDD 라인(103)과 제3 노드(n3) 사이에 연결된다. 제2 커패시터(Cem)는 제2 스위치 소자(S2)가 짧은 시간 동안 턴-온된 후 1 프레임 기간 동안 오프 상태를 유지하는 동안 제3 노드(n3)의 전압을 홀딩(holding)하여 제3 노드(n3)의 원치 않는 전압 변동을 억제한다.

[0073] 제1 및 제2 구동 소자들(DT1, DT2)의 게이트는 제2 노드(n2)에 공통으로 연결된다. 제1 구동 소자(DT1)는 정상 휘도 범위(NLR)에서 구동되어 발광 소자(OLED)에 전류를 공급한다. 정상 휘도 범위(NLR)에서 제2 구동 소자(DT2)와 EVDD 라인(103) 사이의 전류 패스(current path)가 제4 스위치 소자(S4)에 의해 차단되어 제2 구동 소자(DT2)는 구동되지 않는다. 발광 소자(OLED)는 정상 휘도 범위(NLR)에서 제1 구동 소자(DT1)를 통해 흐르는 전류로 발광된다. 제1 구동 소자(DT1)는 제2 노드(n2)에 연결된 게이트, EVDD 라인(103)에 연결된 제1 전극, 및 제1 노드(n1)에 연결된 제2 전극을 포함한다.

[0074] 제2 구동 소자(DT2)는 고휘도 범위(HLR)에서만 구동되어 발광 소자(OLED)의 전류양을 증가시키는 보조 구동 소자이다. 고휘도 범위(HLR)에서 제1 및 제2 구동 소자들(DT2)의 게이트에 데이터 전압(Vdata)이 동시에 인가되

어 제1 및 제2 구동 소자들(DT1, DT2)을 통해 흐르는 전류로 발광 소자(OLED)가 고휘도로 발광될 수 있다. 제2 구동 소자(DT2)는 제2 노드(n2)에 연결된 게이트, 제4 스위치 소자(S4)의 제2 전극에 연결된 제1 전극, 및 제1 노드(n1)에 연결된 제2 전극을 포함한다.

[0075] 제1 스위치 소자(S1)는 제1 스캔 신호(SCAN)의 게이트 온 전압(VGH)에 따라 턴-온되어 정상 휘도 범위(NLR)와 고휘도 범위(HLR)에서 입력 영상의 데이터 전압(Vdata)을 제2 노드(n2)에 공급한다. 제1 스위치 소자(S1)는 제1 게이트 라인(1041)에 연결된 게이트, 데이터 라인(1023)에 연결된 제1 전극, 및 제2 노드(n2)에 연결된 제2 전극을 포함한다. 제1 스캔 신호(SCAN)는 제1 게이트 라인(1041)에 인가된다. 도 8 및 도 9에서 “DATA”는 데이터 라인(1023)의 전압을 나타낸다.

[0076] 제2 스위치 소자(S2)는 정상 휘도 범위(NLR)에서 제1 스캔 신호(SCAN)의 게이트 온 전압(VGH)에 따라 턴-온되어 게이트 오프 전압(VGL)을 제3 노드(n3)에 공급한다. 게이트 오프 전압(VGL)은 제2 구동 소자(DT2)가 턴-오프(turn-off)되는 전압으로 설정되고 발광 제어 라인(1024)에 인가된다. 제3 노드(n3)의 전압이 게이트 오프 전압(VGL)으로 낮아지면, 제4 스위치 소자(S4)가 턴-오프되어 EVDD 라인(103)과 제2 구동 소자(DT2)의 제1 전극 사이의 전류 패스가 차단되어 제2 구동 소자(DT2)를 통해 전류가 발생될 수 없다. 도 8 및 9에서 “EMCTRL”은 발광 제어 라인(1024)의 전압을 나타낸다.

[0077] 제2 스위치 소자(S2)는 고휘도 범위(HLR)에서 제1 스캔 신호(SCAN)의 게이트 온 전압(VGH)에 따라 턴-온되어 게이트 온 전압(VGH)을 제3 노드(n3)에 공급한다. 제3 노드(n3)의 전압이 게이트 온 전압(VGH)으로 높아지면, 제4 스위치 소자(S4)가 턴-온되어 EVDD 라인(103)을 제2 구동 소자(DT2)의 제1 전극에 연결한다. 제2 구동 소자(DT2)는 고휘도 범위(HLR)에서 제2 스위치 소자(S2)를 통해 자신의 게이트에 인가되는 게이트 온 전압(VGH)에 따라 턴-온되어 발광 소자(OLED)로 흐르는 전류양을 증가한다. 제2 스위치 소자(S2)는 제1 게이트 라인(1041)에 연결된 게이트, 발광 제어 라인(1024)에 연결된 제1 전극, 및 제3 노드(n3)에 연결된 제2 전극을 포함한다.

[0078] 발광 제어 라인(1024)은 데이터 라인(1023)과 나란한 방향의 배선으로 형성될 수 있다. 데이터 구동부(110)의 IC에서 일부 채널들은 발광 제어 라인(1024)에 연결될 수 있다. 데이터 구동부(110)는 정상 휘도 구동 모드에서 타이밍 콘트롤러(130)의 제어 하에 발광 제어 라인(1024)에 게이트 오프 전압(VGL)을 공급하고, 고휘도 구동 모드에서 발광 제어 라인(1024)에 게이트 온 전압(VGH)을 공급할 수 있다.

[0079] 제3 스위치 소자(S3)는 제2 스캔 신호(SENSE)의 게이트 온 전압(VGH)에 따라 턴-온되어 제1 노드(n1)에 기준 전압(Vref)을 공급한다. 제2 스캔 신호(SENSE)는 제1 스캔 신호(SCAN)와 동기된다. 제2 스캔 신호(SENSE)는 제2 게이트 라인(1042)에 인가된다. 제3 스위치 소자(S3)는 제2 게이트 라인(1042)에 연결된 게이트, 제1 노드(n1)에 연결된 제1 전극, 및 Vref 라인(105)에 연결된 제2 전극을 포함한다.

[0080] 제4 스위치 소자(S4)는 정상 휘도 모드(NLR)에서 제3 노드(n2)의 게이트 온 전압(VGH)에 따라 턴-오프되는 반면, 고휘도 모드(HLR)에서 제3 노드(n2)의 게이트 온 전압(VGH)에 따라 턴-온된다. 제4 스위치 소자(S4)는 제3 노드(n3)에 연결된 게이트, EVDD 라인(103)에 연결된 제1 전극, 및 제2 구동 소자(DT2)의 제1 전극에 연결된 제2 전극을 포함한다.

[0081] 도 9를 참조하면, 고전위 전원 전압(EVDD), 기준 전압(Vref), 및 저전위 전원 전압(EVSS)은 정상 휘도 범위(NLR)와 고휘도 범위(HLR)에 관계 없이 일정한 전압을 유지하는 직류 전압이다.

[0082] 정상 휘도 범위(NLR)와 고휘도 범위(HLR)에서 데이터 라인(1023)의 전압(DATA)은 입력 영상의 데이터 전압(Vdata)이다. 제1 및 제2 스캔 신호(SCAN, SENSE)는 입력 영상의 데이터 전압(Vdata)에 동기된다.

[0083] 정상 휘도 범위(NLR)에서 발광 제어 라인(1024)의 전압(EMCTRL)이 게이트 오프 전압(VGL)이다. 따라서, 정상 휘도 범위(NLR)에서 제4 스위치 소자(S4)가 턴-오프되어 제2 구동 소자(DT2)와 EVDD 라인(103) 사이의 전류 패스가 차단된다. 정상 휘도 범위(NLR)에서 제1 구동 소자(DT1)만 게이트-소스간 전압(Vgs)에 의해 발생되는 수학식 1의 전류(IOLED)가 발광 소자(OLED)로 흐른다.

[0084] 고휘도 범위(HLR)에서 발광 제어 라인(1024)의 전압(EMCTRL)이 게이트 온 전압(VGH)으로 변한다. 따라서, 고휘도 범위(HLR)에서 제4 스위치 소자(S4)가 턴-온되어 제2 구동 소자(DT2)와 EVDD 라인(103) 사이의 전류 패스가 형성된다. 고휘도 범위(HLR)에서 제1 및 제2 구동 소자들(DT1, DT2)의 게이트-소스 간 전압(Vgs)에 의해 발생되는 수학식 2의 전류(IOLED)가 발광 소자(OLED)로 흐른다.

[0085] 도 10은 본 발명의 제3 실시예에 따른 픽셀 회로를 보여 주는 회로도이다. 도 11은 도 10에 도시된 픽셀 회로의

구동 파형을 보여 주는 파형도이다.

[0086] 도 10 및 도 11을 참조하면, 픽셀 회로는 발광 소자(OLED), 구동 소자들(DT1, DT2), 스위치 회로(20) 및 커패시터(Cst)를 포함한다. 구동 소자들(DT1, DT2)과 스위치 회로(20)는 도 10에서 n 채널 트랜지스터로 구현될 수 있으나 이에 한정되지 않는다. 발광 소자(OLED)는 OLED로 구현될 수 있다.

[0087] 스위치 회로(20)는 미리 설정된 피크 휘도(Lp)까지의 정상 휘도 범위(NLR)에서 제1 구동 소자(DT1)만 구동하고, 피크 휘도(Lp) 보다 높은 고휘도 범위(HLR)에서 제1 및 제2 구동 소자들(DT1, DT2)을 동시에 구동하여 발광 소자(OLED)로 흐르는 전류양을 증가시킨다. 스위치 회로(20)는 제1 내지 제3 스위치 소자들(S11~S13)을 포함할 수 있다.

[0088] 발광 소자(OLED)의 애노드는 제1 노드(n1)를 통해 구동 소자들(DT)에 연결되고, 발광 소자(OLED)의 캐소드는 EVSS 전극(106)에 연결될 수 있다. 발광 소자(OLED)는 구동 소자들(DT1, DT2)의 게이트-소스간 전압(Vgs)에 따라 발생되는 전류에 의해 발광된다.

[0089] 구동 소자들(DT1, DT2) 각각은 게이트-소스간 전압(Vgs)에 따라 발생되는 전류를 발광 소자(OLED)에 공급한다. 커패시터(Cst)는 제1 노드(n1)와 제2 노드(n2) 사이에 연결된다. 커패시터(Cst)에 구동 소자들(DT1, DT2)의 게이트-소스간 전압(Vgs)이 충전된다.

[0090] 제1 및 제2 구동 소자들(DT1, DT2)의 게이트는 제2 노드(n2)에 공통으로 연결된다. 제1 구동 소자(DT1)는 정상 휘도 범위(NLR)에서 구동되어 발광 소자(OLED)에 전류를 공급한다. 정상 휘도 범위(NLR)에서 제2 구동 소자(DT2)와 EVDD 라인(103) 사이의 전류 패스가 제3 스위치 소자(S13)에 의해 차단되어 제2 구동 소자(DT2)는 구동되지 않는다. 발광 소자(OLED)는 정상 휘도 범위(NLR)에서 제1 구동 소자(DT1)를 통해 흐르는 전류로 발광된다. 제1 구동 소자(DT1)는 제2 노드(n2)에 연결된 게이트, EVDD 라인(103)에 연결된 제1 전극, 및 제1 노드(n1)에 연결된 제2 전극을 포함한다.

[0091] 제2 구동 소자(DT2)는 고휘도 범위(HLR)에서만 구동되어 발광 소자(OLED)의 전류양을 증가시키는 보조 구동 소자이다. 고휘도 범위(HLR)에서 제1 및 제2 구동 소자들(DT2)의 게이트에 데이터 전압(Vdata)이 동시에 인가되어 제1 및 제2 구동 소자들(DT1, DT2)을 통해 흐르는 전류로 발광 소자(OLED)가 고휘도로 발광될 수 있다. 제2 구동 소자(DT2)는 제2 노드(n2)에 연결된 게이트, 제3 스위치 소자(S13)의 제2 전극에 연결된 제1 전극, 및 제1 노드(n1)에 연결된 제2 전극을 포함한다.

[0092] 제1 스위치 소자(S11)는 제1 스캔 신호(SCAN)의 게이트 온 전압(VGH)에 따라 턴-온되어 정상 휘도 범위(NLR)와 고휘도 범위(HLR)에서 입력 영상의 데이터 전압(Vdata)을 제2 노드(n2)에 공급한다. 제1 스위치 소자(S11)는 제1 게이트 라인(1041)에 연결된 게이트, 데이터 라인(1023)에 연결된 제1 전극, 및 제2 노드(n2)에 연결된 제2 전극을 포함한다. 제1 스캔 신호(SCAN)는 제1 게이트 라인(1041)에 인가된다. 도 10 및 도 11에서 “DATA”는 데이터 라인(1023)의 전압을 나타낸다.

[0093] 제2 스위치 소자(S12)는 제2 스캔 신호(SENSE)의 게이트 온 전압(VGH)에 따라 턴-온되어 제1 노드(n1)에 기준 전압(Vref)을 공급한다. 제2 스캔 신호(SENSE)는 제2 게이트 라인(1042)에 인가된다. 제2 스캔 신호(SENSE)는 제1 스캔 신호(SCAN)와 동기된다. 제2 스위치 소자(S12)는 제2 게이트 라인(1042)에 연결된 게이트, 제1 노드(n1)에 연결된 제1 전극, 및 Vref 라인(105)에 연결된 제2 전극을 포함한다.

[0094] 제3 스위치 소자(S13)는 정상 휘도 범위(NLR)에서 발광 제어 라인(1043) 상의 게이트 오프 전압(VGL)에 따라 턴-오프되어 EVDD 라인(103)과 제2 구동 소자(DT2) 사이의 전류 패스를 차단한다. EVDD 라인(103)과 제2 구동 소자(DT2)의 제1 전극 사이의 전류 패스가 차단되면, 제2 구동 소자(DT2)를 통해 전류가 발생될 수 없다. 도 10 및 11에서 “EMCTRL”은 발광 제어 라인(1043)의 전압을 나타낸다. 발광 제어 라인(1043)은 게이트 라인(1041, 1041)과 나란한 방향으로 형성된다.

[0095] 제3 스위치 소자(S13)는 고휘도 범위(HLR)에서 발광 제어 라인(1043) 상의 게이트 온 전압(VGH)에 따라 턴-온되어 EVDD 라인(103)을 제2 구동 소자(DT2)의 제1 전극에 연결한다. EVDD 라인(103)과 제2 구동 소자(DT2)의 제1 전극 사이의 전류 패스가 연결될 때, 제2 구동 소자(DT2)는 고휘도 범위(HLR)에서 제2 스위치 소자(S2)를 통해 자신의 게이트에 인가되는 게이트 온 전압(VGH)에 따라 턴-온되어 발광 소자(OLED)로 흐르는 전류양을 증가한다. 제3 스위치 소자(S13)는 발광 제어 라인(1043)에 연결된 게이트, EVDD 라인(103)에 연결된 제1 전극, 및 제2 구동 소자(DT2)의 제1 전극에 연결된 제2 전극을 포함한다.

[0096] 게이트 구동부(120)는 정상 휘도 구동 모드에서 타이밍 콘트롤러(130)의 제어 하에 발광 제어 라인(1043)에 게

이트 오프 전압(VGL)을 공급한다. 게이트 구동부(120)는 고휘도 구동 모드에서 타이밍 콘트롤러(130)의 제어 하에 발광 제어 라인(1043)에 게이트 온 전압(VGH)을 공급한다.

[0097] 도 11을 참조하면, 고전위 전원 전압(EVDD), 기준 전압(Vref), 및 저전위 전원 전압(EVSS)은 정상 휘도 범위(NLR)와 고휘도 범위(HLR)에 관계 없이 일정한 전압을 유지하는 직류 전압이다.

[0098] 정상 휘도 범위(NLR)와 고휘도 범위(HLR)에서 데이터 라인(1023)의 전압(DATA)은 입력 영상의 데이터 전압(Vdata)이다. 제1 및 제2 스캔 신호(SCAN, SENSE)는 입력 영상의 데이터 전압(Vdata)에 동기된다.

[0099] 정상 휘도 범위(NLR)에서 발광 제어 라인(1043)의 전압(EMCTRL)이 게이트 오프 전압(VGL)이다. 따라서, 정상 휘도 범위(NLR)에서 제3 스위치 소자(S13)가 턴-오프되어 제2 구동 소자(DT2)와 EVDD 라인(103) 사이의 전류 패스가 차단된다. 정상 휘도 범위(NLR)에서 제1 구동 소자(DT1)만 수학식 1과 같은 전류( $I_{OLED}$ )를 발광 소자(OLED)에 공급한다.

[0100] 고휘도 범위(HLR)에서 발광 제어 라인(1043)의 전압(EMCTRL)이 게이트 온 전압(VGH)으로 변한다. 따라서, 고휘도 범위(HLR)에서 제3 스위치 소자(S13)가 턴-온되어 제2 구동 소자(DT2)의 제1 전극과 EVDD 라인(103) 사이의 전류 패스가 형성된다. 고휘도 범위(HLR)에서 제1 및 제2 구동 소자들(DT1, DT2)는 수학식 2와 같은 전류( $I_{OLED}$ )를 발광 소자(OLED)에 공급한다.

[0101] 도 12는 본 발명의 제4 실시예에 따른 픽셀 회로를 보여 주는 회로도이다. 도 13은 도 12에 도시된 픽셀 회로의 구동 패턴을 보여 주는 패턴도이다.

[0102] 도 12 및 도 13을 참조하면, 픽셀 회로는 발광 소자(OLED), 구동 소자들(DT1, DT2), 스위치 회로(20) 및 커페시터(Cst)를 포함한다. 구동 소자들(DT1, DT2)과 스위치 회로(20)는 도 12에서 n 채널 트랜지스터로 구현될 수 있으나 이에 한정되지 않는다. 발광 소자(OLED)는 OLED로 구현될 수 있다.

[0103] 스위치 회로(20)는 미리 설정된 퍼크 휘도( $L_p$ )까지의 정상 휘도 범위(NLR)에서 제1 구동 소자(DT1)만 구동하고, 퍼크 휘도( $L_p$ ) 보다 높은 고휘도 범위(HLR)에서 제1 및 제2 구동 소자들(DT1, DT2)을 동시에 구동하여 발광 소자(OLED)로 흐르는 전류양을 증가시킨다. 스위치 회로(20)는 제1 내지 제4 스위치 소자들(S11, S22~S24)을 포함할 수 있다.

[0104] 발광 소자(OLED)의 애노드는 제1 노드(n1)를 통해 구동 소자들(DT)에 연결되고, 발광 소자(OLED)의 캐소드는 EVSS 전극(106)에 연결될 수 있다. 발광 소자(OLED)는 구동 소자들(DT1, DT2)의 게이트-소스간 전압( $V_{gs}$ )에 따라 발생되는 전류에 의해 발광된다.

[0105] 구동 소자들(DT1, DT2) 각각은 게이트-소스간 전압( $V_{gs}$ )에 따라 발생되는 전류를 발광 소자(OLED)에 공급한다. 커페시터(Cst)는 제1 노드(n1)와 제2 노드(n2) 사이에 연결된다. 커페시터(Cst)에 구동 소자들(DT1, DT2)의 게이트-소스간 전압( $V_{gs}$ )이 충전된다.

[0106] 제1 및 제2 구동 소자들(DT1, DT2)의 게이트는 제2 노드(n2)에 공통으로 연결된다. 제1 구동 소자(DT1)는 정상 휘도 범위(NLR)에서 구동되어 발광 소자(OLED)에 전류를 공급한다. 정상 휘도 범위(NLR)에서 제2 구동 소자(DT2)와 EVDD 라인(103) 사이의 전류 패스가 제4 스위치 소자(S24)에 의해 차단되어 제2 구동 소자(DT2)는 구동되지 않는다. 발광 소자(OLED)는 정상 휘도 범위(NLR)에서 제1 구동 소자(DT1)를 통해 흐르는 전류로 발광된다. 제1 구동 소자(DT1)는 제2 노드(n2)에 연결된 게이트, EVDD 라인(103)에 연결된 제1 전극, 및 제1 노드(n1)에 연결된 제2 전극을 포함한다.

[0107] 제2 구동 소자(DT2)는 고휘도 범위(HLR)에서만 구동되어 발광 소자(OLED)의 전류양을 증가시키는 보조 구동 소자이다. 고휘도 범위(HLR)에서 제1 및 제2 구동 소자들(DT2)의 게이트에 데이터 전압(Vdata)이 동시에 인가되어 제1 및 제2 구동 소자들(DT1, DT2)을 통해 흐르는 전류로 발광 소자(OLED)가 고휘도로 발광될 수 있다. 제2 구동 소자(DT2)는 제2 노드(n2)에 연결된 게이트, 제4 스위치 소자(S24)의 제2 전극에 연결된 제1 전극, 및 제1 노드(n1)에 연결된 제2 전극을 포함한다.

[0108] 제1 스위치 소자(S11)는 제1 스캔 신호(SCAN)의 게이트 온 전압(VGH)에 따라 턴-온되어 정상 휘도 범위(NLR)와 고휘도 범위(HLR)에서 입력 영상의 데이터 전압(Vdata)을 제2 노드(n2)에 공급한다. 제1 스위치 소자(S11)는 제1 게이트 라인(1041)에 연결된 게이트, 데이터 라인(1023)에 연결된 제1 전극, 및 제2 노드(n2)에 연결된 제2 전극을 포함한다. 제1 스캔 신호(SCAN)는 제1 게이트 라인(1041)에 인가된다. 도 12 및 도 13에서 “DATA”는 데이터 라인(1023)의 전압을 나타낸다.

- [0109] 제2 스위치 소자(S22)는 정상 휘도 범위(NLR)에서 제2 발광 제어 라인(1043) 상의 게이트 오프 전압(VGL)에 따라 턴-오프되어 제1 발광 제어 라인(1024)과 제3 노드(n3) 사이의 전류 패스를 차단한다. 제1 발광 제어 라인(1024)과 제3 노드(n3) 사이의 전류 패스가 차단될 때, 제4 스위치 소자(S24)는 턴-오프된다. 제4 스위치 소자(S24)가 오프 상태일 때 EVDD 라인(103)과 제2 구동 소자(DT2)의 제1 전극 사이의 전류 패스가 차단되기 때문에 제2 구동 소자(DT2)를 통해 전류가 발생될 수 없다. 도 12 및 13에서 “EMCTRL1”은 제1 발광 제어 라인(1024)의 전압을 나타낸다. “EMCTRL2”는 제2 발광 제어 라인(1043)의 전압을 나타낸다. 제1 발광 제어 라인(1024)은 데이터 라인(1023)과 나란한 방향으로 형성된다. 제2 발광 제어 라인(1043)은 게이트 라인(1041, 1041)과 나란한 방향으로 형성된다. 따라서, 제1 발광 제어 라인(1024)과 제2 발광 제어 라인(1043)은 교차된다.
- [0110] 제2 스위치 소자(S22)는 고휘도 범위(HLR)에서 제2 발광 제어 라인(1043) 상의 게이트 온 전압(VGH)에 따라 턴-온되어 제1 발광 제어 라인(1024)으로부터의 게이트 온 전압(VGH)을 제3 노드(n3)에 공급한다. 제4 스위치 소자(S24)는 제1 발광 제어 라인(1024)으로부터의 게이트 온 전압(VGH)에 따라 턴-온되어 EVDD 라인(103)과 제2 구동 소자(DT2)의 제1 전극 사이의 전류 패스를 형성한다. 제2 구동 소자(DT2)는 제4 스위치 소자(S24)를 통해 EVDD 라인과 연결될 때 전류를 발생할 수 있다. 고휘도 범위(HLR)에서 제2 구동 소자(DT2)는 제2 스위치 소자(S22)를 통해 자신의 게이트에 인가되는 게이트 온 전압(VGH)에 따라 턴-온되어 발광 소자(OLED)로 흐르는 전류 양을 증가한다.
- [0111] 제2 스위치 소자(S22)는 제2 발광 제어 라인(1043)에 연결된 게이트, 제1 발광 제어 라인(1024)에 연결된 제1 전극, 및 제3 노드(n3)에 연결된 제2 전극을 포함한다. 제4 스위치 소자(S24)는 제3 노드(n3)에 연결된 게이트, EVDD 라인(103)에 연결된 제1 전극, 및 제2 구동 소자(DT2)의 제1 전극에 연결된 제2 전극을 포함한다.
- [0112] 데이터 구동부(110)는 정상 휘도 구동 모드에서 타이밍 콘트롤러(130)의 제어 하에 제1 발광 제어 라인(1024)에 게이트 오프 전압(VGL)을 공급한다. 데이터 구동부(110)는 고휘도 구동 모드에서 타이밍 콘트롤러(130)의 제어 하에 제1 발광 제어 라인(1024)에 게이트 온 전압(VGH)을 공급한다. 게이트 구동부(120)는 정상 휘도 구동 모드에서 타이밍 콘트롤러(130)의 제어 하에 제2 발광 제어 라인(1043)에 게이트 오프 전압(VGL)을 공급한다. 게이트 구동부(120)는 고휘도 구동 모드에서 타이밍 콘트롤러(130)의 제어 하에 제2 발광 제어 라인(1043)에 게이트 온 전압(VGH)을 공급한다.
- [0113] 제3 스위치 소자(S23)는 제2 스캔 신호(SENSE)의 게이트 온 전압(VGH)에 따라 턴-온되어 제1 노드(n1)에 기준 전압(Vref)을 공급한다. 제2 스캔 신호(SENSE)는 제2 게이트 라인(1042)에 인가된다. 제2 스캔 신호(SENSE)는 제1 스캔 신호(SCAN)와 동기된다. 제3 스위치 소자(S23)는 제2 게이트 라인(1042)에 연결된 게이트, 제1 노드(n1)에 연결된 제1 전극, 및 Vref 라인(105)에 연결된 제2 전극을 포함한다.
- [0114] 도 13을 참조하면, 고전위 전원 전압(EVDD), 기준 전압(Vref), 및 저전위 전원 전압(EVSS)은 정상 휘도 범위(NLR)와 고휘도 범위(HLR)에 관계 없이 일정한 전압을 유지하는 직류 전압이다.
- [0115] 정상 휘도 범위(NLR)와 고휘도 범위(HLR)에서 데이터 라인(1023)의 전압(DATA)은 입력 영상의 데이터 전압(Vdata)이다. 제1 및 제2 스캔 신호(SCAN, SENSE)는 입력 영상의 데이터 전압(Vdata)에 동기된다.
- [0116] 정상 휘도 범위(NLR)에서 제1 및 제2 발광 제어 라인들(1024, 1043)의 전압(EMCTRL)이 게이트 오프 전압(VGL)이다. 따라서, 정상 휘도 범위(NLR)에서 제2 및 제4 스위치 소자들(S22, S24)이 턴-오프되어 제2 구동 소자(DT2)와 EVDD 라인(103) 사이의 전류 패스가 차단된다. 정상 휘도 범위(NLR)에서 제1 구동 소자(DT1)만 수학식 1과 같은 전류( $I_{OLED}$ )를 발광 소자(OLED)에 공급한다.
- [0117] 고휘도 범위(HLR)에서 제1 및 제2 발광 제어 라인들(1024, 1043)의 전압(EMCTRL)이 게이트 온 전압(VGH)으로 변한다. 따라서, 고휘도 범위(HLR)에서 제2 및 제4 스위치 소자들(S22, S24)이 턴-온되어 제2 구동 소자(DT2)의 제1 전극과 EVDD 라인(103) 사이의 전류 패스가 형성된다. 고휘도 범위(HLR)에서 제1 및 제2 구동 소자들(DT1, DT2)이 수학식 2와 같은 전류( $I_{OLED}$ )를 발광 소자(OLED)에 공급한다.
- [0118] 도 14는 본 발명의 실시예에 따른 전계 방출 표시장치의 감마 커브를 보여 주는 도면이다.
- [0119] 도 14를 참조하면, 제1 감마 커브(401)은 정상 휘도 구동 모드에서의 데이터 전압(Vdata) 대 픽셀 전류( $I_{OLED}$ ) 특성에서 계조의 휘도를 나타낸다. 제2 감마 커브(402)는 고 휘도 구동 모드에서의 데이터 전압(Vdata) 대 픽

셀 전류( $I_{OLED}$ ) 특성에서 계조의 휘도를 나타낸다. 제1 감마 커브(401)는 최저 휘도부터 피크 휘도( $L_p$ )까지의 계조를 표현한다. 제2 감마 커브(402)는 피크 휘도( $L_p$ ) 보다 높고 최대 휘도( $L_{hdr}$ )까지의 계조를 표현한다.

[0120] 도 17과 같은 기존의 픽셀 회로(비교예)의 경우에, 구동 소자로 이용되는 트랜지스터의 채널 폭(width)을 증가시켜 휘도를 높일 때 저계조 휘도가 증가하여 저계조 표현이 저하된다. 도 17에 도시된 비교예의 픽셀 회로는 세 개의 트랜지스터들(M1, M2, DT)와 하나의 커패시터(Cst) 그리고 발광 소자(OLED)를 포함한다. 이에 비하여, 본 발명의 픽셀 회로들은 제2 감마 커브(402)로 고계조의 휘도를 피크 휘도 보다 높은 휘도로 표현할 수 있을뿐 아니라 제1 감마 커브(401)로 저계조의 휘도를 낮추어 저계조 표현력을 향상시킬 수 있다.

[0121] 도 15 및 도 16은 Linear scale(도 15)과 Log scale(도 16)에서 본 발명의 저계조 휘도를 보여 주는 도면이다. 도 15는 8 ~ 20 계조에서 본 발명의 픽셀 회로와 비교예(도 17)의 휘도 특성을 보여 주고 있다. 도 16은 8 계조 이하에서 본 발명의 픽셀 회로와 비교예(도 17)의 휘도 특성을 보여 주고 있다. 도 15 및 도 16에서, “비교예1”은 도 17에 도시된 비교예의 최대 휘도가 1,000 [nit]인 예이고, “비교예2”는 도 17에 도시된 비교예의 최대 휘도가 1,300 [nit]로 높인 예이다.

[0122] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

### 부호의 설명

[0123]

20 : 스위치 회로

100 : 표시패널 110 : 데이터 구동부

120 : 게이트 구동부 130 : 타이밍 콘트롤러

101 : 서브 픽셀 102, 1021~1023 : 데이터 라인

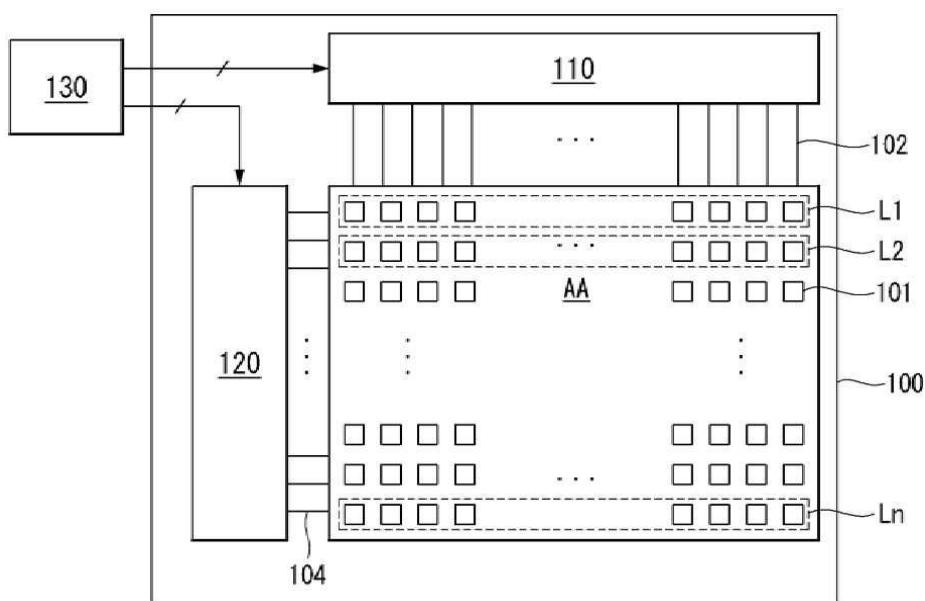
1024, 1043 : 발광 제어 라인 104, 1041, 1042 : 게이트 라인

DT1, DT2 : 구동 소자 S1, S2, S3 : 스위치 소자

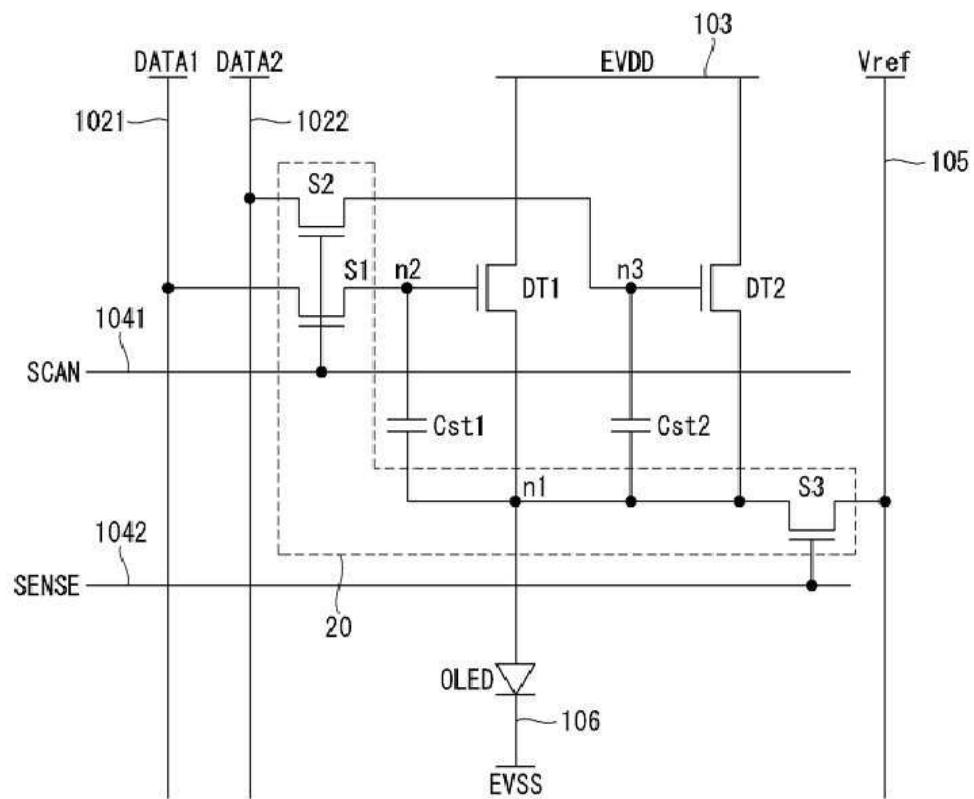
Cst, Cst1, Cst2, Cem : 커패시터 OLED : 발광 소자

### 도면

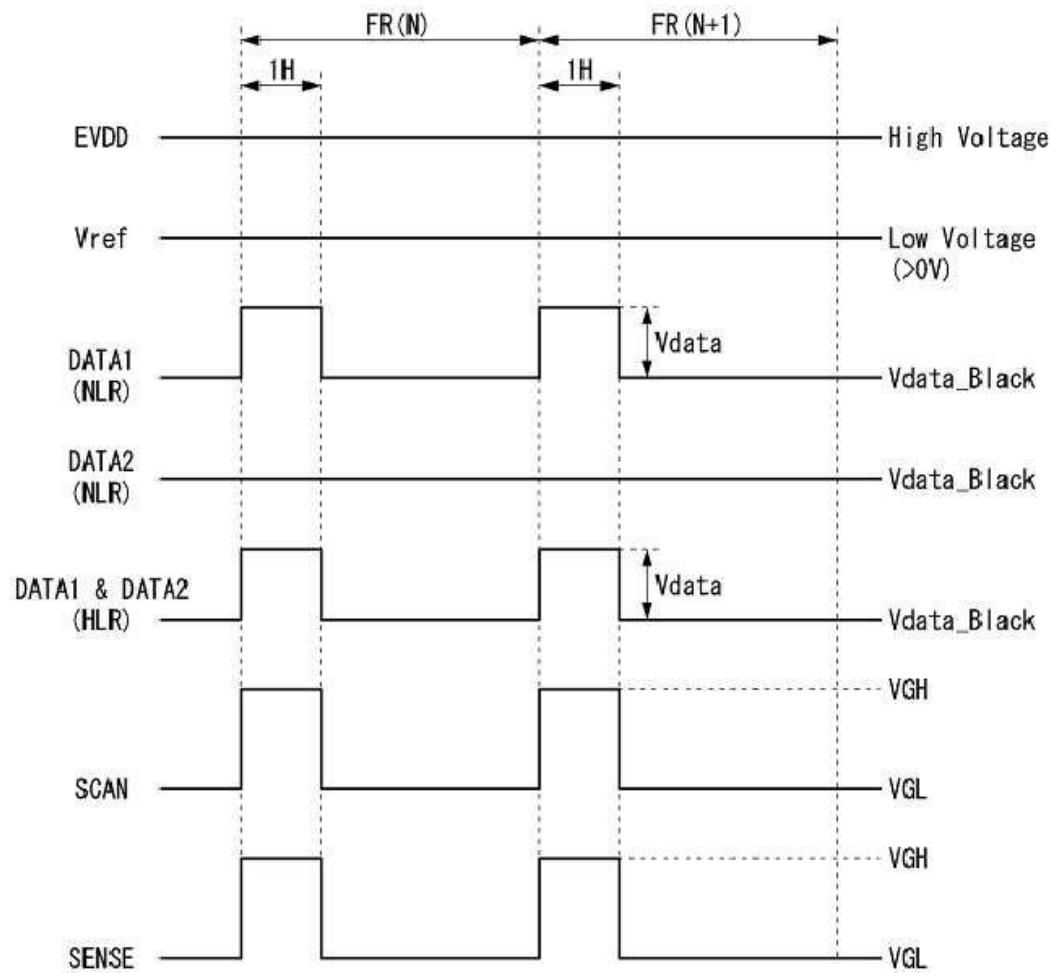
#### 도면1



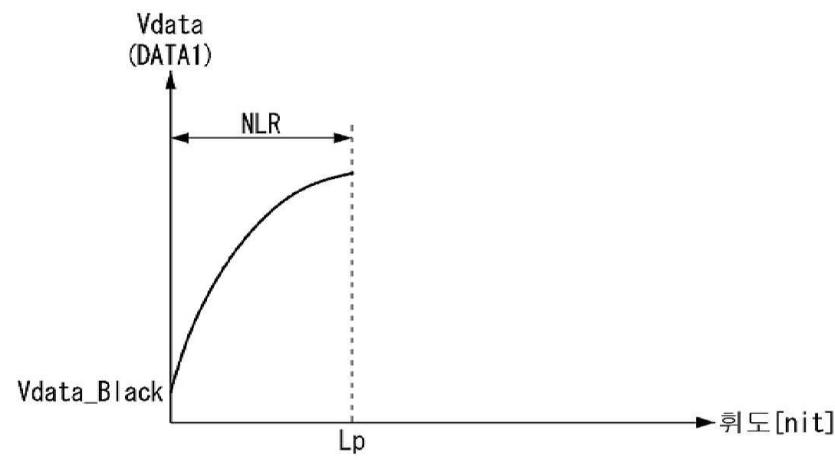
## 도면2



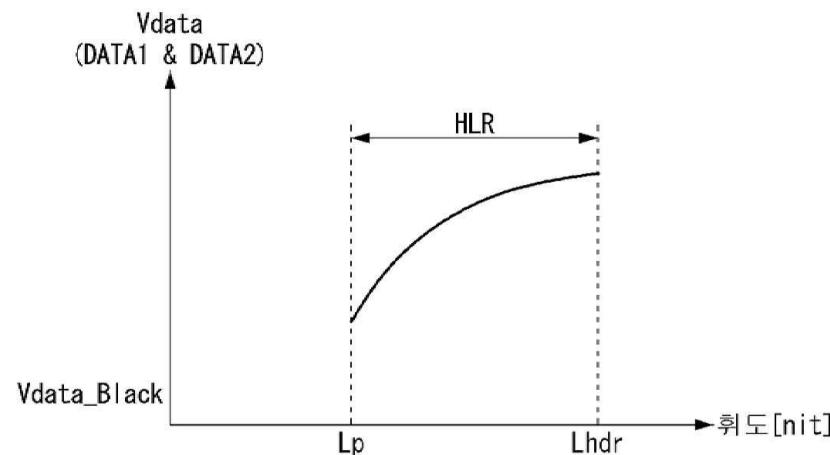
## 도면3



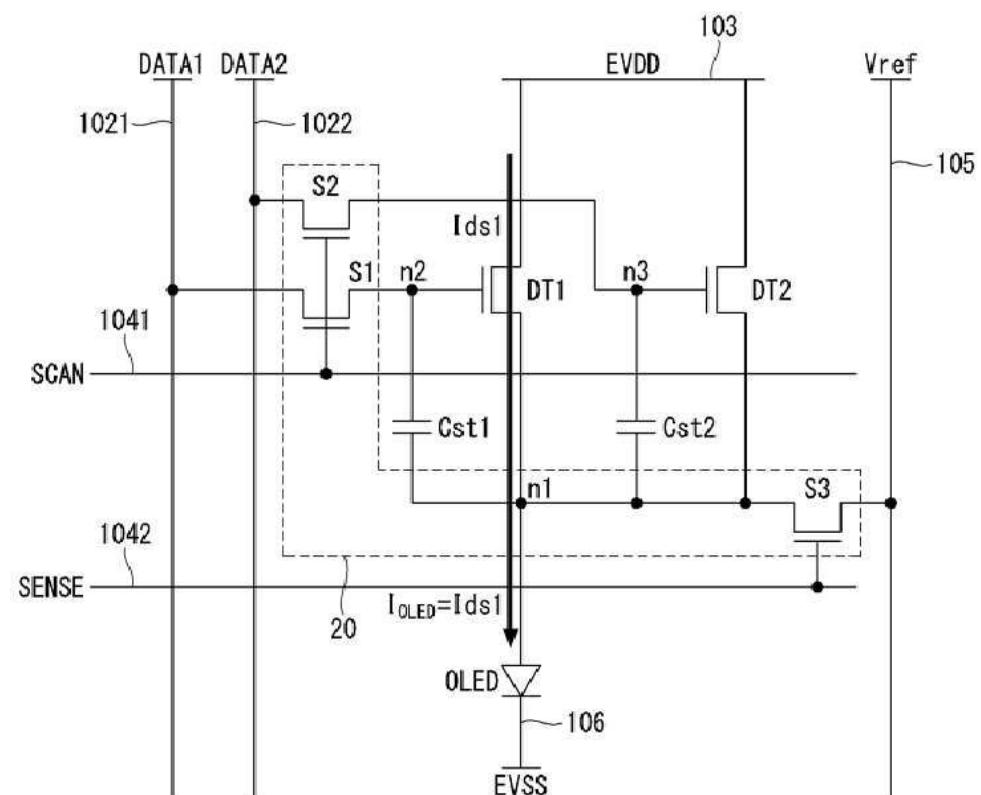
## 도면4



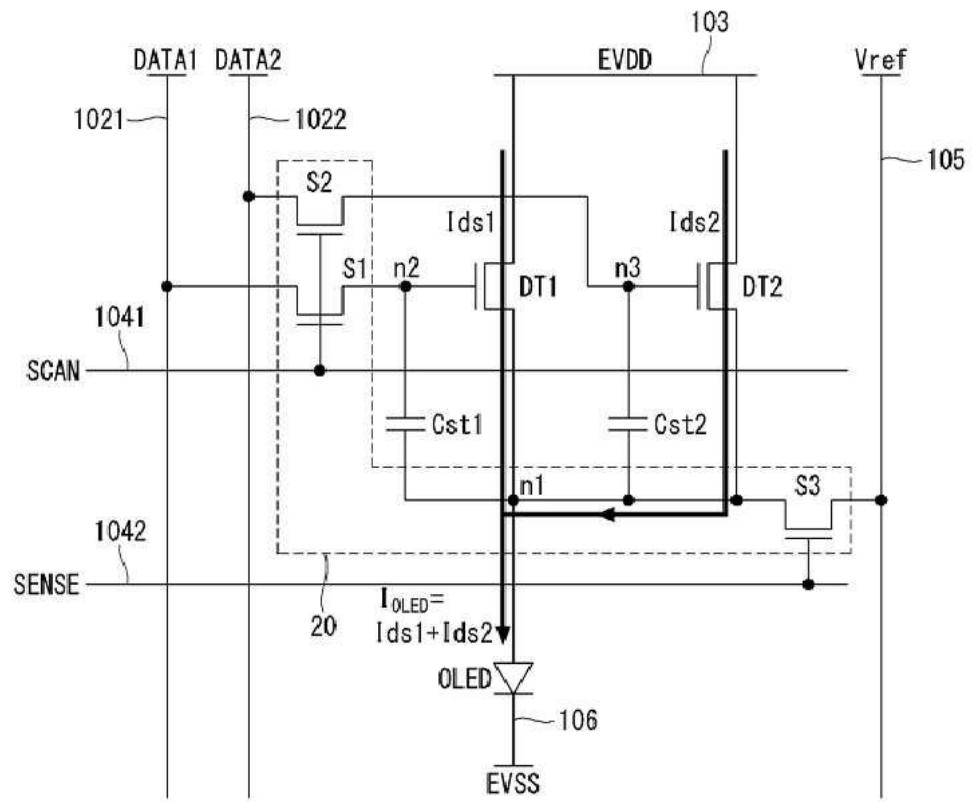
도면5



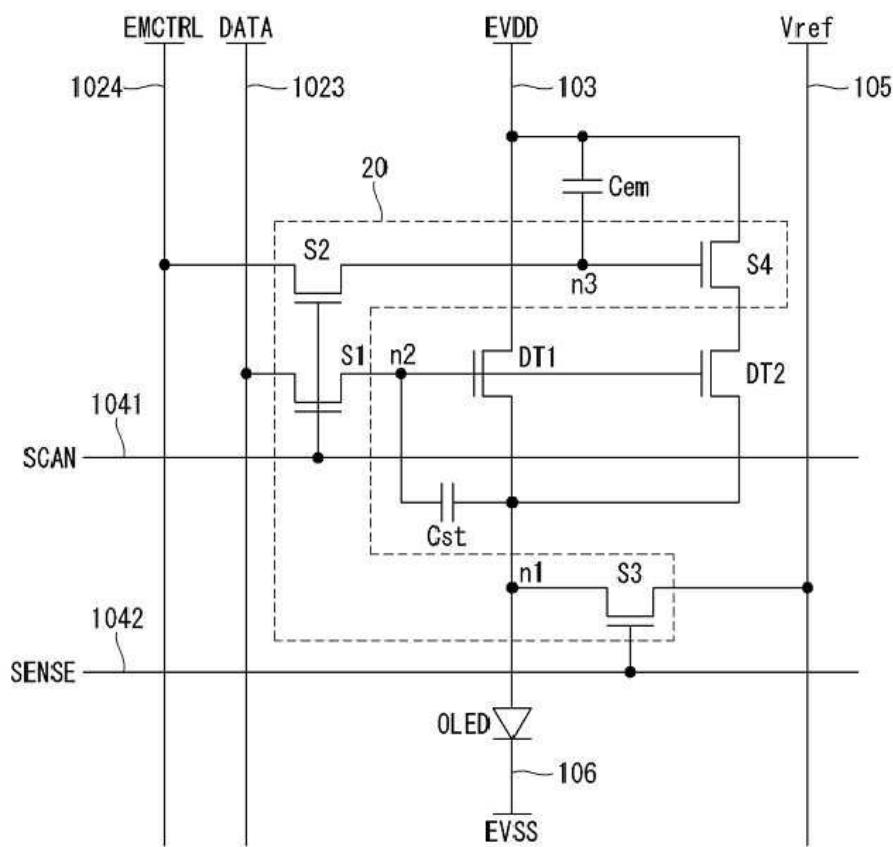
도면6



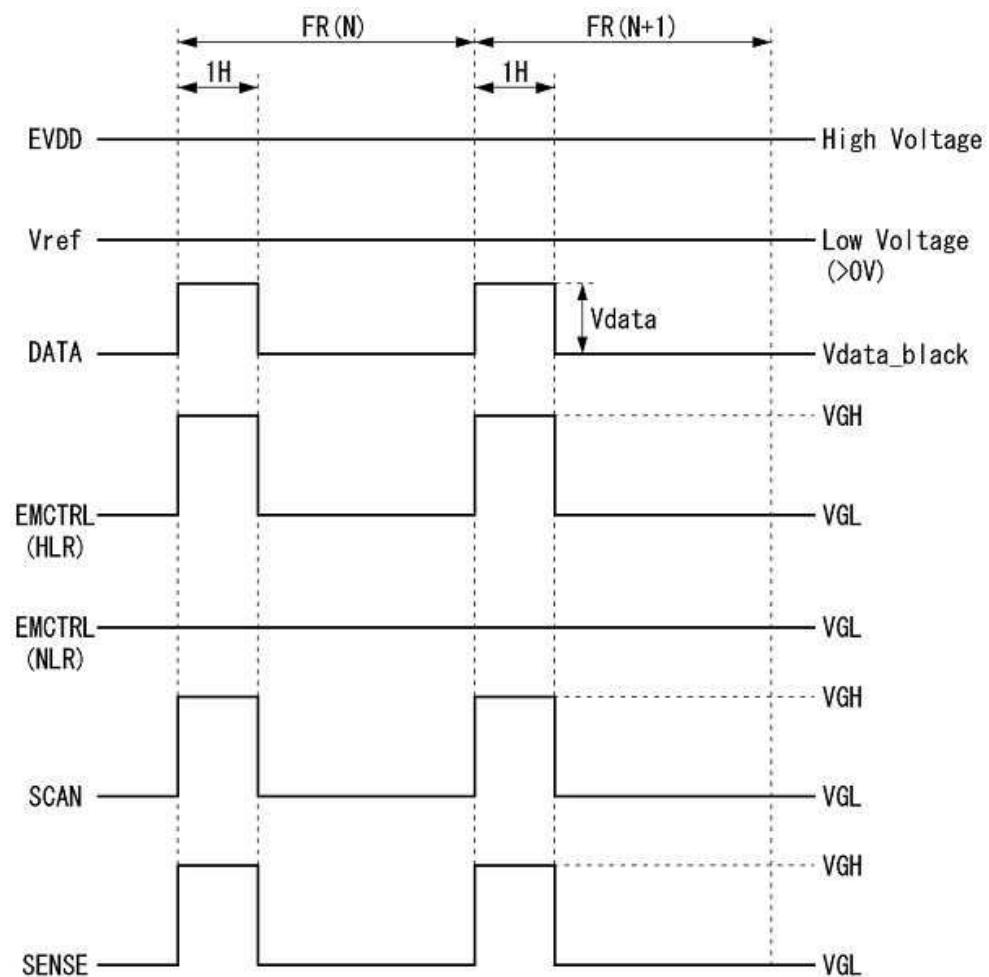
## 도면7



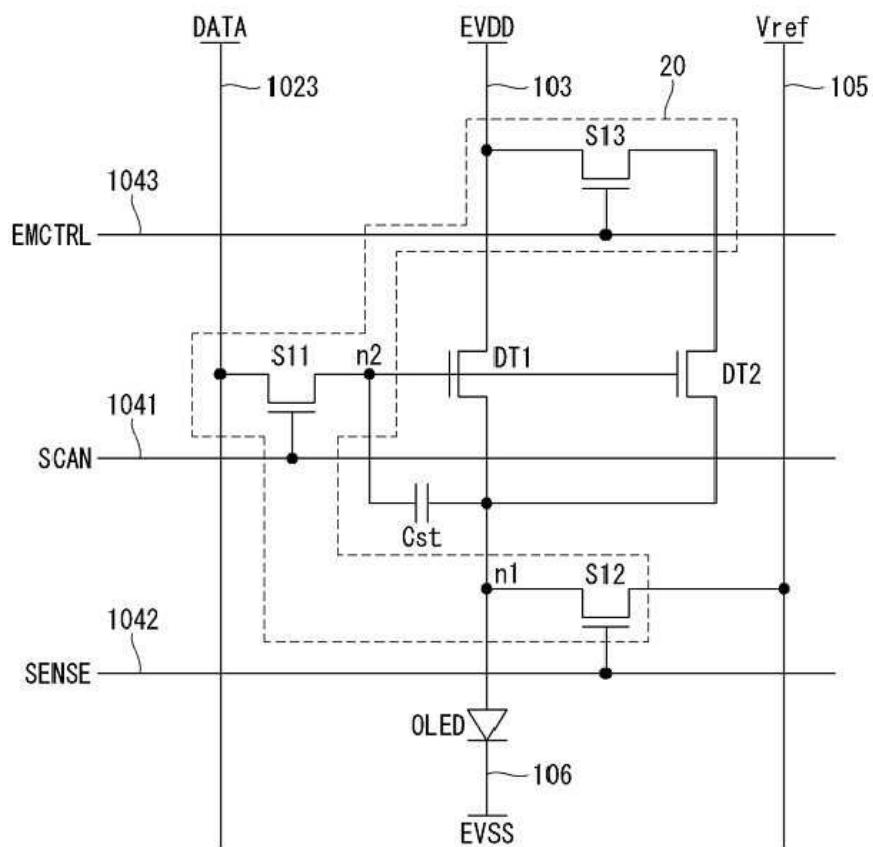
## 도면8



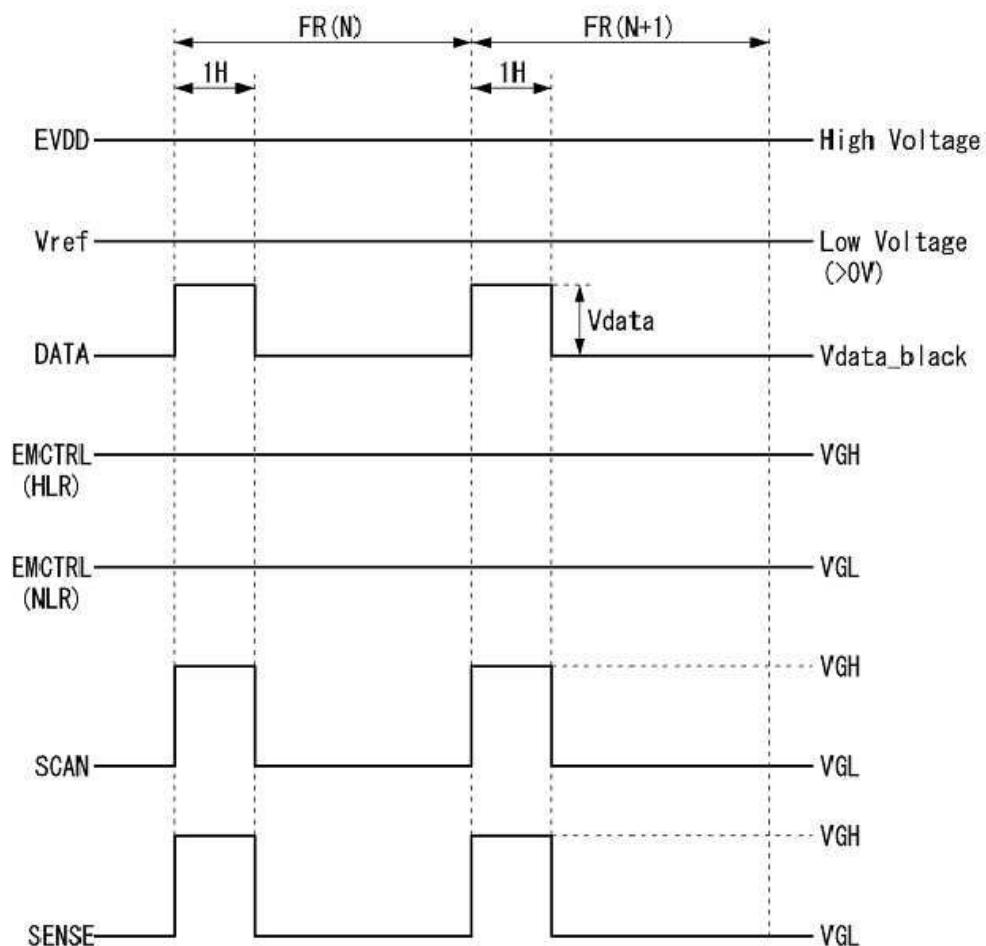
## 도면9



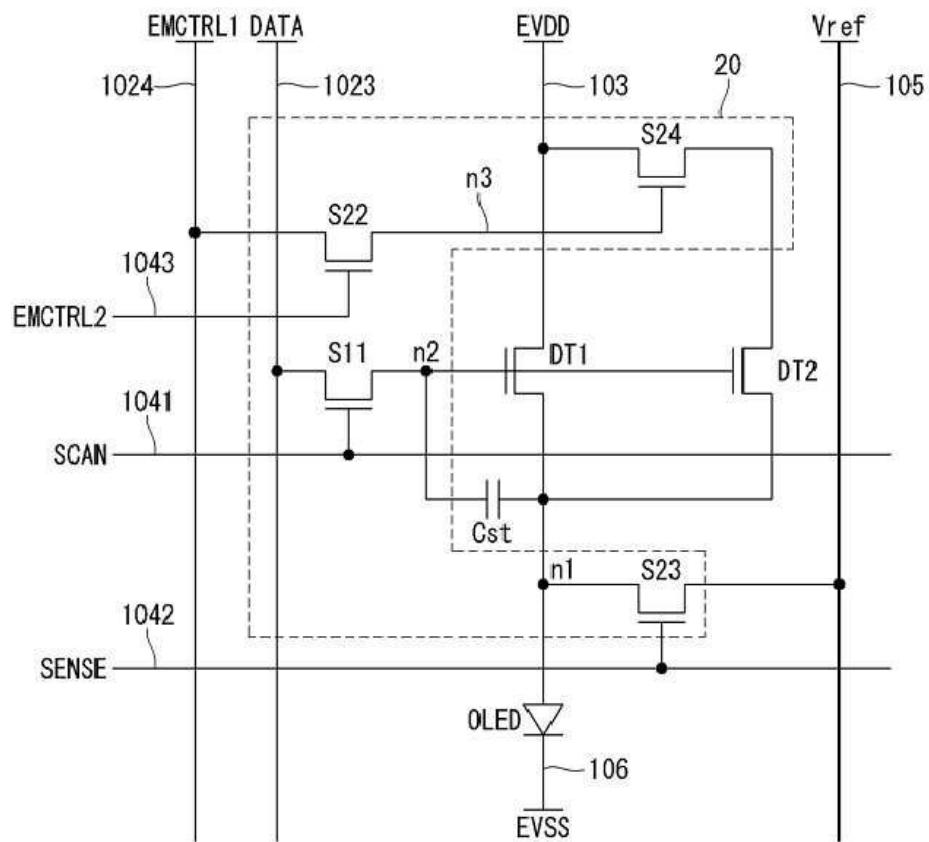
## 도면10



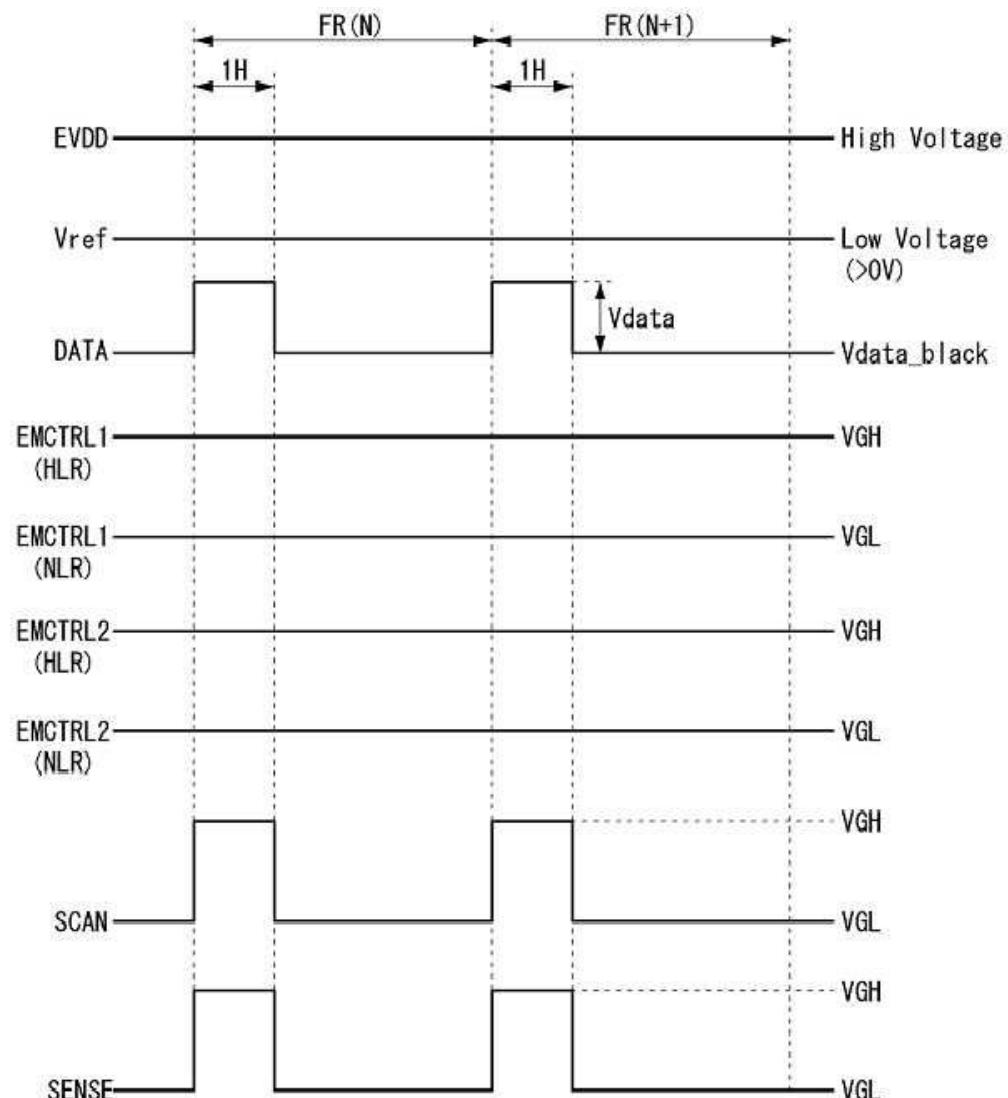
## 도면11



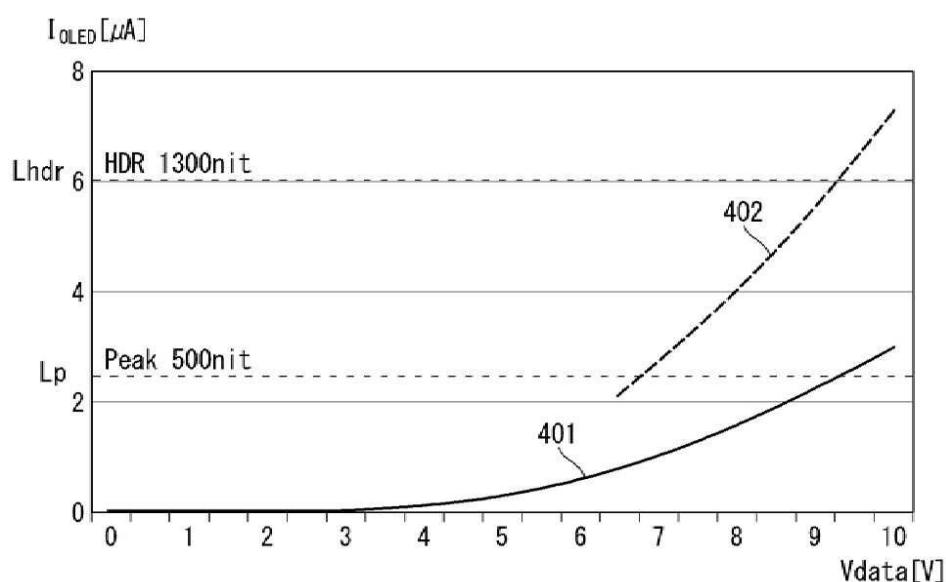
## 도면12



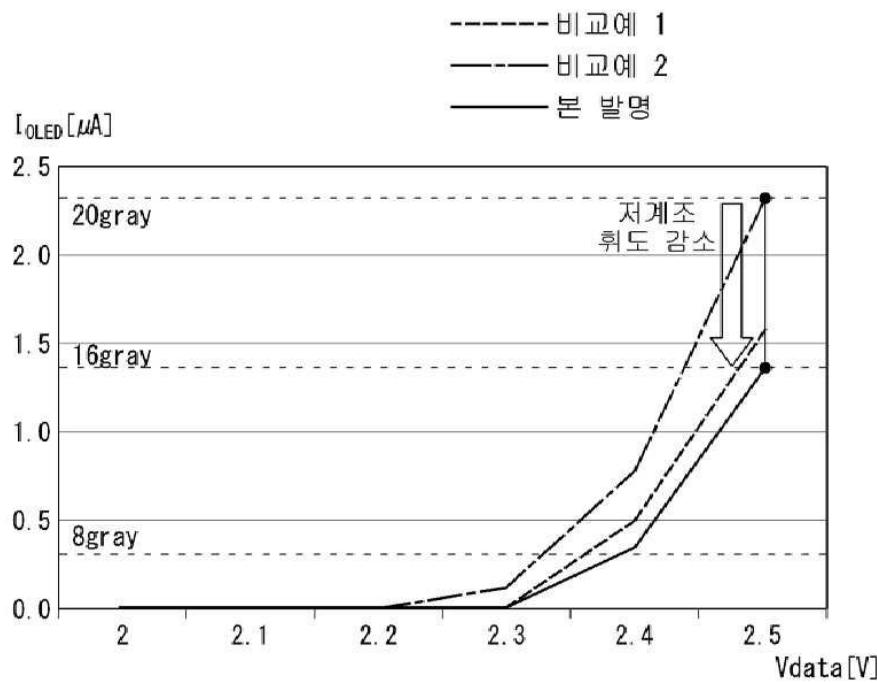
도면13



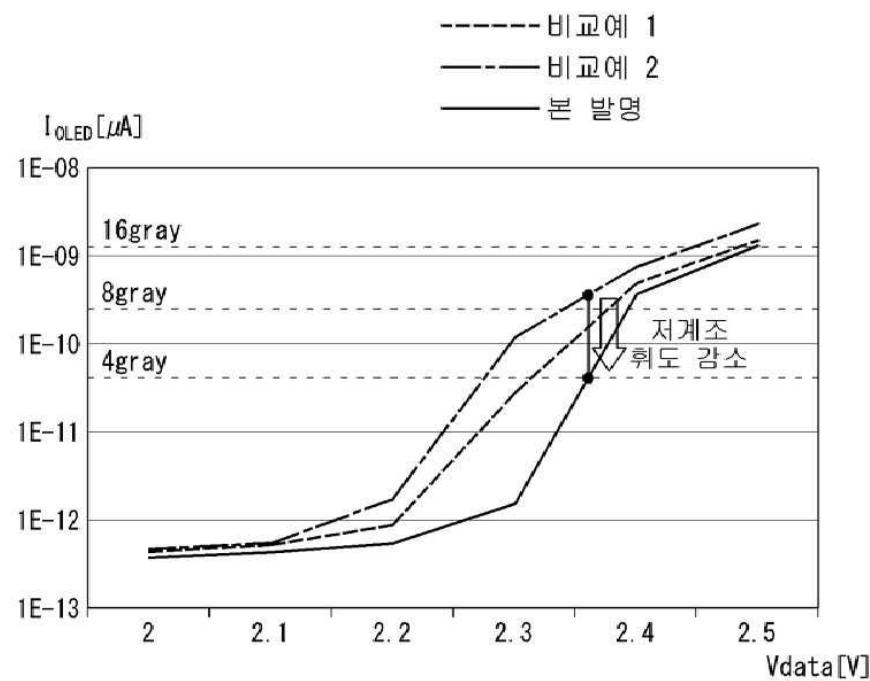
도면14



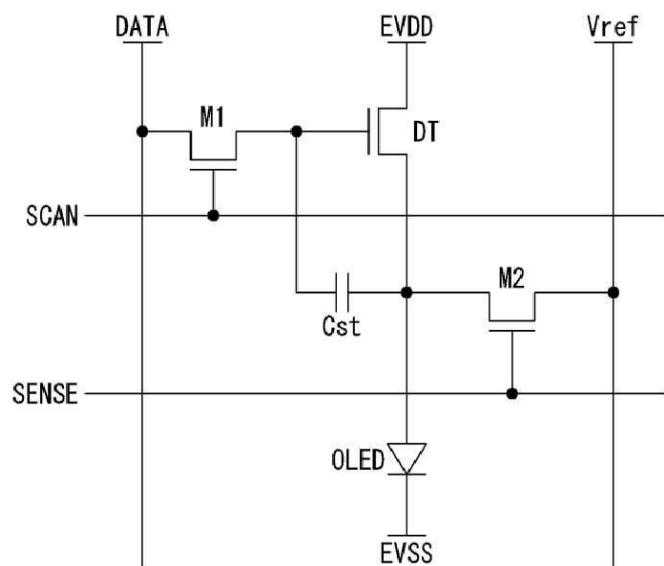
도면15



도면16



도면17



专利名称(译)	像素电路和使用其的电致发光显示器		
公开(公告)号	<a href="#">KR1020200011165A</a>	公开(公告)日	2020-02-03
申请号	KR1020180085952	申请日	2018-07-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	이성구		
发明人	이성구		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208 G09G2230/00 G09G2320/0233 G09G2320/062		
外部链接	<a href="#">Espacenet</a>		

## 摘要(译)

本发明涉及一种能够进行HDR驱动的像素电路以及使用该像素电路的电致发光显示装置。像素电路包括：发光器件；以及发光器件。第一和第二驱动装置连接到发光装置并向发光装置供应电流。以及开关电路，其仅在第一亮度范围内的第一驱动装置和第二驱动装置中仅驱动第一驱动装置直到预设的峰值亮度，并且在高于峰值亮度的第二亮度范围内驱动第一驱动装置和第二驱动装置以增加亮度。电流流向发光器件。

