



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0067877
(43) 공개일자 2019년06월17일

(51) 국제특허분류(Int. Cl.)
G09G 3/3258 (2016.01) G09G 3/3225 (2016.01)
(52) CPC특허분류
G09G 3/3258 (2013.01)
G09G 3/3225 (2013.01)
(21) 출원번호 10-2019-7014267
(22) 출원일자(국제) 2016년12월20일
심사청구일자 2019년05월17일
(85) 번역문제출일자 2019년05월17일
(86) 국제출원번호 PCT/CN2016/110914
(87) 국제공개번호 WO 2018/072299
국제공개일자 2018년04월26일
(30) 우선권주장
201610912658.9 2016년10월18일 중국(CN)

(71) 출원인
센젠 차이나 스타 옵토일렉트로닉스 테크놀로지 컴퍼니 리미티드
중국 광둥 프로빈스, 센젠 시티, 광밍 뉴 디스트릭트, 탕밍 로드, 넘버 9-2
(72) 발명자
첸, 샤오룽
중국, 광둥 518132, 센젠, 광밍 뉴 디스트릭트, 탕밍로드, 넘버 9-2
저우, 밍중
중국, 광둥 518132, 센젠, 광밍 뉴 디스트릭트, 탕밍로드, 넘버 9-2
웬, 이첸
중국, 광둥 518132, 센젠, 광밍 뉴 디스트릭트, 탕밍로드, 넘버 9-2
(74) 대리인
특허법인씨엔에스

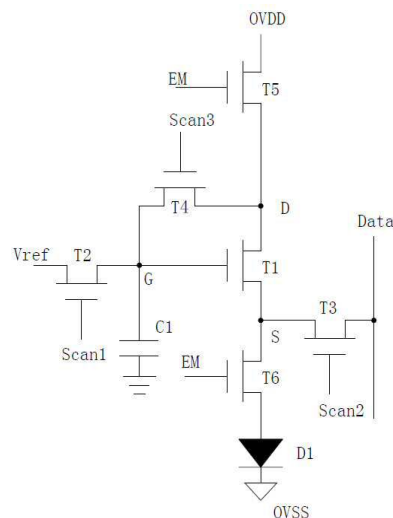
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 AMOLED 픽셀 구동 회로 및 구동 방법

(57) 요약

본 발명은 AMOLED 픽셀 구동 회로 및 구동 방법을 제공한다. 본 발명의 AMOLED 픽셀 구동 회로는 6T1C 구조를 가지고, 구동 박막 트랜지스터인 제1 박막 트랜지스터(T1), 제2 박막 트랜지스터(T2), 제3 박막 트랜지스터(T3), 제4 박막 트랜지스터(T4), 제5 박막 트랜지스터(T5), 제6 박막 트랜지스터(T6), 커패시터(C1) 및 유기 발광 다이오드(D1)를 포함하고, 제1 스캔 신호(Scan1), 제2 스캔 신호(Scan2), 제3 스캔 신호(Scan3), 발광 신호(EM), 데이터 신호(Data) 및 기준 전압(Vref)이 접속되며, 상기 회로는 구동 박막 트랜지스터의 문턱 전압을 효과적으로 보상하여, 문턱 전압 드리프트로 인해 유기 발광 다이오드를 통해 흐르는 전류가 불안정한 문제를 해결하며, 유기 발광 다이오드의 발광 휘도를 균일하도록 보장하고, 화면의 디스플레이 효과를 개선할 수 있다.

대 표 도 - 도2



(52) CPC특허분류

G09G 2310/08 (2013.01)

G09G 2320/0233 (2013.01)

명세서

청구범위

청구항 1

AMOLED 픽셀 구동 회로에 있어서, 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터, 제6 박막 트랜지스터, 커패시터 및 유기 발광 다이오드를 포함하고;

상기 제1 박막 트랜지스터의 게이트는 제1 노드에 전기적으로 연결되고, 소스는 제2 노드에 전기적으로 연결되며, 드레인은 제3 노드에 전기적으로 연결되고;

상기 제2 박막 트랜지스터의 게이트에는 제1 스캔 신호가 접속되고, 소스는 기준 전압에 전기적으로 연결되며, 드레인은 제1 노드에 전기적으로 연결되고;

상기 제3 박막 트랜지스터의 게이트에는 제2 스캔 신호가 접속되고, 소스에는 데이터 신호가 접속되며, 드레인은 제2 노드에 전기적으로 연결되고;

상기 제4 박막 트랜지스터의 게이트에는 제3 스캔 신호가 접속되고, 소스는 제1 노드에 전기적으로 연결되며, 드레인은 제3 노드에 전기적으로 연결되고;

상기 제5 박막 트랜지스터의 게이트에는 발광 신호가 접속되고, 소스에는 전원 양전압이 접속되며, 드레인은 제3 노드에 전기적으로 연결되고;

상기 제6 박막 트랜지스터의 게이트에는 발광 신호가 접속되고, 소스는 제2 노드에 전기적으로 연결되며, 드레인은 유기 발광 다이오드의 양극에 전기적으로 연결되고;

상기 커패시터의 일단은 제1 노드에 전기적으로 연결되고, 타단은 접지되며;

상기 유기 발광 다이오드의 양극은 제6 박막 트랜지스터의 드레인에 전기적으로 연결되고, 음극에는 전원 음전압이 접속되는 AMOLED 픽셀 구동 회로.

청구항 2

제1항에 있어서,

상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 저온 다결정 실리콘 박막 트랜지스터, 산화물 반도체 박막 트랜지스터 또는 비정질 실리콘 박막 트랜지스터인 AMOLED 픽셀 구동 회로.

청구항 3

제1항에 있어서,

상기 제1 스캔 신호, 제2 스캔 신호, 제3 스캔 신호 및 발광 신호는 모두 외부 타이밍 제어기에 의해 제공되는 AMOLED 픽셀 구동 회로.

청구항 4

제1항에 있어서,

상기 제1 스캔 신호, 제2 스캔 신호, 제3 스캔 신호, 발광 신호 및 데이터 신호는 서로 조합하여 초기화 단계, 문턱 전압 검출 단계 및 발광 구동 단계에 순차적으로 대응되는 AMOLED 픽셀 구동 회로.

청구항 5

제4항에 있어서,

상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 N형 박막 트랜지스터이고;

상기 초기화 단계에서, 상기 제1 스캔 신호는 고전위를 제공하고, 상기 제2 스캔 신호는 고전위를 제공하며, 상기 제3 스캔 신호는 저전위를 제공하고, 상기 발광 신호는 저전위를 제공하며, 상기 데이터 신호는 초기화 전위를 제공하고;

상기 문턱 전압 검출 단계에서, 상기 제1 스캔 신호는 저전위를 제공하고, 상기 제2 스캔 신호는 고전위를 제공하며, 상기 제3 스캔 신호는 고전위를 제공하고, 상기 발광 신호는 저전위를 제공하며, 상기 데이터 신호는 디스플레이 데이터 전위를 제공하고;

상기 발광 구동 단계에서 상기 제1 스캔 신호, 제2 스캔 신호 및 상기 제3 스캔 신호는 모두 저전위를 제공하고, 상기 발광 신호는 고전위를 제공하는 AMOLED 픽셀 구동 회로.

청구항 6

AMOLED 픽셀 구동 방법에 있어서,

제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터, 제6 박막 트랜지스터, 커패시터 및 유기 발광 다이오드를 포함하고;

상기 제1 박막 트랜지스터의 게이트는 제1 노드에 전기적으로 연결되고, 소스는 제2 노드에 전기적으로 연결되며, 드레인에는 제3 노드에 전기적으로 연결되고;

상기 제2 박막 트랜지스터의 게이트에는 제1 스캔 신호가 접속되고, 소스는 기준 전압에 전기적으로 연결되며, 드레인에는 제1 노드에 전기적으로 연결되고;

상기 제3 박막 트랜지스터의 게이트에는 제2 스캔 신호가 접속되고, 소스에는 데이터 신호가 접속되며, 드레인에는 제2 노드에 전기적으로 연결되고;

상기 제4 박막 트랜지스터의 게이트에는 제3 스캔 신호가 접속되고, 소스는 제1 노드에 전기적으로 연결되며, 드레인에는 제3 노드에 전기적으로 연결되고;

상기 제5 박막 트랜지스터의 게이트에는 발광 신호가 접속되고, 소스에는 전원 양전압이 접속되며, 드레인에는 제3 노드에 전기적으로 연결되고;

상기 제6 박막 트랜지스터의 게이트에는 발광 신호가 접속되고, 소스는 제2 노드에 전기적으로 연결되며, 드레인에는 유기 발광 다이오드의 양극에 전기적으로 연결되고;

상기 커패시터의 일단은 제1 노드에 전기적으로 연결되고, 타단은 접지되며;

상기 유기 발광 다이오드의 양극은 제6 박막 트랜지스터의 드레인에 전기적으로 연결되고, 음극에는 전원 음전압이 접속되는,

AMOLED 픽셀 구동 회로를 제공하는 1단계;

상기 제1 스캔 신호는 제2 박막 트랜지스터가 오픈 되도록 제어하고, 상기 제2 스캔 신호는 제3 박막 트랜지스터가 오픈 되도록 제어하며, 상기 제3 스캔 신호는 제4 박막 트랜지스터가 오픈 되도록 제어하고, 상기 발광 신호는 제5 박막 트랜지스터와 제6 박막 트랜지스터가 오픈 되도록 제어하며, 상기 데이터 신호는 초기화 전위를 제공하고, 제1 노드에는 기준 전압이 기입되고, 제2 노드에는 초기화 전위가 기입되는,

초기화 단계에 진입하는 2 단계;

상기 제1 스캔 신호는 제2 박막 트랜지스터가 오픈 되도록 제어하고, 상기 제2 스캔 신호는 제3 박막 트랜지스터가 오픈 되도록 제어하며, 상기 제3 스캔 신호는 제4 박막 트랜지스터가 오픈 되도록 제어하고, 상기 발광 신호는 제5 박막 트랜지스터와 제6 박막 트랜지스터가 오픈 되도록 제어하며, 상기 데이터 신호는 디스플레이 데

이터 전위를 제공하고, 오픈된 제4 박막 트랜지스터는 제1 박막 트랜지스터의 게이트와 드레인을 단락시키며, 제1 노드의 전압은 디스플레이 데이터 전위와 제1 박막 트랜지스터의 문턱 전압의 합에 도달하고, 제1 노드의 전압은 커패시터에 저장되는,

문턱 전압 검출 단계에 진입하는3 단계;

상기 제1 스캔 신호, 제2 스캔 신호 및 제3 스캔 신호는 각각 제2 박막 트랜지스터, 제3 박막 트랜지스터 및 제4 박막 트랜지스터가 오프 되도록 제어하고, 상기 발광 신호는 제5 박막 트랜지스터와 제6 박막 트랜지스터가 오픈 되도록 제어하며, 커패시터의 저장 작용을 이용하여, 제1 노드의 전압이 디스플레이 데이터 전위와 제1 박막 트랜지스터의 문턱 전압의 합을 유지하도록 하며, 제3 노드에는 전원 양전압이 기입되고, 제1 박막 트랜지스터는 오픈되며, 유기 발광 다이오드는 발광하고, 상기 유기 발광 다이오드를 통해 흐르는 전류는 제1 박막 트랜지스터의 문턱 전압과 관계없는,

발광 구동 단계에 진입하는 4 단계;를 포함하는 AMOLED 픽셀 구동 방법.

청구항 7

제6항에 있어서,

상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 저온 다결정 실리콘 박막 트랜지스터, 산화물 반도체 박막 트랜지스터 또는 비정질 실리콘 박막 트랜지스터인 AMOLED 픽셀 구동 방법.

청구항 8

제6항에 있어서,

상기 제1 스캔 신호, 제2 스캔 신호, 제3 스캔 신호 및 발광 신호는 모두 외부 타이밍 제어기에 의해 제공되는 AMOLED 픽셀 구동 방법.

청구항 9

제6항에 있어서,

상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 N형 박막 트랜지스터이고;

상기 초기화 단계에서, 상기 제1 스캔 신호는 고전위를 제공하고, 상기 제2 스캔 신호는 고전위를 제공하며, 상기 제3 스캔 신호는 저전위를 제공하고, 상기 발광 신호는 저전위를 제공하며, 상기 데이터 신호는 초기화 전위를 제공하고;

상기 문턱 전압 검출 단계에서, 상기 제1 스캔 신호는 저전위를 제공하고, 상기 제2 스캔 신호는 고전위를 제공하며, 상기 제3 스캔 신호는 고전위를 제공하고, 상기 발광 신호는 저전위를 제공하며, 상기 데이터 신호는 디스플레이 데이터 전위를 제공하고;

상기 발광 구동 단계에서 상기 제1 스캔 신호, 제2 스캔 신호 및 제3 스캔 신호는 모두 저전위를 제공하고, 상기 발광 신호는 고전위를 제공하는 AMOLED 픽셀 구동 방법.

청구항 10

AMOLED 픽셀 구동 회로에 있어서, 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터, 제6 박막 트랜지스터, 커패시터 및 유기 발광 다이오드를 포함하고;

상기 제1 박막 트랜지스터의 게이트는 제1 노드에 전기적으로 연결되고, 소스는 제2 노드에 전기적으로 연결되

며, 드레인은 제3 노드에 전기적으로 연결되고;

상기 제2 박막 트랜지스터의 게이트에는 제1 스캔 신호가 접속되고, 소스는 기준 전압에 전기적으로 연결되며, 드레인 제1 노드에 전기적으로 연결되고;

상기 제3 박막 트랜지스터의 게이트에는 제2 스캔 신호가 접속되고, 소스에는 데이터 신호가 접속되며, 드레인 제2 노드에 전기적으로 연결되고;

상기 제4 박막 트랜지스터의 게이트에는 제3 스캔 신호가 접속되고, 소스는 제1 노드에 전기적으로 연결되며, 드레인 제3 노드에 전기적으로 연결되고;

상기 제5 박막 트랜지스터의 게이트에는 발광 신호가 접속되고, 소스에는 전원 양전압이 접속되며, 드레인 제3 노드에 전기적으로 연결되고;

상기 제6 박막 트랜지스터의 게이트에는 발광 신호가 접속되고, 소스는 제2 노드에 전기적으로 연결되며, 드레인 유기 발광 다이오드의 양극에 전기적으로 연결되고;

상기 커패시터의 일단은 제1 노드에 전기적으로 연결되고, 타단은 접지되며;

상기 유기 발광 다이오드의 양극은 제6 박막 트랜지스터의 드레인에 전기적으로 연결되고, 음극에는 전원 음전압이 접속되며;

여기서, 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 저온 다결정 실리콘 박막 트랜지스터, 산화물 반도체 박막 트랜지스터 또는 비정질 실리콘 박막 트랜지스터이며;

여기서, 상기 제1 스캔 신호, 제2 스캔 신호, 제3 스캔 신호 및 발광 신호는 모두 외부 타이밍 제어기에 의해 제공되는 AMOLED 픽셀 구동 회로.

청구항 11

제10항에 있어서,

상기 제1 스캔 신호, 제2 스캔 신호, 제3 스캔 신호, 발광 신호 및 데이터 신호는 서로 조합하여 초기화 단계, 문턱 전압 검출 단계 및 발광 구동 단계에 순차적으로 대응되는 AMOLED 픽셀 구동 회로.

청구항 12

제11항에 있어서,

상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 N형 박막 트랜지스터이고;

상기 초기화 단계에서, 상기 제1 스캔 신호는 고전위를 제공하고, 상기 제2 스캔 신호는 고전위를 제공하며, 상기 제3 스캔 신호는 저전위를 제공하고, 상기 발광 신호는 저전위를 제공하며, 상기 데이터 신호는 초기화 전위를 제공하고;

상기 문턱 전압 검출 단계에서, 상기 제1 스캔 신호는 저전위를 제공하고, 상기 제2 스캔 신호는 고전위를 제공하며, 상기 제3 스캔 신호는 고전위를 제공하고, 상기 발광 신호는 저전위를 제공하며, 상기 데이터 신호는 디스플레이 데이터 전위를 제공하고;

상기 발광 구동 단계에서 상기 제1 스캔 신호, 제2 스캔 신호 및 상기 제3 스캔 신호는 모두 저전위를 제공하고, 상기 발광 신호는 고전위를 제공하는 AMOLED 픽셀 구동 회로.

발명의 설명

기술 분야

본 발명은 디스플레이 기술 분야에 관한 것으로서, 특히 AMOLED 픽셀 구동 회로 및 구동 방법에 관한 것이다.

배경 기술

- [0002] 유기 발광 다이오드(Organic Light Emitting Display, OLED) 디스플레이 장치는 자체 발광, 낮은 구동 전압, 높은 발광 효율, 빠른 응답 시간, 고해상도 및 강한 콘트라스트, 180°에 근접한 시야각, 넓은 동작 온도 범위, 플렉시블 디스플레이 및 대면적 풀 컬러 디스플레이 실현 가능 등 많은 장점이 있어, 업계에서 가장 유망한 디스플레이 장치로 간주되고 있다.
- [0003] OLED 디스플레이 장치는 구동 방식에 따라 크게 수동 매트릭스형 유기 발광 다이오드(Passive Matrix OLED, PMOLED)와 능동 매트릭스형 유기 발광 다이오드(Active Matrix OLED, AMOLED) 두 종류로 분류되며, 즉 직접 주소 지정과 박막 트랜지스터(Thin Film Transistor, TFT) 매트릭스 주소 지정 두 종류로 나뉜다. 여기서, AMOLED는 어레이 형태로 배열된 픽셀을 가지고, 능동형 디스플레이 타입이며, 발광 효율이 높으므로, 통상적으로 고화질 대형 디스플레이 장치로 사용된다.
- [0004] AMOLED는 전류 구동 형 소자이며, 전류가 유기 발광 다이오드를 통해 흐를 때 유기 발광 다이오드는 발광하고, 발광 휘도는 유기 발광 다이오드를 통해 흐르는 전류에 의해 결정된다. 대부분 현존하는 집적 회로(Integrated Circuit, IC)는 모두 전압 신호만을 전송하므로, AMOLED 픽셀 구동 회로는 전압 신호를 전류 신호로 변환하는 작업을 완료해야 한다.
- [0005] 전통적인 AMOLED 화소 구동 회로는 일반적으로 2T1C 구조, 즉 2개의 박막 트랜지스터에 1개의 커패시터를 가지는 구조이다. 도 1을 참조하면, 이는 종래의 2T1C 화소 구동 회로로써, 제1 박막 트랜지스터(T10), 제2 박막 트랜지스터(T20), 커패시터(C10) 및 유기 발광 다이오드(D10)를 포함하고; 제1 박막 트랜지스터(T10)의 게이트는 제2 박막 트랜지스터(T20)의 드레인에 전기적으로 연결되고, 드레인에는 전원 양전압(OVDD)이 접속되며, 소스는 유기 발광 다이오드(D10)의 양극에 전기적으로 연결되고; 제2 박막 트랜지스터(T20)의 게이트에는 게이트 구동 신호(Gate)가 접속되고, 소스에는 데이터 신호(Data)가 접속되며, 드레인에는 제1 박막 트랜지스터(T10)의 게이트에 전기적으로 연결되고; 커패시터(C10)의 일단은 제1 박막 트랜지스터(T10)의 게이트에 전기적으로 연결되고, 타단은 제1 박막 트랜지스터(T10)의 드레인에 전기적으로 연결되며; 유기 발광 다이오드(D10)의 양극은 제1 박막 트랜지스터(T10)의 소스에 전기적으로 연결되고, 음극에 전원 음전압(OVSS)이 접속된다. 2T1C의 AMOLED 픽셀 구동 회로가 동작 할 때, 유기 발광 다이오드(D10)를 통해 흐르는 전류는 다음과 식을 만족한다.
- [0006]
$$I = kX(V_{gs} - V_{th})^2$$
- [0007] 여기서, I는 유기 발광 다이오드(D10)를 통해 흐르는 전류이고, k는 구동 박막 트랜지스터 즉 제1 박막트랜지스터(T10)의 특성과 관련된 상수 계수이며, V_{gs} 는 구동 박막 트랜지스터 즉 제1 박막트랜지스터(T10)의 게이트와 소스 사이의 전압 차이이고, V_{th} 는 구동 박막 트랜지스터 즉 제1 박막트랜지스터(T10)의 문턱 전압이며, 보다시피, 유기 발광 다이오드(D10)를 통해 흐르는 전류는 구동 박막 트랜지스터의 문턱 전압과 관련된다.
- [0008] 패널 제조 공정의 불안정성으로 인해, 패널 내의 각 픽셀 구동 회로에서 구동 박막 트랜지스터의 문턱 전압이 다르게 되고, 박막 트랜지스터의 재료는 장시간 사용 후에 노후화되고, 변이가 발생함으로 인해, 구동 박막 트랜지스터의 문턱 전압에 드리프트가 발생하여, 유기 발광 다이오드를 통해 흐르는 전류가 불안정한 문제를 초래하고, 패널 표시의 불균일 현상을 초래하게 된다. 전통적인 2T1C 회로에서, 구동 박막 트랜지스터의 문턱 전압 드리프트는 조절에 의해 개선 될 수 없으며, 따라서, 문턱 전압 드리프트의 영향을 경감하기 위해, 즉 AMOLED 픽셀 구동 회로에 보상 기능을 갖게 하기 위해서는, 새로운 박막 트랜지스터 또는 새로운 신호를 추가하는 방식이 필요하다.

발명의 내용

해결하려는 과제

- [0009] 본 발명의 목적은 구동 박막 트랜지스터의 문턱 전압을 효과적으로 보상하여, 유기 발광 다이오드를 통해 흐르는 전류를 안정화시키고, 유기 발광 다이오드의 발광 휘도를 균일하도록 보장하여, 화면의 디스플레이 효과를 개선할 수 있는 AMOLED 픽셀 구동 회로를 제공하는 것이다.
- [0010] 본 발명의 다른 목적은 구동 박막 트랜지스터의 문턱 전압을 효과적으로 보상하여, 문턱 전압 드리프트로 인한 유기 발광 다이오드를 통해 흐르는 전류가 불안정한 문제를 해결하고, 유기 발광 다이오드의 발광 휘도를 균일시키며, 화면의 디스플레이 효과를 개선하는 AMOLED 픽셀 구동 방법을 제공하는 것이다.

과제의 해결 수단

- [0011] 상기 목적을 달성하기 위하여, 본 발명은 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터, 제6 박막 트랜지스터, 커패시터 및 유기 발광 다이오드를 포함하고;
- [0012] 상기 제1 박막 트랜지스터의 게이트는 제1 노드에 전기적으로 연결되고, 소스는 제2 노드에 전기적으로 연결되며, 드레인은 제3 노드에 전기적으로 연결되고;
- [0013] 상기 제2 박막 트랜지스터의 게이트에는 제1 스캔 신호가 접속되고, 소스는 기준 전압에 전기적으로 연결되고, 드레인은 제1 노드에 전기적으로 연결되며;
- [0014] 상기 제3 박막 트랜지스터의 게이트에는 제2 스캔 신호가 접속되고, 소스에는 데이터 신호가 접속되며, 드레인은 제2 노드에 전기적으로 연결되고;
- [0015] 상기 제4 박막 트랜지스터의 게이트에는 제3 스캔 신호가 접속되고, 소스는 제1 노드에 전기적으로 연결되며, 드레인은 제3 노드에 전기적으로 연결되고;
- [0016] 상기 제5 박막 트랜지스터의 게이트에는 발광 신호가 접속되고, 소스에는 전원 양전압이 접속되며, 드레인은 제3 노드에 전기적으로 연결되고;
- [0017] 상기 제6 박막 트랜지스터의 게이트에는 발광 신호가 접속되고, 소스는 제2 노드에 전기적으로 연결되며, 드레인은 유기 발광 다이오드의 양극에 전기적으로 연결되고;
- [0018] 상기 커패시터의 일단은 제1 노드에 전기적으로 연결되고, 타단은 접지되며;
- [0019] 상기 유기 발광 다이오드의 양극은 제6 박막 트랜지스터의 드레인에 전기적으로 연결되고, 음극에는 전원 음전압이 접속되는 AMOLED 픽셀 구동 회로를 제공한다.
- [0020] 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 저온 다결정 실리콘 박막 트랜지스터, 산화물 반도체 박막 트랜지스터 또는 비정질 실리콘 박막 트랜지스터이다.
- [0021] 상기 제1 스캔 신호, 제2 스캔 신호, 제3 스캔 신호 및 발광 신호는 모두 외부 타이밍 제어기에 의해 제공된다.
- [0022] 상기 제1 스캔 신호, 제2 스캔 신호, 제3 스캔 신호, 발광 신호 및 데이터 신호는 서로 조합하여 초기화 단계, 문턱 전압 검출 단계 및 발광 구동 단계에 순차적으로 대응한다.
- [0023] 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 N형 박막 트랜지스터이고;
- [0024] 상기 초기화 단계에서, 상기 제1 스캔 신호는 고전위를 제공하고, 상기 제2 스캔 신호는 고전위를 제공하며, 상기 제3 스캔 신호는 저전위를 제공하고, 상기 발광 신호는 저전위를 제공하며, 상기 데이터 신호는 초기화 전위를 제공하고;
- [0025] 상기 문턱 전압 검출 단계에서, 상기 제1 스캔 신호는 저전위를 제공하고, 상기 제2 스캔 신호는 고전위를 제공하며, 상기 제3 스캔 신호는 고전위를 제공하고, 상기 발광 신호는 저전위를 제공하며, 상기 데이터 신호는 디스플레이 데이터 전위를 제공하고;
- [0026] 상기 발광 구동 단계에서 상기 제1 스캔 신호, 상기 제2 스캔 신호 및 상기 제3 스캔 신호는 모두 저전위를 제공하고, 상기 발광 신호는 고전위를 제공한다.
- [0027] 본 발명은 추가적으로 AMOLED 픽셀 구동 방법을 제공하고, 상기 방법은:
- [0028] 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터, 제6 박막 트랜지스터, 커패시터 및 유기 발광 다이오드를 포함하고;
- [0029] 상기 제1 박막 트랜지스터의 게이트는 제1 노드에 전기적으로 연결되고, 소스는 제2 노드에 전기적으로 연결되며, 드레인은 제3 노드에 전기적으로 연결되고;
- [0030] 상기 제2 박막 트랜지스터의 게이트에는 제1 스캔 신호가 접속되고, 소스는 기준 전압에 전기적으로 연결되고, 드레인은 제1 노드에 전기적으로 연결되며;

- [0031] 상기 제3 박막 트랜지스터의 게이트에는 제2 스캔 신호가 접속되고, 소스에는 데이터 신호가 접속되며, 드레인은 제2 노드에 전기적으로 연결되고;
- [0032] 상기 제4 박막 트랜지스터의 게이트에는 제3 스캔 신호가 접속되고, 소스는 제1 노드에 전기적으로 연결되며, 드레인은 제3 노드에 전기적으로 연결되고;
- [0033] 상기 제5 박막 트랜지스터의 게이트에는 발광 신호가 접속되고, 소스에는 전원 양전압이 접속되며, 드레인은 제3 노드에 전기적으로 연결되고;
- [0034] 상기 제6 박막 트랜지스터의 게이트에는 발광 신호가 접속되고, 소스는 제2 노드에 전기적으로 연결되며, 드레인은 유기 발광 다이오드의 양극에 전기적으로 연결되고;
- [0035] 상기 커패시터의 일단은 제1 노드에 전기적으로 연결되고, 타단은 접지되며;
- [0036] 상기 유기 발광 다이오드의 양극은 제6 박막 트랜지스터의 드레인에 전기적으로 연결되고, 음극에는 전원 음전압이 접속되는,
- [0037] AMOLED 픽셀 구동 회로를 제공하는 1단계;
- [0038] 상기 제1 스캔 신호는 제2 박막 트랜지스터가 오픈 되도록 제어하고, 상기 제2 스캔 신호는 제3 박막 트랜지스터가 오픈 되도록 제어하며, 상기 제3 스캔 신호는 제4 박막 트랜지스터가 오픈 되도록 제어하고, 상기 발광 신호는 제5 박막 트랜지스터와 제6 박막 트랜지스터가 오픈 되도록 제어하며, 상기 데이터 신호는 초기화 전위를 제공하고, 제1 노드는 기준 전압을 입력하고, 제2 노드에는 초기화 전위가 기입되는,
- [0039] 초기화 단계에 진입하는 2 단계;
- [0040] 상기 제1 스캔 신호는 제2 박막 트랜지스터가 오픈 되도록 제어하고, 상기 제2 스캔 신호는 제3 박막 트랜지스터가 오픈 되도록 제어하며, 상기 제3 스캔 신호는 제4 박막 트랜지스터가 오픈 되도록 제어하고, 상기 발광 신호는 제5 박막 트랜지스터와 제6 박막 트랜지스터가 오픈 되도록 제어하며, 상기 데이터 신호는 디스플레이 데이터 전위를 제공하고, 오픈된 제4 박막 트랜지스터는 제1 박막 트랜지스터의 게이트와 드레인을 단락시키며, 제1 노드의 전압은 디스플레이 데이터 전위와 제1 박막 트랜지스터의 문턱 전압의 합에 도달하고, 제1 노드의 전압은 커패시터에 저장되는,
- [0041] 문턱 전압 검출 단계에 진입하는 3 단계;
- [0042] 상기 제1 스캔 신호, 제2 스캔 신호 및 제3 스캔 신호는 각각 제2 박막 트랜지스터, 제3 박막 트랜지스터 및 제4 박막 트랜지스터가 오픈 되도록 제어하고, 상기 발광 신호는 제5 박막 트랜지스터와 제6 박막 트랜지스터가 오픈 되도록 제어하며, 커패시터의 저장 작용을 이용하여, 제1 노드의 전압이 디스플레이 데이터 전위와 제1 박막 트랜지스터의 문턱 전압의 합을 유지하도록 하며, 제3 노드에는 전원 양전압이 기입되고, 제1 박막 트랜지스터는 오픈되며, 유기 발광 다이오드는 발광하고, 상기 유기 발광 다이오드를 통해 흐르는 전류는 제1 박막 트랜지스터의 문턱 전압과 관계없는,
- [0043] 발광 구동 단계에 진입하는 4 단계;를 포함한다.
- [0044] 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 저온 다결정 실리콘 박막 트랜지스터, 산화물 반도체 박막 트랜지스터 또는 비정질 실리콘 박막 트랜지스터이다.
- [0045] 상기 제1 스캔 신호, 제2 스캔 신호, 제3 스캔 신호 및 발광 신호는 모두 외부 타이밍 제어기에 의해 제공된다.
- [0046] 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 N형 박막 트랜지스터이고;
- [0047] 상기 초기화 단계에서, 상기 제1 스캔 신호는 고전위를 제공하고, 상기 제2 스캔 신호는 고전위를 제공하며, 상기 제3 스캔 신호는 저전위를 제공하고, 상기 발광 신호는 저전위를 제공하며, 상기 데이터 신호는 초기화 전위를 제공하고;
- [0048] 상기 문턱 전압 검출 단계에서, 상기 제1 스캔 신호는 저전위를 제공하고, 상기 제2 스캔 신호는 고전위를 제공하며, 상기 제3 스캔 신호는 고전위를 제공하고, 상기 발광 신호는 저전위를 제공하며, 상기 데이터 신호는 디스플레이 데이터 전위를 제공하고;

- [0049] 상기 발광 구동 단계에서 상기 제1 스캔 신호, 제2 스캔 신호 및 제3 스캔 신호는 모두 저전위를 제공하고, 상기 발광 신호는 고전위를 제공한다.
- [0050] 본 발명은 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터, 제6 박막 트랜지스터, 커패시터 및 유기 발광 다이오드를 포함하는 AMOLED 픽셀 구동 회로를 더 제공하고,
- [0051] 상기 제1 박막 트랜지스터의 게이트는 제1 노드에 전기적으로 연결되고, 소스는 제2 노드에 전기적으로 연결되며, 드레인은 제3 노드에 전기적으로 연결되고;
- [0052] 상기 제2 박막 트랜지스터의 게이트에는 제1 스캔 신호가 접속되고, 소스는 기준 전압에 전기적으로 연결되며, 드레인은 제1 노드에 전기적으로 연결되고;
- [0053] 상기 제3 박막 트랜지스터의 게이트에는 제2 스캔 신호가 접속되고, 소스에는 데이터 신호가 접속되며, 드레인은 제2 노드에 전기적으로 연결되고;
- [0054] 상기 제4 박막 트랜지스터의 게이트에는 제3 스캔 신호가 접속되고, 소스는 제1 노드에 전기적으로 연결되며, 드레인은 제3 노드에 전기적으로 연결되고;
- [0055] 상기 제5 박막 트랜지스터의 게이트에는 발광 신호가 접속되고, 소스에는 전원 양전압이 접속되며, 드레인은 제3 노드에 전기적으로 연결되고;
- [0056] 상기 제6 박막 트랜지스터의 게이트에는 발광 신호가 접속되고, 소스는 제2 노드에 전기적으로 연결되며, 드레인은 유기 발광 다이오드의 양극에 전기적으로 연결되고;
- [0057] 상기 커패시터의 일단은 제1 노드에 전기적으로 연결되고, 타단은 접지되며;
- [0058] 상기 유기 발광 다이오드의 양극은 제6 박막 트랜지스터의 드레인에 전기적으로 연결되고, 음극에는 전원 음전압이 접속되며;
- [0059] 여기서, 상기 제1 박막 트랜지스터, 제2 박막 트랜지스터, 제3 박막 트랜지스터, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 모두 저온 다결정 실리콘 박막 트랜지스터, 산화물 반도체 박막 트랜지스터 또는 비정질 실리콘 박막 트랜지스터이며;
- [0060] 여기서, 상기 제1 스캔 신호, 제2 스캔 신호, 제3 스캔 신호 및 발광 신호는 모두 외부 타이밍 제어기에 의해 제공된다.

발명의 효과

- [0061] 본 발명에서 제공하는 AMOLED 픽셀 구동 회로는 6T1C 구조를 가지고, 초기화 단계에서 제2 박막 트랜지스터 및 제3 박막 트랜지스터가 오픈 되도록 제어하고, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 오프 되도록 제어하여, 제1 박막 트랜지스터 즉 구동 박막 트랜지스터의 게이트에 기준 전압이 기입되도록 하고, 소스에는 초기화 전위가 기입되도록 하며; 문턱 전압 검출 단계에서 제3 박막 트랜지스터 및 제4 박막 트랜지스터는 오픈 되도록 제어하고, 제2 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 오프 되도록 제어하여, 제1 박막 트랜지스터의 게이트의 전압이 디스플레이 데이터 전위와 제1 박막 트랜지스터의 문턱 전압의 합까지 상승시키고 커패시터에 저장하며; 발광 구동 단계에서 제5 박막 트랜지스터와 제6 박막 트랜지스터가 오픈 되도록 제어하고, 제2 박막 트랜지스터, 제3 박막 트랜지스터 및 제4 박막 트랜지스터는 오프 되도록 제어하며, 커패시터의 저장 작용을 이용하여, 제1 박막 트랜지스터의 게이트 전압이 디스플레이 데이터 전위와 제1 박막 트랜지스터의 문턱 전압의 합을 유지하도록 하고, 제1 박막 트랜지스터는 오픈되어, 유기 발광 다이오드가 발광하도록 하며, 유기 발광 다이오드를 통해 흐르는 전류는 제1 박막 트랜지스터의 문턱 전압과 관계없이, 유기 발광 다이오드의 발광 휘도를 균일하도록 보장하며, 스크린의 디스플레이 효과를 개선할 수 있다. 본 발명은 AMOLED 픽셀 구동 방법을 제공함으로써, 구동 박막 트랜지스터의 문턱 전압을 효과적으로 보상하여, 문턱 전압 드리프트로 인한 유기 발광 다이오드를 통해 흐르는 전류가 불안정한 문제를 해결하고, 유기 발광 다이오드의 발광 휘도를 균일시키며, 화면의 디스플레이 효과를 개선한다.

도면의 간단한 설명

- [0062] 본 발명의 특징과 기술 내용을 더욱 이해할 수 있게 하기 위해, 이하 본 발명과 관련된 자세한 설명과 도면을

참조한다. 그러나 도면은 단순히 참조와 설명을 위한 것이며, 본 발명을 제한하는데 사용되는 것은 아니다.

도면에서:

도 1은 종래의 2T1C 구조의 AMOLED 픽셀 구동 회로의 회로도이다;

도 2는 본 발명의 AMOLED 픽셀 구동 회로의 회로도이다;

도 3은 본 발명의 AMOLED 픽셀 구동 회로의 타이밍도이다;

도 4는 본 발명의 AMOLED 픽셀 구동 방법의 2단계의 개략도이다;

도 5는 본 발명의 AMOLED 픽셀 구동 방법의 3단계의 개략도이다;

도 6은 본 발명의 AMOLED 픽셀 구동 방법의 4단계의 개략도이다.

발명을 실시하기 위한 구체적인 내용

- [0063] 본 발명이 적용한 기술수단 및 그 효과를 진일보 서술하기 위해, 이하 본 발명의 바람직한 실시예 및 그 도면과 결합하여 상세하게 설명한다.
- [0064] 도 2 및 도 3을 참조하면, 본 발명은 제1 박막 트랜지스터(T1), 제2 박막 트랜지스터(T2), 제3 박막 트랜지스터(T3), 제4 박막 트랜지스터(T4), 제5 박막 트랜지스터(T5), 제6 박막 트랜지스터(T6), 커패시터(C1) 및 유기 발광 다이오드(D1)를 포함하는 6T1C 구조의 AMOLED 픽셀 구동 회로를 제공한다.
- [0065] 상기 제1 박막 트랜지스터(T1)의 게이트는 제1 노드(G)에 전기적으로 연결되고, 소스는 제2 노드(S)에 전기적으로 연결되며, 드레인은 제3 노드(D)에 전기적으로 연결되고;
- [0066] 상기 제2 박막 트랜지스터(T2)의 게이트에는 제1 스캔 신호(Scan1)가 접속되고, 소스는 기준 전압(Vref)에 전기적으로 연결되며, 드레인은 제1 노드(G)에 전기적으로 연결되고;
- [0067] 상기 제3 박막 트랜지스터(T3)의 게이트에는 제2 스캔 신호(Scan2)가 접속되고, 소스에는 데이터 신호(Data)가 접속되며, 드레인은 제2 노드(S)에 전기적으로 연결되고;
- [0068] 상기 제4 박막 트랜지스터(T4)의 게이트에는 제3 스캔 신호(Scan3)가 접속되고, 소스는 제1 노드(G)에 전기적으로 연결되며, 드레인은 제3 노드(D)에 전기적으로 연결되고;
- [0069] 상기 제5 박막 트랜지스터(T5)의 게이트에는 발광 신호(EM)가 접속되고, 소스에는 전원 양전압(OVDD)이 접속되며, 드레인은 제3 노드(D)에 전기적으로 연결되고;
- [0070] 상기 제6 박막 트랜지스터(T6)의 게이트에는 발광 신호(EM)가 접속되고, 소스는 제2 노드(S)에 전기적으로 연결되며, 드레인은 유기 발광 다이오드(D1)의 양극에 전기적으로 연결되고;
- [0071] 상기 커패시터(C1)의 일단은 제1 노드(G)에 전기적으로 연결되고, 타단은 접지되며;
- [0072] 상기 유기 발광 다이오드(D1)의 양극은 제6 박막 트랜지스터(T6)의 드레인에 전기적으로 연결되고, 음극에는 전원 음전압(OVSS)이 접속된다.
- [0073] 여기서, 제1 박막 트랜지스터(T1)는 구동 박막 트랜지스터이고, 유기 발광 다이오드(D1)가 발광하도록 구동하는데 사용된다.
- [0074] 구체적으로, 제1 박막 트랜지스터(T1), 제2 박막 트랜지스터(T2), 제3 박막 트랜지스터(T3), 제4 박막 트랜지스터(T4), 제5 박막 트랜지스터(T5) 및 제6 박막 트랜지스터(T6)는 모두 저온 다결정 실리콘 박막 트랜지스터, 산화물 반도체 박막 트랜지스터 또는 비정질 실리콘 박막 트랜지스터이다.
- [0075] 구체적으로, 제1 스캔 신호(Scan1), 제2 스캔 신호(Scan2), 제3 스캔 신호(Scan3) 및 발광 신호(EM)는 모두 외부 타이밍 제어기에 의해 제공된다.
- [0076] 구체적으로, 제1 스캔 신호(Scan1), 제2 스캔 신호(Scan2), 제3 스캔 신호(Scan3), 발광 신호(EM) 및 데이터 신호(Data)는 서로 조합하여 초기화 단계(1), 문턱 전압 검출 단계(2) 및 발광 구동 단계(3)에 순차적으로 대응한다.
- [0077] 도 4 내지 도 6을 참조하고, 이와 동시에 도 2 및 도 3을 결합하여, 본 발명의 AMOLED 픽셀 구동 회로의 동작

과정은 다음과 같다:

- [0078] 상기 초기화 단계(1)에서, 상기 제1 스캔 신호(Scan1)는 제2 박막 트랜지스터(T2)가 오픈 되도록 제어하고, 상기 제2 스캔 신호(Scan2)는 제3 박막 트랜지스터(T3)가 오픈 되도록 제어하며, 상기 제3 스캔 신호(Scan3)는 제4 박막 트랜지스터(T4)가 오픈 되도록 제어하고, 상기 발광 신호(EM)는 제5 박막 트랜지스터(T5)와 제6 박막 트랜지스터(T6)가 오픈 되도록 제어하며, 상기 데이터 신호(Data)는 초기화 전위(Vini)를 제공하고, 제2 노드(S) 즉 제1 박막 트랜지스터(T1)의 소스에는 오픈된 제3 박막 트랜지스터(T3)를 통해 초기화 전위(Vini)가 기입되고, 제1 노드(G) 즉 제1 박막 트랜지스터(T1)의 게이트에는 오픈된 제2 박막 트랜지스터(T2)를 통해 기준 전압(Vref)이 기입되어, 제1 박막 트랜지스터(T1)의 게이트와 소스 전압의 초기화를 완성하고;
- [0079] 상기 문턱 전압 검출 단계(2)에서, 상기 제1 스캔 신호(Scan1)는 제2 박막 트랜지스터(T2)가 오픈 되도록 제어하고, 상기 제2 스캔 신호(Scan2)는 제3 박막 트랜지스터(T3)가 오픈 되도록 제어하며, 상기 제3 스캔 신호(Scan3)는 제4 박막 트랜지스터(T4)가 오픈 되도록 제어하고, 상기 발광 신호(EM)는 제5 박막 트랜지스터(T5)와 제6 박막 트랜지스터(T6)가 오픈 되도록 제어하며, 상기 데이터 신호(Data)는 디스플레이 데이터 전위(Vdata)를 제공하고, 오픈된 제4 박막 트랜지스터(T4)는 제1 박막 트랜지스터(T1)의 게이트와 드레인을 단락시키며, 제1 노드(G) 즉 제1 박막 트랜지스터(T1)의 게이트의 전압은 제1 박막 트랜지스터(T1)의 소스를 통해 전위가 디스플레이 데이터 전위(Vdata)와 제1 박막 트랜지스터(T1)의 문턱 전압의 합에 도달할 때까지 지속적으로 방전되고, 즉 $V_g = V_s + V_{th} = V_{data} + V_{th}$, 여기서 V_g 는 제1 박막 트랜지스터(T1)의 게이트의 전압이고, V_s 는 제1 박막 트랜지스터(T1)의 소스의 전압이며, V_{data} 는 디스플레이 데이터 전위이고, V_{th} 는 제1 박막 트랜지스터(T1)의 문턱 전압이며, 이때, 제1 박막 트랜지스터(T1)의 게이트의 전압은 커패시터(C1)에 저장되고;
- [0080] 상기 발광 구동 단계(3)에서, 상기 제1 스캔 신호(Scan1), 제2 스캔 신호(Scan2) 및 제3 스캔 신호(Scan3)는 각각 제2 박막 트랜지스터(T2), 제3 박막 트랜지스터(T3) 및 제4 박막 트랜지스터(T4)가 오픈 되도록 제어하고, 상기 발광 신호(EM)는 제5 박막 트랜지스터(T5)와 제6 박막 트랜지스터(T6)가 오픈 되도록 제어하며, 커패시터(C1)의 저장 작용을 이용하여, 제1 노드(G) 즉 제1 박막 트랜지스터(T1)의 게이트의 전압이 디스플레이 데이터 전위(Vdata) 및 제1 박막 트랜지스터(T1)의 문턱 전압의 합을 유지하도록 하며, 제3 노드(D) 즉 제1 박막 트랜지스터(T1)의 드레인에는 오픈된 제5 박막 트랜지스터(T5)를 통해 전원 양전압(OVDD)이 기입되고, 제1 박막 트랜지스터(T1)는 오픈되고, 유기 발광 다이오드(D1)는 발광하며;
- [0081] 나아가, 유기 발광 다이오드(D1)를 통해 흐르는 전류가 다음과 같은 식을 만족하는 것을 알 수 있다:
- [0082]
$$I = k \times (V_{gs} - V_{th})^2 \quad (1)$$
- [0083] 여기서, I는 유기 발광 다이오드(D1)를 통해 흐르는 전류이고, k는 구동 박막 트랜지스터 즉 제1 박막 트랜지스터(T1)의 특성과 관련된 상수 계수이며, V_{gs} 는 구동 박막 트랜지스터 즉 제1 박막 트랜지스터(T1)의 게이트와 소스 사이의 전압 차이이고, V_{th} 는 구동 박막 트랜지스터 즉 제1 박막 트랜지스터(T1)의 문턱 전압이며,
- [0084]
$$V_{gs} = V_{data} + V_{th} \quad (2)$$
- [0085] 식 (2)를 식 (1)에 대입하면,
- [0086]
$$I = k \times (V_{gs} - V_{th})^2$$
- [0087]
$$= k \times (V_{data} + V_{th} - V_{th})^2$$
- [0088]
$$= k \times (V_{data} - V_s)^2$$
- [0089] 보다시피, 제1 박막 트랜지스터(T1) 및 유기 발광 다이오드(D1)를 통해 흐르는 전류 값은 제1 박막 트랜지스터(T1)의 문턱 전압 (V_{th})와 관계없이, 구동 박막 트랜지스터의 문턱 전압 드리프트를 보상하여, 문턱 전압 드리프트로 인해 유기 발광 다이오드를 통해 흐르는 전류가 불안정한 문제를 해결하였으며, 유기 발광 다이오드의 발광 휘도를 균일시키고, 화면의 디스플레이 효과를 개선할 수 있다.
- [0090] 나아가, 본 발명의 바람직한 실시예에서, 상기 제1 박막 트랜지스터(T1), 제2 박막 트랜지스터(T2), 제3 박막 트랜지스터(T3), 제4 박막 트랜지스터(T4), 제5 박막 트랜지스터(T5) 및 제6 박막 트랜지스터(T6)는 모두 N형 박막 트랜지스터이고, 상기 초기화 단계(1)에서, 상기 제1 스캔 신호(Scan1)는 고전위를 제공하고, 상기 제2 스캔 신호(Scan2)는 고전위를 제공하며, 상기 제3 스캔 신호(Scan3)는 저전위를 제공하고, 상기 발광 신호(EM)는 저전위를 제공하며, 상기 데이터 신호(Data)는 초기화 전위(Vini)를 제공하고; 상기 문턱 전압 검출 단계(2)에

서, 상기 제1 스캔 신호(Scan1)는 저전위를 제공하고, 상기 제2 스캔 신호(Scan2)는 고전위를 제공하며, 상기 제3 스캔 신호(Scan3)는 고전위를 제공하고, 상기 발광 신호(EM)는 저전위를 제공하며, 상기 데이터 신호(Data)는 디스플레이 데이터 전위(Vdata)를 제공하고; 상기 발광 구동 단계(3)에서, 상기 제1 스캔 신호(Scan1), 제2 스캔 신호(Scan2) 및 제3 스캔 신호(Scan3)는 모두 저전위를 제공하고, 상기 발광 신호(EM)는 고전위를 제공한다.

- [0091] 도 4 내지 도 6을 참조하고, 도 2 및 도3을 결합하여, 상기 AMOLED 픽셀 구동 회로에 기초하여, 본 발명은 추가로 AMOLED 픽셀 구동 방법을 제공하고, 상기 방법은 다음과 같은 단계를 포함한다:
- [0092] 1단계, AMOLED 픽셀 구동 회로를 제공한다;
- [0093] 상기 AMOLED 픽셀 구동 회로는 제1 박막 트랜지스터(T1), 제2 박막 트랜지스터(T2), 제3 박막 트랜지스터(T3), 제4 박막 트랜지스터(T4), 제5 박막 트랜지스터(T5), 제6 박막 트랜지스터(T6), 커패시터(C1) 및 유기 발광 다이오드(D1)를 포함하고;
- [0094] 상기 제1 박막 트랜지스터(T1)의 게이트는 제1 노드(G)에 전기적으로 연결되고, 소스는 제2 노드(S)에 전기적으로 연결되며, 드레인은 제3 노드(D)에 전기적으로 연결되고;
- [0095] 상기 제2 박막 트랜지스터(T2)의 게이트에는 제1 스캔 신호(Scan1)가 접속되고, 소스는 기준 전압(Vref)에 전기적으로 연결되며, 드레인은 제1 노드(G)에 전기적으로 연결되고;
- [0096] 상기 제3 박막 트랜지스터(T3)의 게이트에는 제2 스캔 신호(Scan2)가 접속되고, 소스에는 데이터 신호(Data)가 접속되며, 드레인은 제2 노드(S)에 전기적으로 연결되고;
- [0097] 상기 제4 박막 트랜지스터(T4)의 게이트에는 제3 스캔 신호(Scan3)가 접속되고, 소스는 제1 노드(G)에 전기적으로 연결되며, 드레인은 제3 노드(D)에 전기적으로 연결되고;
- [0098] 상기 제5 박막 트랜지스터(T5)의 게이트에는 발광 신호(EM)가 접속되고, 소스에는 전원 양전압(OVDD)이 접속되며, 드레인은 제3 노드(D)에 전기적으로 연결되고;
- [0099] 상기 제6 박막 트랜지스터(T6)의 게이트에는 발광 신호(EM)가 접속되고, 소스는 제2 노드(S)에 전기적으로 연결되며, 드레인은 유기 발광 다이오드(D1)의 양극에 전기적으로 연결되고;
- [0100] 상기 커패시터(C1)의 일단은 제1 노드(G)에 전기적으로 연결되고, 타단은 접지되며;
- [0101] 상기 유기 발광 다이오드(D1)의 양극은 제6 박막 트랜지스터(T6)의 드레인에 전기적으로 연결되고, 음극에는 전원 음전압(OVSS)이 접속된다.
- [0102] 여기서, 제1 박막 트랜지스터(T1)는 구동 박막 트랜지스터이고, 유기 발광 다이오드(D1)가 발광하도록 구동하는데 사용된다.
- [0103] 구체적으로, 상기 제1 박막 트랜지스터(T1), 제2 박막 트랜지스터(T2), 제3 박막 트랜지스터(T3), 제4 박막 트랜지스터(T4), 제5 박막 트랜지스터(T5) 및 제6 박막 트랜지스터(T6)는 모두 저온 다결정 실리콘 박막 트랜지스터, 산화물 반도체 박막 트랜지스터 또는 비정질 실리콘 박막 트랜지스터이다.
- [0104] 구체적으로, 상기 제1 스캔 신호(Scan1), 제2 스캔 신호(Scan2), 제3 스캔 신호(Scan3) 및 발광 신호(EM)는 모두 외부 타이밍 제어기에 의해 제공된다.
- [0105] 2단계, 초기화 단계(1)에 진입한다;
- [0106] 상기 제1 스캔 신호(Scan1)는 제2 박막 트랜지스터(T2)가 오픈 되도록 제어하고, 상기 제2 스캔 신호(Scan2)는 제3 박막 트랜지스터(T3)가 오픈 되도록 제어하며, 상기 제3 스캔 신호(Scan3)는 제4 박막 트랜지스터(T4)가 오픈 되도록 제어하고, 상기 발광 신호(EM)는 제5 박막 트랜지스터(T5)와 제6 박막 트랜지스터(T6)가 오픈 되도록 제어하며, 상기 데이터 신호(Data)는 초기화 전위(Vini)를 제공하고, 제2 노드(S) 즉 제1 박막 트랜지스터(T1)의 소스에는 오픈된 제3 박막 트랜지스터(T3)를 통해 초기화 전위(Vini)가 기입되고, 제1 노드(G) 즉 제1 박막 트랜지스터(T1)의 게이트에는 오픈된 제2 박막 트랜지스터(T2)를 통해 기준 전압(Vref)이 기입되며, 제1 박막 트랜지스터(T1)의 게이트와 소스 전압의 초기화를 완성한다.
- [0107] 3단계, 문턱 전압 검출 단계(2)에 진입한다;
- [0108] 상기 제1 스캔 신호(Scan1)는 제2 박막 트랜지스터(T2)가 오픈 되도록 제어하고, 상기 제2 스캔 신호(Scan2)는

제3 박막 트랜지스터(T3)가 오픈 되도록 제어하며, 상기 제3 스캔 신호(Scan3)는 제4 박막 트랜지스터(T4)가 오픈 되도록 제어하고, 상기 발광 신호(EM)는 제5 박막 트랜지스터(T5)와 제6 박막 트랜지스터(T6)가 오픈 되도록 제어하며, 상기 데이터 신호(Data)는 디스플레이 데이터 전위(Vdata)를 제공하고, 오픈된 제4 박막 트랜지스터(T4)는 제1 박막 트랜지스터(T1)의 게이트와 드레인을 단락시키며, 제1 노드(G) 즉 제1 박막 트랜지스터(T1)의 게이트의 전압은 제1 박막 트랜지스터(T1)의 소스를 통해 전위가 디스플레이 데이터 전위(Vdata)와 제1 박막 트랜지스터(T1)의 문턱 전압의 합에 도달할 때까지 지속적으로 방전하고, 즉 $V_g = V_s + V_{th} = V_{data} + V_{th}$, 여기서 V_g 는 제1 박막 트랜지스터(T1)의 게이트의 전압이고, V_s 는 제1 박막 트랜지스터(T1)의 소스의 전압이며, V_{data} 는 디스플레이 데이터 전위이고, V_{th} 는 제1 박막 트랜지스터(T1)의 문턱 전압이며, 제1 노드(G) 즉 제1 박막 트랜지스터(T1)의 게이트의 전압은 커패시터(C1)에 저장된다.

[0109] 4단계, 발광 구동 단계(3)에 진입한다;

[0110] 상기 제1 스캔 신호(Scan1), 제2 스캔 신호(Scan2) 및 제3 스캔 신호(Scan3)는 각각 제2 박막 트랜지스터(T2), 제3 박막 트랜지스터(T3) 및 제4 박막 트랜지스터(T4)가 오픈 되도록 제어하고, 상기 발광 신호(EM)는 제5 박막 트랜지스터(T5)와 제6 박막 트랜지스터(T6)가 오픈 되도록 제어하며, 커패시터(C1)의 저장 작용을 이용하여, 제1 노드(G) 즉 제1 박막 트랜지스터(T1)의 게이트의 전압이 디스플레이 데이터 전위(Vdata) 및 제1 박막 트랜지스터(T1)의 문턱 전압의 합을 유지하도록 하며, 제3 노드(D) 즉 제1 박막 트랜지스터(T1)의 드레인에는 오픈된 제5 박막 트랜지스터(T5)를 통해 전원 양전압(OVDD)이 기입되고, 제1 박막 트랜지스터(T1)는 오픈되고, 유기 발광 다이오드(D1)는 발광한다.

[0111] 나아가, 유기 발광 다이오드(D1)를 통해 흐르는 전류가 다음과 같은 식을 만족하는 것을 알 수 있다:

$$[0112] \quad I = k \times (V_{gs} - V_{th})^2 \quad (1)$$

[0113] 여기서, I는 유기 발광 다이오드(D1)를 통해 흐르는 전류이고, k는 구동 박막 트랜지스터 즉 제1 박막 트랜지스터(T1)의 특성과 관련된 상수 계수이며, V_{gs} 는 구동 박막 트랜지스터 즉 제1 박막 트랜지스터(T1)의 게이트와 소스 사이의 전압 차이이고, V_{th} 는 구동 박막 트랜지스터 즉 제1 박막 트랜지스터(T1)의 문턱 전압이며,

$$[0114] \quad V_{gs} = V_{data} + V_{th} \quad (2)$$

[0115] 식 (2)를 식 (1)에 대입하면,

$$[0116] \quad I = k \times (V_{gs} - V_{th})^2$$

$$[0117] \quad = k \times (V_{data} + V_{th} - V_{th})^2$$

$$[0118] \quad = k \times (V_{data} - V_s)^2$$

[0119] 보다시피, 제1 박막 트랜지스터(T1) 및 유기 발광 다이오드(D1)를 통해 흐르는 전류 값은 제1 박막 트랜지스터(T1)의 문턱 전압 (V_{th})과 관계없이, 구동 박막 트랜지스터의 문턱 전압 드리프트를 보상하여, 문턱 전압 드리프트로 인해 유기 발광 다이오드를 통해 흐르는 전류가 불안정한 문제를 해결하였으며, 유기 발광 다이오드의 발광 휘도를 균일시키고, 화면의 디스플레이 효과를 개선할 수 있다.

[0120] 나아가, 본 발명의 바람직한 실시예에서, 상기 제1 박막 트랜지스터(T1), 제2 박막 트랜지스터(T2), 제3 박막 트랜지스터(T3), 제4 박막 트랜지스터(T4), 제5 박막 트랜지스터(T5) 및 제6 박막 트랜지스터(T6)는 모두 N형 박막 트랜지스터이고, 상기 초기화 단계(1)에서, 상기 제1 스캔 신호(Scan1)는 고전위를 제공하고, 상기 제2 스캔 신호(Scan2)는 고전위를 제공하며, 상기 제3 스캔 신호(Scan3)는 저전위를 제공하고, 상기 발광 신호(EM)는 저전위를 제공하며, 상기 데이터 신호(Data)는 초기화 전위(Vini)를 제공하고; 상기 문턱 전압 검출 단계(2)에서, 상기 제1 스캔 신호(Scan1)는 저전위를 제공하고, 상기 제2 스캔 신호(Scan2)는 고전위를 제공하며, 상기 제3 스캔 신호(Scan3)는 고전위를 제공하고, 상기 발광 신호(EM)는 저전위를 제공하며, 상기 데이터 신호(Data)는 디스플레이 데이터 전위(Vdata)를 제공하고; 상기 발광 구동 단계(3)에서, 상기 제1 스캔 신호(Scan1), 제2 스캔 신호(Scan2) 및 제3 스캔 신호(Scan3)는 모두 저전위를 제공하고, 상기 발광 신호(EM)는 고전위를 제공한다.

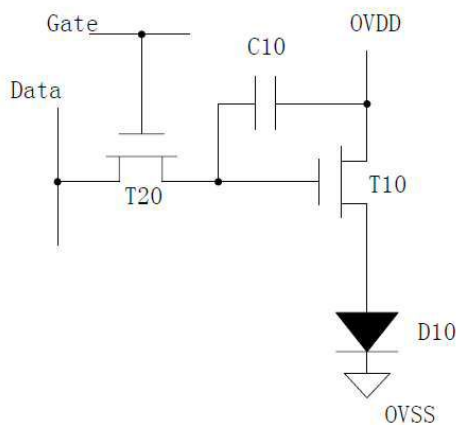
[0121] 상술한 바를 종합하면, 본 발명은 AMOLED 픽셀 구동 회로를 제공하고, 상기 AMOLED 픽셀 구동 회로는 6T1C 구조를 가지고, 초기화 단계에서 제2 박막 트랜지스터 및 제3 박막 트랜지스터가 오픈 되도록 제어하고, 제4 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 오픈 되도록 제어하여, 제1 박막 트랜지스터 즉 구

동 박막 트랜지스터의 게이트에 기준 전압이 기입되고, 드레인에는 초기화 전위가 기입되며; 문턱 전압 검출 단계에서 3 박막 트랜지스터 및 제4 박막 트랜지스터는 오픈 되도록 제어하고, 제2 박막 트랜지스터, 제5 박막 트랜지스터 및 제6 박막 트랜지스터는 오프 되도록 제어하여, 제1 박막 트랜지스터의 게이트의 전압이 디스플레이 데이터 전위와 제1 박막 트랜지스터의 문턱 전압의 합에 도달하도록 하고 커패시터에 저장하며; 발광 구동 단계에서 제5 박막 트랜지스터와 제6 박막 트랜지스터가 오픈 되도록 제어하고, 제2 박막 트랜지스터, 제3 박막 트랜지스터 및 제4 박막 트랜지스터는 오프 되도록 제어하며, 커패시터의 저장 작용을 이용하여, 제1 박막 트랜지스터의 게이트의 전압이 디스플레이 데이터 전위와 제1 박막 트랜지스터의 문턱 전압의 합을 유지하도록 하고, 제1 박막 트랜지스터는 오픈 하도록 하고, 유기 발광 다이오드는 발광하도록 하며, 또한 유기 발광 다이오드를 통해 흐르는 전류는 제1 박막 트랜지스터의 문턱 전압과 관계없으므로, 유기 발광 다이오드의 발광 휘도를 균일하도록 보장하며, 화면의 디스플레이 효과를 개선할 수 있다. 본 발명의 AMOLED 픽셀 구동 방법은 구동 박막 트랜지스터의 문턱 전압을 효과적으로 보상하여, 문턱 전압 드리프트로 인해 유기 발광 다이오드를 통해 흐르는 전류가 불안정한 문제를 해결하며, 유기 발광 다이오드의 발광 휘도를 균일시키고, 화면의 디스플레이 효과를 개선할 수 있다.

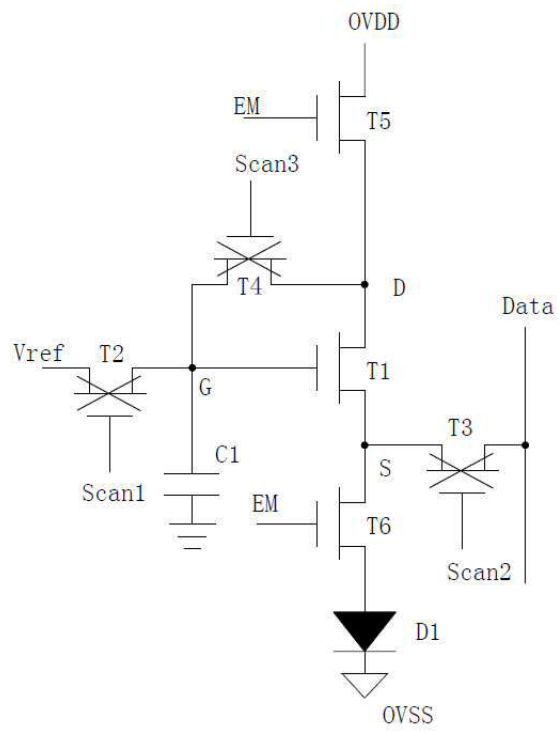
[0122] 상술한 바와 같이, 본 기술분야의 통상의 기술자는, 본 발명의 기술방안과 기술구상에 근거하여, 기타 여러 가지 변경 및 변형을 할 수 있으며, 이러한 모든 변경 및 변형은 모두 본 발명 청구범위의 보호범위에 속해야 한다.

도면

도면1



도면6



专利名称(译)	AMOLED像素驱动电路和驱动方法		
公开(公告)号	KR1020190067877A	公开(公告)日	2019-06-17
申请号	KR1020197014267	申请日	2016-12-20
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	中国深圳恒星光电科技有限公司		
发明人	첸, 샤오룽 저우, 밍중 웬, 이친		
IPC分类号	G09G3/3258 G09G3/3225		
CPC分类号	G09G3/3258 G09G3/3225 G09G2310/08 G09G2320/0233 G09G3/3233 G09G3/3266 G09G2300/0814 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0251 G09G2310/0262 G09G2320/045		
优先权	201610912658.9 2016-10-18 CN		
外部链接	Espacenet		

摘要(译)

有源矩阵有机发光二极管像素驱动电路及驱动方法。像素驱动电路为6T1C结构，包括第一薄膜晶体管（T1），第二薄膜晶体管（T2），第三薄膜晶体管（T3），第四薄膜晶体管（T4），第五薄膜晶体管（T5）和第六薄膜晶体管（T6），电容器（C1）和有机发光二极管（D1）。访问第一扫描信号（Scan1），第二扫描信号（Scan2），第三扫描信号（Scan3），发光信号（EM），数据信号（Data）和参考电压（vref）。该电路可以有效补偿驱动薄膜晶体管（T1）的阈值电压（Vth），解决了由于阈值电压（Vth）的漂移而导致流过有机发光二极管（D1）的电流不稳定的问题。可以改善有机发光二极管（D1）的亮度并改善屏幕的显示效果。

