



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0003161
(43) 공개일자 2019년01월09일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2230/00 (2013.01)

(21) 출원번호 10-2017-0083702

(22) 출원일자 2017년06월30일

심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
진승태
경기도 파주시 월롱면 엘지로 245

(74) 대리인
특허법인로얄

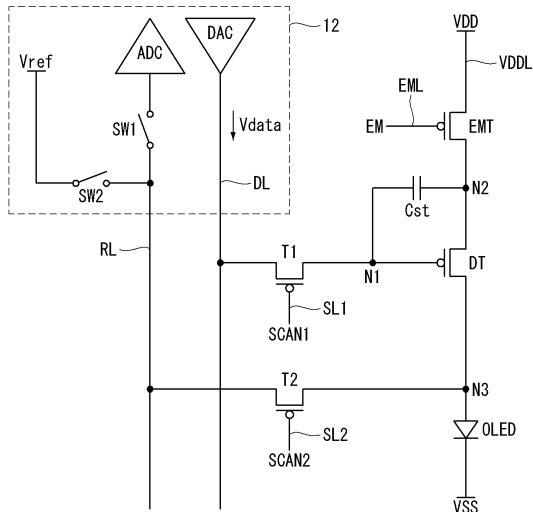
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 유기발광다이오드 표시장치

(57) 요약

본 발명에 의한 유기발광다이오드 표시장치는 유기발광다이오드를 포함하는 픽셀들이 배치되는 표시패널 및 픽셀들을 구동하는 구동회로부를 포함한다. 픽셀들 각각은 구동 트랜지스터, 스토리지 커패시터, 제1 및 제2 트랜지스터, 발광제어 트랜지스터를 포함한다. 구동 트랜지스터는 제1 노드에 연결되는 게이트전극과 제2 노드에 연결되는 소스전극과 제3 노드에 연결되는 드레인전극으로 이루어진다. 스토리지 커패시터는 제1 노드와 상기 제2 노드에 연결된다. 제1 트랜지스터는 제1 스캔신호에 응답하여 제1 노드와 데이터라인을 연결시키고, 제2 트랜지스터는 제2 스캔신호에 응답하여 제3 노드와 기준전압라인을 연결시킨다. 발광제어 트랜지스터는 에미션신호에 응답하여 제2 노드와 제1 고전위 구동전압라인을 연결시킨다.

대표도 - 도2



(52) CPC특허분류

G09G 2300/0828 (2013.01)

G09G 2300/0842 (2013.01)

G09G 2320/0233 (2013.01)

명세서

청구범위

청구항 1

유기발광다이오드를 포함하는 픽셀들이 배치되는 표시패널; 및

상기 픽셀들을 구동하는 구동회로부를 포함하고,

상기 픽셀들 각각은

유기발광다이오드를 구동하기 위한 것으로, 제1 노드에 연결되는 게이트전극과 제2 노드에 연결되는 소스전극과 제3 노드에 연결되는 드레인전극으로 이루어지는 구동 트랜지스터;

상기 제1 노드와 상기 제2 노드에 연결되는 스토리지 커페시터;

제1 스캔신호에 응답하여, 상기 제1 노드와 데이터라인을 연결시키는 제1 트랜지스터;

제2 스캔신호에 응답하여, 상기 제3 노드와 기준전압라인을 연결시키는 제2 스트랜지스터; 및

에미션신호에 응답하여, 상기 제2 노드와 제1 고전위 구동전압라인을 연결시키는 발광제어 트랜지스터를 포함하는 유기발광다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 기준전압라인은 아날로그 디지털 컨버터 또는 기준전압 입력단과 선택적으로 연결되고,

보상 기간 동안, 상기 아날로그 디지털 컨버터는 상기 구동 트랜지스터의 문턱전압을 센싱한 센싱값을 디지털 데이터로 변환하는 유기발광다이오드 표시장치.

청구항 3

제 2 항에 있어서,

상기 유기발광다이오드는 상기 제2 노드에 연결되는 애노드 전극 및 저전위전압 입력단에 연결되는 캐소드 전극을 포함하고,

상기 보상 기간 동안, 상기 저전위전압 입력단의 전압레벨은 상기 제2 노드와 상기 캐소드 전극 간의 전위차가 상기 유기발광 다이오드의 동작전위 보다 높아지지 않는 범위로 상승하는 유기발광다이오드 표시장치.

청구항 4

제 2 항에 있어서,

상기 유기발광다이오드를 발광시키는 디스플레이 기간 동안, 상기 기준전압라인은 상기 기준전압 입력단과 연결되는 유기발광다이오드 표시장치.

청구항 5

제 4 항에 있어서,

제3 스캔신호에 응답하여, 상기 제2 노드와 제2 고전위 구동전압라인을 연결시키는 제3 트랜지스터를 더 포함하

고,

상기 디스플레이 기간의 프로그래밍 기간 동안,

상기 제1 트랜지스터는 상기 제1 스캔신호에 응답하여, 상기 데이터라인으로부터 공급받는 데이터전압을 상기 제1 노드에 충전하고,

상기 제3 트랜지스터는 상기 제3 스캔신호에 응답하여, 상기 제2 고전위 구동전압라인으로부터 공급받는 고전위 구동전압을 상기 제2 노드에 충전시키는 유기발광다이오드 표시장치.

청구항 6

제 5 항에 있어서,

상기 디스플레이 기간 동안,

상기 픽셀들은 로우 방향을 따라 형성되는 픽셀라인 단위로 순차구동되고,

제n 번째 픽셀라인의 상기 프로그래밍 기간 동안, 제(n-1) 번째 픽셀라인에 배치되는 픽셀들의 상기 제3 트랜지스터는 턴-오프되는 유기발광다이오드 표시장치.

청구항 7

제 6 항에 있어서,

상기 프로그래밍 기간에 이어지는 발광 기간 동안,

상기 제3 스캔신호는 턴-오프 전압이 되고,

상기 발광제어 트랜지스터는 상기 에미션 신호에 응답하여, 상기 제1 고전위 구동전압라인으로부터 공급받는 고전위 구동전압을 상기 제2 노드에 충전하는 유기발광다이오드 표시장치.

발명의 설명

기술 분야

[0001]

본 발명은 액티브 매트릭스 타입의 유기발광다이오드 표시장치에 관한 것이다.

배경 기술

[0002]

액티브 매트릭스 타입의 유기발광다이오드 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: OLED)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003]

자발광 소자인 유기발광다이오드는 애노드전극 및 캐소드전극과, 이를 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공 수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004]

유기발광 표시장치는 유기발광 다이오드에 흐르는 구동전류를 제어하기 위해 구동 트랜지스터(Thin Film Transistor)를 포함한다. 문턱 전압, 이동도 등과 같은 구동 트랜지스터의 전기적 특성은 모든 픽셀들에서 동일하게 설계됨이 바람직하나, 실제로는 공정 조건, 구동 환경 등에 의해 픽셀들마다 구동 트랜지스터의 전기적 특성은 불균일하다. 이러한 이유로 동일 데이터전압에 따른 구동 전류는 픽셀들마다 달라지고 그 결과, 픽셀들 간 휘도 편차가 발생하게 된다. 이를 해결하기 위하여, 각 픽셀로부터 구동 트랜지스터의 특성 파라미터(문턱 전압, 이동도)를 센싱하고, 센싱 결과에 따라 입력 데이터를 적절히 보정함으로써 휘도 불균일을 감소시키는 화질 보상기술이 알려져 있다.

[0005] 구동 트랜지스터의 특성을 보상하기 위한 다양한 픽셀 구조들이 제안되었는데, 픽셀 구조 또는 구동 방법이 복잡한 단점을 갖고 있다. 특히, 구동 트랜지스터에 공급되는 고전위 구동전압의 전압강하로 인한 전압 편차가 발생하여 픽셀들 간의 휘도가 차이나는 문제점이 나타나기도 한다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 픽셀의 구조 및 동작을 간단하게 하면서, 각 픽셀들에 공급되는 고전위 구동전압의 편차를 개선하기 위한 유기발광다이오드 표시장치를 제공하는 데 있다.

과제의 해결 수단

[0007] 본 발명에 의한 유기발광다이오드 표시장치는 유기발광다이오드를 포함하는 픽셀들이 배치되는 표시패널 및 픽셀들을 구동하는 구동회로부를 포함한다. 픽셀들 각각은 구동 트랜지스터, 스토리지 커패시터, 제1 및 제2 트랜지스터, 발광체어 트랜지스터를 포함한다. 구동 트랜지스터는 제1 노드에 연결되는 게이트전극과 제2 노드에 연결되는 소스전극과 제3 노드에 연결되는 드레인전극으로 이루어진다. 스토리지 커패시터는 제1 노드와 상기 제2 노드에 연결된다. 제1 트랜지스터는 제1 스캔신호에 응답하여 제1 노드와 데이터라인을 연결시키고, 제2 트랜지스터는 제2 스캔신호에 응답하여 제3 노드와 기준전압라인을 연결시킨다. 발광체어 트랜지스터는 에미션 신호에 응답하여 제2 노드와 제1 고전위 구동전압라인을 연결시킨다.

발명의 효과

[0008] 본 발명에 의한 유기발광다이오드 표시장치는 픽셀들의 프로그래밍 기간과 발광 기간만으로 동작하기 때문에, 구동 타이밍이 간단하다. 특히, 본 발명에 의한 유기발광 표시장치는 구동 트랜지스터의 소스 전극에 공급되는 고전위 구동전압의 전압편차를 개선함으로써, 고전위 구동전압의 전압편차로 인해서 휘도가 차이나는 것을 개선 할 수 있다.

도면의 간단한 설명

[0009] 도 1은 본 발명의 실시 예에 따른 유기발광다이오드 표시장치를 나타내는 도면.

도 2는 제1 실시 예에 의한 픽셀의 세부 구성을 나타내는 도면.

도 3은 화상 표시 구간 및 비표시 구간들을 나타내는 도면.

도 4는 제1 실시 예에 의한 픽셀의 보상기간 내에서 제어신호들의 타이밍을 나타내는 도면.

도 5는 제1 실시 예에 의한 픽셀의 디스플레이 기간 내에서 제어신호들의 타이밍을 나타내는 도면.

도 6은 고전위 구동전압의 전압편차가 발생하는 원인을 설명하는 모식도.

도 7은 제2 실시 예에 의한 픽셀의 세부 구성을 나타내는 도면.

도 8은 제2 실시 예에 의한 픽셀의 보상기간 내에서 제어신호들의 타이밍을 나타내는 도면.

도 9는 제2 실시 예에 의한 픽셀의 디스플레이 기간 내에서 제어신호들의 타이밍을 나타내는 도면.

도 10a는 제2 실시 예의 픽셀들의 프로그래밍 기간 동안의 동작을 나타내는 도면.

도 10b는 제2 실시 예의 픽셀들의 발광 기간 동안의 동작을 나타내는 도면.

발명을 실시하기 위한 구체적인 내용

[0010] 이하, 첨부한 도면을 참조하여, 본 발명의 바람직한 실시 예들을 설명한다. 명세서 전체에 걸쳐서 동일한 참조 번호들은 실질적으로 동일한 구성 요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기술 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략 한다. 또한, 이하의 설명에서 사용되는 구성요소 명칭은 명세서 작성의 용이함을 고려하여 선택된 것일 수 있는 것으로서, 실제 제품의 부품 명칭과는 상이할 수 있다. 여러 실시예들을 설명함에 있어서, 실질적으로 동일한 구성요소에 대하여는 서두에서 대표적으로 설명하고 다른 실시예에서는 생략될 수 있다.

- [0011] 제1, 제2 등과 같이 서수를 포함하는 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되지는 않는다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.
- [0012] 도 1은 본 발명의 실시 예에 의한 유기발광 표시장치를 나타내는 도면이다.
- [0013] 도 1을 참조하면, 본 발명의 실시 예에 의한 유기발광 표시장치는 표시패널(10), 데이터 구동부(12), 게이트 구동부(13), 및 타이밍 콘트롤러(11)를 구비한다.
- [0014] 표시패널(10)에는 다수의 데이터라인부(14)와, 다수의 게이트라인부(15)가 교차되고, 이 교차영역마다 픽셀(P)들이 매트릭스 형태로 배치된다. 픽셀(P) 각각은 도시하지 않은 전원발생부로부터 고전위 구동전압(VDD)과 저전위 구동전압(VSS)을 공급받는다. 본 발명의 픽셀(P)은 유기발광 다이오드(OLED), 구동 트랜지스터, 제1 및 제2 트랜지스터(T1, T2), 발광제어 트랜지스터(EMT) 및 스토리지 커패시터를 포함할 수 있다.
- [0015] 타이밍 콘트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블 신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동부(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동부(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 발생한다. 또한, 타이밍 콘트롤러(11)는 데이터 구동부(12)로부터 공급되는 디지털 센싱 전압값을 바탕으로 입력 디지털 비디오 데이터(DATA)를 변조한다. 타이밍 콘트롤러(11)는 구동 트랜지스터의 문턱전압 변화와 이동도 변화가 보상된 디지털 보상 데이터(MDATA)를 데이터 구동부(12)에 공급한다.
- [0016] 데이터 구동부(12)는 보상 기간 동안, 센싱용 데이터전압을 픽셀들(P)에 공급하고, 데이터라인부(14)를 통해서 표시패널(10)로부터 입력되는 센싱 전압을 디지털 값으로 변환하여 타이밍 콘트롤러(11)에 공급한다. 데이터 구동부(12)는 화상 표시 기간 동안, 화상 표시용 데이터전압을 데이터라인부(14)에 공급한다.
- [0017] 게이트 구동부(13)는 타이밍 콘트롤러(11)로부터의 게이트 제어신호(GDC)를 기반으로 게이트신호를 발생하고, 게이트신호는 스캔신호들 및 에미션신호를 포함할 수 있다. 게이트신호는 픽셀 구조에 따라 달라지고, 또한 보상 기간에 인가되는 게이트신호 및 화상 표시 기간에 인가되는 게이트신호의 타이밍은 달라진다. 게이트 구동부(13)는 GIP(Gate-driver In Panel) 형태로 표시패널(10)에 직접 형성될 수 있다.
- [0018] 메모리(20)는 이동도 변화량 도출에 기준이 되는 기준전압, 옵셋값 결정에 기준이 되는 기준 보상값들을 저장할 수 있다.
- [0019] 도 1 및 도 2를 참조하여, 제1 실시 예에 의한 픽셀들의 세부 구성을 살펴보면 다음과 같다.
- [0020] 데이터라인부(14)는 데이터라인(DL) 및 기준전압라인(RL)을 포함한다. 데이터라인(DL)은 데이터 구동부(12)의 디지털 아날로그 컨버터(DAC)에 연결된다. 기준전압라인(RL)은 데이터 구동부(12)의 아날로그 디지털 컨버터(ADC) 또는 기준전압(Vref)의 입력단에 선택적으로 연결된다. 제1 스위치(SW1)는 기준전압라인(RL)과 아날로그 디지털 컨버터(ADC)를 선택적으로 연결시키고, 제2 스위치(SW2)는 기준전압라인(RL)과 기준전압(Vref)의 입력단을 선택적으로 연결시킨다.
- [0021] 각각의 픽셀(P)들에 연결되는 게이트라인부(15)는 제1 스캔라인(SL1) 및 제2 스캔라인(SL2)과 에미션라인(EML)을 포함한다. 제1 스캔라인(SL1)은 제1 스캔신호(SCAN1)를 인가받고, 제2 스캔라인(SL2)은 제2 스캔신호(SCAN2)를 인가받으며, 에미션라인(EML)은 에미션신호(EM)를 인가받는다.
- [0022] 픽셀(P)은 유기발광다이오드(OLED), 구동 트랜지스터(DT), 스토리지 커패시터(Cst), 제1 트랜지스터(T1), 제2 트랜지스터(T2), 및 발광제어 트랜지스터(EMT)를 포함한다.
- [0023] 유기발광다이오드(OLED)의 애노드전극은 제3 노드(N3)에 접속되고, 캐소드전극은 저전위 구동전압(VSS)의 입력단에 접속된다.
- [0024] 구동 트랜지스터(DT)는 게이트-소스 간 전압(Vgs)에 따라 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)를 제어한다. 구동 트랜지스터(DT)는 제1 노드(N1)에 접속된 게이트전극, 제2 노드(N2)에 접속된 소스전극, 제3 노드(N3)에 연결되는 드레인전극을 포함한다.
- [0025] 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속된다.
- [0026] 제1 트랜지스터(T1)는 데이터라인(DL)에 연결되는 소스전극, 제1 노드(N1)에 연결되는 드레인전극 및 제1 스캔라인(SL1)에 연결되는 게이트전극을 포함한다. 그 결과, 제1 트랜지스터(T1)는 제1 스캔신호(SCAN1)에 응답하

여 데이터전압(Vdata)을 제1 노드(N1)에 공급한다.

[0027] 제2 트랜지스터(T2)는 기준전압라인(RL)에 연결되는 소스전극, 제3 노드(N3)에 연결되는 드레인전극 및 제2 스캔라인(SL2)에 연결되는 게이트전극을 포함한다. 그 결과, 제2 트랜지스터(T2)는 제2 스캔신호(SCAN2)에 응답하여 기준전압(Vref)을 제3 노드(N3)에 공급한다. 또는 제2 트랜지스터(T2)는 센싱기간 동안에 제3 노드(N3)의 전압을 아날로그 디지털 변환기(ADC)로 공급한다.

[0028] 발광제어 트랜지스터(EMT)는 제2 노드(N2)에 연결되는 드레인전극, 고전위 구동전압(VDD) 입력단에 연결되는 소스전극 및 에미션라인(EML)에 연결되는 게이트전극을 포함한다. 그 결과, 발광제어 트랜지스터(EMT)는 에미션신호(EM)에 응답하여, 고전위 구동전압(VDD)을 제2 노드(N2)에 공급한다.

[0029] 도 3은 본 발명에 의한 유기발광 표시장치의 구동기간을 나타내는 도면이다.

[0030] 도 3을 참조하면, 본 발명에 의한 유기발광 표시장치의 구동 기간은 제1 및 제2 비표시 구간(X1,X2)과 화상 표시 구간(X0)을 포함한다.

[0031] 제1 비표시 구간(X1)은 구동준비기간에 해당하며, 파워-온(PON) 이후부터 수십~수백 프레임의 기간이 소요될 수 있다. 제2 비표시 구간(X2)은 파워-오프(POFF) 이후부터 수십~수백 프레임의 기간이 소요될 수 있다. 제1 및 제2 비표시 구간(X1,X2) 내에서는 보상 기간을 포함할 수 있고, 보상 기간 동안에는 구동 트랜지스터(DT)의 문턱전압 또는 구동 트랜지스터의 전기적 특성을 검출하기 위한 전압을 센싱하고 이를 바탕으로 보상 데이터를 생성할 수 있다.

[0032] 화상 표시 구간(X0)은 픽셀(P)들에 데이터전압이 기입되는 디스플레이 기간(DF) 및 영상데이터가 기입되지 않는 수직 블랭크 기간(VB)을 포함한다.

[0033] 본 발명에 의한 픽셀들의 센싱 기간은 제1 및 제2 비표시 구간(X1,X2)에 수행될 수 있다.

[0034] 도 4는 본 발명에 의한 보상 기간 동안 스캔신호들의 타이밍을 나타내는 도면이다.

[0035] 도 2 및 도 4를 참조하면, 본 발명에 의한 보상 기간은 프로그래밍 기간(Tpg) 및 센싱 기간(Tsen)을 포함한다. 도 4에서 제1 스위치 제어신호(S1) 및 제2 스위치 제어신호(S2)는 각각 제1 스위치(SW1) 및 제2 스위치(SW2)를 동작시키는 제어신호들이다.

[0036] 프로그래밍 기간(Tpg) 동안의 동작을 살펴보면 다음과 같다.

[0037] 제1 스위치 제어신호(S1)는 턴-오프 전압을 유지하고, 제2 스위치 제어신호(S2)는 턴-온 전압을 유지한다. 그 결과 기준전압라인(RL)은 기준전압(Vref)의 입력단과 연결된다.

[0038] 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)는 턴-온 전압을 유지한다. 그 결과, 제1 노드(N1)는 센싱용 데이터전압(Vdata)을 공급받고, 제3 노드(N3)는 기준전압(Vref)을 공급받는다. 센싱용 데이터전압(Vdata)은 구동 트랜지스터(DT)의 Vgs가 턴-온 전압이 되는 범위 내에서 미리 설정된다. 기준전압(Vref)은 유기발광다이오드(OLED)를 턴-온시키지 않는 범위 내에서 설정된다.

[0039] 에미션신호(EM)는 턴-온 전압을 유지한다. 그 결과, 제2 노드(N2)는 고전위 구동전압(VDD)을 공급받는다.

[0040] 결과적으로 프로그래밍 기간(Tpg) 동안, 구동 트랜지스터(DT)의 게이트-소스 간 전압은 센싱용 데이터전압(Vdata)에서 고전위 구동전압(VDD)을 뺀 값으로 설정된다.

[0041] 과도기 동안, 제1 스위치 제어신호(S1) 및 제2 스위치 제어신호(S2)는 모두 턴-오프전압이 되고, 제3 노드(N3)는 플로팅(floating) 상태가 된다.

[0042] 센싱 기간(Tsen) 동안의 동작을 살펴보면 다음과 같다.

[0043] 제1 스위치 제어신호(S1)는 턴-온 전압을 유지하고, 제2 스위치 제어신호(S2)는 턴-오프 전압을 유지한다. 그 결과, 기준전압라인(RL)은 디지털 아날로그 컨버터(DAC)와 연결된다.

[0044] 제1 스캔신호(SCAN1)는 턴-오프 전압이 되고, 제2 스캔신호는 턴-온 전압이 된다.

[0045] 그 결과, 구동 트랜지스터(DT)를 통해 흐르는 전류(Ids)는 기준전압라인(RL)을 통해서 아날로그 디지털 컨버터(ADC)로 공급된다.

[0046] 센싱 기간(Tsen) 동안, 제3 노드(N3)의 전압이 상승함에 따라 유기발광다이오드(OLED)가 발광할 수 있다. 센싱

기간(Tsen) 동안 유기발광다이오드(OLED)가 발광되는 것을 방지하기 위해서, 저전위 구동전압(VSS)의 전압레벨은 상승한다.

[0047] 도 5는 디스플레이 기간 동안의 스캔신호들 및 제1 및 제2 스위치 제어신호의 타이밍을 나타내는 도면이다.

[0048] 도 3 및 도 5를 결부하여 디스플레이 기간(DF) 내에서의 픽셀(P)의 동작을 설명하면 다음과 같다.

[0049] 디스플레이 기간(DF)은 프로그래밍 기간(Tpg) 및 발광 기간(Tem)을 포함한다.

[0050] 프로그래밍 기간(Tpg) 동안, 제1 스위치 제어신호(S1)는 턴-오프 전압을 유지하고, 제2 스위치 제어신호(S2)는 턴-온 전압을 유지한다. 그 결과 기준전압라인(RL)은 기준전압(Vref)의 입력단과 연결된다.

[0051] 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)는 턴-온 전압을 유지한다. 그 결과, 제1 노드(N1)는 데이터전압(Vdata)으로 충전되고, 제3 노드(N3)는 기준전압(Vref)으로 초기화된다. 기준전압(Vref)은 유기발광다이오드(OLED)를 턴-온시키지 않는 범위 내에서 설정된다.

[0052] 예미션신호(EM)는 턴-온 전압이 된다. 그 결과, 제2 노드(N2)는 제1 고전위 구동전압라인(VDDL1)을 통해서 공급받는 고전위 구동전압(VDD)으로 충전된다.

[0053] 결과적으로 프로그래밍 기간(Tpg) 동안, 구동 트랜지스터(DT)의 게이트-소스 간 전압은 센싱용 데이터전압(Vdata)에서 고전위 구동전압(VDD)을 뺀 값으로 프로그래밍 된다.

[0054] 발광 기간(Tem) 동안, 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)는 턴-오프 전압이 되고, 그 결과, 제1 트랜지스터(T1) 및 제2 트랜지스터(T2)는 턴-오프된다. 그 결과, 구동 트랜지스터(DT)는 프로그래밍 기간(Tpg)에 프로그래밍된 레벨로 구동전류(Ioled)를 발생하여 유기발광다이오드(OLED)에 인가한다. 유기발광다이오드(OLED)는 구동전류(Ioled)에 대응되는 밝기로 발광하여 계조를 표시한다.

[0055] 제1 실시 예에 의한 픽셀은 단순한 구조를 갖고, 디스플레이 구동은 프로그래밍 기간(Tpg)과 발광 기간(Tem)을 포함하는 간단한 동작으로 이루어진다.

[0056] 하지만, 픽셀라인의 위치에 따라서 고전위 구동전압의 편차에 의한 휘도 편차가 발생하기도 한다. 이를 살펴보면 다음과 같다.

[0057] 제1 실시 예에서, 구동 트랜지스터(DT)를 구동시키기 위한 고전위 구동전압(VDD)은 발광제어 트랜지스터(EMT)를 통해서 인가되는데, 발광제어 트랜지스터(EMT)는 디스플레이 기간 동안에 지속적으로 턴-온 상태를 유지한다. 따라서, 도 6에서와 같이, 디스플레이 기간(DF) 동안에 n 번째 픽셀라인(HLn)에 배치된 픽셀들에 공급되는 고전위 구동전압(VDD)은 이전 픽셀라인들(HL1~HL[n-1])에 배치된 픽셀들에 전류 소모로 인한 전압 강하가 반영된다. 고전위 구동전압(VDD)의 전압강하 정도는 고전위 구동전압(VDD) 입력단에서 멀리 위치한 픽셀(P)들일수록 심해진다. 이와 같이 픽셀(P)들이 배치되는 픽셀라인들(HL1~HLn)에 따라 픽셀(P)들이 공급받는 고전위 구동전압(VDD) 편차에 의해서 구동 트랜지스터(DT)의 게이트-소스 전압 편차가 발생한다. 구동 트랜지스터(DT)의 게이트-소스 전압 편차에 따라 유기발광다이오드(OLED)에 공급되는 구동전류가 달라지고, 결국 표시패널에서의 휘도 편차가 발생한다.

[0058] 후술하는 제2 실시 예는 고전위 구동전압의 편차를 개선하기 위한 실시 예이다.

[0059] 도 7은 제2 실시 예에 의한 픽셀 구조를 나타내는 도면이다.

[0060] 도 7을 참조하면, 데이터라인부(14)는 데이터라인(DL) 및 기준전압라인(RL)을 포함한다. 데이터라인(DL)은 데이터 구동부(12)의 디지털 아날로그 컨버터(DAC)에 연결된다. 기준전압라인(RL)은 데이터 구동부(12)의 아날로그 디지털 컨버터(ADC) 또는 기준전압(Vref)의 입력단에 선택적으로 연결된다. 제1 스위치(SW1)는 기준전압라인(RL)과 아날로그 디지털 컨버터(ADC)를 선택적으로 연결시키고, 제2 스위치(SW2)는 기준전압라인(RL)과 기준전압(Vref)의 입력단을 선택적으로 연결시킨다.

[0061] 픽셀(P)은 유기발광다이오드(OLED), 구동 트랜지스터(DT), 스토리지 커패시터(Cst), 제1 트랜지스터(T1), 제2 트랜지스터(T2), 제3 트랜지스터(T3) 및 발광제어 트랜지스터(EMT)를 포함한다.

[0062] 유기발광다이오드(OLED)의 애노드전극은 제3 노드(N3)에 접속되고, 캐소드전극은 저전위 구동전압(VSS)의 입력단에 접속된다.

[0063] 구동 트랜지스터(DT)는 게이트-소스 간 전압(Vgs)에 따라 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)를 제어한다. 구동 트랜지스터(DT)는 제1 노드(N1)에 접속된 게이트전극, 제2 노드에 접속된 소스전극, 제3 노드

에 연결되는 드레인전극을 포함한다.

[0064] 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속된다.

[0065] 제1 트랜지스터(T1)는 데이터라인(DL)에 연결되는 소스전극, 제1 노드(N1)에 연결되는 드레인전극 및 제1 스캔라인(SL1)에 연결되는 게이트전극을 포함한다. 그 결과, 제1 트랜지스터(T1)는 제1 스캔신호(SCAN1)에 응답하여 데이터전압(Vdata)을 제1 노드(N1)에 공급한다.

[0066] 제2 트랜지스터(T2)는 기준전압라인(RL)에 연결되는 소스전극, 제3 노드(N3)에 연결되는 드레인전극 및 제2 스캔라인(SL2)에 연결되는 게이트전극을 포함한다. 그 결과, 제2 트랜지스터(T2)는 제2 스캔신호(SCAN2)에 응답하여 기준전압(Vref)을 제3 노드(N3)에 공급한다. 또는 제2 트랜지스터(T2)는 센싱기간 동안에 제3 노드(N3)의 전압을 아날로그 디지털 변환기(ADC)로 공급한다.

[0067] 발광제어 트랜지스터(EMT)는 제2 노드(N2)에 연결되는 드레인전극, 제1 고전위 구동전압라인(VDDL1)에 연결되는 소스전극 및 에미션라인(EML)에 연결되는 게이트전극을 포함한다. 그 결과, 발광제어 트랜지스터(EMT)는 에미션신호(EM)에 응답하여, 제1 고전위 구동전압라인(VDDL1)을 통해서 공급받는 고전위 구동전압(VDD)을 제2 노드(N2)에 공급한다.

[0068] 제3 트랜지스터(T3)는 제2 노드(N2)에 연결되는 드레인전극, 제2 고전위 구동전압라인(VDDL2)에 연결되는 소스전극 및 제3 스캔라인(SL3)에 연결되는 게이트전극을 포함한다. 그 결과, 제3 트랜지스터(T3)는 제3 스캔신호(SCAN3)에 응답하여, 제2 고전위 구동전압라인(VDDL2)을 통해서 공급받는 고전위 구동전압(VDD)을 제2 노드(N2)에 공급한다. 제2 고전위 구동전압라인(VDDL2)을 통해서 공급받는 고전위 구동전압(VDD)과 제1 고전위 구동전압라인(VDDL1)을 통해서 공급받는 고전위 구동전압(VDD)은 동일한 전압원(미도시)에서 출력될 수 있고, 또는 동일한 크기의 전압을 출력하는 다른 전압원에서 각각 출력될 수 있다.

[0069] 도 8은 본 발명에 의한 보상 기간 동안 스캔신호들의 타이밍을 나타내는 도면이다.

[0070] 도 7 및 도 8을 참조하면, 제2 실시 예에 의한 보상 기간은 프로그래밍 기간(Tpg) 및 센싱 기간(Tsen)을 포함한다.

[0071] 도 8에서 보는 바와 같이, 제2 실시 예에 의한 보상 기간 동안의 제3 스캔신호(SCAN3)는 턴-오프 전압을 유지하고, 그 결과 제3 트랜지스터(T3)는 턴-오프 상태를 유지한다. 그리고, 제1 스위치 제어신호(S1) 및 제2 스위치 제어신호(S2), 제1 스캔신호(SCAN1), 제2 스캔신호(SCAN2) 및 에미션신호(EM)들은 제1 실시 예의 보상 기간에 이용되는 신호들과 동일한 타이밍을 갖는다. 결국, 제2 실시 예에 의한 픽셀들은 제1 실시 예의 픽셀들과 동일한 동작으로 보상 기간 동작이 수행되기 때문에, 제2 실시 예의 픽셀들의 보상 기간의 자세한 설명은 생략하기로 한다.

[0072] 도 9는 디스플레이 기간 동안의 스캔신호들 및 제1 및 제2 스위치 제어신호의 타이밍을 나타내는 도면이다. 도 10a 프로그래밍 기간에서의 픽셀 동작을 나타내는 도면이고, 도 10b는 발광 기간에서의 픽셀 동작을 나타내는 도면이다.

[0073] 도 9를 참조하면, 디스플레이 기간(DF)은 프로그래밍 기간(Tpg) 및 발광 기간(Tem)을 포함한다.

[0074] 도 9 및 도 10a를 참조하여 프로그래밍 기간(Tpg)에서의 동작을 살펴보면 다음과 같다.

[0075] 제1 스위치 제어신호(S1)는 턴-오프 전압을 유지하고, 제2 스위치 제어신호(S2)는 턴-온 전압을 유지한다. 그 결과 기준전압라인(RL)은 기준전압(Vref)의 입력단과 연결된다.

[0076] 제1 스캔신호(SCAN1) 및 제2 스캔신호(SCAN2)는 턴-온 전압을 유지한다. 그 결과, 제1 노드(N1)는 데이터전압(Vdata)으로 충전되고, 제3 노드(N3)는 기준전압(Vref)으로 초기화된다. 기준전압(Vref)은 유기발광다이오드(OLED)를 턴-온시키지 않는 범위 내에서 설정된다.

[0077] 에미션신호(EM)는 턴-오프 전압이 되고, 제3 스캔신호(SCAN3)는 턴-온 전압이 된다. 그 결과, 제2 노드(N2)는 제2 고전위 구동전압라인(VDDL2)을 통해서 공급받는 고전위 구동전압(VDD)으로 충전된다. 제2 고전위 구동전압라인(VDDL2)과 픽셀(P)들을 스위칭하는 제3 스캔신호(SCAN3)는 순차적으로 공급되기 때문에, n 번째 픽셀라인(HLn)에 배치된 픽셀(P)들을 제어하는 제3 스캔신호(SCAN3)가 턴-온 상태일 때, 첫 번째 픽셀라인(HL1)부터 (n-1) 번째 픽셀라인(HL[n-1])들에 배치된 픽셀(P)들은 제2 고전위 구동전압라인(VDDL2)과 전기적으로 연결되지 않는다. 따라서, 프로그래밍 기간(Tpg) 동안 제2 노드(N2)는 다른 픽셀라인들에 유입되는 전류손실로 인한 전압강하가 발생하지 않은 고전위 구동전압(VDD)으로 충전된다.

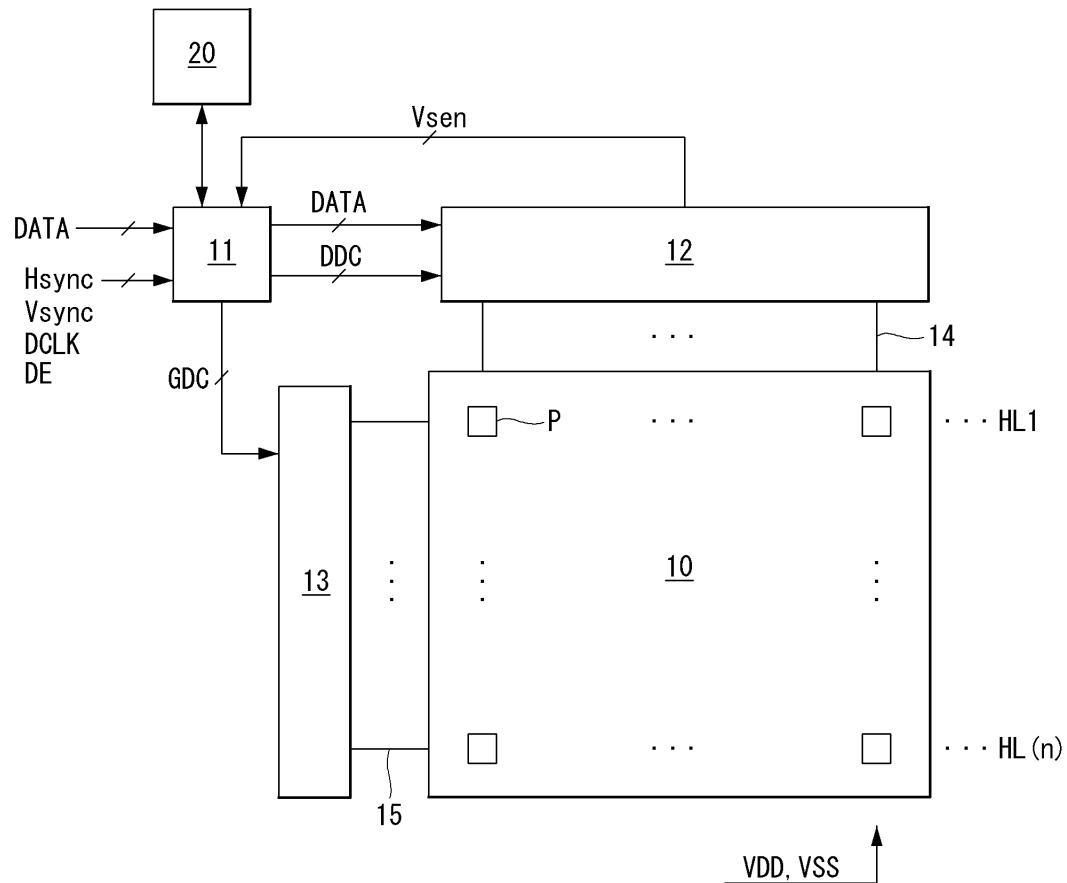
- [0078] 결과적으로 프로그래밍 기간(Tpg) 동안, 구동 트랜지스터(DT)의 게이트-소스 간 전압은 센싱용 데이터전압(Vdata)에서 고전위 구동전압(VDD)을 뺀 값으로 프로그래밍 된다.
- [0079] 발광 기간(Tem) 동안, 제3 스캔신호(SCAN3)는 턴-오프 전압이 되고, 에미션 신호(EM)는 턴-온 전압이 된다. 그 결과, 제2 노드(N2)는 제1 고전위 구동전압라인(VDDL1)을 통해서 고전위 구동전압(VDD)을 공급받는다. 제1 고전위 구동전압라인(VDDL1)은 각 픽셀라인(HL1~HLn)들의 발광제어 트랜지스터(EMT)에 연결된다. 발광제어 트랜지스터(EMT)에 인가되는 에미션신호(EM)는 발광 기간(Tem) 동안 지속적으로 턴-온 상태를 유지한다. 즉, n 번째 픽셀라인(HLn)에 배치된 픽셀(P)들은 발광 기간(Tem) 동안, 첫 번째 픽셀라인(HL1)부터 (n-2) 번째 픽셀라인(HL[n-2])에 배치된 픽셀(P)들로 유입되는 전류손실에 의해서 전압강하가 발생한 고전위 구동전압(VDD)을 공급받는다. 즉, 발광 기간(Tem) 동안, 제2 노드(N2)는 “VDD-IR”의 전압으로 충전된다. 이때, “IR”은 제1 고전위 구동전압라인(VDDL1)을 통해서 이전 픽셀라인들로 유입되는 전류 손실에 의한 전압강하 성분을 지칭한다.
- [0080] 제2 노드(N2)의 전압레벨이 “VDD”에서 “VDD-IR”로 변함에 따라, 제1 노드(N1)의 전압은 커플링 효과에 의해서 “Vdata”에서 “Vdata-IR”로 변한다.
- [0081] 결국, 발광 기간(Tem) 동안, 구동 트랜지스터(DT)의 게이트-소스 전압(Vgs)은 “(Vdata-IR)-(VDD-IR)” =(Vdata-Vdd)가 된다. 즉, 구동 트랜지스터(DT)는 전류 손실에 의한 전압강하 성분이 제거된 상태가 된다. 그 결과, 유기발광다이오드(OLED)는 고전위 구동전압(VDD)의 전압강하 영향을 받지 않으면서, 데이터전압(Vdata)에 대응되는 밝기로 발광하여 계조를 표시한다.
- [0082] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위에서 다양하게 변경 및 수정할 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특히 청구의 범위에 의해 정해져야만 할 것이다.

부호의 설명

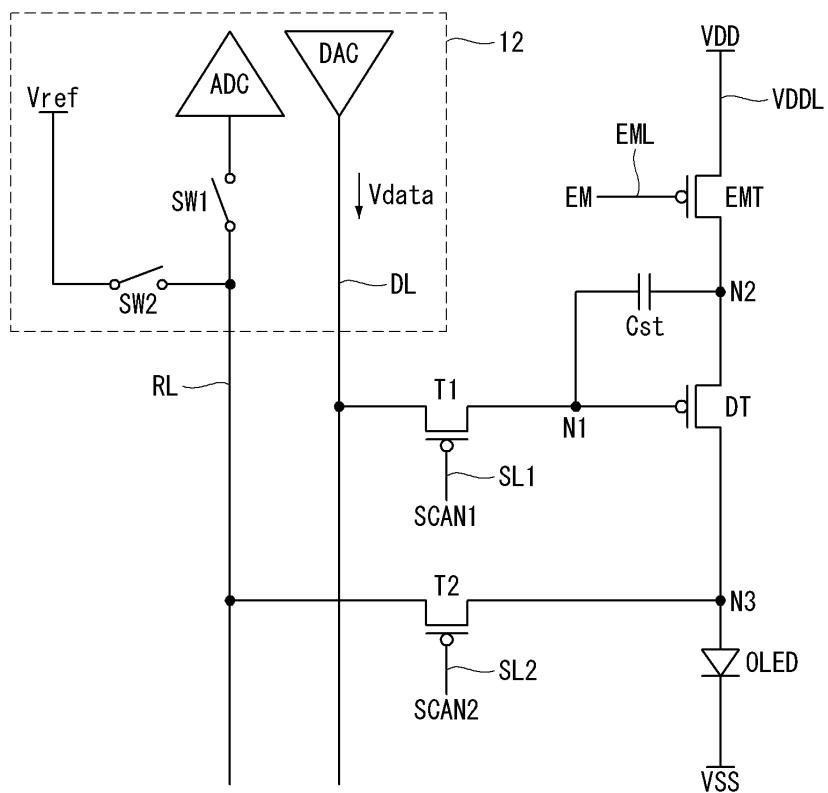
- [0083]
- 10 : 표시패널 11 : 타이밍 콘트롤러
 - 12 : 데이터 구동부 13 : 게이트 구동부
 - 14 : 데이터라인들 15 : 게이트라인들
 - 20 : 메모리

도면

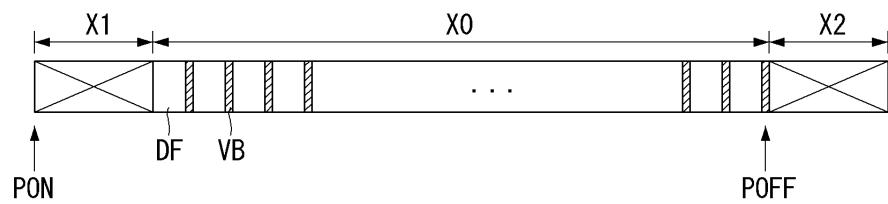
도면1

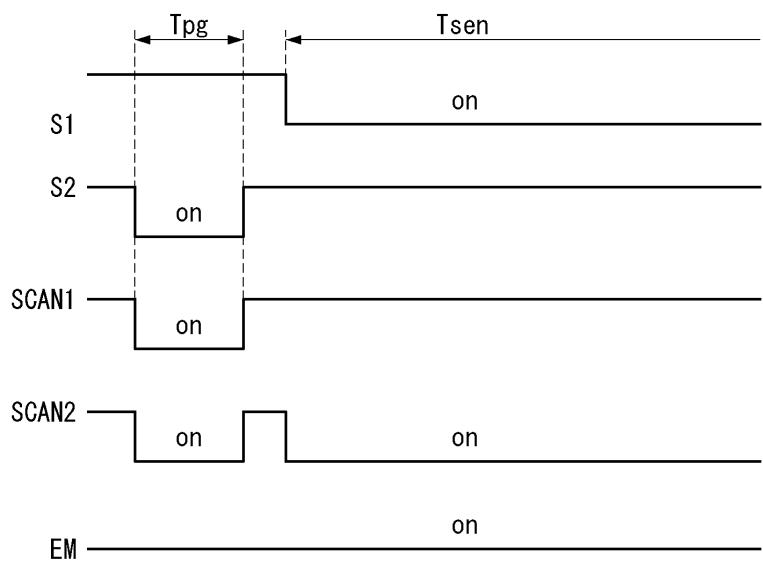
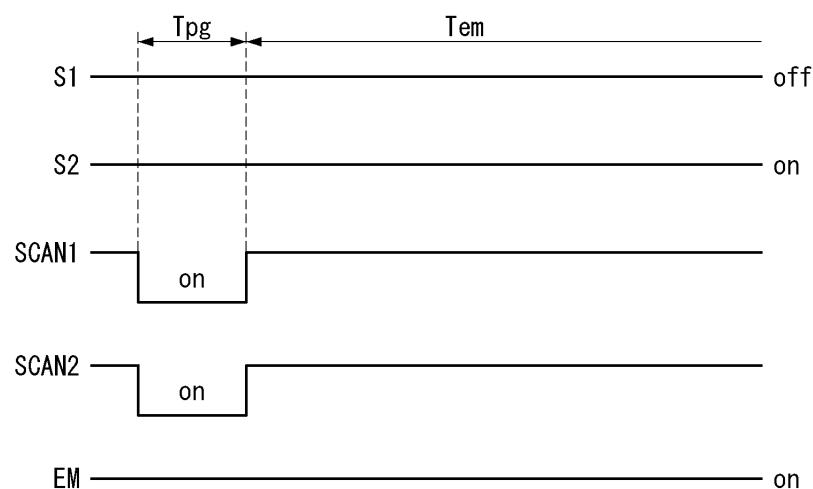


도면2

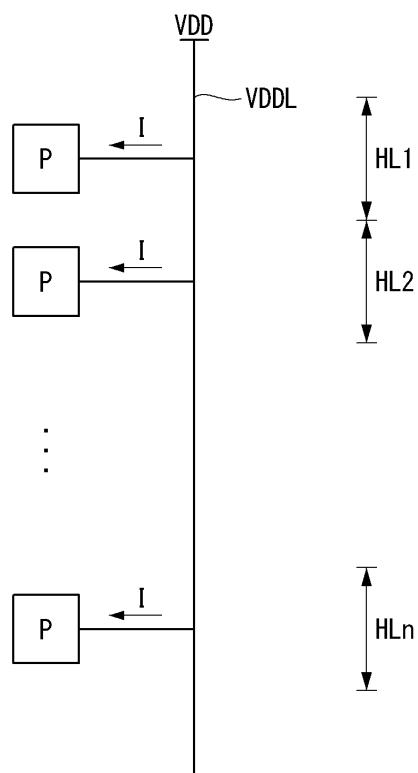


도면3

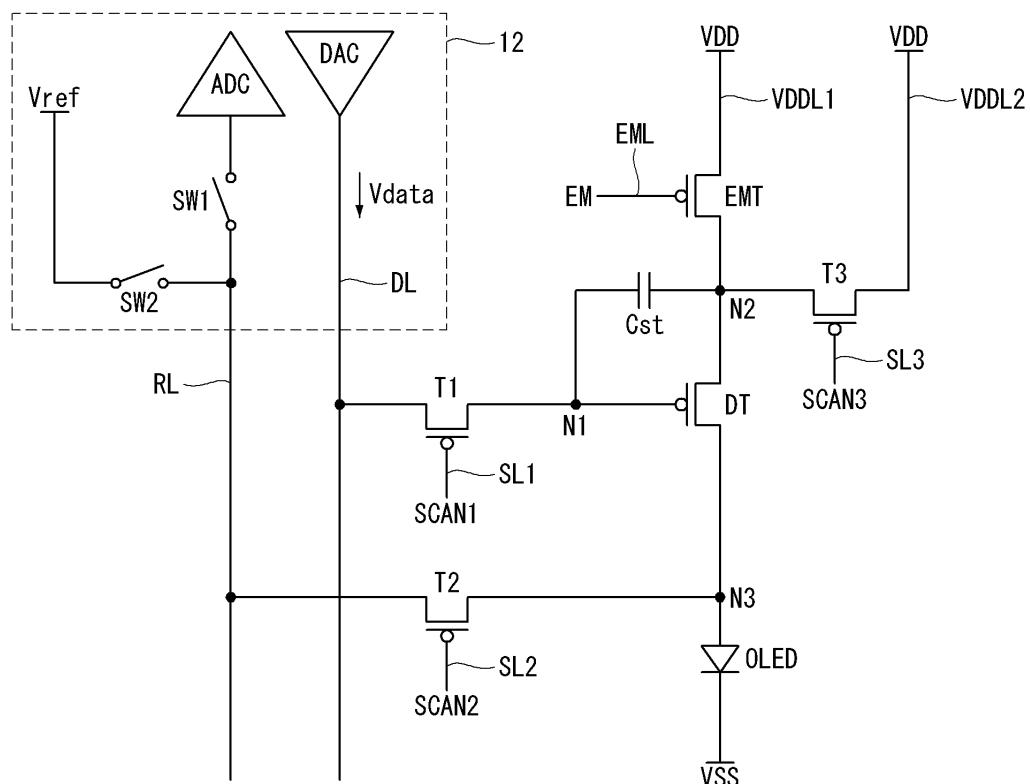


도면4**도면5**

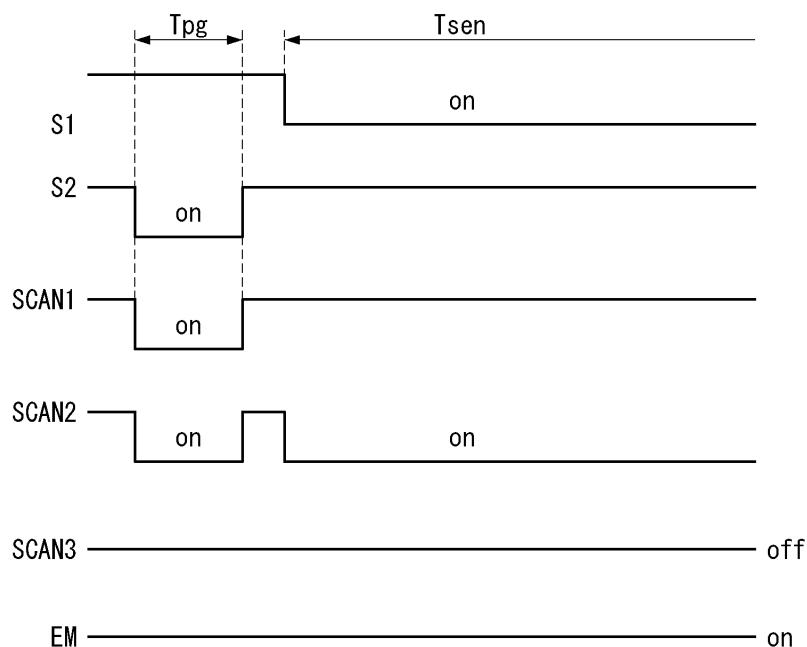
도면6



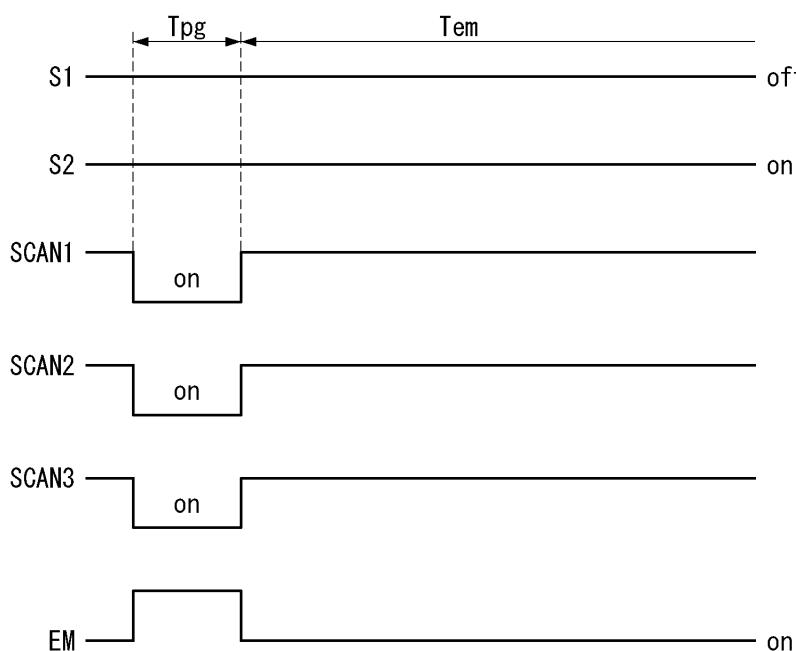
도면7



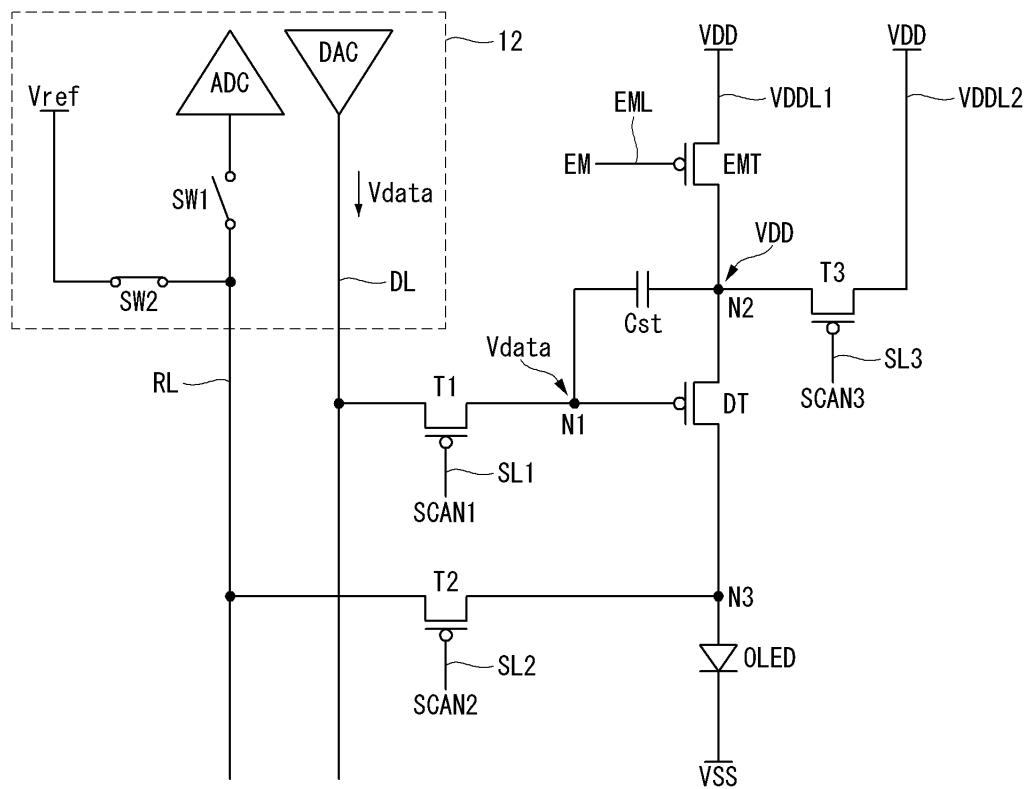
도면8



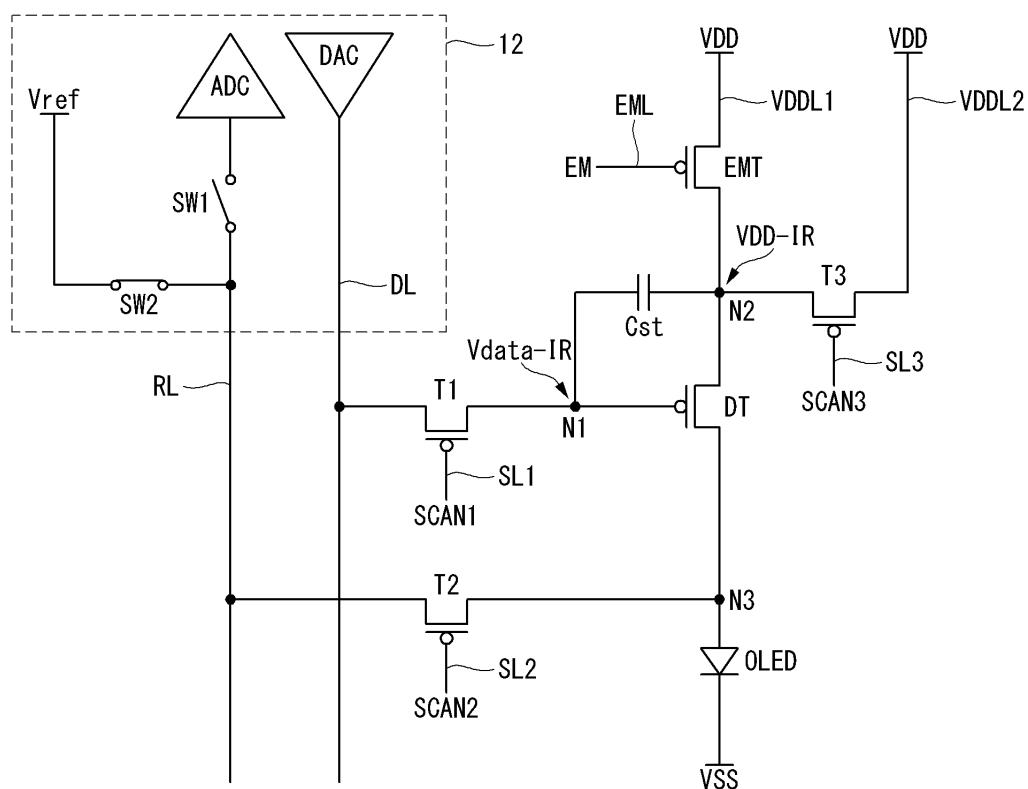
도면9



도면10a



도면10b



专利名称(译)	有机发光二极管显示器		
公开(公告)号	KR1020190003161A	公开(公告)日	2019-01-09
申请号	KR1020170083702	申请日	2017-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	진승태		
发明人	진승태		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2230/00 G09G2300/0828 G09G2300/0842 G09G2320/0233		
外部链接	Espacenet		

摘要(译)

根据本发明的有机发光二极管显示器包括其中布置有包括有机发光二极管的像素的显示面板和用于驱动像素的驱动电路单元。每个像素包括驱动晶体管，存储电容器，第一和第二晶体管以及发光控制晶体管。驱动晶体管包括连接至第一节点的栅极，连接至第二节点的源极和连接至第三节点的漏极。存储电容器连接到第一节点和第二节点。第一晶体管响应于第一扫描信号连接第一节点和数据线，并且第二晶体管响应于第二扫描信号连接第三节点和参考电压线。发光控制晶体管响应于发光信号而连接第二节点和第一高电位驱动电压线。

