



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0031847
(43) 공개일자 2017년03월22일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(52) CPC특허분류

H01L 27/322 (2013.01)

H01L 27/3211 (2013.01)

(21) 출원번호 10-2015-0129088

(22) 출원일자 2015년09월11일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

강기녕

경기 용인시 기흥구 삼성로 1 (농서동)

김선광

경기 용인시 기흥구 삼성로 1 (농서동)

(뒷면에 계속)

(74) 대리인

리엔목특허법인

전체 청구항 수 : 총 20 항

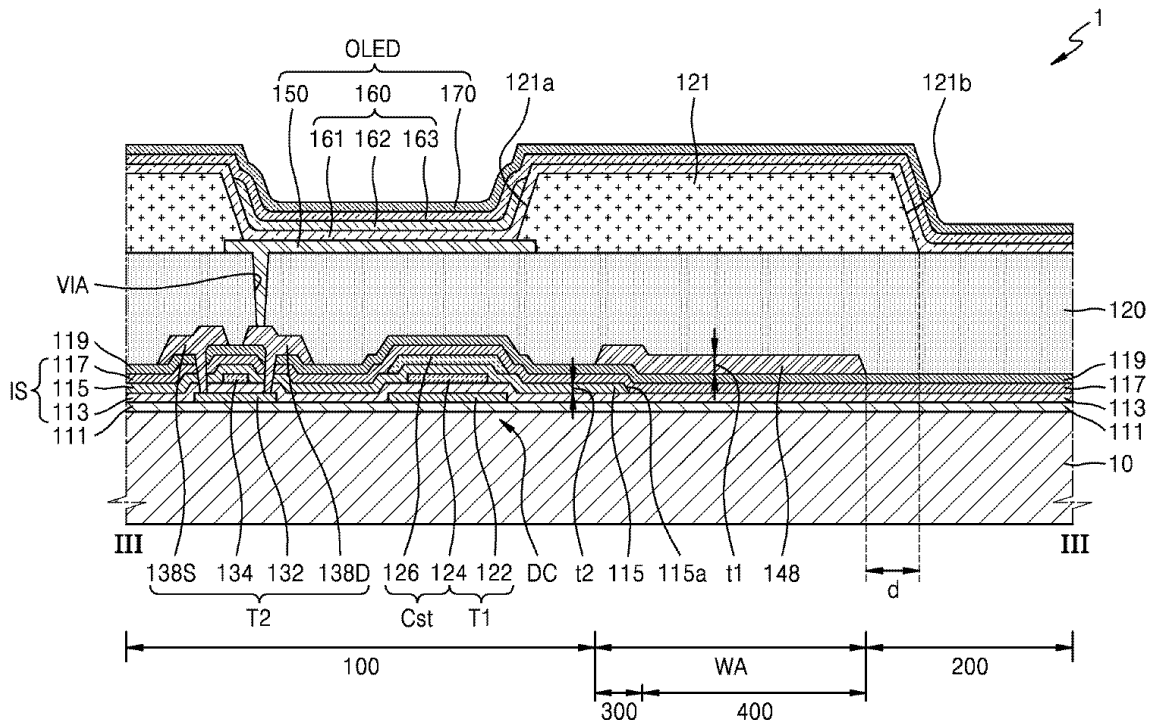
(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명의 일 실시예는, 기관, 상기 기관 상에 배치되며, 화상을 구현하는 제1 영역 및 외광이 투과되는 제2 영역을 포함하는 픽셀, 상기 제1 영역에 배치되며, 적어도 하나의 박막트랜지스터 및 적어도 하나의 커패시터를 포함하는 구동 회로부, 상기 제1 영역에 인접한 제3 영역 및 상기 제2 영역에 인접한 제4 영역을 포함하며, 상기

(뒷면에 계속)

대표도



구동 회로부에 신호를 전달하는 적어도 하나의 배선이 배치된 배선 영역, 상기 제1 영역에 배치되며, 상기 구동 회로부와 전기적으로 연결된 제1 전극, 적어도 상기 제1 영역에 배치되며, 상기 제1 전극의 일부를 노출하는 제1 개구 및 상기 제2 영역에 대응되는 제2 개구를 포함하는 화소 정의막, 적어도 상기 제1 영역에 배치되며, 상기 제1 전극에 대향된 제2 전극, 상기 제1 전극과 상기 제2 전극의 사이에 배치되며 유기 발광층을 포함하는 중간층, 및 상기 기판과 상기 화소 정의막 사이에 배치되며, 상기 제2 영역 및 상기 제4 영역에 대응되는 제3 개구를 포함하는 적어도 하나의 절연층을 포함하는 절연 구조체를 포함하는, 유기 발광 표시 장치를 개시한다.

(52) CPC특허분류

H01L 27/3246 (2013.01)

H01L 27/3248 (2013.01)

H01L 27/3258 (2013.01)

H01L 27/3262 (2013.01)

H01L 27/3265 (2013.01)

H01L 2227/32 (2013.01)

(72) 발명자

유희준

경기 용인시 기흥구 삼성로 1 (농서동)

최중현

경기 용인시 기흥구 삼성로 1 (농서동)

명세서

청구범위

청구항 1

기관;

상기 기관 상에 배치되며, 화상을 구현하는 제1 영역 및 외광이 투과되는 제2 영역을 포함하는 픽셀;

상기 제1 영역에 배치되며, 적어도 하나의 박막트랜지스터 및 적어도 하나의 커패시터를 포함하는 구동 회로부;

상기 제1 영역에 인접한 제3 영역 및 상기 제2 영역에 인접한 제4 영역을 포함하며, 상기 구동 회로부에 신호를 전달하는 적어도 하나의 배선이 배치된 배선 영역;

상기 제1 영역에 배치되며, 상기 구동 회로부와 전기적으로 연결된 제1 전극;

적어도 상기 제1 영역에 배치되며, 상기 제1 전극의 일부를 노출하는 제1 개구 및 상기 제2 영역에 대응되는 제2 개구를 포함하는 화소 정의막;

적어도 상기 제1 영역에 배치되며, 상기 제1 전극에 대향된 제2 전극;

상기 제1 전극과 상기 제2 전극의 사이에 배치되며 유기 발광층을 포함하는 중간층; 및

상기 기관과 상기 화소 정의막 사이에 배치되며, 상기 제2 영역 및 상기 제4 영역에 대응되는 제3 개구를 포함하는 적어도 하나의 절연층을 포함하는 절연 구조체;를 포함하는, 유기 발광 표시 장치.

청구항 2

제1 항에 있어서,

상기 제3 개구의 면적은 상기 제2 개구의 면적보다 큰, 유기 발광 표시 장치.

청구항 3

제1 항에 있어서,

상기 절연 구조체는,

제1 굴절률을 갖는 제1 절연층 및 제3 절연층;

상기 제1 절연층과 상기 제3 절연층 사이에 배치되며, 상기 제1 굴절률과 다른 제2 굴절률을 갖는 제2 절연층;을 포함하며,

상기 제2 절연층은, 상기 제3 개구를 포함하는, 유기 발광 표시 장치.

청구항 4

제3 항에 있어서,

상기 제1 절연층 및 상기 제3 절연층은 실리콘산화물(SiO_2)의 단일막으로 구성되며, 상기 제2 절연층은 실리콘 질화물(SiN_x)의 단일막으로 구성된, 유기 발광 표시 장치.

청구항 5

제3 항에 있어서,

상기 구동 회로부는,

상기 기관 상에 배치되며, 상기 박막트랜지스터의 활성층을 포함하는 액티브 패턴;

상기 액티브 패턴 상에 상기 액티브 패턴과 절연되도록 배치되며, 상기 박막트랜지스터의 게이트 전극을 포함하는 제1 도전 패턴;

상기 제1 도전 패턴 상에 배치되며, 상기 커패시터의 상부 전극을 포함하는 제2 도전 패턴; 및

상기 제2 도전 패턴 상에 배치되며, 상기 적어도 하나의 배선을 포함하는 제3 도전 패턴;을 포함하는, 유기 발광 표시 장치.

청구항 6

제5 항에 있어서,

상기 제1 절연층, 제2 절연층, 및 상기 제3 절연층은 각각 상기 액티브 패턴과 상기 제1 도전 패턴 사이, 상기 제1 도전 패턴과 상기 제2 도전 패턴 사이, 및 상기 제2 도전 패턴과 상기 제3 도전 패턴 사이에 배치된, 유기 발광 표시 장치.

청구항 7

제5 항에 있어서,

상기 적어도 하나의 배선은, 상기 구동 회로부에 데이터 신호를 전달하는 데이터 배선인, 유기 발광 표시 장치.

청구항 8

제5 항에 있어서,

상기 상부 전극은 상기 게이트 전극과 평면상 중첩되도록 배치된, 유기 발광 표시 장치.

청구항 9

제5 항에 있어서,

상기 적어도 하나의 배선을 포함하는 상기 제3 도전 패턴은 약 5000 Å 내지 약 7000 Å의 두께를 갖는, 유기 발광 표시 장치.

청구항 10

제5 항에 있어서,

상기 제2 도전 패턴과 상기 제3 도전 패턴 사이의 상기 제3 절연층 상에 배치되며 무기물로 구성된 제4 절연층 및 상기 제3 도전 패턴을 덮으며 유기물로 구성된 비아 절연막을 더 포함하는, 유기 발광 표시 장치.

청구항 11

제10 항에 있어서,

상기 제3 절연층 및 상기 제4 절연층은 각각 상기 제2 영역 및 상기 제4 영역에 대응되는 제4 개구 및 제5 개구를 포함하며,

상기 비아 절연막은 상기 제2 영역에 대응되는 제6 개구를 포함하는, 유기 발광 표시 장치.

청구항 12

제11 항에 있어서,

상기 제3 개구의 단면, 상기 제4 개구의 단면, 및 상기 제5 개구의 단면은 서로 단차없이 연결되며, 상기 제2 개구의 단면 및 제6 개구의 단면은 서로 단차없이 연결된, 유기 발광 표시 장치.

청구항 13

제1 항에 있어서,

상기 픽셀은 제1 방향을 따라 서로 인접한 제1 픽셀 및 제2 픽셀을 포함하는 복수의 픽셀들을 포함하고, 상기 배선 영역은 상기 제1 픽셀 및 상기 제2 픽셀의 사이의 영역에 대응되며,

상기 적어도 하나의 배선은 상기 제1 방향을 가로지르는 제2 방향을 따라 연장된 데이터 배선을 포함하는, 유기 발광 표시 장치.

청구항 14

제13 항에 있어서,

상기 제3 개구는, 상기 제1 방향을 따라 상기 제1 픽셀 및 상기 제2 픽셀에 연결되는, 유기 발광 표시 장치.

청구항 15

제13 항에 있어서,

상기 제1 픽셀 및 상기 제2 픽셀 각각은, 상기 제1 영역에 배치된 제1 서브 픽셀, 제2 서브 픽셀, 및 제3 서브 픽셀을 포함하며,

상기 제1 서브 픽셀, 제2 서브 픽셀, 및 제3 서브 픽셀은 각각 적색광, 녹색광, 및 청색광을 방출하는, 유기 발광 표시 장치.

청구항 16

제13 항에 있어서,

상기 제3 개구는, 상기 제1 픽셀 및 상기 제2 픽셀에 각각 포함된 상기 제2 개구 및 상기 배선 영역에 배치된 상기 데이터 배선의 적어도 일부와 평면상 중첩된, 유기 발광 표시 장치.

청구항 17

제1 항에 있어서,

상기 제2 개구의 단면과 상기 적어도 하나의 배선 사이의 거리는 약 2.5 μm 내지 3.5 μm 인, 유기 발광 표시 장치.

청구항 18

제1 항에 있어서,

상기 제3 개구의 단면과 상기 기판이 이루는 각도는 약 70도 이하인, 유기 발광 표시 장치.

청구항 19

제1 항에 있어서,

상기 제2 전극은 상기 제2 영역에 대응되는 제7 개구를 포함하는, 유기 발광 표시 장치.

청구항 20

제1 항에 있어서,

상기 중간층은, 상기 제1 전극과 상기 유기 발광층의 사이 및/또는 상기 유기 발광층과 상기 제2 전극의 사이에 배치된 공통층을 더 포함하며,

상기 공통층은 상기 제1 영역, 상기 제2 영역, 및 상기 배선 영역에 배치된, 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 유기 발광 표시 장치에 관한 것으로, 더 상세하게는 유기 발광 표시 장치에 의해 구현되는 화상뿐만 아니라 외부 배경까지 인식할 수 있는 시-쓰루(see-through) 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치는 정공 주입 전극과 전자 주입 전극 그리고 이들 사이에 형성되어 있는 유기 발광층을 포함하는 유기 발광 소자를 구비하며, 정공 주입 전극에서 주입되는 정공과 전자 주입 전극에서 주입되는 전자가 유기 발광층에서 결합하여 생성된 엑시톤(exciton)이 여기 상태(excited state)로부터 기저 상태(ground

state)로 떨어지면서 빛을 발생시키는 자발광형 표시 장치이다.

[0003] 자발광형 표시 장치인 유기 발광 표시 장치는 별도의 광원이 불필요하므로 저전압으로 구동이 가능하고 경량의 박형으로 구성할 수 있으며, 시야각, 콘트라스트(contrast), 응답 속도 등의 특성이 우수하기 때문에 MP3 플레이어나 휴대폰 등과 같은 개인용 휴대기기에서 텔레비전(TV)에 이르기까지 응용 범위가 확대되고 있다.

[0004] 이러한 유기 발광 표시 장치에 있어서, 사용자가 유기 발광 표시 장치에 의해 구현되는 화상뿐만 아니라 외부 배경까지 인식할 수 있는 시-쓰루(see-through) 유기 발광 표시 장치에 대한 연구가 이루어지고 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명의 실시예들은 유기 발광 표시 장치를 제공한다.

과제의 해결 수단

[0006] 본 발명의 일 실시예는, 기관, 상기 기관 상에 배치되며, 화상을 구현하는 제1 영역 및 외광이 투과되는 제2 영역을 포함하는 픽셀, 상기 제1 영역에 배치되며, 적어도 하나의 박막트랜지스터 및 적어도 하나의 커패시터를 포함하는 구동 회로부, 상기 제1 영역에 인접한 제3 영역 및 상기 제2 영역에 인접한 제4 영역을 포함하며, 상기 구동 회로부에 신호를 전달하는 적어도 하나의 배선이 배치된 배선 영역, 상기 제1 영역에 배치되며, 상기 구동 회로부와 전기적으로 연결된 제1 전극, 적어도 상기 제1 영역에 배치되며, 상기 제1 전극의 일부를 노출하는 제1 개구 및 상기 제2 영역에 대응되는 제2 개구를 포함하는 화소 정의막, 적어도 상기 제1 영역에 배치되며, 상기 제1 전극에 대향된 제2 전극, 상기 제1 전극과 상기 제2 전극의 사이에 배치되며 유기 발광층을 포함하는 중간층, 및 상기 기관과 상기 화소 정의막 사이에 배치되며, 상기 제2 영역 및 상기 제4 영역에 대응되는 제3 개구를 포함하는 적어도 하나의 절연층을 포함하는 절연 구조체를 포함하는, 유기 발광 표시 장치를 개시한다.

[0007] 일 실시예에 있어서, 상기 제3 개구의 면적은 상기 제2 개구의 면적보다 클 수 있다.

[0008] 일 실시예에 있어서, 상기 절연 구조체는, 제1 굴절률을 갖는 제1 절연층 및 제3 절연층, 상기 제1 절연층과 상기 제3 절연층 사이에 배치되며 상기 제1 굴절률과 다른 제2 굴절률을 갖는 제2 절연층을 포함하며, 상기 제2 절연층은 상기 제3 개구를 포함할 수 있다.

[0009] 일 실시예에 있어서, 상기 제1 절연층 및 상기 제3 절연층은 실리콘산화물(SiO_2)의 단일막으로 구성되며, 상기 제2 절연층은 실리콘질화물(SiN_x)의 단일막으로 구성될 수 있다.

[0010] 일 실시예에 있어서, 상기 구동 회로부는, 상기 기관 상에 배치되며, 상기 박막트랜지스터의 활성층을 포함하는 액티브 패턴, 상기 액티브 패턴 상에 상기 액티브 패턴과 절연되도록 배치되며, 상기 박막트랜지스터의 게이트 전극을 포함하는 제1 도전 패턴, 상기 제1 도전 패턴 상에 배치되며, 상기 커패시터의 상부 전극을 포함하는 제2 도전 패턴, 및 상기 제2 도전 패턴 상에 배치되며 상기 적어도 하나의 배선을 포함하는 제3 도전 패턴을 포함할 수 있다.

[0011] 일 실시예에 있어서, 상기 제1 절연층, 제2 절연층, 및 상기 제3 절연층은 각각 상기 액티브 패턴과 상기 제1 도전 패턴 사이, 상기 제1 도전 패턴과 상기 제2 도전 패턴 사이, 및 상기 제2 도전 패턴과 상기 제3 도전 패턴 사이에 배치될 수 있다.

[0012] 일 실시예에 있어서, 상기 적어도 하나의 배선은, 상기 구동 회로부에 데이터 신호를 전달하는 데이터 배선일 수 있다.

[0013] 일 실시예에 있어서, 상기 상부 전극은 상기 게이트 전극과 평면상 중첩되도록 배치될 수 있다.

[0014] 일 실시예에 있어서, 상기 적어도 하나의 배선을 포함하는 상기 제3 도전 패턴은 약 5000 Å 내지 약 7000 Å의 두께를 갖을 수 있다.

[0015] 일 실시예에 있어서, 상기 제2 도전 패턴과 상기 제3 도전 패턴 사이의 상기 제3 절연층 상에 배치되며 무기물로 구성된 제4 절연층 및 상기 제3 도전 패턴을 덮으며 유기물로 구성된 비아 절연막을 더 포함할 수 있다.

[0016] 일 실시예에 있어서, 상기 제3 절연층 및 상기 제4 절연층은 각각 상기 제2 영역 및 상기 제4 영역에 대응되는

제4 개구 및 제5 개구를 포함하며, 상기 비아 절연막은 상기 제2 영역에 대응되는 제6 개구를 포함할 수 있다.

[0017] 일 실시예에 있어서, 상기 제3 개구의 단면, 상기 제4 개구의 단면, 및 상기 제5 개구의 단면은 서로 단차없이 연결되며, 상기 제2 개구의 단면 및 제6 개구의 단면은 서로 단차없이 연결될 수 있다.

[0018] 일 실시예에 있어서, 상기 픽셀은 제1 방향을 따라 서로 인접한 제1 픽셀 및 제2 픽셀을 포함하는 복수의 픽셀들을 포함하고, 상기 배선 영역은 상기 제1 픽셀 및 상기 제2 픽셀의 사이의 영역에 대응되며, 상기 적어도 하나의 배선은 상기 제1 방향을 가로지르는 제2 방향을 따라 연장된 데이터 배선을 포함할 수 있다.

[0019] 일 실시예에 있어서, 상기 제3 개구는 상기 제1 방향을 따라 상기 제1 픽셀 및 상기 제2 픽셀에 연결될 수 있다.

[0020] 일 실시예에 있어서, 상기 제1 픽셀 및 상기 제2 픽셀 각각은 상기 제1 영역에 배치된 제1 서브 픽셀, 제2 서브 픽셀, 및 제3 서브 픽셀을 포함하며, 상기 제1 서브 픽셀, 제2 서브 픽셀, 및 제3 서브 픽셀은 각각 적색광, 녹색광, 및 청색광을 방출할 수 있다.

[0021] 일 실시예에 있어서, 상기 제3 개구는, 상기 제1 픽셀 및 상기 제2 픽셀에 각각 포함된 상기 제2 개구 및 상기 배선 영역에 배치된 상기 데이터 배선의 적어도 일부와 평면상 중첩될 수 있다.

[0022] 일 실시예에 있어서, 상기 제2 개구의 단면과 상기 적어도 하나의 배선 사이의 거리는 약 2.5 μm 내지 3.5 μm 일 수 있다.

[0023] 일 실시예에 있어서, 상기 제3 개구의 단면과 상기 기판이 이루는 각도는 약 70도 이하일 수 있다.

[0024] 일 실시예에 있어서, 상기 제2 전극은 상기 제2 영역에 대응되는 제7 개구를 포함할 수 있다.

[0025] 일 실시예에 있어서, 상기 중간층은, 상기 제1 전극과 상기 유기 발광층의 사이 및/또는 상기 유기 발광층과 상기 제2 전극의 사이에 배치된 공통층을 더 포함하며, 상기 공통층은 상기 제1 영역, 상기 제2 영역, 및 상기 배선 영역에 배치될 수 있다.

[0026] 전술한 것 외의 다른 측면, 특징, 이점은 이하의 발명을 실시하기 위한 구체적인 내용, 특허청구범위 및 도면으로부터 명확해질 것이다.

발명의 효과

[0027] 상기한 바와 같이 이루어진 본 발명의 일 실시예에 따르면, 투과 영역에 배치된 서로 다른 굴절률을 갖는 절연층들의 계면에서 발생하는 굴절 및 반사를 방지하고 투과 영역의 면적을 충분히 확보함으로써 투과도를 개선한 시-쓰루(see-through) 유기 발광 표시 장치를 구현할 수 있다.

[0028] 물론 이러한 효과에 의해 본 발명의 범위가 한정되는 것은 아니다.

도면의 간단한 설명

[0029] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 개략적으로 도시한 단면도이다.

도 2는 일 실시예에 따른 유기 발광 표시 장치에 포함된 복수의 픽셀들을 개략적으로 도시한 평면도이다.

도 3은 도 2의 III-III 선을 따라 취한 단면도이다.

도 4는 도 2의 IV-IV 선을 따라 취한 단면도이다.

도 5는 도 2의 V-V 선을 따라 취한 단면도이다.

도 6a 내지 도 6c는 다른 실시예에 따른 유기 발광 표시 장치를 개략적으로 도시한 단면도들이다.

도 7은 또 다른 실시예에 따른 유기 발광 표시 장치를 개략적으로 도시한 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0030] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.

- [0031] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [0032] 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용되었다.
- [0033] 이하의 실시예에서, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.
- [0034] 이하의 실시예에서, 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다.
- [0035] 이하의 실시예에서, 막, 영역, 구성 요소 등의 부분이 다른 부분 위에 또는 상에 있다고 할 때, 다른 부분의 바로 위에 있는 경우뿐만 아니라, 그 중간에 다른 막, 영역, 구성 요소 등이 개재되어 있는 경우도 포함한다.
- [0036] 도면에서는 설명의 편의를 위하여 구성 요소들이 그 크기가 과장 또는 축소될 수 있다. 예컨대, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.
- [0037] 이하, 첨부된 도면을 참조로 본 발명의 바람직한 실시예들에 대하여 보다 상세히 설명한다.
- [0038] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 개략적으로 도시한 단면도이다.
- [0039] 도 1을 참조하면, 일 실시예에 따른 유기 발광 표시 장치는 기관(10) 및 기관(10) 상에 배치되며 광이 방출되는 제1 영역(100)과 외광이 투과되는 제2 영역(200)을 포함하는 복수의 픽셀들(P1, P2)을 포함하는 디스플레이부(20)를 포함한다. 상기 외광은 유기 발광 표시 장치의 외부로부터 유기 발광 표시 장치에 입사된 광을 의미하며, 유기 발광 표시 장치의 일면으로 입사된 외광은 기관(10) 및 디스플레이부(20)를 투과하여 유기 발광 표시 장치의 상기 일면에 대향하는 타면을 통과한 후 사용자에게 인식될 수 있다.
- [0040] 즉, 화상이 구현되는 측에 위치한 사용자가 기관(10)의 외측의 이미지를 관찰할 수 있다. 도 1에 도시된 실시예에서는, 디스플레이부(20)의 화상이 기관(10)의 반대 방향으로 구현되는 전면 발광형을 개시하나, 본 발명이 반드시 이에 한정되는 것은 아니다. 즉, 다른 실시예에 따른 유기 발광 표시 장치는, 디스플레이부(20)의 화상이 기관(10) 방향으로 구현되는 배면 발광형 또는 디스플레이부(20)의 화상이 기관(10) 방향 및 기관(10)의 반대 방향으로 구현되는 양면 발광형일 수 있다.
- [0041] 도 1에서는, 일 실시예에 따른 유기 발광 표시 장치에 포함된 서로 인접한 두 개의 픽셀들인 제1 픽셀(P1)과 제2 픽셀(P2)을 도시하였다. 복수의 픽셀들(P1, P2) 각각은 제1 영역(100)과 제2 영역(200)을 포함하며, 디스플레이부(20)의 제1 영역(100)으로부터 화상이 구현되고, 제2 영역(200)을 통해서 외광이 투과된다. 도시하진 않았지만, 상기 제2 영역(200)은 복수 개의 픽셀들에 연결되도록 배치될 수 있다.
- [0042] 일 실시예에 따르면, 복수의 픽셀들(P1, P2) 각각은 화상을 구현하는 제1 영역(100)과 외광이 투과되는 제2 영역(200)을 구비하고 있으므로, 사용자는 유기 발광 표시 장치를 통해 디스플레이부(20)로부터 구현되는 화상 및 외부 이미지를 모두 볼 수 있다.
- [0043] 상기 제2 영역(200)에는, 박막트랜지스터, 커패시터 및 유기 발광 소자 등과같이 불투명 금속을 포함하는 소자가 배치되지 않으며, 이러한 구성을 통해 제2 영역(200)에서의 외광 투과도를 높일 수 있다.
- [0044] 도 2는 일 실시예에 따른 유기 발광 표시 장치에 포함된 복수의 픽셀들을 개략적으로 도시한 평면도이고, 도 3은 도 2의 III-III 선을 따라 취한 단면도이고, 도 4는 도 2의 IV-IV 선을 따라 취한 단면도이고, 도 5는 도 2의 V-V 선을 따라 취한 단면도다.
- [0045] 도 2 내지 도 5를 참조하면, 일 실시예에 따른 유기 발광 표시 장치(1)는 기관(10), 기관(10) 상에 배치되며, 화상을 구현하는 제1 영역(100) 및 외광이 투과되는 제2 영역(200)을 포함하는 픽셀(P1), 제1 영역(100)에 배치되며, 적어도 하나의 박막트랜지스터(T1) 및 적어도 하나의 커패시터(Cst)를 포함하는 구동 회로부(DC), 제1 영역(100)에 인접한 제3 영역(300) 및 제2 영역(200)에 인접한 제4 영역(400)을 포함하며 구동 회로부(DC)에 신호를 전달하는 적어도 하나의 배선(148)이 배치된 배선 영역(WA), 제1 영역(100)에 배치되며 구동 회로부(DC)와 전기적으로 연결된 제1 전극(150), 적어도 제1 영역(100)에 배치되며 제1 전극(150)의 일부를 노출하는 제1 개구(121a) 및 제2 영역(200)에 대응되는 제2 개구(121b)를 포함하는 화소 정의막(121), 적어도 제1 영역(100)에 배치되며 제1 전극(150)에 대향된 제2 전극(170), 제1 전극(150)과 제2 전극(170)의 사이에 배치되며 유기 발광층(162)을 포함하는 중간층(160) 및 기관(10)과 화소 정의막(121) 사이에 배치되며 제2 영역(200) 및 제4 영역

(400)에 대응되는 제3 개구(115a)를 포함하는 적어도 하나의 절연층(115)을 포함하는 절연 구조체(IS)를 포함한다.

- [0046] 유기 발광 표시 장치(1)에 포함된 일 픽셀(P1)은 소정의 색상의 광을 방출하는 제1 영역(100)과 외광이 투과되는 제2 영역(200)을 포함하며, 사용자는 제2 영역(200)을 통해 유기 발광 표시 장치(1) 외부의 이미지를 볼 수 있다. 즉, 유기 발광 표시 장치(1)는 투명한 디스플레이로 구현될 수 있다.
- [0047] 상기 제1 영역(100)에는 서로 다른 색상의 광을 방출하는 제1 서브 픽셀(SPr), 제2 서브 픽셀(SPg) 및 제3 서브 픽셀(SPb)이 배치될 수 있으며, 제1 서브 픽셀(SPr), 제2 서브 픽셀(SPg) 및 제3 서브 픽셀(SPb)은 각각 적색광, 녹색광 및 청색광을 방출할 수 있다. 그러나, 본 발명은 이에 제한되지 않으며 결합에 의해 백색광을 구현할 수 있다면 어떠한 색의 조합도 가능하다.
- [0048] 제1 서브 픽셀(SPr), 제2 서브 픽셀(SPg) 및 제3 서브 픽셀(SPb)은 각각 적어도 하나의 박막트랜지스터(T1)와 적어도 하나의 커패시터(Cst)를 포함하는 구동 회로부(DC)에 의해 구동될 수 있다. 일 실시예에 따르면, 구동 회로부(DC)의 적어도 일부는 제1 서브 픽셀(SPr), 제2 서브 픽셀(SPg) 및 제3 서브 픽셀(SPb)에 각각 포함된 제1 전극(150)과 평면상 중첩되도록 배치될 수 있다. 이러한 구성은, 제1 전극(150)이 반사 전극이고, 제2 전극(170)이 투명 또는 반투명 전극인 형태, 즉 전면 발광형 유기 발광 표시 장치(1)에 적합한 구조이며 구동 회로부(DC)의 적어도 일부를 기판(10)과 제1 전극(150)의 사이에 배치함으로써 픽셀(P1)에서 구동 회로부(DC)가 차지하는 공간을 절약할 수 있다. 따라서, 유기 발광 표시 장치(1)의 개구율 및 투과도를 향상시킬 수 있다.
- [0049] 그러나, 본 발명은 이에 제한되지 않으며, 다른 실시예에 따른 유기 발광 표시 장치는 제1 전극이 투명 또는 반투명 전극이고 제2 전극이 반사 전극인 배면 발광형일 수도 있다. 이 경우, 방출되는 광의 경로를 방해하지 않도록 구동 회로부는 제1 전극과 중첩되지 않도록 배치될 수 있다.
- [0050] 일 실시예에 따른 유기 발광 표시 장치(1)는 복수의 픽셀들로 구성되며, 이하에서는 설명의 편의를 위해 상기 복수의 픽셀들 중 서로 인접한 2개의 픽셀을 제1 픽셀(P1) 및 제2 픽셀(P2)로 명명한다.
- [0051] 상기 제1 픽셀(P1) 및 제2 픽셀(P2)은 제1 방향(D1) 따라 서로 인접하게 배치될 수 있으며, 제1 픽셀(P1) 및 제2 픽셀(P2) 사이의 영역에는 제1 방향(D1)을 가로지르는 제2 방향(D2)을 따라 연장된 적어도 하나의 배선(148)이 배치될 수 있다. 일 실시예에 따르면, 상기 제2 방향(D2)을 따라 연장된 배선(148)은 구동 회로부(PC)에 데이터 신호를 전달하는 데이터 배선 및/또는 구동 전압을 인가하는 전원 배선일 수 있다.
- [0052] 상기 제2 영역(200)은 유기 발광 표시 장치(1)의 외부로부터 기판(10)의 일면으로 입사된 광이 유기 발광 표시 장치(1)를 통과하여 사용자에게 인지되는 투명 영역으로써, 제2 영역(200)에는 반사 전극, 불투명 배선 등이 배치되지 않으며 투명한 절연층 등만이 배치될 수 있다. 상기 제2 영역(200)은 불투명 배선 등에 의해 구획될 수 있다. 즉, 제2 영역(200)은 불투명 배선과 상기 불투명 배선과 이격되어 있는 또 다른 불투명 배선 사이의 영역으로 정의될 수 있다. 그러나, 본 발명은 이에 제한되지 않으며 화소 정의막(121)이 광을 흡수하는 물질로 구성된 경우, 제2 영역(200)은 화소 정의막(121)에 형성된 제2 개구(121b)가 배치된 영역으로 정의될 수 있다.
- [0053] 도 4를 참조하면, 상기 제2 영역(200)에는 기판(10) 상에 순차적으로 배치된 제1 절연층(113), 제2 절연층(115), 및 제3 절연층(117)을 포함하는 절연 구조체(IS)가 배치될 수 있으며, 상기 절연 구조체(IS)에 포함된 제2 절연층(115)은 제2 영역(200)에 대응되는 제3 개구(115a)를 포함할 수 있다. 상기 기판(10)과 제1 절연층(113) 사이에는 버퍼층(111)이 배치되고 제3 절연층(117) 상에는 제4 절연층(119)이 더 배치될 수 있지만, 버퍼층(111)과 제4 절연층(119)은 생략될 수 있다. 상기 제1 절연층(113) 및 제3 절연층(117)은 제1 굴절률을 가질 수 있으며, 제2 절연층(115)은 제1 굴절률과 다른 제2 굴절률을 가질 수 있다.
- [0054] 일 실시예에 따르면, 상기 버퍼층(111), 제1 절연층(113), 및 제3 절연층(117)은 실리콘산화물(SiO_2)로 구성될 수 있으며, 상기 제2 절연층(115) 및 제4 절연층(119)은 실리콘질화물(SiN_x)로 구성될 수 있다. 상기 실리콘산화물(SiO_2)은 약 1.4 내지 약 1.5의 굴절률을 가지며, 실리콘질화물(SiN_x)은 약 1.8 내지 약 1.9의 굴절률을 가질 수 있다. 즉, 상기 제1 굴절률은 약 1.4 내지 약 1.5이고, 제2 굴절률은 약 1.8 내지 1.9일 수 있다. 서로 다른 굴절률을 갖는 층들의 경계에 입사된 광의 일부는 서로 다른 굴절률을 갖는 층들의 경계면에서 반사 및 굴절될 수 있으며, 제2 영역(200)에 서로 다른 굴절률을 갖는 층들이 배치된 경우 제2 영역(200)의 투과도가 감소하고 사용자에게 시인되는 유기 발광 표시 장치(1)의 외부 배경 이미지의 선명도가 감소할 수 있다. 이러한 현상은 상기 굴절률 차이가 클수록 더욱 커질 수 있다.
- [0055] 일 실시예에 따르면, 제1 절연층(113) 및 제3 절연층(117)과 다른 굴절률을 갖는 제2 절연층(115)은 상기 제2

영역(200)에 대응되는 제3 개구(115a)를 포함할 수 있으며, 따라서 제1 절연층(113)과 제2 절연층(115)의 경계 및 제2 절연층(115)과 제3 절연층(117)의 경계에서 발생할 수 있는 반사 및 굴절이 일어나지 않도록 할 수 있다. 즉, 유기 발광 표시 장치(1)의 투과도 및 외부 배경 이미지의 선명도를 개선할 수 있다.

[0056] 도 2 및 도 5를 참조하면, 배선 영역(WA)은 제1 영역(100)에 인접한 제3 영역(300) 및 제2 영역(200)에 인접한 제4 영역(400)을 포함할 수 있으며, 상기 제2 영역(200)에 배치된 제2 절연층(115)에 포함된 제3 개구(115a)는 제2 영역(200)에 인접한 배선 영역(WA)의 제4 영역(400)까지 연장될 수 있다.

[0057] 즉, 배선 영역(WA)에 배치된 적어도 하나의 배선(148)의 하부에는 제1 절연층(113), 제2 절연층(115), 및 제3 절연층(117)이 배치될 수 있으며, 기관(10)과 제1 절연층(113) 사이에는 버퍼층(111)이 배치되고 제3 절연층(117) 상에는 제4 절연층(119)이 더 배치될 수 있다. 상기 버퍼층(111) 및 제4 절연층(119)은 생략될 수 있다. 상기 제2 절연층(115)은 상기 배선 영역(WA)의 제4 영역(400)에 대응되는 제3 개구(115a)를 포함할 수 있으며, 상기 제3 개구(115a)는 제2 영역(200)에 배치된 제3 개구(115a)가 연장된 것일 수 있다.

[0058] 따라서, 상기 배선 영역(WA)의 제3 영역(300)에는 제2 절연층(115)이 배치되고 제4 영역(400)에는 제2 절연층(115)이 배치되지 않으며, 배선(148)은 제2 절연층(115)이 배치된 영역으로부터 제2 절연층(115)이 배치되지 않은 영역까지 연장될 수 있다.

[0059] 상기 배선(148)은 약 5000 Å 내지 약 7000 Å의 두께(t_1)를 가질 수 있으며, 상기 제2 절연층(115)은 상기 배선(148)에 비하여 상대적으로 얇은 두께(t_2)를 갖을 수 있다. 일 실시예에 따르면, 상기 제2 절연층(115)의 두께(t_2)는 약 1000 Å 내지 약 2000 Å일 수 있으며, 제3 개구(115a)의 단면과 기관(10)이 이루는 각도(θ)는 약 70도 이하일 수 있다. 따라서, 상기 배선(148)은 굽힘이나 저항 증가 없이 제2 절연층(115)에 포함된 제3 개구(115a)에 의한 단차를 따라 부드럽게 연장될 수 있다.

[0060] 상기 제2 영역(200)의 투과도 및 선명도를 개선하기 위해 제2 절연층(115)에 제2 영역(200)에 대응되는 위치에 만 제3 개구(115a)를 형성하는 경우, 상기 배선(148)은 제3 개구(115a)의 단면으로부터 소정 거리만큼 이격된 위치에 형성되어야 하며, 상기 단면으로부터 상기 배선(148)까지의 거리가 지나치게 가까운 경우 배선(148)이 들뜨는 현상이 발생할 수 있다. 하나의 픽셀(P1)의 면적이 일정하다고 가정했을 때, 상기 거리를 확보하기 위해서는 제3 개구(115a)의 면적이 작아질 수 밖에 없으며 이 경우 제2 영역(200)의 투과도가 감소할 수 있다.

[0061] 일 실시예에 따르면, 제2 절연층(115)에 포함된 제3 개구(115a)는 제2 영역(200)뿐 아니라 배선 영역(WA)의 제4 영역(400)까지 연장될 수 있으며, 따라서 제2 영역(200)과 제4 영역(400)의 사이에는 제3 개구(115a)의 단면이 배치되지 않을 수 있다. 즉, 상기 공정 마진을 확보할 필요가 없으므로 제2 영역(200)의 투과도를 개선할 수 있다.

[0062] 상기 제3 개구(115a)는 제1 픽셀(P1)에 포함된 제2 영역(200)으로부터 제1 픽셀(P1)과 제2 픽셀(P2) 사이에 배치된 배선 영역(WA)의 제4 영역(400)까지 연장되며, 제4 영역(400)으로부터 제2 픽셀(P2)의 제2 영역(200)까지 연장될 수 있다. 즉, 상기 제3 개구(115a)는 제1 방향(D1)을 따라 제1 픽셀(P1) 및 제2 픽셀(P2)에 연결되도록 연장될 수 있으며, 도시하진 않았지만 제3 개구(115a)는 유기 발광 표시 장치(1)의 제1 방향(D1)을 따라 배치된 복수의 픽셀들 모두에 연결되도록 제1 방향(D1)을 따라 연장될 수 있다.

[0063] 이하에서는, 도 3을 참조하여 유기 발광 표시 장치(1)의 일 단면의 구조를 적층 순서에 따라 설명한다.

[0064] 상기 기관(10)은 유리 또는 플라스틱 등으로 구성되며, 기관(10) 상에는 버퍼층(111)이 배치될 수 있다. 버퍼층(111)은 기관(10)을 통해 불순 원소가 침투하는 것을 차단하고, 표면을 평탄화하는 기능을 수행하며 실리콘산화물(SiO_2)로 구성된 단일막일 수 있다. 상기 버퍼층(111)은 생략될 수 있다.

[0065] 버퍼층(111) 상의 제1 영역(100)에는 구동 회로부(DC)가 배치되며, 상기 구동 회로부(PC)는 박막트랜지스터(T1)를 포함할 수 있다. 일 실시예에 따르면, 상기 박막트랜지스터(T1)는 구동 박막트랜지스터(T1)일 수 있다. 상기 구동 박막트랜지스터(T1)는 버퍼층(111) 상에 배치된 활성층(112) 및 게이트 전극(114)을 포함할 수 있다. 활성층(112)과 게이트 전극(114)의 사이에는 제1 절연층(113)이 배치될 수 있다. 상기 제1 절연층(113)은 게이트 절연막일 수 있으며, 제1 영역(100)으로부터 제2 영역(200)까지 연장될 수 있다. 상기 제1 절연층(113)은 실리콘산화물(SiO_2)로 구성된 단일막일 수 있다.

[0066] 상기 활성층(112)은 다양한 물질을 함유할 수 있다. 일 실시예에 따르면, 활성층(112)은 비정질 실리콘 또는 결정질 실리콘과 같은 무기 반도체 물질을 함유할 수 있다. 다른 실시예에 따르면, 활성층(112)은 산화물 반도체

를 함유하거나 유기 반도체 물질을 함유할 수 있다.

- [0067] 상기 게이트 전극(114)은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 중 적어도 하나의 물질로 구성된 단일막 또는 다중막일 수 있다. 일 실시예에 따르면, 상기 게이트 전극(114)은 몰리브덴(Mo)으로 구성된 단일막일 수 있으며, 두께는 약 2000 Å 내지 약 3000 Å일 수 있다. 상기 제1 절연층(113) 상에는 게이트 전극(114)을 덮는 제2 절연층(115)이 배치될 수 있다. 상기 제2 절연층(115)은 실리콘질화물(SiN_x)로 구성된 단일막일 수 있다.
- [0068] 상기 제2 절연층(115) 상의 제1 영역(100)에는 커패시터(Cst)의 상부 전극(116)이 배치될 수 있으며, 상기 상부 전극(116)은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 중 적어도 하나의 물질로 구성된 단일막 또는 다중막일 수 있다. 일 실시예에 따르면, 상기 상부 전극(116)은 몰리브덴(Mo)으로 구성된 단일막일 수 있으며, 두께는 약 2000 Å 내지 약 3000 Å일 수 있다.
- [0069] 상기 상부 전극(116)은 게이트 전극(114)과 함께 커패시터(Cst)를 구성할 수 있다. 즉, 게이트 전극(114)은 구동 박막트랜지스터(T1)의 게이트 전극(114) 및 커패시터(Cst)의 하부 전극으로 기능할 수 있다. 즉, 구동 회로부(DC)에서 넓은 영역을 차지하는 구동 박막트랜지스터(T1)와 커패시터(Cst)를 평면상 중첩되게 형성함으로써 고용량의 커패시터(Cst)를 구현하면서 구동 회로부(DC)의 면적을 최소화할 수 있다. 이러한 구성은 고해상도의 유기 발광 표시 장치(1)를 구현하는 데에 유리하며, 제2 영역(200)의 면적을 크게 할 수 있어 투과도를 향상시킬 수 있다.
- [0070] 상기 제2 절연층(115)은 커패시터(Cst)의 유전막으로써 기능하며, 유전막의 굴절률이 클수록 커패시터(Cst)의 용량이 커진다. 따라서, 제2 절연층(115)은 실리콘산화물(SiO_2)에 비해 상대적으로 굴절률이 큰 실리콘질화물(SiN_x)로 구성될 수 있다. 그러나, 상술한 바와 같이 실리콘질화물(SiN_x)로 구성된 제2 절연층(115)이 제2 영역(200)까지 연장되어 실리콘산화물(SiO_2)로 구성된 제1 절연층(113) 및 제3 절연층(117) 사이에 배치되는 경우, 제1 절연층(113)과 제2 절연층(115)의 경계면 및 제2 절연층(115)과 제3 절연층(117)의 경계면에서 반사 및 굴절이 발생하는 문제가 발생할 수 있다. 그러나, 일 실시예에 따르면, 상기 제2 절연층(115)은 제2 영역(200) 및 제2 영역(200)에 인접한 배선 영역(WA)의 제4 영역(400)에 대응되는 제3 개구(115a)를 포함하며, 제2 영역(200)에 배치된 제1 절연층(113) 상에는 제3 절연층(117)이 상기 제1 절연층(113)과 접하도록 배치될 수 있다. 상기 제1 절연층(113)과 제3 절연층(117)은 동일한 굴절률을 가지므로, 상기 반사 및 굴절은 발생하지 않을 수 있다.
- [0071] 상기 제2 절연층(115) 상에는 상기 상부 전극(126)을 덮도록 제3 절연층(117)이 배치될 수 있다. 상기 제3 절연층(117)은 제1 영역(100)으로부터 제2 영역(200)까지 연장될 수 있으며, 실리콘산화물(SiO_2)로 구성된 단일막일 수 있다. 상기 제3 절연층(117) 상에는 제4 절연층(119)이 배치될 수 있다. 상기 제4 절연층(119)은 실리콘질화물(SiN_x)로 구성된 단일막일 수 있으며, 필요에 따라 생략될 수 있다.
- [0072] 상기 제3 절연층(117) 상의 배선 영역(WA)에는 적어도 하나의 배선(148)이 배치되며, 상기 배선(148)은 구동 회로부(DC)에 데이터 신호를 전달하는 데이터 배선 및/또는 구동 전압을 인가하는 전원 배선일 수 있다.
- [0073] 상기 제3 절연층(117) 상에는 상기 구동 회로부(DC) 및 배선(148)을 덮는 비아 절연막(120)이 배치될 수 있으며, 상기 비아 절연막(120)은 제1 영역(100), 제2 영역(200), 및 배선 영역(WA)에 배치될 수 있다. 상기 비아 절연막(120)은 구동 회로부(DC) 및 배선(148)에 의한 단차를 평탄화하기 위하여 유기물로 형성될 수 있으며, 예를 들면, 비아 절연막(120)은 폴리이미드(PI; polyimide)로 구성될 수 있다.
- [0074] 상기 제1 영역(100)에 배치된 구동 회로부(DC)는 상기 구동 박막트랜지스터(T1) 외에 구동 박막트랜지스터(T1)와 전기적으로 연결된 발광 제어 박막트랜지스터(T2)를 더 포함할 수 있다. 일 실시예에 따르면, 상기 구동 박막트랜지스터(T1)는 발광 제어 박막트랜지스터(T2)를 통해 유기 발광 소자(OLED)의 제1 전극(150)과 전기적으로 연결될 수 있다. 상기 발광 제어 박막트랜지스터(T2)는 활성층(132), 게이트 전극(134), 활성층(132)과 각각 전기적으로 연결된 소스 전극(138S) 및 드레인 전극(138D)을 포함할 수 있다.
- [0075] 상기 발광 제어 박막트랜지스터(T2)의 활성층(132) 및 게이트 전극(134)은 각각 구동 박막트랜지스터(T1)의 활성층(122) 및 게이트 전극(124)과 동일층에 배치되며 동일 물질로 구성될 수 있으며, 소스 전극(138S) 및 드레인 전극(138D)은 각각 구동 박막트랜지스터(T1)의 소스 전극(138S) 및 드레인 전극(138D)과 동일층에 배치되며 동일 물질로 구성될 수 있다.

인 전극(138D)은 상기 배선(148)과 동일층에 배치되며 동일 물질로 구성될 수 있다.

- [0076] 상기 활성층(122, 132)은 버퍼층(111) 상에 배치된 액티브 패턴의 일부이고, 상기 게이트 전극(124, 134)은 제1 절연층(113) 상에 배치된 제1 도전 패턴의 일부이며, 상기 상부 전극(126)은 제2 절연층(115) 상에 배치된 제2 도전 패턴의 일부이며, 상기 소스 전극(138S), 드레인 전극(138D), 및 배선(148)은 제3 절연층(117) 및 제4 절연층(119) 상에 배치된 제3 도전 패턴의 일부일 수 있다.
- [0077] 상기 소스 전극(138S), 드레인 전극(138D), 및 배선(148)은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 중 하나 이상의 물질로 단일막 또는 다중막으로 형성될 수 있다. 일 실시예에 따르면, 소스 전극(138S), 드레인 전극(138D), 및 배선(148)은 Mo/Al/Mo 또는 Ti/Al/Ti의 3층으로 구성될 수 있으며, 상기 소스 전극(138S), 드레인 전극(138D), 및 배선(148)은 실질적으로 동일한 두께(t1)를 가질 수 있다.
- [0078] 상기 비아 절연막(120) 상의 제1 영역(100)에는 비아 절연막(120)에 포함된 비아홀(VIA)을 통해 발광 제어 박막 트랜지스터(T2)의 드레인 전극(138D)과 전기적으로 연결된 제1 전극(150), 제1 전극(150)에 대향하는 제2 전극(170), 및 제1 전극(150)과 제2 전극(170) 사이에 배치되며 유기 발광층(162)을 포함하는 중간층(160)을 포함하는 유기 발광 소자(OLED)가 배치될 수 있다.
- [0079] 상기 제1 전극(150)의 양 가장자리는 화소 정의막(121)에 의해 덮여있을 수 있다. 상기 화소 정의막(121)은 적어도 제1 영역(100)에 배치되며 제1 전극(150)의 일부를 노출하는 제1 개구(121a) 및 제2 영역(200)에 대응되는 제2 개구(121b)를 포함할 수 있다.
- [0080] 상기 제2 개구(121b)의 단면과 상기 배선(148) 사이의 거리(d)는 약 2.5 μm 내지 약 3.5 μm 일 수 있다. 상기 거리(d)가 약 2.5 μm 이하인 경우 공정 마진이 확보되지 않아 상기 화소 정의막(121)의 일부가 들뜰 수 있으며, 상기 거리(d)가 약 3.5 μm 이상인 경우 제2 개구(121b)의 면적이 줄어들어 유기 발광 표시 장치(1)의 투과도가 감소할 수 있다.
- [0081] 일 실시예에 따르면, 상기 화소 정의막(121)은 폴리이미드(PI; polyimide) 등의 유기물로 구성될 수 있다. 다른 실시예에 따르면, 상기 화소 정의막(121)은 흑색 안료 등의 광을 흡수하는 물질을 포함할 수 있다. 즉, 화소 정의막(121)은 흑색일 수 있으며 이 경우 제2 영역(200)은 화소 정의막(121)이 배치되지 않은 영역으로 정의될 수 있다. 상기 화소 정의막(121)이 광을 흡수하는 물질로 구성된 경우, 구동 회로부(DC)에 포함된 소자들 및 배선들과 같이 광을 반사할 수 있는 물질에 입사되는 광 및 상기 물질에 의해 반사된 광을 차단하여 유기 발광 표시 장치(1)의 시인성을 향상시킬 수 있다.
- [0082] 상기 제1 전극(150)은 반사 전극으로 구성될 수 있으며, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr 및 이들의 화합물 등을 포함하는 반사층과, 반사층 상에 형성된 투명 또는 반투명 전극층을 포함할 수 있다. 제1 전극(150)은 각 서브 픽셀마다 서로 독립된 아일랜드 형태로 형성될 수 있다.
- [0083] 상기 제2 전극(170)은 투명 또는 반투명 전극으로 구성될 수 있으며, Ag, Al, Mg, Li, Ca, Cu, LiF/Ca, LiF/Al, MgAg 및 CaAg에서 선택된 하나 이상의 물질을 포함할 수 있으며, 수 내지 수십 nm의 두께를 갖는 박막 형태로 형성될 수 있다. 제2 전극(170)은 유기 발광 표시 장치(1)에 포함된 모든 픽셀들에 걸쳐 전기적으로 연결되도록 구비될 수 있다.
- [0084] 제1 전극(150)과 제2 전극(170)의 사이에는 유기 발광층(162)을 포함하는 중간층(160)이 배치될 수 있으며, 제1 전극(150)과 유기 발광층(162) 사이 및 유기 발광층(162)과 제2 전극(170)의 사이에는 모든 픽셀들에 공통되게 배치된 공통층이 배치될 수 있다. 일 실시예에 따르면, 상기 제1 전극(150)과 유기 발광층(162)의 사이에는 제1 공통층(161)이 배치될 수 있으며, 상기 제1 공통층(161)은 정공 주입층(HIL: hole injection layer) 및/또는 정공 수송층(HTL: hole transport layer)을 포함할 수 있다. 상기 유기 발광층(162)과 제2 전극(170)의 사이에는 제2 공통층(163)이 배치될 수 있으며, 상기 제2 공통층(163)은 전자 수송층(ETL: electron transport layer) 및/또는 전자 주입층(EIL: electron injection layer)을 포함할 수 있다.
- [0085] 상기 제1 공통층(161), 제2 공통층(163), 및 제2 전극(170)은 제1 영역(100), 제2 영역(200), 및 상기 배선 영역(WA)에 배치될 수 있다. 상기 제1 공통층(161), 제2 공통층(163), 및 제2 전극(170)은 유기 발광 표시 장치(1)에 포함된 모든 픽셀에 공통되도록 형성되는 층이며 투과도가 높기 때문에 유기 발광 표시 장치(1)의 전 영역에 배치될 수 있다. 그러나, 본 발명은 이에 제한되지 않는다. 즉, 다른 실시예에 따르면, 제2 영역(200)의 투과도를 높이기 위해 상기 제1 공통층(161), 제2 공통층(163), 및 제2 전극(170) 중 적어도 하나는 제2 영역

(200)에 대응되는 개구를 포함할 수 있다.

- [0086] 상기 유기 발광층(162)은 적색광, 녹색광 또는 청색광을 방출할 수 있다. 그러나, 본 발명은 이에 한정되지 않으며, 조합에 의해 백색의 광을 구현할 수 있다면, 적색, 녹색 및 청색의 조합 외에 기타 다양한 색의 조합이 가능할 수 있다.
- [0087] 다시 도 4를 참조하면, 상기 제2 영역(200)에는 화소 정의막(121)의 제2 개구(121b) 및 제2 절연층(115)의 제3 개구(115a)가 배치될 수 있다. 즉, 제2 개구(121b) 및 제3 개구(115a)는 평면상 중첩되게 배치될 수 있다. 상기 제3 개구(115a)의 제2 방향(D2)으로의 너비(W2)는 제2 개구(121b)의 제2 방향(D2)으로의 너비(W1)보다 클 수 있다. 상기 제3 개구(115a)는 제1 방향(D1)으로는 제2 영역(200) 및 제4 영역(400)에 걸쳐 형성되므로, 제3 개구(115a)의 제1 방향(D1)으로의 너비는 제2 개구(121b)의 제1 방향(D1)으로의 너비보다 클 수 있다.
- [0088] 즉, 상기 제3 개구(115a)의 면적은 제2 개구(121b)의 면적보다 클 수 있다. 여기서, 상기 제3 개구(115a)의 면적은 제1 방향(D1)으로 연장된 제3 개구(115a) 전체의 면적이 아니라, 제3 개구(115a)의 하나의 픽셀에 대응되는 영역의 면적을 나타낸다. 따라서, 제2 절연층(115)이 배치된 영역과 제2 절연층(115)이 배치되지 않은 영역의 경계는 제2 개구(121b)의 외곽에 배치될 수 있으며, 제2 개구(121b)를 통해 투과되는 광의 경로에는 상기 경계가 배치되지 않을 수 있다. 즉, 제2 개구(121b)를 통해 투과하는 광은 상기 경계에 의해 반사 또는 굴절되지 않을 수 있다.
- [0089] 상기 구성에 의해, 제2 영역(200)의 투과도 및 제2 영역(200)을 통과한 외광의 선명도를 개선할 수 있다.
- [0090] 도 6a 내지 도 6c는 다른 실시예에 따른 유기 발광 표시 장치를 개략적으로 도시한 단면도들이다.
- [0091] 도 6a 내지 도 6c를 참조하면, 일 실시예에 따른 유기 발광 표시 장치(2)는 기판(10), 기판(10) 상에 배치되며, 화상을 구현하는 제1 영역(100) 및 외광이 투과되는 제2 영역(200)을 포함하는 픽셀(P1, 도 1), 제1 영역(100)에 배치되며, 적어도 하나의 박막트랜지스터(T1) 및 적어도 하나의 커패시터(Cst)를 포함하는 구동 회로부(DC), 제1 영역(100)에 인접한 제3 영역(300) 및 제2 영역(200)에 인접한 제4 영역(400)을 포함하며 구동 회로부(DC)에 신호를 전달하는 적어도 하나의 배선(248)이 배치된 배선 영역(WA), 제1 영역(100)에 배치되며 구동 회로부(DC)와 전기적으로 연결된 제1 전극(250), 적어도 제1 영역(100)에 배치되며 제1 전극(250)의 일부를 노출하는 제1 개구(121a) 및 제2 영역(200)에 대응되는 제2 개구(121b)를 포함하는 화소 정의막(221), 적어도 제1 영역(100)에 배치되며 제1 전극(250)에 대향된 제2 전극(270), 제1 전극(250)과 제2 전극(270)의 사이에 배치되며 유기 발광층(262)을 포함하는 중간층(260) 및 기판(10)과 화소 정의막(221) 사이에 배치되며 제2 영역(200) 및 제4 영역(400)에 대응되는 제3 개구(215a)를 포함하는 적어도 하나의 절연층(215)을 포함하는 절연 구조체(IS)를 포함한다.
- [0092] 도 6a를 참조하면, 제1 영역(100)에 배치된 구동 박막트랜지스터(T1), 커패시터(Cst), 발광 제어 박막트랜지스터(T6), 및 유기 발광 소자(OLED)의 구성은 도 3과 동일할 수 있다. 이하에서는 도 3과의 차이점을 중심으로 설명한다.
- [0093] 도 6b를 참조하면, 상기 제2 영역(200)에는 기판(10) 상에 순차적으로 배치된 제1 절연층(213), 제2 절연층(215), 및 제3 절연층(217)을 포함하는 절연 구조체(IS)가 배치될 수 있으며, 상기 기판(10)과 제1 절연층(213) 사이에는 버퍼층(211)이 배치되고 제3 절연층(217) 상에는 제4 절연층(219)이 배치될 수 있다.
- [0094] 상기 제2 절연층(215), 제3 절연층(217) 및 제4 절연층(219)은 각각 제2 영역(200)에 대응되는 제3 개구(215a), 제4 개구(217a), 및 제5 개구(219a)를 포함할 수 있으며, 상기 제3 개구(215a), 제4 개구(217a), 및 제5 개구(219a)는 제2 영역(200)으로부터 제2 영역(200)에 인접한 배선 영역(WA)의 제4 영역(400)까지 연장될 수 있다. 상기 버퍼층(211), 제1 절연층(213), 및 제3 절연층(217)은 실리콘산화물(SiO_2)로 구성된 단일막일 수 있으며, 상기 제2 절연층(215) 및 제4 절연층(219)은 실리콘질화물(SiN_x)로 구성된 단일막일 수 있다.
- [0095] 상기 제3 개구(215a), 제4 개구(217a), 및 제5 개구(219a)는 동일한 식각 공정에 의해 동시에 형성될 수 있으며, 따라서 동일 식각면을 포함할 수 있다. 즉, 제3 개구(215a)의 단면, 제4 개구(217a)의 단면, 및 제5 개구(219a)의 단면은 단차없이 서로 연결될 수 있다. 제3 개구(215a)의 단면, 제4 개구(217a)의 단면, 및 제5 개구(219a)의 단면 각각과 기판(10)이 이루는 각도(θ)는 약 70도 이하일 수 있으며, 상기 각도(θ)를 약 70도 이하로 형성함으로써 단면을 따라 형성되는 배선(248)의 끊김이나 저항 증가를 방지할 수 있다.
- [0096] 상기 제4 절연층(219) 상에는 비아 절연막(220)이 배치되며, 비아 절연막(220) 상에는 화소 정의막(221)이 배치될 수 있다. 상기 비아 절연막(220) 및 화소 정의막(221)은 각각 제6 개구(220a) 및 제2 개구(221b)를 포함할

수 있다. 상기 비아 절연막(220) 및 화소 정의막(221)은 유기물로 구성될 수 있으며, 동일한 식각 공정에 의해 동시에 형성될 수 있다. 즉, 제6 개구(220a)의 단면 및 제2 개구(221b)의 단면은 단차없이 서로 연결될 수 있다.

[0097] 상기 제6 개구(220a)의 너비(W3)는 제3 개구(215a)의 너비(W4)보다 작을 수 있으며, 따라서 비아 절연막(220)은 제3 개구(215a), 제4 개구(217a), 및 제5 개구(219a)의 단면을 덮으며 상기 제1 절연층(213)의 상면까지 연장될 수 있다.

[0098] 상기 제3 개구(215a), 제4 개구(217a), 제5 개구(219a), 제6 개구(220a), 및 제2 개구(221b)에 의해 노출된 제1 절연층(213) 상에는 제1 영역(100)으로부터 연장된 제1 공통층(261) 및 제2 공통층(263)이 배치될 수 있다. 상기 제2 공통층(263) 상에는 제1 영역(100)으로부터 연장된 제2 전극(270)이 배치될 수 있다. 일 실시예에 따르면, 상기 제2 전극(270)은 제2 영역(200)에 대응되는 제7 개구(270a)를 포함할 수 있다.

[0099] 일 실시예에 따르면, 실리콘질화물(SiN_x)로 구성된 제2 절연층(215) 및 제4 절연층(219)에 제2 영역(200)에 각각 대응되는 제3 개구(215a) 및 제5 개구(219a)를 형성하고, 추가적으로 제3 절연층(217) 및 비아 절연막(220)에도 각각 제4 개구(217a) 및 제6 개구(220a)를 형성할 수 있다. 또한, 투명 또는 반투명 전극인 제2 전극(270)에도 제2 영역(200)에 대응되는 제7 개구(270a)를 형성함으로써, 제2 영역(200)의 투과도를 더욱 향상시킬 수 있다.

[0100] 도 6c를 참조하면, 배선 영역(WA)은 제1 영역(100)에 인접한 제3 영역(300) 및 제2 영역(200)에 인접한 제4 영역(400)을 포함할 수 있으며, 상기 제2 영역(200)에 배치되며 제2 절연층(215), 제3 절연층(217), 및 제4 절연층(219)에 각각 포함된 제3 개구(215a), 제4 개구(217a), 및 제5 개구(219a)는 제2 영역(200)에 인접한 배선 영역(WA)의 제4 영역(400)까지 연장될 수 있다.

[0101] 즉, 배선 영역(WA)에 배치된 적어도 하나의 배선(248)의 하부에는 제1 절연층(213), 제2 절연층(215), 및 제3 절연층(217)이 배치될 수 있으며, 기판(10)과 제1 절연층(213) 사이에는 버퍼층(211)이 배치되고 제3 절연층(217) 상에는 제4 절연층(219)이 배치될 수 있다.

[0102] 상기 제2 절연층(215), 제3 절연층(217), 및 제4 절연층(219)은 상기 배선 영역(WA)의 제4 영역(400)에 대응되는 제3 개구(215a), 제4 개구(217a), 및 제5 개구(219a)를 포함할 수 있으며, 상기 제3 개구(215a), 제4 개구(217a), 및 제5 개구(219a)는 제2 영역(200)에 배치된 제3 개구(215a), 제4 개구(217a), 및 제5 개구(219a)가 연장된 것일 수 있다.

[0103] 따라서, 상기 배선 영역(WA)의 제3 영역(300)에는 제2 절연층(215), 제3 절연층(217), 및 제4 절연층(219)이 배치되고 제4 영역(400)에는 제2 절연층(215), 제3 절연층(217), 및 제4 절연층(219)이 배치되지 않으며, 배선(248)은 상기 절연층들(215, 217, 219)이 배치된 영역으로부터 상기 절연층들(215, 217, 219)이 배치되지 않은 영역까지 연장될 수 있다.

[0104] 상기 배선(248) 상에는 비아 절연막(220) 및 화소 정의막(221)이 배치될 수 있다. 즉, 상기 비아 절연막(220) 및 화소 정의막(221)에 각각 포함된 제6 개구(220a) 및 제2 개구(221b)는 제2 영역(200)에만 대응되도록 배치되며, 제4 영역(400)에는 배치되지 않을 수 있다.

[0105] 도 6a 내지 도 6c에서는, 버퍼층(211) 및 제1 절연층(213)은 개구를 포함하지 않은 경우를 예시하였지만, 본 발명은 이에 제한되지 않는다. 즉, 다른 실시예에 따르면, 상기 버퍼층(211) 및 제1 절연층(213) 중 적어도 하나는 제2 영역(200) 및/또는 제4 영역(400)에 대응되는 개구를 포함할 수 있다.

[0106] 도 6a 내지 도 6c에 도시된 유기 발광 표시 장치(2)의 다른 구성은 도 3의 유기 발광 표시 장치(1)와 동일하므로, 이에 대한 설명은 생략한다.

[0107] 도 7은 또 다른 실시예에 따른 유기 발광 표시 장치를 개략적으로 도시한 단면도이다.

[0108] 도 7을 참조하면, 일 실시예에 따른 유기 발광 표시 장치(3)는 기판(10), 기판(10) 상에 배치되며, 화상을 구현하는 제1 영역(100) 및 외광이 투과되는 제2 영역(200)을 포함하는 픽셀(P1, 도 1), 제1 영역(100)에 배치되며, 적어도 하나의 박막트랜지스터(T1) 및 적어도 하나의 커패시터(미도시)를 포함하는 구동 회로부(DC), 제1 영역(100)에 인접한 제3 영역(300) 및 제2 영역(200)에 인접한 제4 영역(400)을 포함하며 구동 회로부(DC)에 신호를 전달하는 적어도 하나의 배선(348)이 배치된 배선 영역(WA), 제1 영역(100)에 배치되며 구동 회로부(DC)와 전기적으로 연결된 제1 전극(350), 적어도 제1 영역(100)에 배치되며 제1 전극(350)의 일부를 노출하는 제1 개구

(321a) 및 제2 영역(200)에 대응되는 제2 개구(321b)를 포함하는 화소 정의막(321), 적어도 제1 영역(100)에 배치되며 제1 전극(350)에 대향된 제2 전극(370), 제1 전극(350)과 제2 전극(370)의 사이에 배치되며 유기 발광층(262)을 포함하는 중간층 및 기관(10)과 화소 정의막(321) 사이에 배치되며 제2 영역(200) 및 제4 영역(400)에 대응되는 제3 개구(315a)를 포함하는 적어도 하나의 절연층(315)을 포함하는 절연 구조체(IS)를 포함한다.

[0109] 상기 제1 절연층(313), 제2 절연층(315), 및 제3 절연층(317)은 각각 제2 영역(200) 및 배선 영역(WA)의 제4 영역(400)에 대응되는 제8 개구(313a), 제3 개구(315a), 및 제4 개구(317a)를 포함할 수 있다. 상기 버퍼층(311) 및 제1 절연층(213)은 실리콘산화물(SiO_2)로 구성된 단일막일 수 있으며, 제2 절연층(215) 및 제3 절연층(317) 중 하나는 실리콘산화물(SiO_2)로 구성된 단일막, 다른 하나는 실리콘질화물(SiN_x)로 구성된 단일막일 수 있다. 상기 제8 개구(313a), 제3 개구(315a), 및 제4 개구(317a)는 동일한 식각 공정에 의해 동시에 형성될 수 있으며, 따라서 동일 식각면을 포함할 수 있다.

[0110] 상기 제3 절연층(317) 상에는 비아 절연막(320)이 배치되며, 비아 절연막(320) 상에는 화소 정의막(321)이 배치될 수 있다. 상기 비아 절연막(320) 및 화소 정의막(321)은 각각 제6 개구(320a) 및 제2 개구(321b)를 포함할 수 있다. 상기 비아 절연막(320) 및 화소 정의막(321)은 유기물로 구성될 수 있으며, 동일한 식각 공정에 의해 동시에 형성될 수 있다.

[0111] 상기 기관(10) 상의 제1 영역(100)에는 구동 박막트랜지스터(T1)가 배치될 수 있으며, 구동 박막트랜지스터(T1)은 액티브 패턴의 일부인 활성층(322), 제1 도전 패턴의 일부인 게이트 전극(324), 및 제3 도전 패턴의 일부인 소스 전극(328S) 및 드레인 전극(328D)을 포함할 수 있다. 상기 배선(348)은 데이터 배선 또는 전원 배선일 수 있으며, 소스 전극(328S) 및 드레인 전극(328D)과 동일층에 배치되고, 동일 물질로 구성될 수 있다.

[0112] 상기 소스 전극(328S) 및 드레인 전극(328D) 상에는 비아 절연막(320)이 배치되고, 비아 절연막(320) 상에는 비아 절연막(320)에 포함된 비아홀(VIA)을 통해 드레인 전극(328D)과 전기적으로 연결된 제1 전극(350), 제1 전극(350)과 대향된 제2 전극(370), 및 제1 전극(350)과 제2 전극(370)의 사이에 배치되며 유기 발광층(362)을 포함하는 중간층이 배치될 수 있다.

[0113] 상기 비아 절연막(320)은 구동 회로부(DC) 및 배선(348)에 의한 단차를 평탄화하기 위하여 유기물로 형성될 수 있으며, 제2 영역(200)에 배치된 제6 개구(320a)를 포함할 수 있다.

[0114] 상기 제1 전극(350)의 양 가장자리는 화소 정의막(321)에 의해 덮여있을 수 있다. 상기 화소 정의막(321)은 제1 전극(350)의 일부를 노출하는 제1 개구(321a) 및 제2 영역(200)에 대응되는 제2 개구(321b)를 포함할 수 있다. 일 실시예에 따르면, 상기 화소 정의막(321)은 폴리이미드(PI; polyimide) 등의 유기물로 구성될 수 있으며, 흑색 안료를 더 포함할 수도 있다.

[0115] 상기 제1 전극(350)은 투명 도전층 및 반투과층을 포함할 수 있으며, 투명 도전층은 인듐틴옥사이드(ITO: indium tin oxide), 인듐징크옥사이드(IZO: indium zinc oxide), 징크옥사이드(ZnO: zinc oxide), 인듐옥사이드(In_2O_3 : indium oxide), 인듐갈륨옥사이드(IGO: indium gallium oxide), 및 알루미늄징크옥사이드(AZO: aluminium zinc oxide)를 포함하는 그룹에서 선택된 적어도 어느 하나일 수 있으며, 반투과층은 수 내지 수십 nm의 박막으로 형성된 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca, 및 Yb를 포함하는 그룹에서 선택된 적어도 하나일 수 있다.

[0116] 상기 제2 전극(370)은 반사 전극으로 구성될 수 있으며, Ag, Al, Mg, Li, Ca, Cu, LiF/Ca, LiF/Al, MgAg 및 CaAg를 포함하는 그룹에서 선택된 적어도 어느 하나일 수 있다. 상기 제2 전극(370)은 제2 영역(200)에 배치된 제7 개구(370a)를 포함할 수 있다.

[0117] 제1 전극(350)과 제2 전극(370)의 사이에는 유기 발광층(362)이 배치될 수 있다. 도시하진 않았지만, 상기 제1 전극(350)과 제2 전극(370)의 사이에는 유기 발광층(362) 외에 모든 픽셀들에 공통되게 배치된 정공 주입층(HIL: hole injection layer), 정공 수송층(HTL: hole transport layer), 전자 수송층(ETL: electron transport layer) 및 전자 주입층(EIL: electron injection layer) 중 적어도 하나가 더 배치될 수 있다.

[0118] 일 실시예에 따른 유기 발광 표시 장치(3)는 제1 전극(350)이 투명 또는 반투명 전극이고, 제2 전극(370)이 반사 전극이 배면 발광형일 수 있으며, 유기 발광층(362)으로부터 방출된 광이 구동 회로부(DC)에 포함된 소자들에 의해 방해받지 않도록 상기 구동 회로부(DC)는 제1 전극(350)과 평면상 중첩되지 않도록 배치될 수 있다.

[0119] 상기 제1 절연층(313), 제2 절연층(315), 제3 절연층(317), 비아 절연막(320), 및 화소 정의막(321)은 제2 영

역(200)에 배치된 개구(313a, 315a, 317a, 320a, 321b)를 포함할 수 있다. 상기 제1 절연층(313), 제2 절연층(315), 및 제3 절연층(317)에 포함된 개구(313a, 315a, 317a)는 제2 영역(200)으로부터 배선 영역(WA)의 제4 영역(400)까지 연장될 수 있으며, 비아 절연막(320) 및 화소 정의막(321)에 포함된 개구(320a, 321b)는 제2 영역(200)에만 배치될 수 있다.

[0120] 상기 구성에 의해, 제2 영역(200)의 투과도를 향상시킬 수 있으며, 공정 마진을 최소화하여 상기 비아 절연막(320) 및 화소 정의막(321)에 포함된 개구(320a, 321b)의 면적을 크게할 수 있다.

[0121] 상기한 바와 같이 이루어진 본 발명의 일 실시예에 따른 유기 발광 표시 장치(1, 2, 3)는 제2 영역(200)에 배치된 서로 다른 굴절률을 갖는 절연층들의 계면에서 발생하는 굴절 및 반사를 방지하고 제2 영역(200)의 면적을 충분히 확보함으로써 투과도를 개선할 수 있다.

[0122] 이와 같이 본 발명은 도면에 도시된 일 실시예를 참고로 하여 설명하였으나 이는 예시적인 것에 불과하며 당해 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 실시예의 변형이 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

[0123] 1, 2, 3: 유기 발광 표시 장치 10: 기판

100: 제1 영역 200: 제2 영역

300: 제3 영역 400: 제4 영역

WA: 배선 영역 111, 211, 311: 버퍼층

113, 213, 313: 제1 절연층 115, 215, 315: 제2 절연층

115a, 215a, 315a: 제3 개구 117, 217, 317: 제3 절연층

119, 219: 제4 절연층 120, 220, 320: 비아 절연막

121, 221, 321: 화소 정의막 121a, 221a, 321a: 제1 개구

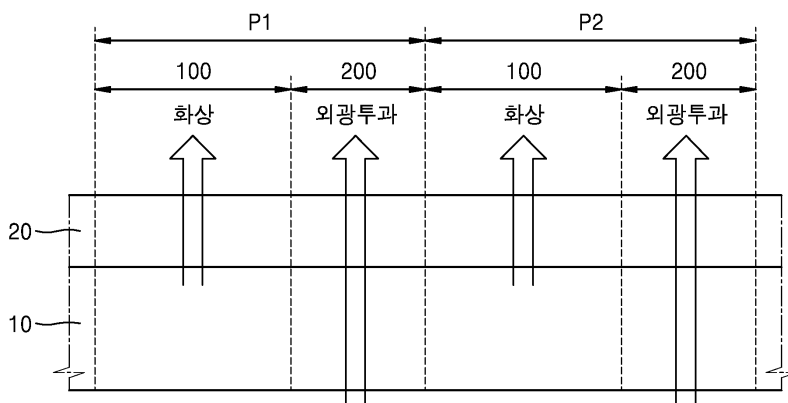
121b, 221b, 321b: 제2 개구 148, 248, 348: 배선

150, 250, 350: 제1 전극 162, 262, 362: 유기 발광층

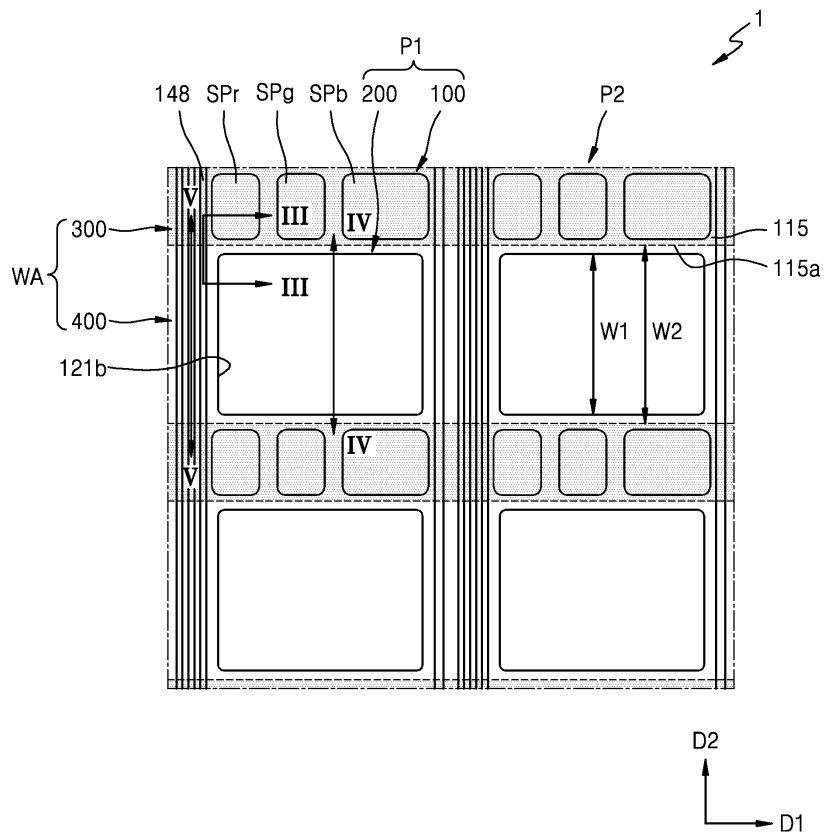
170, 270, 370: 제2 전극

도면

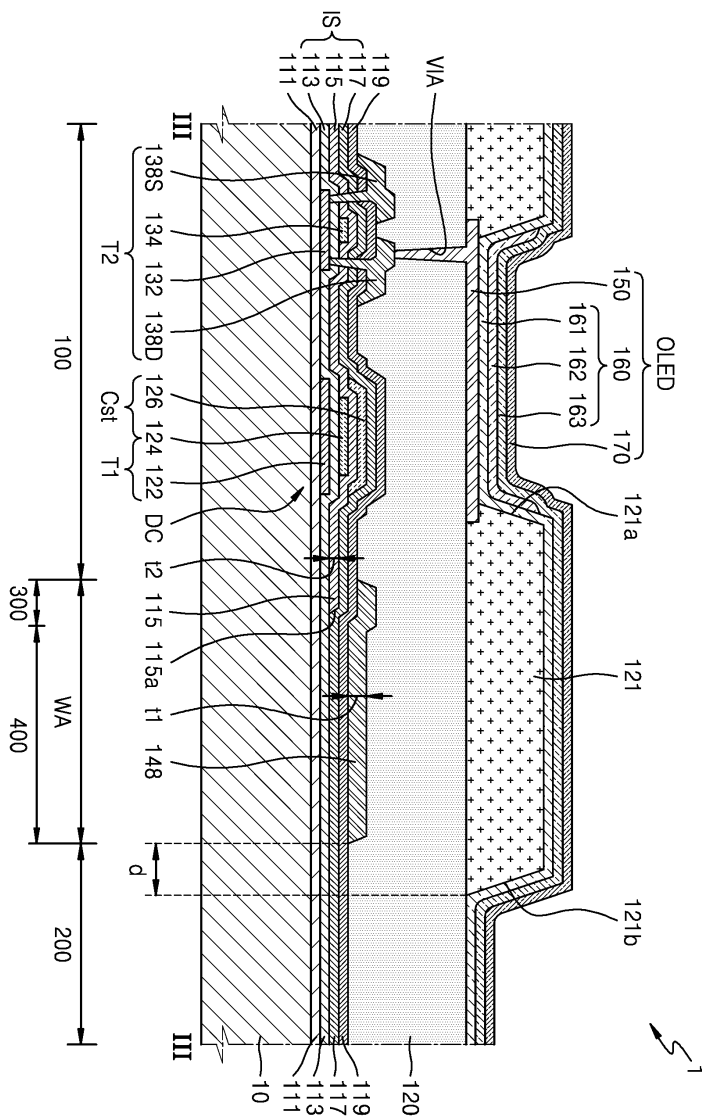
도면1



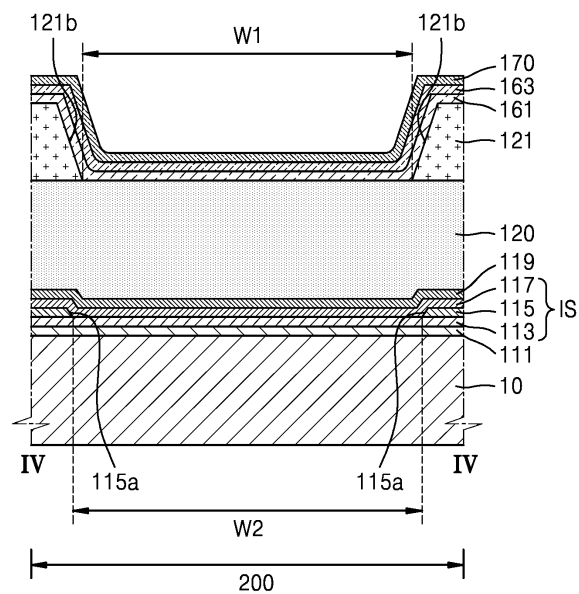
도면2



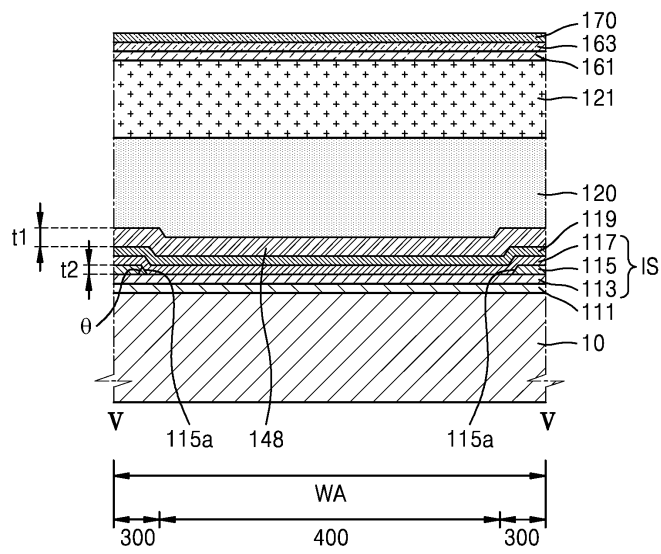
도면3



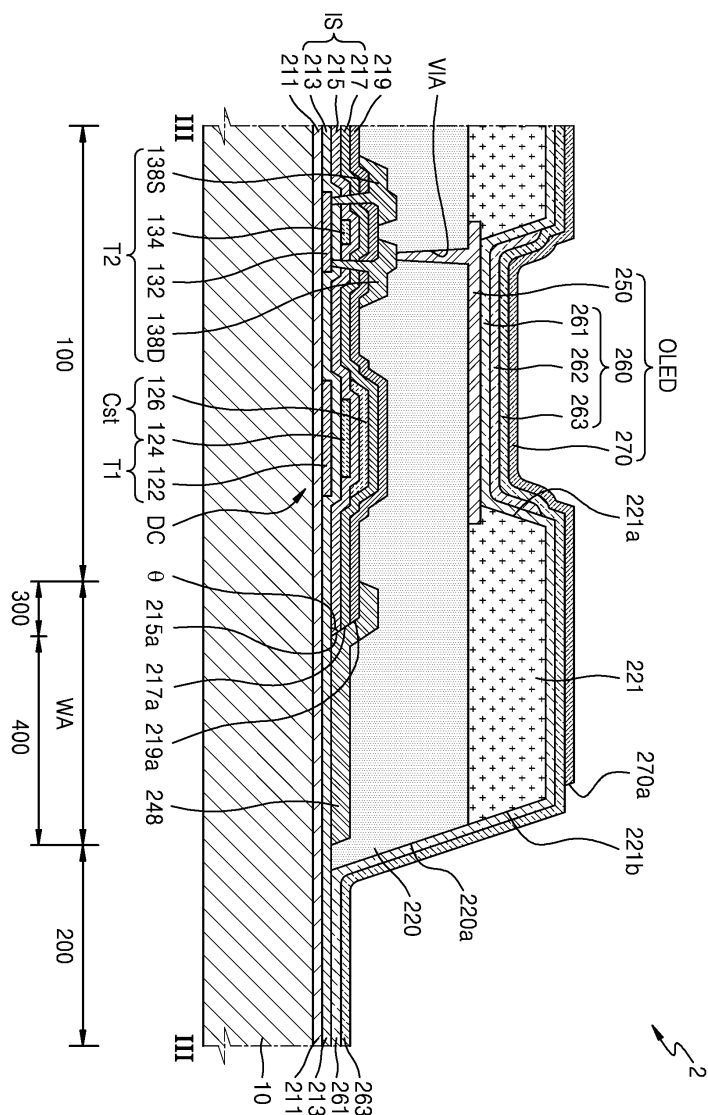
도면4



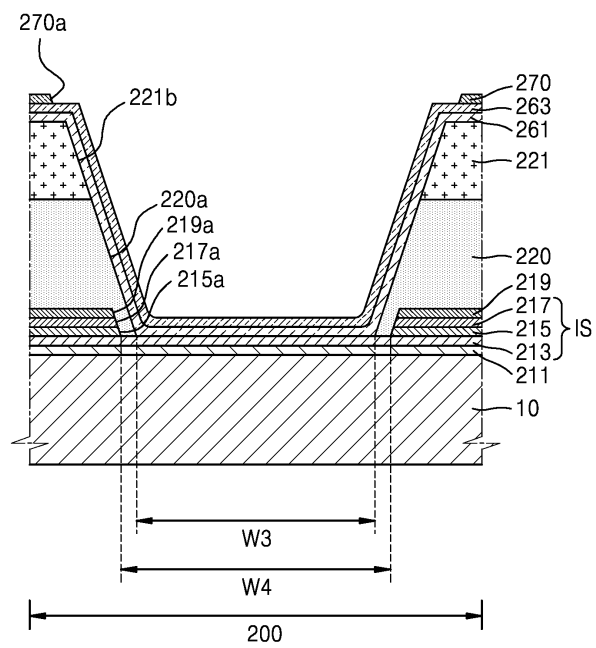
도면5



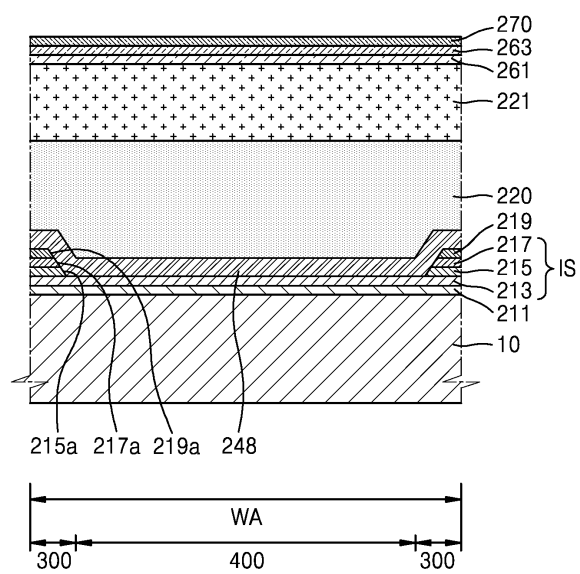
도면 6a



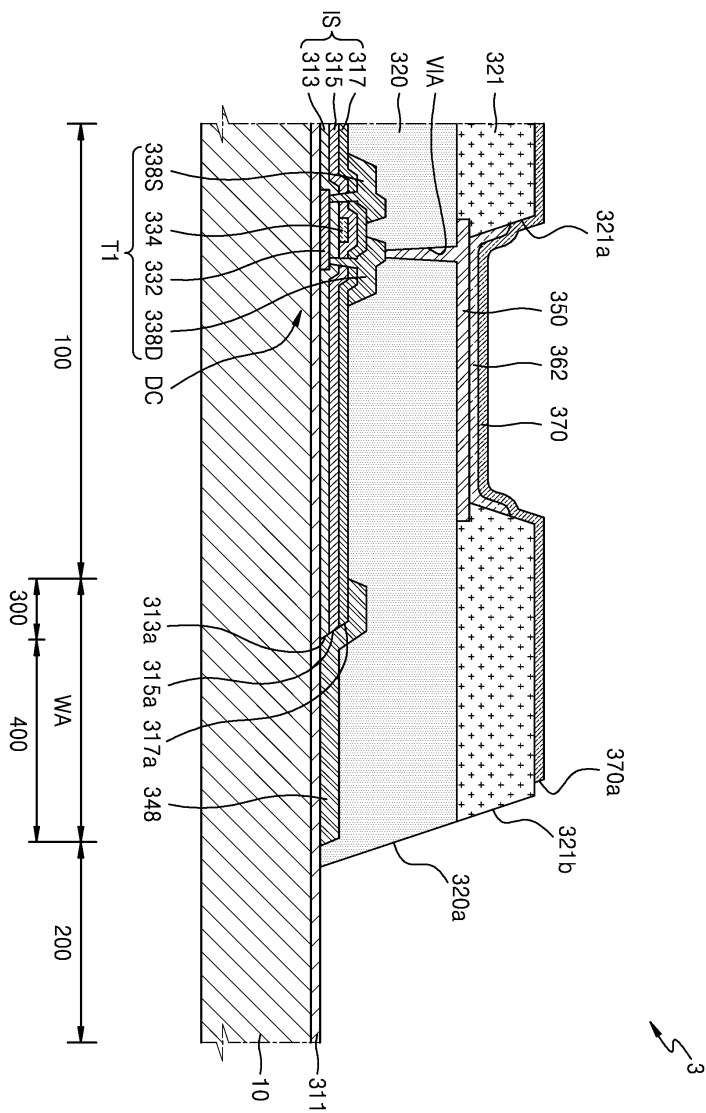
도면 6b



도면6c



도면7



专利名称(译)	相关技术的描述		
公开(公告)号	KR1020170031847A	公开(公告)日	2017-03-22
申请号	KR1020150129088	申请日	2015-09-11
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KANG KI NYENG 강기녕 KIM SUN KWANG 김선광 YOO HEE JUN 유희준 CHOI JONG HYUN 최종현		
发明人	강기녕 김선광 유희준 최종현		
IPC分类号	H01L27/32		
CPC分类号	H01L27/322 H01L27/3211 H01L27/3262 H01L27/3265 H01L27/3248 H01L27/3246 H01L27/3258 H01L2227/32 H01L27/326 H01L27/3279 H01L51/5256 H01L51/5262 H01L51/56		
外部链接	Espacenet		

摘要(译)

本发明的优选实施例公开了一种有机发光显示装置，其包括驱动电路部分，与第一区域相邻的第三区域和与包括像素的第二部分相邻的第四区域，以及至少一个薄膜晶体管至少一个电容器布置在第一区域中并且布置在中间层之间，包括像素限定层，第二电极和有机发光层，有机发光层布置在第一电极和第二电极之间，包括布线区域，第一电极和第一开口基板和像素限定层并且包括绝缘结构包括至少一个绝缘层，该绝缘层包括第二部分和第三开口对应于包括基板的第四区域，第一区域布置在基板上并实现图像，以及第二部分，其中外部光被透射。至于此，传递信号的至少一个布线布置在驱动电路部分中。第一电极布置在第一区域中并且与驱动电路部分电连接。第一开口暴露第一电极的部分，其布置在至少第一区域中，第二开口对应于第二部分。第二电极布置在至少第一区域中并且面对第一电极。

