



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0001895
(43) 공개일자 2017년01월05일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01) H01L 27/32 (2006.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
H01L 27/3248 (2013.01)
(21) 출원번호 10-2015-0091376
(22) 출원일자 2015년06월26일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
이재훈
경기도 용인시 기흥구 삼성로 95 (농서동)
황영인
경기도 용인시 기흥구 삼성로 95 (농서동)
(74) 대리인
강신섭, 문용호, 이용우

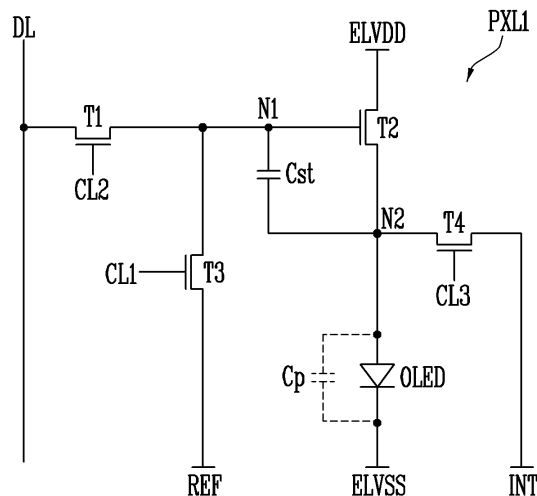
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 화소, 화소의 구동방법 및 화소를 포함하는 유기발광 표시장치

(57) 요약

본 발명은 데이터선과 제1 노드 사이에 연결되는 제1 트랜지스터; 제1 전원과 제2 노드 사이에 연결되며, 상기 제1 노드에 연결된 게이트 전극을 포함하는 제2 트랜지스터; 상기 제1 노드와 기준 전원 사이에 연결되는 제3 트랜지스터; 상기 제2 노드와 초기화 전원 사이에 연결되는 제4 트랜지스터; 상기 제1 노드와 상기 제2 노드 사이에 연결되는 커패시터; 및 상기 제2 노드와 제2 전원 사이에 연결되는 유기 발광 다이오드를 포함하는 화소, 화소의 구동방법 및 화소를 포함하는 유기발광 표시장치에 관한 것이다.

대표도 - 도1



(52) CPC특허분류

G09G 2300/0842 (2013.01)

G09G 2320/0233 (2013.01)

G09G 2320/0252 (2013.01)

(72) 발명자

공지혜

경기도 용인시 기흥구 삼성2로 95 (농서동)

김진우

경기도 용인시 기흥구 삼성2로 95 (농서동)

류도형

경기도 용인시 기흥구 삼성2로 95 (농서동)

박용성

경기도 용인시 기흥구 삼성2로 95 (농서동)

송재우

경기도 용인시 기흥구 삼성2로 95 (농서동)

신병혁

경기도 용인시 기흥구 삼성2로 95 (농서동)

정해구

경기도 용인시 기흥구 삼성2로 95 (농서동)

명세서

청구범위

청구항 1

데이터선과 제1 노드 사이에 연결되는 제1 트랜지스터;
제1 전원과 제2 노드 사이에 연결되며, 상기 제1 노드에 연결된 게이트 전극을 포함하는 제2 트랜지스터;
상기 제1 노드와 기준 전원 사이에 연결되는 제3 트랜지스터;
상기 제2 노드와 초기화 전원 사이에 연결되는 제4 트랜지스터;
상기 제1 노드와 상기 제2 노드 사이에 연결되는 커패시터; 및
상기 제2 노드와 제2 전원 사이에 연결되는 유기 발광 다이오드를 포함하는 화소.

청구항 2

제1항에 있어서,
상기 제1 트랜지스터는, 상기 데이터선에 연결되는 제1 전극, 상기 제1 노드에 연결되는 제2 전극 및 제2 제어선에 연결되는 게이트 전극을 포함하고,
상기 제2 트랜지스터는, 상기 제1 전원과 연결되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 더 포함하고,
상기 제3 트랜지스터는, 상기 제1 노드에 연결되는 제1 전극, 상기 기준 전원과 연결되는 제2 전극 및 제1 제어선에 연결되는 게이트 전극을 포함하고,
상기 제4 트랜지스터는, 상기 제2 노드에 연결되는 제1 전극, 상기 초기화 전원과 연결되는 제2 전극 및 제3 제어선에 연결되는 게이트 전극을 포함하는 화소.

청구항 3

제1항에 있어서,
상기 제1 내지 제4 트랜지스터 각각은, n 채널형 트랜지스터인 화소.

청구항 4

제1항에 있어서,
상기 제3 트랜지스터는, 제1 기간 및 제2 기간 동안 온 상태를 유지하고,
상기 제4 트랜지스터는, 상기 제1 기간 동안 온 상태를 유지하는 화소.

청구항 5

제4항에 있어서,
상기 제1 트랜지스터는, 제3 기간 동안 온 상태를 유지하고,
상기 제4 트랜지스터는, 제4 기간 동안 온 상태를 유지하는 화소.

청구항 6

제1항에 있어서,
상기 초기화 전원은, 상기 제2 전원과 동일한 전압 레벨을 갖는 화소.

청구항 7

제1항에 있어서,

상기 기준 전원은, 상기 제2 전원과 동일한 전압 레벨을 갖는 화소.

청구항 8

제1항에 있어서,

상기 제1 내지 제4 트랜지스터의 각 활성층은, 산화물 반도체를 포함하는 화소.

청구항 9

제1 트랜지스터, 제2 트랜지스터, 제3 트랜지스터, 제4 트랜지스터, 커패시터 및 유기 발광 다이오드를 포함하는 화소의 구동방법에 있어서,

상기 제3 트랜지스터를 턴-온 시켜 상기 제2 트랜지스터의 게이트 전극에 기준 전압을 공급하고, 상기 제4 트랜지스터를 턴-온 시켜 상기 제2 트랜지스터의 소스 전극에 초기화 전압을 공급하는 제1 초기화 단계;

상기 제3 트랜지스터의 온 상태를 유지하고, 상기 커패시터에 상기 제2 트랜지스터의 문턱 전압을 저장하는 문턱 전압 보상 단계;

상기 제1 트랜지스터를 턴-온 시켜 상기 제2 트랜지스터의 게이트 전극에 데이터 전압을 공급하는 데이터 기입 단계;

상기 제4 트랜지스터를 턴-온 시켜 상기 제2 트랜지스터의 소스 전극에 상기 초기화 전압을 공급하는 제2 초기화 단계; 및

상기 제2 트랜지스터로부터 상기 커패시터에 저장된 전압에 대응하는 구동 전류를 상기 유기 발광 다이오드로 공급하는 발광 단계를 포함하는 화소의 구동방법.

청구항 10

제9항에 있어서,

상기 제1 트랜지스터는, 상기 제1 초기화 단계, 상기 문턱 전압 보상 단계, 상기 제2 초기화 단계 및 상기 발광 단계에서 오프 상태를 유지하는 화소의 구동방법.

청구항 11

제9항에 있어서,

상기 제3 트랜지스터는, 상기 데이터 기입 단계, 상기 제2 초기화 단계 및 상기 발광 단계에서 오프 상태를 유지하는 화소의 구동방법.

청구항 12

제9항에 있어서,

상기 제4 트랜지스터는, 상기 문턱 전압 보상 단계, 상기 데이터 기입 단계 및 상기 발광 단계에서 오프 상태를 유지하는 화소의 구동방법.

청구항 13

$n+1$ (n 은 2 이상의 자연수)개의 주사선들, m (m 은 2 이상의 자연수)개의 데이터선들 및 n 개의 제어선들과 연결되는 다수의 화소들;

상기 주사선들로 주사 신호를 공급하는 주사 구동부;

상기 데이터선들로 데이터 신호를 공급하는 데이터 구동부; 및

상기 제어선들로 제어 신호를 공급하는 제어 구동부를 포함하고,

제 i (i 는 n 이하의 자연수) 주사선, 제 $i+1$ 주사선, 제 i 제어선 및 제 j (j 는 m 이하의 자연수) 데이터선과 연결되는 화소는,

상기 제j 데이터선과 제1 노드 사이에 연결되며, 상기 제i 주사선에 공급되는 주사 신호에 대응하여 턴-온되는 제1 트랜지스터;

제1 전원과 제2 노드 사이에 연결되며, 상기 제1 노드에 연결된 게이트 전극을 포함하는 제2 트랜지스터;

상기 제1 노드와 기준 전원 사이에 연결되며, 상기 제i 제어선에 공급되는 제어 신호에 대응하여 턴-온되는 제3 트랜지스터;

상기 제2 노드와 초기화 전원 사이에 연결되며, 상기 제i+1 주사선에 공급되는 주사 신호에 대응하여 턴-온되는 제4 트랜지스터;

상기 제1 노드와 상기 제2 노드 사이에 연결되는 커패시터; 및

상기 제2 노드와 제2 전원 사이에 연결되는 유기 발광 다이오드를 포함하는 유기발광 표시장치.

청구항 14

제13항에 있어서,

상기 제1 트랜지스터는, 상기 제j 데이터선에 연결되는 제1 전극, 상기 제1 노드에 연결되는 제2 전극 및 상기 제i 주사선에 연결되는 게이트 전극을 포함하고,

상기 제2 트랜지스터는, 상기 제1 전원에 연결되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 더 포함하고,

상기 제3 트랜지스터는, 상기 제1 노드에 연결되는 제1 전극, 상기 기준 전원에 연결되는 제2 전극 및 상기 제i 제어선에 연결되는 게이트 전극을 포함하고,

상기 제4 트랜지스터는, 상기 제2 노드에 연결되는 제1 전극, 상기 초기화 전원에 연결되는 제2 전극 및 상기 제i+1 주사선에 연결되는 게이트 전극을 포함하는 유기발광 표시장치.

청구항 15

제13항에 있어서,

상기 제1 내지 제4 트랜지스터 각각은, n 채널형 트랜지스터인 유기발광 표시장치.

청구항 16

제13항에 있어서,

상기 제i 주사선은, 제1 기간 및 제4 기간 동안 주사 신호를 공급받고,

상기 제i+1 주사선은, 제2 기간 및 제5 기간 동안 주사 신호를 공급받고,

상기 제i 제어선은, 상기 제2 기간 및 제3 기간 동안 제어 신호를 공급받는 유기발광 표시장치.

청구항 17

제16항에 있어서,

상기 유기 발광 다이오드는, 제6 기간 동안 발광하는 유기발광 표시장치.

청구항 18

제13항에 있어서,

상기 초기화 전원은, 상기 제2 전원과 동일한 전압 레벨을 갖는 유기발광 표시장치.

청구항 19

제13항에 있어서,

상기 기준 전원은, 상기 제2 전원과 동일한 전압 레벨을 갖는 유기발광 표시장치.

청구항 20

제13항에 있어서,

상기 제1 내지 제4 트랜지스터의 각 활성층은, 산화물 반도체를 포함하는 유기발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 화소, 상기 화소의 구동방법 및 상기 화소를 포함하는 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 유기발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 다이오드를 이용하여 영상을 표시하는 것으로, 이는 빠른 응답속도를 가짐과 동시에 선명한 영상을 표시할 수 있다는 장점이 있다.

[0003] 일반적으로, 유기발광 표시장치는 구동 트랜지스터와 유기 발광 다이오드를 포함하는 다수의 화소들을 구비하며, 각 화소는 구동 트랜지스터를 이용하여 유기 발광 다이오드로 공급되는 전류량을 제어함으로써 해당 계조를 표현할 수 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 실시예는, 화질 개선 및 대면적 화면 표시에 유리한 화소, 화소의 구동방법 및 화소를 포함하는 유기 발광 표시장치를 제공하기 위한 것이다.

과제의 해결 수단

[0005] 본 발명의 실시예에 의한 화소는, 데이터선과 제1 노드 사이에 연결되는 제1 트랜지스터, 제1 전원과 제2 노드 사이에 연결되며, 상기 제1 노드에 연결된 게이트 전극을 포함하는 제2 트랜지스터, 상기 제1 노드와 기준 전원 사이에 연결되는 제3 트랜지스터, 상기 제2 노드와 초기화 전원 사이에 연결되는 제4 트랜지스터, 상기 제1 노드와 상기 제2 노드 사이에 연결되는 커패시터 및 상기 제2 노드와 제2 전원 사이에 연결되는 유기 발광 다이오드를 포함할 수 있다.

[0006] 또한, 상기 제1 트랜지스터는, 상기 데이터선에 연결되는 제1 전극, 상기 제1 노드에 연결되는 제2 전극 및 제2 제어선에 연결되는 게이트 전극을 포함하고, 상기 제2 트랜지스터는, 상기 제1 전원에 연결되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 더 포함하고, 상기 제3 트랜지스터는, 상기 제1 노드에 연결되는 제1 전극, 상기 기준 전원에 연결되는 제2 전극 및 제1 제어선에 연결되는 게이트 전극을 포함하고, 상기 제4 트랜지스터는, 상기 제2 노드에 연결되는 제1 전극, 상기 초기화 전원에 연결되는 제2 전극 및 제3 제어선에 연결되는 게이트 전극을 포함할 수 있다.

[0007] 또한, 상기 제1 내지 제4 트랜지스터 각각은, n 채널형 트랜지스터일 수 있다.

[0008] 또한, 상기 제3 트랜지스터는, 제1 기간 및 제2 기간 동안 온 상태를 유지하고, 상기 제4 트랜지스터는, 상기 제1 기간 동안 온 상태를 유지할 수 있다.

[0009] 또한, 상기 제1 트랜지스터는, 제3 기간 동안 온 상태를 유지하고, 상기 제4 트랜지스터는, 제4 기간 동안 온 상태를 유지할 수 있다.

[0010] 또한, 상기 초기화 전원은, 상기 제2 전원과 동일한 전압 레벨을 가질 수 있다.

[0011] 또한, 상기 기준 전원은, 상기 제2 전원과 동일한 전압 레벨을 가질 수 있다.

[0012] 또한, 상기 제1 내지 제4 트랜지스터의 각 활성층은, 산화물 반도체를 포함할 수 있다.

[0013] 본 발명의 실시예에 의한 화소의 구동방법은, 제1 트랜지스터, 제2 트랜지스터, 제3 트랜지스터, 제4 트랜지스터, 커패시터 및 유기 발광 다이오드를 포함하는 화소의 구동방법에 있어서, 상기 제3 트랜지스터를 턴-온 시켜 상기 제2 트랜지스터의 게이트 전극에 기준 전압을 공급하고, 상기 제4 트랜지스터를 턴-온 시켜 상기 제2 트랜

지스터의 소스 전극에 초기화 전압을 공급하는 제1 초기화 단계, 상기 제3 트랜지스터의 온 상태를 유지하고, 상기 커패시터에 상기 제2 트랜지스터의 문턱 전압을 저장하는 문턱 전압 보상 단계, 상기 제1 트랜지스터를 턴-온 시켜 상기 제2 트랜지스터의 게이트 전극에 데이터 전압을 공급하는 데이터 기입 단계, 상기 제4 트랜지스터를 턴-온 시켜 상기 제2 트랜지스터의 소스 전극에 상기 초기화 전압을 공급하는 제2 초기화 단계 및 상기 제2 트랜지스터로부터 상기 커패시터에 저장된 전압에 대응하는 구동 전류를 상기 유기 발광 다이오드로 공급하는 발광 단계를 포함할 수 있다.

[0014] 또한, 상기 제1 트랜지스터는, 상기 제1 초기화 단계, 상기 문턱 전압 보상 단계, 상기 제2 초기화 단계 및 상기 발광 단계에서 오프 상태를 유지할 수 있다.

[0015] 또한, 상기 제3 트랜지스터는, 상기 데이터 기입 단계, 상기 제2 초기화 단계 및 상기 발광 단계에서 오프 상태를 유지할 수 있다.

[0016] 또한, 상기 제4 트랜지스터는, 상기 문턱 전압 보상 단계, 상기 데이터 기입 단계 및 상기 발광 단계에서 오프 상태를 유지할 수 있다.

[0017] 본 발명의 실시예에 의한 유기발광 표시장치는, $n+1$ (n 은 2 이상의 자연수)개의 주사선들, m (m 은 2 이상의 자연수)개의 데이터선들 및 n 개의 제어선들과 연결되는 다수의 화소들, 상기 주사선들로 주사 신호를 공급하는 주사 구동부, 상기 데이터선들로 데이터 신호를 공급하는 데이터 구동부 및 상기 제어선들로 제어 신호를 공급하는 제어 구동부를 포함하고, 제 i (i 는 n 이하의 자연수) 주사선, 제 $i+1$ 주사선, 제 i 제어선 및 제 j (j 는 m 이하의 자연수) 데이터선과 연결되는 화소는, 상기 제 j 데이터선과 제1 노드 사이에 연결되며, 상기 제 i 주사선에 공급되는 주사 신호에 대응하여 턴-온되는 제1 트랜지스터, 제1 전원과 제2 노드 사이에 연결되며, 상기 제1 노드에 연결된 게이트 전극을 포함하는 제2 트랜지스터, 상기 제1 노드와 기준 전원 사이에 연결되며, 상기 제 i 제어선에 공급되는 제어 신호에 대응하여 턴-온되는 제3 트랜지스터, 상기 제2 노드와 초기화 전원 사이에 연결되며, 상기 제 $i+1$ 주사선에 공급되는 주사 신호에 대응하여 턴-온되는 제4 트랜지스터, 상기 제1 노드와 상기 제2 노드 사이에 연결되는 커패시터 및 상기 제2 노드와 제2 전원 사이에 연결되는 유기 발광 다이오드를 포함할 수 있다.

[0018] 상기 제1 트랜지스터는, 상기 제 j 데이터선에 연결되는 제1 전극, 상기 제1 노드에 연결되는 제2 전극 및 상기 제 i 주사선에 연결되는 게이트 전극을 포함하고, 상기 제2 트랜지스터는, 상기 제1 전원에 연결되는 제1 전극 및 상기 제2 노드에 연결되는 제2 전극을 더 포함하고, 상기 제3 트랜지스터는, 상기 제1 노드에 연결되는 제1 전극, 상기 기준 전원에 연결되는 제2 전극 및 상기 제 i 제어선에 연결되는 게이트 전극을 포함하고, 상기 제4 트랜지스터는, 상기 제2 노드에 연결되는 제1 전극, 상기 초기화 전원에 연결되는 제2 전극 및 상기 제 $i+1$ 주사선에 연결되는 게이트 전극을 포함할 수 있다.

[0019] 또한, 상기 제1 내지 제4 트랜지스터 각각은, n 채널형 트랜지스터일 수 있다.

[0020] 또한, 상기 제 i 주사선은, 제1 기간 및 제4 기간 동안 주사 신호를 공급받고, 상기 제 $i+1$ 주사선은, 제2 기간 및 제5 기간 동안 주사 신호를 공급받고, 상기 제 i 제어선은, 상기 제2 기간 및 제3 기간 동안 제어 신호를 공급받을 수 있다.

[0021] 또한, 상기 유기 발광 다이오드는, 제6 기간 동안 발광할 수 있다.

[0022] 또한, 상기 초기화 전원은, 상기 제2 전원과 동일한 전압 레벨을 가질 수 있다.

[0023] 또한, 상기 기준 전원은, 상기 제2 전원과 동일한 전압 레벨을 가질 수 있다.

[0024] 또한, 상기 제1 내지 제4 트랜지스터의 각 활성층은, 산화물 반도체를 포함할 수 있다.

발명의 효과

[0025] 본 발명의 실시예에 따르면, 유기 발광 다이오드로 공급되는 구동 전류가 구동 트랜지스터의 문턱 전압과 무관하게 결정되므로, 구동 트랜지스터들의 문턱 전압 편차로 인한 휘도 불균일 현상을 제거할 수 있는 화소, 화소의 구동방법 및 화소를 포함하는 유기발광 표시장치를 제공할 수 있다.

[0026] 또한, 본 발명의 실시예에 따르면, 대면적 화면 표시에 유리한 화소, 화소의 구동방법 및 화소를 포함하는 유기 발광 표시장치를 제공할 수 있다.

도면의 간단한 설명

- [0027] 도 1은 본 발명의 실시예에 의한 화소를 나타낸 도면이다.
- 도 2는 본 발명의 실시예에 의한 화소의 구동방법을 나타낸 파형도이다.
- 도 3은 본 발명의 다른 실시예에 의한 화소를 나타낸 도면이다.
- 도 4는 본 발명의 또 다른 실시예에 의한 화소를 나타낸 도면이다.
- 도 5는 본 발명의 실시예에 의한 유기발광 표시장치를 나타낸 도면이다.
- 도 6은 본 발명의 실시예에 의한 주사 구동부와 제어 구동부의 동작을 설명하기 위한 파형도이다.
- 도 7은 도 5에 도시된 화소의 일 실시예를 나타낸 도면이다.
- 도 8은 도 7에 도시된 화소의 구동방법을 나타낸 파형도이다.

발명을 실시하기 위한 구체적인 내용

- [0028] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.
- [0029] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 이하의 설명에서 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고 전기적으로 연결되어 있는 경우도 포함한다. 또한, 도면에서 본 발명과 관계없는 부분은 본 발명의 설명을 명확하게 하기 위하여 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다.
- [0030] 이하, 본 발명의 실시예들과 관련된 도면들을 참고하여, 본 발명의 실시예에 의한 화소, 화소의 구동방법 및 화소를 포함하는 유기발광 표시장치에 대해 설명하도록 한다.
- [0031] 도 1은 본 발명의 실시예에 의한 화소를 나타낸 도면이다.
- [0032] 도 1을 참조하면, 본 발명의 실시예에 의한 화소(PXL1)는 제1 트랜지스터(T1), 제2 트랜지스터(T2), 제3 트랜지스터(T3), 제4 트랜지스터(T4), 커패시터(Cst) 및 유기 발광 다이오드(Organic Light Emitting Diode, OLED)를 포함할 수 있다.
- [0033] 제1 트랜지스터(T1)는 데이터선(DL)과 제1 노드(N1) 사이에 연결될 수 있다.
- [0034] 예를 들어, 제1 트랜지스터(T1)의 제1 전극은 데이터선(DL)에 연결되고, 제1 트랜지스터(T1)의 제2 전극은 제1 노드(N1)에 연결되며, 제1 트랜지스터(T1)의 게이트 전극은 제2 제어선(CL2)에 연결될 수 있다.
- [0035] 이에 따라, 제1 트랜지스터(T1)는 제2 제어선(CL2)에 공급되는 제어 신호에 대응하여 턴-온될 수 있다.
- [0036] 제1 트랜지스터(T1)가 턴-온되는 경우, 데이터선(DL)의 데이터 신호는 제1 노드(N1)로 전달될 수 있다.
- [0037] 제2 트랜지스터(T2)는 제1 전원(ELVDD)과 제2 노드(N2) 사이에 연결될 수 있다.
- [0038] 예를 들어, 제2 트랜지스터(T2)의 제1 전극은 제1 전원(ELVDD)에 연결되고, 제2 트랜지스터(T2)의 제2 전극은 제2 노드(N2)에 연결되며, 제2 트랜지스터(T2)의 게이트 전극은 제1 노드(N1)에 연결될 수 있다.
- [0039] 제2 트랜지스터(T2)는 유기 발광 다이오드(OLED)로 구동 전류를 공급하는 구동 트랜지스터의 역할을 수행할 수 있다.
- [0040] 예를 들어, 제2 트랜지스터(T2)는 커패시터(Cst)에 저장된 전압에 대응하는 구동 전류를 유기 발광 다이오드(OLED)로 공급할 수 있다.
- [0041] 제3 트랜지스터(T3)는 제1 노드(N1)와 기준 전원(REF) 사이에 연결될 수 있다.
- [0042] 예를 들어, 제3 트랜지스터(T3)의 제1 전극은 제1 노드(N1)에 연결되고, 제3 트랜지스터(T3)의 제2 전극은 기준 전원(REF)에 연결되며, 제3 트랜지스터(T3)의 게이트 전극은 제1 제어선(CL1)에 연결될 수 있다.
- [0043] 이에 따라, 제3 트랜지스터(T3)는 제1 제어선(CL1)에 공급되는 제어 신호에 대응하여 턴-온될 수 있다.

- [0044] 제3 트랜지스터(T3)가 턴-온되는 경우, 기준 전원(REF)의 전압이 제1 노드(N1)에 전달될 수 있다.
- [0045] 제4 트랜지스터(T4)는 제2 노드(N2)와 초기화 전원(INT) 사이에 연결될 수 있다.
- [0046] 예를 들어, 제4 트랜지스터(T4)의 제1 전극은 제2 노드(N2)에 연결되고, 제4 트랜지스터(T4)의 제2 전극은 초기화 전원(INT)에 연결되며, 제4 트랜지스터(T4)의 게이트 전극은 제3 제어선(CL3)에 연결될 수 있다.
- [0047] 이에 따라, 제4 트랜지스터(T4)는 제3 제어선(CL3)에 공급되는 제어 신호에 대응하여 턴-온될 수 있다.
- [0048] 제4 트랜지스터(T4)가 턴-온되는 경우, 초기화 전원(INT)의 전압이 제2 노드(N2)에 전달될 수 있다.
- [0049] 여기서, 각 트랜지스터(T1, T2, T3, T4)의 제1 전극은 소스 전극 또는 드레인 전극으로 설정되고, 제2 전극은 제1 전극과 다른 전극으로 설정될 수 있다.
- [0050] 예를 들어, 제1 전극이 드레인 전극으로 설정되면, 제2 전극은 소스 전극으로 설정될 수 있다.
- [0051] 화소(PXL1)에 포함된 트랜지스터들(T1, T2, T3, T4)는 모두 동일한 채널형을 가질 수 있다.
- [0052] 예를 들어, 제1 내지 제4 트랜지스터(T1, T2, T3, T4) 각각은 n 채널형으로 설정될 수 있다.
- [0053] 이에 따라, 제1 내지 제4 트랜지스터들(T1, T2, T3, T4)은 다결정 실리콘 박막 트랜지스터(poly-Si TFT: polycrystalline-Silicon Thin Film Transistor) 뿐만 아니라, 비정질 실리콘 박막 트랜지스터(a-Si TFT: amorphous Silicon Thin Film Transistor)와 산화물 박막 트랜지스터(oxide TFT: oxide Thin Film Transistor)로도 구현될 수 있다.
- [0054] n 채널형 트랜지스터는 제어 신호의 레벨 상태가 로우 레벨이면 턴-오프될 수 있고, 제어 신호의 레벨 상태가 하이 레벨이면 턴-온될 수 있으며, 또한 p 채널형 트랜지스터에 비하여 동작 속도가 빨라 대면적의 표시장치를 제조하는데 유리하다.
- [0055] 즉, 전자는 정공에 비하여 이동도가 높는데, n 채널형 트랜지스터는 전자를 캐리어(carrier)로 이용하기 때문에, 정공을 캐리어로 이용하는 p 채널형 트랜지스터에 비하여 제어 신호에 대한 응답 속도가 빠르다.
- [0056] 한편, 각 트랜지스터(T1, T2, T3, T4)가 산화물 박막 트랜지스터로 구현된 경우, 상기 각 트랜지스터(T1, T2, T3, T4)의 활성층(active layer)은 산화물 반도체(oxide semiconductor)를 포함할 수 있다.
- [0057] 산화물 반도체는 티타늄(Ti), 하프늄(Hf), 지르코늄(Zr), 알루미늄(Al), 탄탈륨(Ta), 게르마늄(Ge), 아연(Zn), 갈륨(Ga), 주석(Sn) 및 인듐(In) 중 적어도 하나를 포함하는 산화물일 수 있다.
- [0058] 예를 들어, 산화물 반도체는 인듐-갈륨-아연 산화물(In-Ga-Zn-O), 인듐-아연 산화물(In-Zn-O), 아연-주석 산화물(Zn-Sn-O) 인듐-갈륨 산화물(In-Ga-O), 인듐-주석 산화물(In-Sn-O), 인듐-지르코늄 산화물(In-Zr-O), 인듐-지르코늄-아연 산화물(In-Zr-Zn-O), 인듐-지르코늄-주석 산화물(In-Zr-Sn-O), 인듐-지르코늄-갈륨 산화물(In-Zr-Ga-O), 인듐-알루미늄 산화물(In-Al-O), 인듐-아연-알루미늄 산화물(In-Zn-Al-O), 인듐-주석-알루미늄 산화물(In-Sn-Al-O), 인듐-알루미늄-갈륨 산화물(In-Al-Ga-O), 인듐-탄탈륨 산화물(In-Ta-O), 인듐-탄탈륨-아연 산화물(In-Ta-Zn-O), 인듐-탄탈륨-주석 산화물(In-Ta-Sn-O), 인듐-탄탈륨-갈륨 산화물(In-Ta-Ga-O), 인듐-게르마늄 산화물(In-Ge-O), 인듐-게르마늄-아연 산화물(In-Ge-Zn-O), 인듐-게르마늄-주석 산화물(In-Ge-Sn-O), 인듐-게르마늄-갈륨 산화물(In-Ge-Ga-O), 티타늄-인듐-아연 산화물(Ti-In-Zn-O), 및 하프늄-인듐-아연 산화물(Hf-In-Zn-O) 중 적어도 어느 하나를 포함할 수 있다.
- [0059] 상술한 산화물 반도체의 종류는 예시적인 것에 불과하며, 그 외 다른 산화물 반도체가 사용될 수 있다.
- [0060] 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 연결될 수 있다.
- [0061] 예를 들어, 커패시터(Cst)의 제1 전극은 제1 노드(N1)와 연결되고, 커패시터(Cst)의 제2 전극은 제2 노드(N2)에 연결될 수 있다.
- [0062] 유기 발광 다이오드(OLED)는 제2 노드(N2)와 제2 전원(ELVSS) 사이에 연결될 수 있다.
- [0063] 예를 들어, 유기 발광 다이오드(OLED)의 애노드 전극은 제2 노드(N2)에 연결되고, 유기 발광 다이오드(OLED)의 캐소드 전극은 제2 전원(ELVSS)에 연결될 수 있다.
- [0064] 유기 발광 다이오드(OLED)는 제2 트랜지스터(T2)로부터 구동 전류를 공급받고, 상기 구동 전류에 대응하는 휘도로 발광할 수 있다.

- [0065] 또한, 점선으로 도시된 바와 같이, 유기 발광 다이오드(OLED)에는 기생 커패시터(Cp)가 존재할 수 있다.
- [0066] 제1 노드(N1)는 제1 트랜지스터(T1), 제2 트랜지스터(T2), 제3 트랜지스터(T3) 및 커패시터(Cst)가 공통적으로 접속되는 노드이다.
- [0067] 예를 들어, 제1 트랜지스터(T1)의 제2 전극, 제2 트랜지스터(T2)의 게이트 전극, 제3 트랜지스터(T3)의 제1 전극 및 커패시터(Cst)의 제1 전극은 제1 노드(N1)에 공통적으로 연결될 수 있다.
- [0068] 제2 노드(N2)는 제2 트랜지스터(T2), 제4 트랜지스터(T4), 커패시터(Cst) 및 유기 발광 다이오드(OLED)가 공통적으로 접속되는 노드이다.
- [0069] 예를 들어, 제2 트랜지스터(T2)의 제2 전극, 제4 트랜지스터(T4)의 제1 전극, 커패시터(Cst)의 제2 전극 및 유기 발광 다이오드(OLED)의 애노드 전극은 제2 노드(N2)에 공통적으로 연결될 수 있다.
- [0070] 제1 전원(ELVDD)은 고전위 전원이고, 제2 전원(ELVSS)은 저전위 전원일 수 있다.
- [0071] 예를 들어, 제1 전원(ELVDD)은 양전압으로 설정되고, 제2 전원(ELVSS)은 음전압 또는 그라운드 전압으로 설정될 수 있다.
- [0072] 또한, 기준 전원(REF)과 초기화 전원(INT)은 각각 제2 전원(ELVSS)과 상이하거나 동일한 전압 레벨을 가질 수 있다.
- [0073] 도 2는 본 발명의 실시예에 의한 화소의 구동방법을 나타낸 파형도이다.
- [0074] 도 1 및 도 2를 참조하여, 단위 기간(Pu) 동안의 화소(PXL1)의 구동 동작을 설명하도록 한다.
- [0075] 도 2를 참조하면, 본 발명의 실시예에 의한 화소(PXL1)의 구동방법은 제1 초기화 단계, 문턱 전압 보상 단계, 데이터 기입 단계, 제2 초기화 단계 및 발광 단계를 포함할 수 있다.
- [0076] 제1 초기화 단계는 제1 기간(P1) 동안 수행될 수 있다. 제1 초기화 단계에서는 제3 트랜지스터(T3)를 턴-온시켜 제1 노드(N1)에 기준 전원(REF)의 전압(이하, 기준 전압)을 공급하고, 제4 트랜지스터(T4)를 턴-온시켜 제2 노드(N2)에 초기화 전원(INT)의 전압(이하, 초기화 전압)을 공급할 수 있다.
- [0077] 따라서, 제1 초기화 단계에서는 제2 트랜지스터(T2)의 게이트 전극으로 기준 전압이 공급되고, 제2 트랜지스터(T2)의 제2 전극(예를 들어, 소스 전극)으로 초기화 전압이 공급될 수 있다.
- [0078] 이를 위하여, 제1 기간(P1) 동안에는 제1 제어선(CL1)과 제3 제어선(CL3)으로 제어 신호(예를 들어, 하이 레벨의 신호)가 공급될 수 있다.
- [0079] 이에 따라, 제1 기간(P1) 동안에는 제3 트랜지스터(T3)와 제4 트랜지스터(T4)가 온(On) 상태를 유지하고, 제1 트랜지스터(T1)가 오프(Off) 상태를 유지할 수 있다.
- [0080] 제1 기간(P1) 동안에는 유기 발광 다이오드(OLED)가 비발광 상태로 유지되어야 하므로, 초기화 전압은 유기 발광 다이오드(OLED)를 비발광 상태로 설정할 수 있는 전압 레벨을 가질 수 있다.
- [0081] 예를 들어, 초기화 전압은 제2 전원(ELVSS)의 전압에 유기 발광 다이오드(OLED)의 문턱 전압을 더한 값 이하의 전압 레벨을 가질 수 있다. 일례로, 초기화 전압은 제2 전원(ELVSS)과 동일한 전압 레벨을 가지거나, 제2 전원(ELVSS)보다 낮은 전압 레벨을 가질 수 있다.
- [0082] 상술한 초기화 동작을 통하여, 화소(PXL1)는 이전 단위 기간의 영향을 받지 않도록 초기화 될 수 있다.
- [0083] 문턱 전압 보상 단계는 제2 기간(P2) 동안 수행될 수 있다. 문턱 전압 보상 단계에서는 제3 트랜지스터(T3)의 온 상태를 유지하여, 커패시터(Cst)에 제2 트랜지스터(T2)의 문턱 전압을 저장할 수 있다.
- [0084] 이를 위하여, 제2 기간(P2) 동안에는 제1 제어선(CL1)으로 제어 신호가 공급될 수 있다.
- [0085] 이에 따라, 제2 기간(P2) 동안에는 제3 트랜지스터(T3)가 온 상태를 유지하고, 제1 트랜지스터(T1)와 제4 트랜지스터(T4)가 오프 상태를 유지할 수 있다.
- [0086] 제2 기간(P2) 동안 제1 노드(N1)의 전압은 기준 전압으로 유지되며, 제2 기간(P2) 동안 제2 노드(N2)의 전압은 초기화 전압으로부터, 기준 전압에서 제2 트랜지스터(T2)의 문턱 전압을 차감한 값으로 변화하게 된다.

즉, 소스 팔로워 동작(source-follower operation)을 통하여, 제2 노드(N2)의 전압은 하기 수식 (1)에 따른 값으로 변경된다.

$$V_{N2} = V_{ref} - V_{th} \quad \text{--- (1)}$$

(VN2는 제2 노드(N2)의 전압, Vref는 기준 전압, Vth는 제2 트랜지스터(T2)의 문턱 전압)

커패시터(Cst)는 제1 노드(N1)의 전압과 제2 노드(N2)의 전압의 차에 해당하는 전압을 저장하므로, 상기 커패시터(Cst)는 제2 트랜지스터(T2)의 문턱 전압을 저장할 수 있다.

문턱 전압 보상 단계 동안 유기 발광 다이오드(OLED)를 비발광 상태로 유지하기 위하여, 제2 노드(N2)의 전압은 유기 발광 다이오드(OLED)를 비발광 상태로 유지시킬 수 있는 전압 레벨로 설정될 수 있다.

문턱 전압 보상 단계의 진행 시간은 제1 제어선(CL1)으로 공급되는 제어 신호에 의해 결정된다.

따라서, 제1 제어선(CL1)으로 공급되는 제어 신호의 폭을 조절함으로써 문턱 전압 보상 단계의 진행 시간을 조절할 수 있으며, 이에 따라 본 발명의 실시예에 의한 화소(PXL1)은 짧은 문턱 전압 보상 시간이 요구되는 대면적의 표시장치에도 적용이 가능하다.

데이터 기입 단계는 제3 기간(P3) 동안 수행될 수 있다. 데이터 기입 단계에서는 제1 트랜지스터(T1)를 턴-온시켜 제1 노드(N1)에 데이터 신호를 공급할 수 있다.

따라서, 데이터 기입 단계에서는 데이터선(DL)으로부터 전달된 데이터 신호가 제2 트랜지스터(T2)의 게이트 전극으로 공급될 수 있다.

이를 위하여, 제3 기간(P3) 동안에는 제2 제어선(CL2)으로 제어 신호(예를 들어, 하이 레벨의 신호)가 공급될 수 있다.

이에 따라, 제3 기간(P3) 동안에는 제1 트랜지스터(T1)가 온 상태를 유지하고, 제3 트랜지스터(T3)와 제4 트랜지스터(T4)가 오프 상태를 유지할 수 있다.

제3 기간(P3) 동안 제1 노드(N1)의 전압은 데이터 신호의 전압(이하, 데이터 전압)으로 유지되며, 제3 기간(P3) 동안 제2 노드(N2)의 전압은 하기 수식 (2)에 따른 값으로 변경된다.

$$V_{N2} = V_{ref} - V_{th} + \frac{C_{st1}}{(C_{st1} + C_{p1})} (V_{data} - V_{ref}) \quad \text{--- (2)}$$

(VN2는 제2 노드(N2)의 전압, Vref는 기준 전압, Vth는 제2 트랜지스터(T2)의 문턱 전압, Cst1은 커패시터(Cst)의 용량, Cp1은 기생 커패시터(Cp)의 용량, Vdata는 데이터 전압)

커패시터(Cst)는 제1 노드(N1)의 전압과 제2 노드(N2)의 전압의 차에 해당하는 전압을 저장하므로, 상기 커패시터(Cst)는 하기 수식 (3), (4)에 따른 전압을 저장할 수 있다.

$$V_{gs} = V_{N1} - V_{N2} \quad \text{--- (3)}$$

$$V_{gs} = V_{data} - [V_{ref} - V_{th} + \frac{C_{st1}}{(C_{st1} + C_{p1})} (V_{data} - V_{ref})] \quad \text{--(4)}$$

(Vgs는 커패시터(Cst)에 저장된 전압, VN1은 제1 노드(N1)의 전압, VN2는 제2 노드(N2)의 전압, Vref는 기준 전압, Vth는 제2 트랜지스터(T2)의 문턱 전압, Cst1은 커패시터(Cst)의 용량, Cp1은 기생 커패시터(Cp)의 용량, Vdata는 데이터 전압)

본 발명의 실시예에 의한 화소(PXL1)가 다수 존재하는 경우, 상기 화소들(PXL1)에 포함된 각각의 제2 트랜지스터들(T2)은 공정 상 상이한 문턱 전압을 가지게 된다.

따라서, 실제 각 화소(PXL1)의 제2 노드(N2)의 전압은 상이하게 설정되며, 이에 따라 각 화소(PXL1)의 발광 시간에는 편차가 발생하게 된다.

- [0107] 그러므로, 본 발명의 실시예에 의한 화소(PXL1)의 구동방법에서는 하기와 같은 제2 초기화 단계를 진행하여, 각 화소(PXL1)의 제2 노드(N2)의 전압을 동일하게 초기화함으로써, 제2 트랜지스터들(T2)의 문턱 전압 편차로 인하여 발생하는 발광 시간 편차를 제거할 수 있다.
- [0108] 제2 초기화 단계는 제4 기간(P4) 동안 수행될 수 있다. 제2 초기화 단계에서는 제4 트랜지스터(T4)를 턴-온 시켜, 제2 노드(N2)로 초기화 전압을 다시 공급할 수 있다.
- [0109] 따라서, 제2 초기화 단계에서는 제2 트랜지스터(T2)의 제2 전극으로 초기화 전압이 공급될 수 있다.
- [0110] 이를 위하여, 제4 기간(P4) 동안에는 제3 제어선(CL3)으로 제어 신호가 다시 공급될 수 있다.
- [0111] 이에 따라, 제4 기간(P4) 동안에는 제4 트랜지스터(T4)가 온 상태를 유지하고, 제1 트랜지스터(T1)와 제3 트랜지스터(T3)가 오프 상태를 유지할 수 있다.
- [0112] 초기화 전압은 유기 발광 다이오드(OLED)를 비발광 상태로 유지시킬 수 있는 전압 레벨로 설정되므로, 제4 기간(P4) 동안 유기 발광 다이오드(OLED)는 비발광 상태를 유지할 수 있다.
- [0113] 또한, 제2 트랜지스터들(T2)로부터 전달되는 구동 전류는 제4 트랜지스터(T4)를 통해 초기화 전원(INT)으로 흐를 수 있다.
- [0114] 초기화 전압이 제2 노드(N2)에 공급되는 경우, 커패시터(Cst)의 커플링 동작을 통해 제1 노드(N1)의 전압도 함께 변화되므로, 데이터 기입 단계에서 커패시터(Cst)에 저장된 전압은 그대로 유지될 수 있다.
- [0115] 발광 단계는 제5 기간(P5) 동안 수행될 수 있다. 발광 단계에서는 제2 트랜지스터(T2)로부터 커패시터(Cst)에 저장된 전압에 대응하는 구동 전류를 유기 발광 다이오드(OLED)로 공급할 수 있다.
- [0116] 이를 위하여, 제5 기간(P5) 동안에는 각 제어선(CL1, CL2, CL3)으로 제어 신호가 공급되지 않는다.
- [0117] 이에 따라, 제5 기간(P5) 동안에는 제1 트랜지스터(T1), 제3 트랜지스터(T3) 및 제4 트랜지스터(T4)가 오프 상태를 유지할 수 있다.
- [0118] 제5 기간(P5) 동안 제2 트랜지스터(T2)는 하기 수식 (5), (6)에 따른 구동 전류를 유기 발광 다이오드(OLED)로 공급할 수 있다.
- [0119]
$$I_o = k (V_{gs} - V_{th})^2 \quad \text{--- (5)}$$
- [0120]
$$I_o = k \left(\frac{C_{p1}}{C_{st1} + C_{p1}} \right)^2 (V_{data} - V_{ref})^2 \quad \text{--- (6)}$$
- [0121] (I_o 는 제2 트랜지스터(T2)로부터 출력되는 구동 전류, k 는 상수, V_{gs} 는 커패시터(Cst)에 저장된 전압, V_{th} 는 제2 트랜지스터(T2)의 문턱 전압, C_{st1} 은 커패시터(Cst)의 용량, C_{p1} 은 기생 커패시터(C_p)의 용량, V_{data} 는 데이터 전압, V_{ref} 는 기준 전압)
- [0122] 따라서, 유기 발광 다이오드(OLED)는 제5 기간(P5) 동안 구동 전류(I_o)에 대응하는 휘도로 발광할 수 있다.
- [0123] 이 때, 제2 트랜지스터(T2)로부터 출력되는 구동 전류는 문턱 전압(V_{th})과 무관하게 결정되므로, 각 화소에 포함된 구동 트랜지스터(T2)의 문턱 전압 편차로 인한 휘도 불균일 현상을 제거할 수 있다.
- [0124] 도 3은 본 발명의 다른 실시예에 의한 화소를 나타낸 도면이다. 여기서는 상술한 실시예와 중복되는 내용을 생략하고, 상술한 실시예와 차이가 있는 부분을 중심으로 설명하도록 한다.
- [0125] 본 발명의 다른 실시예에 있어서, 초기화 전원(INT)은 제2 전원(ELVSS)과 동일한 전압 레벨을 가질 수 있다.
- [0126] 즉, 초기화 전원(INT)은 제2 전원(ELVSS)과 동일한 전원으로 구현될 수 있다.
- [0127] 따라서, 본 발명의 다른 실시예에 의한 화소(PXL2)에서는, 제4 트랜지스터(T4)가 제2 노드(N2)와 제2 전원(ELVSS) 사이에 연결될 수 있다.
- [0128] 예를 들어, 제4 트랜지스터(T4)의 제1 전극은 제2 노드(N2)에 연결되고, 제4 트랜지스터(T4)의 제2 전극은 제2

전원(ELVSS)에 연결되며, 제4 트랜지스터(T4)의 게이트 전극은 제3 제어선(CL3)에 연결될 수 있다.

- [0129] 본 실시예에 의한 화소(PXL2)의 경우, 도 1에 도시된 화소(PXL1)에 비해 보다 적은 수의 전원을 이용하므로, 제조 편의와 제조 비용의 절감을 도모할 수 있다.
- [0130] 도 4는 본 발명의 또 다른 실시예에 의한 화소를 나타낸 도면이다. 여기서는 상술한 실시예와 중복되는 내용을 생략하고, 상술한 실시예와 차이가 있는 부분을 중심으로 설명하도록 한다.
- [0131] 본 발명의 또 다른 실시예에 있어서, 기준 전원(REF)은 제2 전원(ELVSS)과 동일한 전압 레벨을 가질 수 있다.
- [0132] 즉, 기준 전원(REF)은 제2 전원(ELVSS)과 동일한 전원으로 구현될 수 있다.
- [0133] 따라서, 본 발명의 또 다른 실시예에 의한 화소(PXL3)에서는, 제3 트랜지스터(T3)가 제1 노드(N1)와 제2 전원(ELVSS) 사이에 연결될 수 있다.
- [0134] 예를 들어, 제3 트랜지스터(T3)의 제1 전극은 제1 노드(N1)에 연결되고, 제3 트랜지스터(T3)의 제2 전극은 제2 전원(ELVSS)에 연결되며, 제3 트랜지스터(T3)의 게이트 전극은 제1 제어선(CL1)에 연결될 수 있다.
- [0135] 본 실시예에 의한 화소(PXL3)의 경우, 구동 트랜지스터(T2)의 문턱전압이 네거티브 시프트(Negative Shift)되는 특정 조건에서 구동이 가능하며, 도 1에 도시된 화소(PXL1)에 비해 보다 적은 수의 전원을 이용하므로, 제조 편의와 제조 비용의 절감을 도모할 수 있다.
- [0136] 한편, 별도로 도시하지는 않았으나, 전원의 수를 최소화하기 위하여 제2 전원(ELVSS), 초기화 전원(INT) 및 기준 전원(REF)은 동일한 전압 레벨을 가질 수 있다.
- [0137] 즉, 제2 전원(ELVSS), 초기화 전원(INT) 및 기준 전원(REF)은 동일한 전원으로 구현될 수 있다.
- [0138] 이 경우, 제3 트랜지스터(T3)는 제1 노드(N1)와 제2 전원(ELVSS) 사이에 연결되고, 제4 트랜지스터(T4)는 제2 노드(N2)와 제2 전원(ELVSS) 사이에 연결될 수 있다.
- [0139] 도 5는 본 발명의 실시예에 의한 유기발광 표시장치를 나타낸 도면이고, 도 6은 본 발명의 실시예에 의한 주사 구동부와 제어 구동부의 동작을 설명하기 위한 파형도이다.
- [0140] 도 5를 참조하면, 본 발명의 실시예에 의한 유기발광 표시장치(1)는 다수의 화소들(PXL4)을 포함하는 화소부(10), 주사 구동부(20), 데이터 구동부(30), 제어 구동부(40) 및 타이밍 제어부(50)를 포함할 수 있다.
- [0141] 또한, 본 발명의 실시예에 의한 유기발광 표시장치(1)는 주사 구동부(20)와 화소들(PXL4) 사이에 연결되는 $n+1$ 개의 주사선들(S1 내지 S_{n+1})과, 데이터 구동부(30)와 화소들(PXL4) 사이에 연결되는 m 개의 데이터선들(D1 내지 D_m), 및 제어 구동부(40)와 화소들(PXL4) 사이에 연결되는 n 개의 제어선들(C1 내지 C_n)을 더 포함할 수 있다. (여기서, n 과 m 은 2 이상의 자연수이다.)
- [0142] 화소들(PXL4)은 $n+1$ 개의 주사선들(S1 내지 S_{n+1}), m 개의 데이터선들(D1 내지 D_m) 및 n 개의 제어선들(C1 내지 C_n)과 연결될 수 있다.
- [0143] 예를 들어, 각 화소(PXL4)는 데이터선, 제어선 및 두 개의 주사선들에 연결될 수 있다.
- [0144] 즉, h 번째 라인에 위치하는 화소들(PXL4)은 제 h 주사선(S_h), 제 $h+1$ 주사선(S_{h+1}) 및 제 h 제어선(C_h)과 연결될 수 있다. (여기서, h 는 n 이하의 자연수이다.)
- [0145] 화소들(PXL4)은 전원 공급부(미도시)로부터 제1 전원(ELVDD), 제2 전원(ELVSS), 기준 전원(REF) 및 초기화 전원(INT)을 공급받을 수 있다.
- [0146] 또한, 화소들(PXL4) 각각은 제1 전원(ELVDD)으로부터 유기 발광 다이오드를 경유하여 제2 전원(ELVSS)으로 흐르는 전류에 의해, 데이터 신호에 대응하는 빛을 생성할 수 있다.
- [0147] 주사 구동부(20)는 타이밍 제어부(50)의 제어에 의해 주사 신호를 생성하고, 생성된 주사 신호를 주사선들(S1 내지 S_{n+1})로 공급할 수 있다.
- [0148] 따라서, 화소들(PXL4)은 주사선들(S1 내지 S_{n+1})을 통해 주사 신호를 공급받을 수 있다.

- [0149] 도 6을 참조하면, 본 발명의 실시예에 의한 주사 구동부(20)는 한 프레임 기간(Pf) 동안 주사선들(S1 내지 Sn+1)에 대하여 주사 신호를 두 차례 공급할 수 있다.
- [0150] 예를 들어, 주사 구동부(20)는 제1 서브 기간(Ps1) 동안 주사선들(S1 내지 Sn+1)로 제1 주사 신호를 순차적으로 공급하고, 제2 서브 기간(Ps2) 동안 주사선들(S1 내지 Sn+1)로 제2 주사 신호를 순차적으로 공급할 수 있다.
- [0151] 데이터 구동부(30)는 타이밍 제어부(50)의 제어에 의해 데이터 신호를 생성하고, 생성된 데이터 신호를 데이터 선들(D1 내지 Dm)로 공급할 수 있다.
- [0152] 따라서, 화소들(PXL4)은 데이터선들(D1 내지 Dm)을 통해 데이터 신호를 공급받을 수 있다.
- [0153] 제어 구동부(40)는 타이밍 제어부(50)의 제어에 의해 제어 신호를 생성하고, 생성된 제어 신호를 제어선들(C1 내지 Cn)로 공급할 수 있다.
- [0154] 따라서, 화소들(PXL4)은 제어선들(C1 내지 Cn)을 통해 제어 신호를 공급받을 수 있다.
- [0155] 도 6을 참조하면, 본 발명의 실시예에 의한 제어 구동부(40)는 한 프레임 기간(Pf)에 포함된 서브 기간(Ps3) 동안 제어선들(C1 내지 Cn)로 제어 신호를 순차적으로 공급할 수 있다.
- [0156] 도 5에서는 설명의 편의를 위하여 주사 구동부(20), 데이터 구동부(30), 제어 구동부(40) 및 타이밍 제어부(50)를 개별적으로 도시하였으나, 상기 구성요소들 중 적어도 일부는 통합될 수 있다.
- [0157] 도 7은 도 5에 도시된 화소의 일 실시예를 나타낸 도면이다. 특히, 도 7에서는 설명의 편의를 위하여 제i 주사선(Si), 제i+1 주사선(Si+1), 제j 데이터선(Dj), 및 제i 제어선(Ci)과 연결된 화소(PXL4)를 도시하기로 한다. (여기서, i는 n 이하의 자연수이고, j는 m 이하의 자연수이다.)
- [0158] 도 7을 참조하면, 본 발명의 또 다른 실시예에 의한 화소(PXL4)는 제1 트랜지스터(T1), 제2 트랜지스터(T2), 제3 트랜지스터(T3), 제4 트랜지스터(T4), 커패시터(Cst) 및 유기 발광 다이오드(OLED)를 포함할 수 있다.
- [0159] 다만, 도 1에 도시된 화소(PXL1)와 비교하여, 도 7에 도시된 화소(PXL4)는 제1 트랜지스터(T1)의 게이트 전극이 제i 주사선(Si)에 연결되고, 제3 트랜지스터(T3)의 게이트 전극이 제i 제어선(Ci)에 연결되며, 제4 트랜지스터(T4)의 게이트 전극이 제i+1 주사선(Si+1)에 연결된다는 점에서 차이가 있다.
- [0160] 도 1에 도시된 화소(PXL1)는 세 개의 제어선들(CL1, CL2, CL3)과 연결되므로, 상기 화소(PXL1)의 구동을 위해서는 상기 제어선들(CL1, CL2, CL3)로 각각 제어 신호를 공급하는 세 개의 구동부가 요구된다.
- [0161] 그러나, 도 7에 도시된 화소(PXL4)는 두 개의 주사선들(Si, Si+1)과 한 개의 제어선(Ci)을 이용하므로, 두 개의 구동부(주사 구동부(20)와 제어 구동부(40))만을 이용하여 상기 화소(PXL4)의 구동이 가능하다.
- [0162] 한편, 상술한 도 1, 도 3 및 도 4와 관련된 내용은 도 7에 도시된 화소(PXL4)에 대해서도 동일하게 적용될 수 있는 바, 여기서는 그와 중복되는 내용에 대하여 생략하도록 한다.
- [0163] 도 8은 도 7에 도시된 화소의 구동방법을 나타낸 파형도이다.
- [0164] 도 7 및 도 8을 참조하여, 단위 기간(Pu) 동안의 화소(PXL4)의 구동 동작을 설명하도록 한다.
- [0165] 도 8을 참조하면, 본 발명의 또 다른 실시예에 의한 화소(PXL4)의 구동방법은, 도 2와 관련된 실시예와 비교하여 초기 구동 단계를 더 포함할 수 있다.
- [0166] 이는 제1 트랜지스터(T1)의 게이트 전극이 제i 주사선(Si)에 연결됨으로써 추가적으로 발생하는 단계이다.
- [0167] 즉, 본 발명의 또 다른 실시예에 의한 화소(PXL4)의 구동방법은 초기 구동 단계, 제1 초기화 단계, 문턱 전압 보상 단계, 데이터 기입 단계, 제2 초기화 단계 및 발광 단계를 포함할 수 있다.
- [0168] 초기 구동 단계는 제1 기간(P1) 동안 수행될 수 있다. 초기 구동 단계에서는 제i 주사선(Si)으로 제1 주사 신호(예를 들어, 하이 레벨의 신호)가 공급될 수 있다.
- [0169] 이에 따라, 제1 기간(P1) 동안에는 제1 트랜지스터(T1)가 온 상태를 유지하고, 제3 트랜지스터(T3)와 제4 트랜지스터(T4)가 오프 상태를 유지할 수 있다.

- [0170] 제1 초기화 단계는 제2 기간(P2) 동안 수행될 수 있다. 제1 초기화 단계에서는 제 i 제어선(C $_i$)으로 제어 신호(예를 들어, 하이 레벨의 신호)가 공급되고, 제 $i+1$ 주사선(S $_{i+1}$)으로 제1 주사 신호(예를 들어, 하이 레벨의 신호)가 공급될 수 있다.
- [0171] 이에 따라, 제2 기간(P2) 동안에는 제3 트랜지스터(T3)와 제4 트랜지스터(T4)가 온 상태를 유지하고, 제1 트랜지스터(T1)가 오프 상태를 유지할 수 있다.
- [0172] 결국, 제1 초기화 단계에서는 화소(PXL4)의 제1 노드(N1)와 제2 노드(N2)로 각각 기준 전압과 초기화 전압이 공급될 수 있다.
- [0173] 문턱 전압 보상 단계는 제3 기간(P3) 동안 수행될 수 있다. 문턱 전압 보상 단계에서는 제 i 제어선(C $_i$)으로 제어 신호가 공급될 수 있다.
- [0174] 이에 따라, 제3 기간(P3) 동안에는 제3 트랜지스터(T3)가 온 상태를 유지하고, 제1 트랜지스터(T1)와 제4 트랜지스터(T4)가 오프 상태를 유지할 수 있다.
- [0175] 제3 기간(P3) 동안 제1 노드(N1)의 전압은 기준 전압으로 유지되며, 제2 기간(P2) 동안 제2 노드(N2)의 전압은 초기화 전압으로부터, 기준 전압에서 제2 트랜지스터(T2)의 문턱 전압을 차감한 값으로 변화하게 된다.
- [0176] 즉, 제2 노드(N2)의 전압은 앞서 설명한 수식 (1)에 따른 값으로 변경된다.
- [0177] 커패시터(Cst)는 제1 노드(N1)의 전압과 제2 노드(N2)의 전압의 차에 해당하는 전압을 저장하므로, 상기 커패시터(Cst)는 제2 트랜지스터(T2)의 문턱 전압을 저장할 수 있다.
- [0178] 데이터 기입 단계는 제4 기간(P4) 동안 수행될 수 있다. 데이터 기입 단계에서는 제 i 주사선(S $_i$)으로 제2 주사 신호(예를 들어, 하이 레벨의 신호)가 공급될 수 있다.
- [0179] 이에 따라, 제4 기간(P4) 동안에는 제1 트랜지스터(T1)가 온 상태를 유지하고, 제3 트랜지스터(T3)와 제4 트랜지스터(T4)가 오프 상태를 유지할 수 있다.
- [0180] 결국, 제4 기간(P4) 동안 제1 노드(N1)의 전압은 제 j 데이터선(D $_j$)으로부터 전달된 데이터 전압으로 유지되며, 제4 기간(P4) 동안 제2 노드(N2)의 전압은 앞서 설명한 수식 (2)에 따른 값으로 변경된다.
- [0181] 또한, 커패시터(Cst)는 앞서 설명한 수식 (3), (4)에 따른 전압을 저장할 수 있다.
- [0182] 제2 초기화 단계는 제5 기간(P5) 동안 수행될 수 있다. 제2 초기화 단계에서는 제 $i+1$ 주사선(S $_{i+1}$)의 제2 주사 신호(예를 들어, 하이 레벨의 신호)가 공급될 수 있다.
- [0183] 이에 따라, 제5 기간(P5) 동안에는 제4 트랜지스터(T4)가 온 상태를 유지하고, 제1 트랜지스터(T1)와 제3 트랜지스터(T3)가 오프 상태를 유지할 수 있다.
- [0184] 결국, 제2 초기화 단계에서는 제2 노드(N2)로 초기화 전압이 공급될 수 있다.
- [0185] 발광 단계는 제6 기간(P6) 동안 수행될 수 있다. 발광 단계에서는 제 i 주사선(S $_i$)과 제 $i+1$ 주사선(S $_{i+1}$)으로 주사 신호가 공급되지 않고, 제 i 제어선(C $_i$)으로 제어 신호가 공급되지 않는다.
- [0186] 이에 따라, 제6 기간(P6) 동안에는 제1 트랜지스터(T1), 제3 트랜지스터(T3) 및 제4 트랜지스터(T4)가 오프 상태를 유지할 수 있다.
- [0187] 결국, 발광 단계에서는 제2 트랜지스터(T2)가 앞서 설명한 수식 (5), (6)에 따른 구동 전류를 유기 발광 다이오드(OLED)로 공급할 수 있고, 이에 따라 유기 발광 다이오드(OLED)는 발광 단계 동안 구동 전류에 대응하는 휘도로 발광할 수 있다.
- [0188] 본 발명이 속하는 기술분야의 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구의 범위에 의하여 나타내어지며, 특허청구의 범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

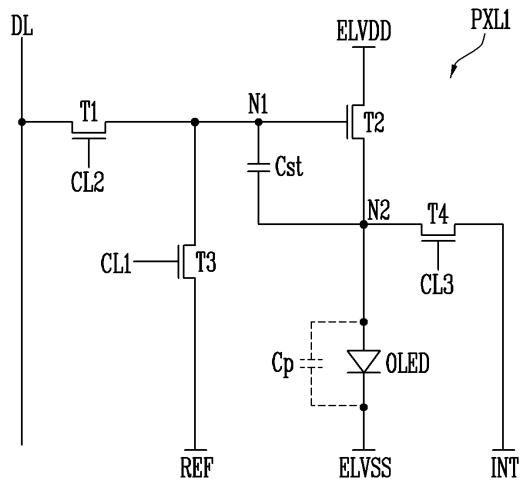
부호의 설명

- [0189] PXL1, PXL2, PXL3, PXL4: 화소

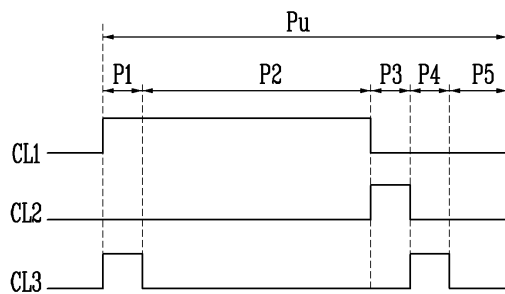
- 1: 유기발광 표시장치
- 20: 주사 구동부
- 30: 데이터 구동부
- 40: 제어 구동부
- 50: 타이밍 제어부

도면

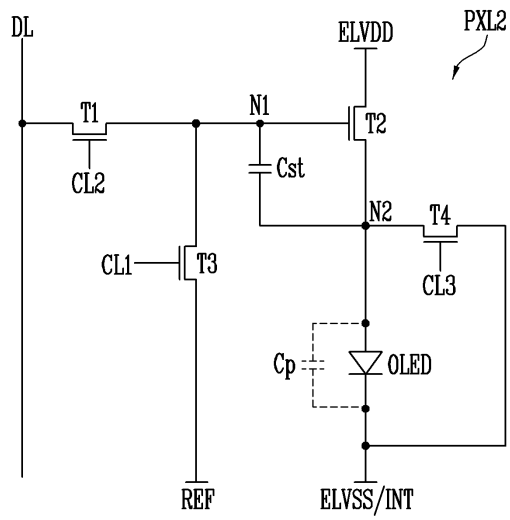
도면1



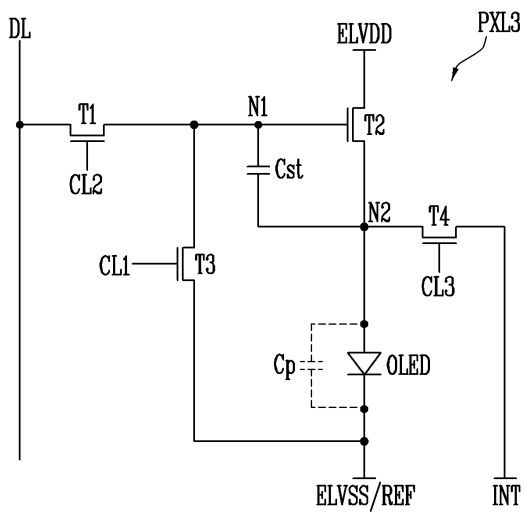
도면2



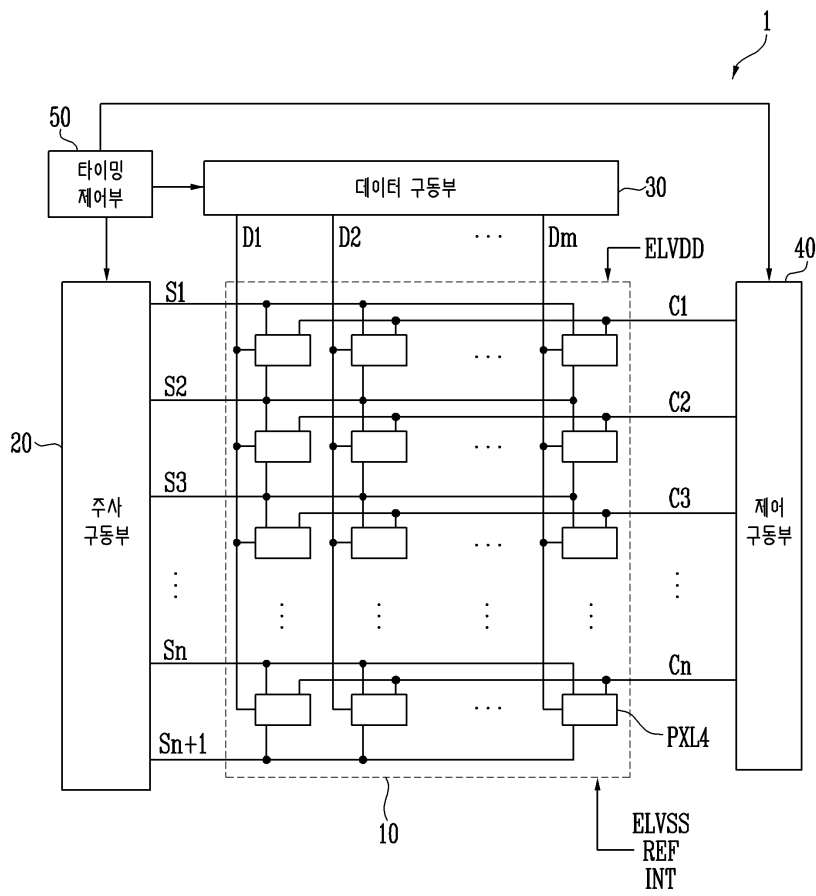
도면3



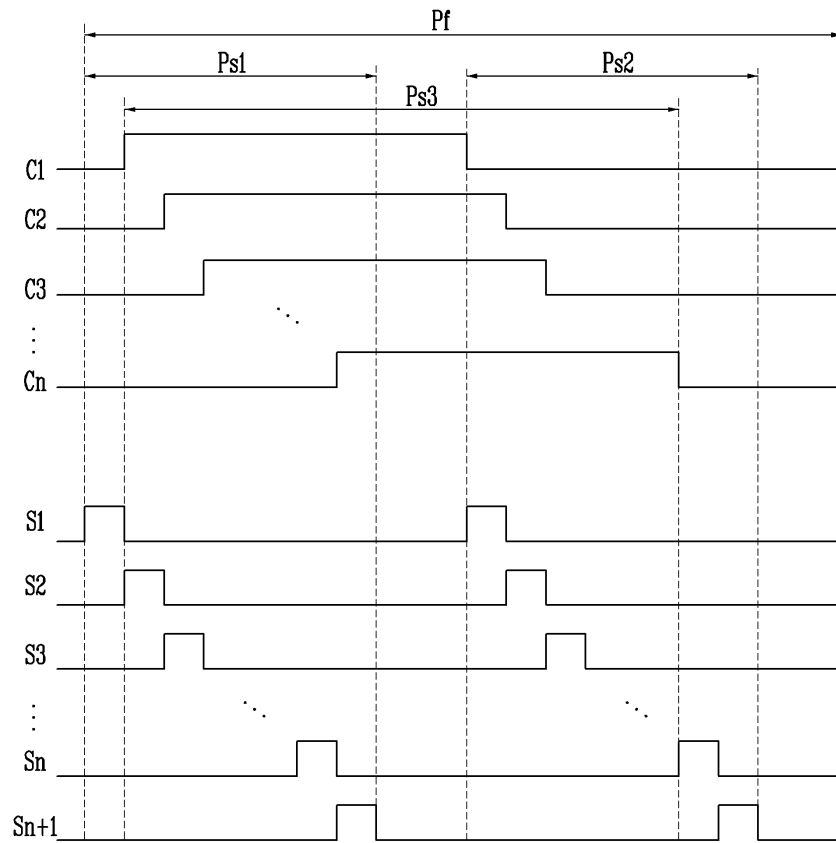
도면4



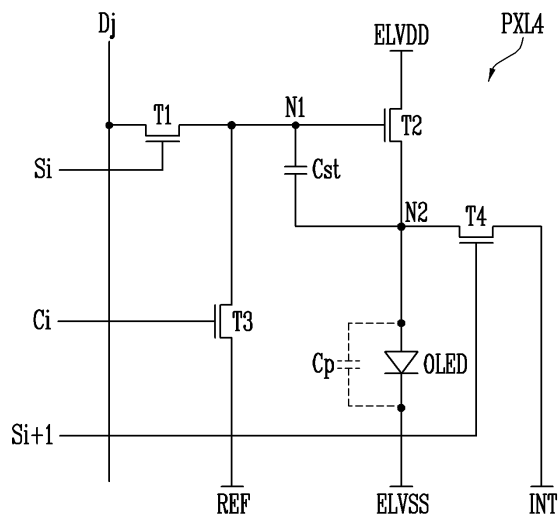
도면5



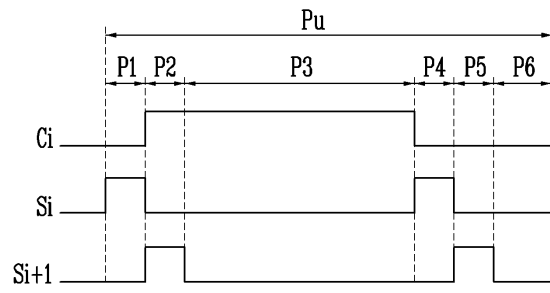
도면6



도면7



도면8



专利名称(译)	标题：像素，像素的驱动方法和有机发光显示器		
公开(公告)号	KR1020170001895A	公开(公告)日	2017-01-05
申请号	KR1020150091376	申请日	2015-06-26
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE JAE HOON 이재훈 HWANG YOUNG IN 황영인 KONG JI HYE 공지혜 KIM JIN WOO 김진우 RYU DO HYUNG 류도형 PARK YONG SUNG 박용성 SONG JAE WOO 송재우 SHIN BYUNG HYUK 신병혁 JUNG HAE GOO 정해구		
发明人	이재훈 황영인 공지혜 김진우 류도형 박용성 송재우 신병혁 정해구		
IPC分类号	G09G3/32 H01L27/32		
CPC分类号	G09G3/3233 H01L27/3248 G09G2300/0842 G09G2320/0233 G09G2320/0252 G09G2300/0819 G09G2310/0262 G09G2310/08 G09G2320/045 H01L27/1225 H01L27/124 H01L27/1255		
代理人(译)	강신섭 Munyongho Yiyongwoo		
外部链接	Espacenet		
摘要(译)			

本发明提供一种半导体器件，包括：连接在数据线和第一节点之间的第一晶体管;第二晶体管，耦合在第一电源和第二节点之间，第二晶体管包括连接到第一节点的栅电极;第三晶体管，耦合在第一节点和参考电源之间;第四晶体管，耦合在第二节点和初始化电源之间;耦合在第一节点和第二节点之间的电容器;并且，有机发光二极管（ OLED ）连接在第二节点和第二电源之间，驱动像素的方法和包括OLED显示器的OLED显示器。

宋在佑

