



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0145718
(43) 공개일자 2016년12월20일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/52 (2006.01)
H01L 51/56 (2006.01)
(52) CPC특허분류
H01L 27/3218 (2013.01)
H01L 27/3213 (2013.01)
(21) 출원번호 10-2016-7031854
(22) 출원일자(국제) 2015년09월18일
심사청구일자 2016년11월15일
(85) 번역문제출일자 2016년11월15일
(86) 국제출원번호 PCT/CN2015/089928
(87) 국제공개번호 WO 2016/165278
국제공개일자 2016년10월20일
(30) 우선권주장
201510173298.0 2015년04월13일 중국(CN)

(71) 출원인
보에 테크놀로지 그룹 컴퍼니 리미티드
중국 베이징 100016, 차오양 디스트릭트, 지우시
양치아오 로드 10호
(72) 발명자
신, 룡 파오
중국 100176 베이징 비디에이 디저 로드 넘버 9
우, 창 옌
중국 100176 베이징 비디에이 디저 로드 넘버 9
(74) 대리인
양영준, 김성운, 백만기

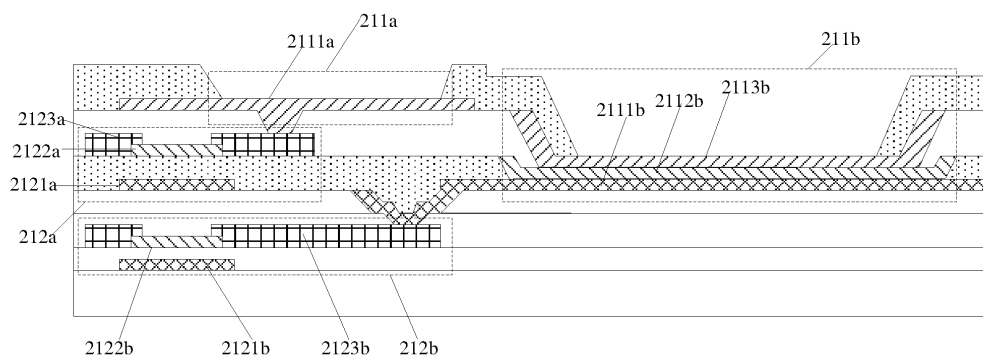
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 유기 발광 다이오드 어레이 기판, 이것을 제조하는 방법, 및 관련 디스플레이 장치

(57) 요약

유기 발광 다이오드(OLED) 디스플레이 어레이 기판, 동일한 OLED 구조체의 제조 방법, 및 디스플레이 장치. OLED 어레이 기판은 베이스 기판 상에 어레이로 배열되는 복수의 화소(200)를 포함한다. 또한, 각각의 화소(200)는 상이한 색들을 표시하는 제1 하위 화소(210a) 및 제2 하위 화소(210b)를 포함한다. 각각의 하위 화소(210)는 발광 유닛(211) 및 제어 회로(212)를 포함한다. 게다가, 베이스 기판 상의 제1 하위 화소(210a)의 발광 유닛(211a)의 정사영은 베이스 기판 상의 제2 하위 화소(210b)의 제어 회로(212b)의 정사영과 중첩한다. 본 개시 내용의 OLED 디스플레이 구조에 따라, 제2 하위 화소(210b)의 제어 회로(212b)에 의해 차지되는 지역은 제1 하위 화소(210a)의 발광 유닛(211a)을 설정하는데 사용된다. 이것은 각각의 화소에서 발광 유닛들에 의해 차지되는 디스플레이 표면적을 증가시킬 수 있고, 그러므로 디스플레이의 해상도를 향상시킨다.

대표도 - 도6



(52) CPC특허분류

H01L 27/3216 (2013.01)

H01L 27/3262 (2013.01)

H01L 51/5271 (2013.01)

H01L 51/56 (2013.01)

명세서

청구범위

청구항 1

유기 발광 다이오드(OLED) 어레이 기판으로서:

베이스 기판 상에 어레이로 배열되는 복수의 화소

를 포함하고,

각각의 화소는 상이한 색들을 표시하는 제1 하위 화소 및 제2 하위 화소를 포함하고,

각각의 하위 화소는 발광 유닛 및 제어 회로를 포함하고; 및

상기 베이스 기판 상의 상기 제1 하위 화소의 상기 발광 유닛의 정사영(orthogonal projection)은 상기 베이스 기판 상의 상기 제2 하위 화소의 상기 제어 회로의 정사영과 중첩하는

OLED 어레이 기판.

청구항 2

제1항에 있어서,

상기 베이스 기판 상의 상기 제2 하위 화소의 상기 제어 회로의 정사영은 상기 베이스 기판 상의 상기 제1 하위 화소의 정사영을 덮는 OLED 어레이 기판.

청구항 3

제1항 또는 제2항에 있어서, 상기 제1 하위 화소는 상기 제2 하위 화소 위에 자리잡은 OLED 어레이 기판.

청구항 4

제1항에 있어서, 상기 제1 하위 화소는 백색 발광 하위 화소인 OLED 어레이 기판.

청구항 5

제1항에 있어서, 제2 하위 화소는 녹색 발광 하위 화소, 적색 발광 하위 화소, 및 청색 발광 하위 화소 중 적어도 하나를 포함하는 OLED 어레이 기판.

청구항 6

제5항에 있어서,

상기 녹색 발광 하위 화소 및 상기 적색 발광 하위 화소는 거울상으로 나란히 배열되고;

상기 청색 발광 하위 화소의 면적은 상기 녹색 발광 하위 화소의 면적 또는 상기 적색 발광 하위 화소의 면적보다 크고; 및

상기 녹색 발광 하위 화소, 상기 적색 발광 하위 화소, 상기 청색 발광 하위 화소의 제어 회로들은 화소의 중앙에 있는 OLED 어레이 기판.

청구항 7

제5항에 있어서, 상기 화소 내에서:

상기 녹색 발광 하위 화소 및 상기 적색 발광 하위 화소는 거울상으로 나란히 배열되고; 및

상기 청색 발광 하위 화소는 인접한 화소의 적색 발광 하위 화소와 거울상으로 나란히 있도록 배열되는 OLED 어레이 기판.

청구항 8

제3항에 있어서,

상기 제1 하위 화소의 제어 회로는 바닥 게이트 박막 트랜지스터(TFT)를 포함하고,

상기 제2 하위 화소의 발광 유닛은 반사 층, 투명 전극 층, 발광 층, 및 캐소드 층을 순서대로 포함하고,

상기 바닥 게이트 TFT의 게이트 층은 상기 제2 하위 화소의 상기 발광 유닛의 상기 반사층의 것과 동일한 재료로 형성되는 OLED 어레이 기판.

청구항 9

제8항에 있어서,

상기 제2 하위 화소의 상기 발광 유닛은 상기 반사층과 상기 투명 전극 층 사이 내에 반도체 층을 추가로 포함하고, 상기 반도체 층 및 상기 바닥 게이트 TFT의 능동 층은 동일 재료로 형성되는 OLED 어레이 기판.

청구항 10

제9항에 있어서, 상기 반도체 층은 산화물 층인 OLED 어레이 기판.

청구항 11

제1항 내지 제10항 중 어느 한 항에 따른 OLED 어레이 기판을 포함하는 디스플레이 패널.

청구항 12

제1항 내지 제10항 중 어느 한 항에 따른 OLED 어레이 기판을 제조하기 위한 방법으로서:

상기 베이스 기판 상에 상기 제2 하위 화소들의 제어 회로를 형성하는 단계; 및

상기 제1 하위 화소들을 순차적으로 형성하는 단계 - 상기 베이스 기판 상의 상기 제1 하위 화소의 발광 유닛의 정사영은 상기 베이스 기판 상의 상기 제2 하위 화소의 제어 회로의 정사영과 중첩함 -

를 포함하는 OLED 어레이 기판 제조 방법.

청구항 13

제12항에 있어서,

상기 베이스 기판 상에 상기 제2 하위 화소들의 제어 회로를 형성하는 단계; 및

상기 제1 하위 화소들을 순차적으로 형성하는 단계

를 포함하고, 상기 베이스 기판 상의 상기 제2 하위 화소의 제어 회로의 정사영은 상기 베이스 기판 상의 제1 하위 화소의 정사영을 덮는

OLED 어레이 기판 제조 방법.

청구항 14

제13항에 있어서,

바닥 게이트 TFT가 상기 제1 하위 화소의 제어 회로가 되도록 형성하는 단계; 및

순서대로, 반사층, 투명 전극 층, 발광 층 및 캐소드 층을 형성하여 상기 제2 하위 화소의 발광 유닛을 설치하는 단계

를 추가로 포함하고, 상기 바닥 게이트 TFT의 게이트 층과 상기 제2 하위 화소의 상기 발광 유닛의 반사층은 동일한 막 형성 공정으로 형성되는

OLED 어레이 기판 제조 방법.

청구항 15

제13항에 있어서,

상기 제2 하위 화소의 상기 발광 유닛의 상기 반사층과 상기 투명 전극 층 사이에 자리잡은 반도체 층을 형성하는 단계

를 추가로 포함하는 OLED 어레이 기판 제조 방법.

청구항 16

제13항에 있어서,

상기 제1 하위 화소의 발광 유닛의 투명 전극 층을 형성하는 단계

를 추가로 포함하는 OLED 어레이 기판 제조 방법.

발명의 설명

기술 분야

[0001] [관련 출원들에 대한 상호 참조들]

[0002] 본 출원은 2015년 4월13일에 출원된 중국 특허 출원 번호 제201510173298.0에 기초한 우선권을 청구하고, 이 출원의 전체 내용은 본 명세서에 참조에 의해 통합된다.

[0003] 본 발명은 일반적으로 디스플레이 기술 분야에 관한 것인데, 보다 상세하게는 유기 발광 다이오드(OLED) 어레이 기판, 이것을 제조하는 방법, 및 관련 디스플레이 장치에 관한 것이다.

배경 기술

[0004] 오늘날, OLED 디바이스가 점차로 디스플레이 분야의 주류가 되고 있다. OLED 디바이스는 낮은 전력 소비, 높은 색 포화도, 광 시야각, 얇은 두께, 및 가요성 디스플레이 실현 등의 우수한 특성들을 제공한다

[0005] 일반적으로, OLED 디바이스의 색 표시는 독립적으로 적색, 녹색 및 청색(RGB) 광을 방출하는 하위 화소들에 의해, 또는 색 필터들과 조합되는 백색 발광 OLED를 통하여 실현될 수 있다. 현재적으로는, 독립적인 RGB 발광 하위 화소들이 일반적으로 채용되는 색 표시 설계가 되어 대다수의 OLED 디바이스들에 사용되고 있다.

발명의 내용

해결하려는 과제

[0006] OLED는 구동 전류에 의해 전력을 공급받는다. 복수의 박막 트랜지스터(TFT들) 및 커패시터들로 구성되는 제어 회로가 일반적으로 각각의 하위 화소를 위해 구성된다. 제어 회로는 하위 화소의 발광 유닛에게 안정적 전류를 공급하여 발광을 제어하도록 구성된다. 제어 회로가 비교적 큰 화소 면적을 차지하기 때문에, 제어 회로와 발광 유닛 간의 회로 단로 위험을 줄이기 위해서는, 화소들의 비아 구멍들을 메우기 위해 화소 한정 층 재료들이 사용된다. 제어 회로의 축적 커패시턴스를 추가로 유지하기 위해, 금속층이 또한 부가될 수 있다. 그러나, 상기 개선들 및 다른 요인들이 화소의 개구율을 감소시키며, 그에 의해 OLED 디스플레이 패널의 해상도를 감소시킬 수 있다.

과제의 해결 수단

[0007] 본 발명은 적어도 부분적으로 상기 제시된 하나 이상의 문제들을 해결하는 것에 관한 것이다. 본 발명의 개시된 실시예들에 따라, OLED 디바이스, OLED 디바이스를 제조하는 방법, 및 관련 디스플레이 장치가 제공된다. 본 개시 내용의 실시예들은 OLED 디스플레이 디바이스들에서의 화소 s의 개구율을 향상시킨다.

[0008] 본 발명의 한 양태는 유기 발광 다이오드(OLED) 디스플레이 어레이 기판, 동일한 OLED 구조체 및 디스플레이 장치를 제조하는 방법을 제공한다. OLED 어레이 기판은 베이스 기판 상에 어레이로 배열되는 복수의 화소를 포함한다. 또한, 각각의 화소는 상이한 색들을 표시하는 제1 하위 화소 및 제2 하위 화소를 포함한다. 각각의 하위 화소는 발광 유닛 및 제어 회로를 포함한다. 게다가, 베이스 기판 상의 제1 하위 화소의 발광 유닛의 정사영(orthogonal projection)은 베이스 기판 상의 제2 하위 화소의 제어 회로의 정사영과 중첩한다.

- [0009] 또한, 베이스 기판 상의 제2 하위 화소의 제어 회로의 정사영은 베이스 기판 상의 제1 하위 화소의 정사영을 덮는다. 제1 하위 화소는 백색광 발광 하위 화소이고, 제1 하위 화소는 제2 하위 화소 위에 자리잡는다.
- [0010] 또한, 제2 하위 화소는 녹색 발광 하위 화소, 청색 발광 하위 화소, 및 적색 발광 하위 화소 중 적어도 하나를 포함한다. 녹색 발광 하위 화소 및 적색 발광 하위 화소는 거울상(mirrored position)으로 나란히 배열된다.
- [0011] 또한, 청색 발광 하위 화소의 면적은 녹색 발광 하위 화소의 면적 또는 적색 발광 하위 화소의 면적보다 크다. 녹색 발광 하위 화소, 적색 발광 하위 화소, 청색 발광 하위 화소의 제어 회로들은 화소의 중앙에 있다.
- [0012] 또한, 화소 내에, 녹색 발광 하위 화소 및 적색 발광 하위 화소는 거울상으로 나란히 배열되고; 및 청색 발광 하위 화소는 인접한 화소의 적색 발광 하위 화소와 거울상으로 나란히 있도록 배열된다. 제1 하위 화소는 제2 하위 화소 위에 자리잡는다.
- [0013] 또한, 제1 하위 화소의 제어 회로는 바닥 게이트 박막 트랜지스터(TFT)를 포함한다. 제2 하위 화소의 발광 유닛은 반사 층, 투명 전극 층, 발광 계층, 및 캐소드 층을 순서대로 포함한다. 바닥 게이트 TFT의 게이트 층은 제2 하위 화소의 발광 유닛의 반사층의 것과 동일한 재료로 형성된다.
- [0014] 또한, 제2 하위 화소의 발광 유닛은 반사층과 투명 전극 층 사이 내에 반도체 층을 추가로 포함한다. 반도체 층 및 바닥 게이트 TFT의 능동 층(active layer)은 동일 재료로 구성된다. 반도체 층은 산화물 층이다.
- [0015] 본 개시 내용의 또 다른 양태는 위에서 기술된 OLED 어레이 기판을 포함하는 디스플레이 패널을 제공한다.
- [0016] 본 개시 내용의 또 다른 양태는 OLED 어레이 기판을 제조하기 위한 방법을 제공한다. 본 방법은 베이스 기판 상에 제2 하위 화소들의 제어 회로를 형성하는 단계; 및 제1 하위 화소들을 순차적으로 형성하는 단계를 포함하는데, 여기서 베이스 기판 상의 제1 하위 화소의 발광 유닛의 정사영은 베이스 기판 상의 제2 하위 화소의 제어 회로의 정사영과 중첩한다.
- [0017] 또한, 본 방법은 베이스 기판 상에 제2 하위 화소의 제어 회로를 형성하는 단계; 및 제1 하위 화소들을 순차적으로 형성하는 단계를 포함하고, 베이스 기판 상의 제2 하위 화소의 제어 회로의 정사영은 베이스 기판 상의 제1 하위 화소의 정사영을 덮는다.
- [0018] 또한, 본 방법은 바닥 게이트 TFT가 제1 하위 화소의 제어 회로가 되도록 형성하는 단계; 순서대로, 반사층, 투명 전극 층, 발광 층 및 캐소드 층을 형성하여 제2 하위 화소의 발광 유닛을 설치하는 단계를 포함하고, 여기서 바닥 게이트 TFT의 게이트 층과 제2 하위 화소의 발광 유닛의 반사층은 동일한 막 형성 공정으로 형성된다.
- [0019] 또한, 본 방법은 제2 하위 화소의 발광 유닛의 반사층과 투명 전극 층 사이에 자리잡은 반도체 층을 형성하는 단계를 포함한다.
- [0020] 또한, 본 방법은 제1 하위 화소의 발광 유닛의 투명 전극 층을 형성하는 단계를 포함한다.
- [0021] 본 개시 내용의 다른 양태들은 본 개시 내용의 설명, 청구항들, 및 도면들을 고려할 때 본 기술분야의 통상의 기술자에 의해 이해될 수 있다.

도면의 간단한 설명

- [0022] 도 1은 본 발명의 실시예에 따른 예시적 OLED 구조체의 도식적 평면도를 도해한다.
- 도 2는 본 발명의 또 다른 실시예에 따른 예시적 OLED 구조체의 도식적 평면도를 도해한다.
- 도 3은 본 발명의 또 다른 실시예에 따른 예시적 OLED 구조체의 도식적 평면도를 도해한다.
- 도 4는 본 발명의 또 다른 실시예에 따른 예시적 OLED 구조체의 도식적 평면도를 도해한다.
- 도 5는 본 발명의 실시예에 따른 예시적 OLED 구조체의 도식적 측면도를 도해한다.
- 도 6은 본 발명의 실시예에 따른 예시적 OLED 구조체의 또 다른 도식적 측면도를 도해한다.
- 도 7a-g는 본 발명의 실시예에 따른 제조 공정의 각각의 처리 단계 이후에 도 6에 예시된 예시적 OLED 구조체의 도식적 측면도를 도해한다; 및
- 도 8은 소정의 개시된 실시예들을 통합하는 예시적 디스플레이 장치의 도식적 블록도를 도해한다.

발명을 실시하기 위한 구체적인 내용

- [0023] 본 기술분야의 통상의 기술자가 본 발명의 기술적 해결방안을 더 잘 이해하도록 하기 위해, 하기에서 첨부 도면과 함께 특정 실시예들로 본 발명을 상세히 기술한다.
- [0024] 본 발명은 OLED 디바이스를 제공한다. 도 1은 본 발명의 실시예에 따른 예시적 OLED 어레이 기관의 도식적 평면도를 도해한다. 도 1에 도시된 바와 같이, OLED 어레이 기관은 베이스 기관(100) 상에 어레이로 배열되는 복수의 화소(200)를 포함한다. 각각의 화소(200)는 상이한 색들을 표시하는 제1 하위 화소(210a) 및 제2 하위 화소(210b)를 포함한다.
- [0025] 도 1에 도시된 바와 같이, 각각의 화소(200)는 제각기 상이한 색을 표시하는 3개의 제2 하위 화소(210)를 추가로 포함한다. 각각의 하위 화소(210)는 발광 유닛(211) 및 발광 유닛(211)을 제어하여 광을 방출하도록 하기 위한 제어 회로(212)를 포함한다. 각각의 화소(200) 내에, 각각의 하위 화소(210)의 발광 유닛(211)에 의해 차지되는 면적은 서로 중첩되지 않는다.
- [0026] 게다가, 도 1에 도시된 바와 같이, 베이스 기관(100) 상의 제1 하위 화소(210a)의 정사영은 적어도 하나의 제2 하위 화소(210b)의 제어 회로(212b)의 정사영 지역 내에 자리잡는다.
- [0027] 본 발명의 실시예들에 따라, 제1 하위 화소(210a)의 발광 유닛(211a)은 적어도 하나의 제2 하위 화소(210b)의 제어 회로(212b)가 자리잡은 지역 내에 자리잡는다. 각각의 화소(200)에서의 발광 유닛(211)의 면적비는 따라서 증가되어 각각의 화소의 개구율을 향상시키는데, 이것은 OLED 디스플레이 패널의 디스플레이 해상도를 향상시키는 것을 돕는다.
- [0028] 도 1에 도해되는 본 발명의 실시예들에 따른 OLED 어레이 기관에서, 각각의 화소(200) 내에, 베이스 기관 상의 제1 하위 화소(210a)의 발광 유닛(211a)의 정사영은 적어도 제2 하위 화소(210b)의 제어 회로(212b)가 자리잡은 지역 내에 자리잡는다. 게다가, 제1 하위 화소(210a)의 제어 회로(212a)의 정사영은 또한 적어도 제2 하위 화소(210b)의 제어 회로(212b)가 자리잡은 지역 내에 자리잡는다. 이에 따라 각각의 화소(200) 내의 공간은 완전히 활용될 수 있다.
- [0029] 선택 사항으로, 도 1에 도시된 OLED 디바이스의 실시예에서는, 제1 하위 화소(210a)의 발광 유닛(211a)이 제2 하위 화소(210b)의 제어 회로(212b)가 자리잡은 지역 내에만 자리잡고 있다. 그러나, 제2 하위 화소(210b)의 제어 회로(212b)에 의해 차지되는 제한된 지역은 또한 제1 하위 화소(210a)의 발광 유닛(211a)에 의해 차지되는 지역을 제한할 수 있다.
- [0030] 도 2에 도시된 OLED 디바이스의 또 다른 실시예에서, 각각의 화소(200) 내의 각각의 제2 하위 화소(210b)의 발광 유닛(211b) 및 제어 회로(212b)의 오리엔테이션이 변경되어, 모든 제2 하위 화소들(210b)의 제어 회로들(212b)이 인접하고 또한 화소(200)의 중앙에 자리잡게 될 수 있다. 제1 하위 화소의 발광 유닛(211a)은 화소(200)의 중앙에 배치되어, 제1 하위 화소(210a)의 발광 유닛(211a)이 충분한 발광 면적을 갖는 것을 보장할 수 있다.
- [0031] OLED 디바이스에서, 각각의 하위 화소의 발광 유닛은 광을 방출하기 위해 구동 전류에 의해 구동되고, 그러므로, 전력 소비는 상대적으로 크다. OLED 디바이스의 전체적 전력 소비를 줄이기 위해, 백색 발광 하위 화소가 각각의 화소에 추가될 수 있다.
- [0032] 백색 발광 하위 화소로부터 방출된 백색광은 최초 단색광 하위 화소들로부터 방출되는 광 중에서 최저 비율을 갖는 색 광을 완전히 대체할 수 있다. 백색광은 또한 다른 색 광들을 부분적으로 대체할 것이다. 백색 필터가 높은 투과율을 가지기 때문에, 백색 발광 하위 화소는 효과적으로 전류 소비를 줄일 뿐만 아니라, 각각의 하위 화소로부터 방출되는 광들의 색 비율을 유지하여, 색 역(color gamut)이 감소되지 않도록 한다.
- [0033] 그러나, 백색 발광 하위 화소를 추가하는 것은 화소에서의 다른 하위 화소들의 발광 지역들을 제거할 수 있고, 이것은 OLED 디스플레이 패널의 디스플레이 해상도를 감소시킬 수 있다.
- [0034] 본 발명의 OLED 어레이 기관에서, 예를 들어, 도 2에 도시된 바와 같이, 제1 하위 화소(210a)가 백색 발광 하위 화소로서 설정될 수 있다. 그래서 다른 단색광 하위 화소들의 발광 지역이 영향을 받지 않을 것이다. 그러므로, OLED 디바이스의 개시된 실시예는 디스플레이 해상도를 유지하는 한편 OLED 디바이스의 전력 소비를 줄인다.
- [0035] 백색 발광 하위 화소로서 제1 하위 화소(210a)를 설정함으로써, 화소는 다양한 구조를 가질 수 있다.

- [0036] 일 실시예에서 도 3에 예시된 바와 같이, 제2 하위 화소(210b)는 각각의 화소(200)에서 녹색 발광 G 하위 화소, 적색 발광 R 하위 화소 및 청색 발광 B 하위 화소로서 구성될 수 있다. 여기서, 녹색 발광 G 하위 화소 및 적색 발광 R 하위 화소는 거울상으로 나란히 배치된다.
- [0037] 청색 발광 재료의 낮은 발광 효율 때문에, 청색 발광 하위 화소는 상대적으로 큰 면적을 차지하도록 구성될 수 있는데, 예를 들어, 녹색 발광 하위 화소와 적색 발광 하위 화소(B)의 면적의 합과 동등한 면적이 된다. 녹색 발광 하위 화소, 적색 발광 하위 화소 및 청색 발광 하위 화소의 제어 회로(212)가 화소(200)의 중앙에 자리잡도록 구성될 수 있다. 그러므로, 백색 발광 제1 하위 화소의 발광 표면은 상대적으로 큰 면적(W)을 차지할 수 있다.
- [0038] 도 4에 도시된 것과 같은 또 다른 실시예에서, 제2 하위 화소(210b)는 각각의 화소(200)에서 녹색 발광 G 하위 화소, 적색 발광 R 하위 화소 및 청색 발광 B 하위 화소로서 구성될 수 있다. 제2 하위 화소들(210b) 중 두 개(R 및 G)가 거울상으로 나란히 있도록 구성된다. 다른 제2 하위 화소(210b)(B)는 인접한 화소(200)의 제2 하위 화소(210b)(R)와 거울상으로 나란히 있도록 구성된다.
- [0039] 예를 들어, 도 4에 도시된 바와 같이 녹색 발광 G 화소 및 적색 발광 R 하위 화소는 거울상으로 나란히 있도록 구성된다. 그러므로, 백색 발광 제1 하위 화소의 발광 유닛의 발광 표면은 녹색 발광 G 하위 화소와 적색 발광 R 하위 화소 간의 면적 W를 차지할 수 있다.
- [0040] 또한, 청색 발광 B 하위 화소는 인접한 화소의 적색 발광 R 하위 화소와 거울상으로 나란히 있도록 구성된다. 그러므로, 백색 발광 제1 하위 화소의 발광 유닛의 발광 표면은 청색 발광 B 하위 화소와 적색 발광 R 하위 화소 간의 지역을 차지할 수 있다
- [0041] 설명의 편의를 위해, 각각의 하위 화소의 제어 회로는 도 3 및 도 4에서 도시되지 않는다. 도 3 및 도 4는 단지 발광 유닛의 대략의 도식적 평면도를 제시한다.
- [0042] 본 발명에 따른 OLED 어레이 기관의 실시예들에서, 적어도 하나의 제2 하위 화소의 제어 회로(212b)가 자리잡은 지역 내에 제1 하위 화소(210a)의 발광 유닛(211a)을 배치시키는 구현을 용이하게 하기 위해, 전면 발광 방식 구조(top emission structure)가 제1 하위 화소(210a) 및 제2 하위 화소(210b)를 제조하기 위해 이용될 수 있다. 그러므로, 도 5 및 도 6에 도시된 바와 같이, 제1 하위 화소(210a)의 제어 회로(212a) 및 발광 유닛(211a)은 제2 하위 화소(210b)의 제어 회로(212b)가 자리잡은 막 층 위에 있도록 구성된다. 그 결과, 제1 하위 화소(210a)의 발광 유닛(211a)으로부터 방출된 광은 전면으로부터 디바이스를 빠져나갈 수 있다.
- [0043] 구체적으로, 각각의 화소에서의 각각의 하위 화소(210)의 제어 회로(212)는 일반적으로 복수의 TFT 및 커패시터를 포함한다. 설명의 편의를 위해, 단지 하나의 TFT가 도 5 및 도 6에 도시된다.
- [0044] 추가로, 도 5 및 도 6에 도시된 대로, 제1 하위 화소의 제어 회로(212a) 및 제2 하위 화소의 제어 회로(212b)는 일반적으로 바닥 게이트 TFT 구조체를 채택한다. 기타 실시예들에서, 제1 하위 화소의 제어 회로(212a) 및 제2 하위 화소의 제어 회로(212b)는 둘 모두, 상위 게이트 TFT 구조체, 또는 바닥 게이트(TFT)와 상위 게이트 TFT 구조체의 조합을 이용할 수 있다.
- [0045] 예로서, 다음은 제1 하위 화소의 제어 회로(212a)와 제2 하위 화소의 제어 회로(212b)가 도 5 및 도 6에 도시된 바와 같은 바닥 게이트 TFT 구조체를 이용하는 실시예이다. 제1 하위 화소의 제어 회로(212a)에 포함되는 바닥 게이트 TFT는 게이트 층(2121a), 능동 층(2122a) 및 소스/드레인 층(2123a)을 추가로 포함하는데, 이것들은 순차적으로 라미네이트된다. 제2 하위 화소의(212b)의 제어 회로에 포함되는 바닥 게이트 TFT는 게이트 층(2121b), 능동 층(2122b) 및 소스/드레인 층(2123b)을 추가로 포함하는데, 이것들은 순차적으로 라미네이트된다.
- [0046] 또한, 제1 하위 화소 및 제2 하위 화소 양쪽은 전면 발광 방식 구조를 이용하므로, 제1 및 제2 하위 화소들의 발광 유닛들은 순차적으로 라미네이트되는 반사층, 투명 전극 층, 발광 층 및 캐소드 층을 일반적으로 포함한다. 반사층 및 투명 전극 층은 애노드 층으로서 함께 지칭될 수 있다. 도 5 및 도 6은 제1 하위 화소에서의 발광 유닛(211a)의 투명 전극 층(2111a) 및 제2 하위 화소에서의 발광 유닛(211b)의 반사층(2111b) 및 투명 전극 층(2113b)을 보여준다.
- [0047] 게다가, 제2 하위 화소의 제어 회로(212b) 및 제1 하위 화소의 제어 회로(212a) 양쪽은 제1 하위 화소의 발광 유닛(211a) 아래에 있도록 구성된다. 제1 하위 화소의 제어 회로(212a)에서의 소스/드레인 층(2123a) 및 제2 하위 화소의 제어 회로(212b)에서의 소스/드레인 층(2123b)은 모두 불투명 박막들이다. 제1 하위 화소의 발광

층(211a)을 위한 추가적 반사층을 구성하는 것 대신에, 소스/드레인 층(2123a 및 2123b)이 또한 구성될 수 있고 및 제1 하위 화소의 발광 층(211a)를 위한 반사층들로서 이용될 수 있다.

- [0048] 추가로, 제1 하위 화소(210a)의 제어 회로(212a) 및 제2 하위 화소(210b)의 발광 유닛(211b)은 모두 제2 하위 화소(210b)의 제어 회로(212b)의 막 층 위에 자리잡는다. 제1 하위 화소의 제어 회로(212a)에서의 바닥 게이트 TFT의 게이트 층(2121a) 및 제2 하위 화소(210b)의 발광 층(211b)에서의 반사층(2111b)은 동일 재료로 형성되고 및/또는 동일 막 형성 공정에서 형성될 수 있다. 그러므로, 제1 하위 화소의 제어 회로(212a)에서의 상위 TFT 게이트 층(2121a)에 대한 패턴 및 제2 하위 화소(210b)의 발광 층(211b)의 반사층(2111b)에 대한 패턴은 하나의 패턴닝 공정을 통하여 동시에 형성될 수 있다. 이것은 소정 제조 공정 단계들을 감소시킬 수 있다.
- [0049] 추가로, 제1 하위 화소(210a)의 발광 유닛(211a)에서의 투명 전극(2111a) 및 제2 하위 화소(210b)의 발광 유닛(211b)에서의 투명 전극(2113b)은 동일한 재료로 구성되고 및/또는 동일 막 형성 단계로 형성될 수 있다. 도 5 및 도 6에 도시된 바와 같이, 제1 하위 화소(210a)의 발광 유닛(211a)에서의 투명 전극(2111a)에 대한 패턴 및 제2 하위 화소(210b)의 발광 유닛(211b)에서의 투명 전극(2113b)에 대한 패턴이 동시에 하나의 패턴닝 단계를 통하여 형성될 수 있다. 이것은 제조 공정 단계들의 수를 감소시킬 수 있다.
- [0050] 또한, 제2 하위 화소(210b)의 발광 유닛(211b)은 도 6에 도시된 바와 같이 반사층(2111b)과 투명 전극 층(2113b) 사이 내에 자리잡은 반도체 층(2112b)을 추가로 포함할 수 있다. 반도체 층(2112b)은, 제1 하위 화소(210a)의 바닥 게이트 TFT 능동층(2122a)과 동일한 재료로 형성되고 및/또는 동일한 막 형성 단계로 형성될 수 있다. 반도체 층(2112b)은 산화물 층일 수 있다.
- [0051] 반도체 층(2112b)의 두께를 조절함으로써, 본 발명의 실시예들에 따른 OLED 디바이스는 제2 하위 화소(210b)의 발광 유닛(211b)의 미세 공동(micro-cavity)의 길이를 제어할 수 있다. 이것은 제2 하위 화소(210b)의 발광 유닛(211b)의 색 역의 미세 조정을 가능하게 할 수 있다.
- [0052] 본 발명은 또한 상기에 개시된 대로 OLED 디바이스를 제조하는 방법을 제공한다. 제조 방법은 이하의 단계들을 포함한다.
- [0053] 첫째로, 어레이로 배열되는 복수의 화소는 베이스 기판 상에 형성된다. 각각의 화소는 복수의 하위 화소를 포함한다. 각각의 하위 화소는 상이한 색을 표시한다. 각각의 하위 화소는 발광 유닛 및 광을 방출하기 위해 발광 유닛을 제어하기 위한 제어 회로를 포함한다.
- [0054] 각각의 화소 내에, 각각의 하위 화소의 발광 유닛이 자리잡은 지역은 서로 중첩하지 않는다. 베이스 기판 상의 제1 하위 화소의 발광 유닛의 정사영은 적어도 제2 하위 화소의 제어 회로의 정사영 내에 자리잡는다.
- [0055] 제1 하위 화소의 발광 유닛을 적어도 제2 하위 화소의 제어 회로가 자리잡은 정사영 지역 내에 배치하기 위해, 일반적으로 제1 하위 화소 및 제2 하위 화소 양쪽은 전면 발광 방식 구조를 채택할 수 있다. 그러므로, 제1 하위 화소의 제어 회로 및 발광 유닛은 제2 하위 화소의 제어 회로가 베이스 기판 상에 형성된 후에 형성될 수 있다.
- [0056] 구체적으로, 제2 하위 화소의 제어 회로가 베이스 기판 상에 형성된 후, 본 발명의 제조 방법은 제1 하위 화소의 제어 회로를 설치하기 위해 바닥 게이트 TFT를 형성하는 단계를 추가로 포함한다. 본 방법은, 반사층, 투명 전극 층, 발광 층 및 캐소드 층을 순서대로 형성하여 제2 하위 화소의 발광 유닛을 형성하는 단계를 추가로 포함한다. 제2 하위 화소의 발광 유닛의 반사층 및 바닥 게이트 TFT의 게이트 층은 동일한 막 형성 공정에서 형성될 수 있다.
- [0057] 추가로, 제2 하위 화소의 발광 유닛의 투명 전극 층 및 제1 하위 화소의 발광 유닛의 투명 전극 층은 동일 단계에서 형성될 수 있다.
- [0058] 추가로, 제2 하위 화소의 발광 유닛의 반사 층과 투명 전극 층 사이 내에 자리잡은 반도체 층과 바닥 게이트 TFT의 능동 층은 동일 단계에서 형성될 수 있다.
- [0059] 하기에서 OLED 제조 방법의 상세한 단계들을 추가로 설명한다.
- [0060] 단계 1. 제2 하위 화소(210b)의 제어 회로(212b)는 베이스 기판(100) 상에 형성된다. 구체적으로, 도 7a에 도시된 바와 같이, 베이스 기판(100)(도시 생략) 상에, 게이트 층(2121b), 능동 층(2122b), 및 소스/드레인 층(2123b)이 제2 하위 화소(210b)의 제어 회로(212b)에서의 바닥 게이트 TFT를 구축하기 위해 순서대로 형성된다.
- [0061] 단계 2. 다음으로, 도 7b에 도시된 바와 같이, 제2 하위 화소의 발광 유닛(211b)의 반사층(2111b) 및 제1 하위

화소(210a)의 제어 회로(212a)에서의 바닥 게이트 TFT의 게이트 층(2121a)은 제2 하위 화소의 제어 회로(212b)가 자리잡은 동일한 막 층 상에 형성된다.

[0062] 단계 3. 도 7c에 도시된 바와 같이, 제1 하위 화소의 화소 한정 층(310)이 반사층(2111b)과 게이트 층(2121a)이 자리잡은 막 층 상에 형성된다. 제1 하위 화소의 화소 한정 층(310)의 개구 지역은 제2 하위 화소(210b)의 발광 유닛(211b)의 발광 지역을 정의한다. 제1 하위 화소의 화소 한정 층(310)은 또한 게이트 층(2121a)과 이후 형성된 능동 층(2122a) 사이의 절연성 성분으로서 역할을 한다.

[0063] 단계 4. 도 7d에 도시된 바와 같이, 제1 하위 화소의 화소 한정 층(310) 상에, 제1 하위 화소(210a)의 제어 회로(212a)에서의 바닥 게이트 TFT의 능동 층(2122a) 및 제2 하위 화소(210b)의 발광 유닛(211b)에서의 반사층(2111b) 상에 자리잡은 반도체 층(2112b)이 동시에 형성된다. 반도체 층(2112b)은 발광 유닛(211b)의 미세 공동을 위한 공동 길이 제어의 역할을 할 수 있다.

[0064] 단계 5. 도 7e에 도시된 바와 같이, 제1 하위 화소(210a)의 제어 회로(212a)에서의 바닥 게이트 TFT의 소스/드레인 층(2123a)이 형성된다.

[0065] 단계 6. 도 7f에 도시된 바와 같이, 제1 하위 화소(210a)의 발광 유닛(211a)의 투명 전극(2111a) 및 제2 하위 화소(210b)의 발광 유닛(211b)의 투명 전극(2113b)은 동시에 베이스 기판 상에 형성된다.

[0066] 단계 7. 도 7g에 도시된 바와 같이, 제2 화소의 화소 한정 층(320)은 기판 상에 형성된다. 제2 하위 화소의 화소 한정 층(320)의 개구 지역은 제1 하위 화소의 발광 유닛(210a)의 발광 지역과 제2 하위 화소(210b)의 발광 유닛(211b) 양쪽을 정의한다.

[0067] 또한, 발광 층들은 2개의 개구 지역에 대응하여 제각기 형성된다. 최종적으로, 캐소드 층이 형성된다. 이것은 OLED 제조 공정을 완료한다.

[0068] 본 발명은 또한 디스플레이 장치를 제공한다. 도 8은 소정의 개시된 실시예들을 수용하는 예시적 디스플레이 장치(800)를 도해한다. 디스플레이 장치(800)는, 셀 폰 또는 스마트폰, 태블릿, 텔레비전, 모니터, 랩톱, 디지털 사진 프레임, 또는 내비게이션 시스템, 또는 디스플레이 기능을 가진 임의의 제품들 또는 부품들, 기타 등등과 같은 소정의 적합한 디바이스 또는 부품일 수 있다. 도 8에 도시된 대로, 디스플레이 장치(800)는 컨트롤러(802), 구동 회로(804), 메모리(806), 주변 장치들(808), 및 디스플레이 패널(810)을 포함한다.

[0069] 컨트롤러(802)는 통합 마이크로프로세서, DSP, 및/또는 그래픽 프로세서와 같은, 임의의 적절한 프로세서 또는 프로세서들을 포함할 수 있다. 또한, 컨트롤러(802)는 멀티 스레드 또는 병렬 처리를 위한 다중 코어를 포함할 수 있다. 메모리(806)는 판독 전용 메모리(ROM), 랜덤 액세스 메모리(RAM), 플래시 메모리 모듈들, 및 소거가능 및 재기입가능 메모리와 같은 임의의 적절한 메모리 모듈들, 및 CD-ROM, U-디스크, 및 하드 디스크, 기타 등등과 같은 다른 기억 매체를 포함할 수 있다. 메모리(806)는 컨트롤러(802)에 의한 실행될 때, 다양한 처리들을 구현하기 위한 컴퓨터 프로그램을 저장할 수 있다.

[0070] 주변 장치들(808)은 USB, HDMI, VGA, DVI, 기타 등등과 같은, 다양한 신호 인터페이스를 제공하기 위한 임의의 인터페이스 디바이스들을 포함할 수 있다. 주변 장치들(808)은 키보드, 마우스, 및/또는 원격 컨트롤러 디바이스들과 같은, 임의의 입력 및 출력(I/O) 디바이스들을 포함할 수 있다. 주변 장치들(808)은 또한 유선 또는 무선 통신 네트워크를 통하여 연결을 확립하기 위한 임의의 적절한 통신 모듈을 포함할 수 있다.

[0071] 구동 회로(804)는 전력을 디스플레이 패널(810)에게 공급하기 위한 임의의 적절한 구동 회로들을 포함할 수 있다. 디스플레이 패널(810)은 임의의 적절한 OLED 디스플레이를 포함할 수 있다. 동작 동안, 디스플레이(810)는 디스플레이용으로 컨트롤러(802) 및 구동 회로(804)에 의해 이미지 신호 또는 다른 원시 데이터 신호를 제공받을 수 있다.

[0072] 본 개시 내용은 OLED 디바이스들, OLED 디바이스를 제조하는 방법, 및 디스플레이 장치를 제공한다. 구체적으로, 본 개시 내용에 따라, 복수의 화소가 베이스 기판 상에 어레이로 배열되고, 각각의 화소는 하위 화소들이 상이한 색들을 표시하는 식으로 하여 복수의 하위 화소들을 포함한다. 각각의 하위 화소는 발광 유닛 및 발광 유닛을 제어하여 광을 방출하도록 하는 제어 회로로 구성된다. 각각의 화소 내에, 각각의 하위 화소가 자리잡은 지역은 서로 중첩하지 않는다. 베이스 기판 상의 제1 하위 화소의 발광 유닛의 정사영은 적어도 제2 하위 화소의 제어 회로의 정사영 지역 내에 자리잡는다.

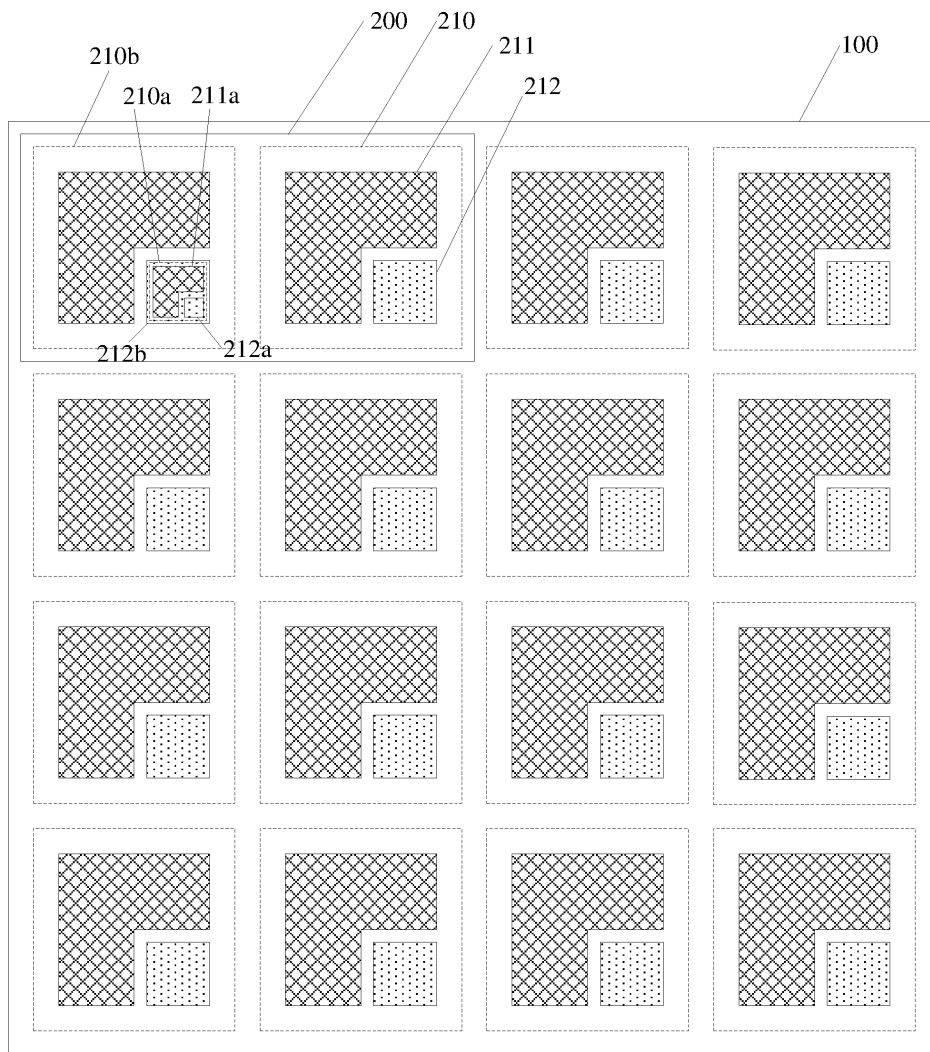
[0073] 본 발명의 OLED 디바이스에 따라, 제1 하위 화소의 발광 유닛은 적어도 제2 하위 화소의 제어 회로가 자리잡은 지역에 구성되고 배치된다. 그러므로, 각각의 화소에서 발광 유닛들에 의해 비례적으로 차지되는 지역은 각각

의 화소의 개구 비를 향상시키도록 증가된다. 그러므로, 본 개시 내용의 실시예들은 OLED 디바이스의 해상도를 향상시킨다.

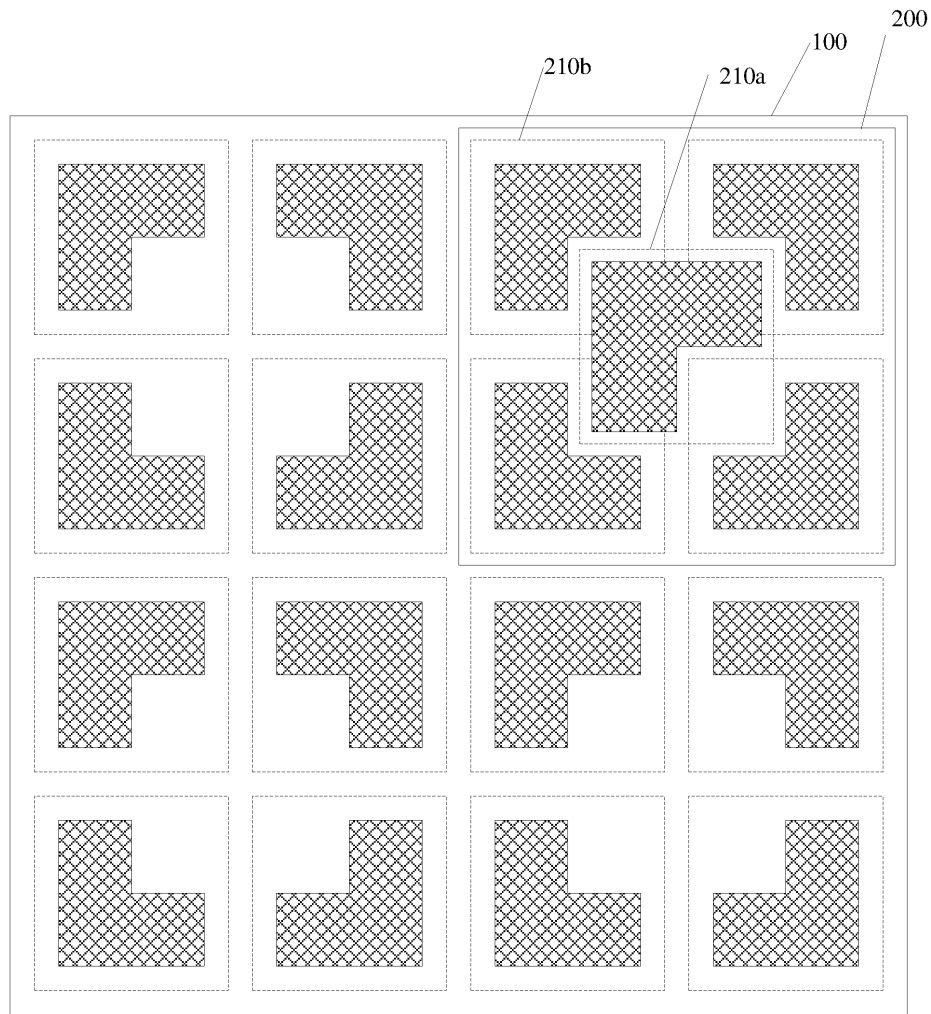
[0074] 본 명세서에 개시된 실시예들은 예시적인 것에 불과하고 본 개시의 범위를 제한하지 못한다. 개시된 실시예들의 기술적 해법들에 대한 다양한 변경들, 수정들 또는 균등물들이 본 기술분야의 통상의 기술자들에게 명백할 수 있다. 본 발명의 사상 및 범위에서 벗어나지 않고서, 개시된 실시예들에 대한 그와 같은 다른 수정들, 균등물들, 또는 개선들은 본 개시 내용의 범위 내에 포함되도록 의도된다.

도면

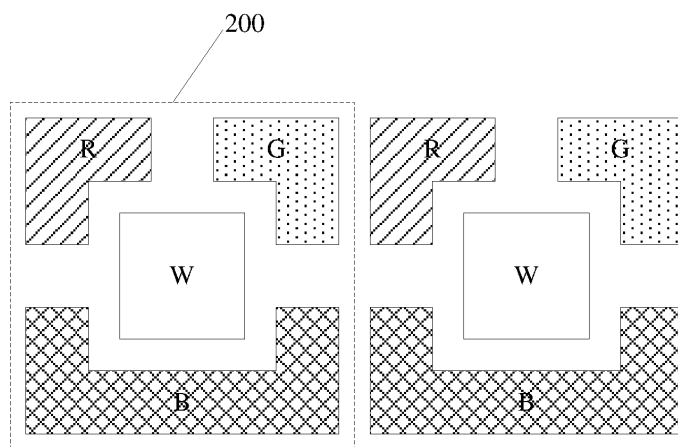
도면1



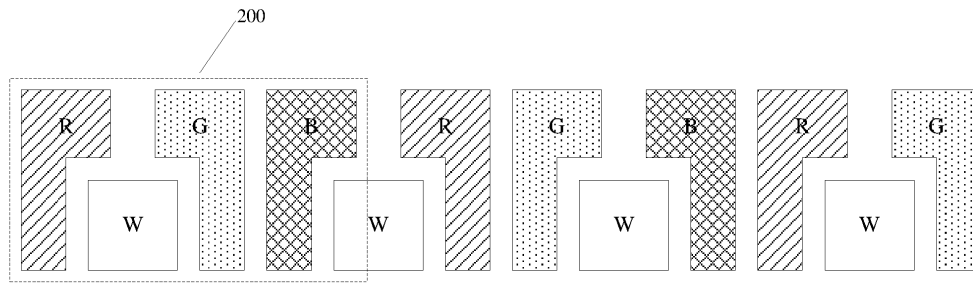
도면2



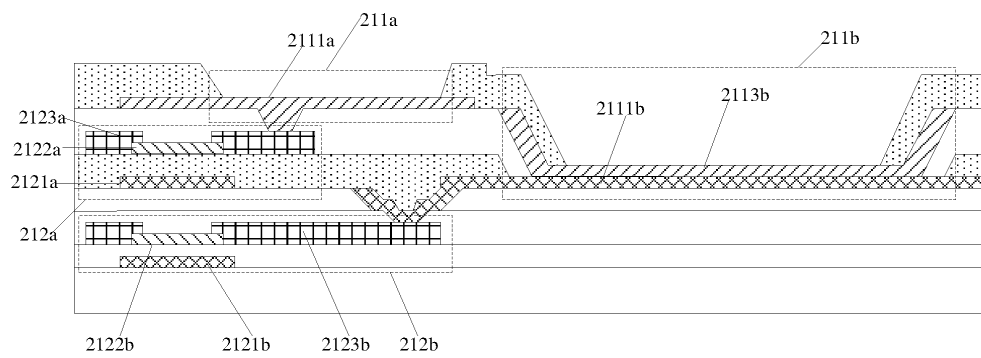
도면3



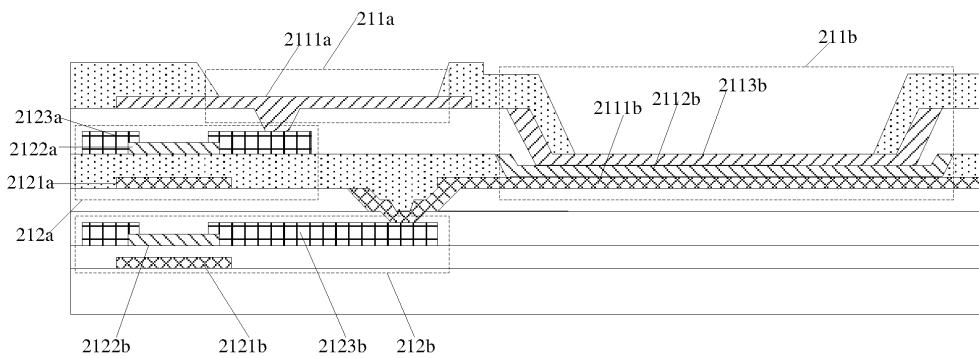
도면4



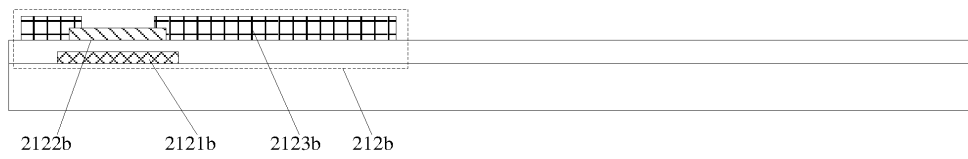
도면5



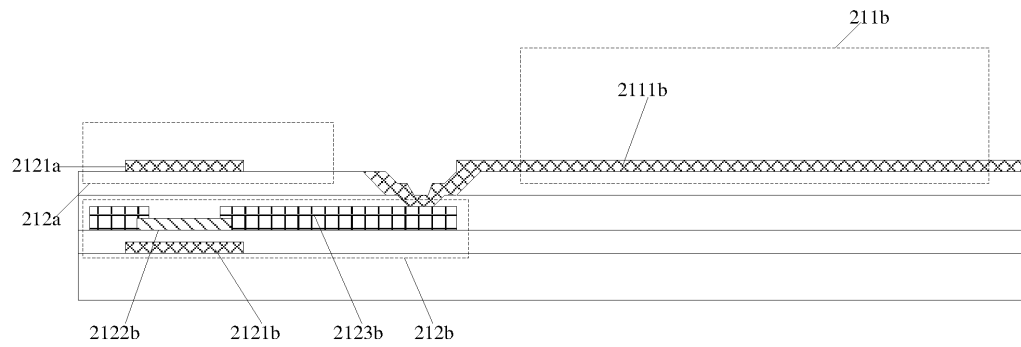
도면6



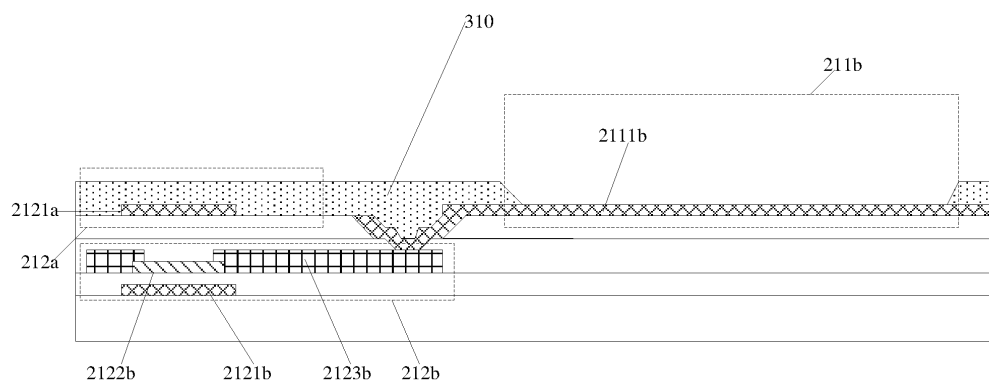
도면7a



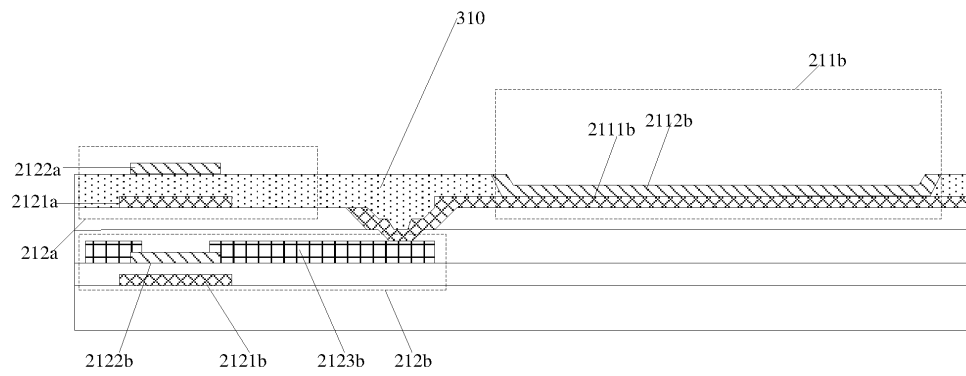
도면7b



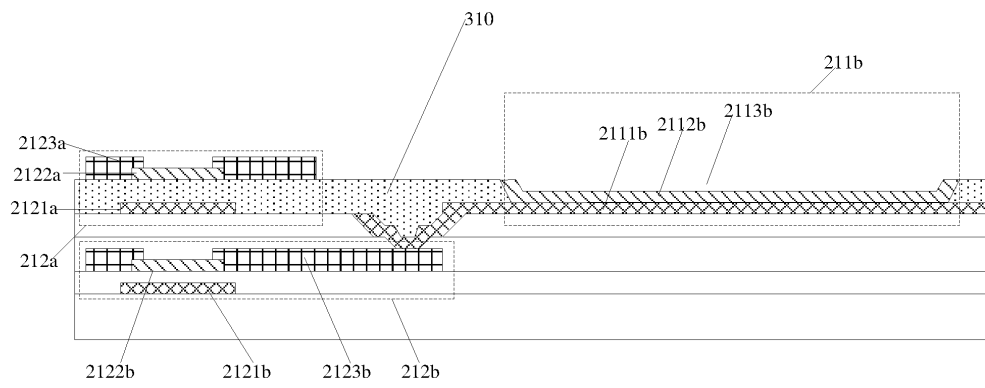
도면7c



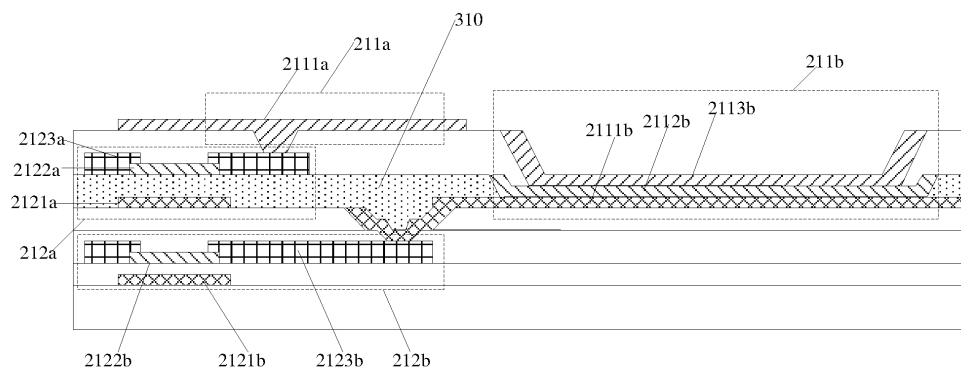
도면7d



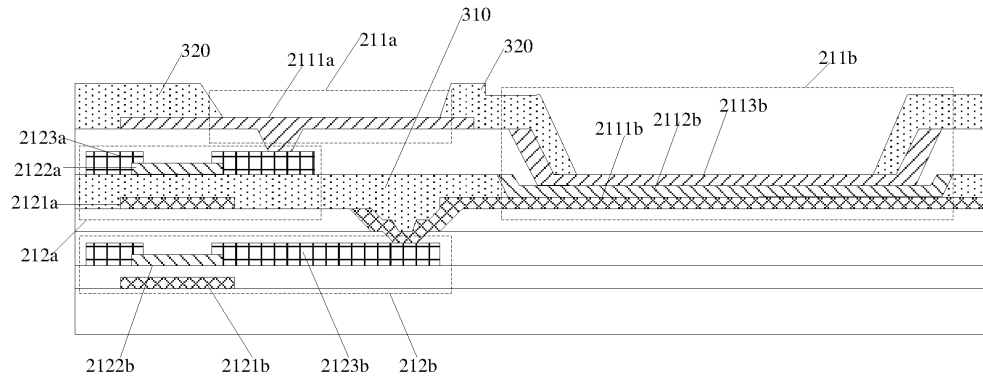
도면7e



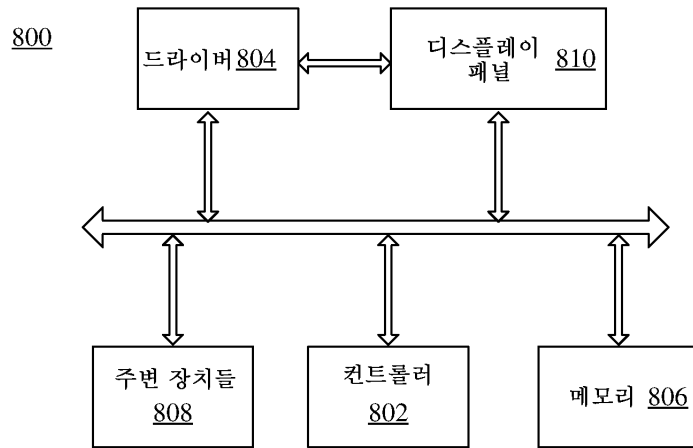
도면7f



도면7g



도면8



专利名称(译)	有机发光二极管阵列基板，其制造方法以及相关的显示装置		
公开(公告)号	KR1020160145718A	公开(公告)日	2016-12-20
申请号	KR1020167031854	申请日	2015-09-18
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	博科技集团股份有限公司		
当前申请(专利权)人(译)	博科技集团股份有限公司		
[标]发明人	HSIN LUNG PAO 신훈파오 WU CHANG YEN 우창옌		
发明人	신, 룡파오 우, 창옌		
IPC分类号	H01L27/32 H01L51/52 H01L51/56		
CPC分类号	H01L27/3218 H01L27/3213 H01L27/3216 H01L27/3262 H01L51/5271 H01L51/56		
代理人(译)	Yangyoungjun Gimseongun Baekmangi		
优先权	201510173298.0 2015-04-13 CN		
其他公开文献	KR101844174B1		
外部链接	Espacenet		

摘要(译)

有机发光二极管 (OLED) 显示器阵列面板，以及相同OLED结构的制造方法和显示装置。包括多个像素 (200)，其中OLED阵列面板布置在基板上到阵列。此外，每个像素 (200) 包括指示不同颜色的第一子像素 (210a) 和第二子像素 (210b)。每个子像素 (210) 包括发光单元 (211) 和控制电路 (212)。此外，第一子像素 (210a) 的发光单元 (211a) 在基底基板上的投影与第二子像素 (210b) 的控制电路 (212b) 在基底基板上的投影重叠。当第一子像素 (210a) 的发光单元 (211a) 是第二子像素 (210b) 的控制电路 (212b) 时，使用根据本公开的OLED显示结构所拥有的区域和第二子像素 (210b) 的控制电路 (212b)。建立。在这每个像素，显示表面可以增加并且拥有发光单元，因此显示器的分辨率得到改善。

