



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0141252
(43) 공개일자 2016년12월08일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01) H01L 27/32 (2006.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
H01L 27/3211 (2013.01)
(21) 출원번호 10-2015-0076249
(22) 출원일자 2015년05월29일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
조경현
전라북도 정읍시 금봉1길 1-1 102동 1405호 (상동, 대림아파트)
타니료스케
경기도 파주시 탄현면 엘씨디로241번길 30-15 404호 (금승리)
(74) 대리인
김은구, 송해모

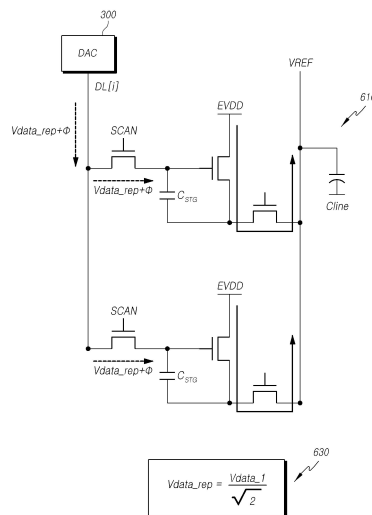
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 다중 서브픽셀 센싱 방법 및 이를 적용하는 유기발광표시장치

(57) 요약

본 실시예들은, 다중 서브픽셀 센싱이 적용된 유기발광표시장치에 관한 것으로, 유기발광다이오드와 유기발광다이오드를 구동하기 위한 구동 트랜지스터를 포함하는 서브픽셀이 배치된 표시패널, 표시패널에 연결되어 i개의 게이트라인에 동시에 신호를 인가하는 게이트 드라이버, i개의 게이트라인과 교차하는 M개의 데이터라인에 있어서, 하나의 데이터라인에 연결된 i개의 서브픽셀을 동시에 센싱하여 대표센싱값을 출력하는 센싱부와, 대표센싱값에 기반하여 i개의 서브픽셀 중 어느 하나 이상을 보상하는 보상부를 포함하며 표시패널에 연결된 데이터 드라이버, 및 데이터 드라이버 및 게이트 드라이버를 제어하는 타이밍 컨트롤러를 포함하는 유기발광표시장치를 제공한다.

대표도 - 도6



(52) CPC특허분류
G09G 2300/0842 (2013.01)

명세서

청구범위

청구항 1

유기발광다이오드와 상기 유기발광다이오드를 구동하기 위한 구동 트랜지스터를 포함하는 서브픽셀이 배치된 표시패널;

상기 표시패널의 i 개의 게이트라인에 동시에 신호를 인가하는 게이트 드라이버;

상기 i 개의 게이트라인과 교차하는 M 개의 데이터라인에 있어서, 하나의 데이터라인에 연결된 i 개의 서브픽셀을 동시에 센싱하여 대표센싱값을 출력하는 센싱부를 포함하는 데이터 드라이버; 및

상기 데이터 드라이버 및 게이트 드라이버를 제어하는 타이밍 컨트롤러를 포함하며,

상기 데이터 드라이버 또는 상기 타이밍 컨트롤러는 상기 대표센싱값에 기반하여 상기 i 개의 서브픽셀 중 어느 하나 이상의 구동 트랜지스터의 특성치를 보상하는 보상부를 포함하는 유기발광표시장치.

청구항 2

제1항에 있어서,

상기 데이터 드라이버가 상기 데이터라인에 인가하는 데이터 전압은 i 의 제곱근의 역수에 비례하는 데이터 전압인 유기발광표시장치.

청구항 3

제1항에 있어서,

상기 하나의 데이터라인에 연결된 i 개의 서브픽셀은 각각 제1 내지 제 i 문턱전압 보상값을 가지며,

상기 데이터 드라이버가 상기 데이터라인에 인가하는 데이터전압은 상기 제1 내지 제 i 문턱전압 보상값의 중간값, 평균값, 최다빈도값 중 어느 하나를 적용하여 보상한 데이터 전압인 유기발광표시장치.

청구항 4

제1항에 있어서,

상기 보상부는 상기 대표센싱값을 상기 서브픽셀의 수로 나누어 상기 서브픽셀을 보상하는 유기발광표시장치.

청구항 5

제1항에 있어서,

상기 하나의 데이터라인에 연결된 i 개의 서브픽셀은 각각 제1 내지 제 i 문턱전압 보상값을 가지며,

상기 보상부는 상기 대표센싱값을 상기 제1 내지 제 i 문턱전압 보상값의 비율에 따라 상기 i 개의 서브픽셀들을 보상하는 유기발광표시장치.

청구항 6

제1항에 있어서,

상기 타이밍 컨트롤러는

상기 게이트 드라이버가 제어하는 다수의 게이트라인 중에서 각 게이트라인의 센싱값 또는 문턱전압을 비교하여 차이가 가장 낮은 둘 이상의 게이트라인을 선택하도록 제어하며,

상기 타이밍 컨트롤러는 상기 센싱부가 상기 둘 이상의 게이트라인과 하나의 데이터라인에 연결된 둘 이상의 서브픽셀에 대해 대표센싱값을 출력하도록 제어하는 유기발광표시장치.

청구항 7

제1항에 있어서,

상기 타이밍 컨트롤러는

상기 게이트 드라이버가 제어하는 다수의 게이트라인 중에서 인접한 다수의 게이트라인을 선택하며

상기 센싱부가 상기 둘 이상의 게이트라인과 하나의 데이터라인에 연결된 둘 이상의 서브픽셀에 대해 대표 센싱값을 출력하도록 상기 데이터 드라이버와 게이트 드라이버를 제어하는 유기발광표시장치.

청구항 8

유기발광다이오드와 상기 유기발광다이오드를 구동하기 위한 구동 트랜지스터를 포함하는 서브픽셀이 배치된 표시패널;

상기 표시패널의 게이트라인에 신호를 인가하는 게이트 드라이버;

상기 표시패널의 데이터라인에 신호를 인가하는 데이터 드라이버; 및

상기 게이트 드라이버 및 상기 데이터 드라이버를 제어하는 타이밍 컨트롤러를 포함하며;

상기 타이밍 컨트롤러의 제어에 의하여,

상기 게이트 드라이버는 i 개의 게이트라인에 신호를 인가하며, 상기 데이터 드라이버는 신호가 인가된 게이트라인과 교차하는 M 개의 데이터라인들에 대하여 센싱을 수행하며, 상기 센싱은 상기 각 데이터라인에 연결된 i 개의 서브픽셀들의 구동 트랜지스터에서 진행되는 유기발광표시장치.

청구항 9

제8항에 있어서,

상기 타이밍 컨트롤러는 시간 스케줄에 따라 상기 i 개의 게이트라인을 선택하도록 상기 게이트 드라이버를 제어하는 유기발광표시장치.

청구항 10

제8항에 있어서,

상기 타이밍 컨트롤러는 상기 서브픽셀의 색상에 따라 상기 i 개의 게이트라인을 선택하도록 상기 게이트 드라이버를 제어하는 유기발광표시장치.

청구항 11

제8항에 있어서,

상기 타이밍 컨트롤러는 상기 게이트라인의 위치에 따라 상기 i 개의 게이트라인을 선택하도록 상기 게이트 드라이버를 제어하는 유기발광표시장치.

이버를 제어하는 유기발광표시장치.

청구항 12

게이트 드라이버가 다수의 게이트라인 중에서 둘 이상인 i 개의 게이트라인에 센싱을 위한 신호를 동시에 인가하는 단계;

데이터 드라이버가 다수의 데이터라인에 센싱을 위한 데이터전압을 인가하는 단계;

상기 데이터 드라이버가 상기 신호가 인가된 게이트라인과 상기 데이터라인의 교차지점에 위치하는 서브픽셀들을 센싱하는 단계; 및

상기 데이터 드라이버가 센싱한 대표센싱값을 이용하여 상기 각 데이터라인에 연결된 서브픽셀의 구동 트랜지스터의 특성치를 보상하는 단계를 포함하는 유기발광표시장치에서 다중 서브픽셀을 센싱하는 방법.

청구항 13

제12항에 있어서,

상기 데이터 드라이버가 상기 데이터라인에 인가하는 데이터 전압은 상기 게이트라인의 i 의 제곱근의 역수에 비례하는 데이터 전압인 유기발광표시장치에서 다중 서브픽셀을 센싱하는 방법.

청구항 14

제12항에 있어서,

상기 하나의 데이터라인에 연결된 i 개의 서브픽셀은 각각 제1 내지 제 i 문턱전압 보상값을 가지며,

상기 인가하는 단계는,

상기 데이터 드라이버가 상기 제1 내지 제 i 문턱전압 보상값의 중간값, 평균값, 최다빈도값 중 어느 하나를 적용하여 보상한 데이터 전압을 상기 데이터라인에 인가하는 단계인 유기발광표시장치에서 다중 서브픽셀을 센싱하는 방법.

발명의 설명

기술 분야

[0001] 본 실시예들은 다중 서브픽셀 센싱이 적용된 유기발광표시장치에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있으며, 근래에는 액정표시장치(LCD: Liquid Crystal Display), 플라즈마표시장치(PDP: Plasma Display Panel), 유기발광표시장치(OLED: Organic Light Emitting Display Device, 또는 유기전계발광표시장치) 등과 같은 다양한 표시장치가 활용되고 있다. 이러한 다양한 표시장치에는, 그에 맞는 표시패널이 포함된다.

[0003] 최근, 표시장치로서 각광받고 있는 유기발광표시장치는 스스로 발광하는 유기발광다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써 응답속도가 빠르고, 명암비(Contrast Ration), 발광효율, 휘도 및 시야각 등이 크다는 장점이 있다.

[0004] 이러한 유기발광표시장치의 유기발광표시패널에는 배치되는 각 서브픽셀은, 기본적으로, 유기발광다이오드를 구동하는 구동 트랜지스터, 구동 트랜지스터의 게이트 노드에 데이터 전압을 전달해주는 스위칭 트랜지스터, 한 프레임 시간 동안 일정 전압을 유지해주는 역할을 하는 캐패시터를 포함하여 구성될 수 있다.

[0005] 한편, 각 서브픽셀 내 구동 트랜지스터는 문턱전압, 이동도 등의 특성치를 갖는데, 이러한 특성치는 각 구동 트

랜지스터마다 다를 수 있다.

- [0006] 또한, 구동 트랜지스터는 구동 시간이 길어짐에 따라 열화(Degradation) 되어 특성치가 변할 수 있는데, 이러한 열화 정도의 차이에 따라, 구동 트랜지스터 간의 특성치 편차가 발생할 수 있다.
- [0007] 이러한 각 구동 트랜지스터 간의 특성치 편차는 휘도 편차를 발생시켜 유기발광표시패널의 휘도 불균일을 야기한다.
- [0008] 이에, 구동 트랜지스터에 대한 특성치를 센싱하여 특정치 간의 편차를 보상해주는 기술이 개발되었다. 하지만, 표시장치의 크기가 증가하여 구동 트랜지스터의 숫자는 증가하고 구동 트랜지스터의 크기는 작아지면서 빠른 시간 내에 트랜지스터의 특성을 파악하는 센싱 시간이 증가하고, 센싱에 필요한 전압을 높여줘야 하는 문제가 발생하고 있다.

발명의 내용

해결하려는 과제

- [0009] 본 실시예들의 목적은 표시패널을 구성하는 픽셀의 이동도를 효율적으로 보상하는 유기발광표시장치를 제공하는 데 있다.
- [0010] 본 실시예들의 다른 목적은 하나의 데이터라인에 연결된 둘 이상의 서브픽셀을 동시에 센싱하여 이동도를 보상하는 유기발광표시장치를 제공하는 데 있다.
- [0011] 본 실시예들의 또 다른 목적은 둘 이상의 서브픽셀에 센싱을 위한 데이터 전압을 인가하여 센싱에 소요되는 데이터 전압의 크기를 줄이는 유기발광표시장치를 제공하는 데 있다.
- [0012] 본 실시예들의 또 다른 목적은 둘 이상의 게이트라인에 센싱을 위한 신호를 인가하여 이동도 보상을 위한 센싱 시간을 줄이는 데 있다.
- [0013] 본 실시예들의 또 다른 목적은 별도의 회로나 부품 없이도 데이터 전압의 크기를 줄이면서도 이동도 보상을 위한 센싱 시간을 줄이는 유기발광표시장치를 제공하는 데 있다.

과제의 해결 수단

- [0014] 일 실시예는, 유기발광다이오드와 유기발광다이오드를 구동하기 위한 구동 트랜지스터를 포함하는 서브픽셀이 배치된 표시패널, 표시패널의 i 개의 게이트라인에 동시에 신호를 인가하는 게이트 드라이버, i 개의 게이트라인과 교차하는 M 개의 데이터라인에 있어서, 하나의 데이터라인에 연결된 i 개의 서브픽셀을 동시에 센싱하여 대표 센싱값을 출력하는 센싱부를 포함하는 데이터 드라이버, 및 데이터 드라이버 및 게이트 드라이버를 제어하는 타이밍 컨트롤러를 포함하며, 데이터 드라이버 또는 타이밍 컨트롤러는 대표 센싱값에 기반하여 i 개의 서브픽셀 중 어느 하나 이상의 구동 트랜지스터의 특성치를 보상하는 보상부를 포함하는 유기발광표시장치를 제공한다.
- [0015] 다른 실시예는 유기발광다이오드와 유기발광다이오드를 구동하기 위한 구동 트랜지스터를 포함하는 서브픽셀이 배치된 표시패널, 표시패널의 게이트라인에 신호를 인가하는 게이트 드라이버, 표시패널의 데이터라인에 신호를 인가하는 데이터 드라이버, 및 게이트 드라이버 및 데이터 드라이버를 제어하는 타이밍 컨트롤러를 포함하며, 타이밍 컨트롤러의 제어에 의하여, 게이트 드라이버는 i 개의 게이트라인에 신호를 인가하며, 데이터 드라이버는 신호가 인가된 게이트라인과 교차하는 M 개의 데이터라인들에 대하여 센싱을 수행하며, 센싱은 각 데이터라인에 연결된 i 개의 서브픽셀들의 구동 트랜지스터에서 진행되는 유기발광표시장치를 제공한다.
- [0016] 또다른 실시예는 게이트 드라이버가 다수의 게이트라인 중에서 둘 이상인 i 개의 게이트라인에 센싱을 위한 신호를 동시에 인가하는 단계, 데이터 드라이버가 다수의 데이터라인에 센싱을 위한 데이터전압을 인가하는 단계, 데이터 드라이버가 신호가 인가된 게이트라인과 데이터라인의 교차지점에 위치하는 서브픽셀들을 센싱하는 단계, 데이터 드라이버가 센싱한 대표센싱값을 이용하여 각 데이터라인에 연결된 서브픽셀의 구동 트랜지스터의 특성치를 보상하는 단계를 포함하는 유기발광표시장치에서 다중 서브픽셀을 센싱하는 방법을 제공한다.

발명의 효과

- [0017] 이상에서 설명한 바와 같은 본 발명의 실시예들에 의하면, 서브픽셀을 구성하는 트랜지스터의 이동도를 보상하기 위해 하나의 데이터라인에 연결된 둘 이상의 서브픽셀을 동시에 센싱하여 데이터전압을 낮추는 효과를 제공

한다.

[0018] 본 발명의 실시예에 의하면, 구동 트랜지스터의 크기 축소로 인한 센싱 시 데이터전압의 증가를 억제하여 데이터전압의 오버플로우를 방지하는 효과를 제공한다.

[0019] 본 발명의 실시예에 의하면, 구동 트랜지스터의 크기 축소에도 데이터전압을 정상 범위내에서 인가할 수 있으므로, 이동도 보상의 정확도를 높이는 효과를 제공한다.

도면의 간단한 설명

[0020] 도 1은 본 실시예들에 따른 유기발광표시장치의 시스템 구성도이다.

도 2는 본 실시예들에 따른 유기발광표시장치의 서브픽셀 회로 및 서브픽셀 보상 회로를 나타낸 도면이다.

도 3은 본 실시예들에 따른 유기발광표시장치(100)의 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 원리를 설명하기 위한 도면이다.

도 4 및 도 5는 본 실시예들에 따른 유기발광표시장치(100)의 구동 트랜지스터(DRT)에 대한 이동도 센싱 원리를 설명하기 위한 도면이다.

도 6은 본 발명의 일 실시예에 의한 두 개의 서브픽셀에 대한 센싱 메커니즘에 대해 설명하는 도면이다.

도 7은 본 발명의 일 실시예에 의한 인접한 게이트라인의 서브픽셀들을 동시에 센싱하는 유기발광표시장치를 보여주는 도면이다.

도 8 및 도 9는 본 발명의 일 실시예에 의한 게이트라인 두 개에 연결된 서브픽셀들을 센싱하는 도면이다.

도 10은 본 발명의 일 실시예에 의한 멀티센싱 시 인가되는 데이터전압의 예시를 보여주는 도면이다.

도 11은 본 발명의 일 실시예에 의한 멀티센싱 시 센싱되는 값을 보여주는 도면이다.

도 12는 종래의 하나의 서브픽셀을 센싱하는 경우와 본 발명을 적용하여 둘 이상의 서브픽셀을 센싱하는 경우의 데이터 전압의 상승을 비교하는 도면이다.

도 13은 본 발명의 일 실시예에 의한 블랭크 타임시 진행되는 이동도 센싱 과정을 보여주는 도면이다.

도 14는 본 발명의 일 실시예에 의한 서브픽셀의 색상에 따라 멀티센싱과 싱글센싱을 수행하는 과정을 보여주는 도면이다.

도 15는 본 발명의 일 실시예에 의한 서브픽셀의 위치에 따라 멀티센싱과 싱글센싱을 수행하는 과정을 보여주는 도면이다.

도 16은 본 발명의 일 실시예에 의한 각 서브픽셀 별 문턱전압 보상값을 포함하는 메모리의 구성을 보여주는 도면이다.

도 17은 본 발명의 일 실시예에 의한 유기발광표시장치에서 다중 서브픽셀을 센싱하는 과정을 보여주는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0021] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조 부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.

[0022] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.

[0023] 도 1은 본 실시예들에 따른 유기발광표시장치(100)의 개략적인 시스템 구성도이다.

- [0024] 도 1을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 다수의 데이터라인(DL1~DLm) 및 다수의 게이트라인(GL1~GLn)이 배치되고, 다수의 서브픽셀(SP: Sub Pixel)이 배치된 표시패널(110)과, 표시패널(110)의 상단 또는 하단에 연결되고 다수의 데이터라인(DL1~DLm)을 구동하는 데이터 드라이버(120)와, 다수의 게이트라인(GL1~GLn)을 구동하는 게이트 드라이버(130)와, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하는 타이밍 컨트롤러(140) 등을 포함한다.
- [0025] 도 1을 참조하면, 표시패널(110)에는 다수의 서브픽셀(SP)이 매트릭스 타입으로 배치된다.
- [0026] 따라서, 표시패널(110)에는 다수의 서브픽셀 라인(Sub Pixel Line)이 존재하는데, 서브픽셀 라인은 서브픽셀 행(Sub Pixel Row)일 수도 있고, 서브픽셀 열(Sub Pixel Column)일 수도 있다. 아래에서는, 서브픽셀 행을 서브픽셀 라인으로 기재한다.
- [0027] 데이터 드라이버(120)는, 다수의 데이터라인(DL1~DLm)으로 데이터 전압을 공급함으로써, 다수의 데이터라인(DL1~DLm)을 구동한다. 여기서, 데이터 드라이버(120)는 소스 드라이버라고도 한다. 게이트 드라이버(130)는, 다수의 게이트라인(GL1~GLn)으로 스캔 신호를 순차적으로 공급함으로써, 다수의 게이트라인(GL1~GLn)을 순차적으로 구동한다. 여기서, 게이트 드라이버(130)는 스캔 드라이버라고도 한다.
- [0028] 타이밍 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)로 각종 제어신호를 공급하여, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어한다.
- [0029] 타이밍 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 입력 영상 데이터를 데이터 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터(Data)를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.
- [0030] 게이트 드라이버(130)는, 타이밍 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔 신호를 다수의 게이트라인(GL1~GLn)으로 순차적으로 공급하여 다수의 게이트라인(GL1~GLn)을 순차적으로 구동한다.
- [0031] 게이트 드라이버(130)는, 구동 방식이나 패널 설계 방식 등에 따라서, 도 1에서와 같이, 표시패널(110)의 일 측에만 위치할 수도 있고, 경우에 따라서는, 양측에 위치할 수도 있다. 또한, 게이트 드라이버(130)는, 하나 이상의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다.
- [0032] 데이터 드라이버(120)는, 특정 게이트라인이 열리면, 타이밍 컨트롤러(140)로부터 수신한 영상 데이터(Data)를 아날로그 형태의 데이터 전압(Vdata)으로 변환하여 다수의 데이터라인(DL1~DLm)으로 공급함으로써, 다수의 데이터라인(DL1~DLm)을 구동한다.
- [0033] 데이터 드라이버(120)는, 적어도 하나의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 다수의 데이터라인을 구동할 수 있다.
- [0034] 각 전술한 게이트 드라이버 집적회로 또는 소스 드라이버 집적회로는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, 표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 표시패널(110)에 집적화되어 배치될 수도 있다.
- [0035] 각 소스 드라이버 집적회로는, 쉬프트 레지스터, 래치 회로 등을 포함하는 로직부와, 디지털 아날로그 컨버터(DAC: Digital Analog Converter)와, 출력 버퍼 등을 포함할 수 있으며, 경우에 따라서, 서브픽셀의 특성(예: 구동 트랜지스터의 문턱전압 및 이동도, 유기발광다이오드의 문턱전압, 서브픽셀의 휘도 등)을 보상하기 위하여 서브픽셀의 특성을 센싱하기 위한 센싱부(도 3의 310)를 더 포함할 수 있다.
- [0036] 또한, 각 소스 드라이버 집적회로는, 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수 있다. 이 경우, 각 소스 드라이버 집적회로의 일 단은 적어도 하나의 소스 인쇄회로기판(Source Printed Circuit Board)에 본딩되고, 타 단은 표시패널(110)에 본딩된다.
- [0037] 한편, 타이밍 컨트롤러(140)는, 입력 영상 데이터와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 외부(예: 호스트 시스템)로부터 수신한다.
- [0038] 타이밍 컨트롤러(140)는, 외부로부터 입력된 입력 영상 데이터를 데이터 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터(Data)를 출력하는 것 이외에, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등

의 타이밍 신호를 입력받아, 각종 제어 신호들을 생성하여 데이터 드라이버(120) 및 게이트 드라이버(130)로 출력한다.

- [0039] 예를 들어, 타이밍 컨트롤러(140)는, 게이트 드라이버(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 각종 게이트 제어 신호(GCS: Gate Control Signal)를 출력한다.
- [0040] 여기서, 게이트 스타트 펄스(GSP)는 게이트 드라이버(130)를 구성하는 하나 이상의 게이트 드라이버 집적회로의 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 하나 이상의 게이트 드라이버 집적회로에 공통으로 입력되는 클럭 신호로서, 스캔 신호(게이트 펄스)의 쉬프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 하나 이상의 게이트 드라이버 집적회로의 타이밍 정보를 지정하고 있다.
- [0041] 또한, 타이밍 컨트롤러(140)는, 데이터 드라이버(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 각종 데이터 제어 신호(DCS: Data Control Signal)를 출력한다.
- [0042] 여기서, 소스 스타트 펄스(SSP)는 데이터 드라이버(120)를 구성하는 하나 이상의 소스 드라이버 집적회로의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이버 집적회로 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 데이터 드라이버(120)의 출력 타이밍을 제어한다.
- [0043] 도 1을 참조하면, 타이밍 컨트롤러(140)는, 적어도 하나의 소스 드라이버 집적회로가 본딩된 소스 인쇄회로기판과 연성 플랫 케이블(FFC: Flexible Flat Cable) 또는 연성 인쇄 회로(FPC: Flexible Printed Circuit) 등의 연결 매체를 통해 연결된 컨트롤 인쇄회로기판(Control Printed Circuit Board)에 배치될 수 있다.
- [0044] 본 실시예들에 따른 유기발광표시장치(100)는 유기발광표시장치(Organic Light Emitting Display Device)로서, 각 서브픽셀(SP)은 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 이를 구동하기 위한 트랜지스터(DRT: Driving Transistor) 등의 회로 소자로 구성되어 있다. 각 서브픽셀(SP)을 구성하는 회로 소자의 종류 및 개수는, 제공 기능 및 설계 방식 등에 따라 다양하게 정해질 수 있다.
- [0045] 한편, 유기발광표시장치(100)에서는, 각 서브픽셀(SP)의 구동 시간이 길어짐에 따라, 유기발광다이오드(OLED), 구동 트랜지스터(DRT) 등의 회로 소자가 열화되고, 이에 따라, 유기발광다이오드(OLED), 구동 트랜지스터(DRT) 등의 회로 소자가 갖는 고유한 특성치(예: 문턱전압, 이동도 등)가 변하게 된다.
- [0046] 회로 소자 간의 특성치 변화 정도는 회로 소자 간의 열화 정도의 차이로 인해 서로 다를 수 있다.
- [0047] 이러한 회로 소자의 특성치 편차로 인해, 각 서브픽셀(SP) 간의 휘도 편차가 발생할 수 있다. 이에 따라, 표시 패널(110)의 휘도 균일도가 나빠져 화질이 저하될 수 있다.
- [0048] 이에, 본 실시예들에 따른 유기발광표시장치(100)는 서브픽셀(SP) 간 회로 소자의 특성치 편차를 보상해주는 "서브픽셀 보상(Pixel Compensation) 기능"을 제공할 수 있다.
- [0049] 본 실시예들에 따른 유기발광표시장치(100)에서, 각 서브픽셀(SP)은 서브픽셀 특성치의 센싱과 서브픽셀 특성치 편차의 보상을 가능하게 하는 구조를 갖는다.
- [0050] 또한, 본 실시예들에 따른 유기발광표시장치(100)는 서브픽셀 보상 기능을 제공하여 위하여, 서브픽셀 특성치를 센싱하기 위한 센싱 구성과, 센싱 구성의 센싱 결과를 이용하여 각 서브픽셀 간의 특성치 편차를 보상해주기 위한 보상 구성을 포함할 수 있다.
- [0051] 여기서, 서브픽셀 특성치는, 일 예로, 유기발광다이오드(OLED)의 문턱전압 등의 특성치, 구동 트랜지스터(DRT)의 문턱전압, 이동도 등의 특성치 등을 포함할 수 있다. 아래에서는, 서브픽셀 특성치로서, 구동 트랜지스터(DRT)의 문턱전압, 이동도를 예로 든다.
- [0052] 도 2는 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀 회로 및 서브픽셀 보상 회로를 나타낸 도면이다.
- [0053] 도 2에서 서브픽셀 회로(201)를 먼저 살펴본다. 서브픽셀은 i 번째 데이터라인(DLi, $1 \leq i \leq m$)으로부터 데이터 전압(Vdata)을 공급받는 임의의 서브픽셀로서, 서브픽셀 특성치의 센싱과 서브픽셀 특성치 편차의 보상을 가능하게 하는 구조로 되어 있다.
- [0054] 도 2를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)의 각 서브픽셀은 유기발광다이오드(OLED)와 이를

구동하기 위한 구동 회로로 되어 있다.

- [0055] 구동 회로는 구동 트랜지스터(DRT), 스위칭 트랜지스터(SWT: Switching Transistor), 센싱 트랜지스터(SENT: Sensing Transistor), 스토리지 캐패시터(Cst: Storage Capacitor)를 포함할 수 있다.
- [0056] 구동 트랜지스터(DRT)는 유기발광다이오드(OLED)로 구동 전류를 공급해줌으로써 유기발광다이오드(OLED)를 구동하며, 구동 트랜지스터(DRT)는 유기발광다이오드(OLED)와 구동전압(EVDD)을 공급하는 구동전압 라인(DVL) 사이에 연결될 수 있다. 구동 트랜지스터(DRT)는 소스 노드 또는 드레인 노드에 해당하는 제1노드(N1), 게이트 노드에 해당하는 제2노드(N2), 드레인 노드 또는 소스 노드에 해당하는 제3노드(N3)를 갖는다.
- [0057] 스위칭 트랜지스터(SWT)는 데이터라인(DLi)과 구동 트랜지스터(DRT)의 제2노드(N2) 사이에 연결되고, 게이트 노드로 스캔 신호(SCAN)를 인가받아 턴 온 된다. 스위칭 트랜지스터(SWT)는 스캔 신호(SCAN)에 의해 턴 온 되어 데이터라인(DLi)으로부터 공급된 데이터 전압(Vdata)을 구동 트랜지스터(DRT)의 제2노드(N2)로 전달해준다.
- [0058] 센싱 트랜지스터(SENT)는 구동 트랜지스터(DRT)의 제1노드(N1)와 기준전압(VREF)을 공급하는 기준전압 라인(RVL) 사이에 연결되고, 게이트 노드로 스캔 신호의 일종인 센싱 신호(SENSE)를 인가받아 턴 온 된다. 센싱 트랜지스터(SENT)는 센싱 신호(SENSE)에 의해 턴 온 되어 기준전압 라인(RVL)을 통해 공급되는 기준전압(VREF)을 구동 트랜지스터(DRT)의 제1노드(N1)에 인가해준다. 또한, 센싱 트랜지스터(SENT)는 센싱 구성이 구동 트랜지스터(DRT)의 제1노드(N1)의 전압을 센싱할 수 있도록 센싱 경로로서의 역할도 해줄 수 있다.
- [0059] 한편, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는 다른 게이트라인을 통해 스위칭 트랜지스터(SWT)의 게이트 노드 및 센싱 트랜지스터(SENT)의 게이트 노드로 각각 인가될 수도 있다.
- [0060] 경우에 따라서는, 스캔 신호(SCAN) 및 센싱 신호(SENSE)는 동일한 신호로서, 동일한 게이트라인을 통해 스위칭 트랜지스터(SWT)의 게이트 노드 및 센싱 트랜지스터(SENT)의 게이트 노드로 각각 인가될 수도 있다.
- [0061] 한편 서브픽셀(210)의 보상을 위한 구성요소들을 살펴보면, 본 실시예들에 따른 유기발광표시장치(100)는 서브픽셀 특성치를 센싱하기 위하여 센싱부(310)와, 센싱부(310)의 센싱 결과를 저장하는 메모리(320)와, 서브픽셀 특성치 편차를 보상해주기 위한 보상부(330)를 포함할 수 있다. 일 예로, 센싱부(310)는 소스 드라이버 집적회로에 포함될 수 있고, 보상부(330)는 타이밍 컨트롤러(140)에 포함될 수 있다. 보상부(330)는 데이터 드라이버 또는 타이밍 컨트롤러에 포함될 수 있다. 이하 명세서에서 서브픽셀 특성치는 해당 서브픽셀을 구동하는 구동 트랜지스터(DRT)의 특성치, 예를 들어 이동도 또는 문턱전압을 의미한다. 이하 명세서에서 서브픽셀을 센싱한다는 의미는 해당 서브픽셀을 구동하는 구동 트랜지스터에 일정한 전압을 가하여 센싱하는 것을 의미한다. 서브픽셀을 보상한다는 의미 역시 서브픽셀을 구동하는 구동 트랜지스터에 전술한 특성치를 이용하여 보상함을 의미한다.
- [0062] 본 실시예들에 따른 유기발광표시장치(100)는, 센싱 구동을 제어하기 위하여, 즉, 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 제1노드(N1)의 전압 인가 상태를 서브픽셀 특성치 센싱에 필요한 상태로 제어하기 위하여, 스위치(SW)를 더 포함할 수 있다. 이 스위치(SW)를 통해, 기준전압 라인(RVL)의 일 단(Nc)은 기준전압 공급노드(Na) 또는 센싱부(310)의 노드(Nb)와 연결될 수 있다.
- [0063] 기준전압 라인(RVL)은, 기본적으로는, 기준전압(VREF)을 센싱 트랜지스터(SENT)를 통해 구동 트랜지스터(DRT)의 제1노드(N1)로 공급해주는 라인이다. 한편, 기준전압 라인(RVL)에는 라인 캐패시터(Cline)가 형성되는데, 센싱부(310)는 필요한 시점에 기준전압 라인(RVL) 상의 라인 캐패시터(Cline)에 충전된 전압을 센싱한다. 따라서, 아래에서는, 기준전압 라인(RVL)을 센싱 라인이라고도 기재한다.
- [0064] 이러한 기준전압 라인(RVL)은, 일 예로, 서브픽셀 열마다 1개씩 배치될 수도 있고, 둘 이상의 서브픽셀 열마다 1개씩 배치될 수도 있다.
- [0065] 예를 들어, 1개의 픽셀이 4개의 서브픽셀(적색 서브픽셀, 흰색 서브픽셀, 녹색 서브픽셀, 청색 서브픽셀)로 구성된 경우, 1개의 픽셀 열마다 1개씩 배치될 수도 있다.
- [0066] 센싱부(310)는 다수 서브픽셀 라인 중에서 센싱 구동이 이루어지는 센싱 서브픽셀 라인(SSPL: Sensing Sub Pixel Line) 상의 서브픽셀 내 구동 트랜지스터(DRT)의 제1노드(N1)와 전기적으로 연결된 센싱 라인(RVL)의 전압을 센싱하여 센싱값을 출력함으로써, 센싱 처리를 수행할 수 있다.
- [0067] 센싱부(310)는, 센싱 라인(RVL)으로 흐르는 전류에 의해 센싱 라인(RVL) 상의 라인 캐패시터(Cline)에 충전된 전압을 센싱할 수 있다.

- [0068] 여기서, 라인 캐패시터(Cline)에 충전된 전압은 센싱 라인(RVL)의 전압이고, 구동 트랜지스터(DRT)의 특성치(문턱전압, 이동도) 성분을 반영하는 구동 트랜지스터(DRT)의 제1노드(N1)의 전압을 나타낸다.
- [0069] 센싱 구동 시, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압을 라인 캐패시터(Cline)에 저장해두고, 센싱부(310)는 구동 트랜지스터(DRT)의 제1노드(N1)의 전압을 직접 센싱하는 것이 아니라, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압을 저장하고 있는 라인 캐패시터(Cline)의 충전 전압을 센싱하기 때문에, 센싱 트랜지스터(SENT)의 턴 오프 시에도, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압을 센싱할 수 있다.
- [0070] 각 서브픽셀은 구동 트랜지스터(DRT)의 문턱전압 센싱을 위해 구동될 수도 있고 구동 트랜지스터(DRT)의 이동도 센싱을 위해 구동될 수도 있다.
- [0071] 이에 따라, 센싱부(310)에서 센싱되는 센싱값은, 구동 트랜지스터(DRT)의 문턱전압(Vth)을 센싱하기 위한 센싱값일 수도 있고, 구동 트랜지스터(DRT)의 이동도를 센싱하기 위한 센싱값일 수도 있다.
- [0072] 서브픽셀이 구동 트랜지스터(DRT)의 문턱전압 센싱을 위해 구동되는 경우, 이러한 문턱전압 센싱 구동에 따라, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 각각은 문턱전압 센싱 구동용 데이터 전압(Vdata)과 기준전압(VREF)으로 초기화되고, 이후, 구동 트랜지스터(DRT)의 제1노드(N1)가 플로팅 되어, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 상승하게 되고, 일정 시간이 지나면, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 포화된다.
- [0073] 이때, 구동 트랜지스터(DRT)의 제1노드(N1)의 포화된 전압(Vdata-Vth)은 센싱 라인(RVL) 상의 라인 캐패시터(Cline)에 충전된다.
- [0074] 센싱부(310)는 센싱 타이밍(샘플링 타이밍)이 되면, 라인 캐패시터(Cline)에 충전된 전압을 센싱한다. 이때, 센싱된 전압(Vsense)은 데이터 전압(Vdata)에서 구동 트랜지스터(DRT)의 문턱전압(Vth)을 뺀 전압에 해당한다.
- [0075] 서브픽셀이 구동 트랜지스터(DRT)의 문턱전압 센싱을 위해 구동되는 경우, 이러한 이동도 센싱 구동에 따라, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 각각은 문턱전압 센싱 구동용 데이터 전압(Vdata)과 기준전압(VREF)으로 초기화되고, 이후, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2)가 모두 플로팅되어 전압이 상승한다.
- [0076] 이때, 전압 상승 속도(시간에 대한 전압 상승치의 변화량)는 구동 트랜지스터(DRT)의 전류 능력, 즉 이동도를 나타낸다. 따라서, 전류 능력(이동도)이 큰 구동 트랜지스터(DRT)일 수록, 구동 트랜지스터(DRT)의 제1노드(N1)의 전압이 더욱 가파르게 상승한다.
- [0077] 이러한 전압 상승에 따라 구동 트랜지스터(DRT)를 통해 센싱 라인(RVL)으로 흐르는 전류에 의해 센싱 라인(RVL) 상의 라인 캐패시터(Cline)가 충전된다.
- [0078] 센싱부(310)는 센싱 라인(RVL) 상의 라인 캐패시터(Cline)에 충전된 전압(Vsense)을 센싱한다.
- [0079] 메모리(320)는 미리 정해진 센싱 서브픽셀 라인 개수(N)만큼의 센싱 서브픽셀 라인(SSPL)별 센싱값을 저장할 수 있다.
- [0080] 미리 정해진 센싱 서브픽셀 라인 개수(N)는, 메모리(320)의 가용 용량 등에 따라, 표시패널(110)에 존재하는 모든 서브픽셀 라인의 개수와 동일할 수 있고, 모든 서브픽셀 라인의 개수보다 적을 수도 있다.
- [0081] 아래에서, 미리 정해진 센싱 서브픽셀 라인 개수(N)는, 모든 서브픽셀 라인의 개수보다 적은 경우로 한정하여 설명한다. 예시적으로는, 센싱 서브픽셀 라인 개수(N)가 35개인 것으로 예시적으로 설명한다.
- [0082] 예를 들어, 유기발광표시장치(100)가 RWGB 픽셀 구조이고 1920×1080 해상도인 경우(즉, m=4×1920, n=1080)일 때, 1080개의 서브픽셀 라인 중에서 35개의 서브픽셀 라인만을 센싱 서브픽셀 라인으로서 센싱한다.
- [0083] 보상부(330)는 메모리(320)에 저장된 센싱값을 토대로 해당 서브픽셀 내 구동 트랜지스터(DRT)의 특성치(예: 문턱전압, 이동도)를 파악하여 특성치 보상 처리를 수행할 수 있다.
- [0084] 여기서, 특성치 보상 처리는, 구동 트랜지스터(DRT)의 문턱전압을 보상하는 문턱전압 보상 처리와, 구동 트랜지스터(DRT)의 이동도를 보상하는 이동도 보상 처리를 포함할 수 있다.
- [0085] 문턱전압 보상 처리는 문턱전압을 보상하기 위한 보상값(문턱전압 보상값)을 연산하고, 연산된 보상값을 메모리(320)에 저장하거나, 연산된 보상값으로 해당 영상 데이터(Data)를 변경하는 처리를 포함할 수 있다.

- [0086] 이동도 보상 처리는 이동도를 보상하기 위한 보상값을 연산하고, 연산된 보상값을 메모리(320)에 저장하거나, 연산된 보상값으로 해당 영상 데이터(Data)를 변경하는 처리를 포함할 수 있다.
- [0087] 보상부(330)는 문턱전압 보상 처리 또는 이동도 보상 처리를 통해 영상 데이터(Data)를 변경하여 변경된 데이터를 소스 드라이버 집적회로로 공급해줄 수 있다.
- [0088] 이때, 소스 드라이버 집적회로 내 디지털 아날로그 컨버터(DAC: Digital Analog Converter, 300)가 아날로그 전압에 해당하는 데이터 전압(Vdata)으로 변환하여 해당 서브픽셀로 공급해줌으로써, 특성치 보상(문턱전압 보상, 이동도 보상)이 실제로 적용된다.
- [0089] 전술한 보상부(330)를 통해, 구동 트랜지스터의 특성치를 보상해주어, 서브픽셀 간의 휘도 편차를 줄여주거나 방지해줄 수 있다.
- [0090] 아래에서는, 구동 트랜지스터(DRT) 간의 문턱전압 편차를 보상하기 위하여, 구동 트랜지스터(DRT)의 문턱전압(Threshold Voltage, Vth)을 센싱하는 원리를 도 3을 참조하여 간략하게 설명한다. 이어서, 구동 트랜지스터(DRT) 간의 이동도 편차를 보상하기 위하여, 구동 트랜지스터(DRT)의 이동도(Mobilit)를 센싱하는 원리를 도 4를 참조하여 간략하게 설명한다.
- [0091] 전술한 센싱부(310)는 아날로그 전압값을 디지털 값으로 변환하는 아날로그 디지털 컨버터(ADC: Analog Digital Converter)로 포함하여 구현될 수 있다.
- [0092] 도 3은 본 실시예들에 따른 유기발광표시장치(100)의 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 원리를 설명하기 위한 도면이다. 단, 구동 트랜지스터(DRT)의 제1노드(N1)는 소스 노드인 것으로 가정한다. 문턱전압 센싱 원리를 간단하게 설명하면, 구동 트랜지스터(DRT)의 소스 노드(N1)의 전압(Vs)이 게이트 노드(N2)의 전압(Vg)을 팔로잉(Following) 하는 소스 팔로잉(Source Following) 동작을 하도록 만들어 주고, 구동 트랜지스터(DRT)의 소스 노드(N1)의 전압(Vs)이 포화한 이후, 구동 트랜지스터(DRT)의 소스 노드(N1)의 전압(Vs)을 센싱 전압(Vsense)으로서 센싱한다. 이때 센싱된 센싱 전압(Vsense)을 토대로 구동 트랜지스터(DRT)의 문턱전압 변동을 파악할 수 있다.
- [0093] 이러한 구동 트랜지스터(DRT)의 문턱전압 센싱은, 구동 트랜지스터(DRT)가 턴-오프(Turn-Off) 될 때까지 기다려야 하므로 센싱 속도가 느리다는 특징이 있다. 따라서, 문턱전압 센싱 모드를 슬로우 모드(S-Mode)라고도 한다.
- [0094] 구동 트랜지스터(DRT)의 게이트 노드(N2)에 인가된 전압(Vg)은 해당 소스 드라이버 집적회로(SDIC)에서 공급된 데이터전압(Vdata)이다.
- [0095] 도 4 및 도 5는 본 실시예들에 따른 유기발광표시장치(100)의 구동 트랜지스터(DRT)에 대한 이동도 센싱 원리를 설명하기 위한 도면이다.
- [0096] 도 4에서 구동 트랜지스터(DRT)에 대한 이동도 센싱 원리를 간단하게 설명하면, 구동 트랜지스터(DRT)의 게이트 노드(N2)에 데이터 전압(Vdata)에 일정 전압(ϕ)를 더해진 전압을 인가해준다. 여기서, 일정 전압(ϕ)은 문턱전압 보상값에 해당하는 전압이다.
- [0097] 이렇게 해서 일정 시간 동안 라인 캐패시터(Cline)에 충전된 전압의 양(ΔV)을 통해서, 구동 트랜지스터(DRT)의 전류능력(즉, 이동도)을 상대적으로 파악할 수 있고, 이를 통해 보상을 위한 보정 게인(Gain)을 구해낸다.
- [0098] 이러한 이동도 센싱은 구동 트랜지스터(DRT)가 기본적으로 턴-온(Turn-On) 되어 있으므로, 센싱 속도가 빠르다는 특징이 있다. 따라서, 이동도 센싱 모드를 패스트 모드(F-Mode)라고도 한다.
- [0099] 전술한 이동도 센싱을 통한 이동도 보상은, 화면 구동 시 일정 시간을 할애하여 진행될 수 있다. 이렇게 함으로써 실시간으로 변동되는 구동 트랜지스터(DRT)의 파라미터를 센싱하고 보상할 수 있다.
- [0100] 도 5는 이동도 센싱 구동 시, 센싱 시간에 따른 구동 트랜지스터(DRT)의 제1노드(N1)의 전압 변화를 나타낸 그래프이다. 이동도 센싱을 위해, 센싱부(310)에 의해 센싱된 센싱값은 디지털 값으로 변환된다.
- [0101] 센싱부(310)는 m [V]에 대응되는 디지털 값(0)에서 M [V]에 대응되는 디지털 값(1023)까지의 아날로그 디지털 변환 범위(ADC Range)를 갖는다.
- [0102] 표시패널(110)에서 모든 서브픽셀에 대한 센싱값은 어떠한 분포(500)를 갖는다. 이 분포(500)는 표시패널(110)에서 모든 서브픽셀에서의 구동 트랜지스터(DRT)의 이동도에 대한 분포와 대응된다.

[0103] 만약, 어떠한 서브픽셀에서 센싱된 센싱값(X [V])이 참조값(REF_TARGET)과 차이가 나는 경우, 보상부(320)는 그 차이에 해당하는 보상값으로 원래의 데이터를 변경하여 이동도 보상이 이루어지도록 해줄 수 있다.

[0104] 한편, 고해상도 모델에서 픽셀 크기는 줄어들며, 개구율 확보를 위해 구동 트랜지스터의 크기를 최소화하게 되는데 이는 전류 능력의 감소로 전술한 이동도 센싱 시간이 길어지는 현상이 발생할 수 있다. 이를 해결하기 위해서는, 예를 들어 짧은 시간 내에 이동도 보상을 위한 센싱을 진행하기 위해서는 서브픽셀에 인가되는 Vdata를 높여야 하는데, 이는 다시 문턱전압(Vth) 보상 마진의 감소로 이어져 불량 발생의 원인이 될 수 있다. 뿐만 아니라, 블랭크 타임에서 진행하는 이동도 센싱 및 보상의 과정이 표시패널의 대형화가 되면서 센싱해야 할 라인이 증가하여 전체 패널에 대해 이동도 센싱을 하는 시간이 증가한다는 문제가 있다.

[0105] 이하, 본 발명에서는 대면적의 표시패널에서도 이동도 보상을 수행하는 과정에서 Vdata를 낮추면서 센싱 속도를 높이는 방안에 대해 살펴본다. 본 발명에서는 구동 트랜지스터의 전류 능력의 특성이 동일하거나 유사하며, 하나의 데이터라인에 연결된 서브픽셀들, 예를 들어 인접하게 상하로 배열된 서브픽셀들에 대하여 이동도 센싱을 동시에 진행한다. 전류능력의 특성의 동일 또는 유사를 판단하기 위하여 다수의 서브픽셀에 대하여 구동 트랜지스터의 문턱전압(Vth)의 값이 동일 또는 일정 범위 내에 있는지를 확인할 수 있다.

[0106] 본 발명을 적용할 경우, 서브픽셀의 이동도 보상과정은 수직 블랭크 시간(Vertical Blank Time) 동안 두 개의 게이트라인(로우 라인)에 연결된 서브픽셀들을 센싱할 수 있다.

[0107] 도 6은 본 발명의 일 실시예에 의한 두 개의 서브픽셀에 대한 센싱 메커니즘에 대해 설명하는 도면이다. 도 6의 두 개의 서브픽셀(610, 620)은 하나의 데이터라인(DL[i])에 연결된 서브픽셀이다. 동일한 색상의 서브픽셀(610, 620)이 될 수 있다. DAC(300)는 두 개의 서브픽셀의 센싱을 위하여 Vdata_pre 및 여기에 문턱전압 보상값인 Φ 를 적용한 Vdata_pre+ Φ 를 DL[i]에 인가한다. Vdata_pre 및 Φ 에 대해서는 후술한다. DL[i]에 인가된 데이터전압으로 인해 두 개의 서브픽셀(610, 620)이 센싱되어 캐패시터(Cline)에 두 서브픽셀(610, 620)을 통한 전하가 충전된다. Vdata_pre는 두 개의 서브픽셀을 센싱하도록 인가되므로 하나의 서브픽셀을 센싱하기 위해 인가하는 데이터 전압인 Vdata_1과 비교할 때, 690과 같은 관계를 가진다. 따라서, 도 6에서는 두 개의 서브픽셀을 동시에 센싱할 경우, 하나의 서브픽셀을 센싱할 경우보다 약 70%(2의 제곱근의 역수) 정도의 데이터 전압만을 이용하여 센싱할 수 있다.

[0108] 만약 하나의 데이터라인에 연결된 N개의 서브픽셀들에 대하여 동시에 이동도를 센싱할 경우 Vdata_pre는 수학적 식 1과 같이 산출되며 동시에 센싱할 서브픽셀의 수가 증가할 때마다 Vdata_pre의 크기가 줄어든다. 즉, 센싱 과정에서 데이터 전압을 낮출 수 있으므로, 이동도 보상 과정에서의 데이터 전압의 오버플로우가 발생하지 않으며, 이동도 보상 시간을 줄일 수 있다. 설명의 편의를 위하여 N의 제곱근은 Sqrt(N)으로도 표시한다.

[0109] [수학적 식 1]

$$V_{data_rep} = \frac{V_{data_1}}{\sqrt{N}}$$

[0110] 다수의 라인 서브픽셀의 센싱과 관련하여 살펴보면 다음과 같다. 하나의 서브픽셀에서 센싱 과정에서 구동 트랜지스터에서 흐르는 전류(Ids)는 수학적 식 2와 같이 구할 수 있다.

[0112] [수학식 2]

$$I_{ds} = \mu \cdot C_{ox} \cdot W/L \cdot (V_{gs} - V_{th})^2$$

$$V_g = V_{data} + V_{th}$$

$$V_s = 0V$$

$$\mu \cdot C_{ox} \cdot W/L = K$$

$$I_{ds} = K \cdot (V_{data})^2$$

[0113]

[0114] 수학식 2에서 I_{ds} 는 구동 트랜지스터에서 흐르는 전류의 크기이며 이는 구동 트랜지스터의 V_g 에 인가된 값의 제곱에 비례한다.

[0115] 전술한 수학식 2에 기반하여 하나의 구동 트랜지스터를 센싱하는 경우와 두 개 또는 세 개의 구동 트랜지스터, 즉 다수의 서브픽셀을 센싱할 경우 센싱되는 전압의 크기(V_{sen})은 수학식 3과 같다.

[0116] [수학식 3]

$$\text{Line } i \text{ Sensing : } V_{sen} \propto I_{ds} \propto V_{data}^2$$

$$\text{Line } i \ \& \ j \ \text{Sensing : } \frac{V_{sen}}{2} \propto \frac{I_{ds}}{2} \propto V_{data}^2$$

$$\text{Line } i, \ j \ \& \ k \ \text{Sensing : } \frac{V_{sen}}{3} \propto \frac{I_{ds}}{3} \propto V_{data}^2$$

[0117]

[0118] 하나의 라인을 센싱하는 경우 V_{sen} 보다 두 개의 라인(i, j)을 센싱할 경우 각 서브픽셀이 센싱한 값에 기여하는 부분은 절반이다. 그리고 세 개의 라인(i, j, k)을 센싱할 경우 각 서브픽셀이 센싱한 값에 기여하는 부분은 1/3이다. 물론 이들은 모두 인가된 데이터 전압의 제곱에 비례한다.

[0119] 도 6에서 서브픽셀은 같은 데이터라인에 연결되며 인접한 서브픽셀인 경우, 예를 들어 인접한 영역 내에서 동일한 색상을 가지는 경우(수직 방향으로 동일한 서브픽셀), 구동 트랜지스터의 성능이 유사 또는 동일할 수 있다. 특히, 고해상도/대면적 모델인 경우 픽셀 피치(pixel pitch)가 작아지므로 인접한 서브픽셀의 이동도는 똑같거나 매우 유사할 수 있으므로, 본 발명은 서브픽셀의 이동도가 일정 범위 내에 속하는 다수의 서브픽셀들에 대해 이동도를 센싱 및 보상할 수 있다. 또한, 본 발명은 인접하지 않아도 구동 트랜지스터의 성능이 유사한 것으로 판단될 경우 두 개 이상의 게이트라인을 선택할 수 있다.

[0120] 이하, 설명의 편의를 위하여 본 발명을 적용하여 둘 이상의 게이트라인에서 센싱을 진행하는 방식을 멀티센싱이라고 하며, 하나의 게이트라인에서 센싱을 진행하는 방식을 싱글센싱이라고 지시한다.

[0121] 이하, 유기발광다이오드와 유기발광다이오드를 구동하기 위한 구동 트랜지스터를 포함하는 서브픽셀이 배치된 표시패널에서 둘 이상의 게이트라인에 연결되며 하나의 데이터라인에 연결된 서브픽셀을 센싱하는 구조에 대해 살펴본다. 게이트 드라이버는 표시패널에 연결되어 i ($i > 1$)개의 게이트라인에 동시에 신호를 인가한다. 이에 센싱부는 i 개의 게이트라인과 교차하는 M 개의 데이터라인에서 센싱을 수행하는데, 이때 각각의 데이터라인에 연결된 i 개의 서브픽셀을 동시에 센싱하여 대표센싱값을 출력한다. 한편, 보상부는 대표센싱값에 기반하여 상 i 개의 서브픽셀 중 어느 하나 이상을 보상한다. 본 발명의 일 실시예에 의한 데이터 드라이버는 전술한 센싱부와 보상부를 포함할 수 있다. 또한 데이터 드라이버는 전술한 센싱부와 보상부를 포함하는 소스 드라이버 IC를 다수 포함할 수 있다. 서브픽셀의 센싱은 전술한 바와 같이 구동 트랜지스터의 이동도를 보상하기 위한 센싱을 포함한다.

[0122] 도 7은 본 발명의 일 실시예에 의한 인접한 게이트라인의 서브픽셀들을 동시에 센싱하는 유기발광표시장치를 보여주는 도면이다. 설명의 편의를 위하여 데이터라인은 도시하지 않았으며, 센싱라인(SL[0]~SL[p-1])들이 4쌍의 서브픽셀과 연결되는 부분도 미도시하였다. 데이터 드라이버(120)는 다시 몇 개의 소스 드라이버 IC로 나뉘어질 수 있다. 또한 데이터 드라이버(120)는 각 센스라인에서 센싱된 Vref를 디지털 값으로 변환하는, 즉 아날로그 전압값을 디지털 값으로 변환하는 아날로그 디지털 컨버터(ADC)를 포함하는 센싱부(310a~310z)을 다수 포함할 수 있다. 각각의 센싱부들은 미리 설정된 개수(예를 들어 2, 3, 4, 또는 그 이상의 자연수)의 센싱라인들에 연결된다.

[0123] 먼저, 도 7에서 타이밍 컨트롤러(140) 또는 타이밍 컨트롤러(140)의 제어에 의한 게이트드라이버(130) 및 데이터 드라이버(120)는 동시에 센싱할 상하 관계의 서브픽셀들을 결정한다. 가장 간단한 방법으로는 인접한 게이트라인들 또는 하나의 게이트라인을 사이에 두고 위치하는 게이트라인을 선택할 수 있다. 인접한 게이트라인으로 두 개의 서브픽셀들에 대해 동시 센싱을 할 경우, GL[i]와 GL[i+1]을 선택할 수 있다. 짝수번째 또는 홀수번째로 가장 인접한 두 개의 게이트라인을 선택할 경우, GL[i]와 GL[i+2]를 선택할 수 있다. 한편, 각 게이트라인에 연결된 서브픽셀에 대해 이전에 문턱전압 센싱 과정에서 혹은 이전의 이동도 보상 단계에서 획득한 정보를 이용하여 특성이 유사한 서브픽셀들로 구성된 게이트라인을 선택할 수 있다. 게이트라인을 선택하는 방법은 다양하게 적용할 수 있다.

[0124] 도 8 및 도 9는 본 발명의 일 실시예에 의한 게이트라인 두 개에 연결된 서브픽셀들을 센싱하는 도면이다. 도 8은 설명의 편의를 위하여 도 7에서 두 개의 게이트라인 GL[i] 및 GL[j]만을 도시하였다. 이들 두 개의 게이트라인 GL[i] 및 GL[j]은 인접할 수도 있고, 인접하지 않을 수도 있다. 각 슈퍼픽셀 중에서 세번째 서브픽셀을 센싱하는 실시예를 설명하며, 설명의 편의를 위하여 각 슈퍼픽셀에서 세번째 서브픽셀이 센싱 라인에 연결되어 있도록 도시하였다. 각 서브픽셀은 하나의 데이터라인이 연결되어 있으며, 도 8에서는 설명의 편의를 위하여 세번째 서브픽셀에 연결된 데이터라인만을 도시하였다. 설명의 편의를 위하여 SL[0]에 연결된 서브픽셀에 데이터 전압을 인가하는 데이터라인을 DL[0]으로 지시하며, SL[1]에 연결된 서브픽셀에 데이터 전압을 인가하는 데이터라인을 DL[1]으로 지시하며, 이는 SL[p-1]도 마찬가지이다.

[0125] 도 8에서 GL[gl_index]와 DL[dl_index]와 교차하는 지점에 위치하는 서브픽셀을 sp(gl_index, dl_index)으로 지시한다. 예를 들어 GL[i]과 DL[0]이 교차하는 지점에 위치하는 서브픽셀을 sp(i, 0)이라 지시한다.

[0126] 첫번째 센싱 라인(SL[0])에서 GL[i] 및 GL[j]에 연결된 두 개의 서브픽셀 sp(i, 0)과 sp(j, 0)은 동일한 DL[0]에 연결되어 있다. 데이터 드라이버(120)는 센싱을 위하여 Vdata_rep_0를 DL[0]에 인가한다.

[0127] Vdata_rep_0에 대해 살펴본다. 두 개의 서브픽셀 sp(i, 0) 및 sp(j, 0)은 각각 문턱전압에 대한 보상값인 $\Phi(i, 0)$ 와 $\Phi(j, 0)$ 를 가진다. 서브픽셀 각각 센싱할 경우 DL[0]에 인가되는 데이터 전압은 다음과 같다.

[0128] 서브픽셀 sp(i, 0) 센싱 시: $Vdata + \Phi(i, 0)$

[0129] 서브픽셀 sp(j, 0) 센싱 시: $Vdata + \Phi(j, 0)$

[0130] 두 개의 보상도 정보 중에서 어느 하나를 선택하거나, 또는 이들의 평균을 취하여 센싱 시 데이터라인에 인가할 수 있다. 일 실시예로 두 개의 서브픽셀이므로 평균을 취하고자 한다. 평균을 택하는 방식 외에 다수의 서브픽셀을 동시에 센싱할 경우, 각 서브픽셀이 가지는 문턱전압 보상값들 중에서 어느 하나의 값을 선택하거나 새로운 값을 산출하는 실시예로 평균값, 중간값 또는 최다빈도값이 될 수 있다. 또는 미리 설정된 값을 적용할 수도 있다.

[0131] 한편 수학적 식 1을 적용할 경우, 두 개의 서브픽셀에 대해 센싱할 경우 Vdata를 2의 제곱근으로 나눌 수 있다. 따라서, 전술한 평균의 보상도를 결합하면 DL[0]에 인가하는 Vdata_pre_0은 수학적 식 4와 같이 구할 수 있다.

[0132] [수학적 식 4]

$$V_{data_rep_0} = \frac{V_{data}}{\sqrt{2}} + \frac{\Phi(i, 0) + \Phi(j, 0)}{2}$$

[0133] 마찬가지로 다른 센싱 라인에 연결된 서브픽셀들에 대해서도 위와 같은 과정을 통하여 산출한다. 즉, 데이터 드라이버(120)는 Vdata_pre_0 ~ Vdata_pre_p-1를 데이터라인에 각각 인가한다.

- [0135] 도 8에서 표시패널과 연결된 게이트 드라이버(130)는 게이트라인에 신호를 인가하되, 버티컬 블랭크 타임시 둘 이상의 게이트라인에 신호를 인가할 수 있다. 그리고 데이터 드라이버(120)는 데이터라인에 신호를 인가하며, 또한 버티컬 블랭크 타임시 게이트 드라이버(130)가 신호를 인가한 둘 이상의 게이트라인에 연결된 둘 이상의 서브픽셀에 대하여 센싱을 수행함을 보여준다. 동시에 신호가 인가되는 게이트라인은 다양한 방식으로 선택될 수 있는데, 도 13 내지 도 16에서 나타난 바와 같이, 특정 시점에서, 또는 특정 위치, 또는 특정 색상 등을 기준으로 구동트랜지스터의 차이가 크지 않은 게이트라인들을 선택하여 동시에 센싱하도록 선택할 수 있다. 선택을 위한 정보는 이동도 보상 또는 문턱전압 센싱 과정에서 산출된 정보를 이용할 수 있으며, 본 발명이 이에 한정되는 것은 아니므로 정확도를 높이거나 편차가 낮은 게이트라인을 선택함에 있어서 다양한 기준을 적용할 수 있다. 게이트라인의 동시 신호 인가 및 서브픽셀의 동시 센싱을 통하여 센싱 시 인가해야 할 데이터 전압을 낮추고 또한 센싱에 소요되는 시간을 줄임으로써, 표시패널의 영상 표시 성능을 향상시킬 수 있다. 특히, 표시패널의 크기가 증가할 경우 센싱해야 할 서브픽셀의 수가 증가하므로 센싱에 소요되는 시간 및 데이터전압을 줄이기 위해 게이트 드라이버(130)와 데이터 드라이버(120) 간에 멀티센싱을 위한 게이트라인 선택 및 신호 인가, 하나의 데이터라인에 연결된 둘 이상의 서브픽셀의 멀티센싱을 수행할 수 있다.
- [0136] 도 9는 도 8에 이어 센싱하는 과정을 보여준다.
- [0137] 각 센싱 라인(SL[0]~SL[p-1])에서 두 개의 서브픽셀을 통한 대표 센싱값이 센싱된다. SENrep_0은 $sp(i, 0)$ 및 $sp(j, 0)$ 의 대표센싱값이 된다. 센싱부(310a~310z)는 SENrep_0 내지 SENrep_p-1을 센싱한다. 즉, 센싱부(310a~310z)는 하나의 데이터라인에 연결된 두 개의 서브픽셀에 대해 동시에 센싱한다. 센싱부(310a~310z)에서 센싱된 대표 센싱값은 보상부(330)에서 보상할 데이터를 산출하는데 이용된다. 보상 방식은 앞서 수학적 3에서 살펴본 바와 같이 센싱된 대표센싱값($X [V]$)이 참조값(REF_TARGET)과 차이가 날 경우, 차이를 2로 나누어 각 서브픽셀의 이동도를 보상한다. 전술한 보상부(330)는 데이터 드라이버 뿐만 아니라 타이밍 컨트롤러를 구성할 수도 있다. 즉, 서브픽셀의 구동 TFT의 특성치 보상은 데이터 드라이버 또는 타이밍 컨트롤러 중 어느 하나 또는 두 구성 요소의 협업에 의해 이루어질 수 있다.
- [0138] 다른 실시예로 대표센싱값과 참조값의 차이를 2로 나누지 않고 문턱전압에 대한 보상값인 $\Phi(i, 0)$ 와 $\Phi(j, 0)$ 의 비율에 따라 나눌 수도 있다. 예를 들어, $\Phi(i, 0)$ 와 $\Phi(j, 0)$ 의 비율이 1:1이 아닌 2:3인 경우, 대표센싱값과 참조값 사이의 차이를 2:3으로 나누어 각각 $sp(i, 0)$ 의 이동도 보상 데이터와 $sp(j, 0)$ 의 이동도 보상 데이터로 할당할 수 있다. 이는 문턱전압의 차이로 인해 센싱된 대표센싱값과 참조값의 차이에 기여하는 부분이 서브픽셀마다 다를 수 있으므로 이를 보다 정밀히 보상하기 위함이다.
- [0139] 둘 이상의 서브픽셀을 센싱하고 보상하는 과정에서 각 서브픽셀의 문턱전압 보상값을 비례적으로 적용할 수 있다.
- [0140] 한편, 둘 이상의 서브픽셀을 동시에 센싱하여 산출된 대표센싱값에 기반하여 하나의 서브픽셀만을 보상할 수 있다. 예를 들어, 데이터전압의 오버플로우를 방지하기 위해 멀티센싱하는 게이트라인을 겹치도록 선택할 수 있다. 즉, 첫번째 게이트라인에 연결된 서브픽셀들에 대하여 싱글센싱을 하고, 첫번째, 두번째 게이트라인에 연결된 서브픽셀들에 대하여 멀티센싱을 한 후, 산출되는 대표 센싱값에서 두번째 게이트라인에 연결된 서브픽셀들에 대해 일정 비율로 보상할 수 있다. 이후, 반복하여 두번째, 세번째 게이트라인에 연결된 서브픽셀들에 대하여 멀티센싱을 한 후, 세번째 게이트라인에 연결된 서브픽셀들에 대해서만 일정 비율로 보상할 수 있다. 즉 i 번째 게이트라인에 연결된 서브픽셀들에 대한 이동도 보상 정보를 이용하여 i 번째 게이트라인 및 $(i+1)$ 번째 게이트라인에 연결된 서브픽셀들에 대해 센싱을 수행하여 $(i+1)$ 번째 게이트라인의 서브픽셀에 대해 보상하여 보상의 정확도는 높이며, 데이터 전압의 오버플로우를 방지할 수 있다.
- [0141] 도 10은 본 발명의 일 실시예에 의한 멀티센싱 시 인가되는 데이터전압의 예시를 보여주는 도면이다. DL[k] 데이터라인에 둘 이상 연결된 서브픽셀들에 대해 멀티센싱을 진행한다.
- [0142] Vdata는 싱글센싱 시 인가되는 데이터 전압이다. $f(V_{th})$ 는 멀티센싱할 대상 서브픽셀들의 각각의 문턱전압 보상값들로부터 산출된 값을 의미한다. 즉, 각각의 문턱전압 보상값들을 이용하여 중간값, 평균값, 최다빈도값 등을 구하는 것이 $f(V_{th})$ 의 일 실시예이다. 도 10과 같이 각 서브픽셀의 문턱전압의 특성을 반영할 수 있으므로, 보다 정확하게 이동도 보상이 가능하다.
- [0143] 도 11은 본 발명의 일 실시예에 의한 멀티센싱 시 센싱되는 값을 보여주는 도면이다. 센싱부(310k)는 SL[k] 센싱 라인에 연결된 서브픽셀들로부터 대표센싱값을 센싱한다. 보상부(330)은 대표센싱값과 참조값의 차이를 산출하여 이를 센싱한 서브픽셀의 수만큼 나누어서 보상하거나, 또는 각 서브픽셀의 문턱전압 보상값에 비례하여 보

상할 수 있다. 동일한 데이터라인에 연결된 서브픽셀들의 구동 트랜지스터들의 특성은 유사할 가능성이 높으므로, 문턱전압 보상값에 비례하거나 서브픽셀 수로 나누어 각 서브픽셀 별 센싱/보상값을 산출할 수 있으며, 그 결과 센싱 시간과 데이터 전압을 줄일 수 있다.

- [0144] 도 12는 종래의 하나의 서브픽셀을 센싱하는 경우와 본 발명을 적용하여 둘 이상의 서브픽셀을 센싱하는 경우의 데이터 전압의 상승을 비교하는 도면이다.
- [0145] 1210은 하나의 서브픽셀을 센싱할 경우를 보여주는데, Vdata와 Vth 보상용 전압의 합이 데이터 드라이버에서 출력 가능한 전압 범위(D-IC Range)를 초과한다. 예를 들어 출력 가능한 범위가 10V이며 Vth 보상용 전압이 4V인데, 구동 트랜지스터의 크기 감소 등으로 구동 트랜지스터의 전류 능력이 감소할 경우, 이와 반비례하여 Vdata가 증가할 수 있다. 만약 Vdata가 8V로 증가할 경우, 1210과 같이 2V의 오버플로우가 발생한다. Vdata가 출력 전압을 넘어갈 경우 이동도 보상이 제대로 동작하지 않게 되며, 정확하지 않은 보상으로 인해 얼룩성 불량이 발생할 수 있고 화질을 떨어뜨린다. 특히 고해상도/대형화 패널을 구현함에 있어서 센싱라인에 캐패시턴스가 증가할 수 있으며, 이는 이동도 센싱/보상 과정에서의 Vdata를 증가시키는 요인이 되어왔다.
- [0146] 1220은 두 개의 서브픽셀을 센싱할 경우를 보여주는데, 앞서 수학식 1에서 살펴본 바와 같이 Vdata'가 줄어든다. 그 결과 1220과 같이 드라이버에서 출력 가능한 범위 내이다.
- [0147] 종래에 블랭크 타임에 하나의 게이트라인에 연결된 서브픽셀들에 대하여 이동도 보상을 위한 센싱을 진행하였다. 본 발명을 적용할 경우, 블랭크 타임에 둘 이상의 게이트라인에 연결된 서브픽셀들에 대하여 이동도 보상을 진행할 수 있다. 도 13에서 살펴본다.
- [0148] 도 13은 본 발명의 일 실시예에 의한 블랭크 타임시 진행되는 이동도 센싱 과정을 보여주는 도면이다.
- [0149] 1310은 블랭크 타임 동안 2개의 게이트라인을 선택하여 이동도 센싱 및 보상을 진행하는 구간이다. 1320은 블랭크 타임 동안 1개의 게이트라인을 선택하여 이동도 센싱 및 보상을 진행하는 구간이다.
- [0150] 1310은 2개의 게이트라인을 선택하여 이동도 센싱을 하므로, 1320 구간에 비하여 절반의 구간 길이를 가진다. 한편, 1310에서 이동도 센싱을 진행하는 과정에서 두 서브픽셀 간의 차이가 반영되지 않을 수 있으므로, 1320 구간에서 다시 하나의 게이트라인의 서브픽셀들에 대하여 센싱을 하여 정밀도를 높일 수 있다.
- [0151] 1310 구간과 1320구간의 선택은 실시예에 따라 다양하다. 미리 정해진 스케줄에 따라서 1310 구간과 1320 구간이 교번으로 설정될 수 있다. 예를 들어 1310 구간을 K회 반복한 뒤, 1320 구간을 L회 반복하는 것으로 설정될 수 있다.
- [0152] 또 다른 실시예로 1310 구간에서 이동도 보상된 값의 편차가 일정값 이상인 경우 이동도의 정밀한 보상을 위하여 1320 구간이 선택될 수 있다. 즉, 1310 구간에서 두 서브픽셀에 대해 이동도를 센싱한 결과 이전 센싱한 값과 차이가 클 경우 정밀한 보상을 위하여 1320 구간으로 동작하도록, 즉 하나의 게이트라인의 서브픽셀들을 센싱하도록 제어될 수 있다.
- [0153] 본 발명에서 블랭크 타임의 길이와 하나의 라인을 센싱하는데 필요한 시간 등을 고려하여 한번의 블랭크 타임시 둘 이상의 게이트라인을 각각 센싱할 수 있다. 만약, 한번의 블랭크 타임시 P개의 게이트라인 각각에 대해 센싱 신호를 인가하여 센싱할 경우, 본 발명을 적용하면 한번의 블랭크 타임시 센싱할 수 있는 게이트라인의 수가 2P, 3P, .. 개와 같이 증가한다. 따라서, 본 발명을 적용할 경우, 종래의 블랭크 타임 시 센싱할 수 있는 게이트라인의 수를 증가시켜 결과적으로 이동도 센싱에 필요한 시간을 단축시킬 수 있다.
- [0154] 즉, 도 13의 실시예를 적용할 경우, 시간 스케줄에 따라 1개 또는 2개 이상의 게이트라인을 선택하여 하나의 서브픽셀을 센싱하거나, 또는 둘 이상의 서브픽셀들을 센싱하며, 그 결과 센싱에 소요되는 시간을 탄력적으로 적용할 수 있다.
- [0155] 이하, 본 발명의 일 실시예에 의한 게이트라인을 선택하기 위한 메커니즘에 대해 살펴본다.
- [0156] 4개의 서브픽셀이 하나의 슈퍼픽셀을 구성하는 경우를 일 실시예로 하지만 본 발명은 이에 한정되는 것이 아니며 3개의 서브픽셀이 하나의 슈퍼픽셀을 구성하거나 혹은 4개를 넘는 서브픽셀이 하나의 슈퍼픽셀을 구성하는 등 특정한 서브픽셀의 구성에 한정되지 않는다.
- [0157] 4개의 서브픽셀을 색상별로 R(Red), W(White), G(Green), B(Blue)라 할 때, 타이밍 컨트롤러는 전체 패널에 대하여 R, W, G, B 등의 색상별로 센싱을 할 수 있다. 이때, 타이밍 컨트롤러는 각 색상 별 서브픽셀에 대해 멀티 센싱을 적용할 것인지, 또는 싱글센싱을 적용할 것인지를 독립적으로 결정할 수 있다. 앞서, 도 10에서는 특정

한 구간동안 서브픽셀의 색상과 무관하게 일정한 시간 구간 내에서는 멀티센싱을 진행하고, 일정한 시간 구간 내에서는 싱글센싱을 하였다. 이와 달리, 도 11에서는 색상 별로 멀티센싱/싱글센싱을 결정할 수 있다. 각 색상 별로 구동 트랜지스터의 크기가 다를 수 있으며, 이로 인해, 멀티센싱을 통해 Vdata를 감소시키는 것이 반드시 필요한 서브픽셀과 그렇지 않은 서브픽셀이 있다. 타이밍 컨트롤러는 서브픽셀의 특성에 따라, 구동 트랜지스터의 크기가 작은 서브픽셀, 예를 들어, W에 대해서는 멀티센싱을 하도록 선택하고, 구동 트랜지스터의 크기가 큰 서브픽셀, 예를 들어 R에 대해서는 싱글센싱을 하도록 선택할 수 있다. 이는 타이밍 컨트롤러가 멀티센싱을 수행할 서브픽셀을 구동 트랜지스터의 크기에 기반하여 선택할 수 있도록 하며, 이의 일 실시예로 서브픽셀의 색상에 따라 멀티센싱을 적용할 것인지 또는 싱글센싱을 적용할 것인지를 선택할 수 있으므로, 각 색상의 구동트랜지스터의 특성에 따라 Vdata의 오버플로우를 제어할 수 있다.

[0158] 도 14는 본 발명의 일 실시예에 의한 서브픽셀의 색상에 따라 멀티센싱과 싱글센싱을 수행하는 과정을 보여주는 도면이다.

[0159] 도 14의 1410은 R 서브픽셀에 대해 이동도 보상을 위한 센싱을 진행하는데, R 서브픽셀에 대해서는 싱글센싱을 수행하므로, 하나의 게이트라인 별로 센싱을 위한 스캔 신호를 인가한다. 1410은 전체 패널에서 R 서브픽셀을 센싱하는데 있어 m 번의 센싱을 진행한다.

[0160] 도 14의 1420과 같이 W 서브픽셀에 대해 이동도 보상을 위한 센싱을 진행시에는 멀티센싱을 수행하며, 두 개의 게이트라인에 동일한 스캔 신호를 인가한다. 1420은 전체 패널에서 W 서브픽셀을 센싱하는데 있어 m/2번의 센싱을 진행한다.

[0161] 타이밍 컨트롤러는 어떠한 색상의 서브픽셀에 대해 어떤 방식의 센싱을 적용할 것인지를 선택할 수 있으며, 이는 센싱된 결과를 반영하여 변경될 수 있다. 즉, R 서브픽셀에 대해 싱글센싱을 진행하며 얻은 결과에 따라 이동도의 변화가 크지 않은 경우 멀티센싱을 진행할 수 있고, 다른 색상의 서브픽셀에 대해서도 센싱된 결과를 반영하여 멀티센싱과 싱글센싱을 번갈아 진행할 수 있다.

[0162] 도 15는 본 발명의 일 실시예에 의한 서브픽셀의 위치에 따라 멀티센싱과 싱글센싱을 수행하는 과정을 보여주는 도면이다.

[0163] 화면상에 표시되는 영상의 특성에 따라, 또는 표시패널에서 이동도 변화가 표시패널 내에 위치에 따라 상이할 수 있다. 예를 들어, 표시패널의 외곽부에서는 이동도의 변화가 크지않고 상하에 인접한 게이트라인의 서브픽셀의 이동도가 유사하고, 중심부의 게이트라인들의 서브픽셀의 이동도가 상이한 경우, 표시패널의 위치별로 멀티센싱과 싱글센싱을 각각 진행할 수 있다. 특히, 멀티센싱에 있어서도 최외곽에서는 3개의 게이트라인에 대해 멀티센싱을 수행하고, 그 다음 외곽에서는 2개의 게이트라인에 대해 멀티센싱을 수행하는 방식을 적용할 수 있다. 도 12에서 상하 최외곽 부분은 3개 라인씩 멀티센싱을 수행하고, 그 다음 영역에서는 2개 라인씩 멀티센싱을 수행하며, 중앙부에서 싱글센싱을 수행함을 확인할 수 있다. 표시패널 상의 영역은 타이밍 컨트롤러가 전체 이동도에서 변화의 임계값을 벗어난 영역을 선택하거나, 또는 미리 설정된 값에 따라 결정할 수 있다.

[0164] 도 15와 같이 인접한 게이트라인들은 각 서브픽셀의 특성이 유사할 가능성이 매우 높으므로, 별도의 게이트라인 별 서브픽셀 간의 차이를 계산할 필요 없이 멀티센싱을 수행할 수 있다. 특히, 표시패널의 크기가 증가할수록 게이트라인 및 데이터라인과 그에 따른 서브픽셀의 수가 증가하므로, 이들 각각을 계산하는 데 있어서 별도의 프로세싱 타임이 소요될 수 있다. 따라서, 타이밍 컨트롤러는 후술할 도 16과 같이 메모리에서 특정한 게이트라인을 선택할 수도 있으나, 빠른 이동도 센싱 및 보상을 위하여 인접한 라인들을 선택할 수 있다.

[0165] 도 16은 본 발명의 일 실시예에 의한 각 서브픽셀 별 문턱전압 보상값을 포함하는 메모리의 구성을 보여주는 도면이다. 도 7과 같은 구조에서 하나의 슈퍼픽셀이 R/W/G/B를 포함할 경우, 전체 메모리의 크기는 $m \times 4p$ 가 된다. 각 게이트라인 별로 연결된 RWGB 서브픽셀들의 문턱전압 보상값들이 메모리 내에 저장된다. 타이밍 컨트롤러는 동시에 센싱할 둘 이상의 게이트라인을 선택함에 있어서, 인접한 게이트라인을 선택할 수도 있고, 도 16의 메모리에서 특정 색상의 서브픽셀 별로 각 게이트라인에서 차이가 크지 않은 게이트라인을 둘 이상 선택할 수 있다. 빠른 연산을 위하여 게이트라인 간의 서브픽셀 별 차이를 산출하여 이를 별도의 메모리에 저장할 수도 있다. 도 16과 같이 멀티센싱을 위한 게이트라인을 선택함에 있어서, 각 게이트라인 별로 서브픽셀의 특성을 반영할 경우, 둘 이상의 서브픽셀에서 산출된 대표센싱값을 다시 각 서브픽셀에 반영하여 정확한 이동도 보상을 가능하게 한다. 또한, 멀티센싱 과정에서 서브픽셀의 특성이 동일하거나 일정 범위 내의 차이를 가지는 게이트라인을 다양하게 선택할 수 있으므로, 데이터 전압과 센싱 시간을 절감할 수 있다.

[0166] 도 17은 본 발명의 일 실시예에 의한 유기발광표시장치에서 다중 서브픽셀을 센싱하는 과정을 보여주는 도면이

다. 게이트 드라이버가 다수의 게이트라인 중에서 둘 이상인 i 개의 게이트라인에 센싱을 위한 신호를 인가한다(S1710). 앞서 다양한 선택 기준에 따라 타이밍 컨트롤러는 둘 이상의 게이트라인을 선택할 수 있으며, 타이밍 컨트롤러는 게이트 드라이버를 제어할 수 있다. 한편, 데이터 드라이버가 다수의 데이터라인에 센싱을 위한 데이터전압을 인가한다(S1720). 데이터라인에 인가되는 데이터 전압은 상기 게이트라인의 i 의 제곱근의 역수에 비례한다. 즉 하나의 게이트라인에 신호가 인가될 경우 데이터라인에 인가되는 전압을 i 의 제곱근으로 나눈 값이 i 개의 게이트라인에 신호가 인가될 경우의 데이터 전압의 크기이다. 이후 데이터 드라이버는 신호가 인가된 게이트라인과 데이터라인의 교차지점에 위치하는 서브픽셀들을 센싱한다(S1730). 센싱하는 과정은 앞서 도 6, 9, 및 10에서 살펴보았다. 이후 데이터 드라이버는 센싱한 대표센싱값을 이용하여 각 데이터라인에 연결된 서브픽셀 별로 이동도를 보상한다(S1740). 이동도의 보상은 특성치 보상의 일 실시예이며, 데이터 드라이버 뿐만 아니라 타이밍 컨트롤러가 이동도와 같은 특성치를 보상할 수 있다.

[0167] S1720의 일 실시예로 각 서브픽셀의 문턱전압 보상값을 적용할 수 있다. 즉, 하나의 데이터라인에 연결된 i 개의 서브픽셀은 각각 제1 내지 제 i 문턱전압 보상값을 가지게 되는데, 데이터 드라이버는 제1 내지 제 i 문턱전압 보상값의 중간값, 평균값, 최다빈도값 중 어느 하나를 적용하여 보상한 데이터 전압을 상기 데이터라인에 인가할 수 있다.

[0168] 본 발명을 적용할 경우 이동도 보상을 위한 센싱 과정에서 데이터 전압인 V_{data} 의 크기를 줄일 수 있으므로 데이터 드라이버내의 소스 드라이버 IC의 출력 전압의 범위 내에서 정확한 이동도 보상을 보장하므로 화질을 유지할 수 있다. 즉, V_{data} 를 오히려 감소시키면서도 정확한 이동도 센싱 및 보상을 가능하게 한다.

[0169] 본 발명을 적용할 경우 블랭크 타임이라는 짧은 시간 내에 센싱할 전압이 적정한 ADC 범위에 들어올 수 있도록 V_{data} 값을 인가할 수 있다. 특히 고해상도의 표시패널에서는 구동 트랜지스터의 크기가 작아지며, 이로 인한 전류 능력이 감소하는데, 이러한 전류능력 감소에도 V_{data} 를 증가시키지 않고 다수의 서브픽셀을 센싱하여 이동도 보상의 정확도를 높이며 또한 센싱 시간을 줄일 수 있다.

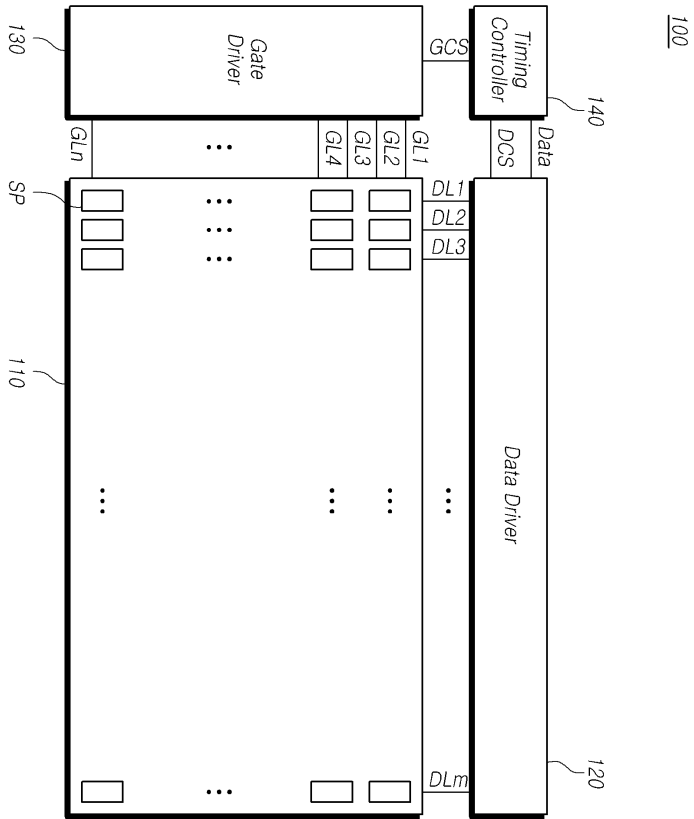
[0170] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

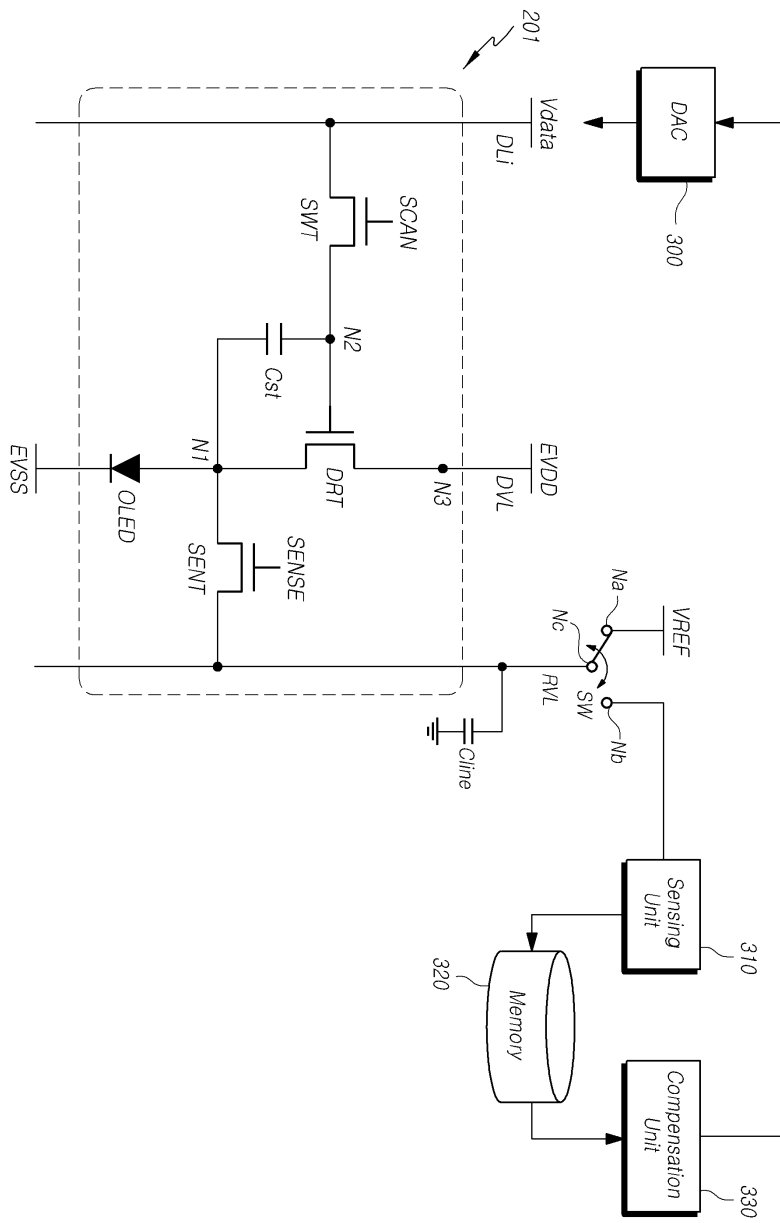
- [0171] 100: 유기발광표시장치
- 110: 표시패널
- 120: 데이터 드라이버
- 130: 게이트 드라이버
- 140: 타이밍 컨트롤러
- 310: 센싱부
- 320: 메모리
- 330: 보상부

도면

도면1

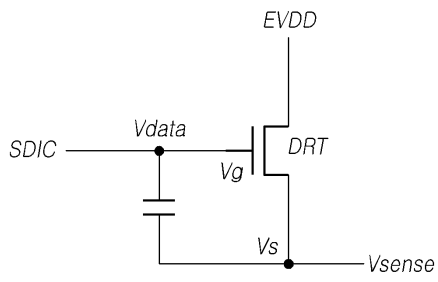


도면2

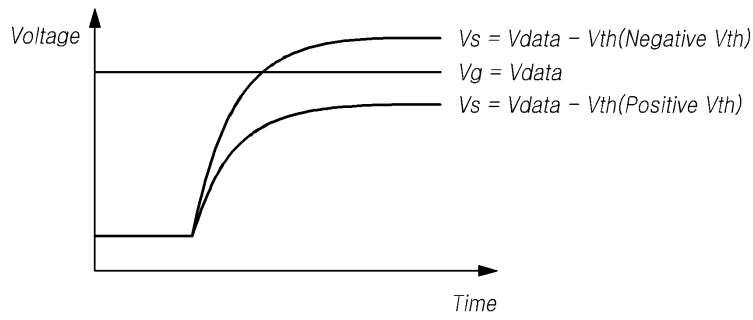


도면3

Vth Sensing

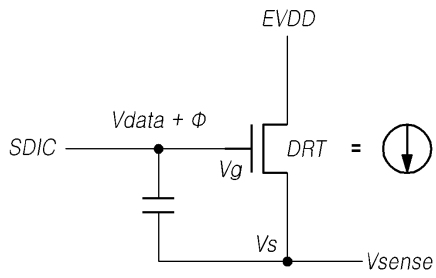


Vsense Wave

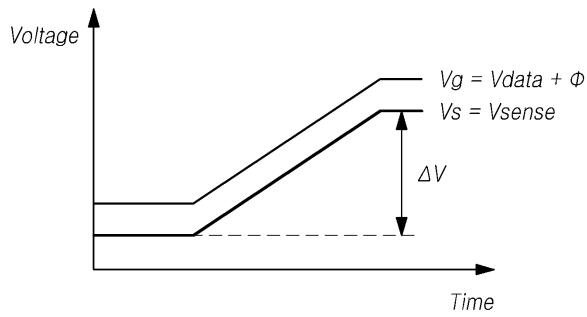


도면4

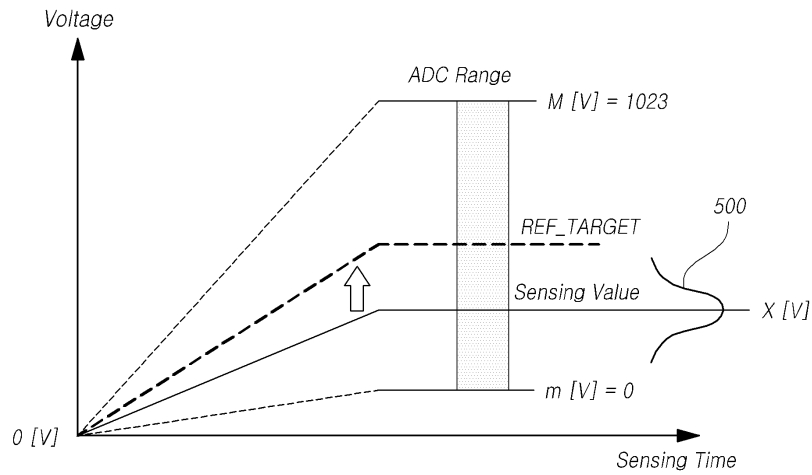
Mobility Sensing



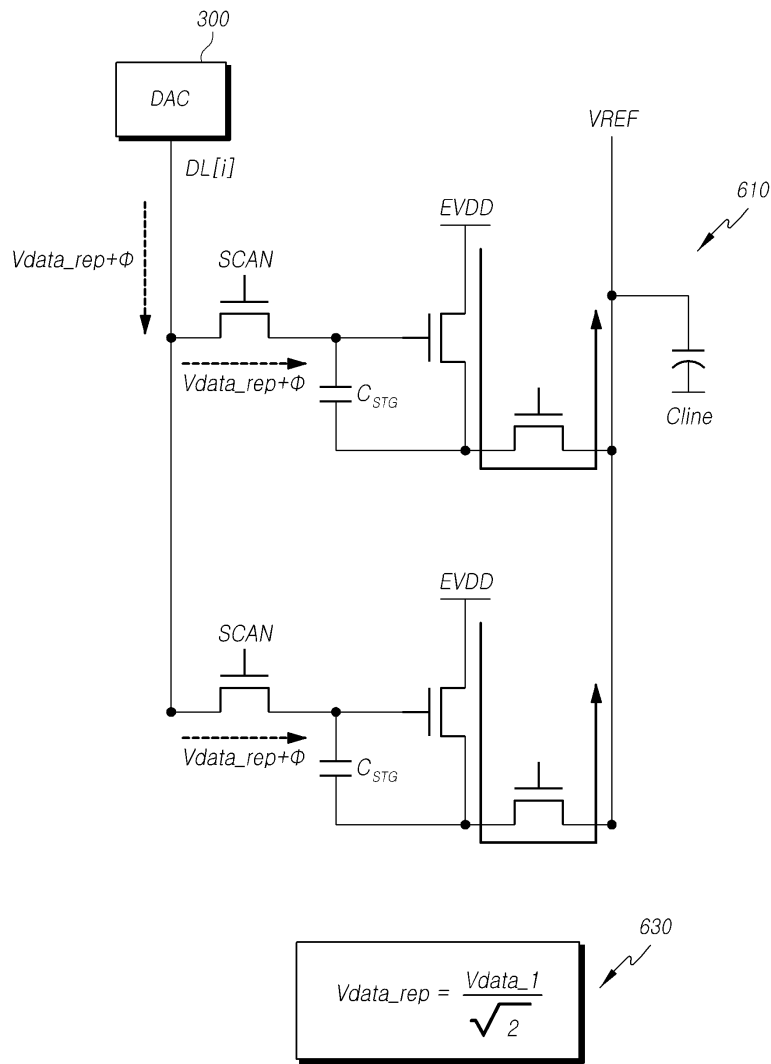
Vsense Wave



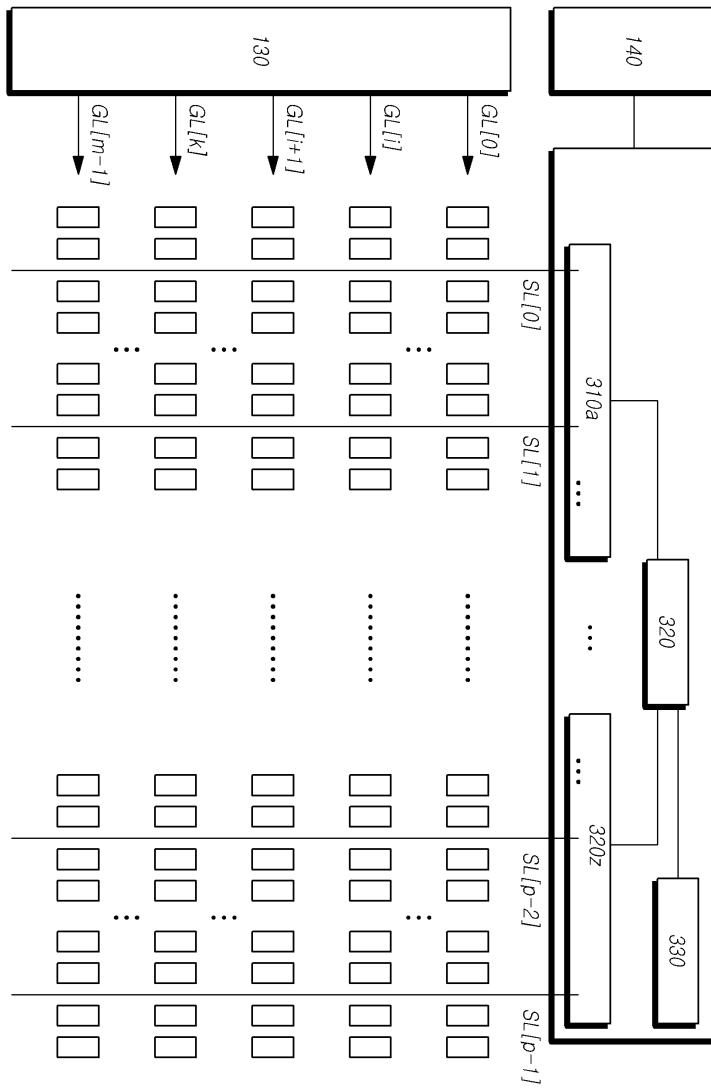
도면5



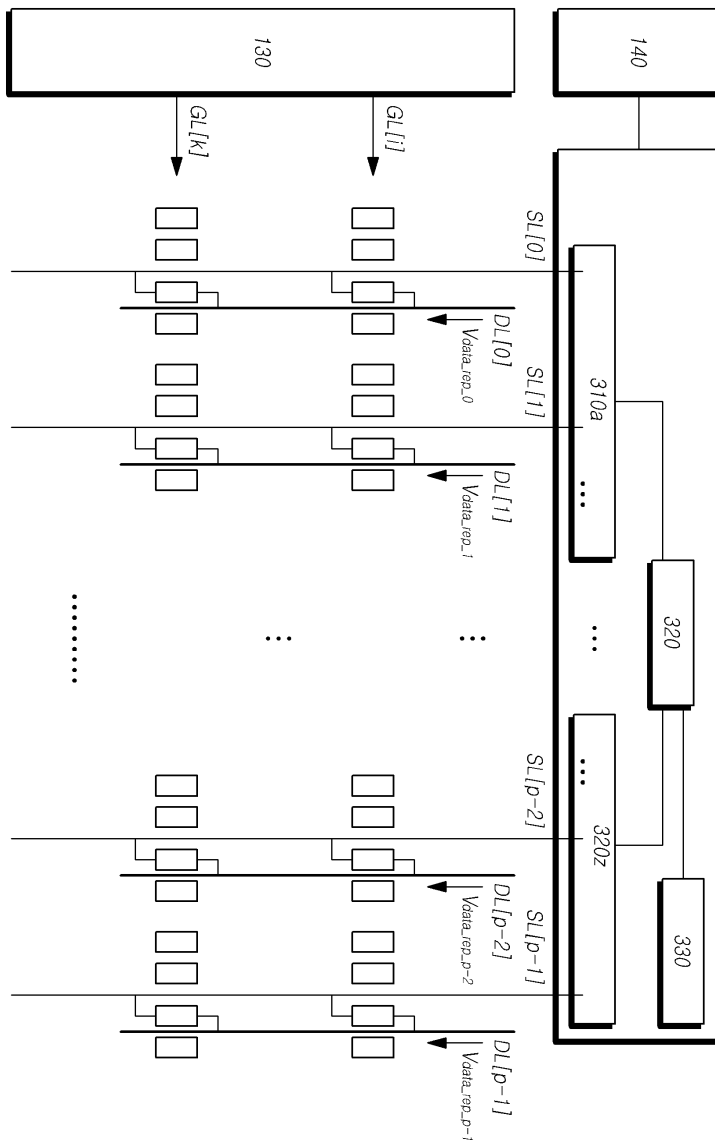
도면6



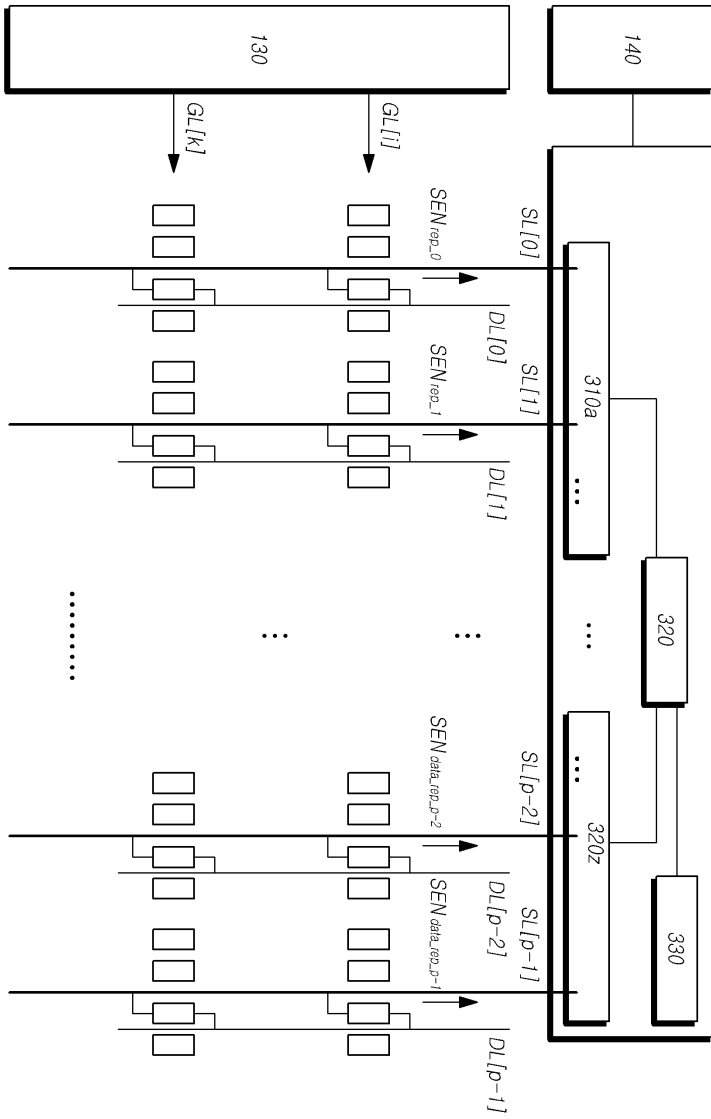
도면7



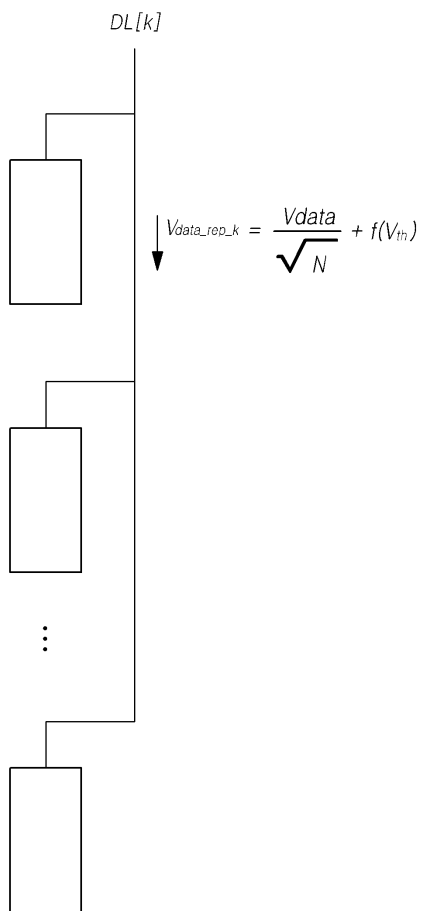
도면8



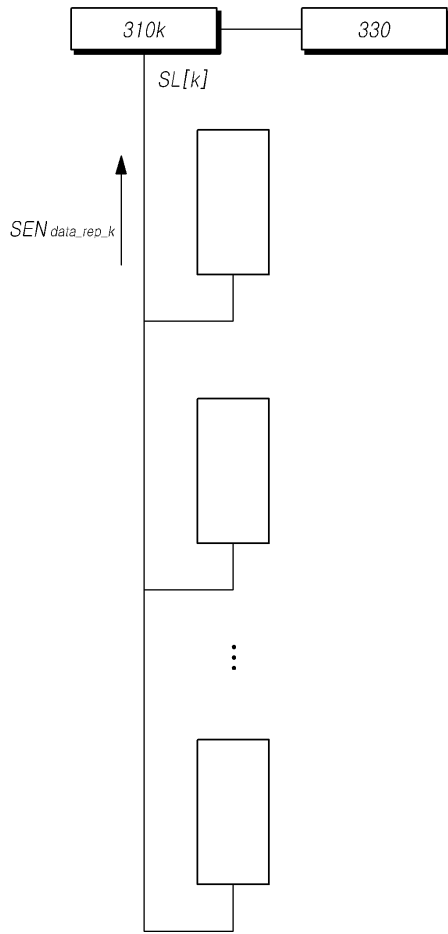
도면9



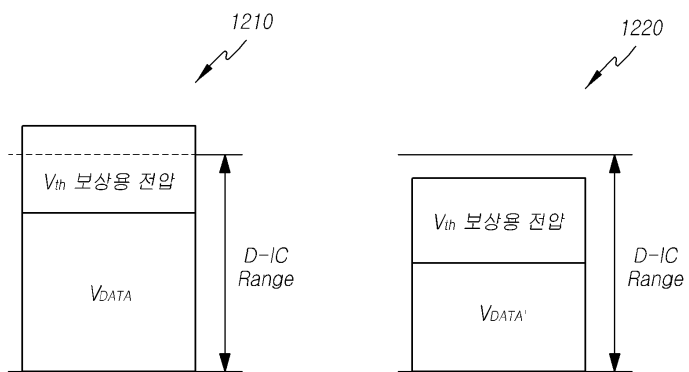
도면10



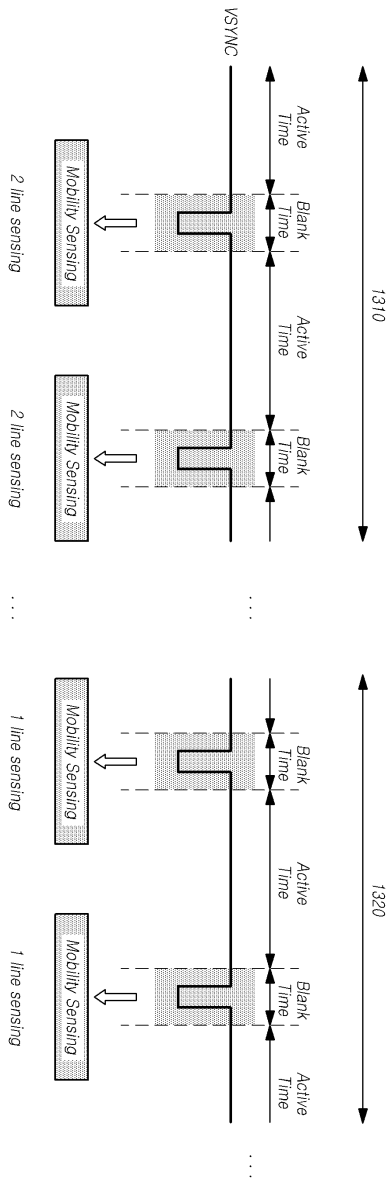
도면11



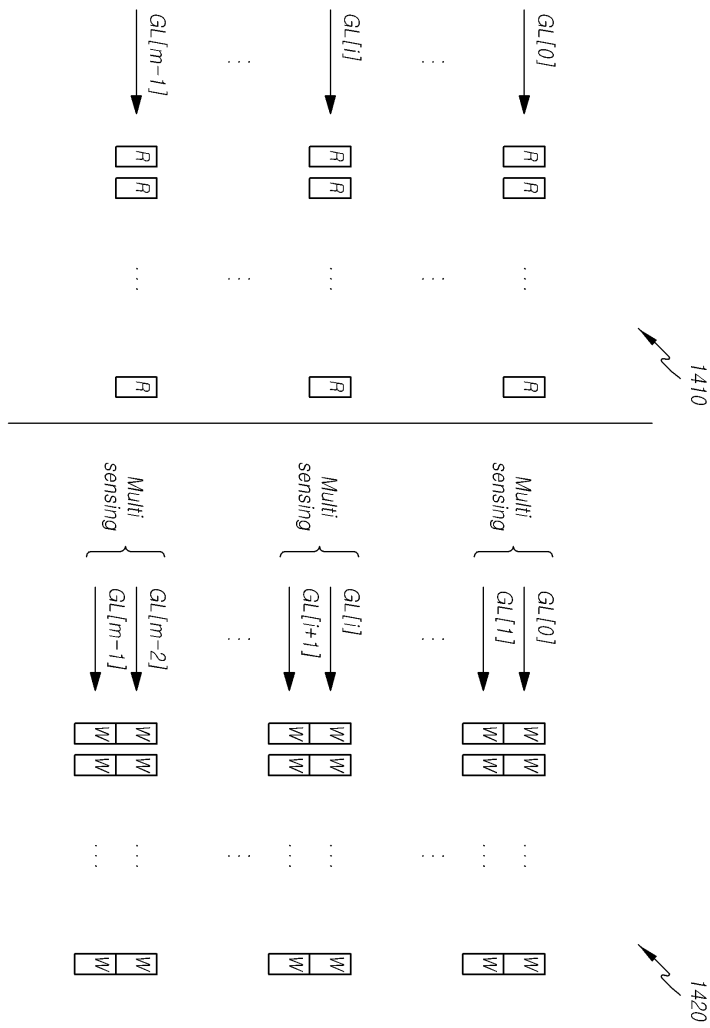
도면12



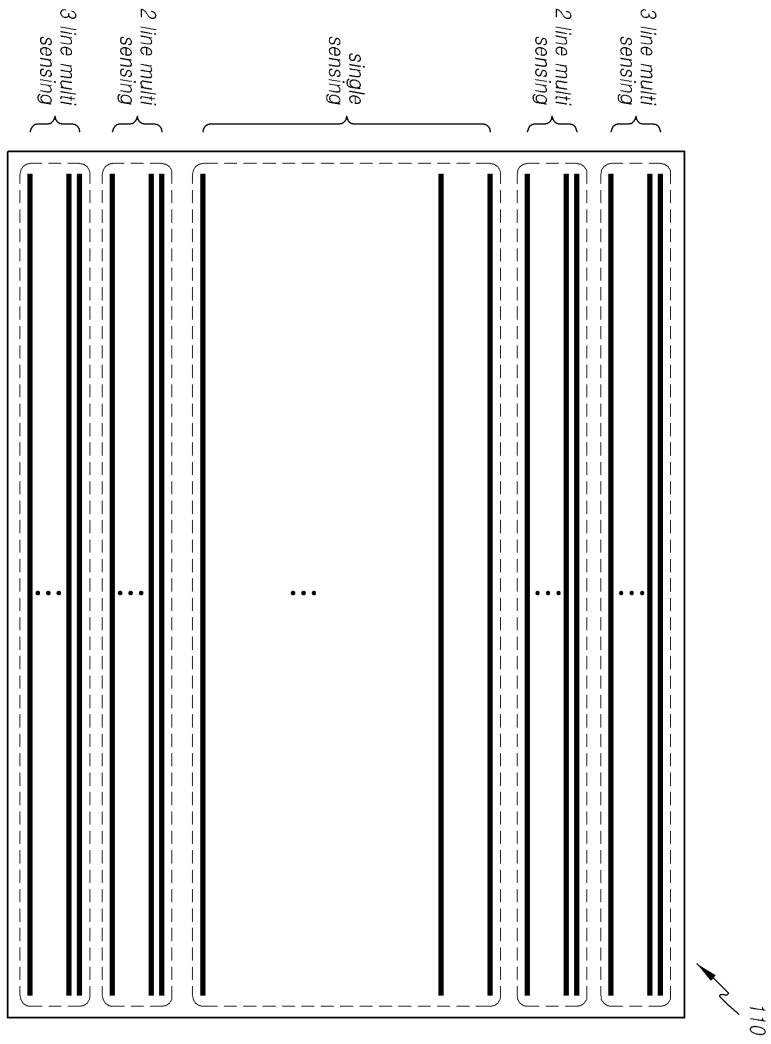
도면13



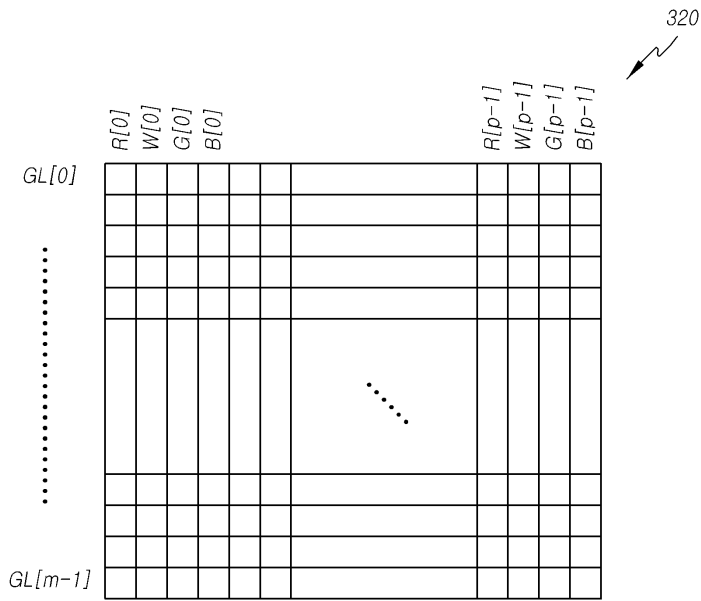
도면14



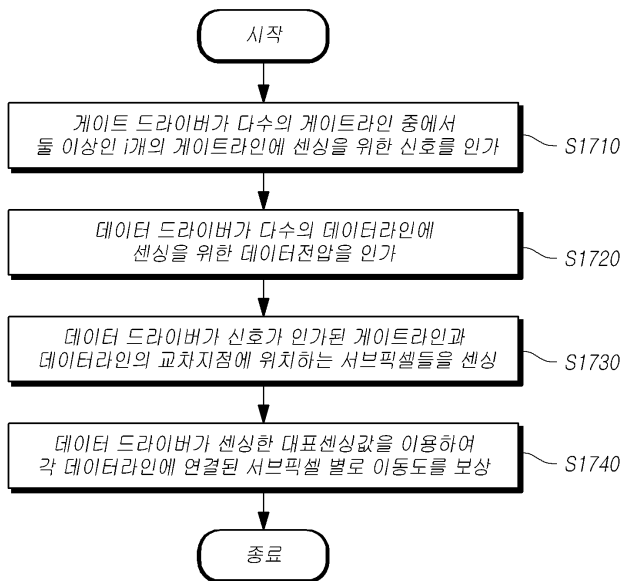
도면15



도면16



도면17



专利名称(译)	标题：多子像素感测方法和使用其的有机发光显示器		
公开(公告)号	KR1020160141252A	公开(公告)日	2016-12-08
申请号	KR1020150076249	申请日	2015-05-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHO KYUNG HYUN 조경현 TANI RYOSUKE 타니료스케		
发明人	조경현 타니료스케		
IPC分类号	G09G3/32 H01L27/32		
CPC分类号	G09G3/3233 H01L27/3211 G09G2300/0842		
代理人(译)	Gimeungu 宋.		
外部链接	Espacenet		

摘要(译)

这些实施例提供了包括显示面板的有机发光显示装置，其中包括有机发光二极管的子像素和用于操作有机发光二极管的驱动晶体管作为其中多个子的有机发光显示装置应用像素感测，栅极驱动器连接到显示面板并同时*i*的栅极线和*i*的栅极线上施加信号，并且控制数据驱动器的时序控制器连接到显示面板，同时它同时感测到*i*的子像素与*M*的数据线并连接到一条数据线相交，它包括输出代表性感测值的感应部分，以及补偿补偿基于*i*数据驱动器和栅极驱动器的子像素中的代表性感测值，对于任何一个或多个。

