



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0129157
(43) 공개일자 2016년11월09일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2016.01)

(52) CPC특허분류

G09G 3/3233 (2013.01)

G09G 2300/0842 (2013.01)

(21) 출원번호 10-2015-0060541

(22) 출원일자 2015년04월29일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

이승규

충청남도 아산시 탕정면 탕정면로 37, 201동
1701호 (탕정삼성트라펠리스아파트)

현재한

충청남도 천안시 서북구 두정중10길 22, 선영오피스텔 503호 (두정동)

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

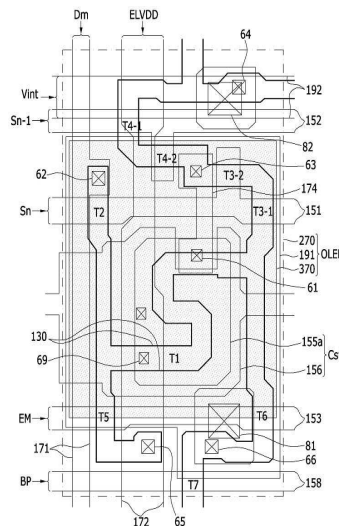
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기관, 상기 기관 위에 위치하는 스캔선, 상기 스캔선과 절연되어 교차하는 데이터 전압을 인가받는 데이터선 및 구동 전압을 인가받는 구동 전압선, 상기 스캔선 및 상기 데이터선과 연결되며, 스위칭 트레인 전극을 포함하는 스위칭 트랜지스터, 상기 스위칭 트레인 전극과 연결되는 구동 소스 전극 및 구동 게이트 전극인 제1 스토리지 전극을 포함하는 구동 트랜지스터, 상기 제1 스토리지 전극과 중첩하는 제2 스토리지 전극을 포함하는 스토리지선, 및 상기 구동 트랜지스터와 연결된 유기 발광 다이오드를 포함하고, 상기 제2 스토리지 전극은 상기 데이터선과 중첩하는 확장부를 포함한다.

대표도 - 도3



(52) CPC특허분류

G09G 2320/0209 (2013.01)

G09G 2320/0247 (2013.01)

(72) 발명자

김미혜

충청남도 아산시 탕정면 탕정면로 37, 301동 2905호 (탕정삼성트라펠리스아파트)

서명희

충청남도 천안시 서북구 오성로 139 (두정동)

엄기명

경기도 수원시 장안구 서부로 2065, 106동 1702호 (율전동, 삼성아파트)

이지은

서울특별시 서초구 서초대로23길 64, 902호 (방배동, 영진아파트)

명세서

청구범위

청구항 1

기관,

상기 기관 위에 위치하는 스캔선,

상기 스캔선과 절연되어 교차하며, 데이터 전압을 인가받는 데이터선 및 구동 전압을 인가받는 구동 전압선,

상기 스캔선 및 상기 데이터선과 연결되며, 스위칭 드레인 전극을 포함하는 스위칭 트랜지스터,

상기 스위칭 드레인 전극과 연결되는 구동 소스 전극 및 구동 게이트 전극인 제1 스토리지 전극을 포함하는 구동 트랜지스터,

상기 제1 스토리지 전극과 중첩하는 제2 스토리지 전극을 포함하는 스토리지선, 및

상기 구동 트랜지스터와 연결된 유기 발광 다이오드를 포함하고,

상기 제2 스토리지 전극은 상기 데이터선과 중첩하는 확장부를 포함하는 유기 발광 표시 장치.

청구항 2

제1항에서,

상기 제2 스토리지 전극은 상기 스토리지 선의 확장된 부분이며,

상기 확장부는 상기 데이터선의 길이 방향으로 연장된 유기 발광 표시 장치.

청구항 3

제1항에서,

상기 제2 스토리지 전극은 상기 제1 스토리지 전극보다 넓은 면적을 가지는 유기 발광 표시 장치.

청구항 4

제1항에서,

상기 제2 스토리지 전극은 상기 구동 전압선과 연결된 유기 발광 표시 장치.

청구항 5

제1항에서,

상기 기관 위에 위치하며, 상기 스위칭 트랜지스터의 스위칭 채널 및 상기 구동 트랜지스터의 구동 채널을 포함하는 반도체층, 및

상기 반도체층 위에 위치하는 제1 게이트 절연막을 더 포함하는 유기 발광 표시 장치.

청구항 6

제5항에서,

상기 구동 채널은 평면상 굴곡되어 있는 유기 발광 표시 장치.

청구항 7

제5항에서,

상기 제1 스토리지 전극은 상기 제1 게이트 절연막 위에 위치하고,

상기 제1 스토리지 전극 위에 위치하는 제2 게이트 절연막을 더 포함하는 유기 발광 표시 장치.

청구항 8

제7항에서,

상기 제2 스토리지 전극은 상기 제2 게이트 절연막 위에 위치하고,

상기 제1 스토리지 전극과 상기 제2 스토리지 전극은 스토리지 커패시터를 형성하는 유기 발광 표시 장치.

청구항 9

제8항에서,

상기 제2 스토리지 전극 위에 위치하는 층간 절연막을 더 포함하고,

상기 데이터선 및 상기 구동 전압선은 상기 층간 절연막 위에 위치하는 유기 발광 표시 장치.

청구항 10

제1항에서,

상기 스캔선과 평행하게 연장되며 발광 제어 신호를 전달하는 발광 제어선, 및

상기 발광 제어 신호에 의해 턴온되어 상기 구동 전압을 상기 구동 트랜지스터로 전달하는 동작 제어 트랜지스터를 더 포함하는 유기 발광 표시 장치.

청구항 11

제10항에서,

상기 동작 제어 트랜지스터는,

상기 발광 제어선의 일부인 동작 제어 게이트 전극,

상기 동작 제어 게이트 전극과 중첩하며 상기 반도체층에 위치하는 동작 제어 채널,

상기 반도체층에 위치하며 상기 동작 제어 채널의 양 옆에 각각 위치하는 동작 제어 소스 전극 및 동작 제어 드레인 전극을 포함하는 유기 발광 표시 장치.

청구항 12

제9항에서,

상기 층간 절연막 위에 위치하는 보호막을 더 포함하고,

상기 유기 발광 다이오드는 상기 보호막 위에 위치하는 화소 전극, 상기 화소 전극 위에 위치하는 유기 발광층, 그리고, 상기 유기 발광층 위에 위치하는 공통 전극을 포함하는 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001]

본 발명은 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002]

유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 유기 발광층을 포함하며, 하나의 전극으로부터 주입된 전자(electron)와 다른 전극으로부터 주입된 정공(hole)이 유기 발광층에서 결합하여 여기자(exciton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다. 이러한 유기 발광 표시 장치는 자발광 소자인 유기 발광 다이오드를 포함하는 복수개의 화소를 포함하며, 각 화소에는 유기 발광 다이오드를 구동하기 위한 복수개의 트랜지스터 및 스토리지 커패시터(Storage capacitor)가 형성되어 있다. 이러한 트랜지스터 및 스토리지 커패시터는 반도체, 게이트선 또는 데이터선 등을 포함하는 복수개의 배선으로 이루어진다.

[0003] 이때, 구동 트랜지스터의 구동 게이트 전극에 연결된 구동 게이트 노드와 데이터선 사이에 형성된 기생 커패시턴스(Parasitic Capacitance) 때문에, 데이터선의 전압 변화가 구동 트랜지스터의 구동 게이트 노드의 전압에 영향을 미치게 된다. 이러한 구동 게이트 노드의 전압 변화가 유기 발광 다이오드에 흐르는 구동 전류를 변경시켜 휘도 변화를 발생시키는 수직 크로스톡(Vertical Crosstalk) 현상이 발생하게 된다.

[0004] 이를 방지하기 위해 데이터선과 구동 게이트 노드 간 각격을 최대한 멀리 형성하고 있으나, 고해상도 구조로 갈수록 화소의 크기는 작아지고, 설비 스펙 및 사진 식각 공정 능력의 한계로 인해서 공정 디자인 룰(Design Rule)이 계속 작아질 수만은 없으므로, 수직 크로스톡을 최소화하는데 한계가 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 이러한 문제점을 해결하기 위한 것으로서, 고해상도 구조에서 수직 크로스톡을 최소화할 수 있는 유기 발광 표시 장치에 관한 것이다.

과제의 해결 수단

[0006] 이러한 문제점을 해결하기 위한 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판, 상기 기판 위에 위치하는 스캔선, 상기 스캔선과 절연되어 교차하는 데이터 전압을 인가받는 데이터선 및 구동 전압을 인가받는 구동 전압선, 상기 스캔선 및 상기 데이터선과 연결되며, 스위칭 트레인 전극을 포함하는 스위칭 트랜지스터, 상기 스위칭 트레인 전극과 연결되는 구동 소스 전극 및 구동 게이트 전극인 제1 스토리지 전극을 포함하는 구동 트랜지스터, 상기 제1 스토리지 전극과 중첩하는 제2 스토리지 전극을 포함하는 스토리지선, 및 상기 구동 트랜지스터와 연결된 유기 발광 다이오드를 포함하고, 상기 제2 스토리지 전극은 상기 데이터선과 중첩하는 확장부를 포함한다.

[0007] 상기 제2 스토리지 전극은 상기 스토리지 선의 확장된 부분이며, 상기 확장부는 상기 데이터선의 길이 방향으로 연장될 수 있다.

[0008] 상기 제2 스토리지 전극은 상기 제1 스토리지 전극보다 넓은 면적을 가질 수 있다.

[0009] 상기 제2 스토리지 전극은 상기 구동 전압선과 연결될 수 있다.

[0010] 상기 기판 위에 위치하며, 상기 스위칭 트랜지스터의 스위칭 채널 및 상기 구동 트랜지스터의 구동 채널을 포함하는 반도체층, 및 상기 반도체층 위에 위치하는 제1 게이트 절연막을 더 포함할 수 있다.

[0011] 상기 구동 채널은 평면상 굴곡되어 있을 수 있다.

[0012] 상기 제1 스토리지 전극은 상기 제1 게이트 절연막 위에 위치하고, 상기 제1 스토리지 전극 위에 제2 게이트 절연막을 더 포함할 수 있다.

[0013] 상기 제2 스토리지 전극은 상기 제2 게이트 절연막 위에 위치하고, 상기 제1 스토리지 전극과 상기 제2 스토리지 전극은 스토리지 커패시터를 형성할 수 있다.

[0014] 상기 제2 스토리지 전극을 덮고 있는 층간 절연막을 더 포함하고, 상기 데이터선 및 상기 구동 전압선은 상기 층간 절연막 위에 위치할 수 있다.

[0015] 상기 스캔선과 평행하게 연장되며 발광 제어 신호를 전달하는 발광 제어선, 및 상기 발광 제어 신호에 의해 턴온되어 상기 구동 전압을 상기 구동 트랜지스터로 전달하는 동작 제어 트랜지스터를 더 포함할 수 있다.

[0016] 상기 동작 제어 트랜지스터는, 상기 발광 제어선의 일부인 동작 제어 게이트 전극, 상기 동작 제어 게이트 전극과 중첩하며 상기 반도체층에 위치하는 동작 제어 채널, 상기 반도체층에 위치하며 상기 동작 제어 채널의 양 옆에 각각 위치하는 동작 제어 소스 전극 및 동작 제어 드레인 전극을 포함할 수 있다.

[0017] 상기 층간 절연막을 덮고 있는 보호막을 더 포함하고, 상기 유기 발광 다이오드는 상기 보호막 위에 위치하는 화소 전극, 상기 화소 전극 위에 위치하는 유기 발광층, 그리고, 상기 유기 발광층 위에 위치하는 공통 전극을 포함할 수 있다.

발명의 효과

[0018] 이상과 같은 본 발명의 실시예에 따른 유기 발광 표시 장치에 따르면 데이터선과 구동 게이트 전극 사이에 기생 커패시터가 발생하는 것을 최소화할 수 있다. 따라서, 기생 커패시터에 의한 킥백 전압을 최소화하고 구동 게이트 전극의 구동 게이트 전압(Vg)의 변화를 작게 하여, 수직 크로스톡을 최소화할 수 있다.

[0019] 또한, 기생 커패시터에 의한 킥백 전압을 최소화하여 데이터 전압을 증가시킬 수 있으므로 구동 게이트 전극과 구동 소스 전극간의 구동 게이트-소스 전압(Vgs)의 구동 범위(driving range)를 넓게 할 수 있다. 따라서, 유기 발광 다이오드(OLED)에서 방출되는 빛의 계조를 보다 세밀하게 제어할 수 있으며, 그 결과 유기 발광 표시 장치의 해상도를 높이고 표시 품질을 향상시킬 수 있다.

도면의 간단한 설명

[0020] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 등가 회로도이다.
 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소에 인가되는 신호의 타이밍도이다.
 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 복수개의 트랜지스터 및 커패시터를 개략적으로 도시한 도면이다.
 도 4는 도 3의 구체적인 배치도이다.
 도 5는 도 4의 유기 발광 표시 장치를 V-V선을 따라 자른 단면도이다.
 도 6은 도 4의 유기 발광 표시 장치를 VI-VI선을 따라 자른 단면도이다.
 도 7은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 복수개의 트랜지스터 및 커패시터를 개략적으로 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0021] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0022] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.

[0023] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다. 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다.

[0024] 또한, 명세서 전체에서 어떤 부분이 어떤 구성 요소를 "포함"한다고 할 때, 이는 특별히 반대되는 발명이 없는 한 다른 구성 요소를 더 포함할 수 있는 것을 의미한다. 또한, 명세서 전체에서 층, 막, 영역, 판 등의 부분이 다른 부분 "상에" 또는 "위에" 있다고 할 때, 이는 다른 부분의 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 또한, "~ 상에" 또는 "~ 위에"라 함은 대상 부분의 위 또는 아래에 위치하는 것을 의미하며, 반드시 중력 방향을 기준으로 상측에 위치하는 것을 의미하지 않는다.

[0025] 또한, 명세서 전체에서, "평면상"이라 할 때, 이는 대상 부분을 위에서 보았을 때를 의미하며, "단면상"이라 할 때, 이는 대상 부분을 수직으로 자른 단면을 옆에서 보았을 때를 의미한다.

[0026] 또한, 첨부 도면에서 도시된 갯수의 박막 트랜지스터(thin film transistor, TFT)와 커패시터(capacitor)에 한정되지 않으며, 유기 발광 표시 장치는 하나의 화소에 복수개의 트랜지스터와 하나 이상의 커패시터를 구비할 수 있으며, 별도의 배선이 더 형성되거나 기존의 배선이 생략되어 다양한 구조를 갖도록 형성할 수도 있다. 여기서, 화소는 화상을 표시하는 최소 단위를 말하며, 유기 발광 표시 장치는 복수의 화소들을 통해 화상을 표시한다.

[0027] 그러면 본 발명의 일 실시예에 따른 유기 발광 표시 장치에 대하여 도 1을 참고로 상세하게 설명한다. 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 등가 회로도이다.

[0028] 도 1에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소(1)는 복수개의 신호선(151, 152, 153, 158, 171, 172, 192), 복수개의 신호선에 연결되어 있는 복수개의 트랜지스터(T1, T2, T3,

T4, T5, T6, T7), 스토리지 커패시터(storage capacitor, Cst) 및 유기 발광 다이오드(organic light emitting diode, OLED)를 포함한다.

- [0029] 트랜지스터(T1, T2, T3, T4, T5, T6, T7)는 구동 트랜지스터(driving transistor)(T1), 스위칭 트랜지스터(switching transistor)(T2), 보상 트랜지스터(compensation transistor)(T3), 초기화 트랜지스터(initialization transistor)(T4), 동작 제어 트랜지스터(operation control transistor)(T5), 발광 제어 트랜지스터(light emission control transistor)(T6) 및 바이패스 트랜지스터(bypass transistor)(T7)를 포함한다.
- [0030] 신호선(151, 152, 153, 158, 171, 172, 192)은 스캔 신호(Sn)를 전달하는 스캔선(151), 초기화 트랜지스터(T4)에 전달 스캔 신호(Sn-1)를 전달하는 전달 스캔선(152), 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)에 발광 제어 신호(EM)를 전달하는 발광 제어선(153), 바이패스 트랜지스터(T7)에 바이패스 신호(BP)를 전달하는 바이패스 제어선(158), 스캔선(151)과 교차하며 데이터 신호(Dm)를 전달하는 데이터선(171), 구동 전압(ELVDD)을 전달하며 데이터선(171)과 거의 평행하게 위치하는 구동 전압선(172), 구동 트랜지스터(T1)를 초기화하는 초기화 전압(Vint)을 전달하는 초기화 전압선(192)을 포함한다.
- [0031] 구동 트랜지스터(T1)의 게이트 전극(G1)은 스토리지 커패시터(Cst)의 일단(Cst1)과 연결되어 있고, 구동 트랜지스터(T1)의 소스 전극(S1)은 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(172)과 연결되어 있으며, 구동 트랜지스터(T1)의 드레인 전극(D1)은 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결되어 있다. 구동 트랜지스터(T1)는 스위칭 트랜지스터(T2)의 스위칭 동작에 따라 데이터 신호(Dm)를 전달받아 유기 발광 다이오드(OLED)에 구동 전류(Id)를 공급한다.
- [0032] 스위칭 트랜지스터(T2)의 게이트 전극(G2)은 스캔선(151)과 연결되어 있고, 스위칭 트랜지스터(T2)의 소스 전극(S2)은 데이터선(171)과 연결되어 있으며, 스위칭 트랜지스터(T2)의 드레인 전극(D2)은 구동 트랜지스터(T1)의 소스 전극(S1)과 연결되어 있으면서 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(172)과 연결되어 있다. 이러한 스위칭 트랜지스터(T2)는 스캔선(151)을 통해 전달받은 스캔 신호(Sn)에 따라 턴온되어 데이터선(171)으로 전달된 데이터 신호(Dm)를 구동 트랜지스터(T1)의 소스 전극(S1)으로 전달하는 스위칭 동작을 수행한다.
- [0033] 보상 트랜지스터(T3)의 게이트 전극(G3)은 스캔선(151)에 연결되어 있고, 보상 트랜지스터(T3)의 소스 전극(S3)은 구동 트랜지스터(T1)의 드레인 전극(D1)과 연결되어 있으면서 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLED)의 애노드(anode)와 연결되어 있으며, 보상 트랜지스터(T3)의 드레인 전극(D3)은 초기화 트랜지스터(T4)의 드레인 전극(D4), 스토리지 커패시터(Cst)의 일단(Cst1) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에 함께 연결되어 있다. 이러한 보상 트랜지스터(T3)는 스캔선(151)을 통해 전달받은 스캔 신호(Sn)에 따라 턴 온되어 구동 트랜지스터(T1)의 게이트 전극(G1)과 드레인 전극(D1)을 서로 연결하여 구동 트랜지스터(T1)를 다이오드 연결시킨다.
- [0034] 초기화 트랜지스터(T4)의 게이트 전극(G4)은 전달 스캔선(152)과 연결되어 있고, 초기화 트랜지스터(T4)의 소스 전극(S4)은 초기화 전압선(192)과 연결되어 있으며, 초기화 트랜지스터(T4)의 드레인 전극(D4)은 보상 트랜지스터(T3)의 드레인 전극(D3)을 거쳐 스토리지 커패시터(Cst)의 일단(Cst1) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에 함께 연결되어 있다. 이러한 초기화 트랜지스터(T4)는 전달 스캔선(152)을 통해 전달받은 전달 스캔 신호(Sn-1)에 따라 턴온되어 초기화 전압(Vint)을 구동 트랜지스터(T1)의 게이트 전극(G1)에 전달하여 구동 트랜지스터(T1)의 게이트 전극(G1)의 게이트 전압을 초기화시키는 초기화 동작을 수행한다.
- [0035] 동작 제어 트랜지스터(T5)의 게이트 전극(G5)은 발광 제어선(153)과 연결되어 있으며, 동작 제어 트랜지스터(T5)의 소스 전극(S5)은 구동 전압선(172)과 연결되어 있고, 동작 제어 트랜지스터(T5)의 드레인 전극(D5)은 구동 트랜지스터(T1)의 소스 전극(S1) 및 스위칭 트랜지스터(T2)의 드레인 전극(D2)에 연결되어 있다.
- [0036] 발광 제어 트랜지스터(T6)의 게이트 전극(G6)은 발광 제어선(153)과 연결되어 있으며, 발광 제어 트랜지스터(T6)의 소스 전극(S6)은 구동 트랜지스터(T1)의 드레인 전극(D1) 및 보상 트랜지스터(T3)의 소스 전극(S3)과 연결되어 있고, 발광 제어 트랜지스터(T6)의 드레인 전극(D6)은 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결되어 있다. 이러한 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)는 발광 제어선(153)을 통해 전달받은 발광 제어 신호(EM)에 따라 동시에 턴 온되고 이를 통해 구동 전압(ELVDD)이 다이오드 연결된 구동 트랜지스터(T1)를 통해 보상되어 유기 발광 다이오드(OLED)에 전달된다.
- [0037] 바이패스 트랜지스터(T7)의 게이트 전극(G7)은 바이패스 제어선(158)과 연결되어 있고, 바이패스 트랜지스터(T7)의 소스 전극(S7)은 발광 제어 트랜지스터(T6)의 드레인 전극(D6) 및 유기 발광 다이오드(OLED)의 애노드에 함께 연결되어 있고, 바이패스 트랜지스터(T7)의 드레인 전극(D7)은 초기화 전압선(192) 및 초기화 박막 트랜지

스터(T4)의 소스 전극(S4)에 함께 연결되어 있다. 여기서, 바이패스 제어선(158)은 전단 스캔선(152)에 연결되어 있으므로, 바이패스 신호(BP)는 전단 스캔 신호(Sn-1)와 동일하다.

- [0038] 스토리지 커패시터(Cst)의 타단(Cst2)은 구동 전압선(172)과 연결되어 있으며, 유기 발광 다이오드(OLED)의 캐소드(cathode)는 공통 전압(ELVSS)을 전달하는 공통 전압선(741)과 연결되어 있다.
- [0039] 한편, 본 발명의 일 실시예에서는 바이패스 트랜지스터(T7)를 포함하는 7 트랜지스터 1 커패시터 구조를 도시하고 있지만, 본 발명이 이에 한정되는 것은 아니며 트랜지스터의 수와 커패시터의 수는 다양하게 변형 가능하다.
- [0040] 이하에서 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 한 화소의 구체적인 동작 과정을 도 2를 참고하여 상세히 설명한다.
- [0041] 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소에 인가되는 신호의 타이밍도이다.
- [0042] 우선, 초기화 기간 동안 전단 스캔선(152)을 통해 로우 레벨(low level)의 전단 스캔 신호(Sn-1)가 공급된다. 그러면, 로우 레벨의 전단 스캔 신호(Sn-1)에 대응하여 초기화 트랜지스터(T4)가 턴 온(Turn on)되며, 초기화 전압선(192)으로부터 초기화 트랜지스터(T4)를 통해 초기화 전압(Vint)이 구동 트랜지스터(T1)의 게이트 전극(G1)에 연결되고, 초기화 전압(Vint)에 의해 구동 트랜지스터(T1)가 초기화된다.
- [0043] 이 후, 데이터 프로그래밍 기간 중 스캔선(151)을 통해 로우 레벨의 스캔 신호(Sn)가 공급된다. 그러면, 로우 레벨의 스캔 신호(Sn)에 대응하여 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)가 턴 온된다. 이 때, 구동 트랜지스터(T1)는 턴 온된 보상 트랜지스터(T3)에 의해 다이오드 연결되고, 순방향으로 바이어스 된다.
- [0044] 그러면, 데이터선(171)으로부터 공급된 데이터 신호(Dm)에서 구동 트랜지스터(T1)의 문턱 전압(Threshold voltage, V_{th})만큼 감소한 보상 전압($Dm+V_{th}$, V_{th} 는 (-)의 값)이 구동 트랜지스터(T1)의 게이트 전극(G1)에 인가된다. 스토리지 커패시터(Cst)의 양단에는 구동 전압(ELVDD)과 보상 전압($Dm+V_{th}$)이 인가되고, 스토리지 커패시터(Cst)에는 양단 전압 차에 대응하는 전하가 저장된다.
- [0045] 이 후, 발광 기간 동안 발광 제어선(153)으로부터 공급되는 발광 제어 신호(EM)가 하이 레벨에서 로우 레벨로 변경된다. 그러면, 발광 기간 동안 로우 레벨의 발광 제어 신호(EM)에 의해 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)가 턴 온된다.
- [0046] 그러면, 구동 트랜지스터(T1)의 게이트 전극(G1)의 게이트 전압과 구동 전압(ELVDD) 간의 전압차에 따르는 구동 전류(I_d)가 발생하고, 발광 제어 트랜지스터(T6)를 통해 구동 전류(I_d)가 유기 발광 다이오드(OLED)에 공급된다. 발광 기간동안 스토리지 커패시터(Cst)에 의해 구동 트랜지스터(T1)의 게이트-소스 전압(V_{gs})은 ' $(Dm+V_{th})-ELVDD$ '로 유지되고, 구동 트랜지스터(T1)의 전류-전압 관계에 따르면, 구동 전류(I_d)는 소스-게이트 전압에서 문턱 전압을 차감한 값의 제곱 ' $(Dm-ELVDD)^2$ '에 비례한다. 따라서 구동 전류(I_d)는 구동 트랜지스터(T1)의 문턱 전압(V_{th})에 관계 없이 결정된다.
- [0047] 이때, 바이패스 트랜지스터(T7)는 바이패스 제어선(158)으로부터 바이패스 신호(BP)를 전달받는다. 바이패스 신호(BP)는 바이패스 트랜지스터(T7)를 항상 오프시킬 수 있는 소정 레벨의 전압으로서, 바이패스 트랜지스터(T7)는 트랜지스터 오프 레벨의 전압을 게이트 전극(G7)에 전달받게 됨으로써, 바이패스 트랜지스터(T7)가 항상 오프되고, 오프된 상태에서 구동 전류(I_d)의 일부는 바이패스 전류(I_{bp})로 바이패스 트랜지스터(T7)를 통해 빠져나가게 한다.
- [0048] 블랙 영상을 표시하는 구동 트랜지스터(T1)의 최소 전류가 구동 전류로 흐를 경우에도 유기 발광 다이오드(OLED)가 발광하게 된다면 제대로 블랙 영상이 표시되지 않는다. 따라서, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 바이패스 트랜지스터(T7)는 구동 트랜지스터(T1)의 최소 전류의 일부를 바이패스 전류(I_{bp})로서 유기 발광 다이오드 쪽의 전류 경로 외의 다른 전류 경로로 분산시킬 수 있다. 여기서 구동 트랜지스터(T1)의 최소 전류란 구동 트랜지스터(T1)의 게이트-소스 전압(V_{gs})이 문턱 전압(V_{th})보다 작아서 구동 트랜지스터(T1)가 오프되는 조건에서의 전류를 의미한다. 이렇게 구동 트랜지스터(T1)를 오프시키는 조건에서의 최소 구동 전류(예를 들어 10pA 이하의 전류)가 유기 발광 다이오드(OLED)에 전달되어 블랙 휘도의 영상으로 표현된다. 블랙 영상을 표시하는 최소 구동 전류가 흐르는 경우 바이패스 전류(I_{bp})의 우회 전달의 영향이 큰 반면, 일반 영상 또는 화이트 영상과 같은 영상을 표시하는 큰 구동 전류가 흐를 경우에는 바이패스 전류(I_{bp})의 영향이 거의 없다고 할 수 있다. 따라서, 블랙 영상을 표시하는 구동 전류가 흐를 경우에 구동 전류(I_d)로부터 바이패스 트랜지스터(T7)를 통해 빠져나온 바이패스 전류(I_{bp})의 전류량만큼 감소된 유기 발광 다이오드(OLED)의 발광 전류(I_{oled})는 블랙 영상을 확실하게 표현할 수 있는 수준으로 최소의 전류량을 가지게 된다. 따라서, 바이패스 트

랜지스터(T7)를 이용하여 정확한 블랙 휘도 영상을 구현하여 콘트라스트비를 향상시킬 수 있다. 도 2에서는 바이패스 신호(BP)는 전단 스캔 신호(Sn-1)와 동일하나, 반드시 이에 한정되는 것은 아니다.

[0049] 이하에서, 이러한 구조가 적용된 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 상세 구조에 대하여 도 3 내지 도 6을 참고하여 상세하게 설명한다.

[0050] 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 복수개의 트랜지스터 및 커패시터를 개략적으로 도시한 도면이고, 도 4는 도 3의 하나의 화소의 구체적인 배치도이고, 도 5는 도 4의 유기 발광 표시 장치를 V-V선을 따라 자른 단면도이고, 도 6은 도 4의 유기 발광 표시 장치를 VI-VI선을 따라 자른 단면도이다.

[0051] 이하에서 도 3 및 도 4를 참고하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구체적인 평면상 구조에 대해 우선 상세히 설명하고, 도 5 및 도 6을 참고하여 구체적인 단면상 구조에 대해 상세히 설명한다.

[0052] 우선, 도 3에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 스캔 신호(Sn), 전단 스캔 신호(Sn-1), 발광 제어 신호(EM) 및 바이패스 신호(BP)를 각각 인가하며 행 방향을 따라 형성되어 있는 스캔선(151), 전단 스캔선(152), 발광 제어선(153) 및 바이패스 제어선(158)을 포함한다. 그리고, 스캔선(151), 전단 스캔선(152), 발광 제어선(153) 및 바이패스 제어선(158)과 교차하고 있으며 화소(1)에 데이터 신호(Dm) 및 구동 전압(ELVDD)을 각각 인가하는 데이터선(171) 및 구동 전압선(172)을 포함한다. 초기화 전압(Vint)은 초기화 전압선(192)에서 초기화 트랜지스터(T4)를 경유하여 보상 트랜지스터(T3)로 전달된다.

[0053] 또한, 화소(1)에는 구동 트랜지스터(T1), 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6), 바이패스 트랜지스터(T7), 스토리지 커패시터(Cst), 그리고 유기 발광 다이오드(OLED)가 형성되어 있다. 유기 발광 다이오드(OLED)는 화소 전극(191), 유기 발광층(370) 및 공통 전극(270)으로 이루어진다. 이때, 보상 트랜지스터(T3)와 초기화 트랜지스터(T4)는 누설 전류를 차단하기 위해 듀얼 게이트(dual gate) 구조의 트랜지스터로 구성되어 있다.

[0054] 구동 트랜지스터(T1), 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6) 및 바이패스 트랜지스터(T7)의 각각의 채널(channel)은 연결되어 있는 하나의 반도체층(130)의 내부에 형성되어 있으며, 반도체층(130)은 다양한 형상으로 굴곡되어 형성될 수 있다. 이러한 반도체층(130)은 다결정 반도체 물질 또는 산화물 반도체 물질로 이루어질 수 있다. 산화물 반도체는 티타늄(Ti), 하프늄(Hf), 지르코늄(Zr), 알루미늄(Al), 탄탈륨(Ta), 게르마늄(Ge), 아연(Zn), 갈륨(Ga), 주석(Sn) 또는 인듐(In)을 기본으로 하는 산화물, 이들의 복합 산화물인 인듐-갈륨-아연 산화물(InGaZnO₄), 인듐-아연 산화물(Zn-In-O), 아연-주석 산화물(Zn-Sn-O) 인듐-갈륨 산화물(In-Ga-O), 인듐-주석 산화물(In-Sn-O), 인듐-지르코늄 산화물(In-Zr-O), 인듐-지르코늄-아연 산화물(In-Zr-Zn-O), 인듐-지르코늄-주석 산화물(In-Zr-Sn-O), 인듐-지르코늄-갈륨 산화물(In-Zr-Ga-O), 인듐-알루미늄 산화물(In-Al-O), 인듐-아연-알루미늄 산화물(In-Zn-Al-O), 인듐-주석-알루미늄 산화물(In-Sn-Al-O), 인듐-알루미늄-갈륨 산화물(In-Al-Ga-O), 인듐-탄탈륨 산화물(In-Ta-O), 인듐-탄탈륨-아연 산화물(In-Ta-Zn-O), 인듐-탄탈륨-주석 산화물(In-Ta-Sn-O), 인듐-탄탈륨-갈륨 산화물(In-Ta-Ga-O), 인듐-게르마늄 산화물(In-Ge-O), 인듐-게르마늄-아연 산화물(In-Ge-Zn-O), 인듐-게르마늄-주석 산화물(In-Ge-Sn-O), 인듐-게르마늄-갈륨 산화물(In-Ge-Ga-O), 티타늄-인듐-아연 산화물(Ti-In-Zn-O), 하프늄-인듐-아연 산화물(Hf-In-Zn-O) 중 어느 하나를 포함할 수 있다. 반도체층(130)이 산화물 반도체로 이루어지는 경우에는 고온 등의 외부 환경에 취약한 산화물 반도체 물질을 보호하기 위해 별도의 보호층이 추가될 수 있다.

[0055] 반도체층(130)은 N형 불순물 또는 P형 불순물로 채널 도핑이 되어 있는 채널(channel)과, 채널의 양 옆에 위치하며 채널에 도핑된 도핑 불순물보다 도핑 농도가 높은 소스 도핑 영역 및 드레인 도핑 영역을 포함한다. 본 실시예에서 소스 도핑 영역 및 드레인 도핑 영역은 각각 소스 전극 및 드레인 전극에 해당한다. 반도체층(130)에 위치하는 소스 전극 및 드레인 전극은 해당 영역만 도핑하여 형성할 수 있다. 또한, 반도체층(130)에서 서로 다른 트랜지스터의 소스 전극과 드레인 전극의 사이 영역도 도핑되어 소스 전극과 드레인 전극이 전기적으로 연결될 수 있다.

[0056] 도 4에 도시한 바와 같이, 채널(131)은 구동 트랜지스터(T1)에 형성되는 구동 채널(131a), 스위칭 트랜지스터(T2)에 형성되는 스위칭 채널(131b), 보상 트랜지스터(T3)에 형성되는 보상 채널(131c), 초기화 트랜지스터(T4)에 형성되는 초기화 채널(131d), 동작 제어 트랜지스터(T5)에 형성되는 동작 제어 채널(131e), 발광 제어 트랜지스터(T6)에 형성되는 발광 제어 채널(131f) 및 바이패스 트랜지스터(T7)에 형성되는 바이패스 채널(131g)을 포함한다.

- [0057] 구동 트랜지스터(T1)는 구동 채널(131a), 구동 게이트 전극(155a), 구동 소스 전극(136a) 및 구동 드레인 전극(137a)을 포함한다. 구동 채널(131a)은 굴곡되어 있으며, 사행 형상 또는 지그재그 형상을 가질 수 있다. 이와 같이, 굴곡된 형상의 구동 채널(131a)을 포함함으로써, 좁은 공간 내에 길게 형성된 구동 채널(131a)을 제공할 수 있다. 따라서, 길게 형성된 구동 채널(131a)에 의해 구동 게이트 전극(155a)에 인가되는 게이트 전압(Vg)의 구동 범위(driving range)는 넓어지게 된다. 게이트 전압(Vg)의 구동 범위가 넓으므로 게이트 전압(Vg)의 크기를 변화시켜 유기 발광 다이오드(OLED)에서 방출되는 빛의 제조를 보다 세밀하게 제어할 수 있으며, 그 결과 유기 발광 표시 장치의 해상도를 높이고 표시 품질을 향상시킬 수 있다. 이러한 구동 채널(131a)의 형상을 다양하게 변형하여 '역S', 'S', 'M', 'W' 등의 다양한 실시예가 가능하다.
- [0058] 구동 게이트 전극(155a)은 구동 채널(131a)과 중첩하고 있으며, 구동 소스 전극(136a) 및 구동 드레인 전극(137a)은 구동 채널(131a)의 양 옆에 인접하여 각각 형성되어 있다. 구동 게이트 전극(155a)은 접촉 구멍(61)을 통해 제1 데이터 연결 부재(174)와 연결되어 있다.
- [0059] 스위칭 트랜지스터(T2)는 스위칭 채널(131b), 스위칭 게이트 전극(155b), 스위칭 소스 전극(136b) 및 스위칭 드레인 전극(137b)을 포함한다. 스캔선(151)에서 아래쪽으로 확장된 일부인 스위칭 게이트 전극(155b)은 스위칭 채널(131b)과 중첩하고 있으며, 스위칭 소스 전극(136b) 및 스위칭 드레인 전극(137b)은 스위칭 채널(131b)의 양 옆에 인접하여 각각 형성되어 있다. 스위칭 소스 전극(136b)은 접촉 구멍(62)을 통해 데이터선(171)과 연결되어 있다.
- [0060] 보상 트랜지스터(T3)는 누설 전류 방지를 위해 2개가 형성되어 있으며 서로 인접하고 있는 제1 보상 트랜지스터(T3-1) 및 제2 보상 트랜지스터(T3-2)를 포함한다. 제1 보상 트랜지스터(T3-1)는 스캔선(151)을 중심으로 위치하고 있으며, 제2 보상 트랜지스터(T3-2)는 스캔선(151)의 돌출부를 중심으로 위치하고 있다. 제1 보상 트랜지스터(T3-1)는 제1 보상 채널(131c1), 제1 보상 게이트 전극(155c1), 제1 보상 소스 전극(136c1) 및 제1 보상 드레인 전극(137c1)을 포함하고, 제2 보상 트랜지스터(T3-2)는 제2 보상 채널(131c2), 제2 보상 게이트 전극(155c2), 제2 보상 소스 전극(136c2) 및 제2 보상 드레인 전극(137c2)을 포함한다.
- [0061] 스캔선(151)의 일부인 제1 보상 게이트 전극(155c1)은 제1 보상 채널(131c1)과 중첩하고 있으며, 제1 보상 소스 전극(136c1) 및 제1 보상 드레인 전극(137c1)은 제1 보상 채널(131c1)의 양 옆에 인접하여 각각 형성되어 있다. 제1 보상 소스 전극(136c1)은 발광 제어 소스 전극(136f) 및 구동 드레인 전극(137a)과 연결되어 있으며, 제1 보상 드레인 전극(137c1)은 제2 보상 소스 전극(136c2)과 연결되어 있다.
- [0062] 스캔선(151)에서 위쪽으로 돌출된 돌출부인 제2 보상 게이트 전극(155c2)은 제2 보상 채널(131c2)과 중첩하고 있으며, 제2 보상 소스 전극(136c2) 및 제2 보상 드레인 전극(137c2)은 제2 보상 채널(131c2)의 양 옆에 인접하여 각각 형성되어 있다. 제2 보상 드레인 전극(137c2)은 접촉 구멍(63)을 통해 제1 데이터 연결 부재(174)와 연결되어 있다.
- [0063] 초기화 트랜지스터(T4)는 누설 전류 방지를 위해 2개가 형성되어 있으며 서로 인접하고 있는 제1 초기화 트랜지스터(T4-1) 및 제2 초기화 트랜지스터(T4-2)를 포함한다. 제1 초기화 트랜지스터(T4-1)는 전단 스캔선(152)을 중심으로 위치하고 있으며, 제2 초기화 트랜지스터(T4-2)는 전단 스캔선(152)의 돌출부를 중심으로 위치하고 있다. 제1 초기화 트랜지스터(T4-1)는 제1 초기화 채널(131d1), 제1 초기화 게이트 전극(155d1), 제1 초기화 소스 전극(136d1) 및 제1 초기화 드레인 전극(137d1)을 포함하고, 제2 초기화 트랜지스터(T4-2)는 제2 초기화 채널(131d2), 제2 초기화 게이트 전극(155d2), 제2 초기화 소스 전극(136d2) 및 제2 초기화 드레인 전극(137d2)을 포함한다.
- [0064] 전단 스캔선(152)의 일부인 제1 초기화 게이트 전극(155d1)은 제1 초기화 채널(131d1)과 중첩하고 있으며, 제1 초기화 채널(131d1)의 양 옆에 인접하여 각각 형성되어 있다. 제1 초기화 소스 전극(136d1)은 접촉 구멍(64)을 통해 제2 데이터 연결 부재(175)와 연결되어 있으며, 제1 초기화 드레인 전극(137d1)은 제2 초기화 소스 전극(136d2)과 연결되어 있다.
- [0065] 전단 스캔선(152)에서 아래쪽으로 돌출된 돌출부인 제2 초기화 게이트 전극(155d2)은 제2 초기화 채널(131d2)과 중첩하고 있으며, 제2 초기화 소스 전극(136d2) 및 제2 초기화 드레인 전극(137d2)은 제2 초기화 채널(131d2)의 양 옆에 인접하여 각각 형성되어 있다. 제2 초기화 드레인 전극(137d2)은 접촉 구멍(63)을 통해 제1 데이터 연결 부재(174)와 연결되어 있다.
- [0066] 이와 같이, 보상 트랜지스터(T3)는 제1 보상 트랜지스터(T3-1) 및 제2 보상 트랜지스터(T3-2)로 2개를 형성하고, 초기화 트랜지스터(T4)는 제1 초기화 트랜지스터(T4-1) 및 제2 초기화 트랜지스터(T4-2)로 2개를 형

성함으로써, 오프 상태에서 채널(131c1, 131c2, 131d1, 131d2)의 전자 이동 경로를 차단하여 누설 전류가 발생하는 것을 효과적으로 방지할 수 있다.

- [0067] 동작 제어 트랜지스터(T5)는 동작 제어 채널(131e), 동작 제어 게이트 전극(155e), 동작 제어 소스 전극(136e) 및 동작 제어 드레인 전극(137e)을 포함한다. 발광 제어선(153)의 일부인 동작 제어 게이트 전극(155e)은 동작 제어 채널(131e)과 중첩하고 있으며, 동작 제어 소스 전극(136e) 및 동작 제어 드레인 전극(137e)은 동작 제어 채널(131e)의 양 옆에 인접하여 각각 형성되어 있다. 동작 제어 소스 전극(136e)은 접촉 구멍(65)을 통해 구동 전압선(172)의 일부와 연결되어 있다.
- [0068] 발광 제어 트랜지스터(T6)는 발광 제어 채널(131f), 발광 제어 게이트 전극(155f), 발광 제어 소스 전극(136f) 및 발광 제어 드레인 전극(137f)을 포함한다. 발광 제어선(153)의 일부인 발광 제어 게이트 전극(155f)은 발광 제어 채널(131f)과 중첩하고 있으며, 발광 제어 소스 전극(136f) 및 발광 제어 드레인 전극(137f)은 발광 제어 채널(131f)의 양 옆에 인접하여 각각 형성되어 있다. 발광 제어 드레인 전극(137f)은 접촉 구멍(66)을 통해 제3 데이터 연결 부재(179)와 연결되어 있다.
- [0069] 바이패스 박막 트랜지스터(T7)는 바이패스 채널(131g), 바이패스 게이트 전극(155g), 바이패스 소스 전극(136g) 및 바이패스 드레인 전극(137g)을 포함한다. 바이패스 제어선(158)의 일부인 바이패스 게이트 전극(155g)은 바이패스 채널(131g)과 중첩하고 있으며, 바이패스 소스 전극(136g) 및 바이패스 드레인 전극(137g)은 바이패스 채널(131g)의 양 옆에 인접하여 각각 형성되어 있다. 바이패스 소스 전극(136g)은 접촉 구멍(81)을 통해 제3 데이터 연결 부재(179)와 연결되어 있고, 바이패스 드레인 전극(137g)은 제1 초기화 소스 전극(136d1)과 직접 연결되어 있다.
- [0070] 구동 트랜지스터(T1)의 구동 채널(131a)의 일단은 스위칭 드레인 전극(137b) 및 동작 제어 드레인 전극(137e)과 연결되어 있으며, 구동 채널(131a)의 타단은 보상 소스 전극(136c) 및 발광 제어 소스 전극(136f)과 연결되어 있다.
- [0071] 스토리지 커패시터(Cst)는 제2 게이트 절연막(142)을 사이에 두고 배치되는 제1 스토리지 전극(155a)과 제2 스토리지 전극(156)을 포함한다. 제1 스토리지 전극(155a)은 구동 게이트 전극(155a)에 해당한다.
- [0072] 제2 스토리지 전극(156)은 스토리지선(126)에서 데이터선 연장 방향으로 확장된 부분으로서, 구동 게이트 전극(155a)보다 넓은 면적을 차지하며 구동 게이트 전극(155a)을 전부 덮고 있다.
- [0073] 특히 본 발명의 실시예에 따르면 제2 스토리지 전극(156)은 데이터선(171)과 중첩하도록 스캔선(151) 연장 방향으로 확장된 확장부(156a)를 포함한다. 즉, 데이터선(171)의 일부는 제2 스토리지 전극(156)의 확장부(156a)와 중첩한다.
- [0074] 데이터선 길이 방향 관점에서, 확장부(156a)가 데이터선(171)과 중첩하는 영역의 폭은 제1 스토리지 전극(155a)과 제2 스토리지 전극(156)이 중첩하는 영역의 폭보다 작을 수 있다. 즉, 확장부(156a)의 폭은 제1 스토리지 전극과 중첩하는 제2 스토리지 전극(156)의 폭 보다 작을 수 있다.
- [0075] 한편, 데이터선(171)과 스캔선(151) 사이에는 기생 커패시터(Ca)가 발생하는데 이러한 기생 커패시터(Ca)는 구동 게이트 전극(155a)의 구동 게이트 전압(Vg)의 변화를 주어 휘도에 영향을 미치므로 수직 크로스톡을 발생시킨다.
- [0076] 그러나, 본 발명의 일 실시예에서는 구동 전압(ELVDD)이 인가되는 구동 전압선(172)과 연결되며 데이터선(171)과 중첩하는 확장부(156a)가 데이터선(171)과 스캔선(151) 사이에 위치하고 있다. 따라서, 구동 전압이 전달되는 확장부(156a)가 스캔선(151)과 데이터선(171)을 서로 차단하여 스캔선(151)과 데이터선(171) 간의 기생 커패시터를 최소화한다.
- [0077] 기생 커패시터에 의한 킥백 전압을 최소화하여 구동 게이트 전극(155a)의 구동 게이트 전압(Vg)의 변화를 최소화하는바, 수직 크로스톡을 제어할 수 있다.
- [0078] 또한, 기생 커패시터에 의한 킥백 전압을 최소화하여 데이터 전압(Dm)을 증가시킬 수 있으므로 구동 게이트 전극(155a)과 구동 소스 전극(136a)간의 구동 게이트-소스 전압(Vgs)의 구동 범위(driving range)를 넓게 할 수 있다. 따라서, 유기 발광 다이오드(OLED)에서 방출되는 빛의 계조를 보다 세밀하게 제어할 수 있으며, 그 결과 유기 발광 표시 장치의 해상도를 높이고 표시 품질을 향상시킬 수 있다.
- [0079] 여기서, 제2 게이트 절연막(142)은 유전체가 되며, 스토리지 커패시터(Cst)에서 축전된 전하와 양 전극(155a,

156) 사이의 전압에 의해 스토리지 커패시턴스(Storage Capacitance)가 결정된다. 이와 같이, 구동 게이트 전극(155a)을 제1 스토리지 전극(155a)으로 사용함으로써, 화소 내에서 큰 면적을 차지하는 구동 채널(131a)에 의해 좁아진 공간에서 스토리지 커패시터를 형성할 수 있는 공간을 확보할 수 있다.

- [0080] 구동 게이트 전극(155a)인 제1 스토리지 전극(155a)은 접촉 구멍(61) 및 스토리지 개구부(68)를 통하여 제1 데이터 연결 부재(174)의 일단과 연결되어 있다. 스토리지 개구부(68)은 제2 스토리지 전극(156)에 형성된 개구부이다. 제1 데이터 연결 부재(174)는 데이터선(171)과 거의 평행하게 동일한 층에 위치하며 제1 데이터 연결 부재(174)의 타단은 접촉 구멍(63)을 통해 제2 보상 트랜지스터(T3-2)의 제2 보상 드레인 전극(137c2) 및 제2 초기화 트랜지스터(T4-2)의 제2 초기화 드레인 전극(137d2)과 연결되어 있다. 따라서, 제1 데이터 연결 부재(174)는 구동 게이트 전극(155a)과 제2 보상 트랜지스터(T3-2)의 제2 보상 드레인 전극(137c2) 및 제2 초기화 트랜지스터(T4-2)의 제2 초기화 드레인 전극(137d2)을 서로 연결하고 있다.
- [0081] 제2 스토리지 전극(156)은 접촉 구멍(69)을 통해 구동 전압선(172)과 연결되어 있다. 따라서, 스토리지 커패시터(Cst)는 구동 전압선(172)을 통해 제2 스토리지 전극(156)에 전달된 구동 전압(ELVDD)과 구동 게이트 전극(155a)의 게이트 전압(Vg)간의 차에 대응하는 스토리지 커패시턴스를 저장한다.
- [0082] 제3 데이터 연결 부재(179)는 접촉 구멍(81)을 통해 화소 전극(191)과 연결되어 있으며, 제2 데이터 연결 부재(175)는 접촉 구멍(82)을 통해 초기화 전압선(192)과 연결되어 있다.
- [0083] 이하, 도 5 및 도 6을 참고하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 단면상 구조에 대해 적층 순서에 따라 구체적으로 설명한다. 이때, 동작 제어 트랜지스터(T5)는 발광 제어 트랜지스터(T6)의 적층 구조와 대부분 동일하므로 상세한 설명은 생략한다.
- [0084] 기판(110) 위에는 버퍼층(120)이 위치한다. 기판(110)은 유리, 석영, 세라믹, 플라스틱 등으로 이루어진 절연성 기판일 수 있고, 버퍼층(120)은 다결정 반도체를 형성하기 위한 결정화 공정 시 기판(110)으로부터 불순물을 차단하여 다결정 반도체의 특성을 향상시키고, 기판(110)이 받는 스트레스를 줄이는 역할을 할 수 있다.
- [0085] 버퍼층(120) 위에는 구동 채널(131a), 스위칭 채널(131b), 보상 채널(131c), 초기화 채널(131d), 동작 제어 채널(131e), 발광 제어 채널(131f) 및 바이패스 채널(131g)을 포함하는 반도체층(130)이 위치한다. 반도체층(130) 중 구동 채널(131a)의 양 옆에는 구동 소스 전극(136a) 및 구동 드레인 전극(137a)이 형성되어 있고, 스위칭 채널(131b)의 양 옆에는 스위칭 소스 전극(136b) 및 스위칭 드레인 전극(137b)이 형성되어 있다. 그리고, 제1 보상 채널(131c1)의 양 옆에는 제1 보상 소스 전극(136c1) 및 제1 보상 드레인 전극(137c1)이 형성되어 있고, 제2 보상 채널(131c2)의 양 옆에는 제2 보상 소스 전극(136c2) 및 제2 보상 드레인 전극(137c2)이 형성되어 있고, 제1 초기화 채널(131d1)의 양 옆에는 제1 초기화 소스 전극(136d1) 및 제1 초기화 드레인 전극(137d1)이 형성되어 있고, 제2 초기화 채널(131d2)의 양 옆에는 제2 초기화 소스 전극(136d2) 및 제2 초기화 드레인 전극(137d2)이 형성되어 있다. 그리고, 동작 제어 채널(131e)의 양 옆에는 동작 제어 소스 전극(136e) 및 동작 제어 드레인 전극(137e)이 형성되어 있고, 발광 제어 채널(131f)의 양 옆에는 발광 제어 소스 전극(136f) 및 발광 제어 드레인 전극(137f)이 형성되어 있다. 그리고, 바이패스 채널(131g)의 양 옆에는 바이패스 소스 전극(136g) 및 바이패스 드레인 전극(137g)이 형성되어 있다.
- [0086] 반도체층(130) 위에는 이를 덮는 제1 게이트 절연막(141)이 위치한다. 제1 게이트 절연막(141) 위에는 스위칭 게이트 전극(155b), 제1 보상 게이트 전극(155c1) 및 제2 보상 게이트 전극(155c2)을 포함하는 스캔선(151), 제1 초기화 게이트 전극(155d1) 및 제2 초기화 게이트 전극(155d2)을 포함하는 전단 스캔선(152), 동작 제어 게이트 전극(155e) 및 발광 제어 게이트 전극(155f)을 포함하는 발광 제어선(153), 바이패스 게이트 전극(155g)을 포함하는 바이패스 제어선(158), 그리고 구동 게이트 전극(제1 스토리지 전극)(155a)을 포함하는 제1 게이트 배선(151, 152, 153, 158, 155a, 155b, 155c1, 155c2, 155d1, 155d2, 155e, 155f)이 위치한다.
- [0087] 제1 게이트 배선(151, 152, 153, 158, 155a, 155b, 155c1, 155c2, 155d1, 155d2, 155e, 155f) 및 제1 게이트 절연막(141) 위에는 이를 덮는 제2 게이트 절연막(142)이 위치한다. 제1 게이트 절연막(141) 및 제2 게이트 절연막(142)은 질화 규소(SiNx) 또는 산화 규소(SiO₂) 따위의 재질일 수 있다.
- [0088] 제2 게이트 절연막(142) 위에는 스캔선(151)과 평행하게 배치되어 있는 스토리지선(126), 스토리지선(126)에서 확장되어 데이터선과 중첩하는 제2 스토리지 전극(156)을 포함하는 제2 게이트 배선(126, 156)이 위치한다.
- [0089] 제2 게이트 절연막(142) 및 제2 게이트 배선(126, 156) 위에는 층간 절연막(160)이 위치한다. 층간 절연막(160)의 재질은 질화 규소(SiNx) 또는 산화 규소(SiO₂) 따위일 수 있다.

- [0090] 층간 절연막(160)에는 접촉 구멍(61, 62, 63, 64, 65, 66, 69)이 형성되어 있다. 층간 절연막(160) 위에는 데이터선(171), 구동 전압선(172), 제1 데이터 연결 부재(174), 제2 데이터 연결 부재(175), 그리고 제3 데이터 연결 부재(179)를 포함하는 데이터 배선(171, 172, 174, 175, 179)이 위치한다.
- [0091] 데이터선(171)은 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 층간 절연막(160)에 형성된 접촉 구멍(62)을 통해 스위칭 소스 전극(136b)과 연결되어 있으며, 제1 데이터 연결 부재(174)의 일단은 제2 게이트 절연막(142) 및 층간 절연막(160)에 형성된 접촉 구멍(61)을 통하여 제1 스토리지 전극(155a)과 연결되어 있고, 제1 데이터 연결 부재(174)의 타단은 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 층간 절연막(160)에 형성된 접촉 구멍(63)을 통해 제2 보상 드레인 전극(137c2) 및 제2 초기화 드레인 전극(137d2)과 연결되어 있다.
- [0092] 사각 형상의 제2 데이터 연결 부재(175)는 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 층간 절연막(160)에 형성된 접촉 구멍(64)을 통해 제1 초기화 소스 전극(136d1)과 연결되어 있다. 그리고, 사각 형상의 제3 데이터 연결 부재(179)는 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 층간 절연막(160)에 형성된 접촉 구멍(66)을 통해 발광 제어 드레인 전극(137f)과 연결되어 있다.
- [0093] 데이터 배선(171, 172, 174, 175, 179) 및 층간 절연막(160) 위에는 이를 덮는 보호막(180)이 위치한다. 보호막(180)은 유기막일 수 있다.
- [0094] 보호막(180) 위에는 화소 전극(191) 및 초기화 전압선(192)이 위치한다. 제3 데이터 연결 부재(179)는 보호막(180)에 형성된 접촉 구멍(81)을 통해 화소 전극(191)과 연결되어 있고, 제2 데이터 연결 부재(175)는 보호막(180)에 형성된 접촉 구멍(82)을 통해 초기화 전압선(192)과 연결되어 있다.
- [0095] 보호막(180), 초기화 전압선(192) 및 화소 전극(191)의 가장자리 위에는 이를 덮는 화소 정의막(Pixel Defined Layer, PDL)(350)이 위치하고, 화소 정의막(350)은 화소 전극(191)을 드러내는 화소 개구부(351)를 가진다. 화소 정의막(350)은 폴리아크릴계 수지(polyacrylates resin) 및 폴리이미드계(polyimides) 등의 수지 또는 실리콘 계열의 무기물 등으로 만들 수 있다.
- [0096] 화소 개구부(351)에 의해 노출된 화소 전극(191) 위에는 유기 발광층(370)이 위치하고, 유기 발광층(370) 상에는 공통 전극(270)이 위치한다. 공통 전극(270)은 화소 정의막(350) 위에도 위치하며 복수의 화소에 걸쳐 위치한다. 이를 통해 화소 전극(191), 유기 발광층(370) 및 공통 전극(270)을 포함하는 유기 발광 다이오드(OLED)가 형성된다.
- [0097] 여기서, 화소 전극(191)은 정공 주입 전극인 애노드이며, 공통 전극(270)은 전자 주입 전극인 캐소드가 된다. 그러나 본 발명에 따른 일 실시예는 반드시 이에 한정되는 것은 아니며, 유기 발광 표시 장치의 구동 방법에 따라 화소 전극(191)이 캐소드가 되고, 공통 전극(270)이 애노드가 될 수도 있다. 화소 전극(191) 및 공통 전극(270)으로부터 각각 정공과 전자가 유기 발광층(370) 내부로 주입되고, 주입된 정공과 전자가 결합한 엑시톤(exiton)이 여기 상태에서부터 기저상태로 떨어질 때 발광이 이루어진다.
- [0098] 유기 발광층(370)은 저분자 유기물 또는 PEDOT(Poly 3,4-ethylenedioxythiophene) 등의 고분자 유기물로 이루어진다. 또한, 유기 발광층(370)은 발광층과, 정공 주입층(hole injection layer, HIL), 정공 수송층(hole transporting layer, HTL), 전자 수송층(electron transporting layer, ETL), 및 전자 주입층(electron injection layer, EIL) 중 하나 이상을 포함하는 다층막일 수 있다. 이들 모두를 포함할 경우, 정공 주입층이 양극인 화소 전극(191) 상에 배치되고, 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층된다.
- [0099] 유기 발광층(370)은 적색을 발광하는 적색 유기 발광층, 녹색을 발광하는 녹색 유기 발광층 및 청색을 발광하는 청색 유기 발광층을 포함할 수 있으며, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층은 각각 적색 화소, 녹색 화소 및 청색 화소에 형성되어 컬러 화상을 구현하게 된다.
- [0100] 또한, 유기 발광층(370)은 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소에 모두 함께 적층하고, 각 화소별로 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수 있다. 다른 예로, 백색을 발광하는 백색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소 모두에 형성하고, 각 화소별로 각각 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수도 있다. 백색 유기 발광층과 색필터를 이용하여 컬러 화상을 구현하는 경우, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 각각의 개별 화소 즉, 적색 화소, 녹색 화소 및 청색 화소에 증착하기 위한 증착 마스크를 사용하지 않아도 된다.

- [0101] 다른 예에서 설명한 백색 유기 발광층은 하나의 유기 발광층으로 형성될 수 있음은 물론이고, 복수 개의 유기 발광층을 적층하여 백색을 발광할 수 있도록 한 구성까지 포함한다. 예로, 적어도 하나의 옐로우 유기 발광층과 적어도 하나의 청색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 시안 유기 발광층과 적어도 하나의 적색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 마젠타 유기 발광층과 적어도 하나의 녹색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성 등도 포함할 수 있다.
- [0102] 공통 전극(270) 상에는 유기 발광 다이오드(OLED)를 보호하는 봉지 부재(도시하지 않음)가 위치할 수 있으며, 봉지 부재는 실런트에 의해 기판(110)에 밀봉될 수 있다. 봉지 부재는 유리, 석영, 세라믹, 플라스틱, 및 금속 등 다양한 소재일 수 있다. 한편, 실런트를 사용하지 않고 공통 전극(270) 상에 무기막과 유기막을 증착하여 박막 봉지층을 형성할 수도 있다.
- [0103] 이하에서는 도 7을 참조하여 본 발명의 다른 실시예에 따른 유기 발광 표시 장치를 살펴본다. 도 7은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 복수개의 트랜지스터 및 커패시터를 개략적으로 도시한 도면이고, 전술한 실시예와 동일한 구성요소에 대한 설명은 생략한다.
- [0104] 도 7에 도시된 다른 실시예는 본 발명의 일 실시예와 거의 동일하며, 도 7에 도시된 바와 같이 화소 전극 및 유기 발광층(191, 370)의 배열 구조가 펜타일 매트릭스 구조임이 상이하다.
- [0105] 펜타일 매트릭스 화소 배열 구조는 적색 부화소 및 청색 부화소가 동일 열에 교번적으로 위치하며, 인접 열에 녹색 부화소가 위치할 수 있다. 펜타일 매트릭스 화소 배열 구조를 적용하면 고해상도의 표현능력이 향상되며, 특정 화소에 의한 세로줄 패턴이 시인되지 않아 화질을 향상시킬 수 있다.
- [0106] 이하에서는 표 1을 참조하여 본 발명의 실시예에 따른 유기 발광 표시 장치의 휘도 변화 정도를 살펴본다.

표 1

[0107]	실시예	비교예
실측치	0.66%	1.50%
시뮬레이션치	0.68%	1.48%

- [0108] 표 1을 참조하면, 실시예와 비교예에 대해 일 화소에 대해 데이터선의 전압을 변화시킬 경우, 구동 트랜지스터의 구동 게이트 전극이 영향을 받아 휘도 변화가 발생하는 정도에 대해 살펴본 결과이다.
- [0109] 본 발명의 실시예와 같이 제2 스토리지 전극이 데이터선과 중첩하도록 위치하며, 데이터선과 스캔선 사이의 기생 커패시터를 차단하는 경우에는, 약 0.66 내지 0.68%의 휘도 변화가 발생하였다.
- [0110] 반면, 비교예와 같이 제2 스토리지 전극이 데이터선과 중첩하지 않아 기생 커패시터의 차단이 어려운 경우에는 약 1.48 내지 1.50% 정도의 휘도 변화가 발생함을 확인하였다.
- [0111] 본 발명의 실시예와 같이 제2 스토리지 전극이 데이터선과 중첩하여 기생 커패시터를 차단하는 경우, 비교예에 비해 휘도 변화 정도가 절반으로 감소함을 확인하였다.
- [0112] 본 발명을 앞서 기재한 바에 따라 바람직한 실시예를 통해 설명하였지만, 본 발명은 이에 한정되지 않으며 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에 종사하는 자들은 쉽게 이해할 것이다.

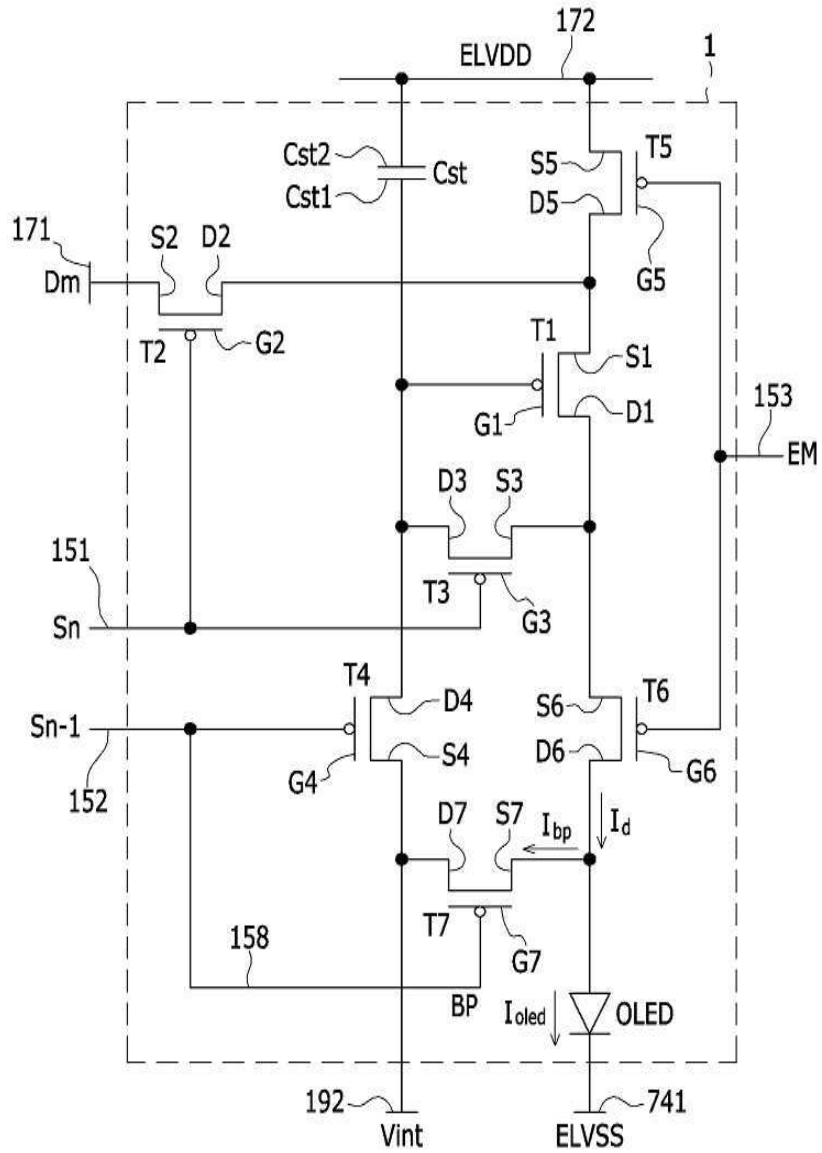
부호의 설명

- [0113] 151: 스캔선 152: 전단 스캔선
153: 발광 제어선 158: 바이패스 제어선
155a: 구동 게이트 전극 155b: 스위칭 게이트 전극
131a: 구동 채널 132b: 스위칭 채널
141: 제1 게이트 절연막 142: 제2 게이트 절연막
160: 층간 절연막 171: 데이터선

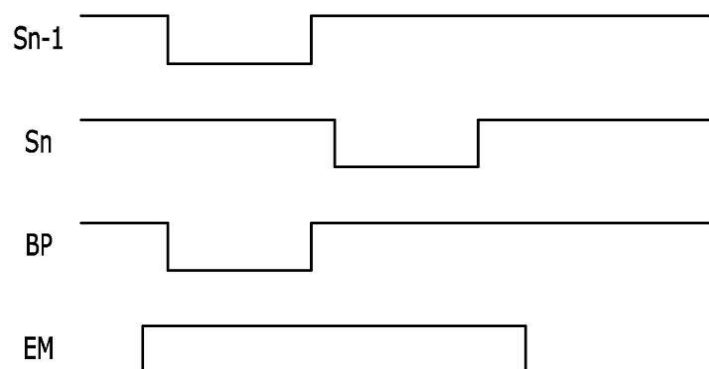
172: 구동 전압선

도면

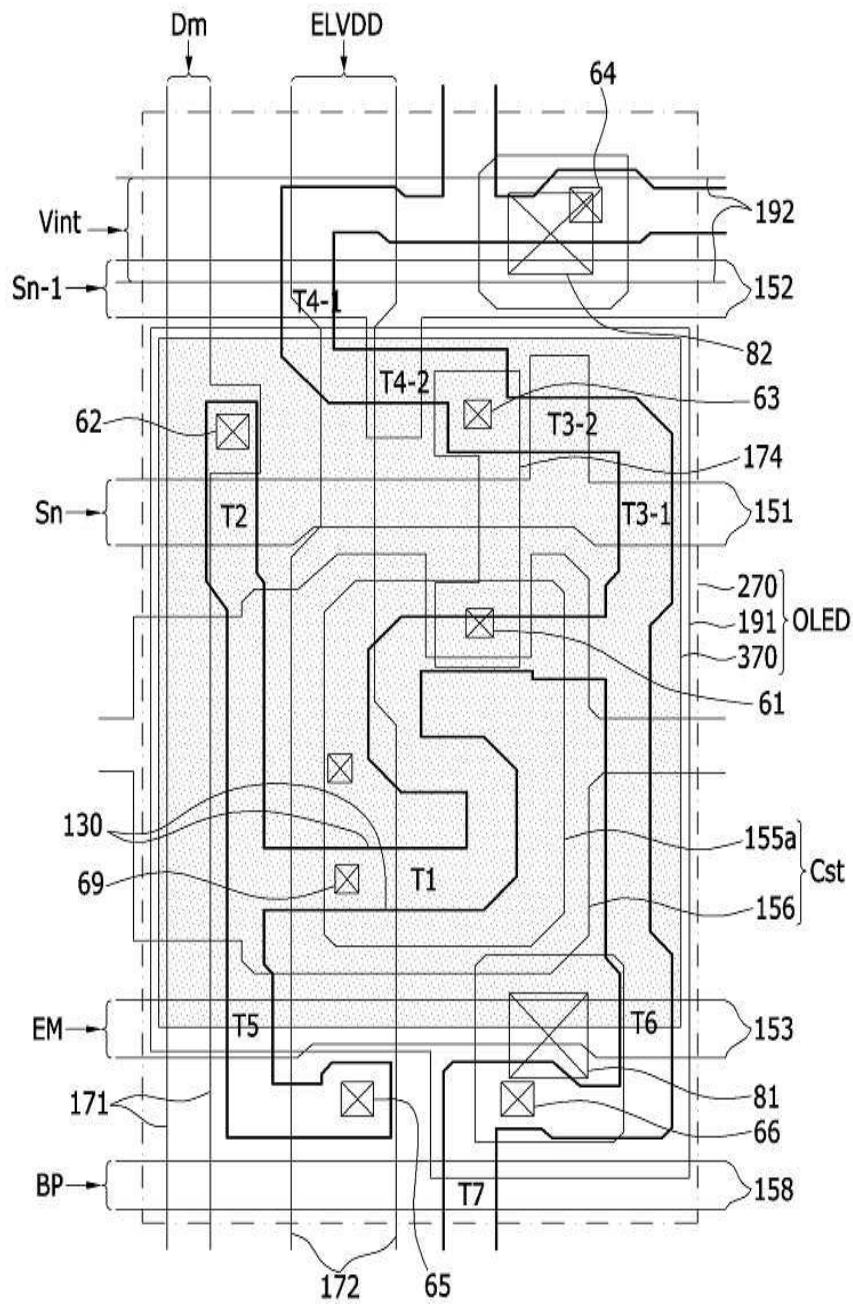
도면1



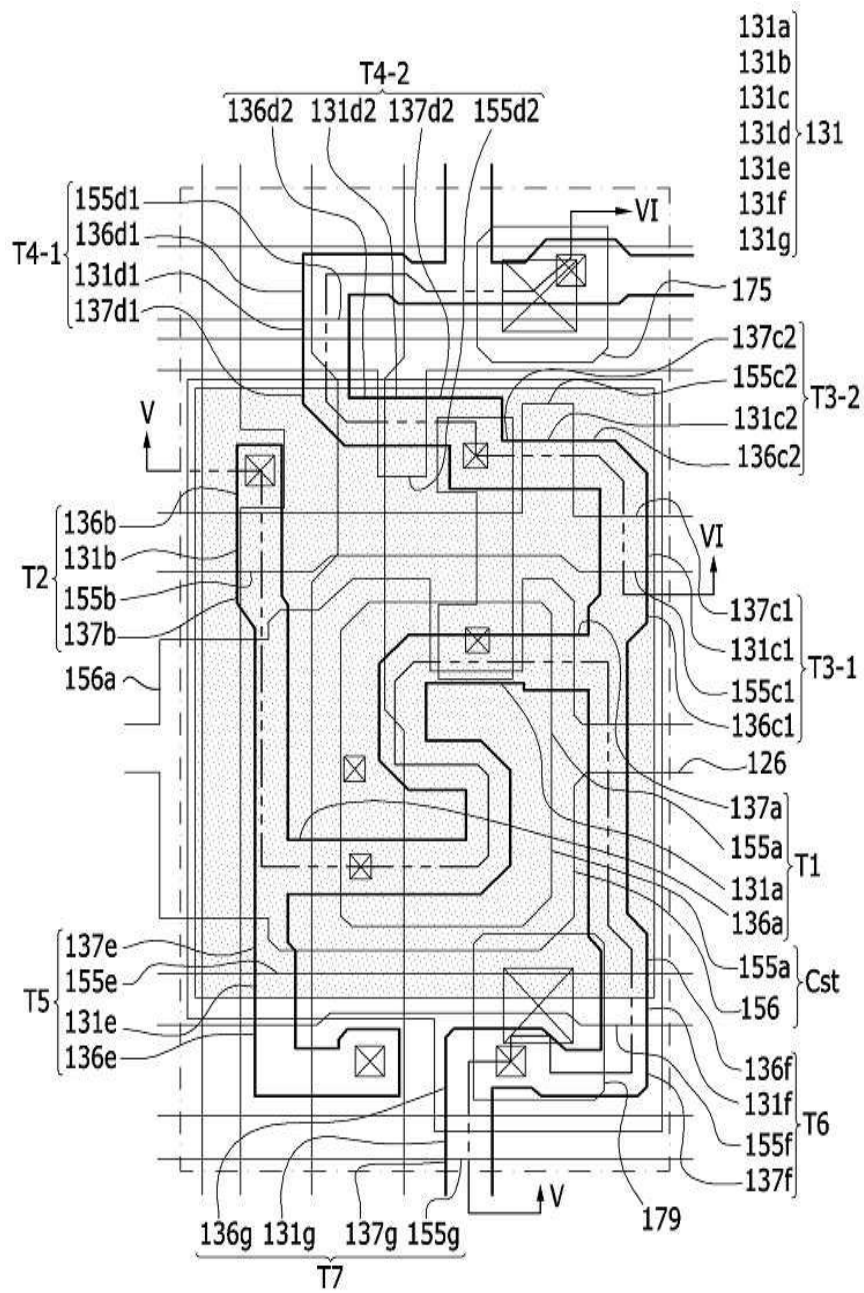
도면2



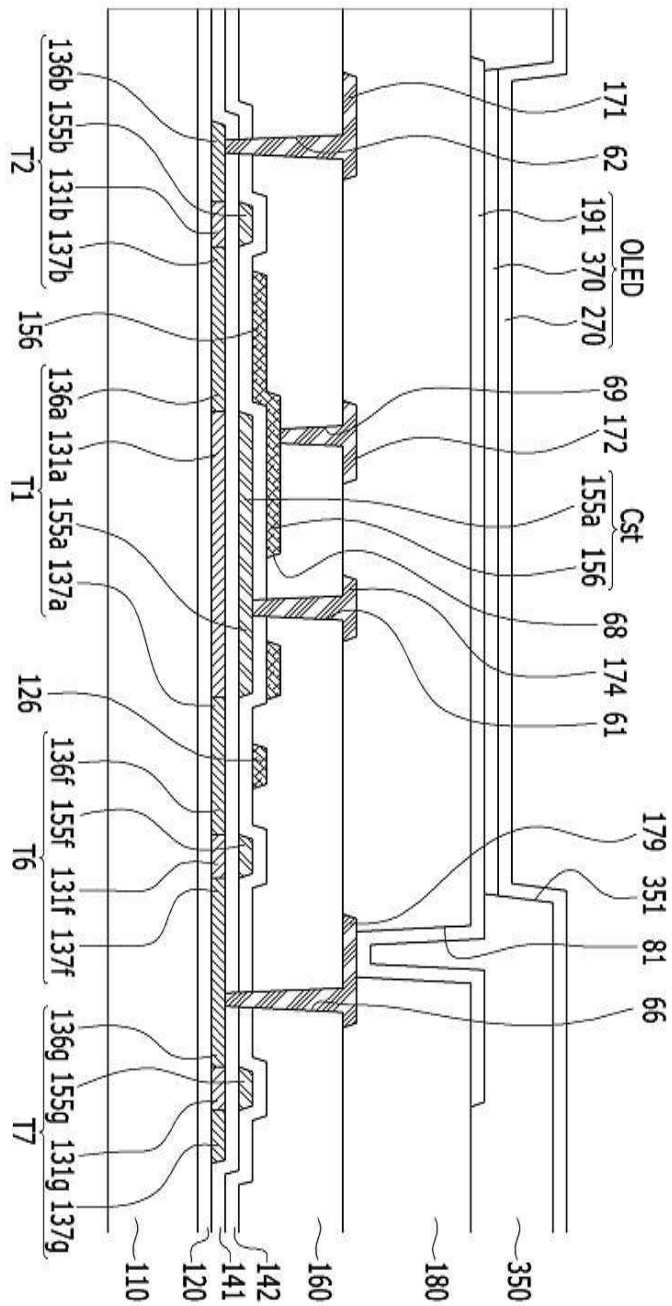
도면3



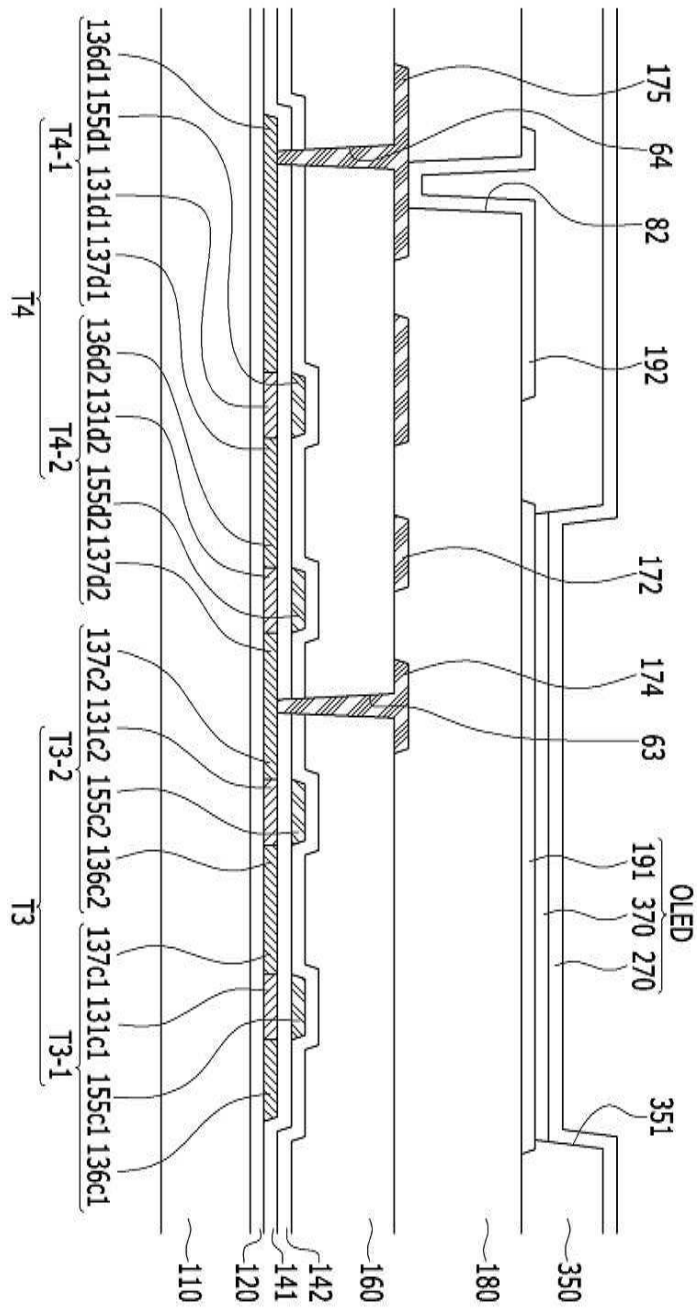
도면4



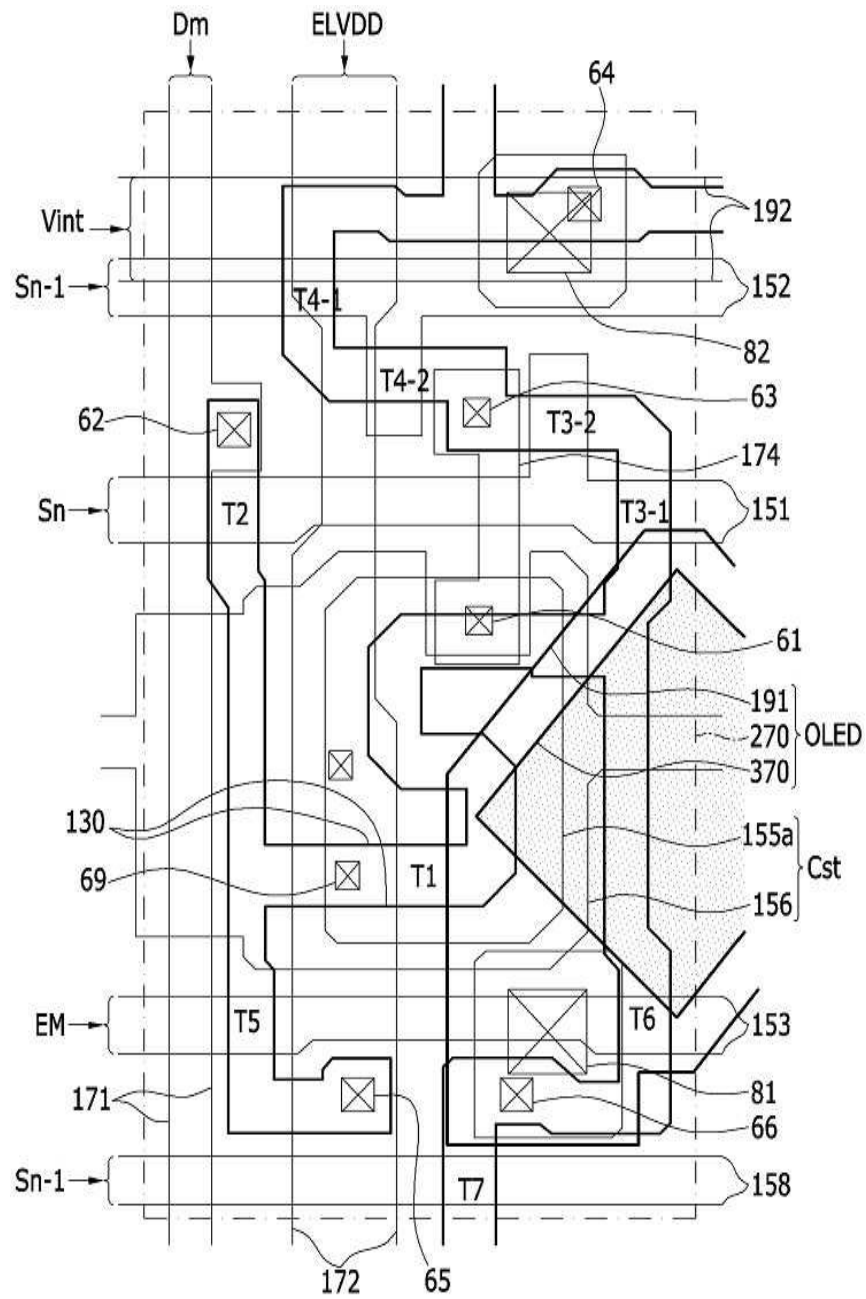
도면5



도면6



도면7



专利名称(译)	相关技术的描述		
公开(公告)号	KR1020160129157A	公开(公告)日	2016-11-09
申请号	KR1020150060541	申请日	2015-04-29
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE SEUNG KYU 이승규 HYUN CHAE HAN 현채한 KIM MI HAE 김미해 SEO MYEONG HEE 서명희 EOM KI MYEONG 엄기명 LEE JI EUN 이지은		
发明人	이승규 현채한 김미해 서명희 엄기명 이지은		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3233 G09G2300/0842 G09G2320/0247 G09G2320/0209 H01L51/5253 G09G2300/0819 G09G2300/0861 G09G2320/045 H01L27/3262 H01L27/3265 H01L27/3276		
外部链接	Espacenet		

摘要(译)

根据本发明示例性实施例的有机发光显示器包括基板，设置在基板上的扫描线，与扫描线绝缘并接收数据电压的数据线，接收驱动电压的驱动电压线，开关晶体管，连接到数据线，开关晶体管包括开关漏电极，一种存储晶体管，包括：驱动晶体管，包括驱动源电极和第一存储电极，它们是彼此连接的驱动栅电极；第二存储电极，与第一存储电极重叠；以及有机发光二极管，连接到驱动晶体管并且第二存储电极包括与数据线重叠的延伸部。妈咪的名字

