(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0124301
(43) 공개일자 2016년10월27일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01)
(52) CPC특허분류
H01L 27/3258 (2013.01)
H01L 27/323 (2013.01)
(21) 출원번호 10-2015-0053924
(22) 출원일자 2015년04월16일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
전희철
경기도 화성시 동탄반석로 277, 114동 3002호 (석우동, 예당마을우미린제일풍경채아파트)
(74) 대리인
팬코리아특허법인

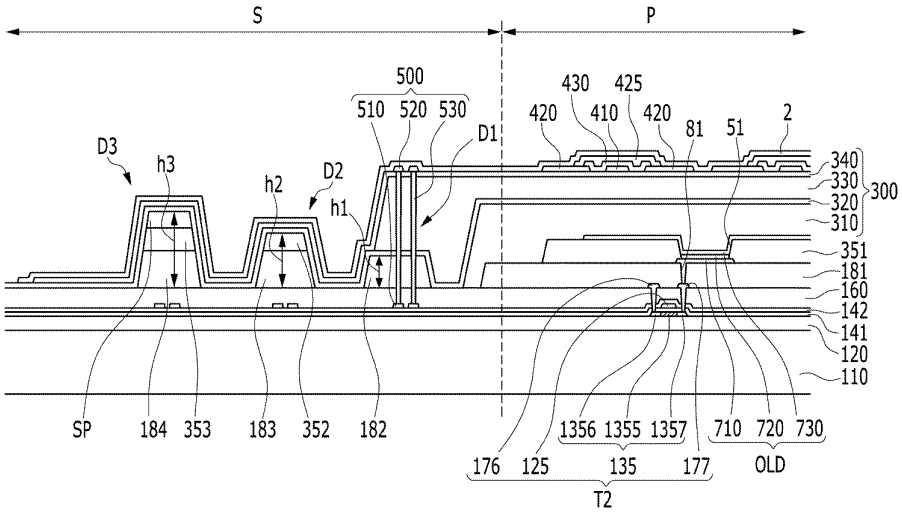
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 **유기 발광 표시 장치**

(57) 요 약

본 발명의 일 실시예에 따른 유기 발광 표시 장치는 표시 영역과 상기 표시 영역 주변의 주변 영역을 포함하는 기판, 상기 표시 영역에 형성되어 있는 유기 발광 부재, 상기 주변 영역에 형성되어 있는 복수개의 댐, 상기 복수개의 댐 중 제1 댐의 일부와 상기 유기 발광 부재를 덮고 있는 박막 봉지층, 상기 표시 영역의 박막 봉지층 위에 형성되어 있는 터치 감지 부재, 그리고 상기 제1 댐에 대응하는 위치에 형성되어 있는 제1 크랙 감지 부재를 포함할 수 있다.

대 표 도



(52) CPC특허분류
H01L 27/3248 (2013.01)
H01L 2227/32 (2013.01)

명 세 서

청구범위

청구항 1

표시 영역과 상기 표시 영역 주변의 주변 영역을 포함하는 기판,

상기 표시 영역에 형성되어 있는 유기 발광 부재,

상기 주변 영역에 형성되어 있는 복수개의 댐,

상기 복수개의 댐 중 제1 댐의 일부와 상기 유기 발광 부재를 덮고 있는 박막 봉지층,

상기 표시 영역의 박막 봉지층 위에 형성되어 있는 터치 감지 부재, 그리고

상기 제1 댐에 대응하는 위치에 형성되어 있는 제1 크랙 감지 부재

를 포함하는 유기 발광 표시 장치.

청구항 2

제1항에서,

상기 제1 댐은 상기 복수개의 댐 중 상기 화소와 가장 가까이 위치하고 있으며, 상기 제1 댐은 상기 복수개의 화소를 둘러싸고 있는 유기 발광 표시 장치.

청구항 3

제1항에서,

상기 제1 크랙 감지 부재는

상기 제1 댐 하부에 형성되어 있는 제1 하부 크랙 감지선,

상기 주변 영역의 박막 봉지층 위에 형성되어 있으며 상기 제1 댐의 상부에 형성되어 있는 제1 상부 크랙 감지선

을 포함하는 유기 발광 표시 장치.

청구항 4

제3항에서,

상기 제1 상부 크랙 감지선은 상기 터치 감지 부재와 동일한 층에 형성되어 있는 유기 발광 표시 장치.

청구항 5

제4항에 있어서,

상기 유기 발광 부재는

상기 기판 위에 형성되어 있는 반도체,

상기 반도체 및 상기 기판 위에 형성되어 있는 제1 게이트 절연막,

상기 제1 게이트 절연막 위에 형성되어 있는 게이트 전극,

상기 게이트 전극 및 상기 제1 게이트 절연막 위에 형성되어 있는 제2 게이트 절연막,

상기 제2 게이트 절연막 위에 형성되어 있는 층간 절연막,

상기 층간 절연막 위에 형성되어 있는 소스 전극 및 드레인 전극,

상기 소스 전극 및 드레인 전극을 덮고 있는 화소 보호막,

상기 화소 보호막 위에 형성되어 있는 화소 격벽,

상기 드레인 전극과 연결되어 있는 유기 발광 다이오드

를 포함하고,

상기 제1 하부 크랙 감지선은 상기 제2 게이트 절연막과 상기 층간 절연막 사이에 형성되어 있는 유기 발광 표시 장치.

청구항 6

제5항에서,

상기 제1 하부 크랙 감지선과 상기 제1 상부 크랙 감지선을 서로 연결하는 제1 연결 부재를 더 포함하는 유기 발광 표시 장치.

청구항 7

제5항에서,

상기 제1 댐은

상기 화소 보호막과 이격되어 있으며 상기 화소 보호막과 동일한 층에 형성되어 있는 제1 주변 보호막을 포함하고,

상기 박막 봉지층의 일부 층은 상기 제1 주변 보호막 위에 형성되어 있는 유기 발광 표시 장치.

청구항 8

제7항에서,

상기 제1 연결 부재는

상기 제1 주변 보호막과 상기 박막 봉지층을 관통하고 있는 유기 발광 표시 장치.

청구항 9

제7항에서,

상기 제1 댐과 이격되어 있으며 상기 제1 댐을 둘러싸고 있는 제2 댐,

상기 제2 댐과 이격되어 있으며 상기 제2 댐을 둘러싸고 있는 제3 댐을 더 포함하고,

상기 제2 댐은 상기 제1 주변 보호막과 동일한 층에 형성되어 있는 제2 주변 보호막, 상기 제2 주변 보호막 위에 형성되어 있는 제1 주변 격벽을 포함하고,

상기 제3 댐은 상기 제1 주변 보호막과 동일한 층에 형성되어 있는 제3 주변 보호막, 상기 제3 주변 보호막 위에 형성되어 있는 제2 주변 격벽, 상기 제2 주변 격벽 위에 형성되어 있는 스페이서를 포함하는 유기 발광 표시 장치.

청구항 10

제9항에서,

상기 제2 댐에 대응하는 위치에 형성되어 있는 제2 크랙 감지 부재,

상기 제3 댐에 대응하는 위치에 형성되어 있는 제3 크랙 감지 부재를 더 포함하는 유기 발광 표시 장치.

청구항 11

제10항에서,

상기 제2 크랙 감지 부재는

상기 제1 하부 크랙 감지선과 동일한 층에 형성되어 있는 제2 하부 크랙 감지선,

상기 제2 주변 격벽 위에 형성되어 있는 제2 상부 크랙 감지선,

상기 제2 하부 크랙 감지선과 상기 제2 상부 크랙 감지선을 서로 연결하고 있는 제2 연결 부재를 포함하고,

상기 제3 크랙 감지 부재는

상기 제1 하부 크랙 감지선과 동일한 층에 형성되어 있는 제3 하부 크랙 감지선,

상기 스페이서 위에 형성되어 있는 제3 상부 크랙 감지선,

상기 제3 하부 크랙 감지선과 상기 제3 상부 크랙 감지선을 서로 연결하고 있는 제3 연결 부재를 포함하는 유기 발광 표시 장치.

청구항 12

제11항에 있어서,

상기 제2 연결 부재는 상기 제2 주변 보호막 및 상기 제2 주변 격벽을 관통하고 있고,

상기 제3 연결 부재는 상기 제3 주변 보호막, 상기 제3 주변 격벽 및 상기 스페이서를 관통하고 있는 유기 발광 표시 장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것이다.

배 경 기 술

[0002] 유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 유기 발광층과 이를 구동하는 화소 회로를 포함하는 유기 발광 부재를 포함하며, 하나의 전극인 캐소드(cathode)로부터 주입된 전자(electron)와 다른 전극인 애노드(anode)로부터 주입된 정공(hole)이 유기 발광층에서 결합하여 여기자(exciton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다.

[0003] 이러한 유기 발광 표시 장치는 유기 발광 부재를 외부로부터 보호하기 위해서 유기 발광 부재를 봉지(encapsulation)하는 공정을 필요로 하며, 유리 기판과 실런트로 봉지하거나, 유기막과 무기막을 한층 이상 교대로 적층한 박막 봉지층(Thin Film Encapsulation, TFE)으로 봉지하고 있다.

[0004] 이러한 박막 봉지층을 이루는 막 중 용액 공정으로 형성되는 유기막은 경화되기 전까지는 유동성을 가지는 유기물이며, 과도포된 경우에는 표시 영역을 벗어나 흘러 넘칠 수 있다. 이러한 유기물의 유출을 방지하기 위해 표시 영역의 주변에 적어도 하나 이상의 댐을 형성하고 있다.

[0005] 그러나, 유기 발광 표시 장치의 제조 공정 중 댐에 크랙(crack)이 발생할 경우, 크랙을 통해 유기물이 주변 영역으로 유출되어 유기 발광 표시 장치의 불량율을 증가시킬 수 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 전술한 배경 기술의 문제점을 해결하기 위한 것으로서, 댐에 발생하는 크랙을 보다 완벽하게 검출하여 불량율을 최소화할 수 있는 유기 발광 표시 장치를 제공하고자 한다.

과제의 해결 수단

[0007] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 표시 영역과 상기 표시 영역 주변의 주변 영역을 포함하는 기판, 상기 표시 영역에 형성되어 있는 유기 발광 부재, 상기 주변 영역에 형성되어 있는 복수개의 댐, 상기 복수개의 댐 중 제1 댐의 일부와 상기 유기 발광 부재를 덮고 있는 박막 봉지층, 상기 표시 영역의 박막 봉지층 위에 형성되어 있는 터치 감지 부재, 그리고 상기 제1 댐에 대응하는 위치에 형성되어 있는 제1 크랙 감지 부재를 포함할 수 있다.

[0008] 상기 제1 댐은 상기 복수개의 댐 중 상기 화소와 가장 가까이 위치하고 있으며, 상기 제1 댐은 상기 복수개의 화소를 둘러싸고 있을 수 있다.

[0009] 상기 제1 크랙 감지 부재는 상기 제1 댐 하부에 형성되어 있는 제1 하부 크랙 감지선, 상기 주변 영역의 박막 봉지층 위에 형성되어 있으며 상기 제1 댐의 상부에 형성되어 있는 제1 상부 크랙 감지선을 포함할 수 있다.

[0010] 상기 제1 상부 크랙 감지선은 상기 터치 감지 부재와 동일한 층에 형성되어 있을 수 있다.

[0011] 상기 유기 발광 부재는 상기 기판 위에 형성되어 있는 반도체, 상기 반도체 및 상기 기판 위에 형성되어 있는 제1 게이트 절연막, 상기 제1 게이트 절연막 위에 형성되어 있는 게이트 전극, 상기 게이트 전극 및 상기 제1 게이트 절연막 위에 형성되어 있는 제2 게이트 절연막, 상기 제2 게이트 절연막 위에 형성되어 있는 층간 절연막, 상기 층간 절연막 위에 형성되어 있는 소스 전극 및 드레인 전극, 상기 소스 전극 및 드레인 전극을 덮고 있는 화소 보호막, 상기 화소 보호막 위에 형성되어 있는 화소 격벽, 상기 드레인 전극과 연결되어 있는 유기 발광 다이오드를 포함하고, 상기 제1 하부 크랙 감지선은 상기 제2 게이트 절연막과 상기 층간 절연막 사이에 형성되어 있을 수 있다.

[0012] 상기 제1 하부 크랙 감지선과 상기 제1 상부 크랙 감지선을 서로 연결하는 제1 연결 부재를 더 포함할 수 있다.

[0013] 상기 제1 댐은 상기 화소 보호막과 이격되어 있으며 상기 화소 보호막과 동일한 층에 형성되어 있는 제1 주변 보호막을 포함하고, 상기 박막 봉지층의 일부 층은 상기 제1 주변 보호막 위에 형성되어 있을 수 있다.

[0014] 상기 제1 연결 부재는 상기 제1 주변 보호막과 상기 박막 봉지층을 관통하고 있을 수 있다.

[0015] 상기 제1 댐과 이격되어 있으며 상기 제1 댐을 둘러싸고 있는 제2 댐, 상기 제2 댐과 이격되어 있으며 상기 제2 댐을 둘러싸고 있는 제3 댐을 더 포함하고, 상기 제2 댐은 상기 제1 주변 보호막과 동일한 층에 형성되어 있는 제2 주변 보호막, 상기 제2 주변 보호막 위에 형성되어 있는 제1 주변 격벽을 포함하고, 상기 제3 댐은 상기 제1 주변 보호막과 동일한 층에 형성되어 있는 제3 주변 보호막, 상기 제3 주변 보호막 위에 형성되어 있는 제2 주변 격벽, 상기 제2 주변 격벽 위에 형성되어 있는 스페이서를 포함할 수 있다.

[0016] 상기 제2 댐에 대응하는 위치에 형성되어 있는 제2 크랙 감지 부재, 상기 제3 댐에 대응하는 위치에 형성되어 있는 제3 크랙 감지 부재를 더 포함할 수 있다.

[0017] 상기 제2 크랙 감지 부재는 상기 제1 하부 크랙 감지선과 동일한 층에 형성되어 있는 제2 하부 크랙 감지선, 상기 제2 주변 격벽 위에 형성되어 있는 제2 상부 크랙 감지선, 상기 제2 하부 크랙 감지선과 상기 제2 상부 크랙 감지선을 서로 연결하고 있는 제2 연결 부재를 포함하고, 상기 제3 크랙 감지 부재는 상기 제1 하부 크랙 감지선과 동일한 층에 형성되어 있는 제3 하부 크랙 감지선, 상기 스페이서 위에 형성되어 있는 제3 상부 크랙 감지선, 상기 제3 하부 크랙 감지선과 상기 제3 상부 크랙 감지선을 서로 연결하고 있는 제3 연결 부재를 포함할 수 있다.

[0018] 상기 제2 연결 부재는 상기 제2 주변 보호막 및 상기 제2 주변 격벽을 관통하고 있고, 상기 제3 연결 부재는 상기 제3 주변 보호막, 상기 제3 주변 격벽 및 상기 스페이서를 관통하고 있을 수 있다.

발명의 효과

[0019] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 제1 댐에 대응하는 위치에 제1 크랙 감지 부재를 형성함으로써, 제1 댐의 전체 영역에 발생하는 크랙을 검출하여 유기막의 유출 발생율을 줄일 수 있다.

[0020] 또한, 터치 감지 부재와 동일한 층에 제1 상부 크랙 방지선을 형성함으로서, 별도의 추가 공정 없이 제1 댐 전체 영역의 크랙을 검출할 수 있는 제1 크랙 감지 부재를 형성할 수 있어 제조 비용 및 제조 시간을 절감할 수 있다.

[0021] 또한, 복수개의 댐에 대응하는 영역에 크랙 방지 부재를 모두 형성함으로써 유기물의 유출을 보다 완벽하게 검출할 수 있다.

도면의 간단한 설명

[0022] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 표시 영역 및주변 영역의 개략적인 평면도이다.

도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 유기 발광 부재의 등가 회로도이다.

도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 터치 감지 부재의 일부 확대 평면도이다.

도 4는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 표시 영역 및주변 영역의 단면도이다.

도 5는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 표시 영역 및 주변 영역의 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0023] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0024] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.

[0025] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다. 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다.

[0026] 또한, 명세서 전체에서 어떤 부분이 어떤 구성 요소를 "포함"한다고 할 때, 이는 특별히 반대되는 발명이 없는 한 다른 구성 요소를 더 포함할 수 있는 것을 의미한다. 또한, 명세서 전체에서 층, 막, 영역, 판 등의 부분이 다른 부분 "상에" 또는 "위에" 있다고 할 때, 이는 다른 부분의 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 또한, "~ 상에" 또는 "~ 위에"라 함은 대상 부분의 위 또는 아래에 위치하는 것을 의미하며, 반드시 중력 방향을 기준으로 상측에 위치하는 것을 의미하지 않는다.

[0027] 또한, 명세서 전체에서, "평면상"이라 할 때, 이는 대상 부분을 위에서 보았을 때를 의미하며, "단면상"이라 할 때, 이는 대상 부분을 수직으로 자른 단면을 옆에서 보았을 때를 의미한다.

[0028] 또한, 첨부 도면에서는, 하나의 화소에 2개의 박막 트랜지스터(thin film transistor, TFT)와 1개의 커패시터(capacitor)를 구비하는 2 트랜지스터 1 커패시터 구조의 능동 구동(active matrix, AM)형 유기 발광 표시 장치를 도시하고 있지만, 본 발명이 이에 한정되는 것은 아니다. 따라서 유기 발광 표시 장치는 하나의 화소에 복수개의 트랜지스터와 하나 이상의 커패시터를 구비할 수 있으며, 별도의 배선이 더 형성되거나 기존의 배선이 생략되어 다양한 구조를 갖도록 형성할 수도 있다. 여기서, 화소는 화상을 표시하는 최소 단위를 말하며, 유기 발광 표시 장치는 복수의 화소들을 통해 화상을 표시한다.

[0029] 그러면 본 발명의 일 실시예에 따른 유기 발광 표시 장치에 대하여 도 1, 도 2, 도 3 및 도 4를 참고로 상세하게 설명한다.

[0030] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 표시 영역 및 주변 영역의 개략적인 평면도이고, 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 유기 발광 부재의 등가 회로도이며, 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 터치 감지 부재의 일부 확대 평면도이고, 도 4는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 표시 영역 및 주변 영역의 단면도이다.

[0031] 도 1에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 표시 영역(P), 표시 영역(P)을 둘러싸고 있는 주변 영역(S)을 포함하는 기판(110), 기판(110)의 표시 영역(P)에 형성되어 있으며 복수개의 화소(PX)를 포함하는 유기 발광 부재(200), 기판(110)의 주변 영역(S)에 형성되어 있는 복수개의 댐(D1, D2, D3), 유기 발광 부재(200)와 복수개의 댐 중 제1 댐(D1)의 일부를 덮고 있는 박막 봉지층(300), 표시 영역(P)의 박막 봉지층(300) 위에 형성되어 있는 터치 감지 부재(400), 제1 댐(D1)에 대응하는 위치에 형성되어 있는 제1 크랙 감지 부재(500)를 포함한다.

[0032] 도 2에 도시한 바와 같이, 유기 발광 부재(200)는 복수개의 신호선(121, 171, 172), 복수개의 신호선에 연결되어 있으며 대략 행렬(matrix)의 형태로 배열된 복수개의 화소(PX)를 포함한다.

[0033] 신호선(121, 171, 172)은 스캔 신호(Sn)를 전달하는 복수개의 스캔선(121), 스캔선(121)과 교차하며 데이터 신호(Dm)를 전달하는 복수개의 데이터선(171), 그리고 구동 전압(ELVDD)을 전달하는 복수개의 구동 전압선(172)을 포함한다. 스캔선(121)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선(171)과 구동 전압선(172)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.

[0034] 각 화소(PX)는 복수개의 신호선(121, 171, 172)에 각각 연결되어 있는 복수개의 트랜지스터(T1, T2), 스토리지

커패시터(storage capacitor, Cst) 및 유기 발광 다이오드(organic light emitting diode, OLD)를 포함한다.

[0035] 트랜지스터(T1, T2)는 데이터선(171)에 연결되어 있는 스위칭 트랜지스터(switching transistor)(T1), 유기 발광 다이오드(OLD)에 연결되어 있는 구동 트랜지스터(driving transistor)(T2)을 포함한다.

[0036] 스위칭 트랜지스터(T1)는 제어 단자, 입력 단자 및 출력 단자를 가지는데, 제어 단자는 스캔선(121)에 연결되어 있고, 입력 단자는 데이터선(171)에 연결되어 있으며, 출력 단자는 구동 트랜지스터(T2)에 연결되어 있다. 스위칭 트랜지스터(T1)는 스캔선(121)에 인가되는 스캔 신호(Sn)에 응답하여 데이터선(171)에 인가되는 데이터 신호(Dm)를 구동 트랜지스터(T2)에 전달한다.

[0037] 구동 트랜지스터(T2) 또한 제어 단자, 입력 단자 및 출력 단자를 가지는데, 제어 단자는 스위칭 트랜지스터(T1)에 연결되어 있고, 입력 단자는 구동 전압선(172)에 연결되어 있으며, 출력 단자는 유기 발광 다이오드(OLD)에 연결되어 있다. 구동 트랜지스터(T2)는 제어 단자와 출력 단자 사이에 걸리는 전압에 따라 그 크기가 달라지는 구동 전류(Id)를 흘린다.

[0038] 스토리지 커패시터(Cst)는 구동 트랜지스터(T2)의 제어 단자와 입력 단자 사이에 연결되어 있다. 이 스토리지 커패시터(Cst)는 구동 트랜지스터(T2)의 제어 단자에 인가되는 데이터 신호를 충전하고 스위칭 트랜지스터(T1)가 턴 오프(turn off)된 뒤에도 이를 유지한다.

[0039] 유기 발광 다이오드(OLD)는 구동 트랜지스터(T2)의 출력 단자에 연결되어 있는 애노드(anode), 공통 전압(ELVSS)에 연결되어 있는 캐소드(cathode)를 가진다. 유기 발광 다이오드(OLD)는 구동 트랜지스터(T2)의 구동 전류(Id)에 따라 세기를 달리하여 발광함으로써 영상을 표시한다.

[0040] 스위칭 트랜지스터(T1) 및 구동 트랜지스터(T2)는 n 채널 전계 효과 트랜지스터(field effect transistor, FET) 또는 p 채널 전계 효과 트랜지스터일 수 있다. 그리고, 트랜지스터(T1, T2), 스토리지 커패시터(Cst) 및 유기 발광 다이오드(OLD)의 연결 관계는 바뀔 수 있다.

[0041] 한편, 제1 댐(D1)은 복수개의 댐 중 화소(PX)와 가장 가까이 위치하고 있으며, 제1 댐(D1)은 복수개의 화소(PX)를 둘러싸고 있다. 제2 댐(D2)은 제1 댐(D1)과 이격되어 있으며 제1 댐(D1)을 둘러싸고 있고, 제3 댐(D3)은 제2 댐(D2)과 이격되어 있으며 제2 댐(D2)을 둘러싸고 있다. 제1 댐(D1), 제2 댐(D2) 및 제3 댐(D3)은 박막 봉지층(300)을 이루는 유기물의 유출을 방지하기 위해 주변 영역에 형성되어 있다.

[0042] 본 실시예에서는 제1 댐, 제2 댐 및 제3 댐의 3개의 댐을 형성하였으나, 여기에 반드시 한정되지는 않으며 필요에 따라서 댐은 1개 또는 4개 이상 형성될 수 있다.

[0043] 도 3에 도시한 바와 같이, 터치 감지 부재(400)는 제1 방향(Y)으로 형성되어 있으며 제1 터치 신호를 전달하는 제1 터치 전극(410), 제1 방향과 교차하는 제2 방향(X)으로 형성되어 있으며 제2 터치 신호를 전달하는 복수개의 제2 터치 전극(420)을 포함한다.

[0044] 제1 터치 전극(410)은 마름모 형상의 전극 패턴이 제1 방향인 수직 방향으로 서로 연결되어 있으며, X축 좌표값을 감지하는 제1 터치 신호가 전달되는 Rx 전극(Receiver electrode)에 해당한다. 이러한 제1 터치 전극(410)은 마름모 형상의 전극을 서로 연결하는 제1 터치 중첩부(415)를 가진다.

[0045] 복수개의 제2 터치 전극(420)은 서로 이격되어 있으며, 각각의 제2 터치 전극(420)은 마름모 형상의 전극 패턴을 가진다. 인접한 제2 터치 전극(420) 사이에는 인접한 제2 터치 전극(420)을 서로 연결하는 연결선(425)이 형성되어 있다. 이러한 복수개의 제2 터치 전극(420)은 Y축 좌표값을 감지하는 제2 터치 신호가 전달되는 Tx 배선(Transmitter electrode)에 해당한다. 제1 터치 전극(410)의 제1 터치 중첩부(415) 위에는 터치 절연 부재(430)가 형성되어 있다. 터치 절연 부재(430)는 제1 터치 전극(410)과 제2 터치 전극(420)을 절연하기 위해 제1 터치 전극(410)과 연결선(425) 사이에 형성되어 있다.

[0046] 제1 터치 전극(410), 제2 터치 전극(420), 연결선(425)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ZnO(산화 아연) 또는 In_2O_3(Indium Oxide) 등의 투명 도전성 산화물 또는 은나노 와이어(AgNW)을 포함할 수 있다.

[0047] 제1 터치 전극(410) 및 제2 터치 전극(420)은 사용자의 터치에 의한 좌표값을 감지하고, 이를 외부 구동 회로로 전달하여 전기적 신호로 전환하는 역할을 한다.

[0048] 이하에서 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구체적인 구조에 대해 도 1, 도 3 및 도 4를 참고하여 상세하게 설명한다. 이 때, 구동 트랜지스터를 중심으로 설명하며, 스위칭 트랜지스터는 구동 트랜지스터

의 적층 구조와 대부분 동일하므로 상세한 설명은 생략한다.

[0049] 도 1 및 도 3에 도시한 바와 같이, 기판(110) 위에는 버퍼층(120)이 형성되어 있다. 기판(110)은 유리, 석영, 세라믹, 플라스틱 등으로 이루어진 절연성 기판으로 형성될 수 있다. 버퍼층(120)은 다결정 규소를 형성하기 위한 결정화 공정 시 기판(110)으로부터 불순물을 차단하여 다결정 규소의 특성을 향상시키고, 기판(110)을 평탄화시켜 버퍼층(120) 위에 형성되는 반도체(135)의 스트레스를 완화시키는 역할을 한다. 이러한 버퍼층(120)은 질화 규소(SiNx) 또는 산화 규소(SiO_2) 따위로 형성될 수 있다.

[0050] 표시 영역(P)의 버퍼층(120) 위에는 반도체(135)가 형성되어 있다. 이러한 반도체(135)는 다결정 규소 또는 산화물 반도체로 이루어질 수 있다. 산화물 반도체는 티타늄(Ti), 하프늄(Hf), 지르코늄(Zr), 알루미늄(Al), 탄탈륨(Ta), 게르마늄(Ge), 아연(Zn), 갈륨(Ga), 주석(Sn) 또는 인듐(In)을 기본으로 하는 산화물, 이들의 복합 산화물인 인듐-갈륨-아연 산화물(InGaZnO4), 인듐-아연 산화물(Zn-In-O), 아연-주석 산화물(Zn-Sn-O) 인듐-갈륨 산화물 (In-Ga-O), 인듐-주석 산화물(In-Sn-O), 인듐-지르코늄 산화물(In-Zr-O), 인듐-지르코늄-아연 산화물(In-Zr-Zn-O), 인듐-지르코늄-주석 산화물(In-Zr-Sn-O), 인듐-지르코늄-갈륨 산화물(In-Zr-Ga-O), 인듐-알루미늄 산화물(In-Al-O), 인듐-아연-알루미늄 산화물(In-Zn-Al-O), 인듐-주석-알루미늄 산화물(In-Sn-Al-O), 인듐-알루미늄-갈륨 산화물(In-Al-Ga-O), 인듐-탄탈륨 산화물(In-Ta-O), 인듐-탄탈륨-아연 산화물(In-Ta-Zn-O), 인듐-탄탈륨-주석 산화물(In-Ta-Sn-O), 인듐-탄탈륨-갈륨 산화물(In-Ta-Ga-O), 인듐-게르마늄 산화물(In-Ge-O), 인듐-게르마늄-아연 산화물(In-Ge-Zn-O), 인듐-게르마늄-주석 산화물(In-Ge-Sn-O), 인듐-게르마늄-갈륨 산화물(In-Ge-Ga-O), 티타늄-인듐-아연 산화물(Ti-In-Zn-O), 하프늄-인듐-아연 산화물(Hf-In-Zn-O) 중 어느 하나를 포함할 수 있다. 반도체(135)가 산화물 반도체로 이루어지는 경우에는 고온 등의 외부 환경에 취약한 산화물 반도체를 보호하기 위해 별도의 보호층이 추가될 수 있다.

[0051] 반도체(135)는 채널(1355)과, 채널(1355)의 양측에 형성된 소스 영역(1356) 및 드레인 영역(1357)으로 구분된다. 반도체(135)의 채널(1355)은 N형 불순물 또는 P형 불순물의 도핑 불순물로 채널 도핑이 되어 있으며, 반도체(135)의 소스 영역(1356) 및 드레인 영역(1357)은 채널 도핑보다 도핑 불순물의 도핑 농도를 많게 한 접촉 도핑이 되어 있는 접촉 도핑 영역일 수 있다.

[0052] 반도체(135) 위에는 이를 덮는 제1 게이트 절연막(141)이 형성되어 있다. 제1 게이트 절연막(141)은 질화 규소(SiNx) 또는 산화 규소(SiO2) 따위로 형성될 수 있다.

[0053] 제1 게이트 절연막(141) 위에는 게이트 전극(125)이 형성되어 있다. 게이트 전극(125)은 스캔선(121)의 일부이며, 채널(1355)과 중첩한다.

[0054] 게이트 전극(125) 위에는 이를 덮는 제2 게이트 절연막(142)이 형성되어 있다. 제2 게이트 절연막(142)은 질화 규소(SiNx) 또는 산화 규소(SiO2) 따위로 형성될 수 있다.

[0055] 주변 영역(S)의 제2 게이트 절연막(142) 위에는 제1 하부 크랙 감지선(510)이 형성되어 있다. 제1 하부 크랙 감지선(510)은 제1 댐(D1)의 하부에 위치하며, 표시 영역(P)을 둘러싸고 있다. 이러한 제1 하부 크랙 감지선(510)은 도 1에 도시한 바와 같이, 전압 강하를 방지하기 위해 좌측 및 우측에 각각 형성되어 있으며 좌측에 형성된 좌측에 형성된 제1 하부 크랙 감지선과 우측에 형성된 제1 하부 크랙 감지선은 서로 분리되어 있다. 따라서, 좌측에 형성된 제1 하부 크랙 감지선은 좌측에서 한바퀴 돌고 있으며, 우측에 형성된 제1 하부 크랙 감지선은 우측에서 한바퀴 돌고 있으므로, 좌측에 형성된 제1 하부 크랙 감지선은 단면도상 2개의 배선으로 표시되고, 우측에 형성된 제1 하부 크랙 감지선은 단면도상 2개의 배선으로 표시된다.

[0056] 제1 댐(D1)에서 크랙(crack)이 발생하는 경우 제1 하부 크랙 감지선(510)에도 손상이 가해진다. 따라서, 제1 하부 크랙 감지선(510)에 연결되어 있는 감지 연결선(511)의 저항이 커지고, 이에 따라 감지 연결선(511)에 연결되어 있는 화소(PX)는 색상을 제대로 구현하지 못하게 된다. 이러한 불량 색상의 화소를 통해, 주변 영역에서 발생할 수 있는 크랙을 감지할 수 있다.

[0057] 본 실시예에서는 제1 하부 크랙 감지선(510)을 제2 게이트 절연막(142) 위에 형성하였으나, 반드시 여기에 한정되는 것은 아니며, 다양한 위치에 형성할 수 있다.

[0058] 제1 하부 크랙 감지선(510) 위에는 이를 덮는 층간 절연막(160)이 형성되어 있다. 층간 절연막(160)은 제1 게이트 절연막(141) 및 제2 게이트 절연막(142)과 마찬가지로 질화 규소(SiNx) 또는 산화 규소(SiO2) 따위로 형성될 수 있다.

[0059] 표시 영역(P)의 층간 절연막(160) 위에는 소스 전극(176) 및 드레인 전극(177)이 형성되어 있다. 소스 전극(176)과 드레인 전극(177)은 각각 소스 영역(1356) 및 드레인 영역(1357)과 연결되어 있다. 반도체(135), 게이트 전극(125), 소스 전극(176) 및 드레인 전극(177)은 구동 트랜지스터(T2)를 이룬다.

[0060] 표시 영역(P)의 소스 전극(176) 및 드레인 전극(177) 위에는 이를 덮는 화소 보호막(181)이 형성되어 있다.

[0061] 그리고, 주변 영역(S)의 층간 절연막(160) 위에는 이를 덮는 주변 보호막(182, 183, 184)이 형성되어 있다. 주변 보호막(182, 183, 184)은 패터닝되어 서로 이격되어 있는 제1 주변 보호막(182), 제2 주변 보호막(183) 및 제3 주변 보호막(184)을 포함한다. 표시 영역(P)에서 멀어지는 방향으로 차례로 제1 주변 보호막(182), 제2 주변 보호막(183) 및 제3 주변 보호막(184)이 형성되어 있으며, 제1 주변 보호막(182), 제2 주변 보호막(183) 및 제3 주변 보호막(184)은 표시 영역(P)을 둘러싸고 있다. 주변 보호막(182, 183, 184) 중 화소(PX)와 가장 가까이 위치하고 있는 제1 주변 보호막(182)은 제1 댐(D1)에 해당한다.

[0062] 화소 보호막(181) 위에는 ITO 또는 IZO 따위의 투명 도전체로 만들어진 화소 전극(710)이 형성되어 있다. 화소 전극(710)은 화소 보호막(181)에 형성된 접촉 구멍(81)을 통해서 구동 트랜지스터(T2)의 드레인 전극(177)과 전기적으로 연결되어 유기 발광 다이오드(OLD)의 애노드가 된다.

[0063] 화소 보호막(181) 및 화소 전극(710)의 가장자리부 위에는 화소 격벽(351)이 형성되어 있다. 화소 격벽(351)은 화소 전극(710)을 노출하는 화소 개구부(51)를 가진다. 화소 격벽(351)은 폴리아크릴계(polyacrylates) 또는 폴리이미드계(polyimides) 등의 수지와 실리카 계열의 무기물 등을 포함하여 이루어질 수 있다.

[0064] 주변 영역(S)의 제2 주변 보호막(183) 및 제3 주변 보호막(184) 위에는 각각 제1 주변 격벽(352) 및 제2 주변 격벽(353)이 형성되어 있다. 제1 주변 격벽(352)은 제2 주변 보호막(183)과 동일한 패턴으로 형성되어 있으며, 제2 주변 격벽(353)은 제3 주변 보호막(184)과 동일한 패턴으로 형성되어 있다.

[0065] 제2 주변 보호막(183)과 제1 주변 격벽(352)은 함께 제2 댐(D2)을 이루고있으므로, 제2 댐(D2)의 높이(h2)는 제1 주변 보호막(182)만으로 이루어진 제1 댐(D1)의 높이(h1)보다 높다. 따라서, 표시 영역(P)의 유기물이 제1 댐(D1)을 넘는 경우에도 제2 댐(D2)이 유기물의 넘침을 차단할 수 있다.

[0066] 화소 격벽(351)의 화소 개구부(51)에는 유기 발광층(720)이 형성되어 있다. 유기 발광층(720)은 발광층, 정공 수송층(hole injection layer, HIL), 정공 수송층(hole transporting layer, HTL), 전자 수송층(electron transporting layer, ETL) 및 전자 주입층(electron injection layer, EIL) 중 하나 이상을 포함하는 복수층으로 형성된다. 유기 발광층(720)이 이들 모두를 포함할 경우 정공 주입층이 애노드인 화소 전극(710) 위에 위치하고 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층될 수 있다.

[0067] 표시 영역(P)의 화소 격벽(351) 및 유기 발광층(720) 위에는 공통 전극(730)이 형성되어 있다. 공통 전극(730)은 유기 발광 다이오드(OLD)의 캐소드가 된다. 화소 전극(710), 유기 발광층(720) 및 공통 전극(730)은 함께 유기 발광 다이오드(OLD)를 이룬다.

[0068] 제2 주변 격벽(353) 위에는 스페이서(SP)가 형성되어 있다. 스페이서(SP)는 제2 주변 격벽(353)과 동일한 패턴으로 형성되어 있다. 스페이서(SP)는 폴리아크릴계 수지(polyacrylates resin), 폴리이미드계 수지(polyimides resin) 등의 유기물 또는 유기물과 무기물의 적층막 등으로 만들어질 수 있다.

[0069] 제3 주변 보호막(184), 제2 주변 격벽(353) 및 스페이서(SP)는 함께 제3 댐(D3)을 이루고 있으므로, 제3 댐(D3)의 높이(h3)는 제2 주변 보호막(183)과 제1 주변 격벽(352)으로 이루어진 제2 댐(D2)의 높이(h2)보다 높다. 따라서, 표시 영역(P)의 유기물이 제1 댐(D1) 및 제2 댐(D2)을 넘는 경우에도 제3 댐(D3)이 유기물의 넘침을 차단할 수 있으므로, 보다 완벽하게 유기물이 주변 영역(S)으로 흘러 넘치는 것을 방지할 수 있다.

[0070] 표시 영역(P)의 공통 전극(730) 위에는 박막 봉지층(300)이 형성되어 있다. 박막 봉지층(300)은 차례로 적층되어 있는 제1 유기층(310), 제1 무기층(320), 제2 유기층(330) 및 제2 무기층(340)을 포함한다.

[0071] 제1 유기층(310)은 화소 보호막(181) 및 화소 격벽(351)을 덮어 봉지하고 있으며, 제1 무기층(320)은 제1 유기층(310), 제1 댐(D1), 제2 댐(D2) 및 제3 댐(D3)을 모두 덮어 봉지하고 있다. 제2 유기층(330)은 제1 무기층(320)을 덮으면서 제1 댐(D1) 상부까지 형성되어 있다. 그리고, 제2 무기층(340)은 제2 유기층(330) 및 제1 무기층(320)을 모두 덮어 봉지하고 있다.

[0072] 본 실시예에서는 박막 봉지층(300)이 제1 유기층(310), 제1 무기층(320), 제2 유기층(330) 및 제2 무기층(340)의 4개의 층으로 형성되어 있으나, 여기에 반드시 한정되지는 않으며 필요에 따라서 다양한 변형이 가능하다.

[0073] 표시 영역(P)의 박막 봉지층(300) 위에는 제1 터치 전극(410) 및 제2 터치 전극(420)이 형성되어 있다. 그리고, 주변 영역(S)의 박막 봉지층(300) 위에는 제1 상부 크랙 감지선(520)이 형성되어 있다. 제1 상부 크랙 감지선(520)은 제1 댐(D1)과 대응하는 위치에 형성되어 있으며, 표시 영역(P)을 둘러싸고 있다.

[0074] 제1 상부 크랙 감지선(520)은 제1 터치 전극(410) 및 제2 터치 전극(420)과 동일한 물질로 형성될 수 있다. 외부로부터 제1 상부 크랙 감지선(520) 및 터치 감지 부재(400)을 보호하기 위해 제1 상부 크랙 감지선(520), 터치 감지 부재(400) 및 박막 봉지층(300) 위에는 이를 덮는 덮개막(2)이 형성되어 있다.

[0075] 제1 주변 보호막(182)과 그 상부의 제1 무기층(320), 제2 유기층(330) 및 제2 무기층(340)에는 제1 연결 부재(530)가 형성되어 있다. 제1 연결 부재(530)는 제1 주변 보호막(182), 제1 무기층(320), 제2 유기층(330) 및 제2 무기층(340)을 관통하고 있으며 제1 하부 크랙 감지선(510)과 제1 상부 크랙 감지선(520)을 서로 연결하고 있다.

[0076] 이러한 제1 하부 크랙 감지선(510), 제1 상부 크랙 감지선(520), 그리고 제1 연결 부재(530)는 제1 크랙 감지 부재(500)를 이룬다.

[0077] 이와 같이, 제1 댐(D1)에 대응하는 위치에 형성되는 제1 상부 크랙 감지선(520)은 제1 댐(D1)의 상부에 발생하는 크랙을 검출할 수 있으며, 제1 하부 크랙 감지선(510)은 제1 댐(D1)의 하부에 발생하는 크랙을 검출할 수 있고, 제1 연결 부재(530)는 제1 댐(D1)의 높이 방향으로 발생하는 크랙을 검출할 수 있다. 따라서, 제1 크랙 감지 부재(500)는 제1 댐(D1)의 전체 영역에 발생하는 크랙을 검출할 수 있으므로 제조 공정 중에 발생하는 유기물의 유출을 보다 완벽히 차단할 수 있다.

[0078] 한편, 상기 일 실시예에서는 제1 댐에 대응하는 위치에 제1 크랙 감지 부재만을 형성하였으나, 제2 댐 및 제3 댐에 대응하는 위치에도 각각 제2 크랙 감지 부재 및 제3 크랙 감지 부재를 형성하는 다른 실시예도 가능하다.

[0079] 이하에서, 도 5를 참고하여, 본 발명의 다른 실시예에 따른 유기 발광 표시 장치에 대해 상세히 설명한다.

[0080] 도 5는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 표시 영역 및 주변 영역의 단면도이다.

[0081] 도 5에 도시된 다른 실시예는 도 1, 도 2 및 도 3에 도시된 일 실시예와 비교하여 제2 크랙 감지 부재 및 제3 크랙 감지 부재을 더 형성한 것을 제외하고 실질적으로 동일한 바 반복되는 설명은 생략한다.

[0082] 도 5에 도시한 바와 같이, 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는 제2 댐 및 제3 댐에 대응하는 위치에 각각 제2 크랙 감지 부재 및 제3 크랙 감지 부재가 형성되어 있다. 따라서, 제2 댐 및 제3 댐에 발생하는 크랙을 검출할 수 있다.

[0083] 주변 영역(S)의 제2 게이트 절연막(142) 위에는 제2 하부 크랙 감지선(610) 및 제3 하부 크랙 감지선(810)이 형성되어 있다. 제2 하부 크랙 감지선(610)은 제2 댐(D2)의 하부에 위치하며 제1 하부 크랙 감지선(510)을 둘러싸고 있고, 제3 하부 크랙 감지선(810)은 제3 댐(D3)의 하부에 위치하며, 제2 하부 크랙 감지선(610)을 둘러싸고 있다. 제2 댐(D2) 및 제3 댐(D3)에서 크랙(crack)이 발생하는 경우 제2 하부 크랙 감지선(610) 및 제3 하부 크랙 감지선(810)에도 손상이 가해지므로 크랙을 감지할 수 있다.

[0084] 제2 하부 크랙 감지선(610) 및 제3 하부 크랙 감지선(810) 위에는 이를 덮는 층간 절연막(160)이 형성되어 있다.

[0085] 그리고, 주변 영역(S)의 박막 봉지층(300) 위에는 제2 상부 크랙 감지선(620) 및 제3 상부 크랙 감지선(820)이 형성되어 있다. 제2 상부 크랙 감지선(620)은 제2 댐(D2)과 대응하는 위치에 형성되어 있으며, 제3 상부 크랙 감지선(820)은 제3 댐(D3)과 대응하는 위치에 형성되어 있다. 제2 상부 크랙 감지선(620) 및 제3 상부 크랙 감지선(820)은 제1 터치 전극(410) 및 제2 터치 전극(420)과 동일한 물질로 형성될 수 있다.

[0086] 층간 절연막(160), 제2 댐(D2), 제1 무기층(320) 및 제2 무기층(340)에는 제2 연결 부재(630)가 형성되어 있고, 제2 연결 부재(630)는 층간 절연막(160), 제2 댐(D2), 제1 무기층(320) 및 제2 무기층(340)을 관통하고 있으며 제2 하부 크랙 감지선(610)과 제2 상부 크랙 감지선(620)을 서로 연결하고 있다. 이러한 제2 하부 크랙 감지선(610), 제2 상부 크랙 감지선(620), 그리고 제2 연결 부재(630)는 제2 크랙 감지 부재(600)를 이룬다.

[0087] 이와 같이, 제2 하부 크랙 감지선(610)은 제2 댐(D2)의 하부에 발생하는 크랙을 검출할 수 있고, 제2 상부 크랙 감지선(620)은 제2 댐(D2)의 상부에 발생하는 크랙을 검출할 수 있으며, 제2 연결 부재(630)는 제2 댐(D2)의 높이 방향으로 발생하는 크랙을 검출할 수 있다. 따라서, 제2 크랙 감지 부재(600)는 제2 댐(D2)의 전체 영역에 발생하는 크랙을 검출할 수 있으므로 제조 공정 중에 발생하는 유기물의 유출을 보다 완벽히 차단할 수 있다.

[0088] 또한, 층간 절연막(160), 제3 댐(D3), 제1 무기층(320) 및 제2 무기층(340)에는 제3 연결 부재(830)가 형성되어 있고, 제3 연결 부재(830)는 층간 절연막(160), 제3 댐(D3), 제1 무기층(320) 및 제2 무기층(340)을 관통하고 있으며 제3 하부 크랙 감지선(810)과 제3 상부 크랙 감지선(820)을 서로 연결하고 있다. 이러한 제3 하부 크랙 감지선(810), 제3 상부 크랙 감지선(820), 그리고 제3 연결 부재(830)는 제3 크랙 감지 부재(800)를 이룬다.

[0089] 이와 같이, 제3 하부 크랙 감지선(810)은 제3 댐(D3)의 하부에 발생하는 크랙을 검출할 수 있고, 제3 상부 크랙 감지선(820)은 제3 댐(D3)의 상부에 발생하는 크랙을 검출할 수 있으며, 제3 연결 부재(830)는 제3 댐(D3)의 높이 방향으로 발생하는 크랙을 검출할 수 있다. 따라서, 제3 크랙 감지 부재(800)는 제3 댐(D3)의 전체 영역에 발생하는 크랙을 검출할 수 있으므로 제조 공정 중에 발생하는 유기물의 유출을 보다 완벽히 차단할 수 있다.

[0090] 상기에서는 본 발명의 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 특허청구범위와 발명의 상세한 설명 및 첨부한 도면의 범위 안에서 여러 가지로 변형하여 실시하는 것이 가능하고 이 또한 본 발명의 범위에 속하는 것은 당연하다.

부호의 설명

[0091] 110: 기판 181: 화소 보호막

182: 제1 주변 보호막 183: 제2 주변 보호막

184: 제3 주변 보호막 351: 화소 격벽

352: 제1 주변 격벽 353: 제2 주변 격벽

510: 제1 하부 크랙 감지선 520: 제1 상부 크랙 감지선

530: 제1 연결 부재 610: 제2 하부 크랙 감지선

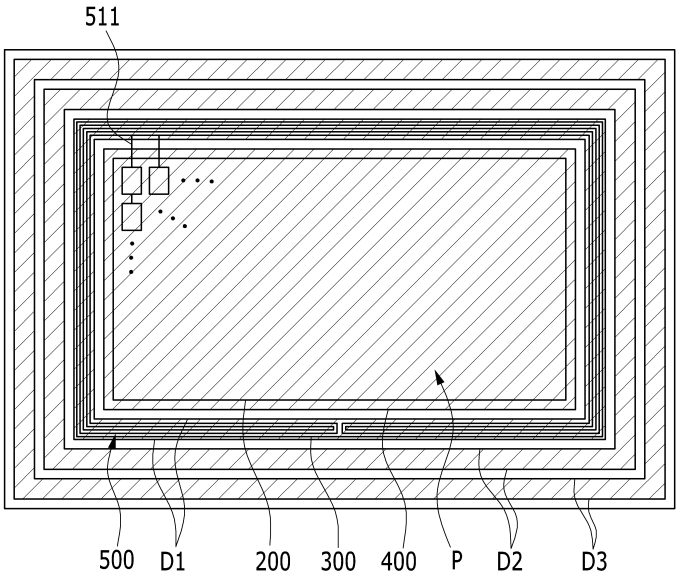
620: 제2 상부 크랙 감지선 630: 제2 연결 부재

810: 제3 하부 크랙 감지선 820: 제3 상부 크랙 감지선

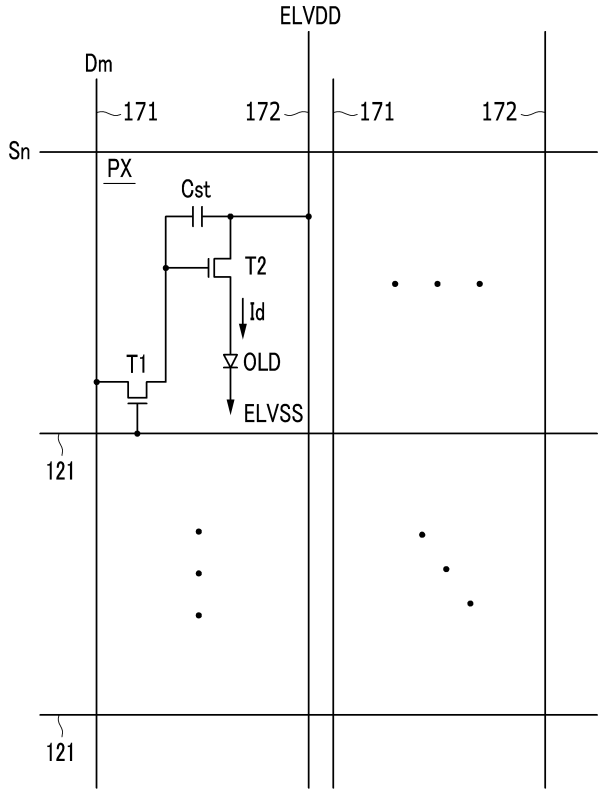
830: 제3 연결 부재

도면

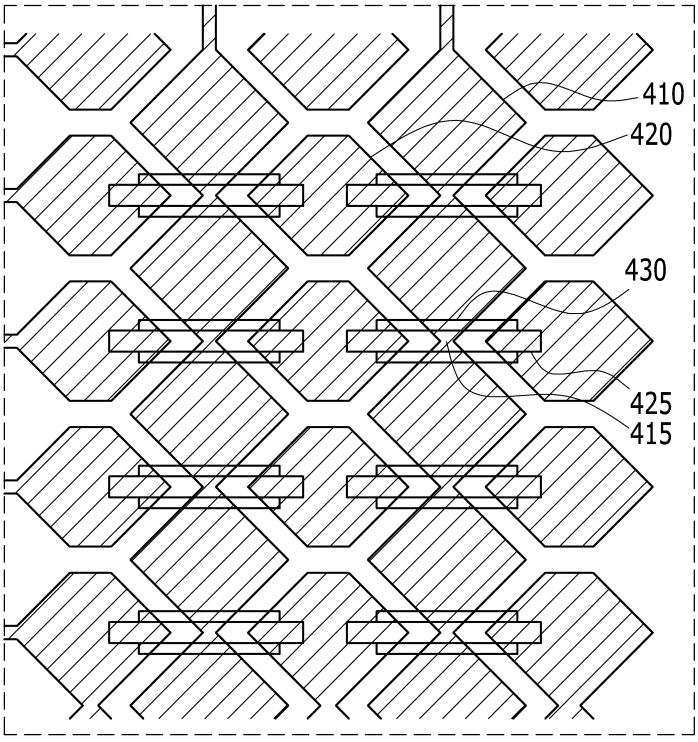
도면1



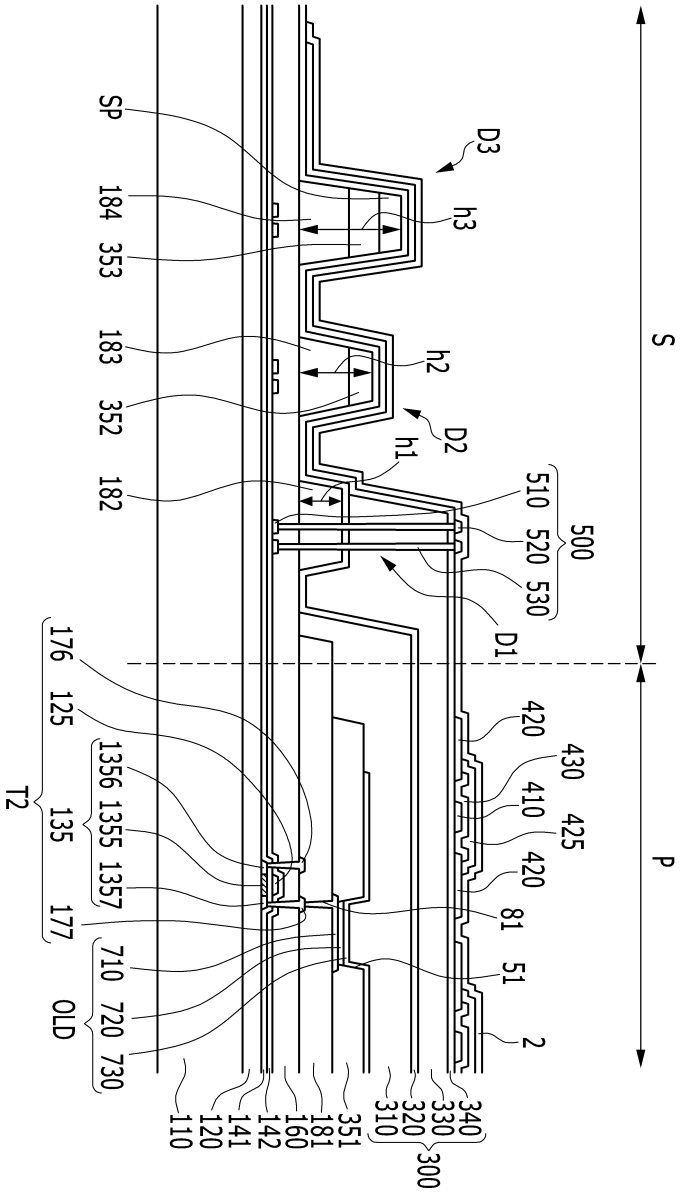
도면2


ELVDD
Dm
171
172
171
172
Sn
PX
Cst
T2
Id
T1
OLD
ELVSS
121
121

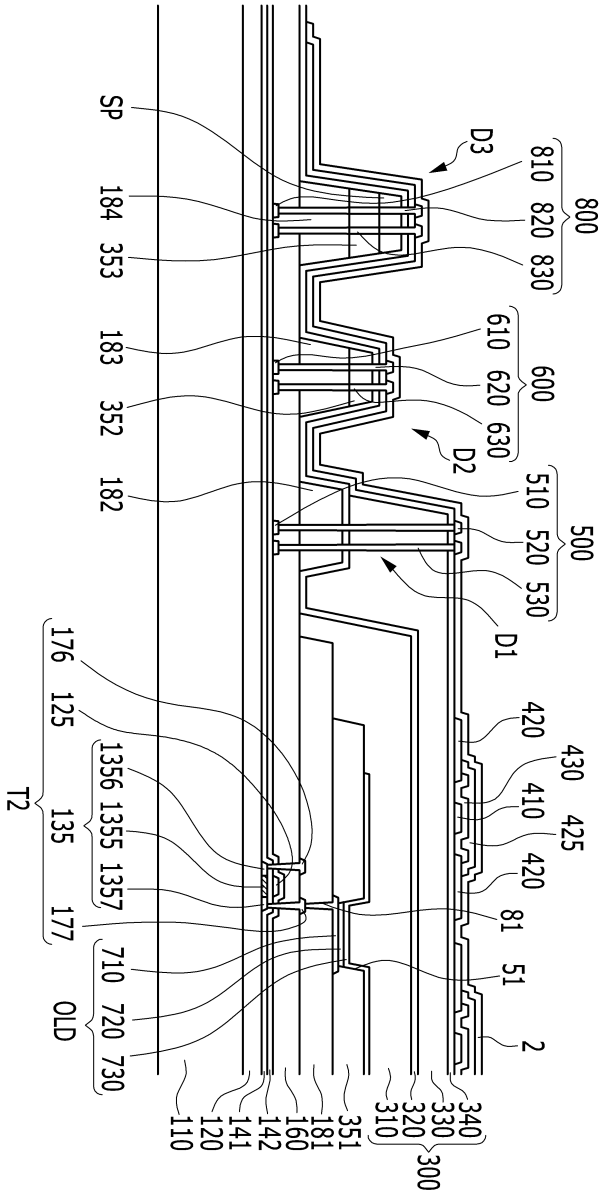
도면3


410
420
430
425
415

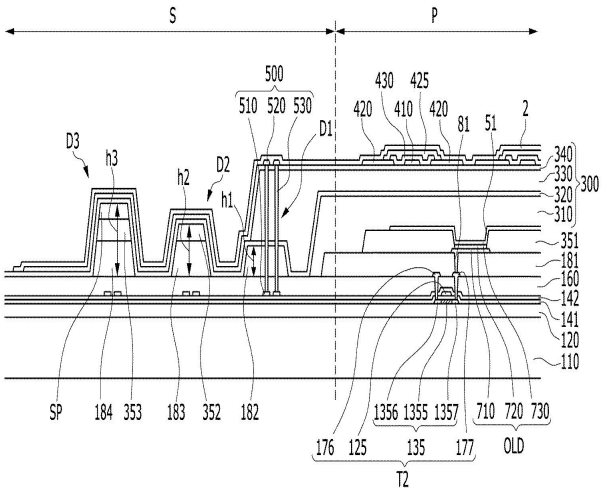
도면4


SP
184
353
183
352
182
D3
h3
h2
D2
h1
510
520
530
500
D1
S
P
176
125
1356
1355
1357
135
177
T2
710
720
730
OLD
420
430
410
425
420
81
51
2
110
120
141
142
160
181
351
310
320
330
340
300

도면5


SP
184
353
183
352
182
D3
810
820
830
800
610
620
630
600
D2
510
520
530
500
D1
176
125
1356
1355
1357
135
177
T2
710
720
730
OLD
420
430
410
425
420
81
51
2
110
120
141
142
160
181
351
310
320
330
340
300

专利名称(译)	相关技术的描述		
公开(公告)号	KR1020160124301A	公开(公告)日	2016-10-27
申请号	KR1020150053924	申请日	2015-04-16
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	JEON HEE CHUL 전희철		
发明人	전희철		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3258 H01L27/323 H01L27/3248 H01L2227/32 H01L27/3244 H01L51/0031 G09G3/3233 G09G2300/0426 H01L27/3225 H01L51/5246 H01L51/5253 G09G3/006 G09G2330/12 H01L22/30		
外部链接	Espacenet		

摘要(译)

根据本发明优选实施例的有机发光显示装置包括显示区域和基板，包括围绕有机发光构件的显示区域的外围区域，在显示区域中形成在外围形成的多个坝区域，以及在覆盖第一坝的部分和有机发光构件的思考膜封装层上的多个坝之间形成的触敏元件，以及在显示区域和第一裂缝检测构件中形成的第一裂缝检测构件的思维膜封装层。第一坝在相应的位置。