



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0053419
(43) 공개일자 2016년05월13일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) *H01L 51/50* (2006.01)
(21) 출원번호 10-2014-0152153
(22) 출원일자 2014년11월04일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
최보경
경기도 성남시 수정구 성남대로1271번길 4-8, 1층
(태평동)
정윤모
경기도 용인시 수지구 상현로 142, 1010동 1203호
(상현동, 만현마을10단지아이파크아파트)
(74) 대리인
팬코리아특허법인

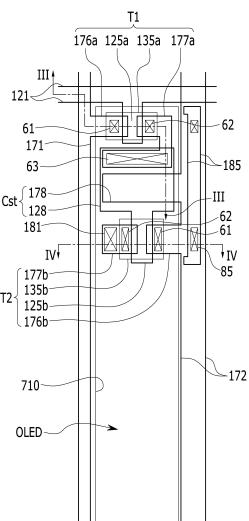
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요 약

본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 기판, 게이트선, 테이터선, 제1 반도체층을 포함하는 제1 박막 트랜지스터, 제2 반도체층을 포함하는 제2 박막 트랜지스터, 상기 제2 박막 트랜지스터의 게이트 전극과 연결된 제1 커패시터 전극 및 상기 구동 전압선과 연결된 제2 커패시터 전극을 포함하는 커패시터, 상기 제2 박막 트랜지스터와 연결된 유기 발광 소자 및 상기 구동 전압선 아래에 위치하는 더미 반도체층을 포함할 수 있다.

대 표 도 - 도2



명세서

청구범위

청구항 1

기판;

상기 기판 위에 형성된 게이트선;

상기 게이트선과 교차하는 데이터선;

상기 게이트선 및 상기 데이터선 중 적어도 하나와 평행하게 배치되는 구동 전압선;

상기 게이트선 및 상기 데이터선과 연결되며 제1 반도체층을 포함하는 제1 박막 트랜지스터;

상기 제1 박막 트랜지스터 및 상기 구동 전압선과 연결되며 제2 반도체층을 포함하는 제2 박막 트랜지스터;

상기 제2 박막 트랜지스터의 게이트 전극과 연결된 제1 커패시터 전극 및 상기 구동 전압선과 연결된 제2 커패시터 전극을 포함하는 커패시터;

상기 제2 박막 트랜지스터와 연결된 유기 발광 소자 및

상기 구동 전압선 아래에 위치하는 더미 반도체층을 포함하는 유기 발광 표시 장치.

청구항 2

제 1 항에서,

상기 더미 반도체층은 상기 제1 및 제2 반도체층 중 적어도 하나와 동일한 층에 위치하는 유기 발광 표시 장치.

청구항 3

제 1 항에서,

상기 더미 반도체층은 상기 커패시터, 상기 제1 및 제2 반도체층 중 적어도 하나의 면적보다 큰 유기 발광 표시 장치.

청구항 4

제 1 항에서,

상기 더미 반도체층과 상기 구동 전압선은 전기적으로 연결된 유기 발광 표시 장치.

청구항 5

제 4 항에서,

상기 더미 반도체층과 상기 구동 전압선은 접촉되는 유기 발광 표시 장치.

청구항 6

제 1 항에서,

상기 구동 전압선과 상기 더미 반도체층은 중첩되는 유기 발광 표시 장치.

청구항 7

기판;

상기 기판 위에 형성된 게이트선;

상기 게이트선과 교차하는 데이터선;

상기 게이트선 및 상기 데이터선 중 적어도 하나와 평행하게 배치되는 구동 전압선;
 상기 게이트선 및 데이터선과 연결되며 제1 반도체층을 포함하는 제1 박막 트랜지스터;
 상기 제1 박막 트랜지스터 및 상기 구동 전압선과 연결되며 제2 반도체층을 포함하는 제2 박막 트랜지스터;
 상기 제2 박막 트랜지스터의 게이트 전극과 연결된 제1 커패시터 전극 및 상기 구동 전압선과 연결된 제2 커패시터 전극을 포함하는 커패시터;
 상기 제2 박막 트랜지스터와 연결된 유기 발광 소자 및
 상기 구동 전압선 아래에 위치하는 더미 배선을 포함하는 유기 발광 표시 장치.

청구항 8

제 7 항에서,

상기 더미 배선은 상기 게이트선 및 상기 데이터선 중 어느 하나와 동일한 층에 위치하는 유기 발광 표시 장치.

청구항 9

제 7 항에서,

상기 더미 배선은 상기 게이트선 및 상기 데이터선 중 어느 하나와 동일한 물질로 형성되는 유기 발광 표시 장치.

청구항 10

제 7 항에서,

상기 더미 배선과 상기 구동 전압선은 전기적으로 연결된 유기 발광 표시 장치.

청구항 11

제 10 항에서,

상기 더미 배선과 상기 구동 전압선은 접촉되는 유기 발광 표시 장치.

청구항 12

제 7 항에서,

상기 구동 전압선과 상기 더미 배선은 중첩되는 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것이다

배경 기술

[0002] 현재 알려져 있는 표시 장치에는 액정 표시 장치(liquid crystal display: LCD), 플라즈마 표시 장치(plasma display panel: PDP), 유기 발광 표시 장치(organic light emitting diode device: OLED device), 전계 효과 표시 장치(field effect display: FED), 전기 영동 표시 장치(electrophoretic display device) 등이 있다.

[0003] 특히, 유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 유기 발광층을 포함하며, 하나의 전극으로부터 주입된 전자(electron)와 다른 전극으로부터 주입된 정공(hole)이 유기 발광층에서 결합하여 여기자(exciton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다.

[0004] 유기 발광 표시 장치는 자발광(self-luminance) 특성을 가지며, 액정 표시 장치와 달리 별도의 광원을 필요로 하지 않으므로 두께와 무게를 줄일 수 있다. 또한, 유기 발광 표시 장치는 낮은 소비 전력, 높은 휘도 및 빠른 응답 속도 등의 고품위 특성을 나타내므로 차세대 표시 장치로 주목을 받고 있다.

- [0005] 이러한 유기 발광 표시 장치를 제조하는 공정 중에 정전기가 발생하여 제조되는 패널에 영향을 미치게 된다.
- [0006] 예를 들어, 정전기에 의해 박막 트랜지스터가 손상을 받게 되어 소자 특성이 나빠질 수 있다. 이에 따라, 유기 발광 표시 장치의 화질 저하가 발생할 수 있다.

발명의 내용

해결하려는 과제

- [0007] 본 발명의 일 실시예는, 제조 공정 중에 발생되는 정전기에 의해 표시 장치가 손상되는 것을 방지할 수 있는 유기 발광 표시 장치를 제공하고자 한다.

과제의 해결 수단

- [0008] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 기판, 상기 기판 위에 형성된 게이트선, 상기 게이트선과 교차하는 데이터선, 상기 게이트선 및 상기 데이터선 중 적어도 하나와 평행하게 배치되는 구동 전압선, 상기 게이트선 및 상기 데이터선과 연결되며 제1 반도체층을 포함하는 제1 박막 트랜지스터, 상기 제1 박막 트랜지스터 및 상기 구동 전압선과 연결되며 제2 반도체층을 포함하는 제2 박막 트랜지스터, 상기 제2 박막 트랜지스터의 게이트 전극과 연결된 제1 커패시터 전극 및 상기 구동 전압선과 연결된 제2 커패시터 전극을 포함하는 커패시터, 상기 제2 박막 트랜지스터와 연결된 유기 발광 소자 및 상기 구동 전압선 아래에 위치하는 더미 반도체층을 포함할 수 있다.

[0009] 이때, 상기 더미 반도체층은 상기 제1 및 제2 반도체층 중 적어도 하나와 동일한 층에 위치할 수 있다.

[0010] 한편, 상기 더미 반도체층은 상기 커패시터, 상기 제1 및 제2 반도체층 중 적어도 하나의 면적보다 클 수 있다.

[0011] 한편, 상기 더미 반도체층과 상기 구동 전압선은 전기적으로 연결될 수 있다.

[0012] 이때, 상기 더미 반도체층과 상기 구동 전압선은 접촉될 수 있다.

[0013] 한편, 상기 구동 전압선과 상기 더미 반도체층은 중첩될 수 있다.

- [0014] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 기판, 상기 기판 위에 형성된 게이트선, 상기 게이트선과 교차하는 데이터선, 상기 게이트선 및 상기 데이터선 중 적어도 하나와 평행하게 배치되는 구동 전압선, 상기 게이트선 및 데이터선과 연결되며 제1 반도체층을 포함하는 제1 박막 트랜지스터, 상기 제1 박막 트랜지스터 및 상기 구동 전압선과 연결되며 제2 반도체층을 포함하는 제2 박막 트랜지스터, 상기 제2 박막 트랜지스터의 게이트 전극과 연결된 제1 커패시터 전극 및 상기 구동 전압선과 연결된 제2 커패시터 전극을 포함하는 커패시터, 상기 제2 박막 트랜지스터와 연결된 유기 발광 소자 및 상기 구동 전압선 아래에 위치하는 더미 배선을 포함할 수 있다.

[0015] 이때, 상기 더미 배선은 상기 게이트선 및 상기 데이터선 중 어느 하나와 동일한 층에 위치할 수 있다.

[0016] 한편, 상기 더미 배선은 상기 게이트선 및 상기 데이터선 중 어느 하나와 동일한 물질로 형성될 수 있다.

[0017] 한편, 상기 더미 배선과 상기 구동 전압선은 전기적으로 연결될 수 있다.

[0018] 이때, 상기 더미 배선과 상기 구동 전압선은 접촉될 수 있다.

[0019] 한편, 상기 구동 전압선과 상기 더미 배선은 중첩될 수 있다.

발명의 효과

- [0020] 본 발명의 일 실시예에 따르면, 박막 트랜지스터 등으로 유입되는 정전기를 별도의 더미층으로 유도하여, 박막 트랜지스터 등이 정전기에 의해 손상되는 것을 방지할 수 있다.

도면의 간단한 설명

[0021] 도 1은 유기 발광 표시 장치의 하나의 화소의 등가 회로도이다.

도 2는 본 발명의 제1 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 배치도이다.

도 3은 도 2의 III-III을 따라 자른 표시 장치의 단면도이다.

도 4는 도 2의 IV-IV를 따라 자른 표시 장치의 단면도이다.

도 5는 본 발명의 제2 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 배치도이다.

도 6은 도 5의 VI-VI를 따라 자른 표시 장치의 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0022]

첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명하기로 한다. 그러나, 본 발명은 여기서 설명되는 실시예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.

[0023]

도면들에 있어서, 층 및 영역들의 두께는 명확성을 기하기 위하여 과장된 것이다. 또한, 층이 다른 층 또는 기판 "상"에 있다고 언급되는 경우에 그것은 다른 층 또는 기판 상에 직접 형성될 수 있거나 또는 그들 사이에 제3의 층이 개재될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호로 표시된 부분들은 동일한 구성요소들을 의미한다.

[0024]

도 2 내지 4를 참조하면, 본 발명의 제1 일 실시예에 따른 유기 발광 표시 장치는, 구동 전압선(172)에 연결된 더미 반도체층(185)이 형성되어, 정전기가 박막 트랜지스터 등으로 유입되어 박막 트랜지스터 등이 손상되는 것을 방지할 수 있다.

[0025]

먼저, 도 1을 참조하여, 유기 발광 표시 장치의 하나의 화소에 대해 구체적으로 설명하기로 한다.

[0026]

도 1을 참조하면, 유기 발광 표시 장치는 복수의 신호선(121, 171, 172)과 이들에 연결되어 있는 화소(pixel)(PX)를 포함한다. 여기에서, 화소(PX)는 적색 화소(R), 녹색 화소(G) 및 청색 화소(B) 중 어느 하나일 수 있다.

[0027]

신호선은 주사 신호를 전달하는 게이트선(gate line, 121), 데이터 신호를 전달하는 데이터선(data line, 171), 구동 전압을 전달하는 구동 전압선(driving voltage line, 172) 등을 포함한다.

[0028]

게이트선(121)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선(171)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다. 구동 전압선(172)은 대략 열 방향으로 뻗어 있는 것으로 도시되어 있으나, 행 방향 또는 열 방향으로 뻗거나 그물 모양으로 형성될 수 있다.

[0029]

이때, 한 화소(PX)는 스위칭 트랜지스터(switching transistor)(T1) 및 구동 트랜지스터(driving transistor)(T2)를 포함하는 박막 트랜지스터, 유지 축전기(storage capacitor, Cst) 및 유기 발광 소자(organic light emitting element, LD)를 포함한다. 도면에 표시되지 않았으나, 하나의 화소(PX)는 유기 발광 소자에 제공되는 전류를 보상하기 위해 부가적으로 박막 트랜지스터 및 축전기를 더 포함할 수 있다.

[0030]

스위칭 트랜지스터(T1)는 제어 단자(control terminal)(N1), 입력 단자(input terminal)(N2) 및 출력 단자(output terminal)(N3)를 포함한다. 이때, 제어 단자(N1)는 게이트선(121)에 연결되어 있고, 입력 단자(N2)는 데이터선(171)에 연결되어 있으며, 출력 단자(N3)는 구동 트랜지스터(T2)에 연결되어 있다.

[0031]

스위칭 트랜지스터(T1)는 게이트선(121)으로부터 받은 주사 신호에 응답하여 데이터선(171)으로부터 받은 데이터 신호를 구동 트랜지스터(T2)에 전달한다.

[0032]

그리고, 구동 트랜지스터(T2) 또한 제어 단자(N3), 입력 단자(N4) 및 출력 단자(N5)를 포함한다. 이때, 제어 단자(N3)는 스위칭 트랜지스터(T1)에 연결되어 있고, 입력 단자(N4)는 구동 전압선(172)에 연결되어 있으며, 출력 단자(N5)는 유기 발광 소자(LD)에 연결되어 있다.

[0033]

구동 트랜지스터(T2)는 제어 단자(N3)와 출력 단자(N5) 사이에 걸리는 전압에 따라 그 크기가 달라지는 출력 전류(Id)를 흘린다.

[0034]

이때, 축전기(Cst)는 구동 트랜지스터(T2)의 제어 단자(N3)와 입력 단자(N4) 사이에 연결되어 있다. 여기에서, 축전기(Cst)는 구동 트랜지스터(T2)의 제어 단자(N3)에 인가되는 데이터 신호를 충전하고 스위칭 트랜지스터(T1)가 턴 오프(turn-off)된 뒤에도 이를 유지한다.

[0035]

한편, 유기 발광 소자(LD)는 예를 들면 유기 발광 다이오드(organic light emitting diode, OLED)로서, 구동 트랜지스터(T2)의 출력 단자(N5)에 연결되어 있는 애노드(anode)와 공통 전압(Vss)에 연결되어 있는 캐소드

(cathode)를 가진다. 유기 발광 소자(LD)는 구동 트랜지스터(T2)의 출력 전류(Id)에 따라 세기를 달리하여 발광 함으로써 영상을 표시한다.

[0036] 유기 발광 소자(LD)는 적색, 녹색, 청색의 삼원색(primary color) 중 어느 하나 또는 하나 이상의 빛을 고유하게 내는 유기 물질을 포함할 수 있으며, 유기 발광 장치는 이들 색의 공간적인 합으로 원하는 영상을 표시한다.

[0037] 스위칭 트랜지스터(T1) 및 구동 트랜지스터(T2)는 n-채널 전계 효과 트랜지스터(field effect transistor, FET)이지만, 이들 중 적어도 하나는 p-채널 전계 효과 트랜지스터일 수 있다. 또한, 트랜지스터(T1, T2), 축전기(Cst) 및 유기 발광 소자(LD)의 연결 관계가 바뀔 수 있다.

[0038] 하기에서는, 도 2 내지 도 4를 참조하여, 본 발명의 제1 실시예에 따른 유기 발광 표시 장치의 구조에 대해 구체적으로 설명하기로 한다.

[0039] 도 3을 참조하면, 기판(110)은 유리, 석영, 세라믹 또는 플라스틱 등으로 이루어진 절연성 기판으로 형성될 수 있다.

[0040] 그리고, 기판(110) 위에는 베퍼층(120)이 형성되어 있다. 베퍼층(120)은 질화규소(SiNx)의 단일막 또는 질화 규소(SiNx)와 산화 규소(SiO₂)가 적층된 이중막 구조로 형성될 수 있다. 베퍼층(120)은 불순물 또는 수분과 같이 불필요한 성분의 침투를 방지하면서 동시에 표면을 평탄화하는 역할을 한다.

[0041] 베퍼층(120) 위에는 서로 이격된 위치에 스위칭 반도체층(135a) 및 구동 반도체층(135b)이 형성되어 있다.

[0042] 이러한 반도체층(135a, 135b)은 폴리 실리콘 또는 산화물 반도체로 이루어질 수 있다. 이때, 산화물 반도체는 티타늄(Ti), 하프늄(Hf), 지르코늄(Zr), 알루미늄(Al), 탄탈륨(Ta), 게르마늄(Ge), 아연(Zn), 갈륨(Ga), 주석(Sn) 또는 인듐(In)을 기본으로 하는 산화물, 이들의 복합 산화물인 산화아연(ZnO), 인듐-갈륨-아연 산화물(InGaZnO₄), 인듐-아연 산화물(Zn-In-O), 아연-주석 산화물(Zn-Sn-O) 인듐-갈륨 산화물 (In-Ga-O), 인듐-주석 산화물 (In-Sn-O), 인듐-지르코늄 산화물 (In-Zr-O), 인듐-지르코늄-아연 산화물 (In-Zr-Zn-O), 인듐-지르코늄-주석 산화물 (In-Zr-Sn-O), 인듐-지르코늄-갈륨 산화물 (In-Zr-Ga-O), 인듐-알루미늄 산화물 (In-Al-O), 인듐-아연-알루미늄 산화물 (In-Zn-Al-O), 인듐-주석-알루미늄 산화물 (In-Sn-Al-O), 인듐-알루미늄-갈륨 산화물 (In-Al-Ga-O), 인듐-탄탈륨 산화물 (In-Ta-O), 인듐-탄탈륨-아연 산화물 (In-Ta-Zn-O), 인듐-탄탈륨-주석 산화물 (In-Ta-Sn-O), 인듐-탄탈륨-갈륨 산화물 (In-Ta-Ga-O), 인듐-게르마늄 산화물 (In-Ge-O), 인듐-게르마늄-아연 산화물 (In-Ge-Zn-O), 인듐-게르마늄-주석 산화물 (In-Ge-Sn-O), 인듐-게르마늄-갈륨 산화물 (In-Ge-Ga-O), 티타늄-인듐-아연 산화물 (Ti-In-Zn-O), 하프늄-인듐-아연 산화물 (Hf-In-Zn-O) 중 어느 하나를 포함할 수 있다.

[0043] 반도체층(135a, 135b)이 산화물 반도체로 이루어지는 경우에는 고온 등의 외부 환경에 취약한 산화물 반도체를 보호하기 위해 별도의 보호층이 추가될 수 있다.

[0044] 반도체층(135a, 135b)은 불순물이 도핑되지 않은 채널 영역과, 채널 영역의 양 옆으로 불순물이 도핑되어 형성된 소스 영역 및 드레인 영역을 포함한다. 여기서, 불순물은 박막 트랜지스터의 종류에 따라 달라지며, n형 불순물 또는 p형 불순물이 가능하다.

[0045] 스위칭 반도체층(135a) 및 구동 반도체층(135b)은 각각 채널 영역(1355)과 채널 영역(1355)의 양측에 각각 형성된 소스 영역(1356) 및 드레인 영역(1357)으로 구분된다.

[0046] 스위칭 반도체층(135a) 및 구동 반도체층(135b)의 채널 영역(1355)은 불순물이 도핑되지 않은 폴리 실리콘, 즉 진성 반도체(intrinsic semiconductor)를 포함할 수 있다.

[0047] 그리고, 스위칭 반도체층(135a) 및 구동 반도체층(135b)의 소스 영역(1356) 및 드레인 영역(1357)은 도전성 불순물이 도핑된 폴리 실리콘, 즉 불순물 반도체(impurity semiconductor)을 포함할 수 있다.

[0048] 스위칭 반도체층(135a) 및 구동 반도체층(135b) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140)은 질화 규소 및 산화 규소 중 적어도 하나를 포함한 단층 또는 복수층일 수 있다.

[0049] 도 3을 참조하면, 게이트 절연막(140) 위에는 게이트선(121a), 구동 게이트 전극(125a) 및 제1 커패시터 전극(128)이 형성되어 있다.

[0050] 게이트선(121)은 가로 방향으로 뻗어 있으며, 스캔 신호를 스위칭 트랜지스터(T1)에 전달한다. 이때, 게이트선(121)은 스위칭 반도체층(135a)으로 돌출한 스위칭 게이트 전극(125a)을 포함한다.

- [0051] 구동 게이트 전극(125b)은 제1 커패시터 전극(128)으로부터 구동 반도체층(135b)으로 돌출되어 있다. 스위칭 게이트 전극(125a) 및 구동 게이트 전극(125b)은 각각 채널 영역(1355)과 중첩한다.
- [0052] 한편, 게이트선(121), 구동 게이트 전극(125b) 및 제1 커패시터 전극(128) 위에는 충간 절연막(160)이 형성된다. 충간 절연막(160)은 게이트 절연막(140)과 마찬가지로 질화 규소 또는 산화 규소 등으로 형성될 수 있다.
- [0053] 충간 절연막(160)과 게이트 절연막(140)에는 소스 영역(1356)과 드레인 영역(1357)을 각각 노출하는 소스 접촉 구멍(61)과 드레인 접촉 구멍(62)이 형성되어 있고, 제1 커패시터 전극(128)의 일부를 노출하는 스토리지 접촉 구멍(63)이 형성되어 있다.
- [0054] 충간 절연막(160) 위에는 스위칭 소스 전극(176a)을 가지는 데이터선(171), 구동 소스 전극(176b) 및 제2 커패시터 전극(178)을 가지는 구동 전압선(172), 제1 커패시터 전극(128)과 연결되는 스위칭 드레인 전극(177a) 및 구동 드레인 전극(177b)이 형성되어 있다.
- [0055] 데이터선(171)은 데이터 신호를 전달하며 게이트선(121)과 교차하는 방향으로 뻗어 있다. 구동 전압선(172)은 구동 전압을 전달하며 데이터선(171)과 분리되어 같은 방향으로 뻗어 있다.
- [0056] 스위칭 소스 전극(176a)은 데이터선(171)으로부터 스위칭 반도체층(135a)을 향해서 돌출되어 있으며, 구동 소스 전극(176b)은 구동 전압선(172)으로부터 구동 반도체층(135b)을 향해서 돌출되어 있다.
- [0057] 스위칭 소스 전극(176a)과 구동 소스 전극(176b)은 각각 소스 접촉 구멍(61)을 통해서 소스 영역(1356)과 연결되어 있다. 스위칭 드레인 전극(177a)은 스위칭 소스 전극(176a)과 마주하고 구동 드레인 전극(177b)은 구동 소스 전극(176b)과 마주한다.
- [0058] 그리고, 스위칭 드레인 전극(177a) 및 구동 드레인 전극(177b)은 각각 드레인 접촉 구멍(62)을 통해서 드레인 영역(1357)과 연결되어 있다.
- [0059] 스위칭 드레인 전극(177a)은 연장되어 충간 절연막(160)에 형성된 접촉 구멍(63)을 통해서 제1 커패시터 전극(128) 및 구동 게이트 전극(125b)과 전기적으로 연결된다.
- [0060] 제2 커패시터 전극(178)은 구동 전압선(172)에서 돌출하여 제1 커패시터 전극(128)과 중첩하고 있다. 따라서, 제1 커패시터 전극(128)과 제2 커패시터 전극(178)은 충간 절연막(160)을 유전체로 하여 스토리지 커패시터(Cst)를 이룬다.
- [0061] 스위칭 반도체층(135a), 스위칭 게이트 전극(125a), 스위칭 소스 전극(176a) 및 스위칭 드레인 전극(177a)은 스위칭 박막 트랜지스터(T1)를 이룬다. 한편, 구동 반도체층(135b), 구동 게이트 전극(125a), 구동 소스 전극(176b) 및 구동 드레인 전극(177b)은 구동 박막 트랜지스터(T2)를 이룬다.
- [0062] 이러한 스위칭 박막 트랜지스터(T1) 및 구동 박막 트랜지스터(T2)는 스위칭 소자에 해당한다.
- [0063] 스위칭 소스 전극(176a), 구동 소스 전극(176b), 스위칭 드레인 전극(177a) 및 구동 드레인 전극(177b) 위에는 보호막(180)이 형성되어 있다.
- [0064] 보호막(180) 위에는 화소 전극(710)이 형성된다. 이때, 화소 전극(710)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ZnO(산화 아연) 또는 In_2O_3 (Indium Oxide) 등의 투명한 도전 물질이나 리튬(Li), 칼슘(Ca), 플루오르화리튬/칼슘(LiF/Ca), 플루오르화리튬/알루미늄(LiF/Al), 알루미늄(Al), 은(Ag), 마그네슘(Mg), 또는 금(Au) 등의 반사성 금속으로 만들어질 수 있다.
- [0065] 도 2 및 도 4를 참조하면, 화소 전극(710)은 충간 절연막(160)에 형성된 접촉 구멍(181)을 통해서 구동 박막 트랜지스터(T2)의 구동 드레인 전극(177b)과 전기적으로 연결되어 유기 발광 다이오드(70)의 애노드 전극이 된다.
- [0066] 보호막(180) 및 화소 전극(710)의 가장자리부 위에는 화소 정의막(350)이 형성되어 있다. 화소 정의막(350)은 화소 전극(710)을 노출하는 개구부를 가진다. 화소 정의막(350)은 폴리아크릴레이트(polyacrylates) 또는 폴리이미드계(polyimides) 등의 수지와 실리카 계열의 무기물 등을 포함하여 이루어질 수 있다.
- [0067] 화소 정의막(350)의 개구부에는 유기 발광층(720)이 형성되어 있다. 유기 발광층(720)은 발광층, 정공 수송층(hole-injection layer, HIL), 정공 수송층(hole-transporting layer, HTL), 전자 수송층(electron-transporting layer, ETL) 및 전자 주입층(electron-injection layer, EIL) 중 하나 이상을 포함하는 복수층으

로 형성된다.

- [0068] 유기 발광층(720)이 이들 모두를 포함할 경우 정공 주입층이 애노드 전극인 화소 전극(710) 위에 위치하고 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층될 수 있다.
- [0069] 유기 발광층(720)은 적색을 발광하는 적색 유기 발광층, 녹색을 발광하는 녹색 유기 발광층 및 청색을 발광하는 청색 유기 발광층을 포함할 수 있으며, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층은 각각 적색 화소, 녹색 화소 및 청색 화소에 형성되어 컬러 화상을 구현하게 된다.
- [0070] 또한, 유기 발광층(720)은 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소에 모두 함께 적층하고, 각 화소별로 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수 있다.
- [0071] 다른 예로, 백색을 발광하는 백색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소 모두에 형성하고, 각 화소별로 각각 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수도 있다. 백색 유기 발광층과 색필터를 이용하여 컬러 화상을 구현하는 경우, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 각각의 개별 화소 즉, 적색 화소, 녹색 화소 및 청색 화소에 증착하기 위한 증착 마스크를 사용하지 않아도 된다.
- [0072] 다른 예에서 설명한 백색 유기 발광층은 하나의 유기 발광층으로 형성될 수 있음은 물론이고, 복수 개의 유기 발광층을 적층하여 백색을 발광할 수 있도록 한 구성까지 포함한다. 예로, 적어도 하나의 엘로우 유기 발광층과 적어도 하나의 청색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 시안 유기 발광층과 적어도 하나의 적색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 마젠타 유기 발광층과 적어도 하나의 녹색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성 등도 포함할 수 있다.
- [0073] 화소 정의막(350) 및 유기 발광층(720) 위에는 공통 전극(730)이 형성된다. 공통 전극(730)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ZnO(산화 아연) 또는 In_2O_3 (Indium Oxide) 등의 투명한 도전 물질이나 리튬(Li), 칼슘(Ca), 플루오르화리튬/칼슘(LiF/Ca), 플루오르화리튬/알루미늄(LiF/Al), 알루미늄(Al), 은(Ag), 마그네슘(Mg), 또는 금(Au) 등의 반사성 금속으로 만들어질 수 있다. 공통 전극(730)은 유기 발광 다이오드(70)의 캐소드 전극이 된다. 화소 전극(710), 유기 발광층(720) 및 공통 전극(730)은 유기 발광 다이오드(70)를 이룬다.
- [0074] 공통 전극(730) 위에는 유기 발광 다이오드(70)를 보호하는 덮개막(미도시)이 형성될 수 있다.
- [0075] 한편, 도 2 및 도 4에 도시된 바와 같이, 본 발명의 제1 실시예에 따른 유기 발광 표시 장치에서는, 구동 전압선(172) 하부에 더미 반도체층(185)가 위치한다.
- [0076] 이때, 더미 반도체층(185)은 벼파층(120) 위에 형성되며, 게이트 절연막(140)이 상기 더미 반도체층(185)을 덮는다.
- [0077] 더미 반도체층(185)은 제1 연결구멍(85)을 통해 구동 전압선(172)과 연결된다. 도 4에 도시된 바와 같이, 더미 반도체층(185)은 구동 전압선(172)과 직접 접촉하며, 또한 전기적으로 연결된다.
- [0078] 게이트 절연막(140) 및 충간 절연막(160)에 형성된 제1 연결구멍(85)에 의해 더미 반도체층(185)가 노출된다.
- [0079] 한편, 더미 반도체층(185)은 구동 전압선(172)과 중첩된다. 보다 자세히, 도 2 및 도 4에 도시된 바와 같이, 더미 반도체층(185)이 구동 전압선(172)에 의해 완전히 덮히도록 배치될 수 있다.
- [0080] 그리고, 더미 반도체층(185)은 스토리지 커패시터(Cst), 스위칭 및 구동 반도체층(135a, 135b) 중 적어도 하나의 면적보다 크다. 예를 들어, 도 2에 도시된 바와 같이, 더미 반도체층(185)이 스위칭 및 구동 반도체층(135a, 135b)의 면적보다 크게 형성될 수 있다.
- [0081] 이에 의해, 발생된 정전기가 스위칭 및 구동 반도체층(135a, 135b) 대신에 더미 반도체층(185)으로 유입될 수 있다. 그리고, 유입된 정전기는 더미 반도체(185)를 거쳐 구동 전압선(172)으로 이동될 수 있다. 따라서, 정전기에 의해 스위칭 또는 구동 박막 트랜지스터(T1, T2)가 손상되는 것을 방지할 수 있다.
- [0082] 본 발명의 제1 실시예에 따르면, 더미 반도체층(185)은 스위칭 또는 구동 반도체층(135a, 135b)과 동일한 층에 형성될 수 있다. 즉, 더미 반도체층(185)은 스위칭 또는 구동 반도체층(135a, 135b)이 형성될 때 동시에 형성될 수 있다.

- [0083] 이때, 더미 반도체층(185)은 스위칭 또는 구동 반도체층(135a, 135b)과 동일한 물질로 형성될 수 있다. 전술한 바와 같이, 더미 반도체층(185)은 폴리 실리콘 또는 산화물 반도체로 이루어질 수 있다.
- [0084] 하기에서는, 본 발명의 제2 실시예에 따른 유기 발광 표시 장치에 대해 설명하기로 한다. 본 발명의 제2 실시예에 따른 유기 발광 표시 장치를 설명함에 있어, 전술한 표시 장치와 동일한 구성에 대한 상세한 설명은 생략하기로 한다.
- [0085] 도 5 및 도 6을 참조하면, 본 발명의 제2 실시예에 따른 유기 발광 표시 장치에서는, 구동 전압선(172) 하부에 더미 배선(195)이 위치한다.
- [0086] 본 발명의 제2 실시예는, 제1 실시예의 더미 반도체층 대신에 더미 배선(195)이 배치되는 점에서 제1 실시예와 구성상 차이가 있다.
- [0087] 더미 배선(195)은 게이트 절연막(140) 위에 형성되며, 층간 절연막(160)이 상기 더미 배선(195)을 덮는다.
- [0088] 더미 배선(195)은 제2 연결구멍(95)을 통해 구동 전압선(172)과 연결된다. 도 6에 도시된 바와 같이, 더미 배선(195)은 구동 전압선(172)과 직접 접촉하며, 전기적으로 연결된다.
- [0089] 층간 절연막(160)에 형성된 제2 연결구멍(95)에 의해 더미 배선(195)이 노출된다.
- [0090] 한편, 더미 배선(195)은 구동 전압선(172)과 중첩된다. 보다 자세히, 도 5 및 도 6에 도시된 바와 같이, 더미 배선(195)이 구동 전압선(172)에 의해 완전히 덮히도록 배치될 수 있다.
- [0091] 그리고, 더미 배선(195)은 스토리지 커패시터(Cst), 스위칭 및 구동 반도체층(135a, 135b) 중 적어도 하나의 면적보다 크다. 예를 들어, 도 5에 도시된 바와 같이, 더미 배선(195)이 스위칭 및 구동 반도체층(135a, 135b)의 면적보다 크게 형성될 수 있다.
- [0092] 이에 의해, 발생된 정전기가 스위칭 및 구동 반도체층(135a, 135b) 대신에 더미 배선(195)으로 유입될 수 있다. 그리고, 유입된 정전기는 더미 배선(195)을 거쳐 구동 전압선(172)으로 이동될 수 있다. 따라서, 정전기에 의해 스위칭 또는 구동 박막 트랜지스터(T1, T2)가 손상되는 것을 방지할 수 있다.
- [0093] 본 발명의 제2 실시예에 따르면, 더미 배선(195)은 게이트선(121) 또는 데이터선(171)과 동일한 층에 형성될 수 있다. 즉, 더미 배선(195)은 게이트선(121) 또는 데이터선(171)이 형성될 때 동시에 형성될 수 있다.
- [0094] 이때, 더미 배선(195)은 게이트선(121) 또는 데이터선(171)과 동일한 물질로 형성될 수 있다.
- [0095] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 구동 전압선(172) 하부에 더미 반도체층(185) 또는 더미 배선(195)이 위치하여, 제조 공정 중에 발생된 정전기를 유도한다. 이에 의해, 스위칭 또는 구동 박막 트랜지스터(T1, T2)가 정전기에 의해 손상되는 것을 방지할 수 있다.
- [0096] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

부호의 설명

[0097] 85 제1 연결구멍 95 제2 연결구멍

110 기판 120 버퍼층

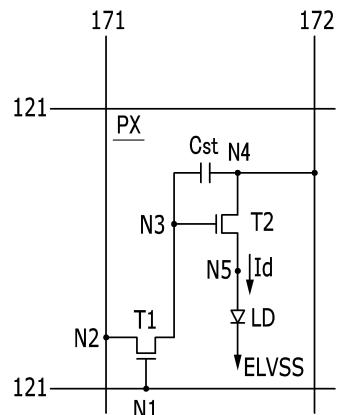
135a, 135b 반도체층

172 구동 전압선

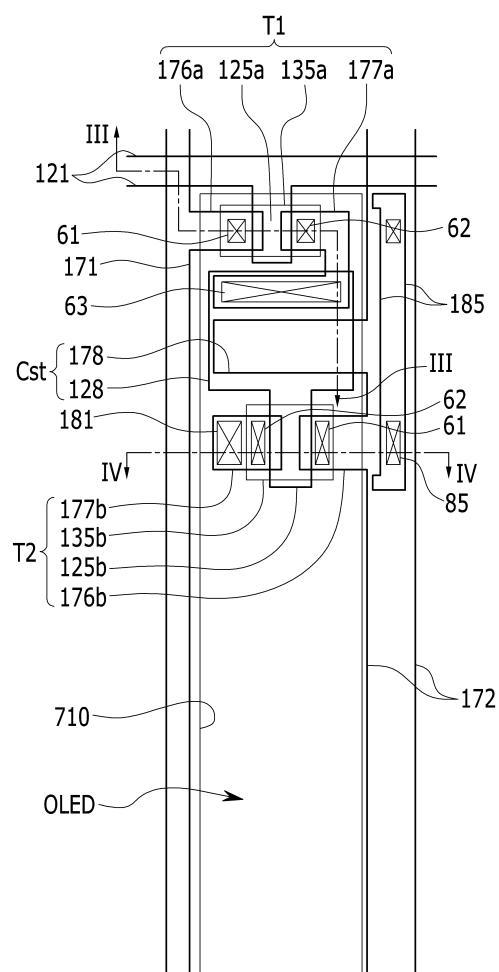
185 더미 반도체층 195 더미 배선

도면

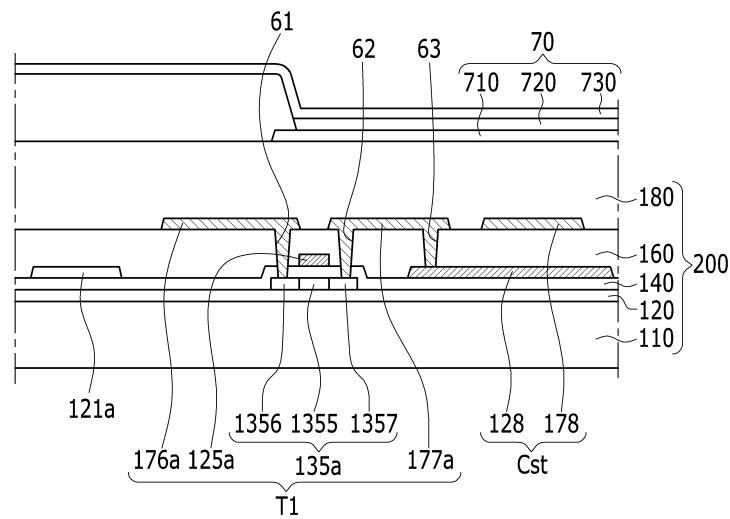
도면1



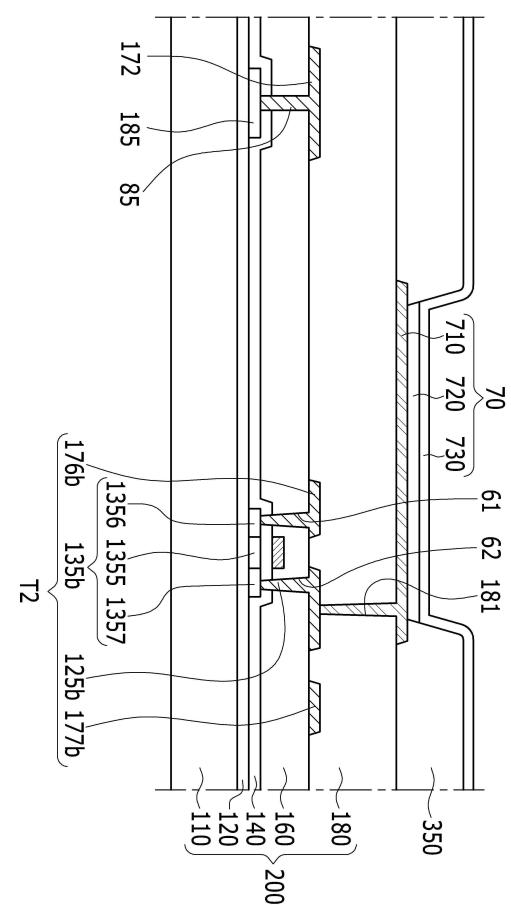
도면2



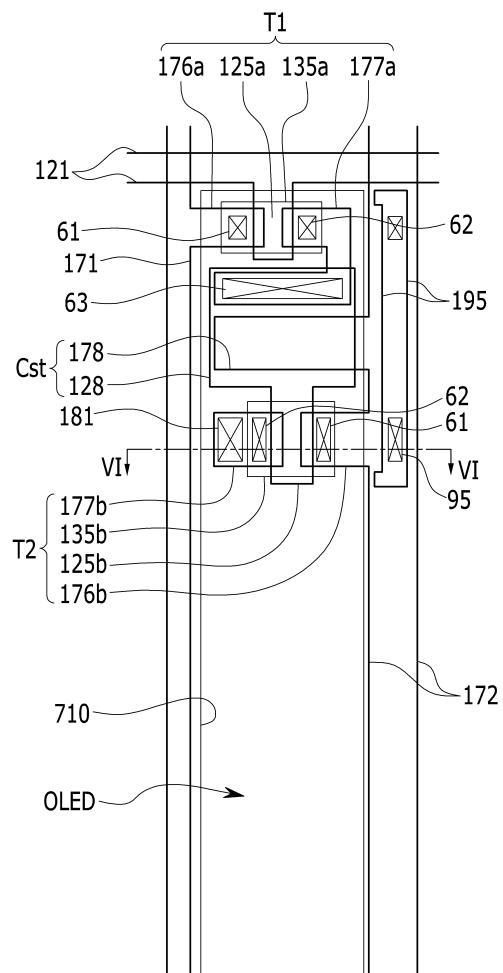
도면3



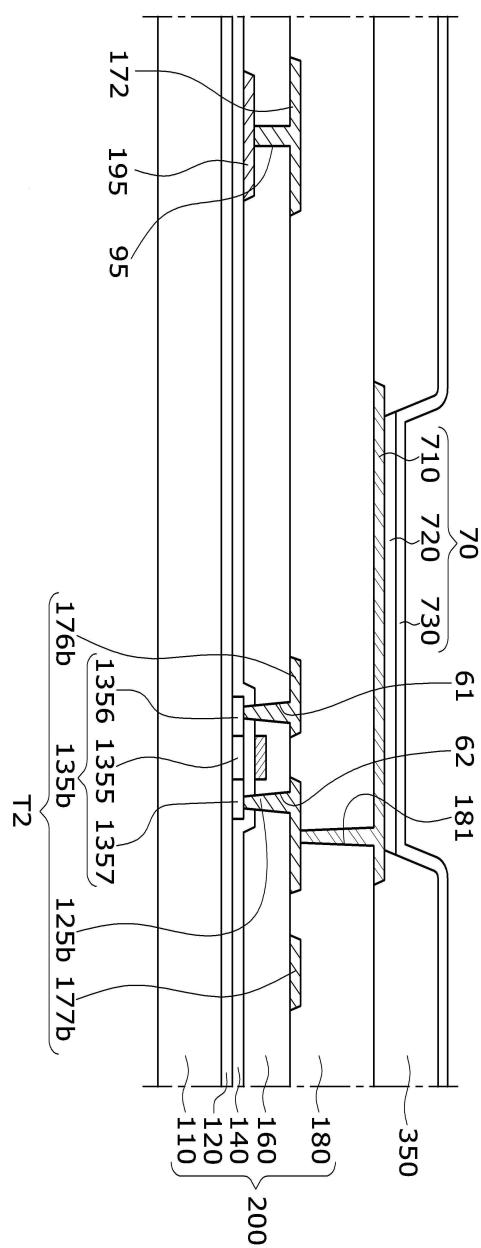
도면4



도면5



도면6



专利名称(译)	相关技术的描述		
公开(公告)号	KR1020160053419A	公开(公告)日	2016-05-13
申请号	KR1020140152153	申请日	2014-11-04
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	CHOI BO KYUNG 최보경 CHUNG YUN MO 정윤모		
发明人	최보경 정윤모		
IPC分类号	H01L27/32 H01L51/50		
CPC分类号	H01L27/3223 H01L27/3265 H01L27/3276		
外部链接	Espacenet		

摘要(译)

根据本发明优选实施例的有机发光显示装置包括第二薄膜晶体管，该第二薄膜晶体管包括薄膜晶体管，该薄膜晶体管包括基板，栅极线，数据线，半导体层和第二半导体层，以及栅极第二薄膜晶体管的电极和包括连接的第一电容器电极和第二电容器电极的电容器与驱动电压线连接，并且有机发光装置与第二薄膜晶体管和位于其下方的虚设半导体层连接。驱动电压线。

