

특허청구의 범위

청구항 1

제1 노드로 제1 기준 전류를 소스(source)하는 전류 소스부;

상기 제1 노드로부터 제2 기준 전류를 싱크(sink)하는 전류 싱크부;

상기 제1 노드와 제2 노드 사이에 접속된 센싱 저항;

상기 제1 노드의 전압과 상기 제2 노드의 전압을 비교하고, 비교 결과에 따라 비교 결과 신호를 출력하는 비교기; 및

화소들 각각에 포함된 유기 발광 다이오드의 열화 정보 및 구동 트랜지스터의 문턱 전압/이동도 정보와 관련된 보상 데이터를 저장하고, 상기 보상 데이터를 타이밍 제어부로 출력하고, 상기 비교 결과 신호에 응답하여 상기 보상 데이터를 수정하는 메모리부를 포함하는 보상부.

청구항 2

제1항에 있어서,

상기 전류 소스부는 상기 유기 발광 다이오드의 열화 정보를 센싱하기 위한 제1 센싱 기간 동안 상기 제1 노드로 상기 제1 기준 전류를 소스하고,

상기 전류 싱크부는 상기 구동 트랜지스터의 문턱 전압/이동도 정보를 센싱하기 위한 제2 센싱 기간 동안 상기 제1노드로부터 제2 기준 전류를 싱크하는 보상부.

청구항 3

제2항에 있어서,

상기 제1 노드는 데이터 구동부의 버퍼 앰프의 출력 단자에 접속되고, 상기 제2 노드는 상기 버퍼 앰프의 제1 입력 단자에 접속되는 보상부.

청구항 4

제2항에 있어서,

상기 전류 소스부는,

상기 제1 노드로 상기 제1 기준 전류를 공급하는 제1 기준 전류원; 및

상기 제1 기준 전류원과 상기 제1 노드 사이에 접속되고, 상기 제1 센싱 기간 동안 턴-온되는 제1 스위치를 포함하는 보상부.

청구항 5

제2항에 있어서,

상기 전류 싱크부는,

상기 제1 노드로 상기 제2 기준 전류를 싱크하는 제2 기준 전류원; 및

상기 제2 기준 전류원과 상기 제1 노드 사이에 접속되고, 상기 제2 센싱 기간 동안 턴-온되는 제2 스위치를 포함하는 보상부.

청구항 6

제2항에 있어서,

상기 제1 노드와 상기 제2 노드 사이에 접속되고, 상기 제1 센싱 기간 또는 상기 제2 센싱 기간 동안 턴-오프되는 제3 스위치를 더 포함하는 보상부.

청구항 7

데이터선들, 주사선들, 및 센싱 제어선들의 교차부들마다 배치되는 화소들을 포함하는 화소부;
 상기 데이터 출력선들로 데이터 신호들을 공급하는 데이터 구동부;
 상기 주사선들로 주사 신호를 순차적으로 공급하는 주사 구동부;
 상기 센싱 제어선들로 센싱 제어 신호를 순차적으로 공급하는 제어선 구동부; 및
 상기 데이터 출력선들과 상기 데이터선들 사이에 접속되는 보상 회로들을 포함하는 보상부를 포함하며,
 상기 보상 회로들 중에서 제 i (i 는 0보다 큰 자연수)번째 수직 라인에 배치되는 보상 회로는,
 제 i 번째 데이터선으로 제1 기준 전류를 소스(source)하는 전류 소스부;
 상기 제 i 번째 데이터선으로부터 제2 기준 전류를 싱크(sink)하는 전류 싱크부;
 상기 제 i 번째 데이터선과 제 i 번째 데이터 출력선 사이에 접속된 센싱 저항;
 상기 제 i 번째 데이터선의 전압과 상기 제 i 번째 데이터 출력선의 전압을 비교하고, 비교 결과에 따라 비교 결과 신호를 출력하는 비교기; 및
 상기 화소들 각각에 포함된 유기 발광 다이오드의 열화 정보 및 구동 트랜지스터의 문턱 전압/이동도 정보와 관련된 보상 데이터를 저장하고, 상기 보상 데이터를 타이밍 제어부로 출력하고, 상기 비교 결과 신호에 응답하여 상기 보상 데이터를 수정하는 메모리부를 포함하는 유기 전계 발광 표시 장치.

청구항 8

제7항에 있어서,
 상기 타이밍 제어부는 외부로부터 공급된 제1 데이터를 상기 메모리부로부터 공급된 상기 보상 데이터에 기초하여 제2 데이터로 변환하고, 상기 제2 데이터를 상기 데이터 구동부로 공급하는 유기 전계 발광 표시 장치.

청구항 9

제8항에 있어서,
 상기 데이터 구동부는,
 순차적으로 샘플링 신호를 생성하는 쉬프트 레지스터부;
 상기 샘플링 신호에 응답하여 상기 타이밍 제어부로부터 출력된 제2 데이터를 순차적으로 저장하는 샘플링 래치부;
 상기 샘플링 래치부에 저장된 상기 제2 데이터를 임시적으로 저장하는 홀딩 래치부;
 상기 홀딩 래치부에 저장된 상기 제2 데이터를 상기 데이터 신호들로 변환하는 신호 생성부; 및
 상기 데이터 신호들을 상기 데이터 출력선들로 공급하는 버퍼 앰프들을 포함하는 버퍼부를 포함하는 유기 전계 발광 표시 장치.

청구항 10

제9항에 있어서,
 상기 버퍼 앰프들 중에서 상기 제 i 번째 수직 라인에 배치되는 버퍼 앰프는,
 상기 제 i 번째 데이터선에 접속되는 제1 입력 단자;
 상기 신호 생성부에 접속되는 제2 입력 단자; 및
 상기 제 i 번째 데이터 출력선에 접속되는 출력 단자를 포함하는 유기 전계 발광 표시 장치.

청구항 11

제7항에 있어서,

상기 화소들 중에서 상기 제i번째 수직 라인 및 제j(j는 0 보다 큰 자연수)번째 수평 라인의 교차부에 배치되는 화소는,

유기 발광 다이오드;

상기 제i번째 데이터선과 제3 노드 사이에 접속되고, 제j번째 주사선을 통해 공급되는 상기 주사 신호에 응답하여 턴-온되는 제1 트랜지스터;

제1 전원과 상기 제3 노드 사이에 접속되는 스토리지 커패시터;

상기 스토리지 커패시터에 충전된 전압에 대응하는 전류를 상기 제1 전원으로부터 상기 유기 발광 다이오드를 통해 제2 전원으로 공급하는 제2 트랜지스터; 및

상기 제i번째 데이터선과 상기 유기 발광 다이오드의 애노드 전극 사이에 접속되고, 제j번째 센싱 제어선을 통해 공급되는 상기 센싱 제어 신호에 응답하여 턴-온되는 제3 트랜지스터를 포함하는 유기 전계 발광 표시 장치.

청구항 12

제11항에 있어서,

상기 화소는,

상기 제2 트랜지스터와 상기 유기 발광 다이오드의 상기 애노드 전극 사이에 접속되고, 상기 유기 발광 다이오드의 열화 정보를 센싱하는 동안 턴-오프되는 제4 트랜지스터를 더 포함하는 유기 전계 발광 표시 장치.

명세서

기술분야

[0001] 본 발명은 유기 전계 발광 표시 장치에 관한 것으로, 특히 유기 발광 다이오드의 열화 및 구동 트랜지스터의 문턱 전압/이동도의 차이를 보상하여 균일한 이미지를 표시할 수 있도록 하는 보상부 및 이를 포함한 유기 전계 발광 표시 장치에 관한 것이다.

배경기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시패널(Plasma Display Panel) 및 유기전계발광 표시장치(Organic Light Emitting Display) 등이 있다.

[0003] 평판 표시장치 중 유기전계발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 다이오드를 이용하여 영상을 표시한다. 이러한 유기전계발광 표시장치는 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동되는 장점이 있다.

[0004] 종래의 유기전계발광 표시장치는 유기 발광 다이오드의 열화에 따른 효율변화에 의하여 원하는 휘도의 영상을 표시할 수 없는 문제점이 있다. 실제로, 시간이 지남에 따라서 유기 발광 다이오드(OLED)가 열화되고, 이에 따라 동일한 데이터신호에 대응하여 점차적으로 낮은 휘도의 빛이 생성되는 문제점이 발생한다. 또한, 종래에는 화소들 각각에 포함되는 구동 트랜지스터의 문턱 전압/이동도의 불균일에 의하여 균일한 휘도의 화상을 표시하지 못하는 문제점이 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명이 이루고자 하는 기술적인 과제는 유기 발광 다이오드의 열화 및 구동 트랜지스터의 문턱 전압/이동도의 차이를 보상하여 균일한 이미지를 표시할 수 있도록 하는 보상부 및 이를 포함한 유기 전계 발광 표시 장치를 제공하는 것이다.

과제의 해결 수단

- [0006] 본 발명의 실시 예에 따른 보상부는 제1 노드로 제1 기준 전류를 소스(source)하는 전류 소스부, 상기 제1 노드로부터 제2 기준 전류를 싱크(sink)하는 전류 싱크부, 상기 제1 노드와 제2 노드 사이에 접속된 센싱 저항, 상기 제1 노드의 전압과 상기 제2 노드의 전압을 비교하고, 비교 결과에 따라 비교 결과 신호를 출력하는 비교기, 및 화소들 각각에 포함된 유기 발광 다이오드의 열화 정보 및 구동 트랜지스터의 문턱 전압/이동도 정보와 관련된 보상 데이터를 저장하고, 상기 보상 데이터를 타이밍 제어부로 출력하고, 상기 비교 결과 신호에 응답하여 상기 보상 데이터를 수정하는 메모리부를 포함한다.
- [0007] 실시 예에 따라, 상기 전류 소스부는 상기 유기 발광 다이오드의 열화 정보를 센싱하기 위한 제1 센싱 기간 동안 상기 제1 노드로 상기 제1 기준 전류를 소스하고, 상기 전류 싱크부는 상기 구동 트랜지스터의 문턱 전압/이동도 정보를 센싱하기 위한 제2 센싱 기간 동안 상기 제1노드로부터 제2 기준 전류를 싱크한다.
- [0008] 실시 예에 따라, 상기 제1 노드는 데이터 구동부의 버퍼 앰프의 출력 단자에 접속되고, 상기 제2 노드는 상기 버퍼 앰프의 제1 입력 단자에 접속된다.
- [0009] 실시 예에 따라, 상기 전류 소스부는 상기 제1 노드로 상기 제1 기준 전류를 공급하는 제1 기준 전류원, 및 상기 제1 기준 전류원과 상기 제1 노드 사이에 접속되고, 상기 제1 센싱 기간 동안 턴-온되는 제1 스위치를 포함한다.
- [0010] 실시 예에 따라, 상기 전류 싱크부는 상기 제1 노드로 상기 제2 기준 전류를 싱크하는 제2 기준 전류원, 및 상기 제2 기준 전류원과 상기 제1 노드 사이에 접속되고, 상기 제2 센싱 기간 동안 턴-온되는 제2 스위치를 포함한다.
- [0011] 실시 예에 따라, 상기 보상부는 상기 제1 노드와 상기 제2 노드 사이에 접속되고 상기 제1 센싱 기간 또는 상기 제2 센싱 기간 동안 턴-오프되는 제3 스위치를 더 포함한다.
- [0012] 본 발명의 실시 예에 따른 유기 전계 발광 표시 장치는 데이터선들, 주사선들, 및 센싱 제어선들의 교차부들마다 배치되는 화소들을 포함하는 화소부, 상기 데이터 출력선들로 데이터 신호들을 공급하는 데이터 구동부, 상기 주사선들로 주사 신호를 순차적으로 공급하는 주사 구동부, 상기 센싱 제어선들로 센싱 제어 신호를 순차적으로 공급하는 제어선 구동부, 및 상기 데이터 출력선들과 상기 데이터선들 사이에 접속되는 보상 회로들을 포함하는 보상부를 포함하며, 상기 보상 회로들 중에서 제 i (i 는 0보다 큰 자연수)번째 수직 라인에 배치되는 보상 회로는 제 i 번째 데이터선으로 제1 기준 전류를 소스(source)하는 전류 소스부, 상기 제 i 번째 데이터선으로부터 제2 기준 전류를 싱크(sink)하는 전류 싱크부, 상기 제 i 번째 데이터선과 제 i 번째 데이터 출력선 사이에 접속된 센싱 저항, 상기 제 i 번째 데이터선의 전압과 상기 제 i 번째 데이터 출력선의 전압을 비교하고, 비교 결과에 따라 비교 결과 신호를 출력하는 비교기, 및 상기 화소들 각각에 포함된 유기 발광 다이오드의 열화 정보 및 구동 트랜지스터의 문턱 전압/이동도 정보와 관련된 보상 데이터를 저장하고, 상기 보상 데이터를 타이밍 제어부로 출력하고, 상기 비교 결과 신호에 응답하여 상기 보상 데이터를 수정하는 메모리부를 포함한다.
- [0013] 실시 예에 따라, 상기 타이밍 제어부는 외부로부터 공급된 제1 데이터를 상기 메모리부로부터 공급된 상기 보상 데이터에 기초하여 제2 데이터로 변환하고, 상기 제2 데이터를 상기 데이터 구동부로 공급한다.
- [0014] 실시 예에 따라, 상기 데이터 구동부는 순차적으로 샘플링 신호를 생성하는 쉬프트 레지스터부, 상기 샘플링 신호에 응답하여 상기 타이밍 제어부로부터 출력된 제2 데이터를 순차적으로 저장하는 샘플링 래치부, 상기 샘플링 래치부에 저장된 상기 제2 데이터를 임시적으로 저장하는 홀딩 래치부, 상기 홀딩 래치부에 저장된 상기 제2 데이터를 상기 데이터 신호들로 변환하는 신호 생성부, 및 상기 데이터 신호들을 상기 데이터 출력선들로 공급하는 버퍼 앰프들을 포함하는 버퍼부를 포함한다.
- [0015] 실시 예에 따라, 상기 버퍼 앰프들 중에서 상기 제 i 번째 수직 라인에 배치되는 버퍼 앰프는 상기 제 i 번째 데이터선에 접속되는 제1 입력 단자, 상기 신호 생성부에 접속되는 제2 입력 단자, 및 상기 제 i 번째 데이터 출력선에 접속되는 출력 단자를 포함한다.
- [0016] 실시 예에 따라, 상기 화소들 중에서 상기 제 i 번째 수직 라인 및 제 j (j 는 0 보다 큰 자연수)번째 수평 라인의 교차부에 배치되는 화소는 유기 발광 다이오드, 상기 제 i 번째 데이터선과 제3 노드 사이에 접속되고, 제 j 번째 주사선을 통해 공급되는 상기 주사 신호에 응답하여 턴-온되는 제1 트랜지스터, 제1 전원과 상기 제3 노드 사이에 접속되는 스토리지 커패시터, 상기 스토리지 커패시터에 충전된 전압에 대응하는 전류를 상기 제1 전원으로부터 상기 유기 발광 다이오드를 통해 제2 전원으로 공급하는 제2 트랜지스터, 및 상기 제 i 번째 데이터선과 상

기 유기 발광 다이오드의 애노드 전극 사이에 접속되고, 제j번째 센싱 제어선을 통해 공급되는 상기 센싱 제어 신호에 응답하여 턴-온되는 제3 트랜지스터를 포함한다.

[0017] 실시 예에 따라, 상기 화소는 상기 제2 트랜지스터와 상기 유기 발광 다이오드의 상기 애노드 전극 사이에 접속되고, 상기 유기 발광 다이오드의 열화 정보를 센싱하는 동안 턴-오프되는 제4 트랜지스터를 더 포함한다.

발명의 효과

[0018] 본 발명의 실시 예에 따른 보상부 및 이를 포함한 유기 전계 발광 표시 장치는 유기 발광 다이오드의 열화 및 구동 트랜지스터의 문턱 전압/이동도의 차이를 보상하여 균일한 이미지를 표시할 수 있도록 하는 효과가 있다.

도면의 간단한 설명

- [0019] 도 1은 본 발명의 실시 예에 따른 유기 전계 발광 표시 장치를 나타내는 도면이다.
- 도 2a은 도 1에 도시된 화소의 제1 실시 예를 나타내는 회로도이다.
- 도 2b는 도 1에 도시된 화소의 제2 실시 예를 나타내는 회로도이다.
- 도 3은 도 1에 도시된 데이터 구동부를 보다 상세하게 나타내는 도면이다.
- 도 4는 도 1에 도시된 타이밍 컨트롤러, 데이터 구동부, 보상부, 및 화소의 연결 구조를 나타내는 도면이다.
- 도 5는 디스플레이 기간 동안 도 1에 도시된 타이밍 컨트롤러, 데이터 구동부, 보상부, 및 화소의 동작을 설명하기 위한 도면이다.
- 도 6은 디스플레이 기간 동안 도 1에 도시된 타이밍 컨트롤러, 데이터 구동부, 보상부, 및 화소로 공급되는 제어 신호들의 파형도이다.
- 도 7은 제1 센싱 기간 동안 도 1에 도시된 타이밍 컨트롤러, 데이터 구동부, 보상부, 및 화소의 동작을 설명하기 위한 도면이다.
- 도 8은 제1 센싱 기간 동안 도 1에 도시된 타이밍 컨트롤러, 데이터 구동부, 보상부, 및 화소로 공급되는 제어 신호들의 파형도이다.
- 도 9는 제2 센싱 기간 동안 도 1에 도시된 타이밍 컨트롤러, 데이터 구동부, 보상부, 및 화소의 동작을 설명하기 위한 도면이다.
- 도 10은 제2 센싱 기간 동안 도 1에 도시된 타이밍 컨트롤러, 데이터 구동부, 보상부, 및 화소로 공급되는 제어 신호들의 파형도이다.

발명을 실시하기 위한 구체적인 내용

- [0020] 이하, 첨부된 도면을 참조하여 본 발명의 실시 예를 보다 상세하게 설명하기로 한다.
- [0021] 도 1은 본 발명의 실시 예에 따른 유기 전계 발광 표시 장치를 나타내는 도면이다. 도 1을 참조하면, 유기 전계 발광 표시 장치(100)는 타이밍 제어부(110), 데이터 구동부(120), 주사 구동부(130), 제어선 구동부(140), 보상부(150), 및 화소부(160)를 포함한다.
- [0022] 타이밍 제어부(110)는, 외부로부터 공급되는 동기 신호(미도시)에 응답하여, 데이터 구동부(120), 주사 구동부(130), 제어선 구동부(140), 및 보상부(150)의 동작을 제어한다. 구체적으로, 타이밍 제어부(110)는 데이터 구동 제어 신호들(SSP, SSC, 및 SOE)을 생성하여 데이터 구동부(120)로 공급한다. 타이밍 제어부(110)는 주사 구동 제어 신호(SCS)를 생성하여 주사 구동부(130)로 공급한다. 타이밍 제어부(110)는 제어선 구동 제어 신호(CDCS)를 생성하여 제어선 구동부(140)로 공급한다. 타이밍 제어부(110)는 스위칭 제어 신호들(미도시)을 생성하여 보상부(150)로 공급한다.
- [0023] 또한, 타이밍 제어부(110)는 보상부(150)에 포함된 메모리부(도 4의 153)로부터 공급되는 보상 데이터에 기초하여 외부로부터 공급되는 제1 데이터(DATA1)를 제2 데이터(DATA2)로 변환하여 데이터 구동부(120)로 출력한다.
- [0024] 데이터 구동부(120)는, 타이밍 제어부(110)로부터 출력된 데이터 구동 제어 신호들(SSP, SSC, 및 SOE)에 응답하여, 타이밍 제어부(110)로부터 공급되는 제2 데이터(DATA2)를 재정렬하여 데이터 출력선들(O1 내지 Om)으로 공급한다.

- [0025] 데이터 구동부(120)의 구체적인 구조 및 동작은 도 3에서 보다 상세하게 설명될 것이다.
- [0026] 주사 구동부(120)는, 타이밍 제어부(110)로부터 출력된 주사 구동 제어 신호(SCS)에 응답하여, 주사선들(S1 내지 Sn)로 주사 신호를 순차적으로 공급한다.
- [0027] 제어선 구동부(140)는, 타이밍 제어부(110)로부터 출력된 제어선 구동 제어 신호(CDCS)에 응답하여, 센싱 제어선들(SE1 내지 SEn)로 센싱 제어 신호를 순차적으로 공급하고 센싱 모드 제어선(SM)으로 센싱 모드 제어 신호를 공급한다.
- [0028] 보상부(150)는 데이터 구동부(120)와 화소부(160) 사이에 접속된다. 보상부(150)는, 디스플레이 기간 동안, 데이터 출력선들(O1 내지 Om)과 데이터선들(D1 내지 Dm)을 접속시킨다. 보상부(150)는, 제1 센싱 기간 동안, 화소들(170) 각각에 포함된 유기 발광 다이오드의 열화 정보를 센싱한다. 보상부(150)는, 제2 센싱 기간 동안, 화소들(170) 각각에 포함된 구동 트랜지스터의 문턱 전압/이동도 정보를 센싱한다. 보상부(150)는 유기 발광 다이오드의 열화 정보 및 구동 트랜지스터의 문턱 전압/이동도 정보와 관련된 보상 데이터를 저장하고, 저장된 보상 데이터를 타이밍 제어부(110)로 공급한다.
- [0029] 본 명세서에서, '디스플레이 기간'이란 화소(170)가 데이터 구동부(120)로부터 출력된 데이터 신호에 대응하는 휘도로 발광하는 기간을 의미한다. '제1 센싱 기간'이란 화소(170)에 포함된 유기 발광 다이오드(OLED)의 열화 정보를 센싱하고 센싱 결과에 따라 보상 데이터(CD)의 값을 수정하는 기간을 의미한다. '제2 센싱 기간'이란 화소(170)에 포함된 구동 트랜지스터, 즉, 제2 트랜지스터(M2)의 문턱 전압/이동도 정보를 센싱하고 센싱 결과에 따라 보상 데이터(CD)의 값을 수정하는 기간을 의미한다.
- [0030] 보상부(150)의 구체적인 구조 및 동작은 도 4에서 보다 상세하게 설명될 것이다.
- [0031] 화소부(160)는 데이터선들(D1 내지 Dm), 주사선들(S1 내지 Sn), 및 센싱 제어선들(SE1 내지 SEn)의 교차부들마다 배치된 화소들(170)을 포함한다. 여기서, 데이터선들(D1 내지 Dm)은 수직 라인들을 따라 배열되고, 주사선들(S1 내지 Sn)과 센싱 제어선들(SE1 내지 SEn)은 수평 라인들을 따라 배열된다.
- [0032] 도 2a은 도 1에 도시된 화소의 제1 실시 예를 나타내는 회로도이다. 도 2a는 제i(i는 0보다 큰 자연수)번째 수직 라인과 제j(j는 0보다 큰 자연수)번째 수평 라인의 교차부에 배치되는 화소를 나타낸다.
- [0033] 도 2a를 참조하면, 화소(170a)는 유기 발광 다이오드(OLED), 복수의 트랜지스터들(M1 내지 M4), 및 스토리지 커패시터(Cst)를 포함한다.
- [0034] 제1 트랜지스터(M1)는 데이터선(Di)과 제3 노드(ND3) 사이에 접속된다. 주사선(Sj)을 통해 공급되는 주사 신호에 응답하여 턴-온된다.
- [0035] 스토리지 커패시터(Cst)는 제1 전원(ELVDD)과 제3 노드(ND3) 사이에 접속된다. 제1 트랜지스터(M1)가 턴-온될 때, 스토리지 커패시터(Cst)는 데이터선(Di)을 통해 공급되는 데이터 신호에 대응하는 전압을 충전한다.
- [0036] 제2 트랜지스터(M2)는 스토리지 커패시터(Cst)에 충전된 전압에 대응하는 전류를 제1 전원(ELVDD)로부터 유기 발광 다이오드(OLED)를 통해 제2 전원(ELVSS)로 공급한다. 이때, 유기 발광 다이오드(OLED)는 제2 트랜지스터(M2)로부터 공급되는 전류에 대응하는 휘도로 발광한다.
- [0037] 제3 트랜지스터(M3)는 데이터선(Di)과 유기 발광 다이오드(OLED)의 애노드 전극 사이에 접속된다. 제3 트랜지스터(M3)는 센싱 제어선(SEj)을 통해 공급되는 센싱 제어 신호에 응답하여 턴-온된다.
- [0038] 제4 트랜지스터(M4)는 제2 트랜지스터(M2)와 유기 발광 다이오드(OLED)의 애노드 전극 사이에 접속된다. 제4 트랜지스터(M4)는 센싱 모드 제어 신호(SM)에 응답하여 턴-온된다.
- [0039] 도 2b는 도 1에 도시된 화소의 제2 실시 예를 나타내는 회로도이다. 도 2b에 도시된 화소(170b)의 구조 및 동작과 도 2a에 도시된 화소(170a)의 구조 및 동작은 제5트랜지스터(M5)를 제외하고 실질적으로 동일하다. 따라서, 동일한 부분에 대한 설명은 생략한다.
- [0040] 제5 트랜지스터(M5)는 제3 트랜지스터(M3)와 제4 트랜지스터(M4)가 접속되는 노드와 유기 발광 다이오드(OLED)의 애노드 전극 사이에 접속된다. 제5 트랜지스터(M5)는 제어선 구동부(140)로부터 출력된 제어 신호(CS)에 응답하여 턴-온된다. 구체적으로, 제5 트랜지스터(M5)는 제 2센싱 기간 동안 턴-오프된다. 즉, 제5 트랜지스터(M5)는 제2 센싱 기간 동안 유기 발광 다이오드(OLED)로 흐르는 전류를 차단한다.
- [0041] 도 2a 및 도 2b에 도시된 화소는 본 발명의 기술적 사상의 이해를 돕기 위한 일 실시 예로서 본 발명의 기술적

사상은 이에 한정되지 않는다.

- [0042] 도 3은 도 1에 도시된 데이터 구동부를 보다 상세하게 나타내는 도면이다. 도 3을 참조하면, 데이터 구동부(120)는 쉬프트 레지스터부(121), 샘플링 래치부(122), 홀딩 래치부(123), 신호 생성부(124) 및 버퍼부(125)를 구비한다.
- [0043] 쉬프트 레지스터부(121)는 타이밍 제어부(150)로부터 출력된 소스 스타트 펄스(SSP) 및 소스 쉬프트 클럭(SSC)에 응답하여 순차적으로 m (m 은 0 보다 큰 자연수)개의 샘플링 신호를 생성한다. 구체적으로, 쉬프트 레지스터부(121)는 소스 쉬프트 클럭(SSC)의 1주기 마다 소스 스타트 펄스(SSP)를 쉬프트 시키면서 순차적으로 m 개의 샘플링 신호를 생성한다. 쉬프트 레지스터부(121)는 m 개의 쉬프트 레지스터(1211 내지 121m)를 구현될 수 있다.
- [0044] 샘플링 래치부(122)는 쉬프트 레지스터부(121)로부터 순차적으로 공급되는 샘플링 신호에 응답하여 제2 데이터(DATA2)를 순차적으로 저장한다. 샘플링 래치부(122)는 m 개의 제2 데이터(DATA2)를 저장하기 위한 m 개의 샘플링 래치(1221 내지 122m)로 구현될 수 있다.
- [0045] 홀딩 래치부(123)는 타이밍 제어부(150)로부터 출력된 소스 출력 인에이블(SOE) 신호에 응답하여 샘플링 래치부(122)로부터 공급되는 제2 데이터(DATA2)를 저장한다. 홀딩 래치부(123)는 자신에게 저장된 제2 데이터(DATA2)를 신호 생성부(124)로 공급한다. 홀딩 래치부(123)는 m 개의 홀딩 래치(1231 내지 123m)로 구현될 수 있다.
- [0046] 신호 생성부(124)는 홀딩 래치부(123)로부터 출력된 제2 데이터(DATA2)를 아날로그 신호로 변환하고, 변환된 아날로그 신호를 데이터 신호로서 버퍼부(125)로 출력한다. 신호 생성부(124)는 m 개의 디지털-아날로그 컨버터들(digital-analog converters; 1241 내지 124m)를 구비한다. 즉, 신호 생성부(124)는 각 채널마다 배치되는 디지털-아날로그 컨버터들(1241 내지 124m)을 이용하여 m 개의 데이터 신호들을 생성하고, 생성된 데이터 신호들을 버퍼부(125)로 공급한다.
- [0047] 버퍼부(125)는 신호 생성부(124)로부터 공급되는 m 개의 데이터 신호들을 m 개의 데이터 출력선(O1 내지 Om)으로 공급한다. 버퍼부(125)는 m 개의 버퍼 앰프들(1251 내지 125m)로 구현될 수 있다.
- [0048] 도 4는 도 1에 도시된 타이밍 컨트롤러, 데이터 구동부, 보상부, 및 화소의 연결 구조를 나타내는 도면이다. 도 4에서는 설명의 편의를 위해 타이밍 컨트롤러(110)와 데이터 구동부(120)는 일부만 도시하였다. 또한, 도 4에서는 설명의 편의를 위해 하나의 채널에서의 연결 구조만 도시하였다.
- [0049] 도 4를 참조하면, 타이밍 컨트롤러(110)는 보상부(150)로부터 공급되는 보상 데이터(CD)에 응답하여 외부로부터 공급되는 제1 데이터(DATA1)를 변환하고, 변환된 제1 데이터(DATA1)를 제2 데이터(DATA2)로서 데이터 구동부(120)로 출력한다.
- [0050] 데이터 구동부(120)는 타이밍 컨트롤러(110)로부터 출력된 제2 데이터(DATA2)를 아날로그 신호로 변환하여 데이터 신호로서 데이터 출력선(O_i)으로 공급한다.
- [0051] 구체적으로, 샘플링 래치(122i)는 타이밍 컨트롤러(110)로부터 출력된 제2데이터(DATA2) 중에서 i 번째 채널에 대응하는 데이터를 래치하고, 래치된 데이터를 홀딩 래치(123i)로 출력한다.
- [0052] 홀딩 래치(123i)는 소스 출력 인에이블(SOE) 신호에 응답하여 샘플링 래치(122i)로부터 출력되는 데이터를 래치하고 래치된 데이터를 디지털-아날로그 컨버터(124i)로 출력한다.
- [0053] 디지털-아날로그 컨버터(124i)는 홀딩 래치(123i)로부터 출력된 데이터를 아날로그 신호로 변환하고, 변환된 아날로그 신호를 버퍼 앰프(125i)로 출력한다.
- [0054] 버퍼 앰프(125i)는 디지털-아날로그 컨버터(124i)로부터 출력된 아날로그 신호를 데이터 신호로서 데이터 출력선(O_i)으로 공급한다. 버퍼 앰프(125i)의 제1 입력 단자는 제2 노드(ND2), 즉, 데이터선(D_i)에 접속되고, 제2 입력 단자는 디지털-아날로그 컨버터(124i)에 접속되고, 출력 단자는 제1 노드(ND1), 즉, 데이터 출력선(O_i)에 접속된다.
- [0055] 보상부(150)는 센싱 저항(R_s), 제3 스위치(SW3), 비교기(151), 메모리부(153), 전류 소스부(155), 및 전류 싱크부(157)를 포함한다.
- [0056] 센싱 저항(R_s)는 제1 노드(ND1)와 제2 노드(ND2) 사이에 접속된다. 다시 말해, 센싱 저항(R_s)는 데이터선(D_i)과 데이터 출력선(O_i) 사이에 접속된다.
- [0057] 제3 스위치(SW3)는 제1 노드(ND1)와 제2 노드(ND2) 사이에 접속된다. 제3 스위치(SW3)는 타이밍 제어부(110)로

부터 출력된 스위칭 제어 신호에 응답하여 디스플레이 기간 동안 턴-온된다. 즉, 제3 스위치(SW3)는 디스플레이 기간 동안 데이터 출력선(Oi)과 데이터선(Di)을 접속시킨다.

- [0058] 비교기(151)는 센싱 저항(Rs) 양단의 전압(Vs)의 극성에 따라 비교 결과 신호를 메모리부(153)로 출력한다. 다시 말해, 비교기(151)는 제1 노드(ND1)의 전압과 제2 노드(ND2)의 전압을 비교하고, 비교 결과에 따라 비교 결과 신호를 메모리부(153)로 출력한다. 예를 들어, 제1 노드(ND1)의 전압이 제2 노드(ND2)의 전압보다 클 때, 비교기(151)는 메모리부(153)에 저장된 보상 데이터의 값을 증가시키기 위한 비교 결과 신호를 출력한다. 반대로, 제1 노드(ND1)의 전압이 제2 노드(ND2)의 전압보다 작을 때, 비교기(151)는 메모리부(153)에 저장된 보상 데이터의 값을 감소시키기 위한 비교 결과 신호를 출력한다.
- [0059] 메모리부(153)는 유기 발광 다이오드(OLED)의 열화 정보 및 구동 트랜지스터, 즉, 제2 트랜지스터(M2)의 문턱 전압/이동도 정보와 관련된 보상 데이터(CD)를 저장한다. 메모리부(153)는 제1 센싱 기간 또는 제2 센싱 기간 동안 비교기(151)로부터 출력된 비교 결과 신호에 응답하여 저장된 보상 데이터(CD)의 값을 수정한다. 메모리부(153)는 디스플레이 기간 동안 데이터 신호가 공급될 화소에 대응하는 보상 데이터(CD)를 타이밍 제어부(110)로 공급한다.
- [0060] 이를 위해, 메모리부(153)는 메모리 컨트롤러(1531)와 메모리(1533)를 포함한다. 메모리(1533)는 유기 발광 다이오드(OLED)의 열화 정보 및 제2 트랜지스터(M2)의 문턱 전압/이동도 정보와 관련된 보상 데이터(CD)를 저장한다. 메모리 컨트롤러(1531)는 비교기(151)로부터 출력된 비교 결과 신호에 응답하여 메모리(1533)에 저장된 보상 데이터(CD)의 값을 수정하고, 디스플레이 기간 동안 데이터 신호가 공급될 화소에 대응하는 보상 데이터(CD)를 메모리(1533)로부터 리드하여 타이밍 제어부(110)로 공급한다. 이때, 타이밍 제어부(110)는 외부로부터 공급된 제1 데이터(DATA1)와 보상 데이터(CD)를 합산한 제2 데이터(DATA2)를 데이터 구동부(120)로 출력한다.
- [0061] 전류 소스부(155)는 제1 센싱 기간 동안 제1 노드(ND1), 즉, 데이터선(Di)으로 제1 기준 전류를 공급한다. 전류 소스부(155)는 제1 기준 전류원(Iref1)과 제1 스위치(SW1)를 포함한다.
- [0062] 제1 기준 전류원(Iref1)은 제1 노드(ND1)로 제1 기준 전류를 공급한다. 제1 스위치(SW1)는 제1 기준 전류원(Iref1)과 제1 노드(ND1) 사이에 접속되고, 제1 센싱 기간 동안 제1 기준 전류원(Iref1)과 제1 노드(ND1) 사이에 접속시킨다.
- [0063] 전류 소스부(155)는 제1 센싱 기간 동안 제1 노드(ND1), 즉, 데이터선(Di)으로 제1 기준 전류를 공급한다. 전류 소스부(155)는 제1 기준 전류원(Iref1)과 제1 스위치(SW1)를 포함한다.
- [0064] 제2 기준 전류원(Iref2)은 제1 노드(ND1)로 제2 기준 전류를 공급한다. 제2 스위치(SW2)는 제2 기준 전류원(Iref2)과 제1 노드(ND1) 사이에 접속되고, 제2 센싱 기간 동안 제2 기준 전류원(Iref2)과 제1 노드(ND1) 사이에 접속시킨다.
- [0065] 스위치들(SW1, SW2, 및 SW3) 각각은 타이밍 제어부(110)로부터 출력된 스위칭 제어 신호들에 응답하여 턴-온 또는 턴-오프된다.
- [0066] 타이밍 컨트롤러(110), 데이터 구동부(120), 보상부(150) 및 화소(170)의 구체적인 동작은 도 5 내지 도 10에서 보다 상세하게 설명될 것이다.
- [0067] 도 5는 디스플레이 기간 동안 도 1에 도시된 타이밍 컨트롤러, 데이터 구동부, 보상부 및 화소의 동작을 설명하기 위한 도면이고, 도 6은 디스플레이 기간 동안 도 1에 도시된 타이밍 컨트롤러, 데이터 구동부, 보상부 및 화소로 공급되는 제어 신호들의 파형도이다.
- [0068] 도 5 및 도 6을 참조하면, 디스플레이 기간 동안, 주사선들(S1 내지 Sn)을 통해 주사 신호가 순차적으로 공급되고, 센싱 모드 제어 신호선(SM)은 로우 레벨을 유지한다. 또한, 제1 스위치(SW1)와 제2 스위치(SW2)는 턴-오프되고, 제3 스위치(SW3)는 턴-온된다.
- [0069] 이에 따라, 디스플레이 기간 동안, 데이터 출력선(Oi)과 데이터선(Di)이 접속된다. 데이터 구동부(120)는 화소(170)로 데이터 신호를 공급하고, 화소(170)는 데이터 신호에 대응하는 휘도로 발광한다.
- [0070] 도 7은 제1 센싱 기간 동안 도 1에 도시된 타이밍 컨트롤러, 데이터 구동부, 보상부, 및 화소의 동작을 설명하기 위한 도면이고, 도 8은 제1 센싱 기간 동안 도 1에 도시된 타이밍 컨트롤러, 데이터 구동부, 보상부, 및 화소로 공급되는 제어 신호들의 파형도이다.
- [0071] 도 7 및 도 8을 참조하면, 제1 센싱 기간 동안, 주사선들(S1 내지 Sn)을 통해 주사 신호가 순차적으로

공급되고, 센싱 모드 제어선(SM)은 하이 레벨을 유지한다. 또한, 제1 스위치(SW1)는 턴-온되고, 제2 스위치(SW2)와 제3 스위치(SW3)은 턴-오프된다.

- [0072] 이에 따라, 제1 센싱 기간 동안, 전류 소스부(155)는 제1 노드(ND1)로 제1 기준 전류를 공급한다. 제1 노드(ND1)로부터 유기 발광 다이오드(OLED)를 통해 제2 전원(ELVSS)로 형성된 전류 패스(current path)로 전류(Ia)가 흐른다.
- [0073] 유기 발광 다이오드(OLED)가 열화되지 않은 경우, 전류(Ia)와 제1 기준 전류는 동일하게 설정된다. 다시 말해, 유기 전계 발광 표시 장치(100)의 제조 단계에서 제1 기준 전류는 제1 노드(ND1)로부터 센싱 저항(Rs)을 통해 제2 노드(ND2)로 흐르는 전류(Ib)가 없도록 설정된다.
- [0074] 유기 발광 다이오드(OLED)가 열화되면, 전류(Ia)가 감소한다. 제1 기준 전류원(Iref)로부터 공급되는 제1 기준 전류는 일정하므로, 제1 노드(ND1)로부터 센싱 저항(Rs)을 통해 제2 노드(ND2)로 전류(Ib)가 증가한다.
- [0075] 전류(Ib)에 의해 제1 노드(ND1)와 제2 노드(ND2) 사이에 전압차가 발생한다. 비교기(151)는 제1 노드(ND1)와 제2 노드(ND2) 사이의 전압차, 즉, 센싱 저항(Rs) 양단의 전압(Vs)에 따라 비교 결과 신호를 출력한다.
- [0076] 구체적으로, 비교기(151)는 전압(Vs)의 극성에 따라 메모리(1533)에 저장된 보상 데이터(CD)의 값을 변경하기 위한 비교 결과 신호를 출력한다. 예를 들어, 전압(Vs)이 양의 값일 때 비교기(151)는 보상 데이터(CD)의 값을 증가시키기 위한 비교 결과 신호를 출력하고, 전압(Vs)이 음의 값일 때 비교기(151)는 보상 데이터(CD)의 값을 감소시키기 위한 비교 결과 신호를 출력한다.
- [0077] 이후, 디스플레이 기간 동안, 타이밍 제어부(110)는 제1 데이터(DATA1)와 보상 데이터(CD)를 합산한 제2 데이터(DATA2)를 데이터 구동부(120)로 공급하고, 데이터 구동부(120)는 제2 데이터(DATA2)에 대응하는 데이터 신호를 화소(170)로 공급한다. 즉, 화소(170)는 유기 발광 다이오드(OLED)의 열화를 고려한 데이터 신호를 공급받는다. 따라서, 화소(170)는 유기 발광 다이오드(OLED)의 열화에도 불구하고 정확한 휘도로 발광할 수 있다.
- [0078] 도 9는 제2 센싱 기간 동안 도 1에 도시된 타이밍 컨트롤러, 데이터 구동부, 보상부, 및 화소의 동작을 설명하기 위한 도면이고, 도 10은 제2 센싱 기간 동안 도 1에 도시된 타이밍 컨트롤러, 데이터 구동부, 및 화소로 공급되는 제어 신호들의 파형도이다.
- [0079] 도 9 및 도 10을 참조하면, 제2 센싱 기간 동안, 주사선들(S1 내지 Sn)을 통해 주사 신호가 순차적으로 공급되고, 센싱 모드 제어선(SM)은 로우 레벨을 유지한다. 또한, 제2 스위치(SW2)는 턴-온되고, 제1 스위치(SW1)와 제3 스위치(SW3)은 턴-오프된다.
- [0080] 실시 예에 따라, 제2 센싱 기간 동안, 유기 발광 다이오드(OLED)를 통해 전류가 흐르지 않도록 제2 전원(ELVSS)의 전압이 상승한다. 예컨대, 제2 전원(ELVSS)의 전압은 제1 전원(ELVDD)의 전압과 동일하게 설정된다.
- [0081] 다른 실시 예에 따라, 도 2b에 도시된 화소의 경우에는 제2 전원(ELVSS)의 전압이 변경되지 않고 제5 트랜지스터(M5)를 턴-오프함으로써 유기 발광 다이오드(OLED)로 흐르는 전류를 차단할 수 있다.
- [0082] 제2 센싱 기간 동안, 전류 싱크부(155)는 제1 노드(ND1)로부터 제2 기준 전류를 싱크한다. 제1 전원(ELVDD)로부터 구동 트랜지스터, 즉, 제2 트랜지스터(M2)를 통해 제1 노드(ND1)로 형성된 전류 패스로 전류(Ic)가 흐른다.
- [0083] 제2 기준 전류는 제2 트랜지스터(M2)가 이상적일 때 제1 노드(ND1)로부터 제2 노드(ND2)로 흐르는 전류(Id)가 없도록 설정된다. 그러나, 반도체 제조 공정의 특성에 따라 제2 트랜지스터(M2)의 문턱 전압/이동도는 이상적이지 않을 수 있다. 제2 트랜지스터(M2)가 이상적이지 않을 때 제1 노드(ND1)로부터 제2 노드(ND2)로 전류(Id)가 흐른다.
- [0084] 전류(Id)에 의해 제1 노드(ND1)와 제2 노드(ND2) 사이에 전압차가 발생한다. 비교기(151)는 제1 노드(ND1)와 제2 노드(ND2) 사이의 전압차, 즉, 센싱 저항(Rs) 양단의 전압(Vs)에 따라 비교 결과 신호를 출력한다.
- [0085] 구체적으로, 비교기(151)는 전압(Vs)의 극성에 따라 메모리(1533)에 저장된 보상 데이터(CD)의 값을 변경하기 위한 비교 결과 신호를 출력한다. 예를 들어, 전압(Vs)이 양의 값일 때 비교기(151)는 보상 데이터(CD)의 값을 증가시키기 위한 비교 결과 신호를 출력하고, 전압(Vs)이 음의 값일 때 비교기(151)는 보상 데이터(CD)의 값을 감소시키기 위한 비교 결과 신호를 출력한다.
- [0086] 이후, 디스플레이 기간 동안, 타이밍 제어부(110)는 제1 데이터(DATA1)와 보상 데이터(CD)를 합산한 제2 데이터(DATA2)를 데이터 구동부(120)로 공급하고, 데이터 구동부(120)는 제2 데이터(DATA2)에 대응하는 데이터 신호를

화소(170)로 공급한다. 즉, 화소(170)는 제2 트랜지스터(M2)의 문턱 전압/이동도 정보를 고려한 데이터 신호를 공급받는다. 따라서, 화소(170)는 제2 트랜지스터(M2)가 이상적으로 제조되지 않은 때에도 정확한 휘도로 발광할 수 있다.

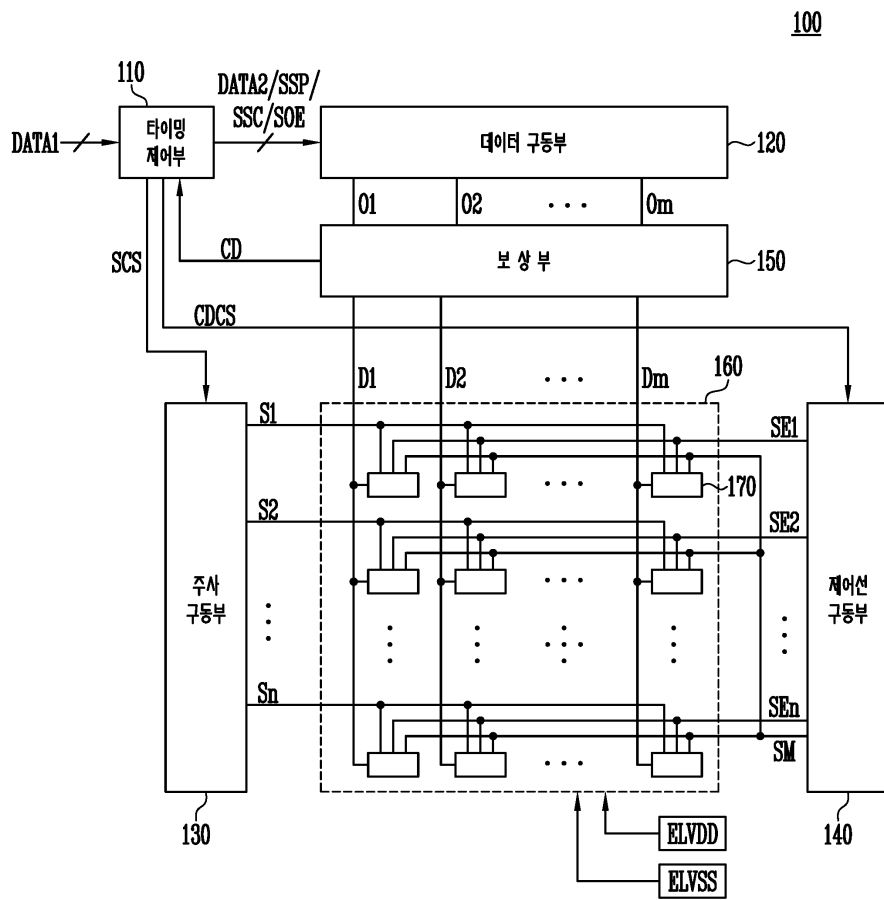
[0087] 상기 발명의 상세한 설명과 도면은 단지 본 발명의 예시적인 것으로서, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 따라서, 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 보호 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정하여져야만 할 것이다.

부호의 설명

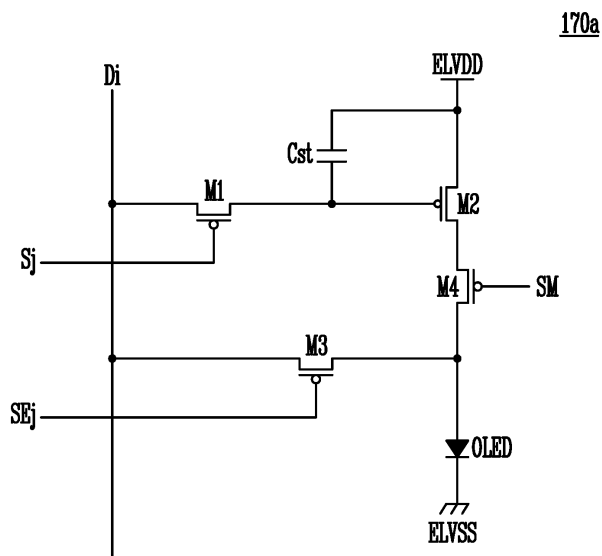
- | | | |
|--------|---------------------|----------------|
| [0088] | 100; 유기 전계 발광 표시 장치 | 110; 타이밍 제어부 |
| | 120; 데이터 구동부 | 121; 쉬프트 레지스터부 |
| | 122; 샘플링 래치부 | 123; 홀딩 래치부 |
| | 124; 신호 생성부 | 125; 버퍼부 |
| | 130; 주사 구동부 | 140; 제어신 구동부 |
| | 150; 보상부 | 151; 비교기 |
| | 153; 메모리부 | 1531; 메모리 컨트롤러 |
| | 1533; 메모리 | 155; 전류 소스부 |
| | 157; 전류 싱크부 | 160; 화소부 |
| | 170; 화소 | |

도면

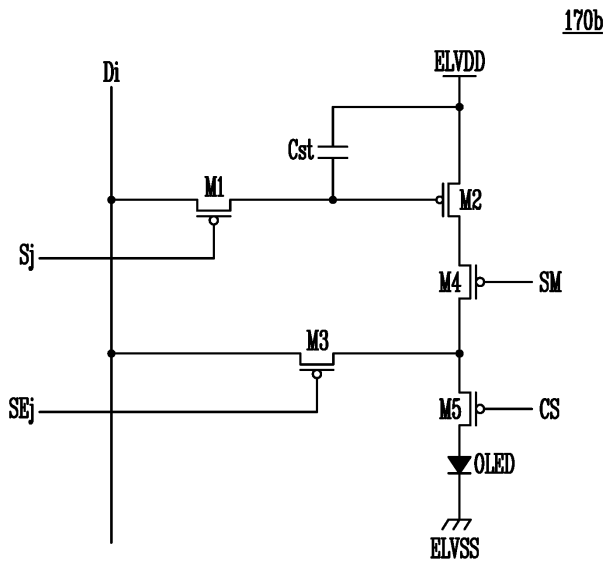
도면1



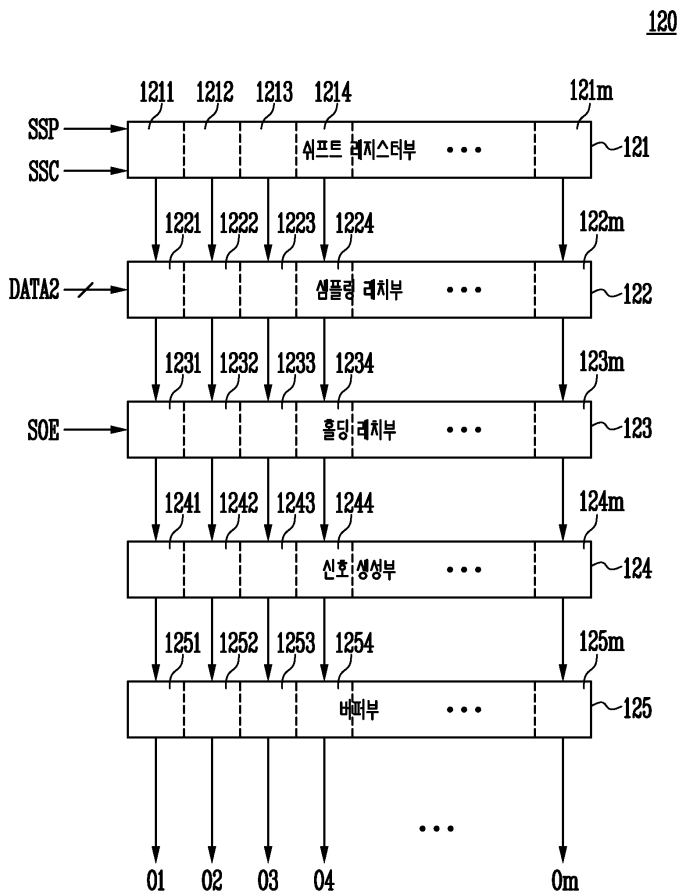
도면2a



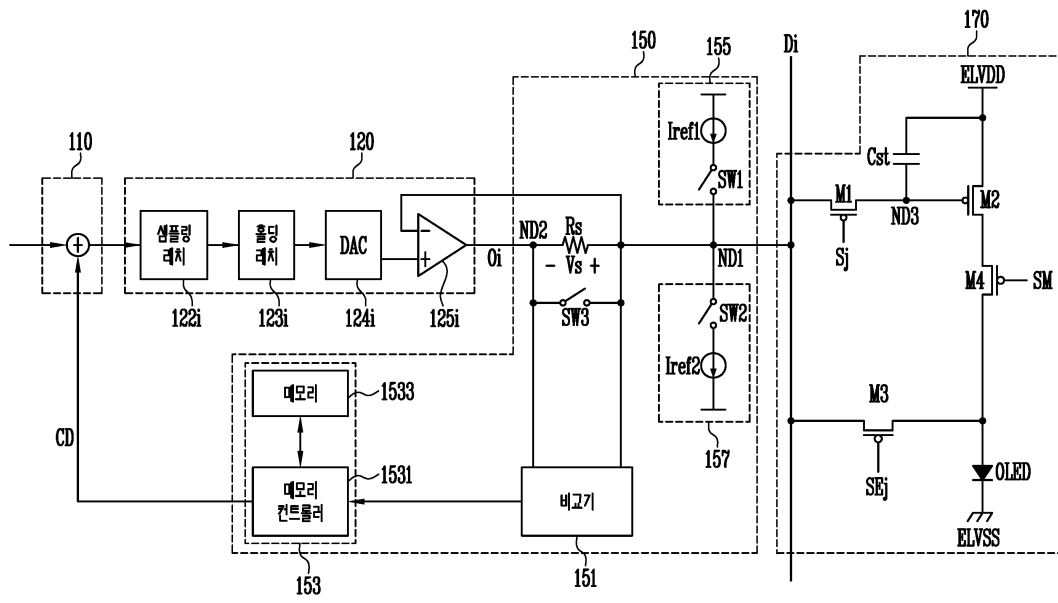
도면2b



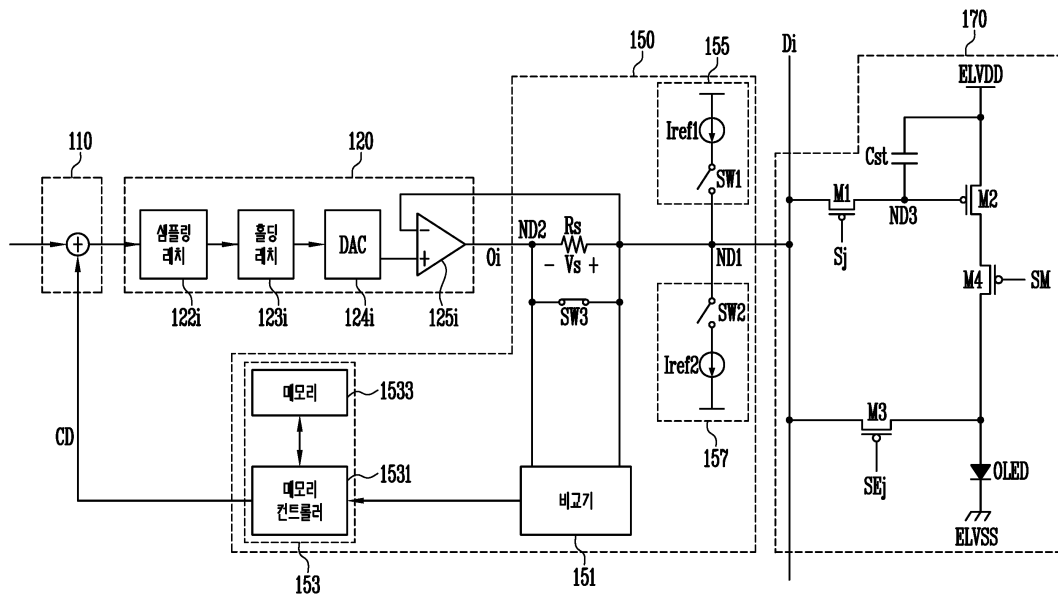
도면3



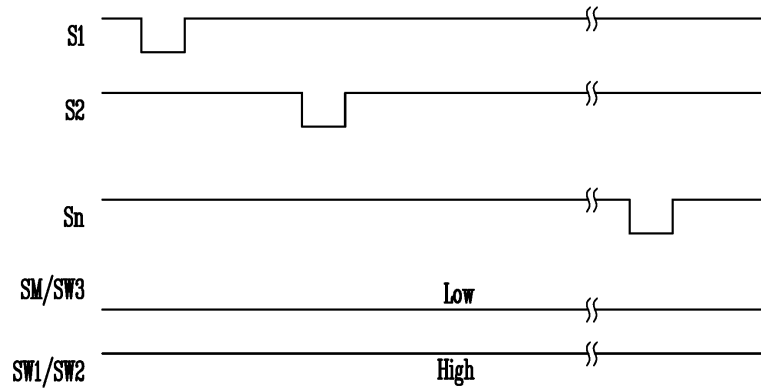
도면4



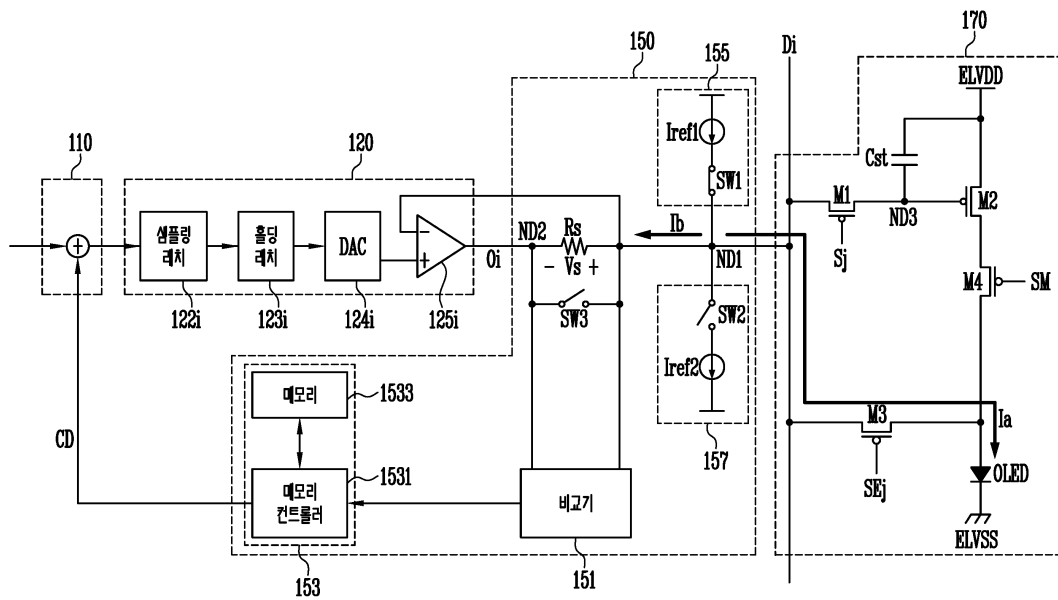
도면5



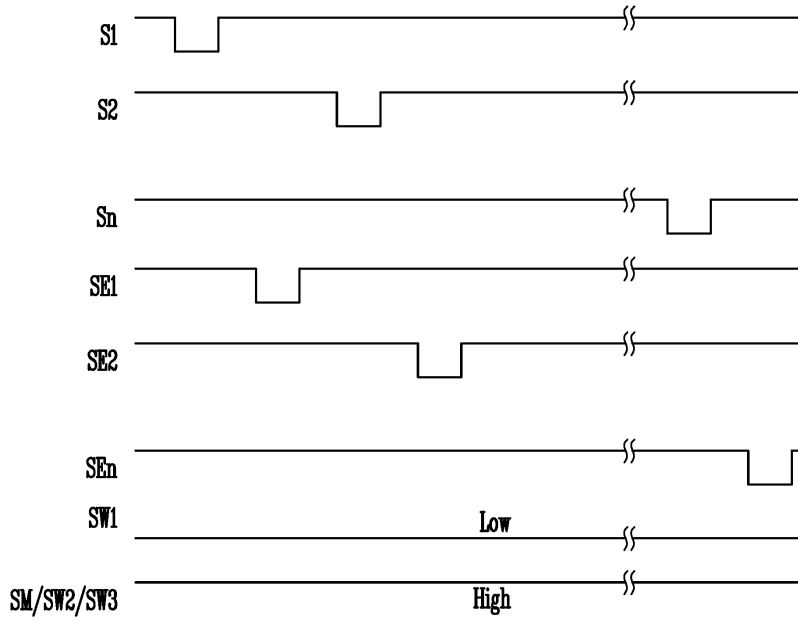
도면6



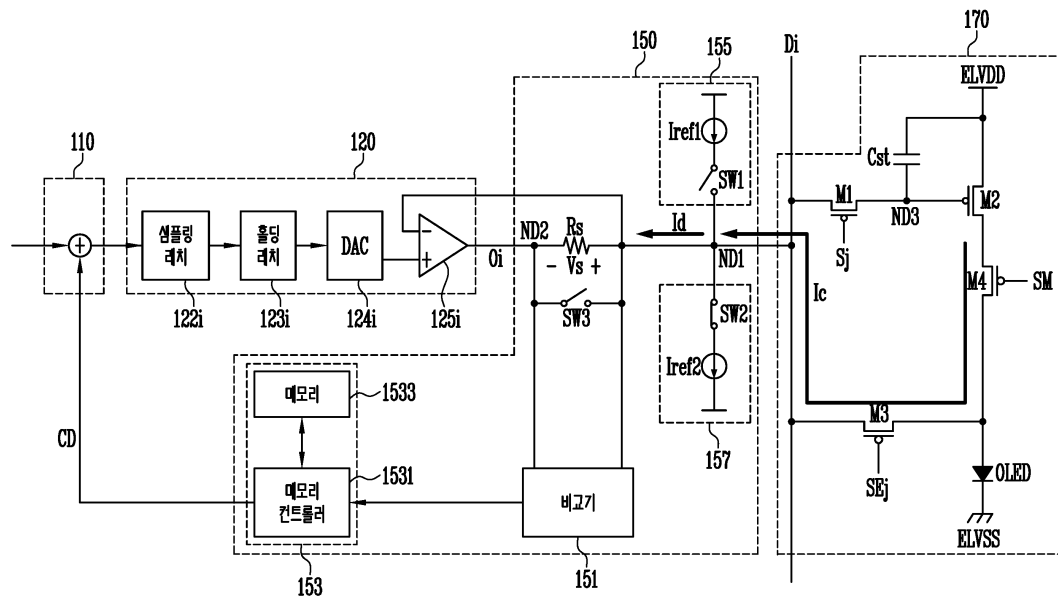
도면7



도면8



도면9



도면10

