



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0135613
(43) 공개일자 2013년12월11일

(51) 국제특허분류(Int. Cl.)

H01L 51/50 (2006.01)

(21) 출원번호 10-2012-0059342

(22) 출원일자 2012년06월01일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

김기욱

경기도 용인시 기흥구 농서동 산24

노대현

경기 용인시 기흥구 농서동 산24번지

(74) 대리인

팬코리아특허법인

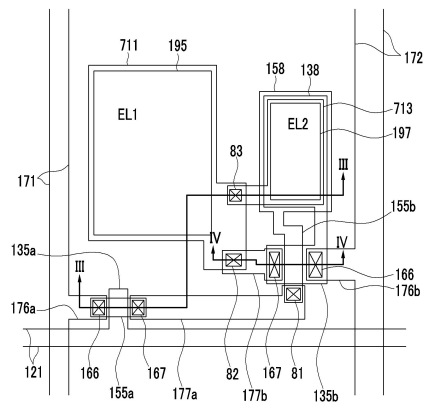
전체 청구항 수 : 총 23 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명의 한 실시예에 따른 유기 발광 표시 장치는 기판, 기판 위에 위치하는 제1 신호선, 제1 신호선과 교차하는 제2 신호선, 제1 신호선 및 제2 신호선과 연결되어 있는 박막 트랜지스터, 박막 트랜지스터의 드레인 전극과 연결되어 있는 화소 전극, 화소 전극 위에 형성되어 있는 발광층, 발광층 위에 형성되어 있으며 반사물질로 이루어지는 공통 전극, 화소 전극과 중첩하는 축전기를 포함한다.

대표도 - 도2



특허청구의 범위

청구항 1

기관,
상기 기관 위에 위치하는 제1 신호선,
상기 제1 신호선과 교차하는 제2 신호선,
상기 제1 신호선 및 제2 신호선과 연결되어 있는 박막 트랜지스터,
상기 박막 트랜지스터의 드레인 전극과 연결되어 있는 화소 전극,
상기 화소 전극 위에 형성되어 있는 발광층,
상기 발광층 위에 형성되어 있으며 반사물질로 이루어지는 공통 전극,
상기 화소 전극과 중첩하는 축전기
를 포함하는 유기 발광 표시 장치.

청구항 2

제1항에서,
상기 축전기는 유전체를 중심으로 서로 중첩하는 제1 축전기 전극과 제2 축전기 전극을 포함하고,
상기 제1 축전기 전극과 상기 제2 축전기 전극 중 적어도 하나는 투명한 도전물질로 이루어지는 유기 발광 표시 장치.

청구항 3

제2항에서,
상기 화소 전극은 투명한 도전 물질로 이루어지는 유기 발광 표시 장치.

청구항 4

제2항에서,
상기 제1 축전기 전극은 상기 박막 트랜지스터의 반도체와 연결되어 있고,
상기 제2 축전기 전극은 상기 박막 트랜지스터의 게이트 전극과 연결되어 있는 유기 발광 표시 장치.

청구항 5

복수의 화소를 포함하는 유기 발광 표시 장치에서,
상기 화소는 박막 트랜지스터,
상기 박막 트랜지스터와 연결되어 있는 축전기,
상기 박막 트랜지스터에 의해서 제어되는 발광부
를 포함하고,
상기 발광부는 복수의 소발광부를 포함하는 유기 발광 표시 장치.

청구항 6

제5항에서,
상기 소발광부 중 적어도 하나는 상기 축전기에 위치하는 유기 발광 표시 장치.

청구항 7

제6항에서,
상기 소발광부는 각각 화소전극,
상기 화소전극 위에 형성되어 있는 발광층,
상기 발광층 위에 형성되어 있는 공통 전극
을 포함하는 유기 발광 표시 장치.

청구항 8

제7항에서,
상기 축전기는 유전체를 중심으로 서로 중첩하는 제1 축전기 전극과 제2 축전기 전극을 포함하고,
상기 축전기에 위치하는 상기 화소전극은 상기 축전기의 경계선 내에 위치하는 유기 발광 표시 장치.

청구항 9

제8항에서,
상기 제1 축전기 전극과 상기 제2 축전기 전극 중 적어도 하나는 투명한 도전 물질로 이루어지는 유기 발광 표시 장치.

청구항 10

제9항에서,
상기 제1 축전기 전극은 상기 박막 트랜지스터의 반도체와 동일한 물질로 이루어지는 유기 발광 표시 장치.

청구항 11

제7항에서,
상기 화소전극은 투명한 물질로 이루어지고, 상기 공통 전극은 반사 물질로 이루어지는 유기 발광 표시 장치.

청구항 12

제5항에서,
상기 화소 전극 중 적어도 하나와 중첩하는 반투과층
을 더 포함하는 유기 발광 표시 장치.

청구항 13

기판,
기판 위에 위치하는 제1 신호선,
상기 제1 신호선과 교차하는 제2 신호선,
상기 제1 신호선 및 제2 신호선과 연결되어 있는 박막 트랜지스터,
상기 박막 트랜지스터와 전기적으로 연결되어 있는 제1 화소 전극,
상기 제1 화소 전극과 전기적으로 연결되어 있는 제2 화소 전극,
상기 제1 화소 전극과 제2 화소 전극 위에 형성되어 있는 발광층,
상기 발광층 위에 형성되어 있는 공통 전극
을 포함하는 유기 발광 표시 장치.

청구항 14

제13항에서,
상기 박막 트랜지스터와 전기적으로 연결되어 있는 축전기
를 더 포함하고,
상기 제2 화소 전극은 상기 축전기 위에 위치하는 유기 발광 표시 장치.

청구항 15

제14항에서,
상기 제2 화소 전극은 상기 축전기의 제1 축전기 전극 또는 제2 축전기 전극의 경계선 내에 위치하는 유기 발광 표시 장치.

청구항 16

제15항에서,
상기 제1 축전기 전극은 상기 박막 트랜지스터의 반도체와 연결되어 있고,
상기 제2 축전기 전극은 상기 박막 트랜지스터의 게이트 전극과 연결되어 있는 유기 발광 표시 장치.

청구항 17

제16항에서,
상기 제2 축전기 전극은 투명한 도전 물질로 이루어지는 유기 발광 표시 장치.

청구항 18

제13항에서,
상기 제1 화소 전극과 제2 화소 전극은 투명한 도전 물질로 이루어지는 유기 발광 표시 장치.

청구항 19

제18항에서,
상기 제1 화소 전극과 제2 화소 전극은 접촉 구멍을 통해서 연결되어 있는 유기 발광 표시 장치.

청구항 20

제19항에서,
상기 제1 화소 전극은 상기 박막 트랜지스터의 게이트 전극과 동일한 층에 위치하는 유기 발광 표시 장치.

청구항 21

제18항에서,
상기 제1 화소 전극과 제2 화소 전극은 동일한 층에 위치하는 유기 발광 표시 장치.

청구항 22

제21항에서,
상기 제1 화소 전극과 상기 기판 사이에 위치하는 반투과층을 더 포함하는 유기 발광 표시 장치.

청구항 23

제13항에서,
상기 공통 전극은 반사 물질로 이루어지는 유기 발광 표시 장치.

명세서

기술분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것이다.

배경기술

[0002] 유기 발광 표시 장치(organic light emitting diode display)는 빛을 방출하는 유기 발광 소자(organic light emitting diode)를 가지고 화상을 표시하는 자발광형 표시 장치이다.

[0003] 유기 발광 표시 장치는 액정 표시 장치(liquid crystal display)와 달리 별도의 광원을 필요로 하지 않으므로 상대적으로 두께와 무게를 줄일 수 있다. 또한 유기 발광 표시 장치는 낮은 소비 전력, 높은 휘도 및 높은 반응 속도 등의 고품위 특성을 나타내므로 휴대용 전자 기기의 차세대 표시 장치로 주목 받고 있다.

[0004] 이러한 유기 발광 표시 장치는 전면 발광형(top-emission) 또는 배면 발광형(bottom emission)로 나눌 수 있으며, 이 중 배면 발광형은 전면 발광형에 비해 소자가 안정적이나 개구율이 낮은 문제점이 있다.

[0005] 이는 배면 발광형에서 트랜지스터, 축전기 및 배선을 제외한 영역을 발광영역으로 사용하는데 이 중 축전기는 일정 용량 이상이 되어야 한 프레임의 신호 데이터를 유지할 수 있고, 보상이 되므로 일정 용량을 유지하기 위해서 축전기의 크기를 줄이는 것이 어려운 문제점이 있다.

[0006] 또한, 축전기를 얇게 하는 경우 쇼트 불량 및 공정 산포가 증가하는 문제점이 있다.

발명의 내용

해결하려는 과제

[0007] 따라서 본 발명은 축전기의 크기 및 형태를 변화시키지 않으면서도 개구율이 증가된 유기 발광 표시 장치를 제공하는 것이다.

[0008] 또한, 본 발명은 간소한 구조를 가지면서 공진 효과를 구현하여 발광 효율을 증가시킬 수 있는 유기 발광 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0009] 본 발명의 한 실시예에 따른 유기 발광 표시 장치는 기판, 기판 위에 위치하는 제1 신호선, 제1 신호선과 교차하는 제2 신호선, 제1 신호선 및 제2 신호선과 연결되어 있는 박막 트랜지스터, 박막 트랜지스터의 드레인 전극과 연결되어 있는 화소 전극, 화소 전극 위에 형성되어 있는 발광층, 발광층 위에 형성되어 있으며 반사물질로 이루어지는 공통 전극, 화소 전극과 중첩하는 축전기를 포함한다.

[0010] 상기 축전기는 유전체를 중심으로 서로 중첩하는 제1 축전기 전극과 제2 축전기 전극을 포함하고, 제1 축전기 전극과 제2 축전기 전극 중 적어도 하나는 투명한 도전물질로 이루어질 수 있다.

[0011] 상기 화소 전극은 투명한 도전 물질로 이루어질 수 있다.

[0012] 상기 제1 축전기 전극은 박막 트랜지스터의 반도체와 연결되어 있고, 제2 축전기 전극은 박막 트랜지스터의 게이트 전극과 연결되어 있을 수 있다.

[0013] 상기한 과제를 달성하기 위한 다른 유기 발광 표시 장치는 복수의 화소를 포함하고, 화소는 박막 트랜지스터, 박막 트랜지스터와 연결되어 있는 축전기, 박막 트랜지스터에 의해서 제어되는 발광부를 포함하고, 발광부는 복수의 소발광부를 포함한다.

[0014] 상기 소발광부 중 적어도 하나는 축전기에 위치할 수 있다.

[0015] 상기 소발광부는 각각 소화소전극, 소화소전극 위에 형성되어 있는 발광층, 발광층 위에 형성되어 있는 공통 전극을 포함할 수 있다.

[0016] 상기 축전기는 유전체를 중심으로 서로 중첩하는 제1 축전기 전극과 제2 축전기 전극을 포함하고, 축전기에 위치하는 소화소전극은 축전기의 경계선 내에 위치할 수 있다.

- [0017] 상기 제1 축전기 전극과 제2 축전기 전극 중 적어도 하나는 투명한 도전 물질로 이루어질 수 있다.
- [0018] 상기 제1 축전기 전극은 박막 트랜지스터의 반도체와 동일한 물질로 이루어질 수 있다.
- [0019] 상기 소화소전극은 투명한 물질로 이루어지고, 공통 전극은 반사 물질로 이루어질 수 있다.
- [0020] 상기 소화소 중 적어도 하나와 중첩하는 반투과층을 더 포함할 수 있다.
- [0021] 상기한 과제를 달성하기 위한 다른 유기 발광 표시 장치는 기판, 기판 위에 위치하는 제1 신호선, 제1 신호선과 교차하는 제2 신호선, 제1 신호선 및 제2 신호선과 연결되어 있는 박막 트랜지스터, 박막 트랜지스터와 전기적으로 연결되어 있는 제1 화소 전극, 제1 화소 전극과 전기적으로 연결되어 있는 제2 화소 전극, 제1 화소 전극과 제2 화소 전극 위에 형성되어 있는 발광층, 발광층 위에 형성되어 있는 공통 전극을 포함한다.
- [0022] 상기 박막 트랜지스터와 전기적으로 연결되어 있는 축전기를 더 포함하고, 제2 화소 전극은 축전기 위에 위치할 수 있다.
- [0023] 상기 제2 화소 전극은 축전기의 제1 축전기 전극 또는 제2 축전기 전극의 경계선 내에 위치할 수 있다.
- [0024] 상기 제1 축전기 전극은 박막 트랜지스터의 반도체와 연결되어 있고, 제2 축전기 전극은 박막 트랜지스터의 게이트 전극과 연결되어 있을 수 있다.
- [0025] 상기 제2 축전기 전극은 투명한 도전 물질로 이루어질 수 있다.
- [0026] 상기 제1 화소 전극과 제2 화소 전극은 투명한 도전 물질로 이루어질 수 있다.
- [0027] 상기 제1 화소 전극과 제2 화소 전극은 접촉 구멍을 통해서 연결되어 있을 수 있다.
- [0028] 상기 제1 화소 전극은 박막 트랜지스터의 게이트 전극과 동일한 층에 위치할 수 있다.
- [0029] 상기 제1 화소 전극과 제2 화소 전극은 동일한 층에 위치할 수 있다.
- [0030] 상기 제1 화소 전극과 기판 사이에 위치하는 반투과층을 더 포함할 수 있다.
- [0031] 상기 공통 전극은 반사 물질로 이루어질 수 있다.

발명의 효과

- [0032] 본 발명의 한 실시예에 따른 유기 발광 표시 장치는 소발광부를 형성하여 유기 발광 표시 장치의 발광 효율을 증가시킬 수 있다.
- [0033] 그리고 본 발명의 실시예에서와 같이 소발광부를 형성하면 화소의 크기를 증가시키지 않으면서도 발광 효율을 증가시킬 수 있다.
- [0034] 또한, 소발광부를 형성하기 위해서 축전기의 크기나 형태를 변화시키지 않으면서도 충분한 정전 용량을 얻을 수 있다.

도면의 간단한 설명

- [0035] 도 1은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 한 화소를 도시한 회로도이다.
- 도 2는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 한 화소를 도시한 배치도이다.
- 도 3은 도 2의 III-III선을 따라 잘라 도시한 단면도이다.
- 도 4는 도 2의 IV-IV선을 따라 잘라 도시한 단면도이다.
- 도 5는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 단면도이다.
- 도 6은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 한 화소를 도시한 배치도이다.
- 도 7은 도 6의 VII-VII선을 따라 잘라 도시한 단면도이다.
- 도 8은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 단면도이다.
- 도 9는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 한 화소를 도시한 배치도이다.

도 10은 도 9의 X-X선을 따라 잘라 도시한 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0036] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0037] 본 발명을 명확하게 설명하기 위하여 설명과 관계없는 부분은 생략하였으며, 명세서 전체에서 동일 또는 유사한 구성 요소에 대해서는 같은 도면 부호를 붙이도록 한다. 도면에 표시된 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타낸 것이므로, 본 발명은 도시된 예로 한정되지 않는다.
- [0038] 명세서 전체에서 층, 막, 영역, 판 등의 부분이 다른 부분의 “위에” 또는 “상에” 있다고 할 때, 이는 다른 부분의 “바로 위에” 있는 경우뿐 아니라 그 중간에 다른 부분이 있는 경우도 포함한다. 또한, 어떤 부분이 다른 부분과 “연결”되어 있다고 할 때, 이는 “직접 연결”되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고 “전기적으로 연결”되어 있는 경우도 포함한다.
- [0039] 도 1은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 한 화소를 도시한 회로도이다.
- [0040] 도 1을 참고하면, 본 발명에 따른 유기 발광 표시 장치의 한 화소(PE)는 유기 발광 소자(organic light emitting diode)(70), 두 개의 박막 트랜지스터(thin film transistor, TFT)(10, 20), 그리고 하나의 축전기(capacitor)(80)를 구비하는 2Tr-1Cap 구조를 갖는다. 하지만 본 발명의 한 실시예가 이에 한정되는 것은 아니다. 따라서 유기 발광 표시 장치는 하나의 화소(PE)에 셋 이상의 박막 트랜지스터와 둘 이상의 축전기를 구비할 수 있으며, 별도의 배선이 더 형성되어 다양한 구조를 갖도록 형성할 수도 있다. 이와 같이 추가로 형성되는 박막 트랜지스터 및 축전기는 보상 회로의 구성이 될 수 있다.
- [0041] 보상 회로는 각 화소(PE)마다 형성된 유기 발광 소자(70)의 균일성을 향상시켜 화질에 편차가 생기는 것을 억제한다. 일반적으로 보상 회로는 2개 내지 8개의 박막 트랜지스터를 포함할 수 있다.
- [0042] 유기 발광 소자(70)는 정공 주입 전극인 애노드(anode) 전극과 전자 주입 전극인 캐소드(cathode) 전극, 그리고 애노드 전극과 캐소드 전극 사이에 배치된 유기 발광층을 포함한다.
- [0043] 본 발명의 한 실시예에서는 하나의 화소(PE)는 제1 박막 트랜지스터(Q1)와 제2 박막 트랜지스터(Q2)를 포함한다.
- [0044] 제1 박막 트랜지스터(Q1) 및 제2 박막 트랜지스터(Q2)는 각각 게이트 전극, 반도체층, 소스 전극 및 드레인 전극을 포함한다. 그리고 제1 박막 트랜지스터(Q1) 및 제2 박막 트랜지스터(Q2) 중 하나 이상의 박막 트랜지스터의 반도체는 불순물이 도핑된 다결정 규소를 포함한다. 즉, 제1 박막 트랜지스터(Q1) 및 제2 박막 트랜지스터(Q2) 중 하나 이상의 박막 트랜지스터는 다결정 규소 박막 트랜지스터이다.
- [0045] 도 1에는 제1 신호선, 제2 신호선, 제3 신호선 및 제4 신호선을 도시하였으며, 각 신호선에는 다양한 신호가 입력될 수 있으며, 게이트 신호, 정전압, 데이터 신호 및 축전기 전압이 인가될 수 있다. 설명의 편의상 제1 신호선은 게이트선(GL), 제2 신호선은 공통 전원선(VDD), 제3 신호선은 데이터선(DL), 제4 신호선은 축전기선(CL)이라 한다. 축전기선(CL)은 경우에 따라 생략될 수도 있다.
- [0046] 데이터선(DL)에는 제1 박막 트랜지스터(Q1)의 소스 전극이 연결되고, 게이트선(GL)에는 제1 박막 트랜지스터(Q1)의 게이트 전극이 연결된다. 그리고 제1 박막 트랜지스터(Q1)의 드레인 전극은 축전기(80)를 통해서 축전기선(CL)에 연결된다. 제1 박막 트랜지스터(Q1)의 드레인 전극과 축전기(80) 사이에 노드가 형성되어 제2 박막 트랜지스터(Q2)의 게이트 전극이 연결된다. 그리고 제2 박막 트랜지스터(Q2)의 소스 전극에는 공통 전원선(VDD)이 연결되며, 드레인 전극에는 유기 발광 소자(70)의 애노드 전극이 연결된다.
- [0047] 제1 박막 트랜지스터(Q1)는 발광시키고자 하는 화소(PE)를 선택하는 스위칭 소자로 사용된다. 제1 박막 트랜지스터(Q1)가 순간적으로 턴온되며 축전기(80)는 충전되고, 이때 충전되는 전하량은 데이터선(DL)으로부터 인가되는 전압의 전위에 비례한다. 그리고 제1 박막 트랜지스터(Q1)가 턴오프된 상태에서 축전기선(CL)에 한 프레임 주기로 전압이 증가하는 신호가 입력되며, 제2 박막 트랜지스터(Q2)의 게이트 전위는 축전기(80)에 충전된 전위를 기준으로 인가되는 전압의 레벨이 축전기선(CL)을 통하여 인가되는 전압을 따라서 상승한다. 그리고 제2 박막 트랜지스터(Q2)는 게이트 전위가 문턱 전압을 넘으면 턴온된다. 그러면 공통 전원선(VDD)에 인가되던 전압이 제2 박막 트랜지스터(Q2)를 통하여 유기 발광 소자(70)에 인가되고, 유기 발광 소자(70)는 발광한다.

- [0048] 그림 도 1의 유기 발광 표시 장치에 대해서 도 2 내지 도 8을 참조하여 좀 더 구체적으로 설명한다.
- [0049] 도 2는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 한 화소를 도시한 배치도이고, 도 3은 도 2의 III-III선을 따라 잘라 도시한 단면도이고, 도 4는 도 2의 IV-IV선을 따라 잘라 도시한 단면도이다.
- [0050] 도 2 내지 도 4를 참조하면, 본 발명에 따른 유기 표시 장치는 기관(110)을 포함하고, 기관(110) 위에는 버퍼층(120)이 형성되어 있다.
- [0051] 기관(110)은 유리, 석영, 세라믹 또는 플라스틱 등으로 이루어진 절연성 기관일 수 있으며, 기관(110)은 스테인리스 강 등으로 이루어진 금속성 기관일 수 있다.
- [0052] 버퍼층(120)은 질화규소(SiNx)의 단일막 또는 질화 규소(SiNx)와 산화 규소(SiO_2)가 적층된 이중막 구조로 형성될 수 있다. 버퍼층(120)은 불순물 또는 수분과 같이 불필요한 성분의 침투를 방지하면서 동시에 표면을 평탄화하는 역할을 한다.
- [0053] 버퍼층(120) 위에는 다결정 규소로 이루어진 제1 반도체(135a) 및 제2 반도체(135b)와 제1 축전기 전극(138)이 형성되어 있다.
- [0054] 제1 반도체(135a) 및 제2 반도체(135b)는 각각 채널 영역(1355)과 채널 영역(1355)의 양측에 각각 형성된 소스 영역(1356) 및 드레인 영역(1357)으로 구분된다. 제1 반도체(135a) 및 제2 반도체(135b)의 채널 영역(1355)은 불순물이 도핑되지 않은 다결정 규소, 즉 진성 반도체(intrinsic semiconductor)이다. 제1 반도체(135a)와 제2 반도체(135b)의 소스 영역(1356) 및 드레인 영역(1357)은 도전성 불순물이 도핑된 다결정 규소, 즉 불순물 반도체(impurity semiconductor)이다.
- [0055] 제1 축전기 전극(138)은 도전성 불순물이 도핑될 수 있다.
- [0056] 소스 영역(1356) 및 드레인 영역(1357)과 제1 축전기 전극(138)에 도핑되는 불순물은 p형 불순물 및 n형 불순물 중 어느 하나 일 수 있다.
- [0057] 제1 반도체(135a), 제2 반도체(135b) 및 제1 축전기 전극(138) 위에는 게이트 절연막(140)이 형성되어 있다.
- [0058] 게이트 절연막(140)은 테트라에톡시실란(tetra ethyl ortho silicate, TEOS), 질화 규소 및 산화 규소 중 적어도 하나를 포함한 단층 또는 복수층일 수 있다.
- [0059] 게이트 절연막(140) 위에는 화소 전극(711), 게이트선(121), 제2 게이트 전극(155b) 및 제2 축전기 전극(158)이 형성되어 있다.
- [0060] 게이트선(121)은 가로 방향으로 길게 뻗어 게이트 신호를 전달하며, 게이트선(121)으로부터 제1 반도체(135a)로 돌출한 제1 게이트 전극(155a)을 포함한다.
- [0061] 제1 게이트 전극(155a) 및 제2 게이트 전극(155b)은 각각 채널 영역(1355)과 중첩한다.
- [0062] 제1 게이트 전극(155a)과 제2 게이트 전극(155b)은 하부 금속층(1551)과 상부 금속층(1553)으로 이루어지고, 하부 금속층(1551)은 투명 도전성 물질인 ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(산화 아연) 등으로 이루어지고, 상부 금속층(1553)은 텅스텐, 몰리브덴, 알루미늄 또는 이들의 합금으로 단층 또는 복수층으로 이루어질 수 있다.
- [0063] 제2 축전기 전극(158)은 제1 축전기 전극(138)과 중첩하며 제2 게이트 전극(155b)과 연결되어 있다. 제2 축전기 전극(158)은 제1 게이트 전극(155a)의 하부 금속층(1581)과 동일한 물질로 이루어질 수 있다.
- [0064] 제1 축전기 전극(138)과 제2 축전기 전극(158)은 게이트 절연막(140)을 유전체로 하여 축전기(80)를 이룬다.
- [0065] 제1 화소 전극(711)은 투명 도전성 물질로 이루어지며, 제1 게이트 전극(155a)의 하부 금속층(1551)과 동일한 물질로 이루어진다. 제1 화소 전극(711)은 제2 박막 트랜지스터의 드레인 전극과 연결되어 유기 발광 소자의 애노드 전극이 된다.
- [0066] 제1 화소 전극(711)은 게이트 전극(155a, 155b)과 동일한 공정에서 형성할 수 있으며, 이때 소스 전극 또는 드레인 전극보다 하부에 위치할 수 있다.
- [0067] 게이트선(121) 및 제2 게이트 전극(155b) 위에는 층간 절연막(160)이 형성되어 있다. 층간 절연막(160)은 게이트 절연막(140)과 마찬가지로 테트라에톡시실란(tetra ethyl ortho silicate, TEOS), 질화 규소 또는 산화 규

소 등으로 형성될 수 있다.

- [0068] 층간 절연막(160)에는 제1 화소 전극(711)을 노출하는 개구부(65)가 형성되어 있다. 층간 절연막(160)과 게이트 절연막(140)에는 소스 영역(1356)과 드레인 영역(1357)을 각각 노출하는 소스 접촉 구멍(167)과 드레인 접촉 구멍(169)이 형성되어 있다.
- [0069] 층간 절연막(160) 위에는 제1 소스 전극(176a)을 가지는 데이터선(171), 제2 소스 전극(176b)을 가지는 정전압선(172), 제1 드레인 전극(177a), 제2 드레인 전극(177b) 및 제2 화소 전극(713)이 형성되어 있다.
- [0070] 데이터선(171)은 데이터 신호를 전달하며 게이트선(121)과 교차하는 방향으로 뻗어 있다.
- [0071] 정전압선(172)은 일정 전압을 전달하며 데이터선(171)과 분리되어 같은 방향으로 뻗어 있다.
- [0072] 제1 소스 전극(176a)은 데이터선(171)으로부터 제1 반도체(135a)를 향해서 돌출되어 있으며, 제2 소스 전극(176b)은 정전압선(172)으로부터 제2 반도체(135b)를 향해서 돌출되어 있다. 제1 소스 전극(176a)과 제2 소스 전극(176b)은 각각 소스 접촉 구멍(167)을 통해서 소스 영역(1356)과 연결되어 있다.
- [0073] 제1 드레인 전극(177a)은 제1 소스 전극(176a)과 마주하고 제2 드레인 전극(177b)은 제2 소스 전극(176b)과 마주하며, 제1 드레인 전극(177a) 및 제2 드레인 전극(177b)은 각각 드레인 접촉 구멍(169)을 통해서 드레인 영역(1357)과 연결되어 있다.
- [0074] 제1 드레인 전극(177a)은 게이트선(121)을 따라 연장되어 있으며, 접촉 구멍(81)을 통해서 제2 게이트 전극(155b)과 전기적으로 연결된다.
- [0075] 제2 드레인 전극(177b)은 접촉 구멍(82)을 통해서 제1 화소 전극(711)과 전기적으로 연결된다.
- [0076] 제2 화소 전극(713)은 제1 화소 전극(711)과 같이 투명한 도전성 물질로 이루어진다. 그러나 투명 도전성 물질과 저저항 금속의 이중층으로 형성한 후 제2 화소 전극(713)의 저저항 금속을 제거하여 제2 화소 전극(713)은 투명한 도전성 물질로, 데이터선(171), 정전압선(172), 제1 드레인 전극(177a) 및 제2 드레인 전극(177b)은 투명한 도전성 물질과 불투명 금속의 이중층(도시하지 않음)으로 형성할 수 있다.
- [0077] 제2 화소 전극(713)은 접촉구멍(83)을 통해서 제1 화소 전극(711)과 전기적으로 연결되어 유기 발광 소자의 애노드 전극이 된다.
- [0078] 제1 소스 전극(176a), 제2 소스 전극(176b), 제1 드레인 전극(177a) 및 제2 드레인 전극(177b) 위에는 화소 정의막(190)이 형성되어 있다.
- [0079] 화소 정의막(190)은 제1 화소 전극(711) 및 제2 화소 전극(713)을 노출하는 개구부(195, 197)를 가진다. 화소 정의막(190)은 폴리아크릴레이트(polyacrylates) 또는 폴리이미드계(polyimides) 등의 수지와 실리카 계열의 무기물 등을 포함하여 이루어질 수 있다.
- [0080] 화소 정의막(190)의 개구부(195, 197)에는 유기 발광층(720)이 형성되어 있다.
- [0081] 유기 발광층(720)은 발광층, 정공 수송층(hole-injection layer, HIL), 정공 수송층(hole-transporting layer, HTL), 전자 수송층(electron-transporting layer, ETL) 및 전자 주입층(electron-injection layer, EIL) 중 하나 이상을 포함하는 복수층으로 형성된다.
- [0082] 유기 발광층(720)이 이들 모두를 포함할 경우 정공 주입층이 애노드 전극인 제1 화소 전극(711) 위에 위치하고 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층될 수 있다.
- [0083] 화소 정의막(190) 및 유기 발광층(720) 위에는 공통 전극(730)이 형성된다.
- [0084] 공통 전극(730)은 반사 물질로 이루어지는 반사막 또는 반투과막으로 형성될 수 있다.
- [0085] 반사막 및 반투과막을 이루는 반사 물질은 마그네슘(Mg), 은(Ag), 금(Au), 칼슘(Ca), 리튬(Li), 크롬(Cr) 및 알루미늄(Al) 중 하나 이상의 금속 또는 이들의 합금일 수 있다. 반사막과 반투과막은 반사 물질의 두께로 결정되며, 반투과막은 200nm 이하의 두께로 형성될 수 있다. 두께가 얇아질수록 빛의 투과율이 높아지나, 너무 얇으면 저항이 증가한다.
- [0086] 공통 전극(730)은 유기 발광 소자의 캐소드 전극이 된다. 제1 화소 전극(711), 제2 화소 전극(713), 유기 발광층(720) 및 공통 전극(730)은 유기 발광 소자(70)를 이룬다. 유기 발광 소자(70)에 발광되는 발광부는 복수의 소발광부를 포함하며, 예를 들어 제1 화소 전극(711)과 대응하는 소발광부와 제2 화소 전극(713)과 대응하는 소

발광부를 포함한다. 본 발명의 실시예에서는 제1 화소 전극과 제2 화소 전극을 예로 들었으나, 복수의 축전기를 포함하는 유기 발광 표시 장치는 복수의 축전기 모두 소발광부를 형성할 수 있다.

- [0087] 본 발명의 실시예에서와 같이 축전기와 중첩하는 제2 화소 전극(713)을 형성하고 발광층을 형성하면, 제1 화소 전극(711)에 의한 소발광부(EL1)뿐 아니라 제2 화소 전극(713)으로 인한 소발광부(EL2)가 형성되어 유기 발광 표시 장치의 개구율을 증가시킬 수 있다.
- [0088] 본 발명의 실시예에서는 적어도 하나의 소발광부를 축전기 전극과 중첩하도록 위치함으로써 제2 화소 전극(713)을 형성하기 위해서 화소의 크기를 증가시키지 않을 수 있다. 또한, 제2 화소 전극(713)을 형성하기 위해서 축전기의 크기 또는 두께를 변화시키지 않으므로 정전용량이 감소하지 않는다.
- [0089] 도 5는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 단면도이다.
- [0090] 도 5의 유기 발광 표시 장치는 도 1 내지 4의 유기 발광 표시 장치와 대부분 동일하므로 다른 부분에 대해서만 구체적으로 설명한다.
- [0091] 도 5의 유기 발광 표시 장치는 기판(110), 기판(110) 위에 형성되어 있는 버퍼층(120), 버퍼층(120) 위에 형성되어 있는 제1 반도체(135a) 및 제2 반도체, 제1 축전기 전극(138), 제1 반도체(135a) 및 제2 반도체, 제1 축전기 전극(138) 위에 형성되어 있는 게이트 절연막(140), 게이트 절연막(140) 위에 형성되어 있는 제1 게이트 전극(155a), 제2 게이트 전극, 제2 축전기 전극(158) 및 제1 화소 전극(711), 제1 게이트 전극(155a), 제2 게이트 전극, 제2 축전기 전극(158) 위에 형성되어 있으며 개구부(65)를 가지는 층간 절연막(160)을 포함한다.
- [0092] 그리고 층간 절연막(160) 위에는 제1 드레인 전극(177a) 및 제2 드레인 전극, 데이터선 및 정전압선이 형성되어 있고, 제1 드레인 전극(177a) 및 제2 드레인 전극, 데이터선 및 정전압선 위에는 보조 층간 절연막(180)이 형성되어 있다. 보조 층간 절연막(180) 위에는 제2 화소 전극(713)이 위치한다.
- [0093] 본 발명의 실시예에서와 같이 보조 층간 절연막(180)을 형성하면 드레인 전극, 데이터선 및 정전압선이 보조 층간 절연막(180)으로 덮혀 있어 개구부(65) 및 접촉 구멍(83)을 형성할 때 노출되어 손상되는 것을 방지할 수 있다.
- [0094] 제2 화소 전극(713)은 접촉 구멍(83)을 통해서 제1 화소 전극(711)과 전기적으로 연결된다.
- [0095] 제2 화소 전극(713) 위에는 제1 화소 전극(711) 및 제2 화소 전극(713)을 각각 노출하는 개구부(195, 197)를 가지는 화소 정의막(190)이 형성되어 있다.
- [0096] 그리고 제1 화소 전극(711) 및 제2 화소 전극(713) 위에는 발광층(720)이 형성되어 있고, 발광층(720) 위에는 공통 전극(730)이 형성되어 있다.
- [0097] 도 6은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 한 화소의 배치도이고, 도 7은 도 6의 VII-VII선을 따라 잘라 도시한 단면도이고, 도 8은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 단면도이다.
- [0098] 이상의 실시예는 제1 화소 전극(711)과 제2 화소 전극(713)을 각각 형성하여 접촉 구멍을 통해서 전기적으로 연결한다.
- [0099] 그러나 도 6 및 도 7의 유기 발광 표시 장치에서와 같이 동일한 층에 형성할 수 있다.
- [0100] 즉, 도 1 및 도 2의 유기 발광 표시 장치에서는 화소 전극(711)을 데이터선, 정전압선, 제1 드레인 전극 및 제2 드레인 전극을 형성하기 전에 형성한다. 그러나 도 6 및 도 7의 유기 발광 표시 장치는 데이터선, 정전압선, 제1 드레인 전극 및 제2 드레인 전극을 형성한 후 투명한 도전층을 형성한 후 패터닝하여 제1 화소 전극(711) 및 제2 화소 전극(713)을 동시에 형성할 수 있다.
- [0101] 따라서, 도 6 및 도 7의 유기 발광 표시 장치는 도 1 및 도 2의 유기 발광 표시 장치에서와 달리 접촉 구멍 없이 전기적으로 연결될 수 있다.
- [0102] 한편, 제1 화소 전극(711) 및 제2 화소 전극(713)은 도 8에서와 같이 보조 층간 절연막(180) 위에 형성할 수 있다.
- [0103] 도 8에서와 같이 보조 층간 절연막(180) 위에 제1 화소 전극(711) 및 제2 화소 전극(713)을 형성하면 도 1 내지 도 7의 실시예에서와 달리 두 소발광부(EL1, EL2)의 색경로 차이를 줄여 색재현성을 높일 수 있다.
- [0104] 또한, 유기 발광 표시 장치는 도 8에서와 같이 반투과층(222)을 더 포함할 수 있다.

- [0105] 반투과층(222)은 제1 게이트 전극(155a) 및 제2 게이트 전극(155b)의 하부 금속층(1551)과 동일한 물질로 형성될 수 있다. 또한, 반투과층은 불투명 금속의 두께를 얇게 조절하여 형성할 수 있다.
- [0106] 본 발명의 실시예에서와 같이 소발광부(EL1)에 반투과층(222)을 형성하면, 반투과층(222)의 광반사 특성에 의해 공통 전극(730)과 함께 공진 효과를 구현하는 메탈 미러(metal mirror)로 기능한다. 즉, 유기 발광층(720)에서 발생한 빛은 공통 전극(730)에서 반사되고, 화소 전극(711)을 통과해 외부로 방출되어 화상을 구현하는데 유기 발광층에서 발생한 빛의 일부는 제1 화소 전극(711)에서 공통 전극(730)을 향해 재반사된다. 이로써 유기 발광층(720)에서 발생한 빛의 일부를 제1 화소 전극(711)과 공통 전극(730) 사이에 가두어 공진시킨 후 외부로 방출 시킴으로써 공진 효과를 구현할 수 있다.
- [0107] 또한, 제2 화소 전극을 포함하는 소발광부(EL2)는 제2 축전기 전극(158)으로 인해서 제1 화소 전극을 포함하는 소발광부(EL1)에서와 같은 공진 효과를 얻을 수 있다.
- [0108] 도 9는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 한 화소를 도시한 배치도이고, 도 10은 도 9의 X-X선을 따라 잘라 도시한 단면도이다.
- [0109] 도 9 및 도 10에 도시한 바와 같이, 유기 발광 표시 장치는 기판(110), 기판(110) 위에 형성되어 있는 버퍼층(120), 버퍼층(120) 위에 형성되어 있는 제1 반도체(135a) 및 제2 반도체, 제1 축전기 전극(138), 제1 반도체(135a) 및 제2 반도체, 제1 축전기 전극(138) 위에 형성되어 있는 게이트 절연막(140), 게이트 절연막(140) 위에 형성되어 있는 제1 게이트 전극(155a), 제2 게이트 전극, 제2 축전기 전극(158), 제1 게이트 전극(155a), 제2 게이트 전극, 제2 축전기 전극(158) 위에 형성되어 있으며 개구부(65)를 가지는 층간 절연막(160)을 포함한다.
- [0110] 그리고 층간 절연막(160) 위에는 제1 드레인 전극(177a) 및 제2 드레인 전극(177b), 데이터선 및 정전압선이 형성되어 있고, 제1 드레인 전극(177a) 및 제2 드레인 전극(177b), 데이터선 및 정전압선 위에는 보조 층간 절연막(180)이 형성되어 있다. 보조 층간 절연막(180) 위에는 화소 전극(715)이 형성되어 있고, 화소 전극(715)은 접촉 구멍(82)을 통해서 제2 드레인 전극(177b)과 전기적으로 연결된다.
- [0111] 화소 전극(715) 위에는 화소 전극(715)을 노출하는 개구부(195)를 노출하는 화소 정의막(190)이 형성되어 있고, 개구부(195)에 의해 노출된 화소 전극(715) 위에는 발광층(720)이 형성되어 있고, 발광층(720) 위에는 공통 전극(730)이 형성되어 있다.
- [0112] 이처럼 도 1 내지 도 8의 실시예에서와 달리 도 9 및 도 10에서와 같이 유기 발광 표시 장치는 하나의 발광부(EL)를 포함하여 형성할 수 있다. 이때, 발광부(EL)는 축전기(80)와 중첩하여 형성됨으로써 유기 발광 장치의 개구율을 증가시킬 수 있다.
- [0113] 또한, 별도의 반투과층을 형성하지 않아도 축전기의 전극으로부터 공진 효과를 기대할 수 있으며, 도 8의 실시예에서와 같이 화소 전극 아래에 반투과층을 추가로 형성하여 공진 효과를 유도할 수 있다.
- [0114] 상기에서는 본 발명의 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 특허청구 범위와 발명의 상세한 설명 및 첨부한 도면의 범위 안에서 여러 가지로 변형하여 실시하는 것이 가능하고 이 또한 본 발명의 범위에 속하는 것은 당연하다.

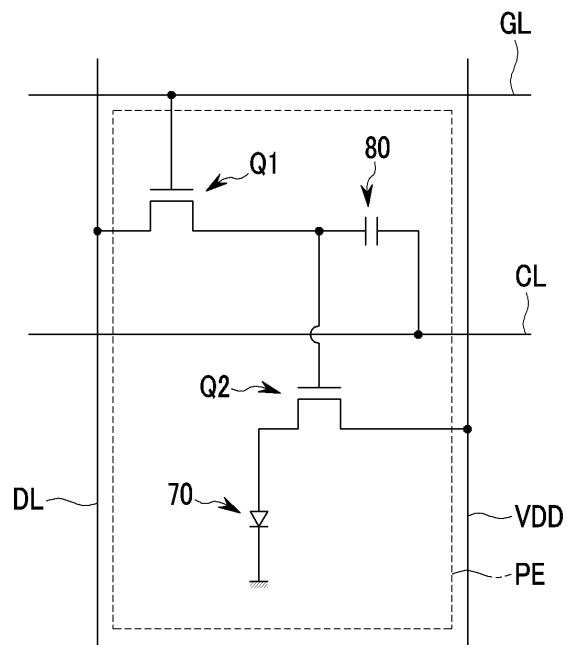
부호의 설명

- [0115]
- | | |
|-------------------|-------------------|
| 65, 195, 197: 개구부 | 70: 유기 발광 소자 |
| 80: 축전기 | 81, 82, 83: 접촉 구멍 |
| 111: 기판 | 120: 버퍼층 |
| 138: 제1 축전기 전극 | 135a: 제1 반도체 |
| 135b: 제2 반도체 | 140: 게이트 절연막 |
| 155a: 제1 게이트 전극 | 155b: 제2 게이트 전극 |
| 158: 제2 축전기 전극 | 167: 소스 접촉 구멍 |
| 169: 드레인 접촉 구멍 | 171: 데이터선 |

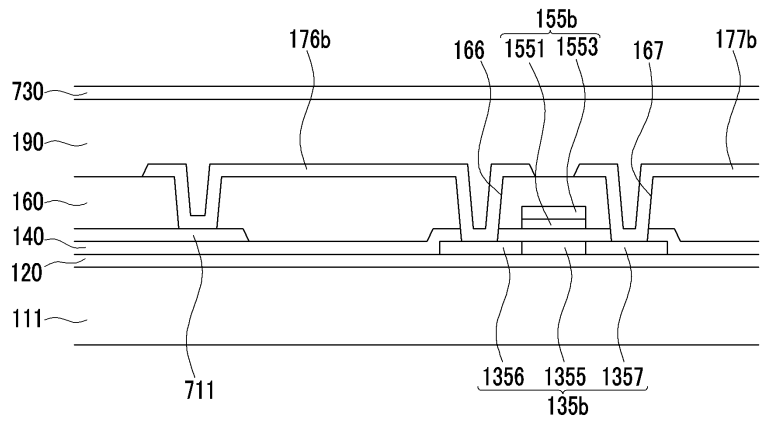
172: 정전압선	176a: 제1 소스 전극
176b: 제2 소스 전극	177a: 제1 드레인 전극
177b: 제2 드레인 전극	222: 반투과층
711: 제1 화소 전극	713: 제2 화소 전극
175: 화소 전극	
720: 발광층	730: 공통 전극
1356: 소스 영역	1355: 채널 영역
1357: 드레인 영역	1551: 하부 금속층
1553: 상부 금속층	

도면

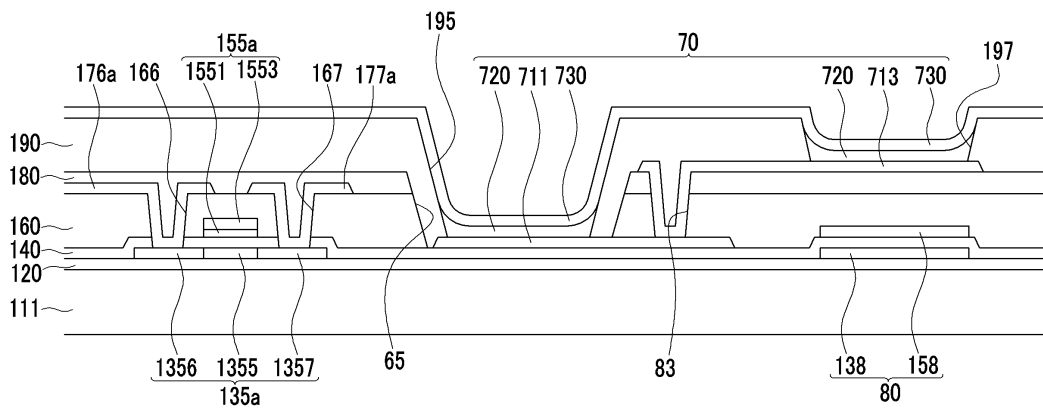
도면1



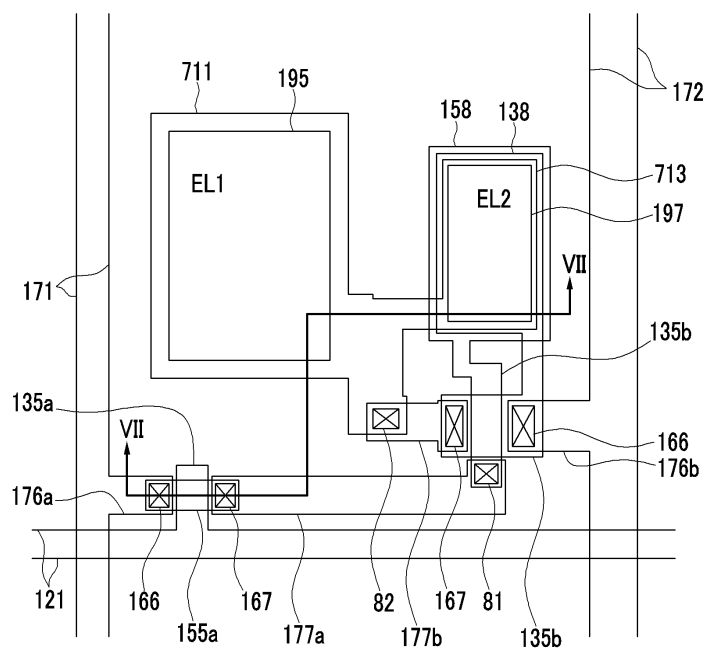
도면4



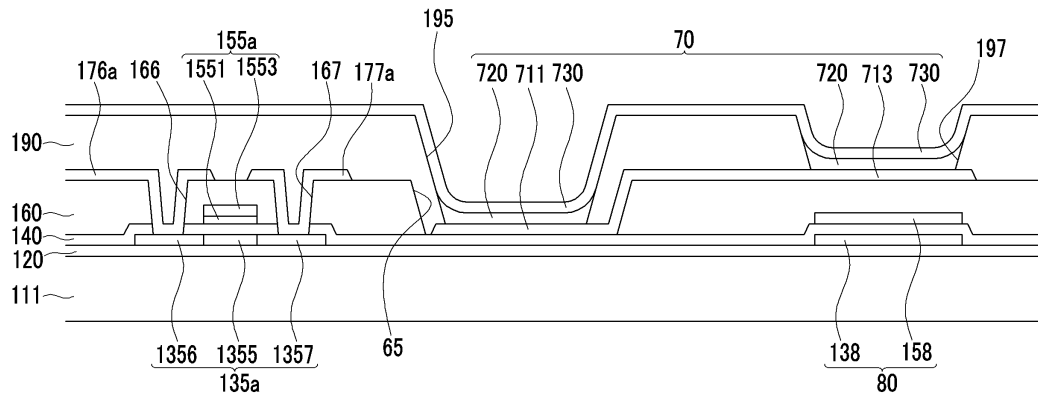
도면5



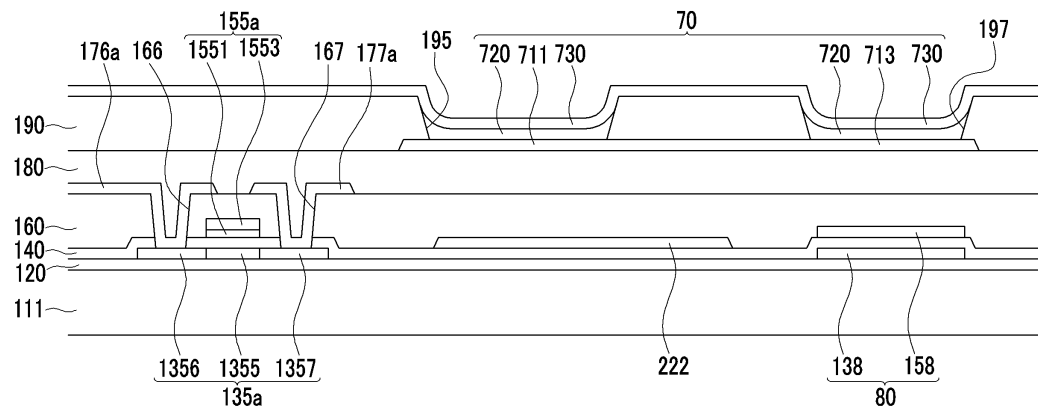
도면6



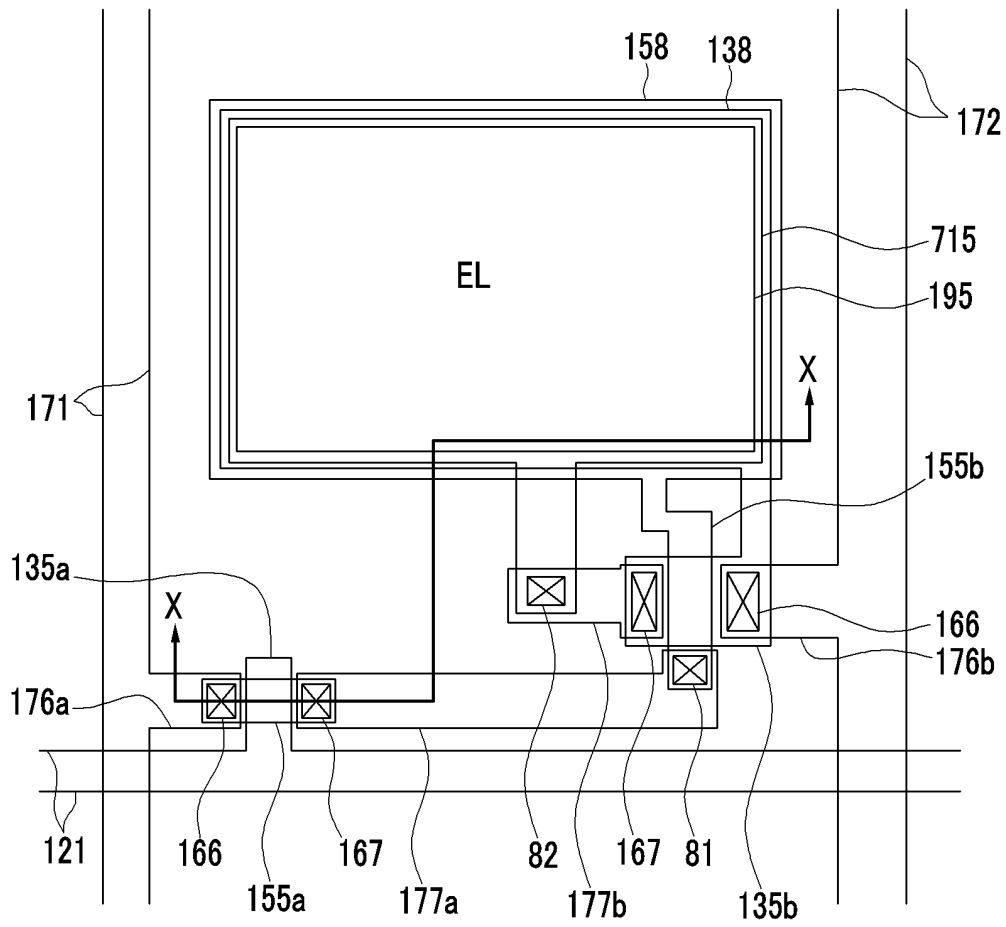
도면7



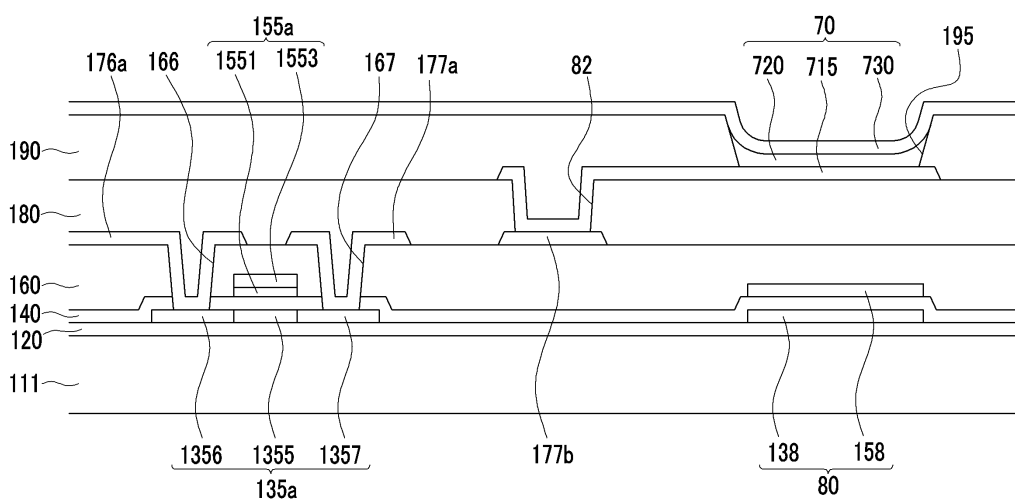
도면8



도면9



도면10



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020130135613A	公开(公告)日	2013-12-11
申请号	KR1020120059342	申请日	2012-06-01
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM KI WOOK 김기욱 NOH DAE HYUN 노대현		
发明人	김기욱 노대현		
IPC分类号	H01L51/50		
CPC分类号	H01L51/52 H01L2251/305 H01L27/3248 H01L27/326 H01L27/3265 H01L51/5265		
其他公开文献	KR101945237B1		
外部链接	Espacenet		

摘要(译)

根据本发明实施例的有机发光显示器包括基板，设置在基板上的第一信号线，与第一信号线交叉的第二信号线，连接到第一信号线和第二信号线的薄膜晶体管，连接到漏电极的像素电极，形成在像素电极上的发光层，形成在发光层上并由反射材料制成的公共电极，以及与像素电极重叠的电容器。专利文献10-2013-0135613

