



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0023741  
(43) 공개일자 2013년03월08일

(51) 국제특허분류(Int. Cl.)  
H01L 51/50 (2006.01) H01L 51/54 (2006.01)  
(21) 출원번호 10-2011-0086708  
(22) 출원일자 2011년08월29일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
이세희  
경상북도 칠곡군 석적읍 중리 LG필립스LCD기숙사  
A동 402호  
(74) 대리인  
서교준

전체 청구항 수 : 총 7 항

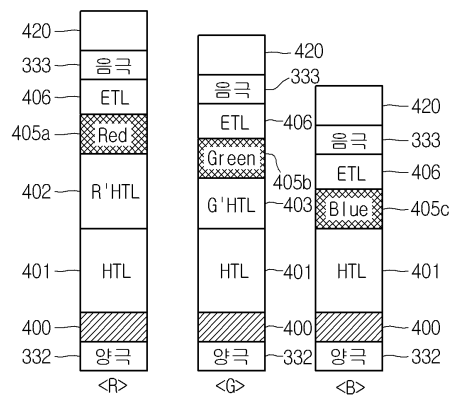
(54) 발명의 명칭 유기발광표시장치

**(57) 요약**

본 발명은 유기전계발광표시장치를 개시한다. 개시된 본 발명의 유기전계발광표시장치는, 기판; 상기 기판 상에 형성된 반도체층, 상기 반도체층과 대응되는 게이트 절연막 상에 형성된 게이트 전극, 상기 반도체층의 드레인 및 소스 영역과 전기적으로 접촉되어 있는 드레인 및 소스 전극을 포함하는 박막 트랜지스터; 및 상기 박막트랜지스터가 형성된 기판 상에 평탄화막을 사이에 두고 형성된 유기발광다이오드를 포함하고, 상기 유기발광다이오드는 상기 드레인 전극과 연결된 제1전극, 홀수층, 유기발광층, 전자수송층 및 제 2 전극을 구비하고, 상기 제 1 전극과 홀수층 사이에는 P형 유기 화합물이 포함된 혼합층이 형성된 것을 특징으로 한다.

본 발명의 유기전계발광표시장치는, 유기발광다이오드의 홀수층과 전극 사이에 P형 유기 화합물과 무기물이 혼합된 혼합층을 형성하여 휘도 불량 및 구동 전압을 낮춘 효과가 있다.

**대표도 - 도3**



## 특허청구의 범위

### 청구항 1

기관;

상기 기관 상에 형성된 반도체층, 상기 반도체층과 대응되는 게이트 절연막 상에 형성된 게이트 전극, 상기 반도체층의 드레인 및 소스 영역과 전기적으로 접촉되어 있는 드레인 및 소스 전극을 포함하는 박막 트랜지스터; 및

상기 박막트랜지스터가 형성된 기관 상에 평탄화막을 사이에 두고 형성된 유기발광다이오드를 포함하고,

상기 유기발광다이오드는 상기 드레인 전극과 연결된 제1전극, 홀수층, 유기발광층, 전자수송층 및 제 2 전극을 구비하고,

상기 제 1 전극과 홀수층 사이에는 P형 유기 화합물이 포함된 혼합층이 형성된 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 2

제1항에 있어서, 상기 P형 유기 화합물은 화학식 1로 표시되고, 상기 화학식 1에서 R은 독립적으로 또는 동시에 수소 원자, 탄소수 1 내지 12의 탄화수소, 할로젠기, 알콕시기, 아릴아민기(arylamine), 에스테르기(ester), 아마이드(amide), 방향족 탄화수소, 이형고리 화합물, 니트로기, 또는 니트릴기(nitrile, -CN)로 이루어지는 군으로부터 선택되는 치환체인 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 3

제1항에 있어서, 상기 유기발광층과 홀수층 사이에는 보조홀수층을 더 포함하는 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 4

제1항에 있어서, 상기 P형 유기 화합물이 포함된 혼합층은 P형 유기 화합물이 포함된 유기물층 또는 P형 유기 화합물과 무기물이 혼합된 혼합층인 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 5

제4항에 있어서, 상기 P형 유기 화합물은 P형 유기 화합물이 포함되는 혼합층을 기준으로 5~95%의 비율로 혼합되는 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 6

제4항에 있어서, 상기 P형 유기 화합물이 포함된 유기물층의 두께는 10~200Å인 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 7

제4항에 있어서, 상기 무기물은 LiF, NaF, KF, RbF, CsF, FrF, MgF<sub>2</sub>, Li<sub>2</sub>O, Na<sub>2</sub>O, K<sub>2</sub>O, BeO, MgO, CaO, B<sub>2</sub>O<sub>3</sub>, Al<sub>2</sub>O<sub>3</sub>, SiO<sub>2</sub> 중 어느 하나인 것을 특징으로 하는 유기전계발광표시장치.

**명세서**

**기술분야**

[0001] 본 발명은 유기발광표시장치에 관한 것이다.

**배경기술**

[0002] 다양한 정보를 화면으로 구현해 주는 영상 표시 장치는 정보 통신 시대의 핵심 기술로 더 얇고 더 가볍고 휴대가 가능하면서도 고성능의 방향으로 발전하고 있다. 이에 음극선관(CRT)의 단점인 무게와 부피를 줄일 수 있는 평판 표시 장치로 유기 발광층의 발광량을 제어하여 영상을 표시하는 유기발광 표시장치(OLED) 등이 각광 받고 있다.

[0003] 유기발광 표시장치는 전극 사이의 얇은 발광층을 이용한 자발광 소자로 종이와 같이 박막화가 가능하다는 장점이 있다. 유기발광 표시장치는 3색(R, G, B) 서브 화소로 구성된 다수의 화소들이 매트릭스 형태로 배열되고, 셀 구동부 어레이와 유기발광 어레이가 형성된 기판이 인캡슐레이션(Encapsulation)된 구조로 그 기판을 통해 빛을 방출함으로써 화상을 표시한다.

[0004] 유기발광 표시장치에서 색상을 표현하기 위해서는 적, 녹, 청의 빛을 각각 발광하는 유기 발광층을 사용하게 되는데, 유기 발광층은 두 개의 전극 사이에 형성되어 유기발광다이오드를 형성한다.

[0005] 상기 유기발광다이오드는 투명한 도전물질로 된 양극(anode) 상에 순차적으로 홀주입층(HIL), 홀수송층(HTL), 유기발광층, 전자수송층(ETL) 및 음극(cathode)이 적층되어 있다.

[0006] 그러나 상기 무기물인 양극(anode)과 유기물인 홀주입층(HIL)은 서로 다른 물질 특성으로 인하여 전압 인가시 경계면 사이에 스트레스가 발생된다.

[0007] 이와 같은 문제를 해결하기 위해 최근 홀주입층(HIL)에 3족 원소(p형)의 반도체 물질을 도핑하나, 도핑된 반도체 물질의 높은 전도성으로 인하여 누설 전류(leakage current)가 발생되고, 이로 인하여 휘도 불균일 및 패널 불량 발생되는 문제가 있다.

[0008] 도 1a 및 도 1b는 종래 기술에 따른 유기발광표시장치에 발생된 휘도 불량을 도시한 도면이다.

[0009] 도 1a 및 도 1b에 도시된 바와 같이, 양극(anode)과 홀주입층(HIL) 사이에 발생된 누설 전류로 인하여 불량 이미지가 발생되거나, 유기발광표시장치의 화소들에 휘도 차이가 발생되고 있음을 볼 수 있다.

[0010] 이는 P형 반도체 물질의 도핑으로 인하여 과도한 정공 유입이 발생되어, 인접한 화소 영역으로 전류가 누설되기 때문이다.

[0011] 특히, 휘도 불량은 녹색에서 민감하게 감지되는데, 정상 녹색 화소와 불량 녹색 화소의 휘도차이가 현저하게 나타나는 것을 볼 수 있다.

**발명의 내용**

**해결하려는 과제**

[0012] 본 발명은, 유기발광다이오드의 홀수송층과 전극 사이에 유기 화합물과 무기물이 혼합된 혼합층을 형성하여 휘도 불량 및 구동 전압을 낮춘 유기전계발광표시장치를 제공하는데 그 목적이 있다.

[0013] 또한, 본 발명은, 유기발광다이오드의 홀수송층과 전극 사이에 P형 반도체 성질을 갖는 유기화합물이 혼합된 혼합층을 형성하여, 홀수송층과 전극 사이에 발생하는 누설전류를 방지하여 균일한 휘도를 구현할 수 있는 유기전계발광표시장치를 제공하는데 다른 목적이 있다.

**과제의 해결 수단**

[0014] 상기와 같은 종래 기술의 과제를 해결하기 위한 본 발명의 유기발광표시장치는, 기관; 상기 기관 상에 형성된 반도체층, 상기 반도체층과 대응되는 게이트 절연막 상에 형성된 게이트 전극, 상기 반도체층의 드레인 및 소스 영역과 전기적으로 접촉되어 있는 드레인 및 소스 전극을 포함하는 박막 트랜지스터; 및 상기 박막트랜지스터가 형성된 기관 상에 평탄화막을 사이에 두고 형성된 유기발광다이오드를 포함하고, 상기 유기발광다이오드는 상기 드레인 전극과 연결된 제1전극, 홀수층, 유기발광층, 전자수송층 및 제 2 전극을 구비하고, 상기 제 1 전극과 홀수층 사이에는 P형 유기 화합물이 포함된 혼합층이 형성된 것을 특징으로 한다.

**발명의 효과**

[0015] 본 발명의 유기전계발광표시장치는, 유기발광다이오드의 홀수층과 전극 사이에 유기 화합물과 무기물이 혼합된 혼합층을 형성하여 휘도 불량 및 구동 전압을 낮춘 효과가 있다.

[0016] 또한, 본 발명의 유기전계발광표시장치는, 유기발광다이오드의 홀수층과 전극 사이에 P형 반도체 성질을 갖는 유기화합물이 혼합된 혼합층을 형성하여, 홀수층과 전극 사이에 발생하는 누설전류를 방지하여 균일한 휘도를 구현할 수 있는 효과가 있다.

**도면의 간단한 설명**

[0017] 도 1a 및 도 1b는 종래 기술에 따른 유기발광표시장치에 발생된 휘도 불량을 도시한 도면이다.  
 도 2는 본 발명의 유기발광표시장치의 구조를 도시한 도면이다.  
 도 3은 본 발명의 유기발광표시장치에 형성되는 유기발광다이오드의 구조를 도시한 도면이다.  
 도 4는 본 발명의 유기물 혼합층에 첨가되는 P형 유기 화합물의 에너지 밴드 갭을 비교하기 위한 도면이다.  
 도 5는 본 발명에 따라 유기물 혼합층을 유기발광다이오드에 형성할 경우, 소자 특성이 개선된 모습을 도시한 도면이다.  
 도 6은 본 발명에 따라 유기물 혼합층을 유기발광다이오드에 형성할 경우, 구동전압 특성을 도시한 그래프이다.  
 도 7은 본 발명에 따라 유기물 혼합층을 유기발광다이오드에 형성할 경우, 휘도 특성을 도시한 그래프이다.

**발명을 실시하기 위한 구체적인 내용**

[0018] 이하, 본 발명의 실시예들은 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되어지는 것이다. 따라서, 본 발명은 이하 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

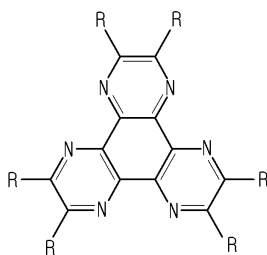
[0019] 도 2는 본 발명의 유기발광표시장치의 구조를 도시한 도면이다.  
 [0020] 도 2를 참조하면, 박막 트랜지스터 영역(Thin Film Transistor; TFT), 캐패시터 영역(Cst) 및 패드 영역(Pad)으로 구분되는 기관(310) 상에 버퍼층(312)을 형성한다.  
 [0021] 상기 기관(310)은 절연 유리, 플라스틱 또는 도전성 기관을 사용할 수 있다.  
 [0022] 상기 박막 트랜지스터 영역(TFT)은 탑-게이트 형으로서, 버퍼층(312) 상에 형성된 불순물이 도핑된 소스/드레인 영역과 채널영역을 가지는 반도체층(314)과, 반도체층(314)을 포함한 전면에 형성된 게이트 절연막(316)을 포함한다.  
 [0023] 그리고 박막 트랜지스터(TFT)는 게이트 절연막(316) 상에서 반도체층(314)의 채널영역 상부에 오버랩되는 게이트 전극(322)과, 게이트 전극(322)을 포함한 전면에 형성된 층간 절연막(318)과, 층간 절연막(318) 상에서 드레

인/소스영역에 각각 콘택되는 드레인 전극(326) 및 소스 전극(327)으로 구성되어, 화소 내의 전압의 턴-온 또는 턴-오프를 제어한다. 상기 소스 전극(327)과 드레인 전극(326) 상에는 평탄화막(352)이 형성되어 있다.

- [0024] 상기 캐패시터 영역은, 버퍼층(312) 상에 형성된 불순물이 도핑된 하부 전극과, 하부 전극을 포함한 전면에 형성된 게이트 절연막(316) 및 게이트 절연막(316) 상에 층간 절연막(318)을 사이에 두고 형성된 제 1 상부 전극(323) 및 제 2 상부 전극(328)으로 구성되어, 박막 트랜지스터의 게이트 전압을 일정하게 유지시킨다.
- [0025] 상기 패드 영역은, 게이트 배선(미도시) 또는 데이터 배선(미도시)에서 각각 연장 형성되어 외부 신호를 화소에 공급하기 위한 것이다. 이러한 패드는 기관(310) 상에 순차로 적층된 버퍼층(312)과, 게이트 절연막(316)과, 하부 패드 전극(324) 및 층간 절연막(318)에 의해 노출된 하부 패드 전극(324)에 전기적으로 연결된 상부 패드 전극(329)으로 구성된다.
- [0026] 상기 버퍼층(312)은 기관(310) 상에 실리콘 질화막 또는 실리콘 산화막과 같은 절연물질로 이루어진 것으로, 후속 공정에서 기관(310)의 이물질이 박막 트랜지스터(TFT)로 침투하는 것을 방지하는 역할을 한다.
- [0027] 상기 박막 트랜지스터의 반도체층(314), 캐패시터의 하부 전극은 비정질 실리콘막 또는 이를 결정화한 다결정 실리콘막일 수 있다. 게이트 절연막(316)으로는 실리콘 질화막(SiNx), 실리콘 산화막(SiOx) 등의 무기 절연물이 이용되며, 단일층 또는 이들의 다중층일 수 있다.
- [0028] 상기 박막 트랜지스터의 게이트 전극(322), 캐패시터의 제 1 상부 전극(323) 및 패드의 하부 패드 전극(324)은 금속을 이용하여 포토리소그래피(Photolithography) 공정과 식각 공정으로 동시에 형성될 수 있다.
- [0029] 이때, 금속으로는 크롬(Cr), 구리(Cu), 티타늄(Ti), 탄탈륨(Ta), 몰리브덴(Mo), 알루미늄계 금속 등이 단일층 또는 다중층 구조로 이용된다.
- [0030] 층간 절연막(318)은 CVD(Chemical Vapor Deposition) 등의 증착 방법으로 형성되며, 실리콘 산화막, 실리콘 질화막 또는 이들의 다중층일 수 있다. 층간 절연막(318)에는 박막 트랜지스터(TFT)의 소스/드레인 전극(326/327) 및 패드의 상부 패드 전극(329)이 노출되어 있다.
- [0031] 상기 박막 트랜지스터의 소스 전극(327), 드레인 전극(326)과, 캐패시터의 제 2 상부 전극(328) 및 패드의 상부 패드 전극(329)은 스퍼터링 등의 증착 방법으로 형성된 다음 포토리소그래피 공정과 식각 공정으로 패터닝됨으로써 형성된다.
- [0032] 박막 트랜지스터의 소스 전극(327), 드레인 전극(326)과, 캐패시터의 제 2 상부 전극(328) 및 패드의 상부 패드 전극(329)은 동시에 형성될 수 있다.
- [0033] 박막 트랜지스터의 소스 전극(327), 드레인 전극(326)과, 캐패시터의 제 2 상부 전극(328) 및 패드의 상부 패드 전극(329)은 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 몰리브덴-텅스텐(MoW) 등과 이들의 합금이 단일층 또는 다중층 구조로 형성될 수 있다.
- [0034] 박막 트랜지스터의 소스 전극(327), 드레인 전극(326)은 반도체층(314)을 노출시키는 층간 절연막(318)을 통해 반도체층(314)과 연결되며, 패드의 상부 패드 전극(329)은 하부 패드 전극(324)과 전기적으로 연결된다.
- [0035] 상기 평탄화막(352)은 박막 트랜지스터, 캐패시터 및 패드를 포함한 기관(310) 전면에 무기 절연 물질 또는 BCB(Benzocyclobutene), 아크릴계 수지(acryl resin), PFCB 등의 유기 절연 물질을 스핀 코팅 등의 방법으로 도포함으로써 형성된다.
- [0036] 또한, 상기 평탄화막(352) 상에는 오버코트층(356)을 형성하고, 식각 공정을 수행하여 박막 트랜지스터 드레인 전극(326)을 노출시킨다. 식각 공정은 습식각 공정으로 KOH 용액 및 TMAH를 사용하여 수행된다.
- [0037] 그런 다음, 유기발광다이오드(388)를 형성하는데, 기관(310)에 도전 물질을 증착하고 포토 식각 기술로 박막 트랜지스터의 드레인 전극(326)과 전기적으로 연결되는 제 1 전극(332)을 형성한다. 이때, 패드 영역에는 상부 패드 전극(329)과 전기적으로 연결되는 산화 방지막(332a)이 형성된다.
- [0038] 상기 제 1 전극(332)은 애노드(anode)로 화소 영역으로 연장되어 형성되며, 콘택홀(364)을 통해 박막 트랜지스터의 드레인 전극(326)과 전기적으로 접속된다.
- [0039] 상기 산화 방지막(332a)은 패드 영역의 콘택홀을 통해 패드의 상부 패드 전극(329)과 전기적으로 접속된다.

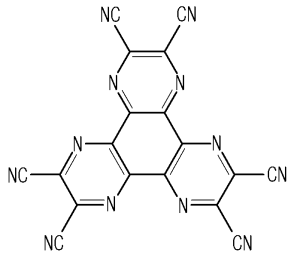
- [0040] 상기 제 1 전극(332) 및 산화 방지막(332a)은 ITO(Indium Tin Oxide), TO(Tin Oxide), IZO(Indium Zinc Oxide), ITZO 등이 스퍼터링 등과 같은 증착 방법으로 증착된 다음 포토 식각 공정으로 패터닝되어 형성된다.
- [0041] 상기 제 1 전극(332)이 형성되면 기판(310) 상에 절연막을 증착하고 포토 식각 공정으로 패터닝하여 제 1 전극(332)이 노출되는 बैं크 절연막(334)을 박막 트랜지스터 상에 형성한다.
- [0042] 그런 다음, 상기 제 1 전극(332) 상에 유기 발광층(336) 및 제 2 전극(338)을 형성하여 유기발광다이오드(388)를 형성한다.
- [0043] 상기 बैं크 절연막(334)은 유기전계발광표시장치를 화소 단위로 분리하고, 각각의 화소 영역에 적(R), 녹(G), 청(B) 또는 백(W)색의 유기발광층(336)을 형성할 수 있다. 상기 도면에 도시하였지만, 설명하지 않은 354는 적, 녹, 청색 컬러필터층일 수 있다. 상기 유기발광층(336)이 백색 유기발광층일 경우 적, 녹, 청색 컬러필터층을 형성할 수 있다.
- [0044] 본 발명은 유기발광다이오드(388)의 유기발광층(336)과 제 1 전극(332) 사이에 P형 유기 화합물이 포함된 혼합층을 형성하여, 유기발광다이오드(388)의 구동전압을 낮추고, 휘도 불균일을 개선하였다.
- [0045] 상기 유기발광다이오드의 형성 공정은 도 3에서 상세히 설명한다.
- [0046] 도 3은 본 발명의 유기발광표시장치에 형성되는 유기발광다이오드의 구조를 도시한 도면이다.
- [0047] 도 3에 도시한 바와 같이, 유기발광표시장치에 형성되는 유기발광다이오드는 적색, 녹색, 청색 유기발광다이오드로 구분할 수 있고, 이는 유기발광층들(405a, 405b, 405c)에서 발생하는 색에 따라 구분된다.
- [0048] 경우에 따라서는 적, 녹, 청색 유기발광층을 적층하여 백색 유기발광다이오드를 구현할 수 있다.
- [0049] 이하, 적색(R) 유기발광다이오드를 중심으로 설명한다.
- [0050] 상기 적색 유기발광다이오드는, 제1 전극(anode: 332) 상에 P형 유기 화합물이 혼합된 혼합층(400)을 형성한다. 상기 혼합층(400)은 아래에 설명하는 P형 유기 화합물을 무기물에 혼합하여 형성하거나 다른 유기물과 혼합하여 유기물층으로 형성될 수 있다.
- [0051] 상기 P형 유기 화합물과 혼합되는 무기물은 LiF, NaF, KF, RbF, CsF, FrF, MgF<sub>2</sub> 또는 Li<sub>2</sub>O, Na<sub>2</sub>O, K<sub>2</sub>O, BeO, MgO, CaO, B<sub>2</sub>O<sub>3</sub>, Al<sub>2</sub>O<sub>3</sub>, SiO<sub>2</sub> 등 일수 있다.
- [0052] 상기 혼합층(400)에 사용되는 P형 유기 화합물은 P형 반도체 성질을 가지는 것으로 정공 주입 또는 정공 이송 특성이 있다.
- [0053] 본원 발명에서 사용되는 P형 유기 화합물의 화학식은 다음과 같이 구성될 수 있다.

**화학식 1**



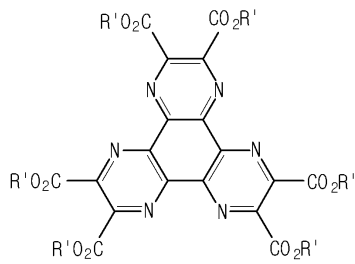
- [0054]
- [0055] [화학식 1]의 R은 독립적으로 또는 동시에 수소 원자, 탄소수 1 내지 12의 탄화수소, 할로젠기, 알콕시기, 아릴 아민기(arylamine), 에스테르기(ester), 아마이드(amide), 방향족 탄화수소, 이형고리 화합물, 니트로기, 또는 니트릴기(nitrile, -CN)로 이루어지는 군으로부터 선택되는 치환체이다.

화학식 2



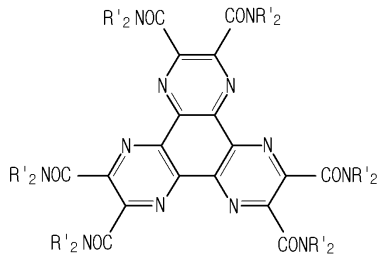
[0056]

화학식 3



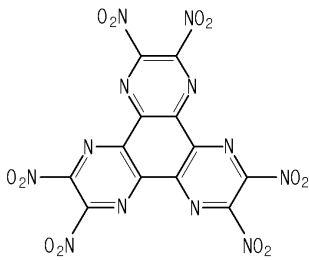
[0057]

화학식 4



[0058]

화학식 5



[0059]

[0060] [화학식 2] 내지 [화학식 5]는 상기 [화학식 1]의 R에 구체적인 치환체가 결합한 구조이다.

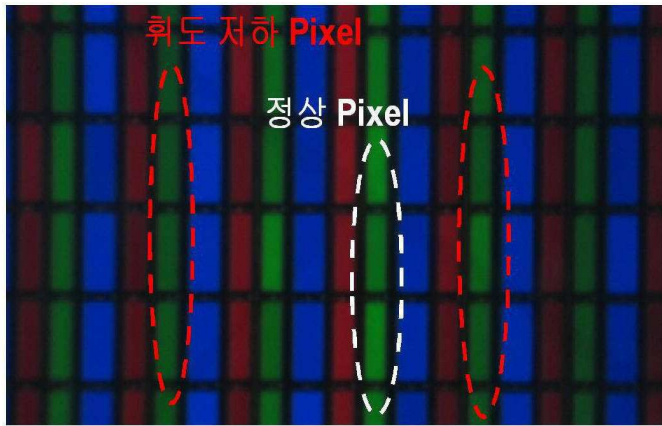
[0061] 상기와 같은 P형 유기 화합물은 P형 반도체 물질의 특성을 나타내는데, 이를 유기물 또는 무기물과 혼합하여 정

공 주입 또는 정공 수송으로 사용되어 소자의 구동전압을 낮추어 소자 수명을 크게 향상시킬 수 있다.

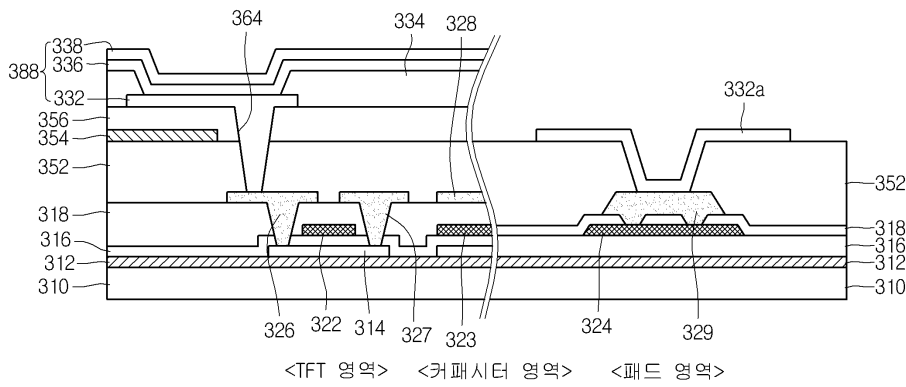
- [0062] 또한, 금속 산화물과 안정한 계면을 형성하여 전자소자의 계면 스트레스로 인한 전압 상승을 방지할 수 있다.
- [0063] 상기 P형 유기 화합물은 동일 챔버 내에서 다른 유기물과 서로 다른 소스원(Crucible)에 분리한 후, 가열 공정을 진행하여 제1 전극(332) 상에 형성할 수 있다.
- [0064] 즉, 혼합층(400)은 상기 제 1 전극(332) 상에 다른 유기물과 혼합하거나 무기물과 혼합하여 형성한 다음, 적층하여 P형 유기 화합물이 혼합된 혼합층으로 형성될 수 있다.
- [0065] 상기와 같이 혼합층(400)이 제1 전극(332) 상에 형성되면, 계속해서 홀수송층(401)과 제1 보조홀수송층(402)을 형성한다. 상기와 같이, 제1 보조홀수송층(402)이 제1 전극(332) 상에 형성되면, 적색 유기발광층(405a)과 전자 수송층(406) 및 제 2 전극(333)을 순차적으로 형성한다. 상기 제 2 전극(333)이 형성되면, 최종적으로 유기막덮개층(420)을 형성할 수 있다.
- [0066] 제 1 보조홀수송층(402)은 녹색 및 청색 유기발광다이오드와 함께 광학적 최적화를 위해 추가되는 홀수송층인데, 유사한 기능을 갖는 제 2 보조홀수송층(403)이 녹색(G) 유기발광다이오드에 형성된다.
- [0067] 상기에서 설명한 것과 동일한 방식으로 녹색(G) 및 청색(B) 유기발광다이오드가 형성된다. 따라서, 이와 관련하여 구체적인 설명은 생략한다.
- [0068] 이와 같이, 본 발명에서는 종래 제 1 전극(332)과 홀수송층(401) 또는 종래 홀주입층과의 제 1 전극(332)의 계면 불량 또는 3족 원소의 반도체 물질을 홀주입층에 형성하여 누설 전류가 발생하는 문제를 [화학식 1] 내지 [화학식 5]의 구조를 갖는 P형 유기 화합물과 무기물의 혼합층(400)을 이용하여 제거하였다.
- [0069] 본 발명에서는 P형 유기 화합물을 다른 유기물과 혼합하여 단일 유기물층으로 형성하거나, 무기물과 혼합한 층으로 혼합층(400)을 형성할 수 있다.
- [0070] 상기 P형 유기 화합물은 P형 유기 화합물이 포함되는 층을 기준으로 5~95%의 비율로 혼합될 수 있다. 바람직하게는 50~90%의 비율로 포함될 수 있다. 또한, P형 유기 화합물로 형성되는 유기물층 또는 P형 유기 화합물이 포함된 혼합층의 두께는 10~200Å로 형성할 수 있다.
- [0071] 도 4는 본 발명의 혼합층에 첨가되는 P형 유기 화합물의 에너지 밴드 갭을 비교하기 위한 도면이다. 도 4는 박막 두께 100nm를 두께로 자외선 광량을 10nW로 설정한 것이다.
- [0072] 도 4에 도시된 바와 같이, P형 유기 화합물의 HOMO(Highest Occupied Molecular Orbital:최고점유분자궤도)와 LUMO(Lowest Unoccupied Molecular Orbital:최저비점유분자궤도) 값이 현저히 낮음을 볼 수 있다.
- [0073] 본 발명의 P형 유기 화합물은 -5.5~-6.0의 LEVEL을 갖는데, 정공주입층(HIL)에 사용되는 물질들(X1~X6), 유기발광층에 사용되는 물질들(Y1~Y6) 및 전자수송층(ETL)에 사용되는 물질들(Z1~Z3)은 -2.42~-3.06 LEVEL을 갖는다.
- [0074] 즉, P형 유기 화합물은 3족 원소에 대응하는 P형 반도체 물질은 아니지만, 정공을 주입 및 수송할 수 있는 P형 반도체 물질의 특성이 있다.
- [0075] 따라서, 종래 기술에서는 P형 반도체 물질을 정공주입층이 도핑하여, 과도한 정공 유입으로 누설전류가 발생되었지만, 본 발명의 P형 반도체 물질은 단순히 유기물층을 사용하는 것보다는 높은 정공 주입 특성이 있고, P형 반도체 물질이 도핑되는 것보다는 낮은 정공 주입 특성이 있기 때문에 누설전류가 발생되지 않는다.
- [0076] 또한, P형 유기 화합물은 제1 전극과의 계면 특성이 우수하여, 계면 저항으로 인하여 구동전압 상승 문제를 방지하였다.
- [0077] 도 5는 본 발명에 따라 혼합층을 유기발광다이오드에 형성할 경우, 소자 특성이 개선된 모습을 도시한 도면이고, 도 6은 본 발명에 따라 혼합층을 유기발광다이오드에 형성할 경우, 구동전압 특성을 도시한 그래프이며, 도 7은 본 발명에 따라 혼합층을 유기발광다이오드에 형성할 경우, 휘도 특성을 도시한 그래프이다.



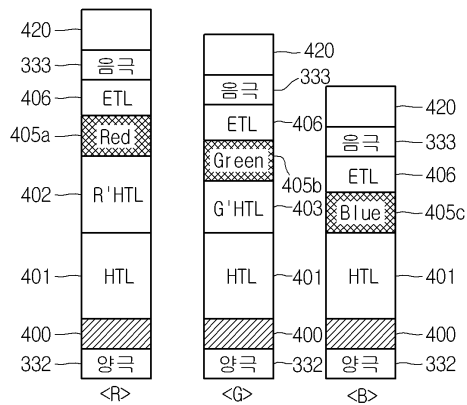
도면1b



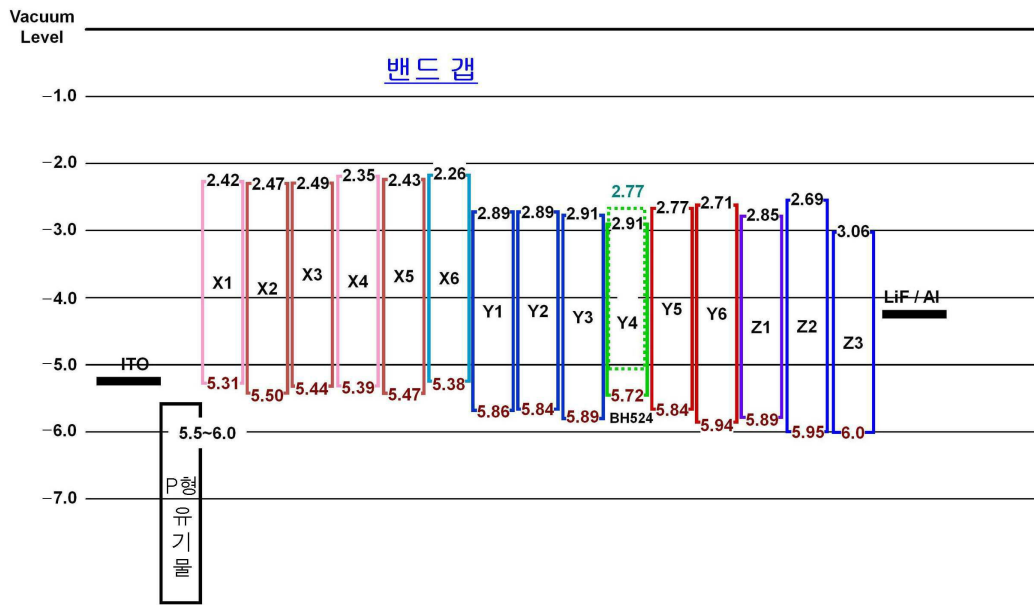
도면2



도면3



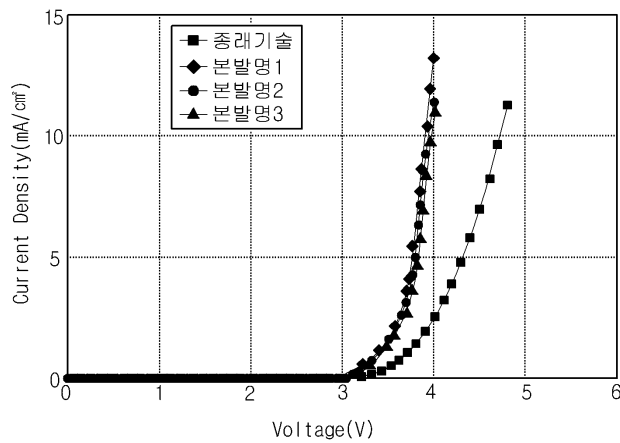
도면4



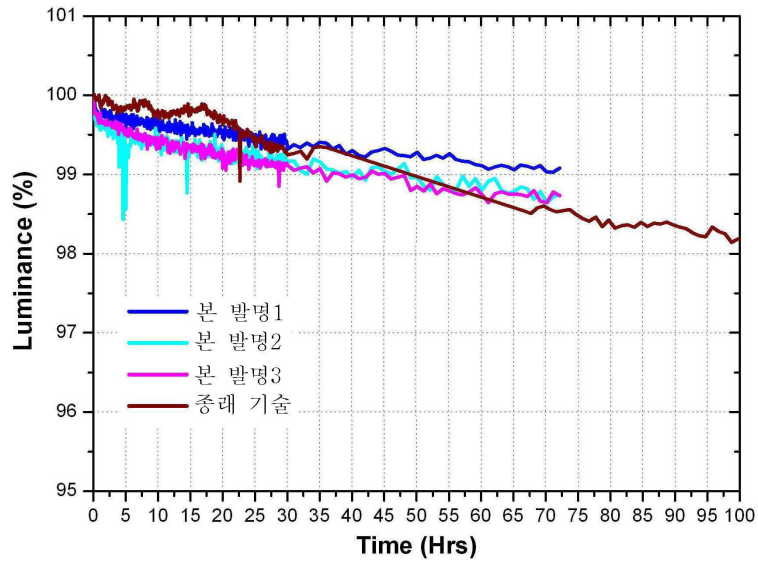
도면5

순서	혼합층	Volt	mA/cm <sup>2</sup>	cd/A	lm/W	CIE_x	CIE_y	EQE(%)	요구휘도	비고
1	I:P-유기물(1:3_70)	3.9	9.8	4.3	3.5	0.137	0.057	8.6	426	
2	I:P-유기물(1:5_70)	3.9	9.6	4.3	3.5	0.137	0.056	8.6	419	
3	I:P-유기물(1:3_70)	3.9	9.5	4.5	3.6	0.137	0.058	8.7	426	
4	P-doping HTL(100:3%)	4.0	10.4	4.0	3.3	0.135	0.058	8.2	434	Ref.

도면6



도면7



专利名称(译)	有机发光显示器		
公开(公告)号	<a href="#">KR1020130023741A</a>	公开(公告)日	2013-03-08
申请号	KR1020110086708	申请日	2011-08-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE SE HEE 이세희		
发明人	이세희		
IPC分类号	H01L51/50 H01L51/54		
CPC分类号	H01L51/5052 H01L51/5064 H01L2251/5392		
其他公开文献	KR101887237B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明公开了一种有机电致发光显示装置。本发明的有机电致发光显示装置包括：基板；一种薄膜晶体管包括半导体层，半导体层和栅电极，漏极，和源电极，其与形成在对应的栅极绝缘膜，形成在所述基板上膜的半导体层的漏极和源极区的电接触；和所述薄膜晶体管包括形成其上的平坦化膜的基板之间形成的有机发光二极管，有机发光二极管具有一第一电极，空穴传输层，有机发光层，电子传输层和第二电极耦合到所述漏电极并且在第一电极和空穴传输层之间形成包括P型有机化合物的混合层。本发明的有机发光显示装置中，存在降低到P型有机化合物和无机材料的空穴传输层和亮度差，驱动电压，以形成有机发光二极管的电极之间的混合的混合物层的效果。 专利文献10-2013-0023741

