



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2020년01월08일
(11) 등록번호 10-2063314
(24) 등록일자 2019년12월31일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01) G06F 3/038 (2006.01)
H01L 27/32 (2006.01) H01L 51/52 (2006.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
G06F 3/038 (2013.01)
(21) 출원번호 10-2018-0149530(분할)
(22) 출원일자 2018년11월28일
심사청구일자 2018년11월28일
(65) 공개번호 10-2018-0130092
(43) 공개일자 2018년12월06일
(62) 원출원 특허 10-2012-0032386
원출원일자 2012년03월29일
심사청구일자 2017년03월28일
(56) 선행기술조사문헌
KR101056233 B1*
(뒷면에 계속)

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
현주희
경기도 수원시 팔달구 팔달문로139번길 11-4, 70
5호 (우만동, 한효우만타운아파트)
방현철
경기도 성남시 분당구 탄천로 59, 515동 202호 (이매동, 아름마을풍림아파트)
(74) 대리인
팬코리아특허법인

전체 청구항 수 : 총 20 항

심사관 : 이옥우

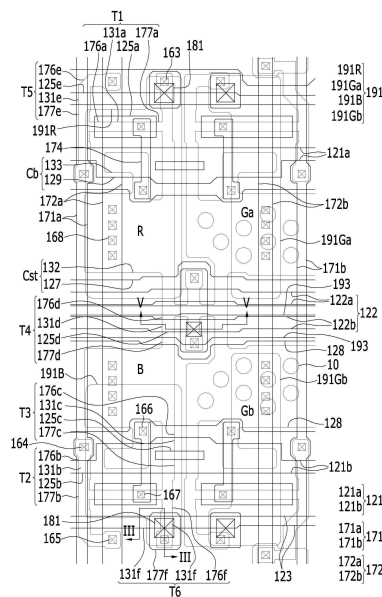
(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명에 따른 유기 발광 표시 장치는 기관, 상기 기관 위의 제1 행에 배치되어 있는 제1 화소 및 제2 화소, 상기 제1 행에 인접한 제2 행에 배치되어 있으며 상기 제1 화소 및 제2 화소와 동일한 열에 각각 배치되어 있는 제3 화소 및 제4 화소를 포함하는 화소 유닛, 상기 화소 유닛에 스캔 신호 및 이전 스캔 신호를 각각 인가하는 스

(뒷면에 계속)

대표도 - 도2



캔션 및 이전 스캔션, 상기 스캔션 및 이전 스캔션과 교차하며 상기 화소 유닛에 데이터 신호 및 구동 전압을 각각 인가하는 데이터선 및 구동 전압선, 상기 제1 화소 및 제2 화소와 상기 제3 화소 및 제4 화소사이에 배치되어 있으며 상기 화소 유닛에 공통으로 연결되어 있으며 초기화 전압을 인가하는 공통 초기화 전압선을 포함할 수 있다. 따라서, 본 발명에 따른 유기 발광 표시 장치는 화소 유닛에 의해 둘러싸이는 위치에 화소 유닛과 모두 연결되는 하나의 공통 초기화 접촉구를 형성하고, 하나의 공통 초기화 접촉구에 연결되는 하나의 초기화 전압선을 배치함으로써, 각 화소마다 초기화 접촉구를 형성하지 않게 되어 개구율을 향상시킬 수 있다.

(52) CPC특허분류

H01L 27/3216 (2013.01)
H01L 27/3276 (2013.01)
H01L 51/5203 (2013.01)
H01L 51/5246 (2013.01)
H01L 51/5253 (2013.01)
G09G 2300/0819 (2013.01)
G09G 2300/0852 (2013.01)
G09G 2300/0861 (2013.01)
G09G 2320/0219 (2013.01)

(56) 선행기술조사문헌

US06771028 B1
 US20030173564 A1
 US20060279490 A1
 US20050162092 A1
 *는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

복수의 채널 영역을 포함하는 제1 반도체층 및 제1 발광 소자를 포함하는 제1 화소,
 상기 제1 화소에 제1방향으로 이웃하고, 복수의 채널 영역을 포함하는 제2 반도체층 및 제2 발광 소자를 포함하는 제2 화소,
 상기 제1 반도체층 및 상기 제2 반도체층과 교차하는 제1 스캔선,
 상기 제1 반도체층 및 상기 제2 반도체층과 교차하며, 제1방향에 수직인 제2방향으로 상기 제1 스캔선과 이격되어 있는 제2 스캔선,
 상기 제1 스캔선 및 상기 제2 스캔선과 교차하는 데이터선 및 구동 전압선,
 상기 제1 반도체층 및 상기 제2 반도체층과 같은 층에 위치하고 상기 제1 반도체층 및 상기 제2 반도체층과 연결되어 있으며, 상기 제1 반도체층과 상기 제2 반도체층 사이에 위치하는 연결 반도체층, 그리고
 상기 연결 반도체층과 전기적으로 연결되어 있고 상기 제1 화소 및 상기 제2 화소에 초기화 전압을 공통적으로 전달할 수 있는 공통 초기화 전압선을 포함하는 표시 장치.

청구항 2

제1항에서,
 상기 연결 반도체층 및 상기 공통 초기화 전압선과 다른 층에 위치하는 연결 전극을 더 포함하고,
 상기 연결 전극은, 상기 연결 반도체층 위에 위치하는 적어도 하나의 제1 접촉구를 통해 상기 연결 반도체층에 전기적으로 연결되어 있고,
 상기 공통 초기화 전압선은 상기 연결 전극 위에 위치하는 제2 접촉구를 통해 상기 연결 전극에 전기적으로 연결되어 있는
 표시 장치.

청구항 3

제2항에서,
 상기 연결 반도체층과 상기 연결 전극 사이에 위치하고, 상기 적어도 하나의 제1 접촉구를 가지는 제1 절연층,
 그리고
 상기 연결 전극과 상기 공통 초기화 전압선 사이에 위치하고, 상기 제2 접촉구를 가지는 제2 절연층을 더 포함하는 표시 장치.

청구항 4

제3항에서,
 상기 연결 전극은 상기 데이터선과 동일한 층에 위치하는 표시 장치.

청구항 5

제3항에서,
 상기 제1 화소는 화소 전극을 포함하고,

상기 공통 초기화 전압선은 상기 화소 전극과 동일한 층에 위치하는 표시 장치.

청구항 6

복수의 채널 영역을 포함하는 제1 반도체층을 포함하는 제1 화소,
상기 제1 화소에 제1방향으로 이웃하고, 복수의 채널 영역을 포함하는 제2 반도체층을 포함하는 제2 화소,
상기 제1 반도체층 및 상기 제2 반도체층과 교차하는 제1 스캔선,
상기 제1 반도체층 및 상기 제2 반도체층과 교차하며, 제1방향에 수직인 제2방향으로 상기 제1 스캔선과 이격되어 있는 제2 스캔선,
상기 제1 스캔선 및 상기 제2 스캔선과 교차하는 데이터선 및 구동 전압선,
상기 제1 반도체층 및 상기 제2 반도체층과 같은 층에 위치하는 연결 반도체층, 그리고
상기 연결 반도체층과 전기적으로 연결되어 있고 상기 제1 화소 및 상기 제2 화소에 초기화 전압을 공통적으로 전달할 수 있는 공통 초기화 전압선을 포함하고,
상기 제1 화소 및 상기 제2 화소 각각은,
상기 복수의 채널 영역이 포함하는 제1 채널 영역, 그리고 상기 제1 채널 영역과 중첩하는 제1 게이트 전극으로서의 구동 게이트 전극을 포함하는 제1 트랜지스터, 그리고
상기 복수의 채널 영역이 포함하는 제2 채널 영역, 상기 제2 스캔선에 연결되어 있는 제2 게이트 전극, 상기 제2 채널 영역에 연결되어 있는 제2 소스 영역 및 제2 드레인 영역을 포함하는 제2 트랜지스터를 포함하고,
상기 제1 화소 및 상기 제2 화소 각각에서, 상기 제2 드레인 영역은 상기 구동 게이트 전극에 전기적으로 연결되어 있고,
상기 제1 화소의 상기 제2 소스 영역 및 상기 제2 화소의 상기 제2 소스 영역은 모두 상기 연결 반도체층에 연결되어 있는 표시 장치.

청구항 7

제6항에서,
상기 구동 전압선이 전달하는 구동 전압을 인가받는 제1 전극,
상기 구동 게이트 전극에 전기적으로 연결되어 있는 제2 전극, 그리고
상기 제1 전극과 상기 제2 전극 사이에 위치하는 게이트 절연층을 더 포함하고,
상기 제2 드레인 영역은 상기 제2 전극에 전기적으로 연결되어 있고,
상기 제1 전극과 상기 제2 전극은 상기 게이트 절연층을 사이에 두고 서로 중첩하여 유지 축전기를 형성하는 표시 장치.

청구항 8

제7항에서,
상기 제1 전극과 상기 구동 전압선 사이에 위치하는 제1 절연층을 더 포함하고,
상기 제1 절연층은 상기 제1 전극 위에 위치하는 제1 접촉구를 포함하고,
상기 구동 전압선은 상기 제1 접촉구를 통해 상기 제1 전극에 전기적으로 연결되어 있는

표시 장치.

청구항 9

제6항에서,

상기 연결 반도체층 및 상기 공통 초기화 전압선과 다른 층에 위치하는 연결 전극을 더 포함하고,

상기 연결 전극은, 상기 연결 반도체층 위에 위치하는 적어도 하나의 제1 접촉구를 통해 상기 연결 반도체층에 전기적으로 연결되어 있고,

상기 공통 초기화 전압선은 상기 연결 전극 위에 위치하는 제2 접촉구를 통해 상기 연결 전극에 전기적으로 연결되어 있는

표시 장치.

청구항 10

제9항에서,

상기 연결 반도체층과 상기 연결 전극 사이에 위치하고, 상기 적어도 하나의 제1 접촉구를 가지는 제1 절연층, 그리고

상기 연결 전극과 상기 공통 초기화 전압선 사이에 위치하고, 상기 제2 접촉구를 가지는 제2 절연층을 더 포함하는 표시 장치.

청구항 11

제10항에서,

상기 연결 전극은 상기 데이터선과 동일한 층에 위치하는 표시 장치.

청구항 12

제10항에서,

상기 제1 화소 및 상기 제2 화소 각각은,

상기 제1 트랜지스터에 전기적으로 연결되어 있는 제3 트랜지스터, 그리고

상기 제3 트랜지스터에 전기적으로 연결되어 있는 화소 전극을 더 포함하고,

상기 공통 초기화 전압선은 상기 화소 전극과 동일한 층에 위치하는

표시 장치.

청구항 13

복수의 채널 영역을 포함하는 제1 반도체층을 포함하는 제1 화소,

상기 제1 화소에 제1방향으로 이웃하고, 복수의 채널 영역을 포함하는 제2 반도체층을 포함하는 제2 화소,

상기 제1 반도체층 및 상기 제2 반도체층과 교차하는 제1 스캔선,

상기 제1 반도체층 및 상기 제2 반도체층과 교차하며, 제1방향에 수직인 제2방향으로 상기 제1 스캔선과 이격되어 있는 제2 스캔선, 그리고

상기 제1 스캔선 및 상기 제2 스캔선과 교차하는 데이터선 및 구동 전압선을 포함하고,

상기 제1 화소 및 상기 제2 화소 각각은,

상기 복수의 채널 영역이 포함하는 제1 채널 영역, 그리고 상기 제1 채널 영역과 중첩하는 제1 게이트 전극으로서의 구동 게이트 전극을 포함하는 제1 트랜지스터, 그리고

상기 복수의 채널 영역이 포함하는 제2 채널 영역, 상기 제2 스캔선에 연결되어 있는 제2 게이트 전극, 상기 제2 채널 영역에 연결되어 있으며 서로 마주하는 제2 소스 영역 및 제2 드레인 영역을 포함하는 제2 트랜지스터를 포함하고,

상기 제1 화소 및 상기 제2 화소 각각에서, 상기 제2 드레인 영역은 상기 구동 게이트 전극에 전기적으로 연결되어 있고,

상기 제1 화소의 상기 제2 소스 영역 및 상기 제2 화소의 상기 제2 소스 영역은 서로 전기적 및 물리적으로 연결되어 있는

표시 장치.

청구항 14

제13항에서,

상기 제1 반도체층 및 상기 제2 반도체층과 같은 층에 위치하고, 상기 제1 화소의 상기 제2 소스 영역과 상기 제2 화소의 상기 제2 소스 영역을 서로 연결하는 연결 반도체층, 그리고

상기 연결 반도체층과 전기적으로 연결되어 있고 상기 제1 화소 및 상기 제2 화소의 상기 제2 트랜지스터에 초기화 전압을 전달할 수 있는 공통 초기화 전압선

을 더 포함하는 표시 장치.

청구항 15

제14항에서,

상기 구동 전압선이 전달하는 구동 전압을 인가받는 제1 전극,

상기 구동 게이트 전극에 전기적으로 연결되어 있는 제2 전극, 그리고

상기 제1 전극과 상기 제2 전극 사이에 위치하는 게이트 절연층

을 더 포함하고,

상기 제2 드레인 영역은 상기 제2 전극에 전기적으로 연결되어 있고,

상기 제1 전극과 상기 제2 전극은 상기 게이트 절연층을 사이에 두고 서로 중첩하여 유지 축전기를 형성하는

표시 장치.

청구항 16

제15항에서,

상기 제1 전극과 상기 구동 전압선 사이에 위치하는 제1 절연층을 더 포함하고,

상기 제1 절연층은 상기 제1 전극 위에 위치하는 제1 접촉구를 포함하고,

상기 구동 전압선은 상기 제1 접촉구를 통해 상기 제1 전극에 전기적으로 연결되어 있는

표시 장치.

청구항 17

제14항에서,

상기 연결 반도체층 및 상기 공통 초기화 전압선과 다른 층에 위치하는 연결 전극을 더 포함하고,

상기 연결 전극은, 상기 연결 반도체층 위에 위치하는 적어도 하나의 제1 접촉구를 통해 상기 연결 반도체층에 전기적으로 연결되어 있고,

상기 공통 초기화 전압선은 상기 연결 전극 위에 위치하는 제2 접촉구를 통해 상기 연결 전극에 전기적으로 연결되어 있는

표시 장치.

청구항 18

제17항에서,

상기 연결 반도체층과 상기 연결 전극 사이에 위치하고, 상기 적어도 하나의 제1 접촉구를 가지는 제1 절연층, 그리고

상기 연결 전극과 상기 공통 초기화 전압선 사이에 위치하고, 상기 제2 접촉구를 가지는 제2 절연층을 더 포함하는 표시 장치.

청구항 19

제18항에서,

상기 연결 전극은 상기 데이터선과 동일한 층에 위치하는 표시 장치.

청구항 20

제18항에서,

상기 제1 화소 및 상기 제2 화소 각각은,

상기 제1 트랜지스터에 전기적으로 연결되어 있는 제3 트랜지스터, 그리고

상기 제3 트랜지스터에 전기적으로 연결되어 있는 화소 전극을 더 포함하고,

상기 공통 초기화 전압선은 상기 화소 전극과 동일한 층에 위치하는

표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 유기 발광층을 포함하며, 하나의 전극으로부터 주입된 전자(electron)와 다른 전극으로부터 주입된 정공(hole)이 유기 발광층에서 결합하여 여기자(exciton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다.

[0003] 이러한 유기 발광 표시 장치의 하나의 화소에는 복수개의 스위칭 박막 트랜지스터를 형성하여 구동 박막 트랜지스터의 문턱 전압의 불균일 및 유기 발광 소자의 열화를 보상한다. 이 때, 구동 박막 트랜지스터를 초기화시키는 초기화 전압은 초기화 전압선을 통해 구동 박막 트랜지스터에 인가된다.

[0004] 또한, 최근 유기 발광 표시 장치의 시인성을 향상시키기 위해 시인성이 우수한 녹색 화소를 하나 더 배치한 4색 화소의 유기 발광 표시 장치가 적용되고 있으며, 4색 화소는 스트라이프 타입(stripe type), 바둑판 타입 또는 펜타일 타입(pentile type)으로 다양하게 배치된다.

[0005] 특히, 바둑판 타입의 4색 화소의 유기 발광 표시 장치에서는 어느 한 행에 배치된 2개의 화소와 인접한 행에 배치된 2개의 화소에 각각 초기화 전압선이 형성되며, 이 경우 초기화 전압선과 각 화소의 구동 박막 트랜지스터를 연결하기 위한 초기화 접촉구가 각 화소마다 형성되어야 한다.

[0006] 그러나, 고해상도의 유기 발광 표시 장치에서는 화소의 크기가 작아짐에 따라 각 화소마다 형성되는 초기화 접촉구에 의해 스토리지 캐패시터(Storage Capacitor)를 형성하기 위한 공간이 작아지게 되며, 각 화소마다 형성되는 초기화 접촉구에 의해 개구율도 저하된다.

발명의 내용

해결하려는 과제

- [0007] 본 발명은 전술한 배경 기술의 문제점을 해결하기 위한 것으로서, 스토리지 캐패시턴스를 증가시키면서 개구율을 향상시킬 수 있는 유기 발광 표시 장치에 관한 것이다.

과제의 해결 수단

- [0008] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판, 상기 기판 위의 제1 행에 배치되어 있는 제1 화소 및 제2 화소, 상기 제1 행에 인접한 제2 행에 배치되어 있으며 상기 제1 화소 및 제2 화소와 동일한 열에 각각 배치되어 있는 제3 화소 및 제4 화소를 포함하는 화소 유닛, 상기 화소 유닛에 스캔 신호 및 이전 스캔 신호를 각각 인가하는 스캔선 및 이전 스캔선, 상기 스캔선 및 이전 스캔선과 교차하며 상기 화소 유닛에 데이터 신호 및 구동 전압을 각각 인가하는 데이터선 및 구동 전압선, 상기 제1 화소 및 제2 화소와 상기 제3 화소 및 제4 화소 사이에 배치되어 있으며 상기 화소 유닛에 공통으로 연결되어 있으며 초기화 전압을 인가하는 공통 초기화 전압선을 포함할 수 있다.
- [0009] 상기 데이터선 및 구동 전압선과 동일한 층에 형성되어 있으며 상기 화소 유닛에 둘러싸여 있는 접촉구 연결 전극, 상기 데이터선, 구동 전압선 및 접촉구 연결 전극을 덮고 있는 보호막을 더 포함하고, 상기 공통 초기화 전압선은 상기 보호막 위에 형성되어 있으며, 상기 공통 초기화 전압선은 상기 보호막 중 상기 화소 유닛에 둘러싸여 있는 공통 초기화 접촉구를 통해 상기 접촉구 연결 전극과 연결되어 있을 수 있다.
- [0010] 상기 기판 위에 형성되어 있으며 상기 접촉구 연결 전극과 중첩하고 있는 접촉구 연결 반도체층, 상기 접촉구 연결 반도체층 위에 형성되어 있는 접촉구 게이트 절연막, 상기 접촉구 게이트 절연막 위에 형성되어 있는 상기 이전 스캔선과 상기 접촉구 연결 전극 사이에 형성되어 있는 층간 절연막을 더 포함할 수 있다.
- [0011] 상기 접촉구 연결 반도체층은 상기 층간 절연막에 형성되어 있는 보조 접촉구를 통해 상기 접촉구 연결 전극과 연결되어 있을 수 있다.
- [0012] 상기 접촉구 연결 반도체층은 상기 제1 화소, 제2 화소, 제3 화소 및 제4 화소에 각각 형성되어 있는 초기화 박막 트랜지스터와 연결되어 있을 수 있다.
- [0013] 상기 스캔선은 상기 제1 화소 및 제2 화소에 제1 스캔 신호를 인가하는 제1 스캔선, 상기 제3 화소 및 제4 화소에 제2 스캔 신호를 인가하는 제2 스캔선을 포함하고, 상기 제1 스캔선과 제2 스캔선은 상기 공통 초기화 전압선을 기준으로 이격되어 있을 수 있다.
- [0014] 상기 이전 스캔선은 상기 제1 화소 및 제2 화소에 제1 이전 스캔 신호를 인가하는 제1 이전 스캔선, 상기 제3 화소 및 제4 화소에 제2 이전 스캔 신호를 인가하는 제2 이전 스캔선을 포함하고, 상기 제1 이전 스캔선과 상기 제2 이전 스캔선은 서로 인접하여 있을 수 있다.
- [0015] 상기 데이터 전압선은 상기 제1 화소 및 제3 화소에 제1 데이터 신호를 인가하는 제1 데이터선, 상기 제2 화소 및 제4 화소에 제2 데이터 신호를 인가하는 제2 데이터선을 포함하고, 상기 제1 데이터선과 상기 제2 데이터선은 상기 공통 초기화 접촉구를 기준으로 대칭되어 위치하고 있을 수 있다.
- [0016] 상기 구동 전압선은 상기 제1 화소 및 제3 화소에 제1 구동 전압을 인가하는 제1 구동 전압선, 상기 제2 화소 및 제4 화소에 제2 구동 전압을 인가하는 제2 구동 전압선을 포함하고, 상기 제1 구동 전압선과 상기 제2 구동 전압선은 상기 공통 초기화 접촉구를 기준으로 대칭되어 위치하고 있을 수 있다.
- [0017] 상기 제1 화소 및 제2 화소는 상기 공통 초기화 전압선을 기준으로 상기 제3 화소 및 제4 화소와 대칭되어 있을 수 있다.
- [0018] 상기 제1 화소 및 제3 화소는 상기 공통 초기화 접촉구를 기준으로 각각 제2 화소 및 제4 화소와 대칭되어 있을 수 있다.

발명의 효과

- [0019] 본 발명에 따르면, 화소 유닛에 의해 둘러싸이는 위치에 화소 유닛과 모두 연결되는 하나의 공통 초기화 접촉구를 형성하고, 하나의 공통 초기화 접촉구에 연결되는 하나의 초기화 전압선을 배치함으로써, 각 화소마다 초기화 접촉구를 형성하지 않게 되어 개구율을 향상시킬 수 있다.
- [0020] 또한, 각 화소마다 초기화 접촉구를 형성하지 않아도 되므로 스토리지 캐패시터를 형성할 수 있는 공간을 확보

할 수 있다.

[0021] 따라서, 화소의 크기를 작게 할 수 있으므로 고해상도의 유기 발광 표시 장치에 적용하기 용이하다.

도면의 간단한 설명

[0022] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 등가 회로도이다.

도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소 유닛의 배치도이다.

도 3은 도 2의 유기 발광 표시 장치를 III-III선을 따라 자른 단면도이다.

도 4는 도 2의 유기 발광 표시 장치의 공통 초기화 접촉구 부분을 확대 도시한 배치도이다.

도 5는 도 2 및 도 4의 V-V선을 따라 자른 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0023] 이하, 첨부한 도면을 참고로 하여 본 발명의 여러 실시예들에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예들에 한정되지 않는다.

[0024] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.

[0025] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.

[0026] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

[0027] 그러면 본 발명의 일 실시예에 따른 유기 발광 표시 장치에 대하여 도 1 내지 도 5를 참고로 상세하게 설명한다.

[0028] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 등가 회로도이다.

[0029] 도 1에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소는 복수의 신호선(121, 122, 123, 171, 172, 193), 복수의 신호선에 연결되어 있는 복수개의 박막 트랜지스터(T1, T2, T3, T4, T5, T6), 캐패시터(Cst, Cb) 및 유기 발광 다이오드(organic light emitting diode, OLED)를 포함한다.

[0030] 박막 트랜지스터는 구동 박막 트랜지스터(driving thin film transistor)(T1), 스위칭 박막 트랜지스터(switching thin film transistor)(T2), 보상 박막 트랜지스터(T3), 초기화 박막 트랜지스터(T4), 제1 발광 제어 박막 트랜지스터(T5) 및 제2 발광 제어 박막 트랜지스터(T6)를 포함하며, 캐패시터(Cst, Cb)는 스토리지 캐패시터(storage capacitor)(Cst) 및 부스팅 캐패시터(boosting capacitor)(Cb)를 포함한다.

[0031] 신호선은 스캔 신호(Sn)를 전달하는 스캔선(121), 초기화 박막 트랜지스터(T4)에 이전 스캔 신호(Sn-1)를 전달하는 이전 스캔선(122), 제1 발광 제어 박막 트랜지스터(T5) 및 제2 발광 제어 박막 트랜지스터(T6)에 발광 제어 신호(En)를 전달하는 발광 제어선(123), 스캔선(121)과 교차하며 데이터 신호(Dm)를 전달하는 데이터선(171), 구동 전압(ELVDD)을 전달하며 데이터선(171)과 거의 평행하게 형성되어 있는 구동 전압선(172), 구동 박막 트랜지스터(T1)를 초기화하는 초기화 전압(Vint)을 전달하는 공통 초기화 전압선(193)을 포함한다.

[0032] 스위칭 박막 트랜지스터(T2)의 게이트 전극은 스캔선(121)과 연결되어 있고, 스위칭 박막 트랜지스터(T2)의 소스 전극은 데이터선(171)과 연결되어 있으며, 스위칭 박막 트랜지스터(T2)의 드레인 전극은 구동 박막 트랜지스터(T1)의 소스 전극 및 구동 전압선(172)과 전기적으로 연결되어 있다. 스위칭 박막 트랜지스터(T2)는 스캔선(121)을 통해 전달받은 스캔 신호에 따라 스위칭 동작을 수행한다.

[0033] 구동 박막 트랜지스터(T1)는 스위칭 박막 트랜지스터(T2)의 스위칭 동작에 따라 데이터 신호를 전달받아 유기 발광 소자(OLED)에 구동 전류를 공급한다.

[0034] 구동 박막 트랜지스터(T1)의 게이트 전극은 스토리지 캐패시터(Cst)의 일단과 연결되어 있고, 스토리지 캐패시

터(Cst)의 타단은 구동 전압선(172)과 연결되어 있다. 그리고, 스위칭 박막 트랜지스터(T2)의 게이트 전극은 부스팅 캐패시터(Cb)의 일단과 연결되어 있고, 부스팅 캐패시터(Cb)의 타단은 구동 박막 트랜지스터(T1)의 게이트 전극과 연결되어 있다.

- [0035] 구동 박막 트랜지스터(T1)의 드레인 전극은 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결된다. 그리고 유기 발광 다이오드(OLED)의 캐소드(cathode)는 공통 전압(ELVSS)과 연결되어 있다. 이에, 유기 발광 다이오드(OLED)는 구동 박막 트랜지스터(T1)로부터 구동 전류를 전달받아 발광함으로써 영상을 표시한다.
- [0036] 이하에서 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 한 화소의 구체적인 동작 과정을 상세히 설명한다.
- [0037] 우선, 이전 스캔선(122)을 통해 전달되는 이전 스캔 신호(Sn-1)에 따라 초기화 박막 트랜지스터(T4)가 온 상태인 동안, 스토리지 캐패시터(Cst)의 일단 및 구동 박막 트랜지스터(T1)의 게이트 전극에 초기화 전압(Vint)이 공급된다.
- [0038] 다음으로, 스캔선(121)을 통해 전달되는 스캔 신호(Sn)에 따라 스위칭 박막 트랜지스터(T2) 및 보상 박막 트랜지스터(T3)가 턴 온(turn on) 된다. 스위칭 박막 트랜지스터(T2) 및 보상 박막 트랜지스터(T3)가 온 상태인 동안, 데이터선(171)을 통해 전달되는 데이터 신호(Dm)는 구동 박막 트랜지스터(T1)의 소스 전극에 전달되고, 구동 박막 트랜지스터(T1)는 다이오드 연결된다. 그러면, 구동 박막 트랜지스터(T1)의 게이트 전극 및 소스 전극에는 데이터 전압에서 구동 박막 트랜지스터(T1)의 문턱 전압만큼 차감된 전압이 인가된다.
- [0039] 그 다음으로, 발광 제어선(123)을 통해 전달되는 발광 제어 신호(En)에 의해 제1 발광 제어 박막 트랜지스터(T5) 및 제2 발광 제어 박막 트랜지스터(T6)가 턴 온 되고, 스캔선(121)을 통해 전달되는 스캔 신호(Sn)의 상승에 의해 구동 박막 트랜지스터(T1)의 게이트 전극에 걸리는 전압은 부스팅된다.
- [0040] 제1 발광 제어 박막 트랜지스터(T5) 및 제2 발광 제어 박막 트랜지스터(T6)가 온 상태인 동안, 구동 박막 트랜지스터(T1)의 소스 전극에 구동 전압선(172)의 구동 전압(ELVDD)이 공급되고, 구동 박막 트랜지스터(T1)에는 게이트 전극과 소스 전극 사이에 걸리는 전압간의 전압차에 따른 구동 전류가 흐른다. 구동 전류는 온 상태인 제2 발광 제어 박막 트랜지스터(T6)를 통해 유기 발광 다이오드(OLED)의 애노드에 전달되어 유기 발광 다이오드(OLED)는 발광한다.
- [0041] 그러면 도 1에 도시한 유기 발광 표시 장치의 하나의 화소가 4개 배치된 화소 유닛의 상세 구조에 대하여 도 2 내지 도 5를 도 1과 함께 참고하여 상세하게 설명한다.
- [0042] 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소 유닛의 배치도이고, 도 3은 도 2의 유기 발광 표시 장치를 III-III선을 따라 자른 단면도이다.
- [0043] 도 2 및 도 3에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기관(110), 기관(110) 위에 형성되어 있으며 4색 화소로 이루어진 화소 유닛(R, Ga, B, Gb), 화소 유닛(R, Ga, B, Gb)에 스캔 신호(Sn) 및 이전 스캔 신호(Sn-1)를 각각 인가하며 행 방향을 따라 형성되어 있는 스캔선(121) 및 이전 스캔선(122), 스캔선(121) 및 이전 스캔선(122)과 교차하고 있으며 화소 유닛(R, Ga, B, Gb)에 데이터 신호(Dm) 및 구동 전압(ELVDD)을 각각 인가하는 데이터선(171) 및 구동 전압선(172), 화소 유닛(R, Ga, B, Gb) 사이에 배치되어 행 방향을 따라 형성되어 있으며 화소 유닛(R, Ga, B, Gb)에 공통으로 초기화 전압(Vint)을 인가하는 공통 초기화 전압선(193)을 포함한다.
- [0044] 화소 유닛(R, Ga, B, Gb)는 제1 행에 배치되어 있는 제1 화소 및 제2 화소, 제1 행에 인접한 제2 행에 배치되어 있는 제3 화소 및 제4 화소를 포함한다. 본 실시예에서는 제1 화소, 제2 화소, 제3 화소 및 제4 화소는 각각 적색 화소(R), 제1 녹색 화소(Ga), 청색 화소(B) 및 제2 녹색 화소(Gb)에 대응된다. 따라서, 이하에서는 화소 유닛(R, Ga, B, Gb)는 적색 화소(R), 제1 녹색 화소(Ga), 청색 화소(B) 및 제2 녹색 화소(Gb)를 포함하는 것으로 설명한다.
- [0045] 청색 화소(B)는 적색 화소(R)와 동일한 열에 배치되어 있으며, 제2 녹색 화소(Gb)는 제1 녹색 화소(Ga)와 동일한 열에 배치되어 있으므로, 적색 화소(R), 제1 녹색 화소(Ga), 청색 화소(B) 및 제2 녹색 화소(Gb)는 바둑판 타입의 화소 유닛(R, Ga, B, Gb)를 이룬다.
- [0046] 스캔선(121)은 적색 화소(R) 및 제1 녹색 화소(Ga)에 제1 스캔 신호를 인가하는 제1 스캔선(121a), 청색 화소(B) 및 제2 녹색 화소(Gb)에 제2 스캔 신호를 인가하는 제2 스캔선(121b)을 포함한다. 그리고, 이전 스캔선(122)은 적색 화소(R) 및 제1 녹색 화소(Ga)에 제1 이전 스캔 신호를 인가하는 제1 이전 스캔선(122a), 청색 화

소(B) 및 제2 녹색 화소(Gb)에 제2 이전 스캔 신호를 인가하는 제2 이전 스캔선(122b)을 포함한다.

- [0047] 제1 스캔선(121a)과 제2 스캔선(121b)은 공통 초기화 전압선(193)을 기준으로 서로 일정한 간격만큼 이격되어 있으며, 제1 이전 스캔선(122a)과 제2 이전 스캔선(122b)은 서로 인접하여 있다.
- [0048] 데이터선(171)은 적색 화소(R) 및 청색 화소(B)에 제1 데이터 신호를 인가하는 제1 데이터선(171a), 제1 녹색 화소(Ga) 및 제2 녹색 화소(Gb)에 제2 데이터 신호를 인가하는 제2 데이터선(171b)을 포함한다. 그리고, 구동 전압선(172)은 적색 화소(R) 및 청색 화소(B)에 제1 구동 전압을 인가하는 제1 구동 전압선(172a), 제1 녹색 화소(Ga) 및 제2 녹색 화소(Gb)에 제2 구동 전압을 인가하는 제2 구동 전압선(172b)을 포함한다.
- [0049] 제1 데이터선(171a)과 제2 데이터선(171b)은 공통 초기화 접촉구(185)를 기준으로 서로 대칭되어 위치하고 있으며, 제1 구동 전압선(172a)과 제2 구동 전압선(172b)은 공통 초기화 접촉구(185)를 기준으로 대칭되어 위치하고 있다.
- [0050] 공통 초기화 전압선(193)은 적색 화소(R) 및 제1 녹색 화소(Ga)와 제 청색 화소(B) 및 제2 녹색 화소(Gb) 사이에 배치되어 있으며 화소 유닛(R, Ga, B, Gb)의 초기화 박막 트랜지스터(T4)에 공통으로 연결되어 있다.
- [0051] 적색 화소(R), 제1 녹색 화소(Ga), 청색 화소(B) 및 제2 녹색 화소(Gb)마다 각각 구동 박막 트랜지스터(T1), 스위칭 박막 트랜지스터(T2), 보상 박막 트랜지스터(T3), 초기화 박막 트랜지스터(T4), 제1 발광 제어 박막 트랜지스터(T5), 제2 발광 제어 박막 트랜지스터(T6), 스토리지 캐패시터(Cst), 부스팅 캐패시터(Cb), 그리고 유기 발광 다이오드(OLED)(70)가 형성되어 있다.
- [0052] 여기서 적색 화소(R) 및 청색 화소(B)에 형성되어 있는 박막 트랜지스터들을 중심으로 그 구조에 대해 상세히 설명하며, 제1 녹색 화소(Ga) 및 제2 녹색 화소(Gb)에 형성되어 있는 박막 트랜지스터들의 구조도 이와 대부분 동일하다.
- [0053] 구동 박막 트랜지스터(T1)는 구동 반도체층(131a), 구동 게이트 전극(125a), 구동 소스 전극(176a) 및 구동 드레인 전극(177a)을 포함한다. 구동 소스 전극(176a)은 구동 반도체층(131a)의 구동 소스 영역에 해당하고, 구동 드레인 전극(177a)은 구동 반도체층(131a)의 구동 드레인 영역에 해당한다.
- [0054] 스위칭 박막 트랜지스터(T2)는 스위칭 반도체층(131b), 스위칭 게이트 전극(125b), 스위칭 소스 전극(176b) 및 스위칭 드레인 전극(177b)을 포함한다.
- [0055] 보상 박막 트랜지스터(T3)는 보상 반도체층(131c), 보상 게이트 전극(125c), 보상 소스 전극(176c) 및 보상 드레인 전극(177c)을 포함하고, 초기화 박막 트랜지스터(T4)는 초기화 반도체층(131d), 초기화 게이트 전극(125d), 초기화 소스 전극(176d) 및 초기화 드레인 전극(177e)을 포함한다.
- [0056] 제1 발광 제어 박막 트랜지스터(T5)는 제1 발광 제어 반도체층(131e), 제1 발광 제어 게이트 전극(125e), 제1 발광 제어 소스 전극(176e) 및 제1 발광 제어 드레인 전극(177e)을 포함하고, 제2 발광 제어 박막 트랜지스터(T6)는 제2 발광 제어 반도체층(131f), 제2 발광 제어 게이트 전극(125f), 제2 발광 제어 소스 전극(176f) 및 제2 발광 제어 드레인 전극(177f)을 포함한다.
- [0057] 스토리지 캐패시터(Cst)는 게이트 절연막(140)을 사이에 두고 배치되는 제1 축전판(132)과 제2 축전판(127)을 포함한다. 여기서, 층간 절연막(140)은 유전체가 되며, 스토리지 캐패시터(Cst)에서 축전된 전하와 양 축전판(132, 127) 사이의 전압에 의해 유지 용량이 결정된다.
- [0058] 구동 박막 트랜지스터(T1)의 구동 반도체층(131a)은 스위칭 반도체층(131b) 및 보상 반도체층(131c)과 제1 발광 제어 반도체층(131e) 및 제2 발광 제어 반도체층(131f)를 서로 연결한다.
- [0059] 따라서, 구동 소스 전극(176a)은 스위칭 드레인 전극(177b) 및 제1 발광 제어 드레인 전극(177e)과 연결되고, 구동 드레인 전극(177a)은 보상 드레인 전극(177c) 및 제2 발광 제어 소스 전극(176f)과 연결된다.
- [0060] 스토리지 캐패시터(Cst)의 제1 축전판(132)은 보상 소스 전극(176c) 및 초기화 드레인 전극(177d)과 연결되며, 제2 축전판(128)은 공통 전압선(172)과 연결되며 스캔선(121)과 거의 평행하게 형성된다.
- [0061] 부스팅 캐패시터(Cb)의 제1 축전판(133)은 연결 부재(174)을 통해 구동 게이트 전극(125a)과 연결되며, 제2 축전판(129)은 스캔선(121)에서 돌출된 부분이다.
- [0062] 스위칭 박막 트랜지스터(T2)는 발광시키고자 하는 화소를 선택하는 스위칭 소자로 사용된다. 스위칭 게이트 전극(125b)은 스캔선(121)에 연결된다. 스위칭 소스 전극(176b)은 데이터선(171)에 연결된다. 스위칭 드레인 전

극(177b)은 구동 박막 트랜지스터(T1) 및 제1 발광 제어 박막 트랜지스터(T5)와 연결된다.

- [0063] 제2 발광 제어 박막 트랜지스터(T6)의 제2 발광 제어 드레인 전극(177f)은 보호막(180)의 접촉구(181)를 통해 유기 발광 다이오드(70)의 화소 전극(191)과 직접 연결된다.
- [0064] 이러한 박막 트랜지스터((T1, T2, T3, T4, T5, T6)를 가지는 적색 화소(R) 및 제1 녹색 화소(Ga)는 공통 초기화 전압선(193)을 기준으로 청색 화소(B) 및 제2 녹색 화소(Gb)와 대칭되어 있다.
- [0065] 또한, 적색 화소(R) 및 청색 화소(B)는 공통 초기화 접촉구(185)를 기준으로 각각 제1 녹색 화소(Ga) 및 제2 녹색 화소(Gb)와 대칭되어 있다.
- [0066] 이하, 도 3을 참조하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구조에 대해 적층 순서에 따라 구체적으로 설명한다.
- [0067] 이 때, 제2 발광 제어 박막 트랜지스터(T6)를 중심으로 박막 트랜지스터의 구조에 대해 설명한다. 그리고 나머지 박막 트랜지스터(T1, T2, T3, T4, T5)는 제2 발광 제어 박막 트랜지스터(T6)의 적층 구조와 대부분 동일하므로 상세한 설명은 생략한다.
- [0068] 기판(110) 위에는 버퍼층(111)이 형성되어 있고, 버퍼층(111) 위에 제2 발광제어 반도체층(131f)이 형성되어 있다. 기판(110)은 유리, 석영, 세라믹, 플라스틱 등으로 이루어진 절연성 기판으로 형성된다. 제2 발광 제어 반도체층(131f)은 다결정 규소막으로 형성된다. 또한, 제2 발광 제어 반도체층(131f)은 불순물이 도핑되지 않은 채널 영역과, 채널 영역의 양 옆으로 p+ 도핑되어 형성된 소스 영역 및 드레인 영역을 포함한다. 여기서, 이러한 불순물은 박막 트랜지스터의 종류에 따라 달라진다.
- [0069] 제2 발광 제어 반도체층(131f) 위에는 질화 규소(SiNx) 또는 산화 규소(SiO2) 따위로 형성된 게이트 절연막(140)이 형성되어 있다.
- [0070] 게이트 절연막(140) 위에 스위칭 게이트 전극(125b) 및 보상 게이트 전극(125c)을 포함하는 스캔선(121), 초기화 게이트 전극(125d)을 포함하는 이전 스캔선(122), 구동 게이트 전극(125a), 제2 발광 제어 게이트 전극(125f)을 포함하는 발광 제어선(123)을 포함하는 게이트 배선이 형성되어 있다. 그리고 제2 발광 제어 게이트 전극(125f)은 제2 발광 제어 반도체층(131f)의 적어도 일부, 특히 채널 영역과 중첩되도록 형성된다. 게이트 배선은 스토리지 캐패시터를 이루는 제2 축전판(127)을 더 포함한다. 제2 축전판(127)은 구동 전압선(172)과 접촉구(168)를 통해 연결된다.
- [0071] 게이트 절연막(140) 상에는 제2 발광 제어 게이트 전극(125e)을 덮는 층간 절연막(160)이 형성되어 있다. 게이트 절연막(140)과 층간 절연막(160)은 제2 발광 제어 반도체층(131f)의 드레인 영역을 드러내는 접촉 구멍(163)을 함께 갖는다. 층간 절연막(160)은 게이트 절연막(140)과 마찬가지로, 질화 규소(SiNx) 또는 산화 규소(SiO2) 등의 세라믹(ceramic) 계열의 소재를 사용하여 만들어진다.
- [0072] 층간 절연막(160) 위에는 스위칭 소스 전극(176b)을 포함하는 데이터선(171), 연결 부재(174), 제2 발광 제어 드레인 전극(177f), 구동 전압선(172)을 포함하는 데이터 배선이 형성되어 있다.
- [0073] 그리고 스위칭 소스 전극(176b)과 제2 발광 제어 드레인 전극(177f)은 각각 층간 절연막(160) 및 게이트 절연막(140)에 형성된 접촉 구멍(162, 163)을 통해 각각 스위칭 반도체층(131b)의 소스 영역, 제2 발광 제어 반도체층(131f)의 드레인 영역과 연결된다.
- [0074] 층간 절연막(160) 상에는 데이터 배선(171, 174, 177f, 172)을 덮는 보호막(180)이 형성되어 있고, 보호막(180) 위에는 화소 전극(191)이 형성되어 있다. 보호막(180)에 형성된 접촉구(181)를 통해 화소 전극(191)은 제2 발광 제어 드레인 전극(177f)과 연결된다.
- [0075] 화소 전극(191)의 가장자리 및 보호막(180) 위에는 격벽(350)이 형성되어 있고, 격벽(350)은 화소 전극(191)을 드러내는 격벽 개구부(351)를 가진다. 격벽(350)은 폴리아크릴계 수지(polyacrylates resin) 및 폴리이미드계(polyimides) 등의 수지 또는 실리카 계열의 무기물 등으로 만들 수 있다.
- [0076] 격벽 개구부(351)로 노출된 화소 전극(191) 위에는 유기 발광층(370)이 형성되고, 유기 발광층(370) 상에는 공통 전극(270)이 형성된다. 이와 같이, 화소 전극(191), 유기 발광층(370) 및 공통 전극(270)을 포함하는 유기 발광 다이오드(70)가 형성된다.
- [0077] 여기서, 화소 전극(191)은 정공 주입 전극인 애노드이며, 공통 전극(270)은 전자 주입 전극인 캐소드가 된다.

그러나 본 발명에 따른 일 실시예는 반드시 이에 한정되는 것은 아니며, 유기 발광 표시 장치의 구동 방법에 따라 화소 전극(191)이 캐소드가 되고, 공통 전극(270)이 애노드가 될 수도 있다. 화소 전극(191) 및 공통 전극(270)으로부터 각각 정공과 전자가 유기 발광층(370) 내부로 주입되고, 주입된 정공과 전자가 결합한 엑시톤(exiton)이 여기상태로부터 기저상태로 떨어질 때 발광이 이루어진다.

[0078] 유기 발광층(370)은 저분자 유기물 또는 PEDOT(Poly 3,4-ethylenedioxythiophene) 등의 고분자 유기물로 이루어진다. 또한, 유기 발광층(370)은 발광층과, 정공 주입층(hole injection layer, HIL), 정공 수송층(hole transporting layer, HTL), 전자 수송층(electron transporting layer, ETL), 및 전자 주입층(electron injection layer, EIL) 중 하나 이상을 포함하는 다중막으로 형성될 수 있다. 이들 모두를 포함할 경우, 정공 주입층이 양극인 화소 전극(710) 상에 배치되고, 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층된다. 공통 전극(270)은 반사형 도전성 물질로 형성되므로 배면 발광형의 유기 발광 표시 장치가 된다. 반사형 물질로는 리튬(Li), 칼슘(Ca), 플루오르화리튬/칼슘(LiF/Ca), 플루오르화리튬/알루미늄(LiF/Al), 알루미늄(Al), 은(Ag), 마그네슘(Mg), 또는 금(Au) 등의 물질을 사용할 수 있다.

[0079] 한편, 이하에서 화소 유닛에 의해 둘러싸인 위치에 형성되어 있는 공통 초기화 접촉구에 대해 상세히 설명한다.

[0080] 도 4는 도 2의 유기 발광 표시 장치의 공통 초기화 접촉구 부분을 확대 도시한 배치도이고, 도 5는 도 2 및 도 4의 V-V선을 따라 자른 단면도이다.

[0081] 도 4 및 도 5에 도시한 바와 같이, 기판(110) 위에 버퍼층(111)이 형성되어 있고, 버퍼층(111) 위에 접촉구 연결 반도체층(135)이 형성되어 있다. 접촉구 연결 반도체층(135)은 4개의 외부 연결 가지(135R, 135Ga, 135B, 135Gb)와, 2개의 내부 연결 가지(1351, 1352)를 가진다. 4개의 외부 연결 가지(135R, 135Ga, 135B, 135Gb)는 화소 유닛(R, Ga, B, Gb)의 각각의 초기화 반도체층(131d)와 연결되어 있다.

[0082] 접촉구 연결 반도체층(135) 위에는 게이트 절연막(140)이 형성되어 있고, 게이트 절연막(140) 위에는 이전 스캔선(122)이 형성되어 있고, 이전 스캔선(122) 위에는 층간 절연막(160)이 형성되어 있다. 층간 절연막(160) 위에는 접촉구 연결 전극(175)이 형성되어 있다. 접촉구 연결 전극(175)은 화소 유닛(R, Ga, B, Gb)에 둘러싸여 있으며, 데이터선(171) 및 구동 전압선(172)과 동일한 층에 형성되어 있다. 접촉구 연결 반도체층(135)의 2개의 내부 연결 가지(1351, 1352)는 층간 절연막(160)에 형성되어 있는 보조 접촉구(169)를 통해 접촉구 연결 전극(175)과 연결되어 있다.

[0083] 접촉구 연결 전극(175) 및 층간 절연막(160) 위에는 보호막(180)이 형성되어 있고, 보호막(180) 위에는 공통 초기화 전압선(193)이 형성되어 있다. 보호막(180)에는 접촉구 연결 전극(175)을 노출하는 하나의 공통 초기화 접촉구(185)가 형성되어 있다. 이러한 공통 초기화 접촉구(185)는 화소 유닛(R, Ga, B, Gb)에 둘러싸이는 위치에 형성되어 있으며, 공통 초기화 전압선(193)은 공통 초기화 접촉구(185)를 통해 접촉구 연결 전극(175)과 연결되어 있다.

[0084] 따라서, 이전 스캔선(122)을 통해 이전 스캔 신호가 전달되면, 이전 스캔선(122)에 연결된 화소 유닛(R, Ga, B, Gb)의 초기화 박막 트랜지스터(T4)가 턴온된다. 이 때, 공통 초기화 전압선(193)을 통해 전달되는 초기화 전압은 공통 초기화 접촉구(185)를 통해 접촉구 연결 전극(175)으로 전달되고, 이어서 초기화 전압은 보조 접촉구(169)를 통해 접촉구 연결 반도체층(135)으로 전달된다. 따라서, 초기화 전압은 접촉구 연결 반도체층(135)의 4개의 외부 연결 가지(135R, 135Ga, 135B, 135Gb)를 통해 화소 유닛의 각각의 구동 박막 트랜지스터(T1)의 게이트 전극에 공급되어 구동 박막 트랜지스터(T1)를 초기화시킨다.

[0085] 이와 같이, 화소 유닛(R, Ga, B, Gb)에 둘러싸이는 위치에 화소 유닛(R, Ga, B, Gb)과 모두 연결되는 하나의 공통 초기화 접촉구(185)를 형성하고, 하나의 공통 초기화 접촉구(185)에 연결되는 하나의 공통 초기화 전압선(193)을 배치함으로써, 각 화소마다 초기화 접촉구를 형성하지 않게 되어 개구율을 향상시킬 수 있다.

[0086] 또한, 각 화소마다 초기화 접촉구를 형성하지 않아도 되므로 스토리지 캐패시터를 형성할 수 있는 공간을 확보할 수 있다.

[0087] 따라서, 화소의 크기를 작게 할 수 있으므로 고해상도의 유기 발광 표시 장치에 적용하기 용이하다.

[0089] *본 발명을 앞서 기재한 바에 따라 바람직한 실시예를 통해 설명하였지만, 본 발명은 이에 한정되지 않으며 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에 종사하는 자들은 쉽게 이해할 것이다.

부호의 설명

[0090]

110: 기판

122: 이전 스캔선

135: 접촉구 연결 반도체층

140: 게이트 절연막

160: 층간 절연막

175: 접촉구 연결 전극

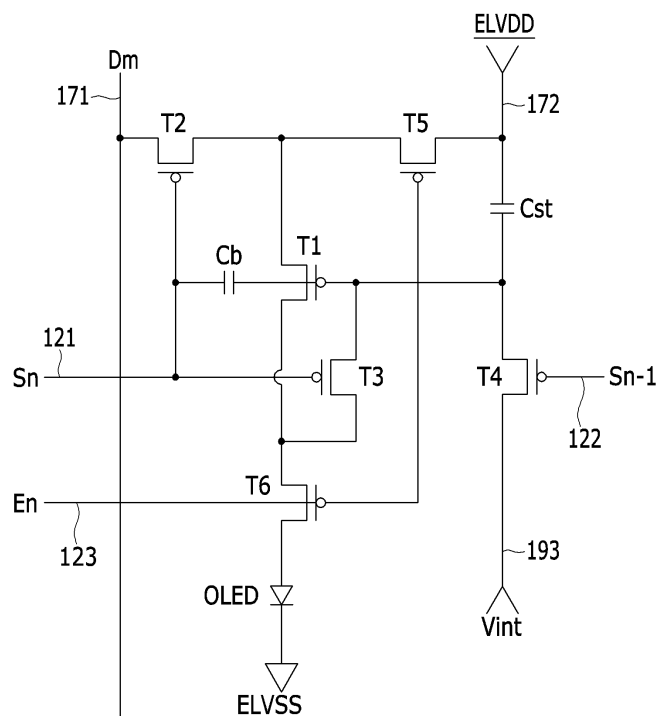
180: 보호막

185: 공통 초기화 접촉구

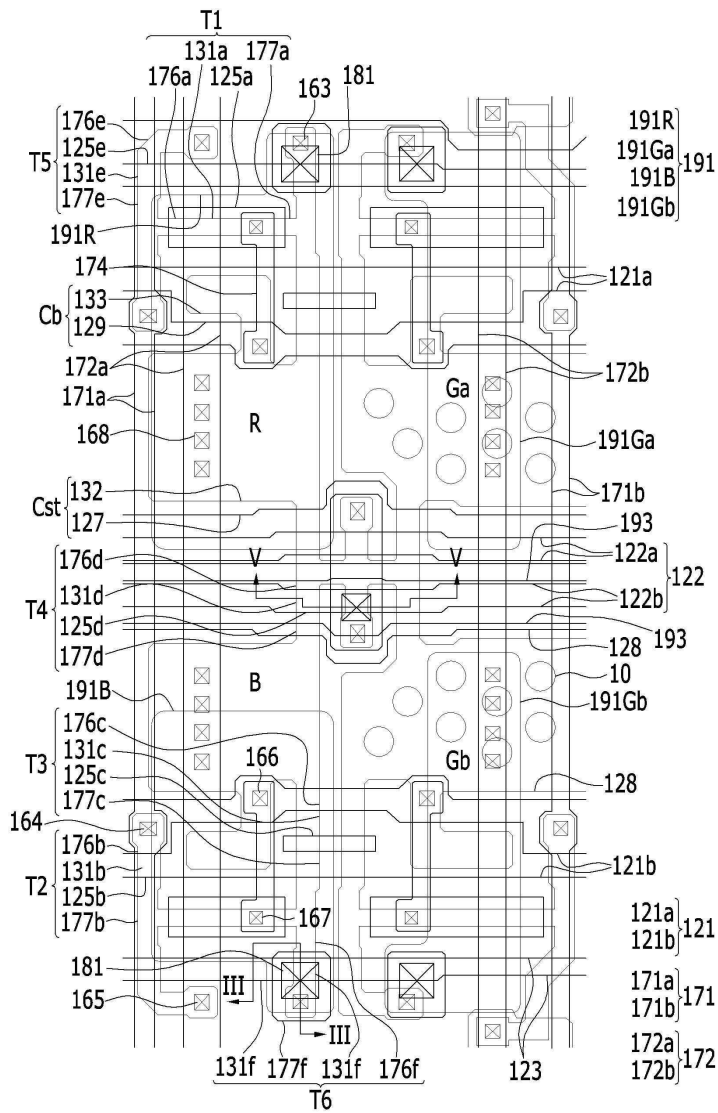
193: 공통 초기화 전압선

도면

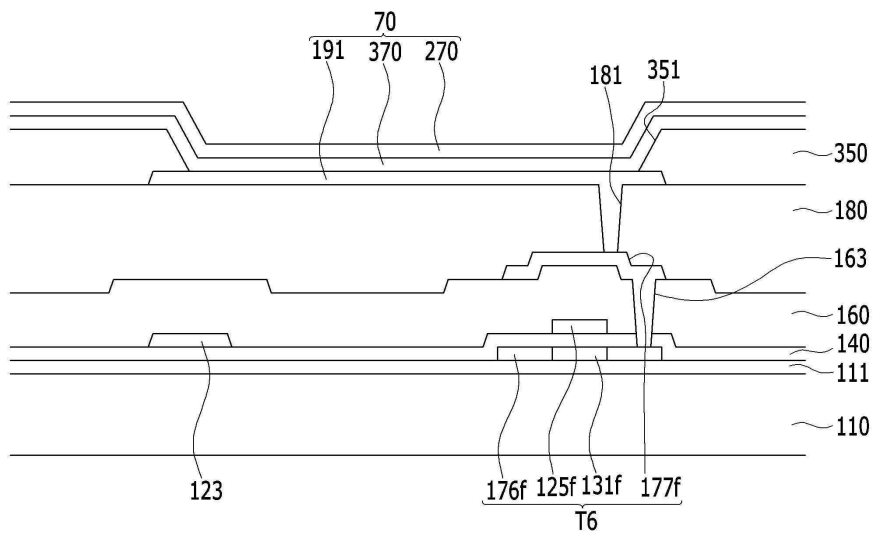
도면1



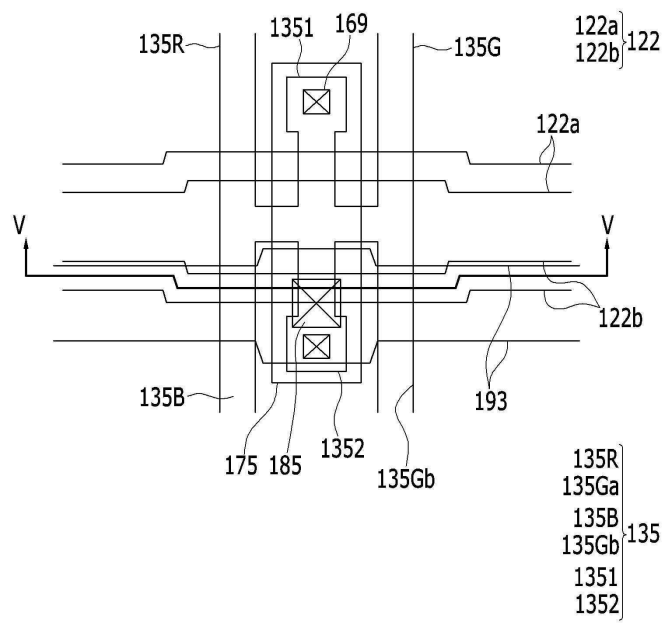
도면2



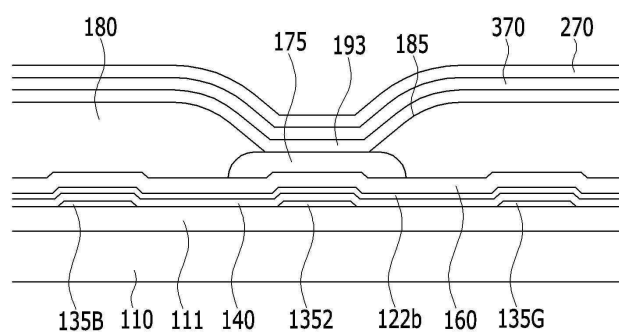
도면3



도면4



도면5



专利名称(译)	有机发光二极管显示器		
公开(公告)号	KR102063314B1	公开(公告)日	2020-01-08
申请号	KR1020180149530	申请日	2018-11-28
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	현주희 방현철		
发明人	현주희 방현철		
IPC分类号	G09G3/3233 G06F3/038 H01L27/32 H01L51/52		
CPC分类号	G09G3/3233 G06F3/038 H01L27/3216 H01L27/3276 H01L51/5203 H01L51/5246 H01L51/5253 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2320/0219		
审查员(译)	这蓬莱		
其他公开文献	KR1020180130092A		
外部链接	Espacenet		

摘要(译)

有机发光显示装置技术领域本发明涉及一种有机发光显示装置，该有机发光显示装置包括：基板；以及基板。像素单元，其包括在基板上的第一行中放置的第一像素和第二像素，以及在与第一行相邻的第二行中放置的第三像素和第四像素。作为第一像素和第二像素；将扫描信号和先前扫描信号施加到像素单元的扫描线和先前扫描线；数据线和操作电压线与扫描线和前一条扫描线交叉并分别向像素单元施加数据信号和操作电压；设置在第一像素和第二像素与第三像素和第四像素之间的公共初始化电压线共同连接到像素单元，并施加初始化电压。因此，有机发光显示装置可以通过在像素单元围绕的位置处形成一个连接到整个像素单元的公共初始化接触孔并放置一个初始化来在每个像素上不形成初始化接触孔，从而增加开口率。电压线连接到一个公共的初始化接触孔。

