



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0132016

(43) 공개일자 2017년12월01일

(51) 국제특허분류(Int. Cl.)

G09G 3/3233 (2016.01)

(52) CPC특허분류

G09G 3/3233 (2013.01)

G09G 2300/0852 (2013.01)

(21) 출원번호 10-2016-0062959

(22) 출원일자 2016년05월23일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

전창훈

경기도 파주시 쇠재로 30 서원마을아파트 703동
1401호

나성훈

서울특별시 성동구 금호로 100 벽산아파트 107동
1002호

(74) 대리인

특허법인인벤투스

전체 청구항 수 : 총 33 항

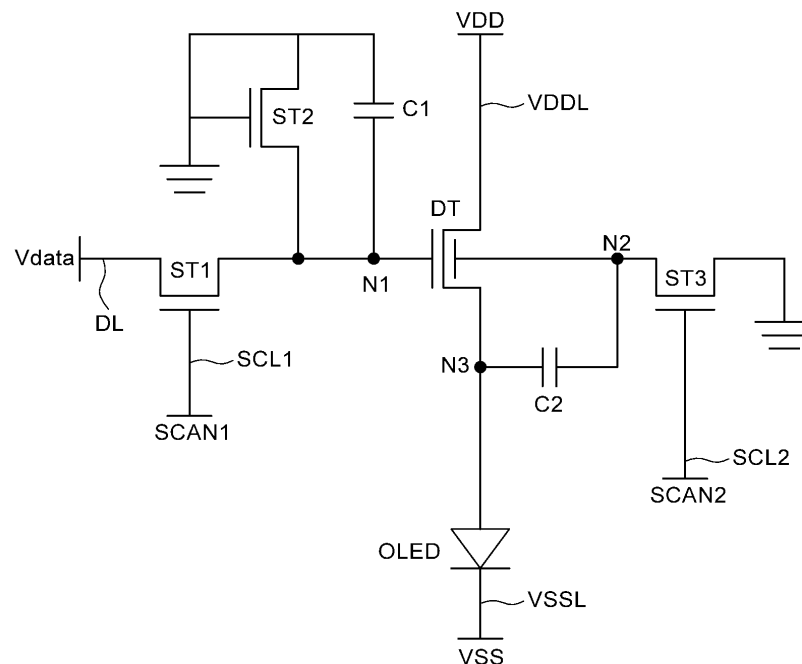
(54) 발명의 명칭 OLED 표시 장치 및 그의 구동 방법

(57) 요약

본 발명은 OLED 표시 장치 및 그의 구동 방법에 관한 것으로, OLED 표시장치는 복수 화소 각각이 유기발광 소자와, 유기발광 소자를 구동하는 화소 구동 회로를 구비하고, 화소 구동 회로는 하부 게이트 전극과 상부 게이트 전극을 구비하고, 유기발광소자와 함께 제1전원 공급라인(VDDL)과 제2전원 공급 라인(VSSL) 사이에 직렬로 연결

(뒷면에 계속)

대표도 - 도2



된 구동 스위칭 소자(DT), 제1 스캔 신호에 대응하여 데이터 신호 라인(DL)과 구동 스위칭 소자의 하부 게이트 전극에 접속된 제1 노드(N1)를 서로 연결하는 제1 스위칭 소자(ST1), 제1 노드와 연결되고, 제2 게이트 전극과 제2 드레인 전극이 공통으로 접지되는 다이오드 연결 형태의 제2 스위칭 소자(ST2), 제2 스캔 신호에 대응하여 접지단과 구동 스위칭 소자의 상부 게이트 전극에 접속된 제2 노드(N2)를 서로 연결하는 제3 스위칭 소자(ST3), 제1 노드(N1)와 제2 스위칭 소자(ST2) 사이에 전기적으로 연결된 제1 커패시터(C1) 및 제2 노드와 구동 스위칭 소자의 드레인에 접속된 제3 노드(N3) 사이에 위치하는 제2 커패시터(C2)를 구비한다.

또한, OLED 표시장치의 화소 구동 회로는 제2 및 제3 스위칭 소자(ST2, ST3)를 턴-온시켜, 제1 노드(N1)에는 음의 문턱전압($-V_{th}$)이 인가 되고, 제2 노드(N2)는 0V로 초기화하는 초기화 기간, 제3 스위칭 소자(ST3)와 구동 스위칭 소자(DT)를 턴-온시켜, 제3 노드(N3)에 음의 문턱전압의 두 배가 인가되고, 제2 커패시터(C2)에 두 배의 문턱전압($2V_{th}$)이 저장되는 샘플링 기간, 제1 스위칭 소자(ST1)는 턴-온 시키고, 제2 및 제3 스위칭 소자(ST2, ST3)는 턴-오프 시켜, 제1 노드(N1)에 데이터 전압(V_{data})이 인가되고, 제3 노드(N3)에 유기발광소자 전압(V_{OLED})이 충전되고, 제2 노드(N2)는 유기발광소자 전압과 두 배의 문턱전압이 더해진 전압으로 부스팅(Boosting)되는 프로그래밍 기간 및 제1와 제2 스위칭 소자(ST1, ST2)를 턴-오프 시켜 제1 스위칭 소자(ST1)로부터 유입된 데이터 신호에 대응하여, 구동 스위칭 소자(DT)가 유기발광소자에 구동 전류를 공급하는 발광 기간으로 구분하여 동작하는 것을 특징으로 한다.

(52) CPC특허분류

G09G 2320/0233 (2013.01)

G09G 2320/0257 (2013.01)

명세서

청구범위

청구항 1

유기발광 소자;

상기 유기발광 소자의 구동에 관여하고, 하부 게이트 전극(BG), 옥사이드 반도체 층, 소스 전극, 드레인 전극 및 상부 게이트 전극(TG)을 포함하는 구동 트랜지스터;

상기 구동 트랜지스터의 하부 게이트 전극에 전기적으로 연결되어, 상기 구동 트랜지스터의 제어에 필요한 데이터 전압(Vdata) 전송에 관여하는 제1 스위칭 트랜지스터;

상기 하부 게이트 전극과 전기적으로 연결되며, 데이터 전압의 충전에 관여하는 저장 커패시터(Cst);

상기 저장 커패시터에 문턱전압(Vth)을 저장하는 제2 스위칭 트랜지스터;

상기 구동 트랜지스터의 상부 게이트 전극과 직접 연결되어, 상기 구동 트랜지스터의 문턱전압 편차를 보상하는 보상 트랜지스터; 및

상기 구동 트랜지스터의 소스 전극과 상기 보상 트랜지스터의 소스 전극 사이에 형성되어 문턱전압이 저장된 보상 커패시터(Ccomp)를 포함하는 유기발광 표시장치.

청구항 2

제1항에 있어서,

상기 게이트 절연층의 두께는 상기 구동 트랜지스터의 문턱전압을 보상하는 보상값에 의해 제어되는 것을 특징으로 하는 유기발광 표시장치.

청구항 3

제1항에 있어서,

상기 제1 스위칭 트랜지스터는 제1 게이트 전극, 제1 옥사이드 반도체 층, 제1 소스 전극 및 제1 드레인 전극을 구비하고, 상기 제1 소스 전극은 상기 구동 트랜지스터의 하부 게이트 전극과 접속된 제1노드(N1)와 직접 연결되는 것을 특징으로 하는 유기발광 표시장치.

청구항 4

제1항에 있어서,

상기 제2 스위칭 트랜지스터는 제2 게이트 전극, 제2 옥사이드 반도체 층, 제2 소스 전극 및 제3 드레인 전극을 구비하고, 상기 제2 게이트 전극과 상기 제2 드레인 전극은 공통으로 접지되고, 상기 저장 커패시터(Cst)의 일 전극은 상기 접지와 연결되는 것을 특징으로 하는 유기발광 표시장치.

청구항 5

제3항에 있어서,

상기 저장 커패시터(Cst)의 다른 전극은 상기 제1노드(N1) 및 상기 제1 스위칭 트랜지스터의 소스 전극과 연결되는 것을 특징으로 하는 유기발광 표시장치.

청구항 6

제1항에 있어서,

상기 보상 트랜지스터는 제3 게이트 전극, 제3 옥사이드 반도체 층, 제3 소스 전극 및 제3 드레인 전극을 구비하고, 상기 제3 소스 전극은 상기 구동 트랜지스터의 상부 게이트 전극과 접속된 제2 노드(N2)와 직접 연결되는

것을 특징으로 하는 유기발광 표시장치.

청구항 7

제1항에 있어서,

상기 구동 트랜지스터의 상기 드레인 전극은 제1 전원 공급 라인(VDDL)과 전기적으로 연결되어 있으며,

상기 구동 트랜지스터의 상기 소스 전극은 제3 노드(N3)와 연결되어 있는 것을 특징으로 하는 유기발광 표시장치.

청구항 8

제 3항 및 6항 중 어느 하나에 있어서,

상기 제2 스위칭 트랜지스터와 상기 보상 트랜지스터가 턴-온(Turn-On) 시, 상기 제2 스위칭 트랜지스터의 음(negative)의 문턱전압($-V_{th}$)이 상기 제1 노드(N1)에 인가되고, 상기 제2 노드(N2)는 0V가 인가 되는 것을 특징으로 하는 유기발광 표시장치.

청구항 9

제 7항에 있어서,

상기 제2 스위칭 트랜지스터는 턴-오프(Turn-Off)가 되고, 상기 보상 트랜지스터가 턴-온 시, 상기 제3 노드(N3)에는 음의 문턱전압의 두 배가 인가되는 것을 특징으로 하는 유기발광 표시장치.

청구항 10

제 7항에 있어서,

상기 제1 스위칭 트랜지스터는 턴-온이 되고, 상기 보상 트랜지스터가 턴-오프 시, 상기 유기발광소자는 온(On)이 되고, 상기 제3 노드(N3)에는 상기 유기발광소자에 걸리는 전압(VOLED)이 인가되는 것을 특징으로 하는 유기발광 표시장치.

청구항 11

제 6항에 있어서,

상기 보상 트랜지스터가 턴 오프(Turn-off)일 때, 상기 제2 노드(N2)는 플로팅(Floating) 상태인 것을 특징으로 하는 유기발광 표시장치.

청구항 12

제 10항에 있어서,

상기 제2 노드(N2)는 상기 보상 커패시터에 저장된 두 배의 문턱전압($2V_{th}$)을 유지하기 위하여 상기 유기발광소자의 온(On) 전압(VOLED)과 상기 구동 트랜지스터의 상기 두 배의 문턱전압이 더해진 전압으로 부스팅(Boosting)되어 인가되는 것을 특징으로 하는 유기발광 표시장치.

청구항 13

제 12항에 있어서,

상기 제2 노드(N2) 및 제3 노드(N3)사이의 양단 전압이 상기 두 배의 문턱전압으로 유지되어, 상기 구동 트랜지스터의 상부 게이트 전극에 인가되는 전압이 상기 구동 트랜지스터의 문턱전압을 제어하는 것을 특징으로 하는 유기발광 표시장치.

청구항 14

하부 게이트 전극과 상부 게이트 전극을 구비하고, 제1 전원 공급라인(VDDL)과 제2 전원 공급라인(VSSL)에 전기적으로 연결된 구동 스위칭 소자(DT);

제1 스캔신호(SCAN1)에 대응하여, 데이터 신호 라인(DL)과 상기 구동 스위칭 소자(DT)의 하부 게이트 전극에 접

속된 제1 노드(N1)를 서로 전기적으로 연결 시키는 제1 스위칭 소자(ST1);

상기 제1 노드와 연결되고, 게이트 전극과 드레인 전극이 공통으로 접지되는 다이오드 연결 형태의 제2 스위칭 소자(ST2);

제2 스캔신호(SCAN2)에 대응하여, 접지단과 상기 구동 스위칭 소자(DT)의 상부 게이트 전극에 접속된 제2 노드(N2)를 서로 전기적으로 연결 시키는 제3 스위칭 소자(ST3);

상기 제1 노드(N1) 및 상기 제2 스위칭 소자(ST2) 사이에 전기적으로 연결된 제1 커패시터(C1); 및

상기 제2 노드(N2) 및 상기 구동 스위칭 소자(DT)의 소스 전극에 접속된 제3 노드(N3) 사이에 전기적으로 연결된 제2 커패시터(C2)를 포함하는 화소 구동회로.

청구항 15

제14항에 있어서,

상기 제1 스위칭 소자(ST1)는 제1 게이트 전극, 제1 옥사이드 반도체 층, 제1 소스 전극 및 제1 드레인 전극을 구비하고, 상기 제1 게이트 전극은 상기 제1 스캔신호(SCAN1)를 공급하는 제1 스캔신호 라인(SCL1)과 연결된 것을 특징으로 하는 화소 구동회로.

청구항 16

제 15항에 있어서,

상기 제1 드레인 전극은 상기 데이터 신호 라인(DL)과 연결되어 데이터 전압(Vdata)을 공급받는 것을 특징으로 하는 화소 구동회로.

청구항 17

제 14항에 있어서,

상기 제3 스위칭 소자(ST3)는 제3 게이트 전극, 제3 옥사이드 반도체 층, 제3 소스 전극 및 제3 드레인 전극을 구비하고, 상기 제3 게이트 전극은 상기 제2 스캔신호(SCAN2)를 공급하는 제2 스캔신호 라인(SCL2)과 연결된 것을 특징으로 하는 화소 구동회로.

청구항 18

제 17항에 있어서,

상기 제3 드레인 전극은 상기 접지단과 연결되는 것을 특징으로 하는 화소 구동회로.

청구항 19

제 14항에 있어서,

상기 제2 노드(N2)는 상기 제3 스위칭 소자(ST3)가 턴-오프 되면, 상기 접지단에 의해 전위차가 없는 플로팅(Floating) 상태가 되는 것을 특징으로 하는 화소 구동회로.

청구항 20

제14항에 있어서,

상기 제2 스위칭 소자(ST2)는 제2 게이트 전극, 제2 옥사이드 반도체 층, 제2 소스 전극 및 제2 드레인 전극을 구비하고, 상기 제2 소스 전극은 상기 제1 노드(N1) 및 상기 제1 스위칭 소자(ST1)의 소스 전극과 연결되고, 상기 드레인 전극은 상기 제1 커패시터(C1)의 일 전극과 연결되는 것을 특징으로 하는 화소 구동회로.

청구항 21

제20항에 있어서,

상기 제1 커패시터(C1)의 다른 전극은 상기 제1 노드(N1) 및 상기 제1 스위칭 소자(ST1)의 소스 전극과 연결되는 것을 특징으로 하는 화소 구동회로.

청구항 22

제14항에 있어서,

상기 제2 커패시터(C2)는 두 배의 문턱전압($2V_{th}$)을 저장하는 것을 특징으로 하는 화소 구동회로.

청구항 23

제22항에 있어서,

상기 제2 노드(N2) 및 제3 노드(N3)사이의 양단 전압이 상기 두 배의 문턱전압($2V_{th}$)으로 유지되어, 상기 상부 게이트 전극에 인가된 전압이 상기 구동 트랜지스터의 문턱전압(V_{th})을 제어하는 것을 특징으로 하는 화소 구동회로.

청구항 24

제23항에 있어서,

상기 상부 게이트 전극에 상기 구동 트랜지스터(DT)의 문턱전압(V_{th})의 두 배에 해당하는 전압이 인가되고, 상기 구동 트랜지스터(DT)의 문턱전압은 일 배의 문턱전압(V_{th})으로 낮아지는 것을 특징으로 하는 화소 구동회로.

청구항 25

복수 화소 각각이 유기발광 소자와, 상기 유기발광 소자를 구동하는 화소 구동 회로를 구비하고,

상기 화소 구동 회로는

하부 게이트 전극과 상부 게이트 전극을 구비하고, 상기 유기발광소자와 함께 제1 전원 공급라인(VDDL)과 제2 전원 공급 라인(VSSL) 사이에 직렬로 연결된 구동 스위칭 소자(DT);

제1 스캔 신호에 대응하여 데이터 신호 라인(DL)과 상기 구동 스위칭 소자의 하부 게이트 전극에 접속된 제1 노드(N1)를 서로 연결하는 제1 스위칭 소자(ST1);

상기 제1 노드와 연결되고, 제2 게이트 전극과 제2 드레인 전극이 공통으로 접지되는 다이오드 연결 형태의 제2 스위칭 소자(ST2);

제2 스캔 신호에 대응하여 접지단과 상기 구동 스위칭 소자의 상부 게이트 전극에 접속된 제2노드(N2)를 서로 연결하는 제3 스위칭 소자(ST3);

상기 제1 노드(N1) 및 상기 제2 스위칭 소자(ST2) 사이에 전기적으로 연결된 제1 커패시터(C1); 및

상기 제2 노드 및 상기 구동 스위칭 소자의 드레인에 접속된 제3 노드(N3) 사이에 위치하는 제2 커패시터(C2)를 구비하고,

상기 화소 구동 회로는

상기 제2 및 제3 스위칭 소자(ST2, ST3)를 턴-온시켜, 상기 제1 노드(N1)에는 음의 문턱전압($-V_{th}$)이 인가되고, 상기 제2 노드(N2)는 0V로 초기화하는 초기화 기간;

상기 제3 스위칭 소자(ST3)와 상기 구동 스위칭 소자(DT)를 턴-온시켜, 상기 제3 노드(N3)에 음의 문턱전압의 두 배가 인가되고, 상기 제2 커패시터(C2)에 두 배의 문턱전압($2V_{th}$)이 저장되는 샘플링 기간;

상기 제1 스위칭 소자(ST1)는 턴-온 시키고, 상기 제2 및 제3 스위칭 소자(ST2, ST3)는 턴-오프 시켜, 상기 제1 노드(N1)에 데이터 전압(V_{data})이 인가되고, 상기 제3 노드(N3)에 유기발광소자 전압($VOLED$)이 충전되고, 상기 제2 노드(N2)는 상기 유기발광소자 전압($VOLED$)과 상기 두 배의 문턱전압($2V_{th}$)이 더해진 전압으로 부스팅(Boosting)되는 프로그래밍 기간; 및

상기 제1 및 제2 스위칭 소자(ST1, ST2)를 턴-오프 시켜 상기 제1 스위칭 소자(ST1)로부터 유입된 데이터 신호에 대응하여, 상기 구동 스위칭 소자(DT)가 상기 유기발광소자에 구동 전류를 공급하는 발광 기간으로 구분하여 동작하는 것을 특징으로 하는 OLED 표시장치.

청구항 26

제25항에 있어서,

상기 초기화 기간에서, 상기 제2 게이트 전극과 상기 제2 드레인 전극은 공통으로 접지되어 다이오드 연결 상태가 되고, 상기 제1 노드(N1)에 상기 음의 문턱전압($-V_{th}$)이 공급되어, 상기 제1 커패시터(C1)를 문턱전압(V_{th})으로 초기화 시키는 것을 특징으로 하는 OLED 표시장치.

청구항 27

제25항에 있어서,

상기 초기화 기간에서, 상기 제2 스위칭 소자(ST2)가 턴-온 되고, 상기 접지 단으로부터 0V가 상기 제2 노드(N2)에 공급되어, 상기 제2 커패시터(C2)를 방전시키는 것을 특징으로 하는 OLED 표시장치.

청구항 28

제25항에 있어서,

상기 샘플링 기간에서, 상기 제3 노드(N3)는 상기 구동 스위칭 소자(DT)의 게이트-소스 전압(V_{gs})이 문턱전압(V_{th})이 될 때까지 상기 음의 문턱전압($-V_{th}$)의 두 배로 충전되며, 상기 제3 노드(N3)에 상기 음의 문턱전압($-V_{th}$)의 두 배가 인가되면 상기 구동 스위칭 소자(DT)를 턴-오프 시키는 것을 특징으로 하는 OLED 표시장치.

청구항 29

제25항에 있어서,

상기 샘플링 기간에서, 상기 제2 커패시터(C2)에 상기 두 배의 문턱전압($2V_{th}$)이 충전되고, 상기 유기발광소자에 상기 제2 전원 공급라인(VSSL)으로부터 하이 레벨 전압이 인가되어 상기 유기발광소자가 발광하지 않는 것을 특징으로 하는 OLED 표시장치.

청구항 30

제25항에 있어서,

상기 프로그래밍 기간에서, 상기 제2 전원 공급라인(VSSL)에 로우 레벨 전압이 인가되어, 상기 유기발광소자는 턴-온 되며, 상기 제3 노드(N3)에 상기 유기발광소자 전압(V_{OLED})이 인가되는 것을 특징으로 하는 OLED 표시장치.

청구항 31

제25항에 있어서,

상기 프로그래밍 기간에서,

상기 제3 스위칭 소자(ST3)의 턴-오프에 의해 상기 제2 노드가 플로팅(floating) 상태가 되며,

상기 제2 커패시터에 상기 두 배의 문턱전압($2V_{th}$)을 유지하기 위하여 상기 제2 노드의 전압이 0V에서 상기 유기발광소자 전압(V_{OLED})과 상기 두 배의 문턱전압($2V_{th}$)이 더해진 전압으로 부스팅(Boosting)되는 것을 특징으로 하는 OLED 표시장치.

청구항 32

제25항에 있어서,

상기 상부 게이트 전극에 인가 되는 전압에 의해 상기 구동 스위칭 소자의 문턱전압(V_{th})을 조절하는 것을 특징으로 하는 OLED 표시장치.

청구항 33

제25항에 있어서,

상기 샘플링 구간에, 상기 구동 스위칭 소자의 문턱전압(V_{th})이 부극성인 경우에도 센싱(sensing)이 되는 것을 특징으로 하는 OLED 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 소자(Organic Light Emitting Diode; 이하 OLED) 표시 장치 및 그의 구동 방법에 관한 것이다.

배경 기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 평판 표시장치로는 액정 표시장치(Liquid Crystal Display: LCD), 전계방출 표시장치(Field Emission Display: FED), 플라즈마 표시패널(Plasma Display Panel: PDP) 및 유기 전계발광 표시장치(Organic Light Emitting Display: OLED) 등이 있다.

[0003] 평판 표시장치 중 유기 전계발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 소자를 이용하여 영상을 표시하는 것으로, 이는 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동되는 장점이 있다.

[0004] 통상적으로, 유기전계발광 표시장치(OLED)는 유기발광 소자를 구동하는 방식에 따라 패시브 매트릭스형 OLED(PMOLED)와 액티브 매트릭스형 OLED(AMOLED)로 분류된다.

[0005] 상기 AMOLED는 복수개의 게이트 전극라인, 복수개의 데이터 라인 및 복수개의 전원라인과, 상기 라인들에 연결되어 매트릭스 형태로 배열되는 복수개의 화소를 구비한다. 또한, 상기 각 화소는 애노드 및 캐소드 사이의 유기 발광층으로 구성된 유기발광 소자와, OLED를 독립적으로 구동하는 화소 회로를 구비한다. 화소 회로는 주로 데이터신호를 전달하기 위한 스위칭 트랜지스터와, 상기 데이터신호에 따라 상기 EL 소자를 구동시키기 위한 구동트랜지스터와, 상기 데이터전압을 유지시키기 위한 하나의 커패시터로 이루어진다. 상기 스위칭 트랜지스터는 스캔 펄스에 응답하여 데이터 전압을 커패시터에 충전한다. 구동 트랜지스터는 커패시터에 충전된 데이터 전압에 따라 OLED로 공급되는 전류량을 제어하여 OLED의 발광량을 조절한다.

[0006] 이와 같은 AMOLED는 소비전력이 적은 이점이 있지만, 유기발광 소자를 구동하는 구동 트랜지스터의 문턱 전압(threshold voltage: V_{th}) 및 이동도(mobility)와 같은 특성 차이가 발생하며, 문턱전압(V_{th}) 편차에 따라 유기발광 소자를 통해 흐르는 전류 세기가 변하여 표시 불균일을 초래하는 문제점이 있다. 또한, 고전위 전압(VDD)의 전압 강하가 발생하여 OLED를 구동하는 전류량이 달라짐으로써 화소들 간에 휘도 편차가 발생하게 된다.

[0007] 즉, 상기 각 화소 내에 구비된 트랜지스터는 제조 공정 변수에 따라 트랜지스터의 특성이 변하게 되므로, AMOLED의 모든 트랜지스터의 특성을 동일하게 되도록 트랜지스터를 제조하는 것이 어렵게 된다.

[0008] 일반적으로, 초기의 구동 트랜지스터의 특성 차이는 화면에 얼룩이나 무늬를 발생시키고, OLED를 구동하면서 발생하는 구동 트랜지스터의 열화로 인한 특성 차이는 OLED 표시 패널의 수명을 감소시키거나 잔상을 발생시키는 문제점이 있다.

[0009] 이에 최근 들어 이러한 문제점을 극복하기 위하여 복수의 트랜지스터 및 커패시터를 포함하는 보상회로가 연구되고 있으며, 이러한 보상회로를 각각의 화소 내에 추가로 더 형성하여 극복하고 있으나, 이 경우 각 화소별로 많은 수의 트랜지스터 및 커패시터가 실장 되어야 하는 문제점이 있다.

[0010] 보다 구체적으로, 이와 같이 각 화소에 보상회로가 추가되면, 각 화소를 구성하는 트랜지스터 및 커패시터와, 상기 트랜지스터를 제어하는 신호선들이 추가됨에 의해 AMOLED 패널의 개구율이 감소되고, 회로의 구성요소가 많아지고 복잡해짐에 따라 불량률이 발생될 확률도 높아지는 단점이 있다.

[0011] 이에, AMOLED 패널의 개구율 감소 없이, 각 화소내에 생성된 트랜지스터가 갖고 있는 각 화소간의 문턱전압(V_{th}) 차이 특성에 따른 문제점을 저감시킬 수 있는 새로운 구조의 보상회로 및 AMOLED 표시 장치에 대한 필요성이 존재한다.

발명의 내용

해결하려는 과제

[0012] 본 발명의 발명자들은 상술한 바와 같이, 구동 트랜지스터(DT)의 문턱전압(V_{th})의 특성 편차를 보상하고, 화소 간의 휘도 편차를 줄여서 화질을 향상시킬 수 있는 OLED 표시 장치의 새로운 구조를 발명하였다.

[0013] 이에, 본 발명이 해결하고자 하는 과제는, 이중 게이트 전극으로 구성된 구동 트랜지스터(DT)와 구동 트랜지스터(DT)의 상부 게이트 전극이 구동 트랜지스터(DT)의 문턱전압(V_{th}) 특성 편차를 보상하기 위한 보상 전압을 조절하는데 관여하는 새로운 OLED 표시 장치 및 그의 구동 방법을 제공하는데 그 목적이 있다.

과제의 해결 수단

[0014] 상기와 같은 목적을 달성하기 위해, 본 발명의 실시 예에 따른 유기발광 표시 장치는 유기발광 소자, 유기발광 소자의 구동에 관여하고, 하부 게이트 전극(BG), 옥사이드 반도체 층, 소스 전극, 드레인 전극 및 상부 게이트 전극(TG)을 포함하는 구동 트랜지스터, 구동 트랜지스터의 하부 게이트 전극에 전기적으로 연결되어, 구동 트랜지스터의 제어에 필요한 데이터 전압(V_{data}) 전송에 관여하는 제1 스위칭 트랜지스터, 하부 게이트 전극과 전기적으로 연결되며, 데이터 전압의 충전에 관여하는 저장 커패시터(C_{st}), 저장 커패시터에 문턱전압(V_{th})을 저장하는 제2 스위칭 트랜지스터, 구동 트랜지스터의 상부 게이트 전극과 직접 연결되어, 구동 트랜지스터의 문턱전압 편차를 보상하는 보상 트랜지스터(CT), 및 구동 트랜지스터의 소스 전극과 보상 트랜지스터의 드레인 전극 사이에 형성되어 문턱전압이 저장된 보상 커패시터(C_{comp})를 포함한다.

[0015] 상기와 같은 목적을 달성하기 위해, 본 발명의 다른 실시 예에 따른 화소 구동회로는 하부 게이트 전극과 상부 게이트 전극을 구비하고, 제1 전원 공급라인(VDDL)과 제2 전원 공급라인(VSSL)에 전기적으로 연결된 구동 스위칭 소자(DT), 제1 스캔신호(SCAN1)에 대응하여, 데이터 신호 라인(DL)과 구동 스위칭 소자(DT)의 하부 게이트 전극에 접속된 제1 노드($N1$)를 서로 전기적으로 연결 시키는 제1 스위칭 소자(ST1), 제1 노드와 연결되고, 게이트 전극과 드레인 전극이 공통으로 접지되는 다이오드 연결 형태의 제2 스위칭 소자(ST2), 제2 스캔신호(SCAN2)에 대응하여, 접지단과 구동 스위칭 소자(DT)의 상부 게이트 전극에 접속된 제2 노드($N2$)를 서로 전기적으로 연결 시키는 제3 스위칭 소자(ST3), 제1 노드($N1$) 및 제2 스위칭 소자(ST2) 사이에 전기적으로 연결된 제1 커패시터($C1$), 및 제2 노드($N2$) 및 구동 스위칭 소자(DT)의 소스 전극에 접속된 제3 노드($N3$) 사이에 전기적으로 연결된 제2 커패시터($C2$)를 포함한다.

[0016] 상기와 같은 목적을 달성하기 위해, 본 발명의 또 다른 실시 예에 따른 유기발광 표시장치는 복수 화소 각각이 유기발광 소자와, 유기발광 소자를 구동하는 화소 구동 회로를 구비하고, 화소 구동 회로는 하부 게이트 전극과 상부 게이트 전극을 구비하고, 유기발광소자와 함께 제1 전원 공급라인(VDDL)과 제2 전원 공급 라인(VSSL) 사이에 직렬로 연결된 구동 스위칭 소자(DT), 제1 스캔 신호에 대응하여 데이터 신호 라인(DL)과 구동 스위칭 소자의 하부 게이트 전극에 접속된 제1 노드($N1$)를 서로 연결하는 제1 스위칭 소자(ST1), 제1 노드와 연결되고, 제2 게이트 전극과 제2 드레인 전극이 공통으로 접지되는 다이오드 연결 형태의 제2 스위칭 소자(ST2), 제2 스캔 신호에 대응하여 접지단과 구동 스위칭 소자의 상부 게이트 전극에 접속된 제2노드($N2$)를 서로 연결하는 제3 스위칭 소자(ST3), 제1 노드($N1$) 및 제2 스위칭 소자(ST2) 사이에 전기적으로 연결된 제1 커패시터($C1$), 및 제2 노드 및 구동 스위칭 소자의 드레인에 접속된 제3 노드($N3$) 사이에 위치하는 제2 커패시터($C2$)를 구비하고, 화소 구동 회로는 제2 및 제3 스위칭 소자(ST2, ST3)를 턴-온시켜, 제1 노드($N1$)에는 음의 문턱전압($-V_{th}$)이 인가 되고, 제2 노드($N2$)는 0V로 초기화하는 초기화 기간, 제3 스위칭 소자(ST3)와 구동 스위칭 소자(DT)를 턴-온시켜, 제3 노드($N3$)에 음의 문턱전압의 두 배가 인가되고, 제2 커패시터($C2$)에 두 배의 문턱전압($2V_{th}$)이 저장되는 샘플링 기간, 제1 스위칭 소자(ST1)는 턴-온 시키고, 제2 및 제3 스위칭 소자(ST2, ST3)는 턴-오프 시켜, 제1 노드($N1$)에 데이터 전압(V_{data})이 인가되고, 제3 노드($N3$)에 유기발광소자 전압(V_{OLED})이 충전되고, 제2 노드($N2$)는 유기발광소자 전압과 두 배의 문턱전압이 더해진 전압으로 부스팅(Boosting)되는 프로그래밍 기간, 및 제1 및 제2 스위칭 소자(ST1, ST2)를 턴-오프 시켜 제1 스위칭 소자(ST1)로부터 유입된 데이터 신호에 대응하여, 구동 스위칭 소자(DT)가 유기발광소자에 구동 전류를 공급하는 발광 기간으로 구분하여 동작하는 것을 특징으로 한다.

[0017] 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

[0018] 본 발명의 각 화소는 이중 게이트 전극으로 구성된 구동 트랜지스터(DT), 구동 트랜지스터(DT)의 상부 게이트 전극과 연결되어 구동 트랜지스터(DT)의 문턱전압(V_{th}) 편차를 직접 보상하는 보상 트랜지스터 및 구동 트랜지스터(DT)의 소스 전극과 보상 트랜지스터의 드레인 전극 사이에 문턱전압(V_{th})을 저장하는 보상 커패시터를 포함한다. 그 결과, 본 발명의 각 화소 구조는 구동 트랜지스터(DT)의 문턱전압(V_{th})이 구동 트랜지스터(DT)의 어

는 하나의 게이트 전극과 소스 전극 사이에 배치되는 보상 커패시터에서 항상 일정하게 유지될 수 있다.

[0019] 또한, 보상 커패시터의 일 전극은 드레인 전극이 접지된 보상 트랜지스터의 소스전극과 연결되고, 다른 전극은 구동 트랜지스터(DT)의 소스전극과 연결된다. 보상 트랜지스터가 플로팅(floating) 상태가 되고, 구동 트랜지스터(DT)의 소스 전극은 유기발광소자의 턴-온에 의해 전압이 충전하게 된다. 그 결과, 일 전극은 보상 커패시터에 문턱전압을 일정하게 유지하기 위하여 구동 트랜지스터(DT)의 문턱전압(V_{th})과 유기발광소자(OLED)의 온(I_{on}) 전압의 합으로 부스트스트랩(Bootstrap) 된다. 따라서, 각 화소에서 구동 트랜지스터(DT)의 상부 게이트 전극은 보상 커패시터의 일 전극과 연결되어 구동 트랜지스터(DT)의 문턱전압(V_{th})을 일정하게 유지 하는데 관여하게 된다.

[0020] 이에 따라, 본 발명은 AMOLED 패널의 개구율 감소 없이, 각 화소내에 생성된 구동 트랜지스터(DT)가 갖고 있는 각 화소간의 문턱전압(V_{th}) 차이 특성에 따른 문제점을 해결한다. 본 발명은 구동 트랜지스터(DT)의 문턱전압(V_{th})을 효율적으로 보상함으로써, 장시간 구동에 따른 구동 불량을 방지하고 신뢰성을 개선할 수 있으며, 휘도 균일도를 높여 제품의 수명을 크게 연장할 수 있다.

도면의 간단한 설명

[0021] 도 1은 본 발명의 실시 예에 따른 유기발광 표시 장치의 구성도이다.

도 2는 본 발명의 실시 예에 따른 도1에 도시된 화소의 회로도 이다.

도 3는 본 발명의 실시 예에 따른 도 1에 도시된 화소의 구동 파형도 이다.

도 4a 내지 도 4d는 본 발명의 일 실시 예에 따른 도 3에 도시된 구동 파형도의 구간 별 신호 흐름을 나타내는 회로도 이다.

도 5a 및 도 5b는 본 발명의 실시 예에 따른 도 2에 도시된 구동 트랜지스터의 상부 게이트 전극에 인가되는 전압과 문턱전압 관계를 보여주는 그래프이다.

도 6은 본 발명의 실시 예에 따른 도 2에 도시된 구동 트랜지스터의 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0022] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0023] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다.

[0024] 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0025] 구성요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다. 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.

[0026] 소자 또는 층이 다른 소자 또는 층 위 (on)로 지칭되는 것은 다른 소자 바로 위에 또는 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다.

[0027] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.

[0028] 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

- [0029] 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 도시된 것이며, 본 발명이 도시된 구성의 크기 및 두께에 반드시 한정되는 것은 아니다.
- [0030] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 당업자가 충분히 이해할 수 있듯이 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수도 있다.
- [0031] 본 발명에서 트랜지스터는 P 타입 또는 N 타입으로 구성될 수 있으며, 이하의 실시 예에서는 설명의 편의를 위해 트랜지스터를 N 타입으로 구성하여 설명한다. 또한, 게이트 전극에 입력되는 펄스 형태의 스캔신호(SCAN1, SCAN2)를 설명함에 있어서, 게이트 전극 하이 전압(VGH) 상태를 "하이 상태"로 정의하고, 게이트 전극 로우 전압(VGL) 상태를 "로우 상태"로 정의한다.
- [0032] 따라서, 하이 전압(VGH)은 트랜지스터를 턴-온시키는 게이트 전극 온 전압이고, 게이트 전극 로우 전압(VGL)은 트랜지스터를 턴-오프시키는 게이트 전극 오프 전압이다.
- [0033] 이하, 본 발명의 실시 예에 따른 유기발광 표시장치 및 그의 구동 방법을 첨부된 도면을 참조하여 상세히 설명한다.
- [0034] 도 1은 본 발명의 실시 예에 따른 유기발광 표시장치의 구성도이다.
- [0035] 도 1에 도시된 유기발광 표시장치는 다수의 게이트 전극 라인(GL)과 다수의 데이터 라인(DL)이 교차되어 각 화소(1)를 정의하는 표시 패널(2)과, 다수의 게이트 전극 라인(GL)을 구동하는 게이트 드라이버(4)와, 다수의 데이터 라인(DL)을 구동하는 데이터 드라이버(3)와, 외부로부터 입력된 영상 데이터(RGB)를 정렬하여 데이터 드라이버(3)에 공급하고, 게이트 전극 제어 신호(GCS) 및 데이터 제어 신호(DCS)를 출력하여 게이트 드라이버(4) 및 데이터 드라이버(3)를 제어하는 타이밍 컨트롤러(5)를 구비한다.
- [0036] 본 발명의 각 화소(1)는 유기발광소자(OLED)와, 유기발광소자(OLED)에 구동 전류를 공급하는 구동 트랜지스터를 포함하여 유기발광소자(OLED)를 독립적으로 구동하는 화소 구동 회로를 구비한다. 그리고, 화소 구동 회로는 문턱전압(V_{th}) 및 이동도(mobility) 같은 구동 트랜지스터의 전기적 특성 편차를 보상하고, 유기발광소자(OLED)에 공급되는 전류 차이로 인한 각 화소(1) 간의 휘도 편차를 줄일 수 있다. 이러한 본 발명의 화소(1)에 관해서는 도 2 내지 도 6을 참조하여 구체적으로 후술한다.
- [0037] 표시 패널(2)은 서로 교차하는 다수의 게이트 전극 라인(GL)과 다수의 데이터 라인(DL)을 구비하고, 이들(GL, DL)의 교차 영역에는 다수의 화소(1)들이 배치된다. 각 화소(1)는 유기발광소자(OLED)와 화소 구동 회로를 구비한다. 그리고, 각 화소(1)는 게이트 전극 라인(GL), 데이터 라인(DL), 제1 전압(VDD) 공급 라인(VDDL) 및 제2 전압(VSS) 공급 라인(VSSL) 라인에 접속된다.
- [0038] 게이트 드라이버(4)는 타이밍 컨트롤러(5)로부터 제공된 다수의 게이트 전극 제어 신호(GCS)에 따라 다수의 게이트 전극 라인(GL)에 다수의 게이트 전극 신호를 공급한다. 다수의 게이트 전극 신호는 제1 및 제2 스캔 신호(SCAN1, SCAN2)를 포함하며, 이들 신호는 다수의 게이트 전극 라인(GL)을 통해 각 화소(1)에 공급된다. 제1 전압(VDD)은 고전위 전압으로 저전위 전압인 제2 전압(VSS)보다 상대적으로 높은 전압을 갖는다. 제2 전압(VSS)은 접지 전압일 수 있다.
- [0039] 데이터 드라이버(3)는 타이밍 컨트롤러(5)로부터 제공된 다수의 데이터 제어 신호(DCS)에 따라 타이밍 컨트롤러(5)로부터 입력되는 디지털 영상 데이터(RGB)를 기준 감마 전압을 이용하여 데이터 전압(Vdata)으로 변환한다. 그리고 변환된 데이터 전압(Vdata)을 다수의 데이터 라인(DL)에 공급한다. 한편, 데이터 드라이버(3)는 각 화소(1)의 프로그래밍 시간(t_3 ; 도 3 참조)에 데이터 전압(Vdata)을 출력한다.
- [0040] 타이밍 컨트롤러(5)는 외부로부터 입력되는 영상 데이터(RGB)를 표시 패널(2)의 크기 및 해상도에 알맞게 정렬하여 데이터 드라이버(3)에 공급한다. 타이밍 컨트롤러(5)는 외부로부터 입력되는 동기 신호들(SYNC), 예를 들어 도트클럭(DCLK), 데이터 인에이블 신호(DE), 수평 동기신호(Hsync), 수직 동기신호(Vsync)를 이용해 다수의 게이트 전극 및 데이터 제어신호(GCS, DCS)를 생성한다. 그리고 생성된 다수의 게이트 전극 및 데이터 제어신호(GCS, DCS)를 게이트 드라이버(4) 및 데이터 드라이버(3)에 각각 공급함으로써, 게이트 드라이버(4) 및 데이터 드라이버(3)를 제어한다.
- [0041] 이하, 본 발명의 화소를 구체적으로 설명한다. 도 2는 도 1에 도시된 화소의 회로도이다.
- [0042] 도 2를 참조하면, 화소 구동회로는 유기발광소자, 4개의 트랜지스터 및 2개의 커패시터를 구비하여 유기발광소

자를 구동한다. 구체적으로, 화소 구동회로는 구동 트랜지스터(DT), 제1 내지 제3 스위칭 트랜지스터(ST1-ST3), 그리고 제1 및 제2 커패시터(C1, C2)를 포함한다.

[0043] 제1 스위칭 트랜지스터(ST1)는 제1 게이트 전극, 제1 옥사이드 반도체 층 및 제1 소스 전극 및 제1 드레인 전극을 구비한다. 제1 스위칭 트랜지스터(ST1)의 제1 소스 전극은 제2 스위칭 트랜지스터(ST2)의 제2 소스 전극과 연결되고, 구동 트랜지스터(DT)의 하부 게이트 전극(Bottom Gate: BG)과 접속된 제1 노드(N1)와 연결된다.

[0044] 제1 스위칭 트랜지스터(ST1)는 제1 스캔 신호(SCAN1)에 따라 턴-온 또는 턴-오프 되며, 턴-온시 데이터 라인(DL)과 제1 노드(N1)를 서로 연결한다. 즉, 데이터 라인(DL)으로부터 제공된 데이터 전압(Vdata)을 제1 노드(N1)에 공급한다.

[0045] 다음으로, 제2 스위칭 트랜지스터(ST2)는 제2 게이트 전극, 제2 옥사이드 반도체 층, 제2 소스 전극 및 제2 드레인 전극을 구비한다. 여기서, 제2 스위칭 트랜지스터(ST2)의 제2 소스 전극은 구동 트랜지스터(DT)의 하부 게이트 전극(BG)과 접속된 제1 노드(N1)와 직접 연결된다. 또한, 제2 스위칭 트랜지스터(ST2)는 다이오드 연결 방식으로 제2 게이트 전극과 제2 소스 전극이 공통으로 접지 상태에 있다. 그 결과, 제1 노드(N1)에 음(negative)의 문턱전압($-V_{th}$)이 인가된다.

[0046] 다음으로, 제3 스위칭 트랜지스터(ST3)는 제3 게이트 전극, 제3 옥사이드 반도체 층, 제3 소스 전극 및 제3 드레인 전극을 구비한다. 또한, 제3 스위칭 트랜지스터(ST3)의 제3 드레인 전극은 접지 상태이고, 제3 소스 전극은 구동 트랜지스터(DT)의 상부 게이트 전극(TG)과 접속된 제2 노드(N2)와 직접 연결된다.

[0047] 제3 스위칭 트랜지스터(ST3)는 제2 스캔 신호(SCAN2)에 따라 턴-온 또는 턴-오프 된다. 제2 스위칭 트랜지스터(ST2)가 턴-온시, 제2 노드(N2)는 그라운드(Ground)와 연결되어 제2 노드(N2)의 전압 값은 0V가 될 수 있다. 제3 스위칭 트랜지스터(ST3)가 턴-오프시, 제2 노드(N2)는 전압을 결정해 주는 요소가 없는 플로팅(Floating) 상태가 된다.

[0048] 또한, 제3 스위칭 트랜지스터(ST3)는 구동 트랜지스터(DT)의 상부 게이트 전극(Top Gate: TG)과 전기적으로 연결되어, 구동 트랜지스터(DT)의 문턱전압(V_{th}) 편차를 보상하는 보상 트랜지스터 역할을 할 수 있다.

[0049] 다음으로, 구동 트랜지스터(DT)는 유기발광 소자와 함께 제1 전원 공급라인(VDDL)과 제2 전원 공급라인(VSSL) 사이에 직렬로 연결되고, 유기발광 소자에 구동 전류를 공급한다. 제1 전원 공급라인(VDDL)은 구동 트랜지스터(DT)의 드레인 전극에 제1 전원(VDD)으로 하이 레벨 전압(예를 들어, $VDD=10V$) 또는 로우 레벨 전압(예를 들어, $VDD=-10V$)를 전송한다. 제2 전원 공급라인(VSSL)은 유기발광 소자에 제2 전원(VSS)으로 하이 레벨 전압(예를 들어, $VSS=10V$) 또는 로우 레벨 전압(예를 들어, $VSS=-10V$)를 전송한다.

[0050] 또한, 구동 트랜지스터(DT)는 하부 게이트 전극(BG), 옥사이드 반도체 층, 소스 전극, 드레인 전극 및 상부 게이트 전극(TG)을 포함한다. 구체적으로, 구동 트랜지스터(DT)는 하부 게이트 전극, 옥사이드 반도체층, 소스 전극, 드레인 전극 및 상부 게이트 전극이 순차적으로 배치된 이중 게이트 전극 구조를 갖는다. 하부 게이트 전극(TG)은 데이터 전압(Vdata)이 공급 되는 제1 노드(N1)와 연결되고, 상부 게이트 전극(TG)은 제2 노드(N2)와 연결된다.

[0051] 다음으로, 제1 커패시터(C1)는 제1 노드(N1)에 연결되며, 데이터 전압(Vdata)을 한 프레임(frame) 동안 유지하여 구동 트랜지스터(DT)가 턴-온 되어 유기발광소자에 전류가 일정하게 흐르게 할 수 있다. 그 결과, 유기발광 소자가 표시하는 계조를 일정하게 유지시키는 스토리지 커패시터(Cst)가 될 수 있다.

[0052] 또한, 제1 커패시터(C1)의 일 전극은 제1 노드(N1)와 연결되고, 다른 전극은 제2 스위칭 트랜지스터(ST2)와 공통으로 접지 상태가 될 수 있다. 따라서, 제1 노드(N1)에는 V_{th} 의 전압이 걸리게 되고, 제1 커패시터(C1)는 문턱전압(V_{th})을 저장 할 수 있다.

[0053] 다음으로, 제2 커패시터(C2)는 제2 노드(N2)와 제3 노드(N3)사이에 연결되며, 구동 트랜지스터(DT)의 소스 전극과 제3 스위칭 트랜지스터(ST3)의 소스 전극 사이에 형성된다. 제2 커패시터(C2)는 두배의 문턱전압($2V_{th}$)을 저장할 수 있다.

[0054] 조금 더 상세히 살펴보면, 제1 전원 공급라인(VDDL)으로부터 제1 전원(VDD)으로 하이 레벨 전원(예를 들어, $VDD=10V$)이 구동 트랜지스터(DT)의 드레인 전극으로 인가되고, 제2 전원 공급라인(VSSL)으로부터 제2 전원(VSS)으로 하이 레벨 전원(예를 들어, $VSS=10V$)이 유기발광소자에 인가된다. 그 결과, 유기발광소자는 오프 상태가 되고, 제3 노드(N3)는 구동 트랜지스터(DT)가 턴-오프 될 때까지 음의 두배 문턱전압($-2V_{th}$) 이 인가된다.

- [0055] 따라서, 제2 커패시터(C2)는 제2 노드(N2)와 제3 노드(N3)사이에서 연결되므로, 제2 노드(N2)에는 0V가 걸리고 제3노드(N3)에는 $-2V_{th}$ 의 전압이 걸려서 제2 커패시터(C2)는 $2V_{th}$ 의 전압을 저장할 수 있다. 제2 커패시터(C2)는 구동 트랜지스터(DT)의 문턱 전압(V_{th})을 저장함으로써 이를 센싱하는데 이용되는 센싱 커패시터(Sensing Capacitor)일 수 있다.
- [0056] 따라서, 구동 트랜지스터(DT)의 문턱전압(V_{th})은 제2 노드(N2)에 연결된 상부 게이트 전극(TG)의 전압에 따라 제어 될 수 있다. 이를 이용하여 각 화소를 구성하는 구동 트랜지스터(DT)의 문턱전압(V_{th})은 조절이 가능하게 된다.
- [0057] 본 발명의 일 실시예에 따른 화소 구동회로는 제2 커패시터(C2)에 저장된 구동 트랜지스터(DT)의 문턱전압(V_{th})을 센싱할 수 있고, 편차를 갖는 센싱된 문턱전압(V_{th})의 크기는 상부 게이트 전극(TG)의 전압을 조정하여 보상 할 수 있다.
- [0058] 유기발광 표시장치는 유기발광 소자의 구동에 관여하고, 하부 게이트 전극, 옥사이드 반도체 층, 소스 전극, 드레인 전극 및 상부 게이트 전극이 순차적으로 배치된, 이중 게이트 전극 구조를 갖는 구동 트랜지스터(DT)를 구비한다.
- [0059] 또한, 유기발광 표시장치는 하부 게이트 전극과 전기적으로 연결되며, 데이터 전압의 충전에 관여하는 저장 커패시터인 제1 커패시터(C1), 제2 게이트 전극과 제2 드레인 전극이 공통으로 접지되어 다이오드 연결 방식으로 구동하고, 그 결과로, 저장 커패시터(C1)에 V_{th} 의 전압을 저장하는 제2 스위칭 트랜지스터(ST2)를 구비한다.
- [0060] 유기발광 표시장치는 구동 트랜지스터(DT)의 상부 게이트 전극과 직접 연결되어, 구동 트랜지스터(DT)의 문턱전압(V_{th}) 편차를 보상하는 보상 트랜지스터(ST3)를 구비한다. 또한, 유기발광 표시장치는 구동 트랜지스터(DT)의 소스 전극과 보상 트랜지스터(ST3)의 드레인 전극 사이에 형성되어 $2V_{th}$ 의 전압이 저장된 보상 커패시터인 제2 커패시터(C2)를 포함한다.
- [0061] 구동 트랜지스터(DT)의 드레인 전극은 제1 전원 공급 라인(VDDL)과 전기적으로 연결되어 있으며, 소스 전극은 제3 노드(N3)와 연결되어 있다.
- [0062] 본 발명의 다른 실시예에 따른 유기발광 표시장치는 하부 게이트 전극과 상부 게이트 전극을 구비하고, 제1 전원 공급라인(VDDL)과 제2 전원 공급라인(VSSL)에 전기적으로 연결된 구동 스위칭 소자(DT), 제1 스캔신호(SCAN1)에 대응하여, 데이터 신호 라인(DL)과 구동 스위칭 소자(DT)의 하부 게이트 전극에 접속된 제1 노드(N1)를 서로 전기적으로 연결 시키는 제1 스위칭 소자(ST1), 제2 스캔신호(SCAN2)에 대응하여, 접지단과 구동 스위칭 소자(DT)의 상부 게이트 전극에 접속된 제2 노드(N2)를 서로 전기적으로 연결 시키는 제3스위칭 소자(ST3), 제1 노드와 연결되고, 게이트 전극과 드레인 전극이 공통으로 접지되는 다이오드 연결 형태의 제2 스위칭 소자(ST2), 제1 노드(N1) 및 제2 스위칭 소자(ST2) 사이에 전기적으로 연결된 제1 커패시터(C1) 및 제2 노드(N2)와 구동 스위칭 소자(DT)의 소스 전극에 접속된 제3 노드(N3) 사이에 전기적으로 연결된 제2 커패시터(C2)를 포함한다.
- [0063] 제2 노드(N2) 및 제3 노드(N3)사이의 양단 전압은 $2V_{th}$ 의 전압으로 유지 될 수 있다.
- [0064] 유기발광 표시장치는 이중 게이트 전극으로 구성된 구동 트랜지스터(DT), 구동 트랜지스터(DT)의 어느 하나의 게이트 전극과 연결되어 구동 트랜지스터(DT)의 문턱전압(V_{th}) 편차를 직접 보상하는 보상 트랜지스터 및 구동 트랜지스터(DT)의 소스 전극과 보상 트랜지스터의 소스 전극 사이에 V_{th} 의 전압을 저장하는 보상 커패시터를 포함한다. 그 결과, 구동 트랜지스터(DT)의 문턱전압(V_{th})이 구동 트랜지스터(DT)의 어느 하나의 게이트 전극과 소스 전극 사이에 형성되는 보상 커패시터에서 항상 일정하게 유지될 수 있다.
- [0065] 또한, 보상 커패시터의 일 전극은 드레인 전극이 접지된 보상 트랜지스터의 소스전극과 연결되고, 다른 전극은 구동 트랜지스터의 소스전극과 연결된다. 보상 트랜지스터가 플로팅(floating) 상태가 되고, 구동 트랜지스터의 소스 전극은 유기발광소자의 턴-온에 의해 전압을 충전하게 된다. 그 결과, 일 전극은 보상 커패시터에 $2V_{th}$ 의 전압을 일정하게 유지하기 위하여 구동 트랜지스터(DT)의 문턱전압(V_{th})과 유기발광소자(OLED)의 온(On) 전압의 합으로 부트스트랩(Bootstrap) 된다.
- [0066] 따라서, 구동 트랜지스터(DT)의 문턱전압(V_{th})은 제2 노드(N2)에 연결된 상부 게이트 전극(TG)의 전압에 따라 제어 될 수 있다. 이를 이용하여 각 화소를 구성하는 구동 트랜지스터(DT)의 문턱전압(V_{th})은 조절이 가능하게 된다.

- [0067] 도 3는 본 발명의 실시 예에 따른 도 1에 도시된 화소의 구동 파형도 이다.
- [0068] 도 3를 참조하면, 본 발명의 화소는 공급되는 다수의 게이트 전극 신호의 펄스 타이밍에 따라, 초기화 기간(t_1), 샘플링 기간(t_2), 프로그래밍 기간(t_3) 및 발광 기간(t_4)으로 구분되어 동작한다.
- [0069] 초기화 기간(t_1)에는 제1 스캔 신호(SCAN1)가 하이 레벨(일 예로 13V)로 시작하여 로우 레벨(일 예로 -5V)로 변경되어 출력된다. 또한, 제2 스캔 신호(SCAN2)는 하이 레벨(일 예로 13V)로 출력한다.
- [0070] 또한, 초기화 기간(t_1)에는 제1 전원(VDD)은 로우 레벨(일 예로 -10V)로 출력된다. 제2 전원(VSS)은 하이 레벨(일 예로 10V)로 출력되고, 유기발광 소자(OLED)에는 로우 레벨(일 예로 -20V)이 인가된다. 또한, 각 화소(P)의 초기화 기간(t_1)에는 데이터 드라이버(6)가 다수의 데이터 라인(DL)에 데이터 전압(Vdata)을 공급하지 않는다. 즉, 이 기간에는 데이터 전압(Vdata)이 0V로 된다.
- [0071] 샘플링 기간(t_2)에는 제1 스캔 신호(SCAN1)가 로우 레벨(일 예로 -5V)로 유지되고, 제2 스캔 신호(SCAN2)는 하이 레벨(일 예로 13V)로 계속 유지된다.
- [0072] 또한, 제2 전원(VDD)은 초기화 기간(t_1)의 로우 레벨(일 예로 -10V)에서 하이 레벨(일 예로 10V)로 변경되어 출력된다. 제2 전원(VSS)은 하이 레벨(일 예로 10V)로 유지된다. 데이터 드라이버(6)에서 다수의 데이터 라인(DL)을 통해 공급되는 데이터 전압(Vdata)은 계속하여 공급되지 않는다.
- [0073] 프로그래밍 기간(t_3)에는 제1 스캔 신호(SCAN1)가 하이 레벨(일 예로 13V)로 시작하여 일정 기간 후에 로우 레벨로 변경된다. 제2 스캔 신호(SCAN2)는 샘플링 기간(t_2)의 하이 레벨(일 예로 13V)에서 로우 레벨(일 예로 -5V)로 변경되어 출력된다. 제2 전원(VSS)은 샘플링 기간(t_2)의 하이 레벨(일 예로 10V)에서 로우 레벨(일 예로 -10V)로 변경되어 출력된다. 또한 이 기간에 데이터 드라이버(6)는 다수의 데이터 라인(DL)을 통해 데이터 전압(Vdata)을 제1 노드(N1)에 공급한다.
- [0074] 발광 기간(t_4)에는 유기발광 소자(OLED)가 하이 레벨(VOLED) 상태로 출력되고, 제1 및 제2 스캔 신호(SCAN1, SCAN2)는 로우 레벨(일 예로 -5V)로 출력된다.
- [0075] 도 4a 및 도 4d는 본 발명의 일 실시 예에 따른 도 3에 도시된 구동 파형도의 구간 별 신호 흐름을 나타내는 회로도 이다. 이하, 본 발명의 일 실시 예에 따른 유기발광 표시장치의 화소 구동회로를 도 3 내지 도 4d를 참조하여 상세히 설명한다.
- [0076] 먼저, 도3 및 도4a를 참조하면, 초기화 기간(t_1)에는 제1 스캔 신호(SCAN1)가 하이 레벨(일 예로 13V)로 시작하여 로우 레벨(일 예로 -5V)로 변경되어 출력된다. 또한, 제2 스캔 신호(SCAN2)는 하이 레벨(일 예로 13V)로 출력한다.
- [0077] 도4a를 참조하면, 제1 스위칭 트랜지스터(ST1)는 다수의 데이터 라인(DL)으로부터 공급된 데이터 전압(Vdata)을 제1 노드(N1)에 공급할 수 있으며, 제2 스위칭 트랜지스터(ST2)는 게이트 전극과 드레인 전극이 공통으로 접지되어 제1 노드(N1)에 $-V_{th}$ 문턱전압을 인가한다. 그런데, 초기화 기간(t_1)에는 데이터 전압(Vdata)이 입력되지 않아서, 제1 노드(N1)에 0V가 인가된다. 또한, 제2 노드(N2)는 제3 스위칭 트랜지스터(ST3)에 전기적으로 연결된 접지전원에 의해 0V가 걸리도록 방전된다.
- [0078] 또한, 도4a를 참조하면, 제1 커패시터(C1)는 제1 노드(N1)를 일 전극으로 이용하고, 제2 스위칭 트랜지스터(ST2)의 게이트 전극 및 드레인 전극을 접지하여 다른 전극으로 이용한다. 그리고, 제2 커패시터(C2)는 제2 노드(N2)를 일 전극으로 이용하고 구동 트랜지스터(DT)의 소스 전극과 연결된 제3 노드(N3)을 다른 전극으로 이용한다.
- [0079] 그 결과, 제1 커패시터(C1)는 초기화 기간(t_1)에 V_{th} 문턱전압으로 초기화 되고, 제2 노드(N2)에 연결된 제2 커패시터(C2)의 일 전극은 제3 스위칭 트랜지스터(ST3)에 전기적으로 연결된 접지전원에 의해 0V로 방전되어 초기화 된다.
- [0080] 구동 트랜지스터(DT)에 연결된 제1 전원(VDD)이 초기화 기간(t_1)이 시작되면 하이 레벨(일 예로 10V)에서 로우 레벨(일 예로 -10V)로 변경된다. 그러면, 구동 트랜지스터(DT)에 연결된 제3 노드(N3)에 로우 레벨(일 예로 -10V)의 전압이 걸리게 된다. 유기발광소자에 연결된 제2 전원(VSS)은 로우 레벨(일 예로 -10V)에서 하이 레벨(일 예로 10V)로 변경된다. 그 결과, 초기화 기간(t_1) 동안에 유기발광소자는 전류가 흐르지 않게 되어 발광하지 않는 턴-오프 상태가 된다.
- [0081] 이어서, 도3 및 도4b를 참조하면, 샘플링 기간(t_2)에는 제1 스캔 신호(SCAN1)는 로우 레벨(일 예로 -5V)을 계속

유지한다. 제1 스위칭 트랜지스터(ST1)와 제2 스위칭 트랜지스터(ST2)는 턴-오프 상태이다. 또한, 제2 스캔 신호(SCAN2)는 하이 레벨(일 예로 13V)을 계속 유지한다. 제3 스위칭 트랜지스터(ST3)는 턴-온 상태이다. 그 결과, 제1 노드(N1)는 $-V_{th}$ 의 전압으로 유지되고, 제2 노드(N2)는 계속하여 0V가 걸리게 된다.

[0082] 또한, 구동 트랜지스터(DT)에 연결된 고전위전원(VDD)이 로우 레벨(일 예로 $-10V$)에서 하이 레벨(일 예로 $10V$)로 변경된다. 구동 트랜지스터(DT)의 게이트 전극-소스 전압(V_{gs})이 문턱전압(V_{th})보다 크므로, 구동 트랜지스터(DT)는 턴-온 된다. 그러면, 샘플링 기간(t_2) 동안, 제3 노드(N3)는 로우 레벨(일 예로 $-10V$) 전압에서 $-2V_{th}$ 의 전압으로 충전된다. 이어서, 제3 노드(N3)가 $-2V_{th}$ 의 전압이 되면 구동 트랜지스터(DT)는 턴-오프 된다. 그리고, 제2 노드(N2)는 0V가 유지되고, 제3 노드(N3)는 $-2V_{th}$ 의 전압이 걸리게 되어 제2 커패시터(C2)에 $2V_{th}$ 의 전압이 저장된다. 또한, 유기발광소자는 계속 턴-오프 상태이다.

[0083] 이어서, 도3 및 도4c를 참조하면, 프로그래밍 기간(t_3)에는 제1 스위칭 트랜지스터(ST1)는 턴-온 상태를 유지한다. 그러면, 데이터 드라이버(6)에서 다수의 데이터 라인(DL)을 통해 공급되는 데이터 전압(V_{data})이 제1 스위칭 트랜지스터(ST1)를 통해 제1 노드(N1)에 공급되고, 제1 노드(N1)에 공급된 데이터 전압(V_{data})이 구동 트랜지스터(DT)를 턴-온 시킨다. 제2 스위칭 트랜지스터(ST2)은 턴-오프 상태가 된다.

[0084] 또한, 유기발광소자에 연결된 제2 전원(VSS)은 하이 레벨(일 예로 $10V$)에서 로우 레벨(일 예로 $-10V$)로 변경된다. 그 결과, 유기발광소자는 턴-온 되고, 구동 트랜지스터(DT)와 유기발광소자 사이에는 전류 패스가 형성된다. 그리고, 제3 노드(N3) 전압은 $-2V_{th}$ 의 전압에서 유기발광소자에 걸리는 VOLED 전압으로 변하게 된다.

[0085] 도4c를 참조하면, 프로그래밍 기간(t_3) 동안에 제3 스위칭 트랜지스터(ST3)는 턴-오프 된다. 제3 스위칭 트랜지스터(ST3)의 턴-오프시, 0V가 걸려 있는 제2 노드(N2)는 전압을 결정해 주는 요소가 없게 되어 플로팅(Floating) 상태가 된다.

[0086] 제2 커패시터(C2)의 일 전극이 제2 노드(N2)에 연결되어 있으므로, 제2 커패시터(C2)는 플로팅(Floating) 상태에서 저장 중인 $2V_{th}$ 의 전압을 유지하기 위해서, 제2 커패시터(C2)의 일 전극에 연결된 제2 노드(N2)는 0V 전압에서 $2V_{th}$ 의 전압과 유기발광소자에 걸리는 VOLED 전압을 더한 값의 전압으로 부스팅(boosting) 된다.

[0087] 따라서, 구동 트랜지스터(DT)의 문턱전압(V_{th})은 제2 노드(N2)에 연결된 상부 게이트 전극(TG)의 전압에 따라 제어 될 수 있다. 이를 이용하여 각 화소를 구성하는 구동 트랜지스터(DT)의 문턱전압(V_{th})은 조절이 가능하게 된다.

[0088] 본 발명의 일 실시예에 따른 화소 구동회로는 제2 커패시터(C2)에 저장된 구동 트랜지스터(DT)의 문턱전압(V_{th})을 센싱할 수 있고, 편차를 갖는 센싱된 문턱전압(V_{th})은 크기는 상부 게이트 전극(TG)의 전압을 조정하여 문턱전압(V_{th})을 보상 할 수 있다.

[0089] 예를 들어, 플로팅(Floating) 상태에서 제2 커패시터(C2)는 문턱전압(V_{th})을 $2V_{th}$ 의 전압으로 일정하게 유지해야 하므로, 제2 노드(N2)에는 문턱전압(V_{th})과 유기발광소자에 걸리는 전압(VOLED)을 더한 값의 전압($2V_{th} + VOLED$)이 걸리고, 제3 노드(N3)에는 유기발광소자에 걸리는 전압(VOLED)이 걸린다. 따라서, 상부 게이트 전극(TG)에 구동 트랜지스터(DT)의 문턱전압(V_{th}) 두 배에 해당하는 전압($2V_{th}$)을 인가하면 제2 커패시터(C2)에 $2V_{th}$ 의 전압을 유지하기 위하여 구동 트랜지스터(DT)의 문턱전압(V_{th})의 일 배에 해당하는 전압이 낮아진다. 즉, 본 발명의 화소 구동회로의 상부 게이트 전극(TG)은 구동 트랜지스터(DT)의 문턱전압(V_{th})을 더 세분하여 조절 할 수 있다. 상부 게이트 전극(TG)에 전압변화와 구동 트랜지스터(DT)의 문턱전압(V_{th}) 관계는

수학식 1

$$\Delta V_{TH} / \Delta V_{TG} \approx -0.5$$

[0090]

[0091] [수학식 1]과 같이 표현 될 수 있다.

[0092] 본 발명의 일 실시예에 따른 화소는 구동 트랜지스터(DT)의 문턱전압(V_{th})을 전 화면에 걸쳐 균일하게 조절이 가능하다. 또한, 샘플링 기간(t_2) 동안에 구동 트랜지스터(DT)의 소스 전극과 연결된 제3 노드(N3)는 $-2V_{th}$ 의 전압으로 빠르게 충전된다. 이어서, 프로그래밍 기간(t_3) 동안에 제2 노드(N2)는 커패시터 부스팅(boosting)을 이용하기 때문에 구동 트랜지스터(DT)의 문턱전압(V_{th}) 보상속도가 빨라질 수 있다.

- [0093] 이어서, 발광 기간(t_4)에는 제1 스위칭 트랜지스터(ST1)가 턴-오프 된다. 그리고, 고전위 전압(VDD)이 구동 트랜지스터(DT)의 드레인에 인가되고, 구동 트랜지스터(DT)는 유기발광소자에 구동 전류를 공급한다. 따라서, 본 발명의 화소(P)는 구동 트랜지스터(DT)의 특성 편차를 보상함으로써, 각 화소(P) 간의 휘도 편차를 줄일 수 있다.
- [0094] 한편, 본 발명의 실시예에 따른 유기발광 표시장치는 구동 트랜지스터(DT)의 소스 전극에 고정된 전압을 공급하지 않고 부하가 연결된 소스 팔로워(source follower) 방식을 채택하고 있다. 따라서, 본 발명의 실시예에 따른 유기발광 표시장치는 구동 트랜지스터(DT)의 문턱전압(V_{th})의 극성이 부극성인 경우에도 문턱전압(V_{th})의 센싱(sensing)이 가능하므로, 문턱전압(V_{th})의 극성에 관계 없이 문턱전압(V_{th})의 편차를 보상할 수 있다.
- [0095] 구동 트랜지스터(DT)의 게이트 전극과 드레인 전극을 연결하는 소자 연결 방식에 의해 유기발광 표시장치의 화소에 포함된 구동 트랜지스터(DT)의 문턱전압(V_{th})을 센싱하는 경우, 구동 트랜지스터(DT)의 문턱전압(V_{th})이 부극성인 경우 문턱 전압(V_{th})을 센싱할 수 없지만, 본 발명의 실시예와 같이 소스 팔로워(Source-follower)방식을 이용하는 경우에는 문턱전압(V_{th})이 부극성인 경우에도 문턱전압(V_{th})을 센싱할 수 있다.
- [0096] 다시 말해, 본 발명의 실시예에 따른 유기발광 표시장치는 정극성 또는 부극성의 문턱전압(V_{th})의 편차에 따른 유기 발광소자에 흐르는 전류의 변화를 보상함으로써, 문턱 전압(V_{th})의 편차뿐만 아니라 극성에 관계 없이 데이터 전압(Vdata)에 따른 전류를 일정하게 유지할 수 있다.
- [0097] 도 5a 및 도 5b는 본 발명의 실시예에 따른 도 2에 도시된 구동 트랜지스터의 상부 게이트 전극에 인가되는 전압과 문턱전압 관계를 보여주는 그래프이다. 도 5a는 본 발명의 일 실시예에 따른 구동 트랜지스터의 전기적 특성을 보여준다. 도 5b는 구동 트랜지스터에서 상부 게이트 전극에 인가되는 전압과 문턱전압 관계를 보여주는 그래프이다.
- [0098] 도 5a 및 도 5b를 참조하면, 구동 트랜지스터(DT)에서 상부 게이트 전극(TG)에 인가되는 전압을 크게 할수록, 구동 트랜지스터(DT)의 전기적 특성이 변하고 있음을 보여준다. 상부 게이트 전극(TG)에 인가되는 전압을 각각 -18, -12V, -6V 0V, 6V, 12V, 18V로 인가한 경우, 구동 트랜지스터(DT)의 문턱전압(V_{th})은 상기 인가되는 상부 게이트 전극(TG)의 전압의 크기에 반대로 네가티브 쉬프트(Negative shift)가 발생한다. 그 결과, 구동 트랜지스터(DT)의 문턱전압(V_{th})을 직접 보상할 수 있다.
- [0099] 도 6은 본 발명의 실시예에 따른 도 2에 도시된 구동 트랜지스터의 단면도이다.
- [0100] 본 발명의 구동 트랜지스터(DT)는 도 6과 같이 기판(110), 하부 게이트 전극(120), 게이트 절연층(130), 활성화층(140), 소스 및 드레인 전극(150A, 150B), 보호층(160) 및 상부 게이트 전극(170)을 포함한다.
- [0101] 도 6을 참조하면, 구동 트랜지스터(DT)는 소스 및 드레인 전극(150A, 150B)이 모두 활성화층(140)의 상부에 위치하는 코플라나 구조(Coplanar type)에서 활성화층(140) 아래에 형성된 하부 게이트 전극(120)을 포함하여 이루어진다. 코플라나 구조로 이루어진 구동 트랜지스터(DT)를 구체적으로 살펴보면, 기판(110) 상에 하부 게이트 전극(120)이 형성되고, 하부 게이트 전극(120)과 활성화층(140) 사이에는 게이트 절연층(130)이 형성된다. 그리고, 활성화층(140) 상에는 소스 및 드레인 전극(150A, 150B), 보호층(160) 및 상부 게이트 전극(170)이 순차적으로 형성된다.
- [0102] 게이트 절연층(130)은 실리콘 질화물(SiNx) 또는 실리콘 산화물(SiOx)로 구성될 수 있다. 게이트 절연층(130)의 두께는 구동 트랜지스터(DT)의 소자 특성, 특히 소자의 문턱전압(V_{th}) 제어에 관련이 있을 수 있다. 특히, 게이트 절연층(130)의 두께는 구동 트랜지스터(DT)의 문턱전압(V_{th}) 변화 정도와 반비례 한다고 볼 수 있다.
- [0103] 본 발명의 일 실시예에 따른 보상 커패시터(C_2)는 $2V_{th}$ 를 저장하여 구동 트랜지스터(DT)의 상부 게이트 전극(170)으로 구동 트랜지스터(DT)의 문턱전압(V_{th})을 제어할 수 있다. 예를 들어, 구동 트랜지스터(DT)의 상부 게이트 전극(170)에 인가 되는 전압에 의해 구동 트랜지스터(DT)의 문턱전압(V_{th})이 조절되므로, 게이트 절연층(130)의 두께는 조절되는 구동 트랜지스터(DT)의 문턱전압(V_{th})을 보상하는 보상값에 따라 달라질 수 있다.
- [0104] 따라서, 본 발명의 구동 트랜지스터(DT)를 구성하는 게이트 절연층(130)의 두께를 충분히 크게 하여 안정적인 구동 트랜지스터를 제조할 수 있다.
- [0105] 이상에서 상술한 바와 같이, 본 발명은 구동 트랜지스터(DT)의 문턱전압(V_{th})을 효율적으로 보상함으로써, 장시간 구동에 따른 구동 불량을 방지하고 화소 간의 휘도 편차를 줄여 화질을 향상시킬 수 있다.
- [0106] 본 발명의 유기발광 표시장치는 유기발광 소자, 유기발광 소자의 구동에 관여하고, 하부 게이트 전극(BG), 옥사

이드 반도체 층, 소스 전극, 드레인 전극 및 상부 게이트 전극(TG)을 포함하는 구동 트랜지스터, 구동 트랜지스터의 하부 게이트 전극에 전기적으로 연결되어, 구동 트랜지스터의 제어에 필요한 데이터 전압(Vdata) 전송에 관여하는 제1 스위칭 트랜지스터, 하부 게이트 전극과 전기적으로 연결되며, 데이터 전압의 충전에 관여하는 저장 커패시터(Cst), 저장 커패시터에 문턱전압(Vth)을 저장하는 제2 스위칭 트랜지스터, 구동 트랜지스터의 상부 게이트 전극과 직접 연결되어, 구동 트랜지스터의 문턱전압 편차를 보상하는 보상 트랜지스터(CT), 및 구동 트랜지스터의 소스 전극과 보상 트랜지스터의 드레인 전극 사이에 형성되어 문턱전압이 저장된 보상 커패시터(Ccomp)를 포함한다.

- [0107] 게이트 절연층의 두께는 구동 트랜지스터의 문턱전압을 보상하는 보상값에 의해 제어될 수 있다.
- [0108] 제1 스위칭 트랜지스터는 제1 게이트 전극, 제1 옥사이드 반도체 층, 제1 소스 전극 및 제1 드레인 전극을 구비하고, 제1 소스 전극은 구동 트랜지스터의 하부 게이트 전극과 접속된 제1노드(N1)와 직접 연결될 수 있다.
- [0109] 제2 스위칭 트랜지스터는 제2 게이트 전극, 제2 옥사이드 반도체 층, 제2 소스 전극 및 제3 드레인 전극을 구비하고, 제2 게이트 전극과 제2 드레인 전극은 공통으로 접지되고, 저장 커패시터(Cst)의 일 전극은 접지와 연결될 수 있다.
- [0110] 저장 커패시터(Cst)의 다른 전극은 제1노드(N1) 및 제1 스위칭 트랜지스터의 소스 전극과 연결될 수 있다.
- [0111] 보상 트랜지스터는 제3 게이트 전극, 제3 옥사이드 반도체 층, 제3 소스 전극 및 제3 드레인 전극을 구비하고, 제3 소스 전극은 구동 트랜지스터의 상부 게이트 전극과 접속된 제2 노드(N2)와 직접 연결될 수 있다.
- [0112] 구동 트랜지스터의 드레인 전극은 제1 전원 공급 라인(VDDL)과 전기적으로 연결되어 있으며, 구동 트랜지스터의 소스 전극은 제3 노드(N3)와 연결될 수 있다.
- [0113] 제2 스위칭 트랜지스터와 보상 트랜지스터가 턴-온(Turn-On) 시, 제2 스위칭 트랜지스터의 음(negative)의 문턱전압(-Vth)이 제1 노드(N1)에 인가되고, 제2 노드(N2)는 0V가 인가될 수 있다.
- [0114] 제2 스위칭 트랜지스터는 턴-오프(Turn-Off)가 되고, 보상 트랜지스터가 턴-온 시, 제3 노드(N3)에는 음의 문턱전압의 두 배가 인가될 수 있다.
- [0115] 제1 스위칭 트랜지스터는 턴-온이 되고, 보상 트랜지스터가 턴-오프 시, 유기발광소자는 온(On)이 되고, 제3 노드(N3)에는 유기발광소자에 걸리는 전압(VOLED)이 인가될 수 있다.
- [0116] 보상 트랜지스터가 턴 오프(Turn-off)일 때, 제2 노드(N2)는 플로팅(Floating) 상태일 수 있다.
- [0117] 제2 노드(N2)는 보상 커패시터에 저장된 두 배의 문턱전압(2Vth)을 유지하기 위하여 유기발광소자의 온(On) 전압(VOLED)과 구동 트랜지스터의 두 배의 문턱전압이 더해진 전압으로 부스팅(Boosting)되어 인가될 수 있다.
- [0118] 제2 노드(N2) 및 제3 노드(N3)사이의 양단 전압이 두 배의 문턱전압으로 유지되어, 구동 트랜지스터의 상부 게이트 전극에 인가되는 전압이 구동 트랜지스터의 문턱전압을 제어할 수 있다.
- [0119] 본 발명의 화소 구동회로는 하부 게이트 전극과 상부 게이트 전극을 구비하고, 제1 전원 공급라인(VDDL)과 제2 전원 공급라인(VSSL)에 전기적으로 연결된 구동 스위칭 소자(DT), 제1 스캔신호(SCAN1)에 대응하여, 데이터 신호 라인(DL)과 구동 스위칭 소자(DT)의 하부 게이트 전극에 접속된 제1 노드(N1)를 서로 전기적으로 연결시키는 제1 스위칭 소자(ST1), 제1 노드와 연결되고, 게이트 전극과 드레인 전극이 공통으로 접지되는 다이오드 연결 형태의 제2 스위칭 소자(ST2), 제2 스캔신호(SCAN2)에 대응하여, 접지단과 구동 스위칭 소자(DT)의 상부 게이트 전극에 접속된 제2 노드(N2)를 서로 전기적으로 연결시키는 제3 스위칭 소자(ST3), 제1 노드(N1) 및 제2 스위칭 소자(ST2) 사이에 전기적으로 연결된 제1 커패시터(C1), 및 제2 노드(N2) 및 구동 스위칭 소자(DT)의 소스 전극에 접속된 제3 노드(N3) 사이에 전기적으로 연결된 제2 커패시터(C2)를 포함한다.
- [0120] 제1 스위칭 소자(ST1)는 제1 게이트 전극, 제1 옥사이드 반도체 층, 제1 소스 전극 및 제1 드레인 전극을 구비하고, 제1 게이트 전극은 제1 스캔신호(SCAN1)를 공급하는 제1 스캔신호 라인(SCL1)과 연결될 수 있다.
- [0121] 제1 드레인 전극은 데이터 신호 라인(DL)과 연결되어 데이터 전압(Vdata)을 공급받을 수 있다.
- [0122] 제3 스위칭 소자(ST3)는 제3 게이트 전극, 제3 옥사이드 반도체 층, 제3 소스 전극 및 제3 드레인 전극을 구비하고, 제3 게이트 전극은 제2 스캔신호(SCAN2)를 공급하는 제2 스캔신호 라인(SCL2)과 연결될 수 있다.
- [0123] 제3 드레인 전극은 접지단과 연결될 수 있다.

- [0124] 제2 노드(N2)는 제3 스위칭 소자(ST3)가 턴-오프 되면, 접지단에 의해 전위차가 없는 플로팅(Floating) 상태가 될 수 있다.
- [0125] 제2 스위칭 소자(ST2)는 제2 게이트 전극, 제2 옥사이드 반도체 층, 제2 소스 전극 및 제2 드레인 전극을 구비하고, 제2 소스 전극은 제1 노드(N1) 및 제1 스위칭 소자(ST1)의 소스 전극과 연결되고, 드레인 전극은 제1 커패시터(C1)의 일 전극과 연결될 수 있다.
- [0126] 제1 커패시터(C1)의 다른 전극은 제1 노드(N1) 및 제1 스위칭 소자(ST1)의 소스 전극과 연결될 수 있다.
- [0127] 제2 커패시터(C2)는 두 배의 문턱전압($2V_{th}$)을 저장할 수 있다.
- [0128] 제2 노드(N2) 및 제3 노드(N3)사이의 양단 전압이 두 배의 문턱전압($2V_{th}$)으로 유지되어, 상부 게이트 전극에 인가된 전압이 구동 트랜지스터의 문턱전압(V_{th})을 제어할 수 있다.
- [0129] 상부 게이트 전극에 구동 트랜지스터(DT)의 문턱전압(V_{th})의 두 배에 해당하는 전압이 인가되고, 구동 트랜지스터(DT)의 문턱전압은 일 배의 문턱전압(V_{th})으로 낮아질 수 있다.
- [0130] 본 발명의 유기발광 표시장치는 복수 화소 각각이 유기발광 소자와, 유기발광 소자를 구동하는 화소 구동 회로를 구비하고, 화소 구동 회로는 하부 게이트 전극과 상부 게이트 전극을 구비하고, 유기발광소자와 함께 제1 전원 공급라인(VDDL)과 제2 전원 공급 라인(VSSL) 사이에 직렬로 연결된 구동 스위칭 소자(DT), 제1 스캔 신호에 대응하여 데이터 신호 라인(DL)과 구동 스위칭 소자의 하부 게이트 전극에 접속된 제1 노드(N1)를 서로 연결하는 제1 스위칭 소자(ST1), 제1 노드와 연결되고, 제2 게이트 전극과 제2 드레인 전극이 공통으로 접지되는 다이오드 연결 형태의 제2 스위칭 소자(ST2), 제2 스캔 신호에 대응하여 접지단과 구동 스위칭 소자의 상부 게이트 전극에 접속된 제2노드(N2)를 서로 연결하는 제3 스위칭 소자(ST3), 제1 노드(N1) 및 제2 스위칭 소자(ST2) 사이에 전기적으로 연결된 제1 커패시터(C1), 및 제2 노드 및 구동 스위칭 소자의 드레인에 접속된 제3 노드(N3) 사이에 위치하는 제2 커패시터(C2)를 구비하고, 화소 구동 회로는 제2 및 제3 스위칭 소자(ST2, ST3)를 턴-온시켜, 제1 노드(N1)에는 음의 문턱전압($-V_{th}$)이 인가 되고, 제2 노드(N2)는 0V로 초기화하는 초기화 기간, 제3 스위칭 소자(ST3)와 구동 스위칭 소자(DT)를 턴-온시켜, 제3 노드(N3)에 음의 문턱전압의 두 배가 인가되고, 제2 커패시터(C2)에 두 배의 문턱전압($2V_{th}$)이 저장되는 샘플링 기간, 제1 스위칭 소자(ST1)는 턴-온 시키고, 제2 및 제3 스위칭 소자(ST2, ST3)는 턴-오프 시켜, 제1 노드(N1)에 데이터 전압(V_{data})이 인가되고, 제3 노드(N3)에 유기발광소자 전압($VOLED$)이 충전되고, 제2 노드(N2)는 유기발광소자 전압과 두 배의 문턱전압이 더해진 전압으로 부스팅(Boosting)되는 프로그래밍 기간, 및 제1 및 제2 스위칭 소자(ST1, ST2)를 턴-오프 시켜 제1 스위칭 소자(ST1)로부터 유입된 데이터 신호에 대응하여, 구동 스위칭 소자(DT)가 유기발광소자에 구동 전류를 공급하는 발광 기간으로 구분하여 동작하는 것을 특징으로 한다.
- [0131] 초기화 기간에서, 제2 게이트 전극과 제2 드레인 전극은 공통으로 접지되어 다이오드 연결 상태가 되고, 제1 노드(N1)에 음의 문턱전압이 공급되어, 제1 커패시터(C1)를 문턱전압으로 초기화 시킬 수 있다.
- [0132] 초기화 기간에서, 제2 스위칭 소자(ST2)가 턴-온 되고, 접지 단으로부터 0V가 제2 노드(N2)에 공급되어, 제2 커패시터(C2)를 방전시킬 수 있다.
- [0133] 샘플링 기간에서, 제3 노드(N3)는 구동 스위칭 소자(DT)의 게이트-소스 전압(V_{gs})이 문턱전압이 될 때까지 음의 문턱전압의 두 배로 충전되며, 제3 노드(N3)에 음의 문턱전압의 두 배가 인가되면 구동 스위칭 소자(DT)를 턴-오프 시킬 수 있다.
- [0134] 샘플링 기간에서, 제2 커패시터(C2)에 두 배의 문턱전압이 충전되고, 유기발광소자에 제2 전원 공급라인(VSSL)으로부터 하이 레벨 전압이 인가되어 유기발광소자가 발광하지 않을 수 있다.
- [0135] 프로그래밍 기간에서, 제2 전원 공급라인(VSSL)에 로우 레벨 전압이 인가되어, 유기발광소자는 턴-온 되며, 제3 노드(N3)에 유기발광소자 전압($VOLED$)이 인가될 수 있다.
- [0136] 프로그래밍 기간에서, 제3 스위칭 소자(ST3)의 턴-오프에 의해 제2 노드가 플로팅 상태가 되며, 제2 커패시터에 두 배의 문턱전압을 유지하기 위하여 제2 노드의 전압이 0V에서 유기발광소자 전압($VOLED$)과 두 배의 문턱전압이 더해진 전압으로 부스팅(Boosting)될 수 있다.
- [0137] 상부 게이트 전극에 인가 되는 전압에 의해 구동 스위칭 소자의 문턱전압을 조절할 수 있다.
- [0138] 샘플링 구간에, 구동 스위칭 소자의 문턱전압이 부극성인 경우에도 센싱(sensing)이 될 수 있다.이상에서 설명한 본 발명은 상술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는

범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

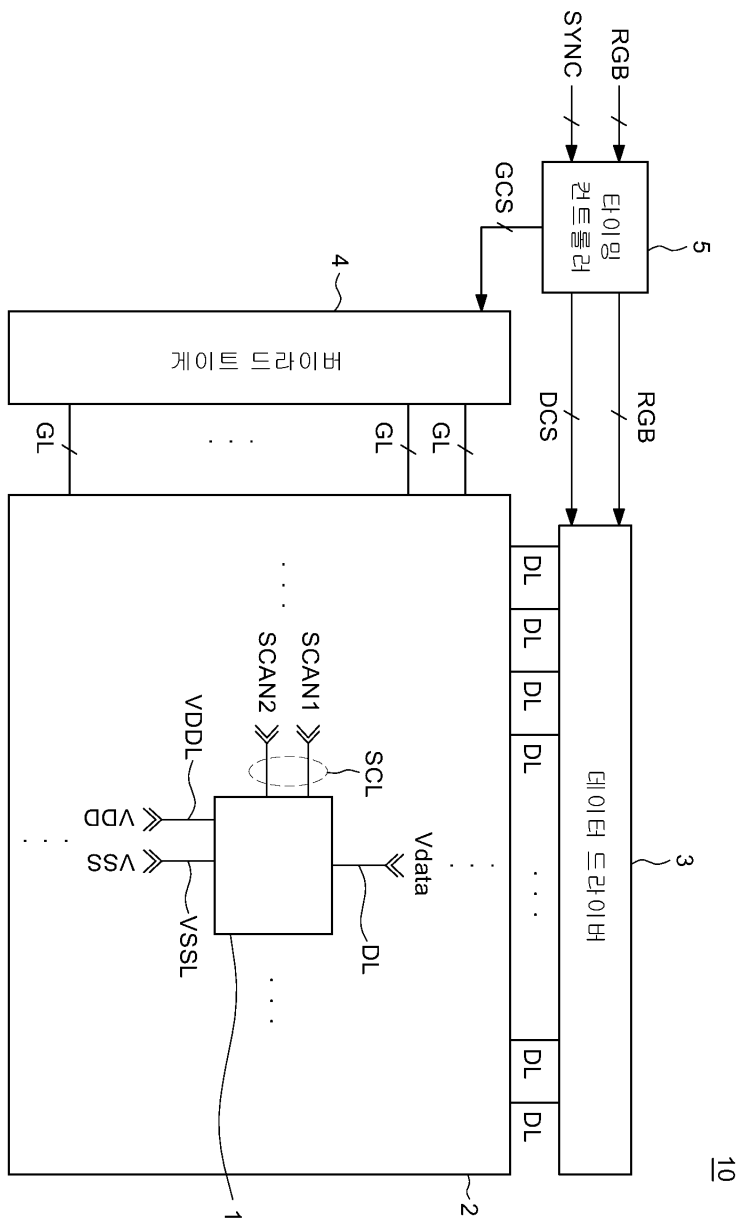
부호의 설명

[0139]

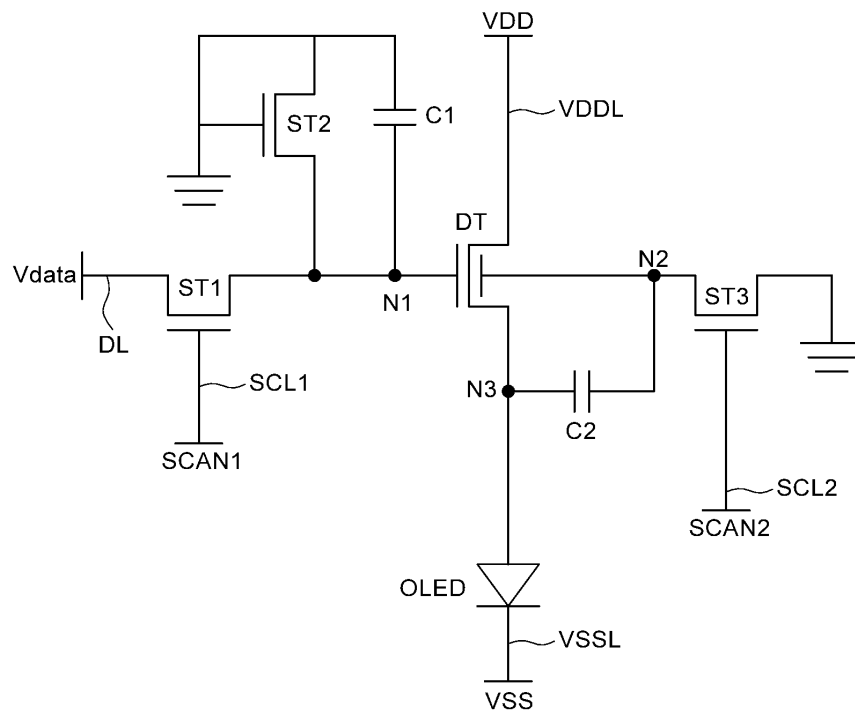
1: 화소	2: 표시 패널
3: 데이터 드라이버	4: 게이트 드라이버
5: 타이밍 컨트롤러	110: 기판
120: 하부 게이트 전극(BG)	130: 게이트 절연층
140: 활성화층	150A, 150B: 소스 및 드레인 전극
160: 보호층	170: 상부 게이트 전극(TG)
C1: 저장 커패시터	C2: 보상 커패시터(Ccomp)
ST1: 제1 스위칭 트랜지스터, 제1 스위칭 소자	
ST2: 제2 스위칭 트랜지스터, 제2 스위칭 소자	
ST3: 보상 트랜지스터(CT), 제3 스위칭 소자	
DT: 구동 트랜지스터, 구동 스위칭 소자	

도면

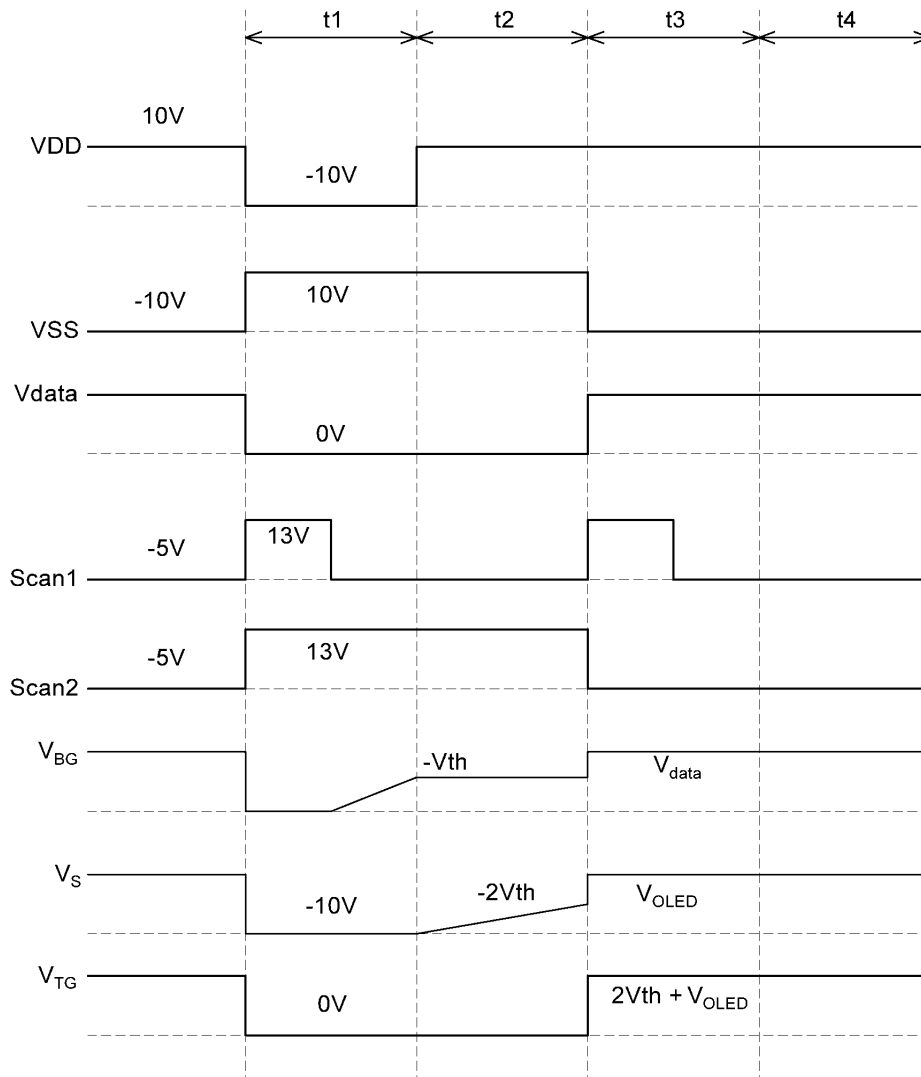
도면1



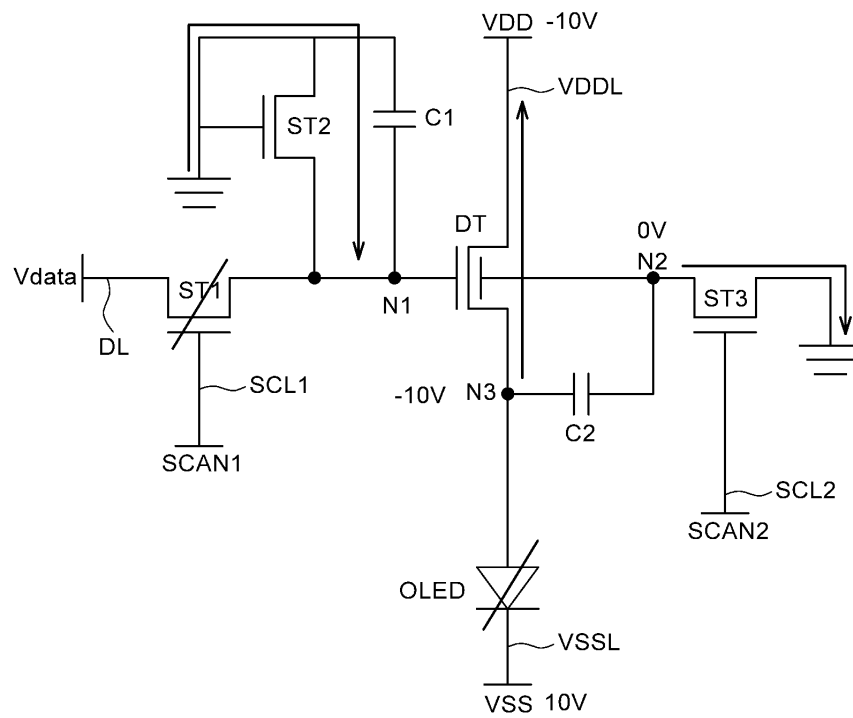
도면2



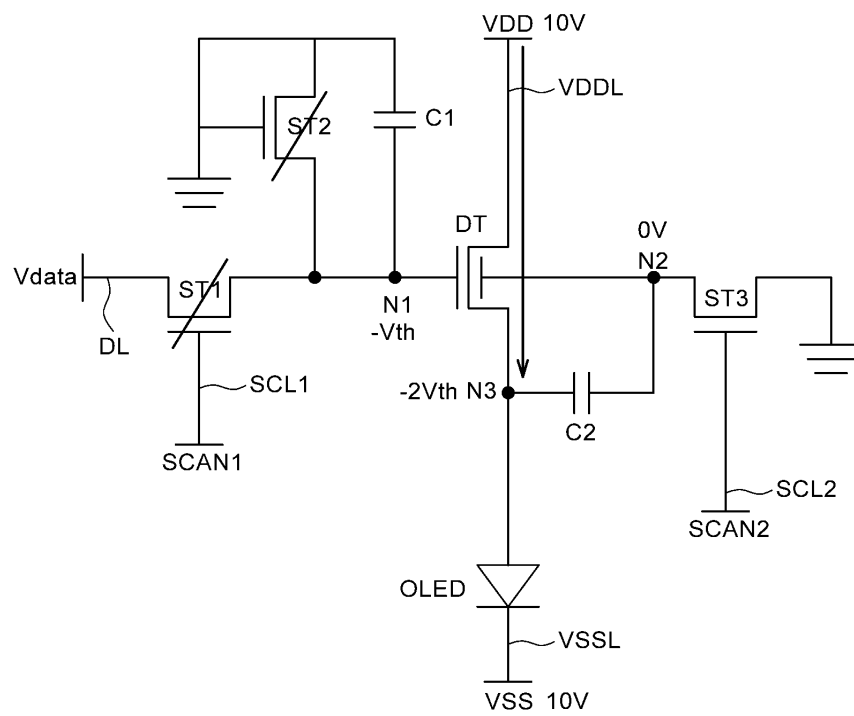
도면3



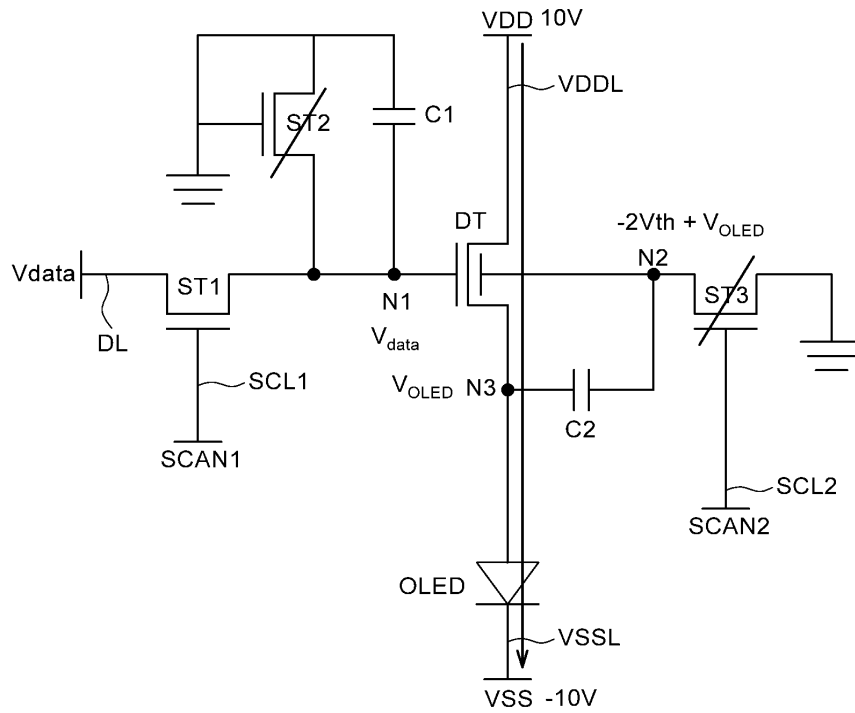
도면4a



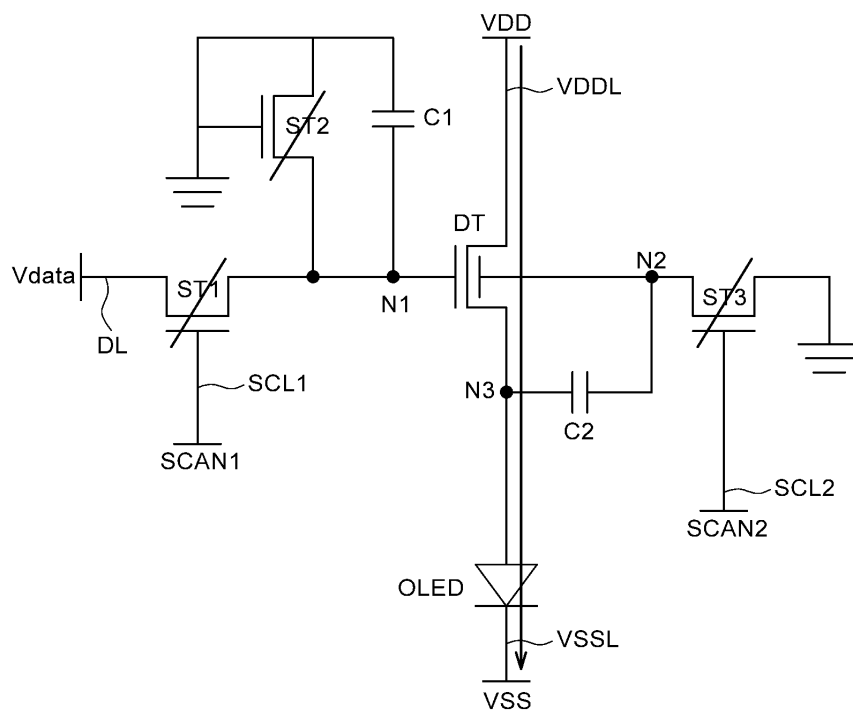
도면4b



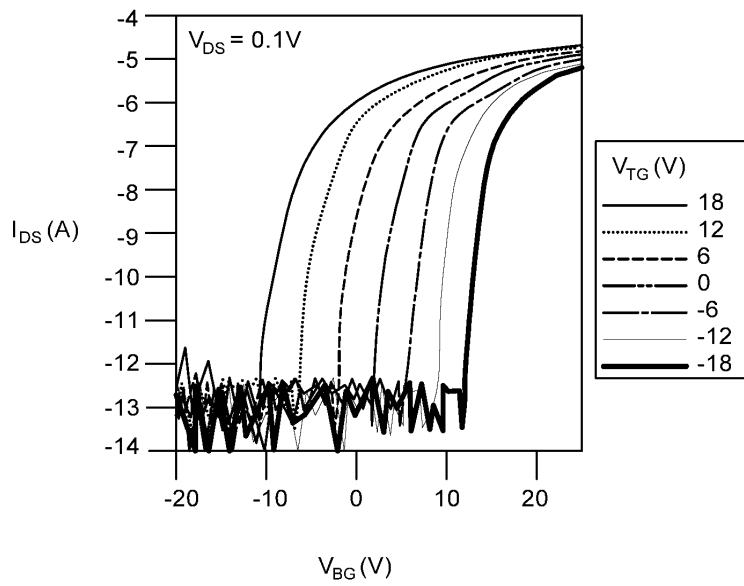
도면4c



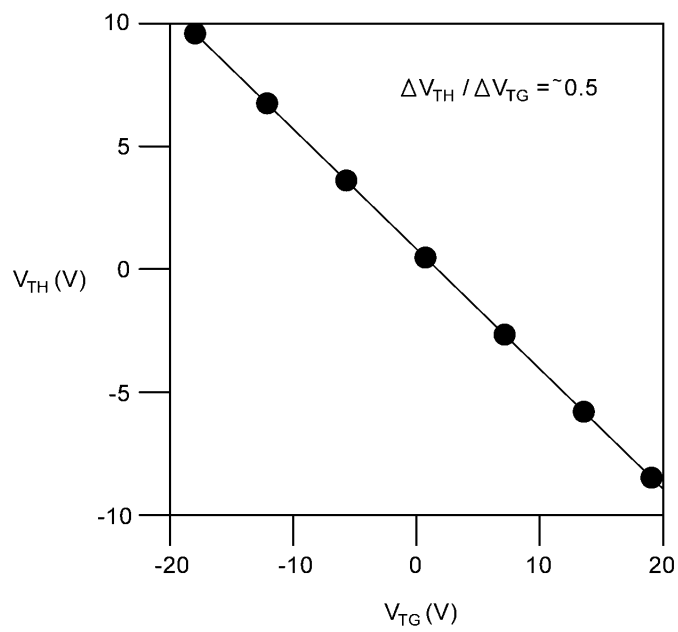
도면4d



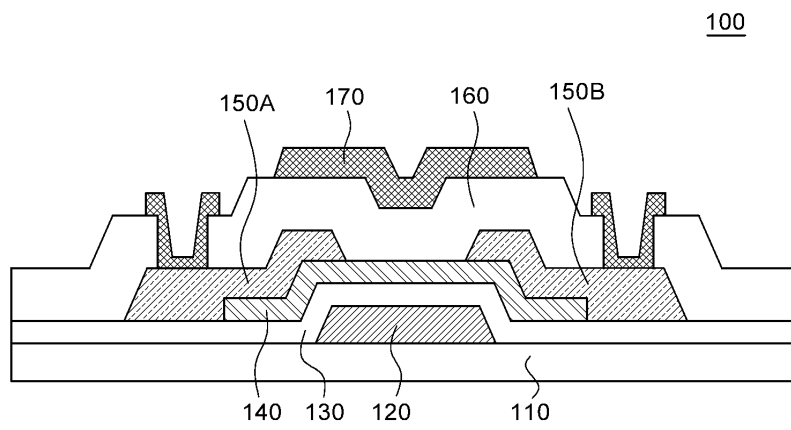
도면5a



도면5b



도면6



专利名称(译)	OLED显示装置及其驱动方法		
公开(公告)号	KR1020170132016A	公开(公告)日	2017-12-01
申请号	KR1020160062959	申请日	2016-05-23
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JEON CHANG HOON 전창훈 RHA SUNG HOON 나성훈		
发明人	전창훈 나성훈		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2320/0233 G09G2320/0257 G09G2300/0852 G09G2300/0861 G09G2310/0262 G09G2320/043 H01L27/1225 H01L27/1255 H01L29/78648 G09G3/3258 G09G3/3291 G09G2300/0842 G09G2300/0871 G09G2310/08 H01L27/1214 H01L27/3262 H01L27/3265		
外部链接	Espacenet		

摘要(译)

本发明涉及OLED显示装置及其驱动方法和OLED显示装置，包括第一电容器（C1），其电连接在第二开关元件（ST2）之间，其中第二漏电极通常接地二极管连接形式和第二栅电极，第三开关器件（ST3）连接到连接到驱动开关元件的顶栅电极的第二节点（N2）和***它对应于第二扫描信号，以及第一节点（N1）和第二开关元件（ST2）连接到第一电源线（VDDL）和驱动开关元件（DT），串联连接在第二电源线（VSSL）和第一开关器件（ST1）之间连接到驱动开关元件的底栅电极的第一节点（N1）和数据信号线（DL），它对应于第一扫描信号，第一节点连接有机发光装置用于驱动像素的电路包括底栅电极和顶栅电极，其包括多个像素的有机发光器件，以及用于驱动像素的电路，其操作有机发光器件和位于两者之间的第二电容器（C2）第三节点（N3）连接到驱动开关元件的漏极和第二节点节点。此外，转向 - 用于驱动OLED显示装置的像素的电路使第二和第三开关装置（ST2，ST3）导通，并且在第一节点（N1）和初始化期间施加负阈值电压（ $-V_{th}$ ）其中，第二节点（N2）初始化为0V，第三开关器件（ST3）和驱动开关元件（DT）导通，并且负阈值电压的两倍被施加到第三节点（N3）和采样时间和第二开关器件（ST1），其中双阈值电压（ $2V_{th}$ ）存储在第二电容器（C2）中导通并且第二和第三开关器件（ST2，ST3）随转 - 关闭并且数据电压（Vdata）被施加到第一节点（N1）并且第三节点（N3）被充有有机发光装置电压（VOLED）和编程项，其中第二节点（N2）是有机发光器件的电压和其中双阈值的电压电压加上升压，第一和第二开关元件（ST1，ST2）截止，它对应于从第一开关器件流入的数据信号（ST1），并根据发光周期分类其中驱动开关元件（DT）将驱动电流提供给有机发光装置及其运行。

