



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0066588
(43) 공개일자 2016년06월13일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(21) 출원번호 10-2014-0170287

(22) 출원일자 2014년12월02일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

김철민

경기도 성남시 분당구 중앙공원로 53 시범단지삼성.한신아파트 113동 203호 (서현동)

강형율

서울특별시 동작구 상도로41가길 20, 307호 (삼도1동)

채세병

서울특별시 구로구 구로중앙로 229 월드메르디앙아파트 102동 1107호 (구로동)

(74) 대리인

특허법인가산

전체 청구항 수 : 총 20 항

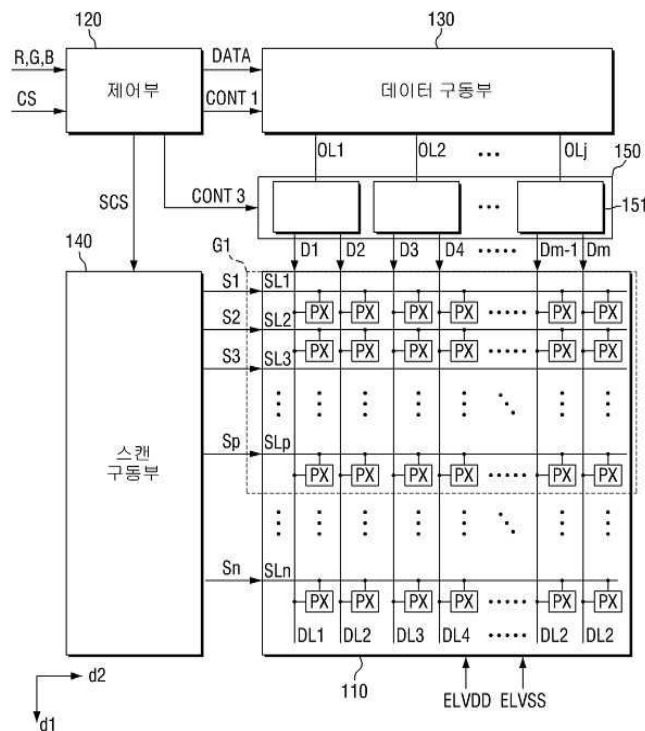
(54) 발명의 명칭 유기 발광 표시 장치 및 이의 구동 방법

(57) 요약

유기 발광 표시 장치가 제공된다. 유기 발광 표시 장치는 매트릭스 배열된 복수의 화소를 포함하되, 상기 각 화소는 유기 발광 소자, 일 스캔 라인에 게이트 전극이 연결되고, 일 전극이 일 데이터 라인에 연결되고, 타 전극이 제1 노드에 연결된 제1 트랜지스터, 상기 제1 트랜지스터를 통해 제공되는 데이터 신호에 따라 상기 유기 발

(뒷면에 계속)

대 표 도 - 도1



광 소자를 구동하는 제2 트랜지스터, 상기 제1 노드와 상기 제2 트랜지스터의 게이트 전극이 연결된 제2 노드 사이에 접속된 제1 커패시터, 상기 제1 노드와 제1 전원 전압 사이에 접속된 제2 커패시터, 상기 제1 전원 전압과 상기 제2 트랜지스터의 타 전극이 연결된 제3 노드를 연결하는 제3 트랜지스터, 상기 제2 트랜지스터의 일 전극과 상기 유기 발광 소자의 애노드 전극이 연결된 제4 노드를 연결하는 제4 트랜지스터; 상기 제1 노드와 일 전극이 연결되고, 상기 제3 노드에 타 전극이 연결된 제5 트랜지스터, 초기화 전압이 인가되는 제5 노드와 일 전극이 연결되고, 타 전극이 상기 제4 노드에 연결된 제6 트랜지스터 및 상기 제2 노드와 상기 제5 노드를 연결하는 제7 트랜지스터를 포함한다.

명세서

청구범위

청구항 1

매트릭스 배열된 복수의 화소를 포함하되,

상기 각 화소는 유기 발광 소자;

일 스캔 라인에 게이트 전극이 연결되고, 일 전극이 일 데이터 라인에 연결되고, 타 전극이 제1 노드에 연결된 제1 트랜지스터;

상기 제1 트랜지스터를 통해 제공되는 데이터 신호에 따라 상기 유기 발광 소자를 구동하는 제2 트랜지스터;

상기 제1 노드와 상기 제2 트랜지스터의 게이트 전극이 연결된 제2 노드 사이에 접속된 제1 커패시터;

상기 제1 노드와 제1 전원 전압 사이에 접속된 제2 커패시터;

상기 제1 전원 전압과 상기 제2 트랜지스터의 타 전극이 연결된 제3 노드를 연결하는 제3 트랜지스터;

상기 제2 트랜지스터의 일 전극과 상기 유기 발광 소자의 애노드 전극이 연결된 제4 노드를 연결하는 제4 트랜지스터;

상기 제1 노드와 일 전극이 연결되고, 상기 제3 노드에 타 전극이 연결된 제5 트랜지스터;

초기화 전압이 인가되는 제5 노드와 일 전극이 연결되고, 타 전극이 상기 제4 노드에 연결된 제6 트랜지스터; 및

상기 제2 노드와 상기 제5 노드를 연결하는 제7 트랜지스터를 포함하는 유기 발광 표시 장치.

청구항 2

제1 항에 있어서,

상기 제5 트랜지스터의 게이트 전극, 제6 트랜지스터의 게이트 전극 및 제7 트랜지스터의 게이트 전극은 동일한 제어 신호 라인에 연결되는 유기 발광 표시 장치.

청구항 3

제1 항에 있어서,

상기 복수의 화소는 동일한 개수의 화소 행을 포함하는 복수의 화소 행 그룹으로 정의되는 유기 발광 표시 장치.

청구항 4

제3 항에 있어서,

상기 복수의 화소 행 그룹은 순차적으로 구동되는 유기 발광 표시 장치.

청구항 5

제3 항에 있어서,

일 화소 행 그룹에 포함된 화소들에 데이터 신호가 입력되는 동안, 상기 일 화소 행 그룹과 연속하는 다른 화소 행 그룹에 포함된 화소들은 문턱 전압이 보상되는 유기 발광 표시 장치.

청구항 6

제3 항에 있어서,

상기 각 화소 행 그룹에 포함된 화소들은 문턱 전압이 동시에 보상되는 유기 발광 표시 장치.

청구항 7

제1 항에 있어서,

상기 제1 커패시터는 상기 제2 트랜지스터의 문턱 전압에 대응되는 전압이 충전되는 유기 발광 표시 장치.

청구항 8

제1 항에 있어서,

상기 제7 트랜지스터를 통해 제공된 상기 초기화 전압을 기준으로 상기 제2 트랜지스터의 문턱 전압의 보상이 수행되는 유기 발광 표시 장치.

청구항 9

매트릭스 배열되고, 동일한 개수의 화소 행을 포함하는 복수의 화소 행 그룹으로 정의되는 복수의 화소;

상기 복수의 화소에 스캔 신호를 제공하는 스캔 구동부;

상기 복수의 화소에 제공되는 데이터 신호를 생성하는 데이터 구동부;

상기 데이터 신호를 역다중화하여 상기 복수의 화소에 전달하는 데이터 분배부를 포함하되,

상기 복수의 화소 행 그룹은 순차적으로 구동되고,

각 화소 행 그룹에 포함된 화소들은 문턱 전압의 보상이 동시에 수행된 이후, 데이터 신호가 입력되되,

일 화소 행 그룹에 포함된 화소들에 데이터 신호가 입력되는 동안, 상기 일 화소 행 그룹과 연속하는 다른 화소 행 그룹에 포함된 화소들은 문턱 전압이 보상되는 유기 발광 표시 장치.

청구항 10

제9 항에 있어서,

상기 각 화소 행 그룹에 포함된 화소들은 문턱 전압이 동시에 보상되는 유기 발광 표시 장치.

청구항 11

제9 항에 있어서,

상기 각 화소는 유기 발광 소자, 상기 스캔 신호에 의해 턴 온되어 일 전극을 통해 제공되는 상기 데이터 신호를 타 전극으로 전달하는 제1 트랜지스터, 상기 제1 트랜지스터를 통해 제공되는 데이터 전압에 따라 유기 발광 소자를 구동하는 제2 트랜지스터 및 상기 제1 트랜지스터의 타 전극과 상기 제2 트랜지스터의 게이트 전극 사이에 접속된 제1 커패시터를 포함하는 유기 발광 표시 장치.

청구항 12

제11 항에 있어서,

상기 문턱 전압의 보상 단계에서 상기 제1 커패시터는 상기 제2 트랜지스터의 문턱 전압에 대응하는 전압이 충전되는 유기 발광 표시 장치.

청구항 13

제11 항에 있어서,

상기 문턱 전압의 보상 이전에,

상기 제2 트랜지스터의 게이트 전극에 초기화 전압을 먼저 제공하고,

상기 초기화 전압을 기준으로 상기 제2 트랜지스터의 문턱 전압이 보상되는 유기 발광 표시 장치.

청구항 14

매트릭스 배열된 복수의 화소를 동일한 개수의 화소 행을 포함하는 복수의 화소 행 그룹으로 정의하여, 상기 각

화소 행 그룹을 순차적으로 구동하는 유기 발광 표시 장치의 구동 방법에 있어서,
 일 화소 행 그룹에 포함된 화소들에 초기화 전압을 제공하는 단계;
 상기 일 화소 행 그룹에 포함된 화소들의 구동 트랜지스터의 문턱 전압을 보상하는 단계;
 상기 일 화소 행 그룹에 포함된 화소들에 기준 전압을 입력하는 단계;
 상기 일 화소 행 그룹에 포함된 화소들에 데이터 신호를 역다중화하여 입력하는 단계;
 상기 일 화소 행 그룹에 포함된 화소들을 발광시키는 단계를 포함하되,
 상기 일 화소 행 그룹에 데이터 신호를 입력하는 동안, 상기 일 화소 행 그룹과 연속하는 다른 화소 행 그룹에 포함된 화소들은 문턱 전압이 보상되는 유기 발광 표시 장치의 구동 방법.

청구항 15

제14 항에 있어서,
 상기 각 화소 행 그룹에 포함된 화소들은 문턱 전압이 동시에 보상되는 유기 발광 표시 장치의 구동 방법.

청구항 16

제14 항에 있어서,
 상기 각 화소는 유기 발광 소자, 상기 스캔 신호에 의해 턴 온되어 일 전극을 통해 제공되는 상기 데이터 신호를 타 전극으로 전달하는 제1 트랜지스터, 상기 제1 트랜지스터의 타 전극과 상기 구동 트랜지스터의 게이트 전극 사이에 접속된 제1 커패시터를 포함하는 유기 발광 표시 장치의 구동 방법.

청구항 17

제16 항에 있어서,
 상기 문턱 전압의 보상 단계에서 상기 제1 커패시터는 상기 구동 트랜지스터의 문턱 전압에 대응하는 전압이 충전되는 유기 발광 표시 장치의 구동 방법.

청구항 18

제16 항에 있어서,
 상기 제1 트랜지스터와 상기 구동 트랜지스터를 연결하는 제어 트랜지스터를 더 포함하는 유기 발광 표시 장치의 구동 방법.

청구항 19

제14 항에 있어서,
 상기 데이터 신호는 상기 스캔 신호의 게이트 온 전압 기간 동안 출력되는 디멀티플렉싱 신호에 의해 역다중화되는 유기 발광 표시 장치의 구동 방법.

청구항 20

제14 항에 있어서,
 상기 초기화 전압 인가 단계에서 상기 구동 트랜지스터의 게이트 전극은 상기 초기화 전압이 충전되고,
 상기 문턱 전압 보상 단계에서 상기 구동 트랜지스터의 문턱 전압은 상기 초기화 전압을 기준으로 보상되는 큰 유기 발광 표시 장치의 구동 방법.

발명의 설명

기술 분야

본 발명은 유기 발광 표시 장치 및 이의 구동 방법에 관한 것이다.

[0001]

배경 기술

- [0002] 차세대 디스플레이로 주목 받고 있는 유기 발광 표시 장치는 스스로 발광하는 자체 발광 소자를 구비하여 응답 속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다. 유기 발광 표시 장치의 각 화소(Pixel)는 자체 발광 소자인 유기 발광 소자(Organic Light Emitting Diode: 이하, "OLED"라 함)를 가진다. 그리고, 유기 발광 표시 장치의 각 화소는 화소의 발광정보를 가진 데이터 신호를 인가하기 위한 데이터 라인과 상기 데이터 신호가 순차적으로 화소에 인가될 수 있도록 스캔 신호를 인가하기 위한 스캔 라인이 연결된다. 유기 발광 표시 장치에서 동일한 데이터 라인으로 연결된 화소들은 서로 상이한 스캔 라인과 연결되고, 동일한 스캔 라인으로 연결된 화소들은 서로 상이한 데이터 라인으로 연결되는 구조를 가진다. 따라서, 평판 표시 장치의 해상도를 증가하기 위하여 화소의 수를 증가시킬 경우, 상기 데이터 라인 또는 상기 스캔 라인의 수가 비례하여 증가하게 되므로, 데이터 라인의 증가에 따라 상기 데이터 신호를 생성하여 인가하는 데이터 구동부에 포함되는 회로의 수가 증가하여 제조 비용이 상승하는 문제점이 발생한다. 이러한 문제점을 해결하기 위하여, 여러 신호들이 조합된 상기 데이터 신호를 디멀티플렉서(Demultiplexer)에서 역다중화(Demultiplex)하여 다수의 데이터 라인에 순차적으로 인가함으로써, 상기 데이터 구동부에 포함되는 회로의 수를 감소시키는 방법이 사용되고 있다.
- [0003] 그러나, 해상도가 증가함에 따라 일 수평 시간이 감소하고, 이에 따라 일 수평 시간 내에서 스캔 신호가 인가되는 시간도 감소한다. 특히, 각 화소에서 화질저하를 방지하기 위해 스캔 신호가 인가되는 기간에 문턱 전압을 보상하는 보상 회로를 구비한 경우, 스캔 신호가 인가되는 시간이 감소함에 따라 문턱 전압을 충분히 보상하지 못하여 무라(Mura) 현상이 발생하는 문제점이 있다.

발명의 내용

해결하려는 과제

- [0004] 이에, 본 발명이 해결하고자 하는 과제는 충분한 문턱 전압의 보상 시간과 역다중화(Demultiplex) 시간을 확보할 수 있는 유기 발광 표시 장치를 제공하는 것이다.
- [0005] 또한, 본 발명이 해결하고자 하는 다른 과제는 충분한 문턱 전압의 보상 시간과 역다중화(Demultiplex) 시간을 확보할 수 있는 유기 발광 표시 장치의 구동 방법을 제공하는 것이다.
- [0006] 본 발명의 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0007] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 매트릭스 배열된 복수의 화소를 포함하되, 상기 각 화소는 유기 발광 소자, 일 스캔 라인에 게이트 전극이 연결되고, 일 전극이 일 데이터 라인에 연결되고, 타 전극이 제1 노드에 연결된 제1 트랜지스터, 상기 제1 트랜지스터를 통해 제공되는 데이터 신호에 따라 상기 유기 발광 소자를 구동하는 제2 트랜지스터, 상기 제1 노드와 상기 제2 트랜지스터의 게이트 전극이 연결된 제2 노드 사이에 접속된 제1 커패시터, 상기 제1 노드와 제1 전원 전압 사이에 접속된 제2 커패시터, 상기 제1 전원 전압과 상기 제2 트랜지스터의 타 전극이 연결된 제3 노드를 연결하는 제3 트랜지스터, 상기 제2 트랜지스터의 일 전극과 상기 유기 발광 소자의 애노드 전극이 연결된 제4 노드를 연결하는 제4 트랜지스터, 상기 제1 노드와 일 전극이 연결되고, 상기 제3 노드에 타 전극이 연결된 제5 트랜지스터, 초기화 전압이 인가되는 제5 노드와 일 전극이 연결되고, 타 전극이 상기 제4 노드에 연결된 제6 트랜지스터 및 상기 제2 노드와 상기 제5 노드를 연결하는 제7 트랜지스터를 포함한다.
- [0008] 상기 제5 트랜지스터의 게이트 전극, 제6 트랜지스터의 게이트 전극 및 제7 트랜지스터의 게이트 전극은 동일한 제어 신호 라인에 연결될 수 있다.
- [0009] 상기 복수의 화소는 동일한 개수의 화소 행을 포함하는 복수의 화소 행 그룹으로 정의될 수 있다.
- [0010] 상기 복수의 화소 행 그룹은 순차적으로 구동될 수 있다.
- [0011] 일 화소 행 그룹에 포함된 화소들에 데이터 신호가 입력되는 동안, 상기 일 화소 행 그룹과 연속하는 다른 화소 행 그룹에 포함된 화소들은 문턱 전압이 보상될 수 있다.
- [0012] 상기 각 화소 행 그룹에 포함된 화소들은 문턱 전압이 동시에 보상될 수 있다.

- [0013] 상기 제1 커패시터는 상기 제2 트랜지스터의 문턱 전압에 대응되는 전압이 충전될 수 있다.
- [0014] 상기 제7 트랜지스터를 통해 제공된 상기 초기화 전압을 기준으로 상기 제2 트랜지스터의 문턱 전압의 보상이 수행될 수 있다.
- [0015] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는 매트릭스 배열되고, 동일한 개수의 화소 행을 포함하는 복수의 화소 행 그룹으로 정의되는 복수의 화소, 상기 복수의 화소에 스캔 신호를 제공하는 스캔 구동부, 상기 복수의 화소에 제공되는 데이터 신호를 생성하는 데이터 구동부, 상기 데이터 신호를 역다중화하여 상기 복수의 화소에 전달하는 데이터 분배부를 포함하되, 상기 복수의 화소 행 그룹은 순차적으로 구동되고, 각 화소 행 그룹에 포함된 화소들은 문턱 전압의 보상이 동시에 수행된 이후, 데이터 신호가 입력되되, 일 화소 행 그룹에 포함된 화소들에 데이터 신호가 입력되는 동안, 상기 일 화소 행 그룹과 연속하는 다른 화소 행 그룹에 포함된 화소들은 문턱 전압이 보상된다.
- [0016] 상기 각 화소는 유기 발광 소자, 상기 스캔 신호에 의해 턴 온되어 일 전극을 통해 제공되는 상기 데이터 신호를 타 전극으로 전달하는 제1 트랜지스터, 상기 제1 트랜지스터를 통해 제공되는 데이터 전압에 따라 유기 발광 소자를 구동하는 제2 트랜지스터 및 상기 제1 트랜지스터의 타 전극과 상기 제2 트랜지스터의 게이트 전극 사이에 접속된 제1 커패시터를 포함할 수 있다.
- [0017] 상기 문턱 전압의 보상 단계에서 상기 제1 커패시터는 상기 제2 트랜지스터의 문턱 전압에 대응하는 전압이 충전될 수 있다.
- [0018] 상기 문턱 전압의 보상 이전에, 상기 제2 트랜지스터의 게이트 전극에 초기화 전압을 먼저 제공하고, 상기 초기화 전압을 기준으로 상기 제2 트랜지스터의 문턱 전압이 보상될 수 있다.
- [0019] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동 방법은 매트릭스 배열된 복수의 화소를 동일한 개수의 화소 행을 포함하는 복수의 화소 행 그룹으로 정의하여, 상기 각 화소 행 그룹을 순차적으로 구동하는 유기 발광 표시 장치의 구동 방법에 있어서, 일 화소 행 그룹에 포함된 화소들에 초기화 전압을 제공하는 단계, 상기 일 화소 행 그룹에 포함된 화소들의 구동 트랜지스터의 문턱 전압을 보상하는 단계, 상기 일 화소 행 그룹에 포함된 화소들에 기준 전압을 입력하는 단계, 상기 일 화소 행 그룹에 포함된 화소들에 데이터 신호를 역다중화하여 입력하는 단계, 상기 일 화소 행 그룹에 포함된 화소들을 발광시키는 단계를 포함하되, 상기 일 화소 행 그룹에 데이터 신호를 입력하는 동안, 상기 일 화소 행 그룹과 연속하는 다른 화소 행 그룹에 포함된 화소들은 문턱 전압이 보상된다.
- [0020] 상기 각 화소 행 그룹에 포함된 화소들은 문턱 전압이 동시에 보상될 수 있다.
- [0021] 상기 각 화소는 유기 발광 소자, 상기 스캔 신호에 의해 턴 온되어 일 전극을 통해 제공되는 상기 데이터 신호를 타 전극으로 전달하는 제1 트랜지스터, 상기 제1 트랜지스터의 타 전극과 상기 구동 트랜지스터의 게이트 전극 사이에 접속된 제1 커패시터를 포함할 수 있다.
- [0022] 상기 문턱 전압의 보상 단계에서 상기 제1 커패시터는 상기 구동 트랜지스터의 문턱 전압에 대응하는 전압이 충전될 수 있다.
- [0023] 상기 제1 트랜지스터와 상기 구동 트랜지스터를 연결하는 제어 트랜지스터를 더 포함할 수 있다.
- [0024] 상기 데이터 신호는 상기 스캔 신호의 게이트 온 전압 기간 동안 출력되는 디멀티플렉싱 신호에 의해 역다중화될 수 있다.
- [0025] 상기 초기화 전압 인가 단계에서 상기 구동 트랜지스터의 게이트 전극은 상기 초기화 전압이 충전되고, 상기 문턱 전압 보상 단계에서 상기 구동 트랜지스터의 문턱 전압은 상기 초기화 전압을 기준으로 보상될 수 있다.
- [0026] 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

- [0027] 본 발명의 실시예들에 의하면 적어도 다음과 같은 효과가 있다.
- [0028] 즉, 충분한 문턱 전압의 보상 시간과 역다중화(Demultiplex) 시간을 확보할 수 있어, 유기 발광 표시 장치의 화질을 향상시킬 수 있다.
- [0029] 본 발명의 실시예들에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명

세서 내에 포함되어 있다.

도면의 간단한 설명

- [0030] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 블록도이다.
- 도 2는 본 발명의 일 실시예에 따른 데이터 분배부의 블록도이다.
- 도 3은 본 발명의 일 실시예에 따른 표시부의 블록도이다.
- 도 4는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 일 화소를 나타낸 회로도이다.
- 도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 타이밍도이다.
- 도 6 내지 10은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 각 기간별 일 화소의 동작을 나타낸 회로도이다.
- 도 11은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 구동 방법의 순서도이다

발명을 실시하기 위한 구체적인 내용

- [0031] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0032] 소자(elements) 또는 층이 다른 소자 또는 층의 "위(on)"로 지칭되는 것은 다른 소자 바로 위에 또는 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0033] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않음은 물론이다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있음은 물론이다.
- [0034] 이하, 첨부된 도면을 참고로 하여 본 발명의 실시예들에 대해 설명한다.
- [0035] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 블록도이며, 도 2는 본 발명의 일 실시예에 따른 데이터 분배부의 블록도이고, 도 3은 본 발명의 일 실시예에 따른 표시부의 블록도이다.
- [0036] 도 1 내지 도 3을 참조하면, 유기 발광 표시 장치(10)는 표시부(110), 제어부(120), 데이터 구동부(130), 스캔 구동부(140) 및 데이터 분배부(150)를 포함한다.
- [0037] 표시부(110)은 화상이 표시되는 영역일 수 있다. 표시부(110)은 복수의 스캔 라인(SL1, SL2, ..., SLn), 복수의 스캔 라인(SL1, SL2, ..., SLn)과 교차하는 복수의 데이터 라인(DL1, DL2, ..., DLm) 및 복수의 스캔 라인(SL1, SL2, ..., SLn) 중 하나와 및 복수의 데이터 라인(DL1, DL2, ..., DLm) 중 하나와 각각 연결되는 복수의 화소(PX)들을 포함할 수 있다. 여기서, n과 m은 서로 다른 자연수이다. 복수의 데이터 라인(DL1, DL2, ..., DLm) 각각은 복수의 스캔 라인(SL1, SL2, ..., SLn)과 교차할 수 있다. 즉, 복수의 데이터 라인(DL1, DL2, ..., DLm)은 제1 방향(d1)을 따라 연장될 수 있으며, 복수의 스캔 라인(SL1, SL2, ..., SLn)들은 제1 방향(d1)과 교차하는 제2 방향(d2)을 따라 연장될 수 있다. 여기서, 제1 방향(d1)은 열 방향일 수 있으며, 제2 방향(d2)은 행 방향일 수 있다. 복수의 스캔 라인(SL1, SL2, ..., SLn)은 제1 방향(d1)을 따라 순서대로 배치된 제1 내지 제n 스캔 라인(SL1, SL2, ..., SLn)을 포함할 수 있다. 복수의 데이터 라인들(DL1, DL2, ..., DLm)은 제2 방향(d2)을 따라 순서대로 배치된 제1 내지 제m 데이터 라인(DL1, DL2, ..., DLm)을 포함할 수 있다.
- [0038] 복수의 화소(PX)는 매트릭스 형상으로 배치될 수 있다. 복수의 화소(PX) 각각은 복수의 스캔 라인(SL1, SL2, ..., SLn) 중 하나 및 복수의 데이터 라인(DL1, DL2, ..., DLm) 중 하나와 연결될 수 있다. 복수의 화소(PX) 각각은 연결된 스캔 라인(SL1, SL2, ..., SLn)으로부터 제공되는 스캔 신호(S1, S2, ..., Sn)에 대응하여 연결된 데이터 라인(DL1, DL2, ..., DLm)에 인가되는 데이터 신호(D1, D2, ..., Dm)을 수신할 수 있다. 즉, 스캔 라인(SL1, SL2, ..., SLn)은 각 화소(PX)에 인가되는 스캔 신호(S1, S2, ..., Sn)가 제공될 수 있으며, 데이터

라인(DL1, DL2, ..., DLm)에는 데이터 신호(D1, D2, ..., Dm)이 제공될 수 있다. 각 화소(PX)는 제1 전원 라인(미도시)을 통해 제1 전원 전압(ELVDD)을 공급받을 수 있으며, 제2 전원 라인(미도시)을 통해서 제2 전원 전압(ELVSS)을 공급받을 수 있다. 또한, 각 화소(PX)는 제1 발광 제어 라인(미도시), 제2 발광 제어 라인(미도시) 및 제어 라인(미도시)이 각각 연결되어 발광이 제어될 수 있다. 이에 대해서는 상세히 후술하도록 한다.

[0039] 제어부(120)는 외부 시스템으로부터 제어 신호(CS) 및 영상 신호(R, G, B)를 수신할 수 있다. 여기서, 영상 신호(R, G, B)는 복수의 화소(PX)의 휘도 정보를 담고 있다. 휘도는 정해진 수효, 예를 들어, 1024, 256 또는 64 개의 계조(gray)를 가질 수 있다. 제어 신호(CS)는 수직 동기 신호(Vsync), 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE) 및 클럭 신호(CLK)를 포함할 수 있다. 제어부(120)는 영상 신호(R, G, B) 및 제어 신호(CS)에 따라 제1 내지 제3 구동 제어 신호(CONT1 내지 CONT3) 및 영상 데이터(DATA)를 생성할 수 있다. 제어부(120)는 수직 동기 신호(Vsync)에 따라 프레임 단위로 영상 신호(R, G, B)를 구분하고, 수평 동기 신호(Hsync)에 따라 스캔 라인 단위로 영상 신호(R, G, B)를 구분하여 영상 데이터(DATA)를 생성할 수 있다. 여기서, 제어부(120)는 생성된 영상 데이터(DATA)를 보상할 수 있다. 즉, 제어부(120)는 각 화소(PX)에 열화 정보를 센싱하여 휘도 편차가 발생하지 않도록 영상 데이터(DATA)를 보상할 수 있으나, 이는 예시적인 것으로 제어부(120)에서 수행되는 데이터 보상은 상술한 것에 한정되지 않는다. 제어부(120)는 영상 데이터(DATA)를 제1 구동 제어 신호(CONT1)와 함께 데이터 구동부(130)로 출력할 수 있다. 제어부(120)는 제2 구동 제어 신호(CONT2)를 스캔 구동부(140)로 전달할 수 있으며, 제3 구동 제어 신호(CONT3)를 데이터 분배부(150)로 전달할 수 있다.

[0040] 스캔 구동부(140)는 표시부(110)의 복수의 스캔 라인에 연결되고, 제2 구동 제어 신호(CONT2)에 따라 복수의 스캔 신호(S1, S2, ..., Sn)를 생성할 수 있다. 스캔 구동부(140)는 복수의 스캔 라인에 게이트 온 전압의 복수의 스캔 신호(S1, S2, ..., Sn)를 순차적으로 인가할 수 있다.

[0041] 데이터 구동부(130)는 표시부(110)의 복수의 데이터 라인에 연결되고, 제1 구동 제어 신호(CONT1)에 따라 입력된 영상 데이터(DATA)를 샘플링 및 홀딩하고 아날로그 전압으로 변경하여 복수의 데이터 신호(D1, D2, ..., Dm)를 생성할 수 있다. 데이터 구동부(130)는 복수의 데이터 신호(D1, D2, ..., Dm)를 복수의 출력선(OL1, OL2, ..., OLj)으로 출력할 수 있다. 복수의 출력선(OL1, OL2, OLj) 각각은 데이터 분배부(150)에 포함된 복수의 디멀티플렉서(151) 중 하나와 연결될 수 있다. 즉, 데이터 구동부(130)에서 생성된 복수의 데이터 신호(D1, D2, ..., Dm)은 데이터 분배부(150)를 통해 복수의 데이터 라인(DL1, DL2, ..., DLm) 각각에 전달될 수 있다.

[0042] 데이터 분배부(150)는 복수의 디멀티플렉서(Demultiplexer, 151)를 포함할 수 있다. 각 디멀티플렉서(151)는 복수의 출력선(OL1, OL2, ..., OLj) 중 하나와 연결될 수 있다. 각 디멀티플렉서(151)는 복수의 데이터 라인(DL1, DL2, ..., DLm) 중 연속하여 배치된 적어도 두 개의 데이터 라인에 연결될 수 있다. 즉, 각 디멀티플렉서(151)는 연결된 각 출력선과 연결된 데이터 라인들을 디멀티플렉싱 신호(CL)에 따라 선택적으로 연결시킬 수 있다. 디멀티플렉싱 신호(CL)는 제어부(120)에서 출력되는 제3 구동 신호(CONT3)에 포함될 수 있다. 제3 구동 신호(CONT3)는 데이터 분배부(150)의 개시, 종료 및 동작을 제어하는 신호들을 포함할 수 있다. 여기서, 하나의 디멀티플렉서(151)는 연속하여 배치된 두 개의 데이터 라인에 하나의 출력선을 선택적으로 연결시킬 수 있다. 즉, 하나의 디멀티플렉서(151)는 제1 출력선(OL1)과 제1 데이터 라인(DL1) 및 제2 데이터 라인(DL2) 중 하나를 선택적으로 연결할 수 있다. 그리고, 상기 디멀티플렉서(151)와 이웃하는 디멀티플렉서(151)는 제2 출력선(OL2)과 제3 데이터 라인(DL3) 및 제4 데이터 라인(DL4) 중 하나를 선택적으로 연결할 수 있다. 여기서, 제1 데이터 신호(D1)와 제2 데이터 신호(D2)는 조합된 신호로 제1 출력선(OL1)으로 제공될 수 있으며, 디멀티플렉서(151)에서 역다중화되어 제1 데이터 라인(DL1)과 제2 데이터 라인(DL2)에 순차적으로 인가될 수 있다. 또한, 제3 데이터 신호(D3)와 제4 데이터 신호(D4)는 조합된 신호로 제2 출력선(OL2)으로 제공될 수 있으며, 디멀티플렉서(151)에서 역다중화되어 제3 데이터 라인(DL3)과 제4 데이터 라인(DL4)에 순차적으로 인가될 수 있다. 이하, 디멀티플렉서(151)가 2개의 데이터 라인을 스위칭하는 것으로 설명을 진행하나, 이는 예시적인 것으로 디멀티플렉서(151)와 연결될 수 있는 데이터 라인의 개수 및 디멀티플렉서(151)의 구조는 도 1 및 도 2에 도시된 것에 한정되지 않는다.

[0043] 도 2는 제1 데이터 라인(DL1)과 제2 데이터 라인(DL2)에 연결된 디멀티플렉서(151)의 구성을 개략적으로 도시한 블록도이다. 이하의 설명은 데이터 분배부(150)의 다른 디멀티플렉서(151)에도 실질적으로 동일하게 적용될 수 있다. 디멀티플렉서(151)는 제1 데이터 라인(DL1)과 제1 출력선(OL1)의 연결을 제어하는 제1 스위치(Sw1)과 제2 데이터 라인(DL2)과 제1 출력선(OL1)의 연결을 제어하는 제2 스위치(Sw2)를 포함할 수 있다. 디멀티플렉서(151)는 제1 출력선(OL1)을 통해 제공되는 데이터 신호를 제1 데이터 라인(DL1)과 제2 데이터 라인(DL2)에 선택적으로 제공할 수 있다. 제1 스위치(Sw1)는 제1 디멀티플렉싱 신호(CL1)에 의해 활성화될 수 있으며, 제1 데이터 라인(DL1)과 제1 출력선(OL1)을 연결할 수 있다. 제2 스위치(Sw2)는 제2 디멀티플렉싱 신호(CL2)에 의해 활성화

될 수 있으며, 제2 데이터 라인(DL2)과 제1 출력선(DL)을 연결할 수 있다. 제1 디멀티플렉싱 신호(CL1)와 제2 디멀티플렉싱 신호(CL2)는 스캔 신호의 게이트 온 구간 동안 순차적으로 출력될 수 있다. 즉, 스캔 신호의 게이트 온 구간 동안 디멀티플렉서(151)는 제1 데이터 라인(DL1)과 제2 데이터 라인(DL2)을 스위칭할 수 있으며, 제1 데이터 신호(D1)을 제1 데이터 라인(DL1)에 제2 데이터 신호(D2)을 제2 데이터 라인(DL2)으로 출력할 수 있다.

[0044] 여기서, 데이터 분배부(150)는 데이터 구동부(130)와 별개의 블록으로 도시되었으나, 데이터 분배부(150)와 데이터 구동부(130)는 하나의 회로로 표시부(110)가 형성되는 기관에 실장될 수도 있다. 본 실시예에 따른 유기 발광 표시 장치(10)는 복수의 디멀티플렉서(151)로 구성된 데이터 분배부(150)를 포함하여 데이터 구동부(130)의 개수 및 구성이 보다 간단히 설계될 수 있다.

[0045] 복수의 화소(PX)들은 화소 행 단위로 스캔 구동부(140)에서 스캔 신호를 인가 받고 데이터 분배부(150)를 통해 인가되는 데이터 신호에 대응하는 밝기로 발광할 수 있다.

[0046] 여기서, 도 3에 도시된 바와 같이, 복수의 화소(PX)는 복수의 화소 행 그룹(G1, G2, ..., Gk)으로 정의될 수 있다. 복수의 화소 행 그룹(G1, G2, ..., Gk)은 동일한 개수의 화소 행을 포함할 수 있다. 복수의 화소 행 그룹(G1, G2, ..., Gk)은 연속하여 정의될 수 있다. 여기서, 제1 화소 행 그룹(G1)은 제1 스캔 라인(SL1)과 제p 스캔 라인(SLp)에 연결된 화소 행을 포함할 수 있으며, 제2 화소 행 그룹(G2)은 제p+1 스캔 라인(SLp+1)과 제2p 스캔 라인(SL2p)에 연결된 화소 행을 포함할 수 있다(단, p는 2이상의 자연수). 예시적인 실시예에서 p는 8일 수 있다. 즉, 제1 화소 행 그룹(G1)은 제1 스캔 라인(SL1)에 연결된 제1 화소 행 내지 제p 스캔 라인(SLp)에 연결된 제p 화소 행을 포함할 수 있다. 여기서, 본 실시예에 다른 유기 발광 표시 장치(10)는 복수의 화소 행 그룹(G1, G2, ..., Gk)을 기준으로 구동될 수 있다.

[0047] 이하, 도 4 내지 도 6을 참조하여 본 실시예에 따른 유기 발광 표시 장치의 동작에 대해 보다 상세히 설명하도록 한다.

[0048] 도 4는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 일 화소를 나타낸 회로도이며, 도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 타이밍도이며, 도 6 내지 10은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 각 기간별 일 화소의 동작을 나타낸 회로도이다.

[0049] 여기서, 도 4는 제1 스캔 라인(SL1)과 제1 데이터 라인(DL1)에 의해 정의되는 일 화소(PX11)의 회로를 도시한 것이며, 다른 화소들도 동일한 구조를 가질 수 있다. 다만, 도 4의 회로 구조는 예시적인 것으로 본 실시예에 따른 화소의 회로가 이에 한정되는 것은 아니다.

[0050] 도 4 내지 도 10을 참조하면, 본 실시예에 따른 유기 발광 표시 장치의 각 화소(PX)는 유기 발광 소자(EL), 제1 내지 제7 트랜지스터(TR1 내지 TR7), 제1 커패시터(C1) 및 제2 커패시터(C2)를 포함할 수 있다. 즉, 각 화소(PX)는 7T2C 구조일 수 있다.

[0051] 제1 트랜지스터(TR1)는 제1 스캔 라인(SL1)에 연결된 게이트 전극, 제1 데이터 라인(DL1)과 일 전극 및 제1 노드(N1)에 연결된 타 전극을 포함할 수 있다. 제1 트랜지스터(TR1)는 스캔 라인(SL1)에 인가되는 게이트 온 전압의 스캔 신호(S1)에 의해 턴 온되어 데이터 라인(DL1)에 인가되는 데이터 신호(D1)를 제1 노드(N1)에 전달할 수 있다. 제1 트랜지스터(TR1)는 구동 트랜지스터에 데이터 신호(D1)을 선택적으로 제공하는 스위칭 트랜지스터일 수 있다. 여기서, 제1 트랜지스터(TR1)는 p-채널 전계 효과 트랜지스터일 수 있다. 즉, 제1 트랜지스터(TR1)는 로우 레벨 전압의 스캔 신호에 의해 턴 온(turn-on)될 수 있으며, 하이 레벨 전압의 스캔 신호에 의해 턴 오프(turn-off)될 수 있다. 여기서, 제2 내지 제 7 트랜지스터(TR2 내지 TR7)는 모두 p-채널 전계 효과 트랜지스터일 수 있다. 다만, 이에 한정되는 것은 아니며, 몇몇 실시예에서 제1 내지 제7 트랜지스터(TR1 내지 TR7)는 n-채널 전계 효과 트랜지스터로 구성될 수도 있다. 제1 노드(N1)에는 제1 커패시터(C1)의 일 전극, 제2 커패시터(C2)의 타 전극 및 제3 트랜지스터(TR5)의 일 전극이 연결될 수 있다. 여기서, 제1 커패시터(C1)의 타 전극은 제2 트랜지스터(TR2)의 게이트 전극이 연결된 제2 노드(N2)와 연결될 수 있다. 제1 커패시터(C1)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속될 수 있다.

[0052] 제2 트랜지스터(TR2)는 구동 트랜지스터일 수 있다. 제2 트랜지스터(TR2)는 게이트 전극의 전압 레벨에 따라 제1 전원 전압(ELVDD)으로부터 유기 발광 소자(EL)에 공급되는 구동 전류(Id)를 제어할 수 있다. 제2 트랜지스터(TR2)는 제2 노드(N2)와 연결된 게이트 전극, 제3 노드(N3)와 연결된 타 전극 및 제4 노드(N4)와 연결된 일 전극을 포함할 수 있다. 여기서, 제3 노드(N3)는 제1 전원 전압(ELVDD)과 연결될 수 있으며, 제4 노드(N4)는 유기 발광 소자(EL)의 애노드 전극과 연결될 수 있다.

- [0053] 여기서, 제3 트랜지스터(TR3)는 제3 노드(N3)와 제1 전원 전압(ELVDD)의 연결을 제어할 수 있다. 즉, 제3 트랜지스터(TR3)는 게이트 전극이 제1 발광 제어 라인, 타 전극이 제1 전원 전압(ELVDD) 및 일 전극이 제3 노드(N3)에 연결될 수 있다. 제1 발광 제어 신호(EM1)에 의해 턴 온된 제3 트랜지스터(TR3)는 제1 전원 전압(ELVDD)과 제3 노드(N3)를 전기적으로 연결할 수 있다.
- [0054] 제4 트랜지스터(TR4)는 구동 전류(Id)의 흐름을 차단할 수 있다. 즉, 제4 트랜지스터(TR4)는 게이트 전극이 제2 발광 제어 라인과 연결되고, 일 전극이 제4 노드(N4), 타 전극이 제2 트랜지스터의 일 전극과 연결될 수 있다. 제4 트랜지스터(TR4)는 발광 제어 트랜지스터일 수 있으며, 제2 발광 제어 신호(EM2)에 의해 유기 발광 소자(EL)로 흐르는 구동 전류(Id)를 차단할 수 있다.
- [0055] 제5 트랜지스터(TR5)는 제1 노드(N1)와 제3 노드(N3)를 연결할 수 있다. 제1 노드(N1) 및 제3 노드(N3)의 전압 레벨은 제5 트랜지스터(TR5)를 제어함에 따라 제어될 수 있다.
- [0056] 제6 트랜지스터(TR6)와 제7 트랜지스터(TR7)는 초기화 전압(Vinit)을 전달하는 트랜지스터일 수 있다. 제6 트랜지스터(TR6)는 일 전극이 초기화 전압(Vinit)이 인가되는 제5 노드(N5)와 연결될 수 있으며, 타 전극이 구동 트랜지스터의 게이트 전극과 연결된 제2 노드(N2)와 연결될 수 있다. 그리고, 제7 트랜지스터(TR7)는 제5 노드(N5)와 일 전극이 연결되며, 타 전극이 제4 노드(N4)와 연결될 수 있다. 제6 트랜지스터(TR6)와 제7 트랜지스터(TR7)를 제어함으로써, 구동 트랜지스터(TR2)의 게이트 전극 및 타 전극은 초기화 전압(Vinit)으로 초기화될 수 있다.
- [0057] 여기서, 제5 트랜지스터(TR5)의 게이트 전극, 제6 트랜지스터(TR6)의 게이트 전극 및 제7 트랜지스터(TR7)의 게이트 전극은 동일한 제어 라인에 연결될 수 있다. 즉, 제5 트랜지스터(TR5), 제6 트랜지스터(TR6) 및 제7 트랜지스터(TR7)는 제어 라인을 통해 제공되는 제어 신호(Co)에 의해 제어될 수 있다. 다만, 이에 한정되는 것은 아니며 제5 트랜지스터(TR5), 제6 트랜지스터(TR6) 및 제7 트랜지스터(TR7)는 서로 다른 제어 신호에 의해 제어될 수도 있다.
- [0058] 유기 발광 소자(EL)는 제4 노드(N4)에 연결된 애노드 전극, 제2 전원 전압(ELVSS)에 연결된 캐소드 전극 및 유기 발광층(미도시)을 포함할 수 있다. 유기 발광층은 기본색(primary color) 중 하나의 빛을 낼 수 있다. 여기서, 기본색은 적색, 녹색 또는 청색의 삼원색일 수 있다. 이들 삼원색의 공간적 합 또는 시간적 합으로 원하는 색상이 표시될 수 있다. 유기 발광층(미도시)은 각 색에 해당하는 저분자 유기물 또는 고분자 유기물을 포함할 수 있다. 유기 발광층(미도시)을 흐르는 전류량에 따라 각 색에 해당하는 유기물은 발광하여 빛을 발산할 수 있다.
- [0059] 제1 화소 행 그룹(G1)과 제2 화소 행 그룹(G2)은 도 5에 도시된 타이밍 도와 같이 동작될 수 있다. 여기서, 제1 화소 행 그룹(G1)은 제1 내지 제p 스캔 라인(SL1 내지 SLp)에 각각 연결된 복수의 화소 행들을 포함할 수 있으며, 제2 화소 행 그룹(G2)은 제p+1 내지 제2p 스캔 라인(SL p+1 내지 SL2p)에 각각 연결된 복수의 화소 행들을 포함할 수 있다. 제1 화소 행 그룹(G1)과 제2 화소 행 그룹(G2)은 순차적으로 동작할 수 있다. 또한, 본 실시예에 따른 유기 발광 표시 장치는 데이터 신호의 입력 시간과 문턱 전압의 보상 시간이 분리될 수 있다. 즉, 제1 화소 행 그룹(G1)에 데이터 신호가 입력되는 동안 제2 화소 행 그룹(G2)은 초기화 및 문턱 전압의 보상이 수행될 수 있다. 이에 따라 문턱 전압의 보상 시간을 충분히 확보할 수 있다. 이하에서, 제1 화소 행 그룹(G1)의 동작을 기준으로 이에 대해 보다 상세히 설명하도록 한다. 제1 화소 행 그룹(G1)의 동작 과정은 다른 화소 행 그룹에 동일하게 적용될 수 있다.
- [0060] 제1 화소 행 그룹(G1)의 동작 기간은 제1 기간(t1) 내지 제 5 기간(t5)으로 구분될 수 있다. 여기서, 제1 기간(t1)은 초기화 기간일 수 있으며, 제2 기간(t2)은 문턱 전압을 보상하는 기간일 수 있으며, 제3 기간(t3)은 기준 전압을 인가하는 기간일 수 있으며, 제4 기간(t4)은 데이터 신호를 입력하는 기간일 수 있으며, 제5 기간(t5)는 발광 기간일 수 있다. 이하, 용이한 설명을 위해 데이터 신호에 대응하여 각 데이터 라인에 제공되는 전압을 데이터 전압(Vdata)로 호칭한다. 여기서, 도 6 내지 도 10은 각각 제1 기간(t1) 내지 제5 기간(t5)에서의 각 화소의 동작을 개략적으로 도시한 것으로 여기서, 실선으로 표시되는 트랜지스터는 턴 온된 상태를 점선으로 표시되는 트랜지스터는 턴 오프된 상태를 나타낼 수 있다. 또한, 도 5의 타이밍도에서 제1 발광 제어 신호(EM1), 제2 발광 제어 신호(EM2) 및 제어 신호(Co1)은 각 화소 행 그룹에 포함된 화소들에 동일한 타이밍에 인가될 수 있다. 따라서, 상기 제어 신호들에 수반되어 화소들은 동시에 동작이 변경될 수 있다.
- [0061] 제1 기간(t1)에서, 제1 내지 제p 스캔 신호(S1 내지 Sp)은 하이 레벨로 제공될 수 있으며, 제1 트랜지스터(TR1)는 턴 오프된 상태일 수 있다. 제2 발광 제어 신호(EM2) 또한 하이 레벨로 제공될 수 있으며, 제4 트랜지스터

(TR4)는 턴 오프된 상태일 수 있다. 여기서, 제1 발광 제어 신호(EM1) 및 제1 제어 신호(Co1)는 각 트랜지스터를 턴 온할 수 있는 로우 레벨로 제공될 수 있다. 즉, 제1 화소 그룹(G1)에 포함된 화소들의 제3 트랜지스터(TR3) 및 제5 내지 제7 트랜지스터(TR5, TR6, TR7)은 턴 온될 수 있다. 이에 따라, 제3 노드(N3)는 제1 전원 전압(ELVDD)의 전압 레벨로 충전될 수 있으며, 제2 노드(N2) 및 제4 노드(N4)는 초기화 전압(Vinit)으로 초기화될 수 있다.

[0062] 제2 기간(t2)에서, 제1 제어 신호(Co1)는 여전히 로우 레벨로 제공될 수 있으나, 제1 발광 제어 신호(EM1)은 하이 레벨로 변경될 수 있다. 이에 따라 제3 트랜지스터(TR3)는 턴 오프될 수 있으며, 제3 노드(N3)는 플로팅 될 수 있다. 또한, 제2 기간(t2)에서 제2 발광 제어 신호(EM2)은 소정 기간 동안 로우 레벨로 제공되어 제4 트랜지스터(TR4)를 턴 온시킬 수 있다. 제3 노드(N3)의 전압은 구동 트랜지스터인 제2 트랜지스터(TR2)를 통해 방전될 수 있다. 그리고, 제3 노드(N3)의 전압이 $V_{init}+V_{th}$ 가 되면, 제2 트랜지스터(TR2)가 턴 오프 됨으로써, 제3 노드(N2)의 전압은 $V_{init}+V_{th}$ 에서 더 이상 방전되지 않을 수 있다. 즉, 제3 노드(N3)에 문턱 전압(V_{th})이 보상될 수 있다. 여기서, 제1 노드(N1)의 전압 레벨 또한 $V_{init}+V_{th}$ 일 수 있으며, 제1 커패시터(C1)에는 V_{th} 에 대응되는 전압이 형성될 수 있다.

[0063] 여기서, 문턱 전압(V_{th})의 보상 시 기준이 되는 전압은 V_{init} 일 수 있으며, 이는 데이터 라인을 통해 공급되는 데이터 전압(V_{data})과 무관할 수 있다. 데이터 전압(V_{data})을 충전과는 무관하게 문턱 전압(V_{th})의 보상을 수행되기에, 제1 화소 행 블록(G1)의 데이터 전압의 입력 시에 제2 화소 행 블록(G2)의 문턱 전압의 보상이 수행될 수 있다. 이에 따라, 충분한 보상 시간을 확보할 수 있어 문턱 전압의 불충분한 보상에 따른 표시 품질의 저하를 방지할 수 있다.

[0064] 제3 기간(t3)에서, 기준 전압(V_{ref})이 인가될 수 있다. 여기서, 제1 내지 제p 스캔 신호(S1 내지 Sp)는 모두 로우 레벨로 제공되어, 제1 트랜지스터(TR1)를 턴 온 시킬 수 있다. 또한, 제1 디멀티플렉싱 신호(CL1)와 제2 디멀티플렉싱 신호(CL2)는 모두 로우 레벨로 제공될 수 있으며, 기준 전압(V_{ref})은 복수의 데이터 라인 전체적으로 제공될 수 있다. 여기서, 기준 전압(V_{ref})은 데이터 전압(V_{data})이 인가되는 기준이 되는 전압일 수 있다. 즉, 기준 전압(V_{ref})을 기준으로 인가되는 데이터 전압(V_{data})의 레벨은 결정될 수 있다. 그리고, 제어 신호(Co)는 하이 레벨로 변경되며, 제5, 제6, 제7 트랜지스터(TR5, TR6, TR7)은 턴 오프될 수 있다. 또한, 제1 발광 제어 신호(EM1)는 다시 로우 레벨로 변경될 수 있으며, 제3 트랜지스터(TR3)가 턴 온됨에 따라 제3 노드(N3)의 전압은 제1 전원 전압(ELVDD)일 수 있다. 제1 노드(N1)에는 기준 전압(V_{ref})이 충전될 수 있다. 제1 커패시터(C1)는 제1 노드(N1)의 전압 변경에 대응하여 제2 노드(N2)의 전압을 변경할 수 있다. 즉, 제2 노드(N2)는 $V_{ref}-V_{th}$ 로 변경될 수 있다.

[0065] 제4 기간(t4)에서, 제1 내지 제p 스캔 신호(S1 내지 Sp)는 순차적으로 제공될 수 있다. 즉, 제1 화소 행 그룹(G1)에 포함된 화소 행은 순서대로 턴 온되어 데이터 전압(V_{data})을 입력 받을 수 있다. 이때, 데이터 전압(V_{data})은 디멀티플렉싱되어 각 데이터 라인으로 분배될 수 있다. 즉, 데이터 전압(V_{data})은 디멀티플렉싱 신호에 따라 시분할되어 서로 다른 데이터 라인에 인가될 수 있다.

[0066] 제1 스캔 신호(S1)에서 로우 레벨의 게이트 온 전압이 인가되는 기간 동안 제1 디멀티플렉싱 신호(CL1)와 제2 디멀티플렉싱(CL2) 신호는 순차적으로 출력될 수 있다. 제1 디멀티플렉싱 신호(CL1)와 제2 디멀티플렉싱(CL2) 신호는 데이터 분배부(150)에 포함된 각 디멀티플렉서(151)에 제공될 수 있으며, 각 디멀티플렉서(151)는 신호에 대응하여 각 출력 라인과 데이터 라인을 연결할 수 있다. 즉, 제1 디멀티플렉싱 신호(CL1)의 로우 레벨 전압에 대응하여 상술한 도 2의 제1 스위치(SW1)은 제1 출력 라인(OL1)과 제1 데이터 라인(DL1)을 연결하여 데이터 신호를 전달할 수 있으며, 제2 디멀티플렉싱 신호(CL2)의 로우 레벨 전압에 대응하여 상술한 도 2의 제2 스위치(SW2)은 제1 출력 라인(OL1)과 제2 데이터 라인(DL2)을 연결하여 데이터 신호를 전달할 수 있다. 제2 스캔 신호(S2)는 제1 스캔 신호(S1)와 순차적으로 출력될 수 있으며, 제2 스캔 신호(S2)와 대응되는 제1 디멀티플렉싱 신호(CL1)와 제2 디멀티플렉싱(CL2) 신호가 출력될 수 있다. 즉, 디멀티플렉싱 신호는 순차적으로 제공되는 스캔 신호와 대응하여 순차적으로 출력될 수 있다.

[0067] 각 화소의 제1 트랜지스터(TR1)는 스캔 신호에 의해 턴 온될 수 있으며, 데이터 전압(V_{data})을 제1 노드(N1)에 공급할 수 있다. 제1 노드(N1)에는 데이터 전압(V_{data})이 충전될 수 있다. 제1 커패시터(C1)는 제1 노드(N1)의 전압 변경에 대응하여 제2 노드(N2)의 전압을 변경할 수 있다. 즉, 제2 노드(N2)는 $V_{data}-V_{th}$ 로 변경될 수 있다.

[0068] 제5 기간(t5)은 발광 기간일 수 있다. 즉, 제2 발광 제어 신호(EM2)는 로우 레벨로 변경될 수 있으며, 제2 트랜지스터(TR2)는 제2 노드(N2)의 전압에 따라 유기 발광 소자(EL)에 구동 전류(I_d)를 공급할 수 있다. 이때, 구동

트랜지스터(TR2)로부터 유기 발광 소자(EL)에 공급되는 구동 전류(I_d)는 $(1/2) \times K(V_{sg} - V_{th})$ 일 수 있다. 여기서, K 는 제2 트랜지스터(TR2)의 이동도 및 기생용량에 의해 결정되는 상수 값이다. 그리고, V_g 는 제2 노드(N2)의 전압인 $V_{data} + V_{th}$ 일 수 있으며, V_s 는 제3 노드(N3)의 전압인 $ELVDD$ 일 수 있으며, V_{sg} 는 $V_s - V_g$ 일 수 있다. 즉, 구동 전류는 문턱 전압(V_{th})의 영향이 배제된 상태로 데이터 전압(V_{data})에 대응하는 크기를 가질 수 있다. 즉, 본 실시예에 따른 유기 발광 표시 장치는 제2 트랜지스터(TR2)의 특성 편차를 보상함으로써, 각 화소(PX) 간의 휘도 편차를 줄일 수 있다. 이러한, 제5 기간(t_5)에서, 발광 제어 신호(EM)의 변경은 각 화소 그룹 내의 화소들에 동시에 수행될 수 있으며, 각 화소 그룹 내의 화소들은 동시에 발광할 수 있다.

[0069] 본 실시예에 따른 유기 발광 표시 장치는 각 화소 행 블록 별로 문턱 전압의 보상이 동시에 수행되는 바, 문턱 전압에 소요되는 시간을 절약할 수 있다. 즉, 스캔 신호가 인가되기 위한 충분히 시간을 보장할 수 있다. 또한, 본 실시예에 따른 유기 발광 표시 장치는 일 화소 행 블록에 데이터 신호가 입력되는 동안 다음 화소 행 블록에 초기화 및 문턱 전압의 보상이 수행될 수 있다. 이에 따라, 초기화 및 문턱 전압의 보상이 필요한 시간을 충분히 제공할 수 있다. 즉, 본 실시예에 따른 유기 발광 표시 장치는 보다 개선된 표시 품질을 제공할 수 있다.

[0070] 이하, 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 구동 방법에 대해 설명하도록 한다.

[0071] 도 11은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 구동 방법의 순서도이다. 본 실시예의 용이한 설명을 위해 도 1 내지 도 10이 참조될 수 있다.

[0072] 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동 방법은 초기화 단계(S110), 문턱 전압 보상 단계(S120), 기준 전압 입력 단계(S130), 데이터 신호 입력 단계(S140) 및 발광 단계(S150)를 포함한다. 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동 방법은 매트릭스 배열된 복수의 화소(PX)를 동일한 개수의 화소 행을 포함하는 복수의 화소 행 그룹($G_1, G_2, \dots, G_k$)으로 정의할 수 있다. 여기서, 각 화소는 유기 발광 소자(EL) 및 유기 발광 소자(EL)를 구동하는 구동 트랜지스터(TR2)를 포함할 수 있다. 즉, 본 실시예에 따른 유기 발광 표시 장치의 구동 방법은 각 화소 행 그룹 개별적으로 구동될 수 있다. 또한, 각 화소 행 그룹은 순차적으로 구동될 수 있다. 즉, 제1 화소 행 그룹(G_1)과 연속하여 하여 배치된 제2 화소 행 그룹(G_2)은 제1 화소 행 그룹(G_1)과 순차적으로 동작할 수 있다. 제1 화소 행 그룹(G_1)에 데이터 신호가 입력되는 동안, 제2 화소 행 그룹(G_2)은 초기화 단계 및 문턱 전압 보상 단계를 수행될 수 있다. 이하, 제1 화소 행 그룹(G_1)을 기준으로 본 실시예에 따른 유기 발광 표시 장치의 구동 방법에 대해 설명하도록 한다.

[0073] 이어서, 초기화 전압(V_{init})이 인가된다(S110).

[0074] 제1 화소 행 그룹(G_1)에 포함된 화소들에 초기화 전압(V_{init})이 제공될 수 있다. 즉, 구동 트랜지스터(TR2)의 게이트 단과 유기 발광 소자(EL)의 애노드 단의 전압 레벨은 초기화 전압으로 충전되어 초기화될 수 있다. 이러한, 초기화 전압을 제공하는 구성은 도 4에 도시된 구성일 수 있으나, 이에 한정되는 것은 아니다. 제1 화소 행 그룹(G_1)에 포함된 화소들에 초기화 전압(V_{init})은 동시에 제공될 수 있다. 초기화 전압의 인가 단계(S110)는 제1 화소 행 그룹(G_1)에 포함된 화소들이 동시에 수행될 수 있다.

[0075] 이어서, 문턱 전압(V_{th})을 보상한다(S120).

[0076] 제1 화소 행 그룹(G_1)에 포함된 화소들은 구동 트랜지스터(TR2)의 문턱 전압(V_{th})의 보상이 동시에 수행될 수 있다. 여기서, 문턱 전압(V_{th})의 보상 시 기준이 되는 전압은 V_{init} 일 수 있으며, 이는 데이터 라인을 통해 공급되는 데이터 전압(V_{data})과 무관할 수 있다. 데이터 전압(V_{data})을 충전과는 무관하게 문턱 전압(V_{th})의 보상을 수행되기에, 제1 화소 행 블록(G_1)의 데이터 신호의 입력 시에 제2 화소 행 블록(G_2)의 문턱 전압의 보상이 수행될 수 있다. 이에 따라, 충분한 보상 시간을 확보할 수 있어 문턱 전압의 불충분한 보상에 따른 표시 품질의 저하를 방지할 수 있다. 각 화소 행 그룹에 포함된 화소들은 문턱 전압(V_{th})이 동시에 보상될 수 있다. 각 화소는 적어도 유기 발광 소자(EL), 스캔 신호에 의해 턴 온되어 일 전극을 통해 제공되는 데이터 신호를 타 전극으로 전달하는 제1 트랜지스터(TR1) 및 제1 트랜지스터(TR1)의 타 전극과 구동 트랜지스터(TR2)의 게이트 전극 사이에 접속된 제1 커패시터(C_1)를 포함할 수 있다. 제1 커패시터(C_1)는 제1 트랜지스터(TR1)의 타 전극과 연결된 제1 노드(N1)와 구동 트랜지스터(TR2)의 게이트 전극이 연결된 제2 노드(N2) 사이에 접속될 수 있다. 여기서, 제1 커패시터(C_1)는 구동 트랜지스터(TR2)의 문턱 전압(V_{th})에 대응되는 전압이 충전될 수 있다. 제1 노드(N1)의 전압은 $V_{init} + V_{th}$ 일 수 있으며, 제2 노드(N2)의 전압은 V_{init} 일 수 있다. 여기서, 문턱 전압 보상 단계(S120)는 상술한 제2 기간(t_2)과 실질적으로 동일할 수 있으나, 이에 한정되는 것은 아니다. 다만, 중복되는 설명은 생략하도록 한다.

[0077] 다음으로, 기준 전압을 입력한다(S130).

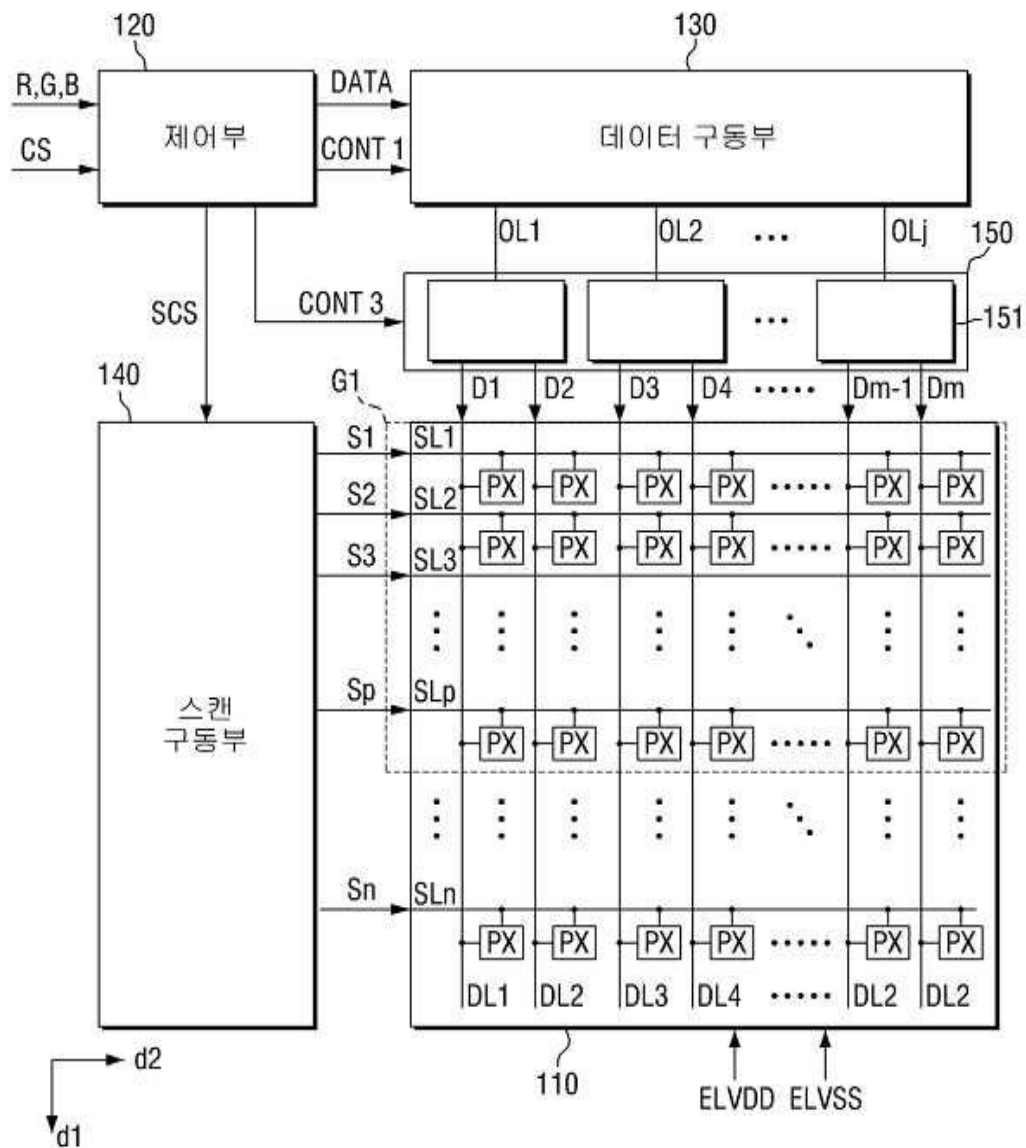
- [0078] 여기서, 제1 내지 제p 스캔 신호(S1 내지 Sp)는 모두 로우 레벨로 제공되어, 제1 트랜지스터(TR1)를 턴 온 시킬 수 있다. 또한, 제1 디멀티플렉싱 신호(CL1)와 제2 디멀티플렉싱 신호(CL2)는 모두 로우 레벨로 제공될 수 있으며, 기준 전압(Vref)은 복수의 데이터 라인 전체적으로 제공될 수 있다. 여기서, 기준 전압(Vref)은 데이터 전압(Vdata)이 인가되는 기준이 되는 전압일 수 있다. 즉, 기준 전압(Vref)을 기준으로 인가되는 데이터 전압(Vdata)의 레벨은 결정될 수 있다. 제1 노드(N1)에는 기준 전압(Vref)이 충전될 수 있다. 제1 커패시터(C1)는 제1 노드(N1)의 전압 변경에 대응하여 제2 노드(N2)의 전압을 변경할 수 있다. 즉, 제2 노드(N2)는 Vref-Vth로 전압 레벨이 변경될 수 있다.
- [0079] 이어서, 데이터 신호를 입력한다(S140).
- [0080] 데이터 신호는 데이터 구동부(130)에서 생성되어 데이터 분배부(150)로 전달될 수 있다. 데이터 분배부(150)는 복수의 디멀티플렉서(Demultiplexer, 151)를 포함할 수 있다. 각 디멀티플렉서(151)는 복수의 데이터 라인(DL1, DL2, ..., DLm) 중 연속하여 배치된 적어도 두 개의 데이터 라인과 연결될 수 있다. 복수의 데이터 라인은 하나의 화소 행에 포함된 화소들과 각각 연결될 수 있다. 즉, 데이터 신호는 각 데이터 라인에 제공되는 신호가 조합된 상태로 데이터 분배부(150)로 제공될 수 있으며, 디멀티플렉서(151)에 의해 역다중화되어 각 데이터 라인으로 분배될 수 있다. 이러한, 데이터 신호에 대응되는 전압을 데이터 전압(Vdata)이라 정의한다.
- [0081] 제1 내지 제p 스캔 신호(S1 내지 Sp)는 순차적으로 제공될 수 있다. 즉, 제1 화소 행 그룹(G1)에 포함된 화소 행은 순서대로 턴 온되어 데이터 전압(Vdata)을 입력 받을 수 있다. 이때, 데이터 전압(Vdata)은 디멀티플렉싱 되어 각 데이터 라인으로 분배될 수 있다. 즉, 데이터 전압(Vdata)은 디멀티플렉싱 신호에 따라 시분할되어 서로 다른 데이터 라인에 인가될 수 있다.
- [0082] 제1 스캔 신호(S1)에서 로우 레벨의 게이트 온 전압이 인가되는 기간 동안 제1 디멀티플렉싱 신호(CL1)와 제2 디멀티플렉싱(CL2) 신호는 순차적으로 출력될 수 있다. 제1 디멀티플렉싱 신호(CL1)와 제2 디멀티플렉싱(CL2) 신호는 데이터 분배부(150)에 포함된 각 디멀티플렉서(151)에 제공될 수 있으며, 각 디멀티플렉서(151)는 신호에 대응하여 각 출력 라인과 데이터 라인을 연결할 수 있다. 즉, 제1 디멀티플렉싱 신호(CL1)의 로우 레벨 전압에 대응하여 상술한 도 2의 제1 스위치(SW1)은 제1 출력 라인(OL1)과 제1 데이터 라인(DL1)을 연결하여 데이터 신호를 전달할 수 있으며, 제2 디멀티플렉싱 신호(CL2)의 로우 레벨 전압에 대응하여 상술한 도 2의 제2 스위치(SW2)은 제1 출력 라인(OL1)과 제2 데이터 라인(DL2)을 연결하여 데이터 신호를 전달할 수 있다. 제2 스캔 신호(S2)는 제1 스캔 신호(S1)와 순차적으로 출력될 수 있으며, 제2 스캔 신호(S2)와 대응되는 제1 디멀티플렉싱 신호(CL1)와 제2 디멀티플렉싱(CL2) 신호가 출력될 수 있다. 즉, 디멀티플렉싱 신호는 순차적으로 제공되는 스캔 신호와 대응하여 순차적으로 출력될 수 있다.
- [0083] 각 화소의 제1 트랜지스터(TR1)는 스캔 신호에 의해 턴 온될 수 있으며, 데이터 전압(Vdata)을 제1 노드(N1)에 공급할 수 있다. 제1 노드(N1)에는 데이터 전압(Vdata)이 충전될 수 있다. 제1 커패시터(C1)는 제1 노드(N1)의 전압 변경에 대응하여 제2 노드(N2)의 전압을 변경할 수 있다. 즉, 제2 노드(N2)는 Vdata-Vth로 변경될 수 있다.
- [0084] 다음으로, 유기 발광 소자를 발광시킨다(S150).
- [0085] 현 단계에서 구동 트랜지스터(TR2)와 유기 발광 소자(EL)는 전기적으로 연결될 수 있으며, 구동 트랜지스터(TR2)는 게이트 단의 전압에 따라 유기 발광 소자(EL)에 구동 전류(Id)를 공급할 수 있다. 구동 트랜지스터(TR2)는 문턱 전압(Vth)의 영향이 배제된 상태로, 각 화소(PX)간의 휘도 편차는 최소화될 수 있다.
- [0086] 본 실시예에 따른 유기 발광 표시 장치의 구동 방법은 각 화소 행 블록 별로 문턱 전압의 보상이 동시에 수행되는 바, 문턱 전압에 소요되는 시간을 절약할 수 있다. 즉, 스캔 신호가 인가되기 위한 충분히 시간을 보장할 수 있다. 또한, 본 실시예에 따른 유기 발광 표시 장치의 구동 방법은 일 화소 행 블록에 데이터 신호가 입력되는 동안 다음 화소 행 블록에 초기화 및 문턱 전압의 보상이 수행될 수 있다. 이에 따라, 초기화 및 문턱 전압의 보상이 필요한 시간을 충분히 제공할 수 있다. 즉, 본 실시예에 따른 유기 발광 표시 장치의 구동 방법은 보다 개선된 표시 품질을 제공할 수 있다.
- [0087] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

부호의 설명

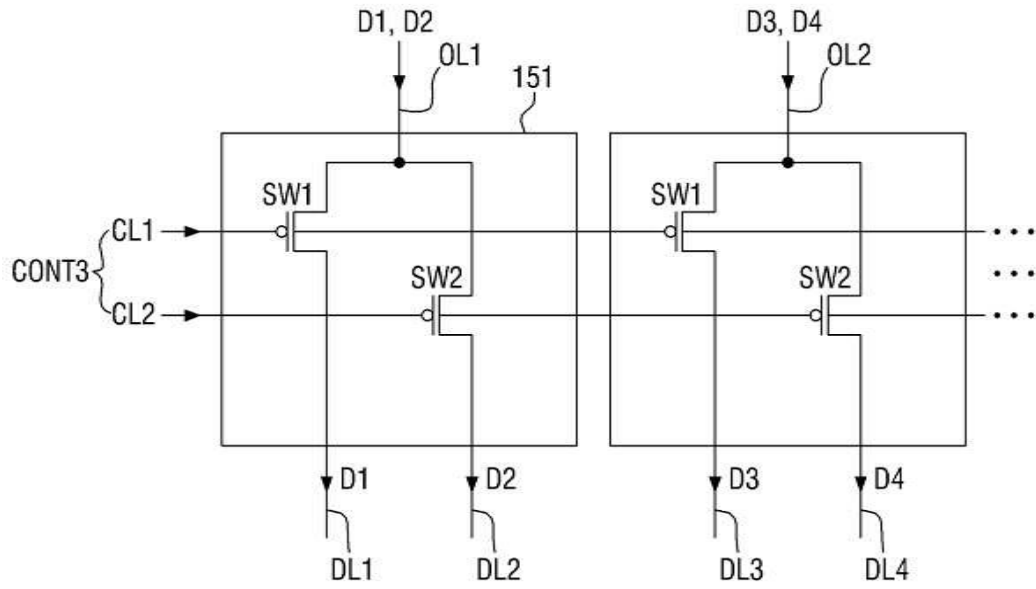
- [0088]
- 10: 유기 발광 표시 장치
 - 110: 표시부
 - 120: 제어부
 - 130: 데이터 구동부
 - 140: 스캔 구동부
 - 150: 데이터 분배부

도면

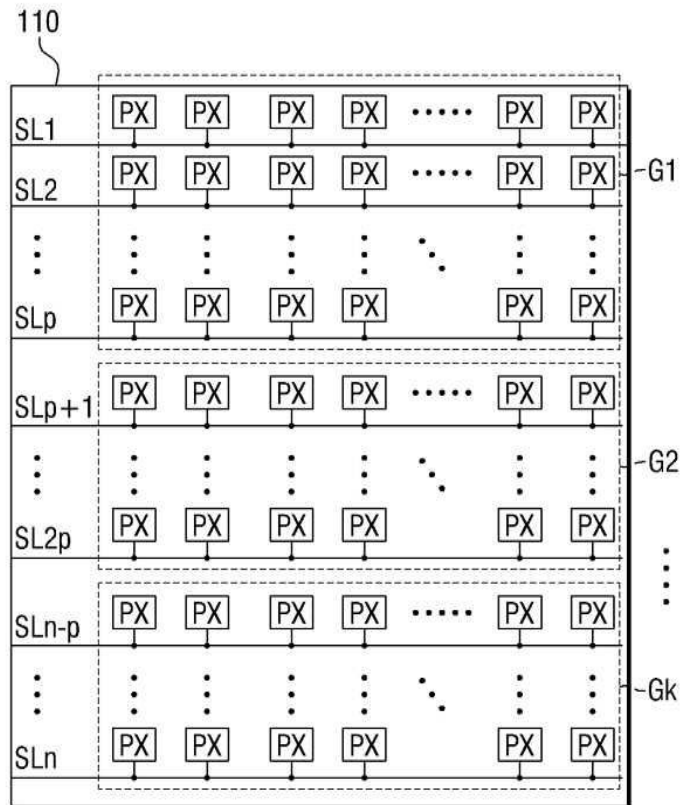
도면1



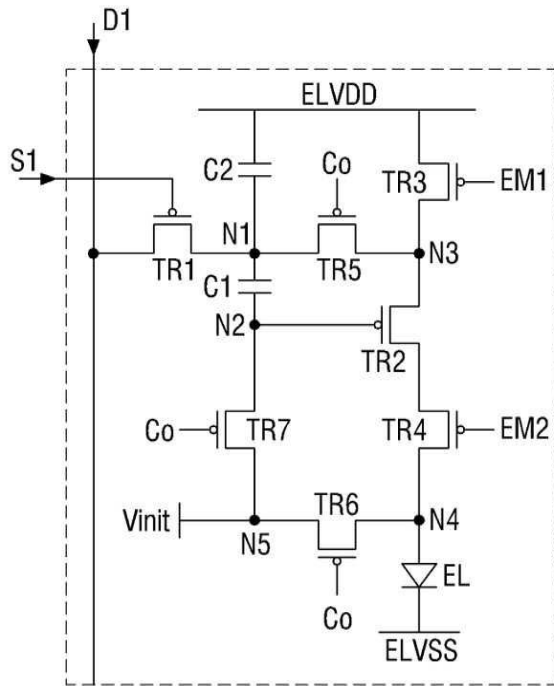
도면2



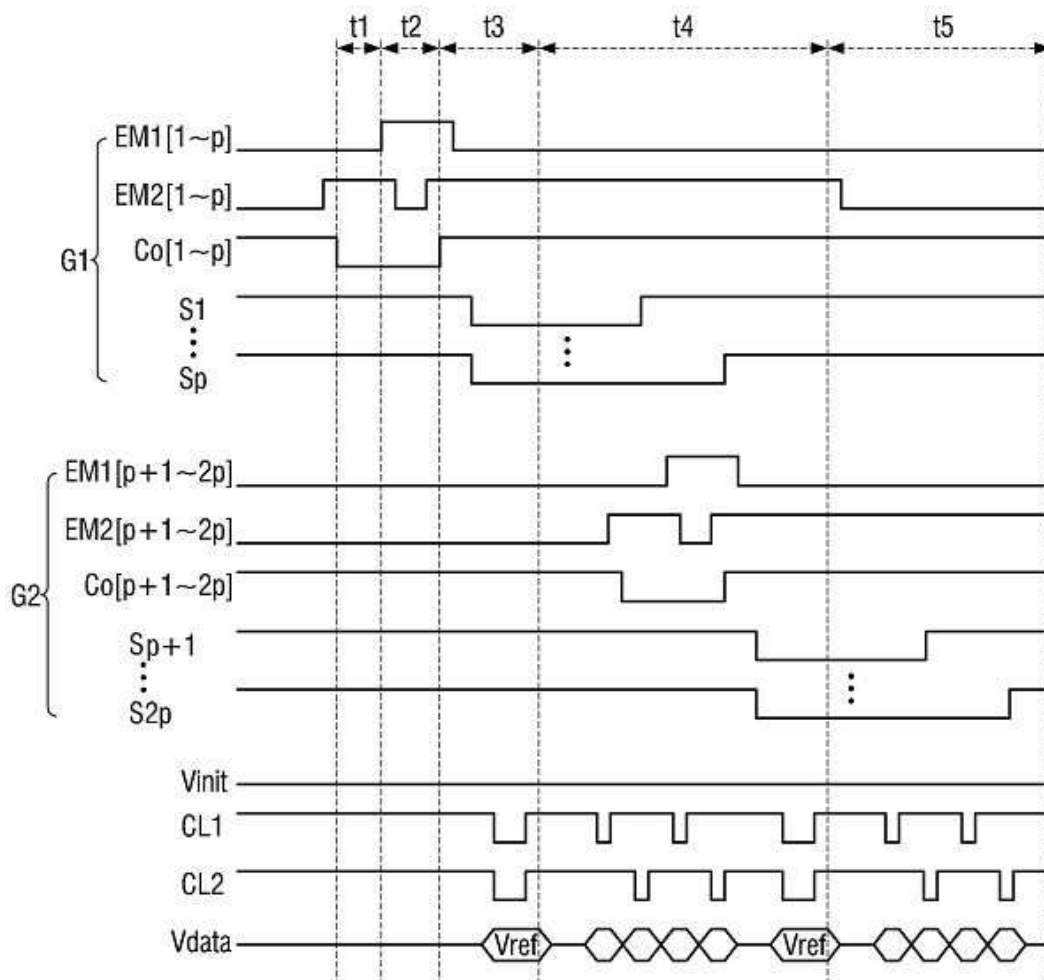
도면3



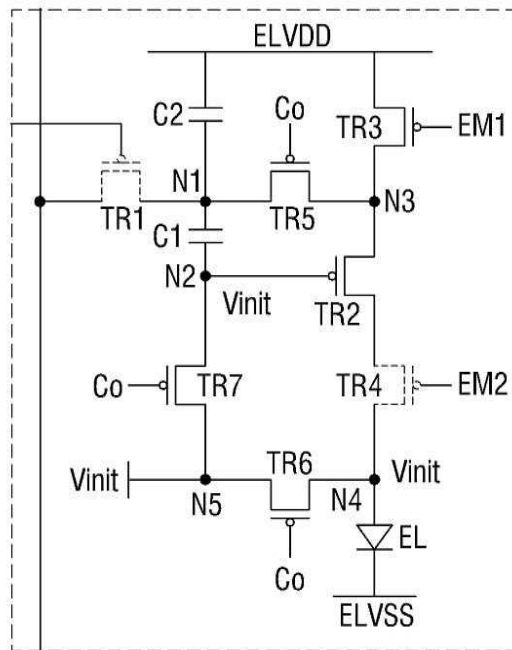
도면4



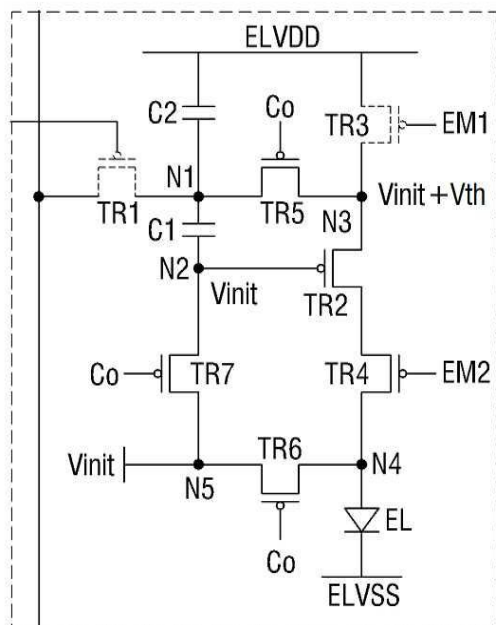
도면5



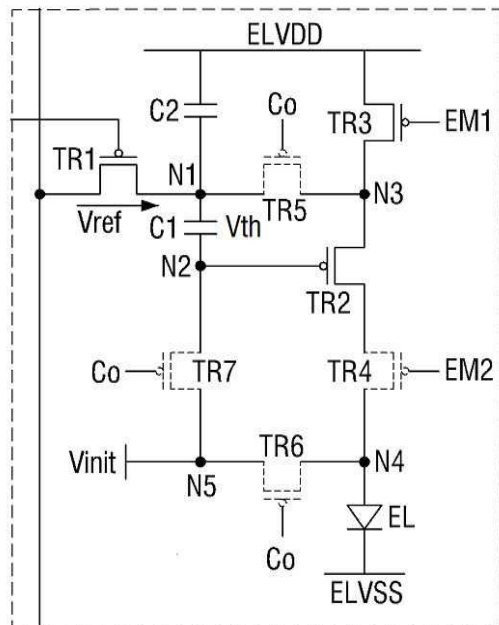
도면6



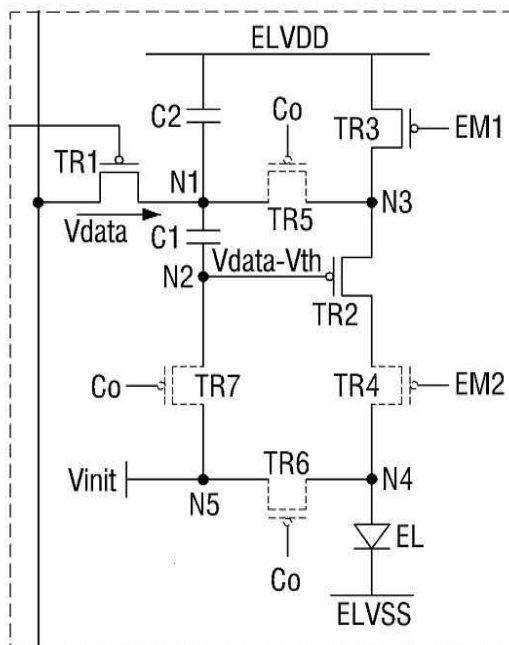
도면7



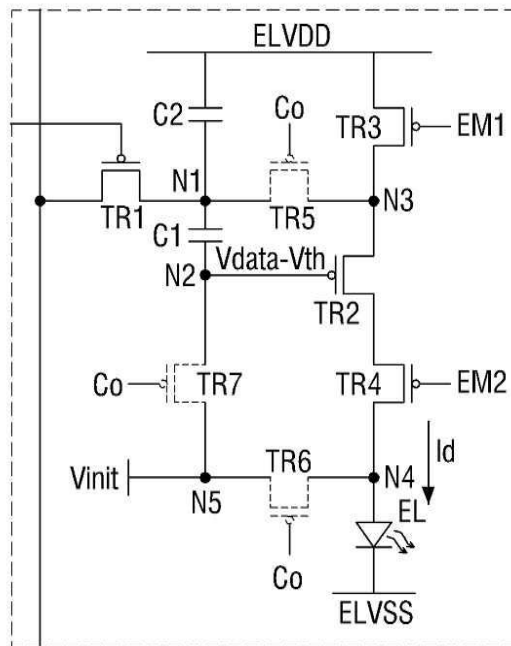
도면8



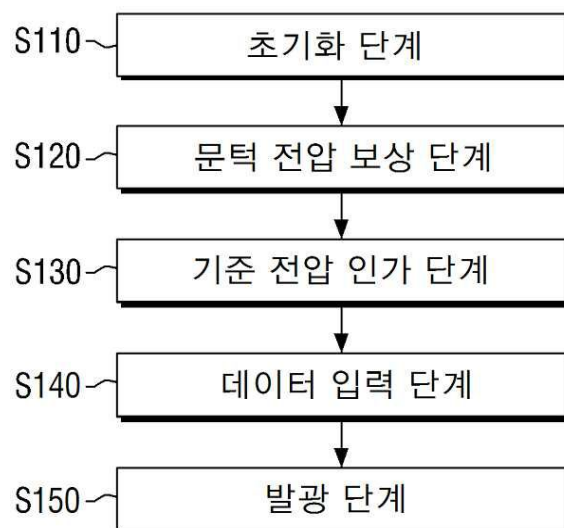
도면9



도면10



도면11



专利名称(译)	标题：OLED显示装置及其驱动方法		
公开(公告)号	KR1020160066588A	公开(公告)日	2016-06-13
申请号	KR1020140170287	申请日	2014-12-02
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM CHEOL MIN 김철민 KANG HYUNG RYUL 강형울 CHAE SE BYUNG 채세병		
发明人	김철민 강형울 채세병		
IPC分类号	H01L27/32		
CPC分类号	H01L27/32 H01L27/3202 H01L27/3204 G09G3/3291 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2310/0251 G09G2310/0262 G09G2310/0297 G09G2320/043 G09G3/2092		
外部链接	Espacenet		

摘要(译)

提供有机发光显示装置。有机发光显示装置包括每个像素是包括多个像素矩阵的有机发光装置，第一晶体管，其中栅电极连接到任务扫描线，工作电极连接到任务数据线和电极连接到第一节点，当前驱动的第二晶体管是根据通过第一晶体管提供的数据信号的有机发光装置，第一电容器连接在第二节点和第一晶体管的第二节点之间节点连接，第二电容连接在第一节点和第一电源电压，第一电源电压和第六晶体管之间，其中电极连接到第四节点，第五晶体管，其中电极连接到第三节点第三晶体管con连接第五节点和施加初始电压的工作电极连接第二晶体管的电极的第三节点和第四晶体管：连接第二晶体管的工作电极和有机发光器件的阳极连接的第四节点的第一节点和工作电极连接第二节点和连接第五节点的第七晶体管。

