

(72) 발명자

이수용

서울 성북구 길음로9길 40, 105동 1204호 (길음동,
래미안길음1차)

최대정

경기 파주시 가람로116번길 130, 707동 702호 (와
동동, 가람마을7단지한라비발디)

명세서

청구범위

청구항 1

발광영역과 구동영역으로 이루어지는 서브화소를 포함하는 기관;

상기 기관 상에 형성되고 상기 서브화소의 발광영역을 정의하는 제 1 뱅크 패턴;

상기 제 1 뱅크 패턴 상면의 일부에 형성되고, 발광영역과 구동영역이 배치된 영역의 일부를 노출하는 개구부를 갖는 제 2 뱅크 패턴; 및

상기 개구부 상에 유기발광층이 배치되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 2

제 1항에 있어서,

상기 제 2 뱅크 패턴의 상면의 높이는 상기 제 1 뱅크 패턴의 상면의 높이보다 높게 배치되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 3

제 1항에 있어서,

상기 제 2 뱅크패턴은 상기 구동영역에 형성되는 캐패시터 상에 배치되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 4

제 1항에 있어서,

상기 개구부는,

상기 발광영역과 구동영역에 형성되는 박막 트랜지스터 영역을 노출하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 5

제 1항에 있어서,

상기 제 2 뱅크패턴은 상기 구동영역에 형성되는 박막 트랜지스터 상에 배치되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 6

제 1항에 있어서,

상기 개구부는,

상기 발광영역과 구동영역에 형성되는 캐패시터 영역을 노출하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 7

제 1항에 있어서,

상기 제 2 뱅크패턴은 상기 구동영역에 형성되는 박막 트랜지스터 및 캐패시터 사이에 배치되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 8

제 1항에 있어서,

상기 개구부는,

상기 발광영역과 구동영역에 형성되는 박막 트랜지스터 및 캐패시터 영역을 노출하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 9

제 1항에 있어서,

상기 유기발광층은 액상의 유기발광 물질로 이루어지는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 10

제 1 항에 있어서,

상기 구동영역에 형성되는 박막 트랜지스터 상에 제 2 뱅크 패턴이 배치되는 것과 박막 트랜지스터 및 캐패시터 사이에 제 2 뱅크 패턴이 배치되는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 11

발광영역과 구동영역으로 이루어지는 서브화소를 포함하는 기관;

상기 기관 상에 형성되고 상기 서브화소의 발광영역을 정의하는 제 1 뱅크 패턴;

상기 제 1 뱅크 패턴 상면의 일부에 배치되는 제 2 뱅크 패턴; 및

상기 제 1 뱅크 패턴 덮는 유기발광층이 배치되는 것을 특징으로 하는 유기전계발광 표시장치.

발명의 설명

기술 분야

[0001]

본 발명은 유기전계발광 표시장치 및 그 제조 방법에 관한 것으로, 보다 구체적으로는 유기전계발광 표시장치의 유기발광층의 두께 편차 발생을 방지하는 유기전계발광 표시장치 및 그 제조 방법에 관한 것이다.

배경 기술

[0002]

최근, 정보 통신 발달과 함께 표시장치가 급격하게 발전해오고 있다. 특히, 표시장치 중 유기전계발광 표시장치는 자발광 소자를 이용함으로써, 별도의 백라이트 유닛을 구비하지 않아도 되므로, 다른 표시장치에 비해 얇게 형성하며 낮은 소비전력을 가질 수 있다.

[0003]

일반적으로 유기전계발광 표시장치의 유기전계발광 소자는 기본적으로 애노드 전극, 캐소드 전극 및 상기 두 전

극 사이에 배치된 유기발광층을 포함할 수 있다. 여기서, 애노드 전극과 캐소드 전극에서 각각 제공된 정공과 전자가 유기발광층에서 재결합하여 여기자를 형성하고, 상기 여기자가 불안정한 상태에서 안정한 상태로 떨어지면서 광이 발생한다.

[0004] 상기 유기발광층은 주로 진공증착법을 이용하여 형성되었으나, 최근에는 대면적 기판에 형성하기 위해 잉크젯 프린팅 공정을 적용하여 형성하는 방법이 이용되고 있다.

[0005] 상기 잉크젯 방법은 각각의 서브화소에 대응하는 잉크를 토출하는 노즐(nozzle)을 서브화소의 가로 방향으로 이동시켜 잉크를 적하하는 방법을 사용한다. 그러나, 상기 서브화소 내에 대응되는 노즐의 수가 적기 때문에 유기발광층 형성 공정시 노즐에 문제 발생할 경우, 상기 유기발광층 두께의 편차가 발생할 수 있다.

[0006] 이로 인해, 서브화소 내에 얼룩이 발생하는 문제가 있다. 특히, 고해상도의 유기전계발광 표시장치의 유기발광층의 경우, 이를 형성하는 노즐의 수가 매우 적기 때문에 노즐의 불량에 매우 민감한 문제가 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 서브화소 영역과 구동영역이 배치된 영역의 일부를 노출하는 개구부를 갖는 제 2 बैं크 패턴을 형성함으로써, 유기발광층의 두께 편차 발생을 방지하는 유기전계발광 표시장치 및 그 제조방법을 제공하는데 목적이 있다.

과제의 해결 수단

[0008] 상기와 같은 종래 기술의 과제를 해결하기 위한 본 발명의 유기전계발광 표시장치는, 다수개의 서브화소 및 구동영역을 포함하는 기판 상에 상기 서브화소의 발광영역을 정의하는 제 1 बैं크 패턴을 형성한다. 또한, 상기 제 1 बैं크 패턴 상면의 일부에 형성되고, 서브화소 영역과 구동영역이 배치된 영역의 일부를 노출하는 개구부를 갖는 제 2 बैं크 패턴을 형성한다. 이 때, 상기 개구부 상에는 유기발광층을 형성한다. 이를 통해, 유기발광층의 물질이 적하되는 공간이 넓어짐으로써, 유기발광층의 두께 편차 발생을 방지할 수 있는 것이 특징이다.

발명의 효과

[0009] 본 발명에 따른 유기전계발광 표시장치 및 그 제조 방법은, 서브화소 영역과 구동영역이 배치된 영역의 일부를 노출하는 개구부를 갖는 제 2 बैं크 패턴을 형성함으로써, 유기발광층의 두께 편차 발생을 방지하는 효과가 있다.

도면의 간단한 설명

[0010] 도 1은 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치를 도시한 단면도이다.
 도 2는 제 1 실시예와 비교예에 따른 유기발광층 형성 단계이다.
 도 3은 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치를 도시한 단면도이다.
 도 4는 본 발명의 제 2 실시예와 비교예에 따른 유기발광층 형성 단계이다.
 도 5는 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치를 도시한 단면도이다.
 도 6은 본 발명의 제 3 실시예와 비교예에 따른 유기발광층 형성 단계이다.

발명을 실시하기 위한 구체적인 내용

[0011] 이하, 본 발명의 실시예들은 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서, 본 발명은 이하 설명되는

실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

- [0012] 도 1은 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치를 도시한 단면도이다. 도 1을 참조하면, 본 발명에 따른 유기전계발광 표시장치는 영상을 표시하기 위해 정의된 다수개의 서브화소를 포함하고, 상기 서브화소는 발광영역과 이를 구동하는 구동영역을 포함한다. 상기 서브화소의 발광영역은 유기전계발광 소자를 포함한다. 또한, 상기 서브화소의 구동영역은 박막 트랜지스터(Tr) 및 캐패시터(Cst)를 포함한다.
- [0013] 상기 유기전계발광 소자는 제 1 전극(114)을 포함한다. 또한, 도면에는 도시하지 않았으나, 상기 제 1 전극(114)과 대향하여 배치되는 제 2 전극 및 상기 제 1 전극(114)과 제 2 전극 사이에 형성되는 유기발광층으로 이루어진다.
- [0014] 상기 박막 트랜지스터(Tr)는 기판(100) 반도체층(104), 게이트 절연막(106), 게이트전극(107), 소스전극(108), 드레인전극(110)을 포함한다. 상기 캐패시터(Cst)는 캐패시터 전극(112)과 그 하부의 반도체층(105)을 포함한다.
- [0015] 자세하게는, 상기 기판(100) 상에 상기 박막 트랜지스터(Tr)의 반도체층(104)과 상기 캐패시터(Cst)의 반도체층(105)이 형성된다. 이 때, 상기 박막 트랜지스터(Tr)의 반도체층(104)은 소스영역(101), 채널영역(102) 및 드레인영역(103)을 포함한다.
- [0016] 상기 반도체층(104, 105) 상에 게이트 절연막(106)이 형성된다. 상기 게이트 절연막(106) 상에 게이트 전극(107)이 형성된다. 상기 게이트전극(107)은 Cu, Ag, Al, Cr, Ti, Ta, Mo 또는 이들의 조합으로부터 형성되는 합금일 수 있다. 또한, 도면에서는 단일 금속층으로 형성되어 있지만, 경우에 따라서는 적어도 2개 이상의 금속층들을 적층하여 형성할 수도 있다.
- [0017] 상기 게이트 전극(107) 상에 층간절연막(109)이 형성된다. 상기 층간절연막(109)과 상기 게이트 절연막(106)에는 상기 소스영역(101) 및 드레인영역(103)을 노출하는 위한 콘택홀이 형성된다.
- [0018] 이 후, 상기 콘택홀과 층간절연막(109)의 상면에 일부에는 소스전극(110)과 드레인전극(111)이 서로 이격되어 형성된다. 상기 소스전극(110) 및 드레인전극(111)은 상기 콘택홀에 의해 상기 박막 트랜지스터(Tr)의 반도체층(104)의 소스영역(101) 및 드레인영역(103)과 연결된다. 이와 동시에, 상기 캐패시터(Cst)의 반도체층(105) 영역에 형성된 층간절연막(109) 상에는 상기 소스전극(110) 및 드레인전극(111)과 동일 물질로 캐패시터(Cst) 전극(112)이 형성될 수 있다.
- [0019] 여기서 상기 소스전극(110), 드레인전극(111) 및 캐패시터(Cst) 전극(112)은 Cu, Ag, Al, Cr, Ti, Ta, Mo 또는 이들의 조합으로부터 형성되는 합금일 수 있다. 또한, 도면에서는 상기 소스전극(110), 드레인전극(111) 및 캐패시터(Cst) 전극(112)이 단일 금속층으로 형성되어 있지만, 경우에 따라서는 적어도 2개 이상의 금속층들을 적층하여 형성할 수도 있다.
- [0020] 이와 같이, 상기 기판(100) 상에는 박막 트랜지스터(Tr) 및 캐패시터(Cst)가 형성된다. 그리고, 상기 박막 트랜지스터(Tr)와 캐패시터(Cst)가 배치된 영역은 구동영역을 형성한다.
- [0021] 상기 박막 트랜지스터(Tr) 및 캐패시터(Cst)를 포함하는 기판(100) 상에 평탄화막(113)이 형성된다. 상기 평탄화막(113)은 상기 박막 트랜지스터(Tr)에 의해 불균일해진 표면을 평탄화하기 위해 형성될 수 있다.
- [0022] 또한, 도면에는 도시하지 않았으나, 상기 평탄화막(113)을 형성하기 전에, 상기 박막 트랜지스터(Tr) 및 캐패시터(Cst)를 포함하는 기판(100) 상에 보호막을 더 형성할 수도 있다. 상기 보호막은 상기 소스전극(110), 드레인전극(111) 및 캐패시터 전극(112)을 보호할 수 있다.
- [0023] 상기 평탄화막(113)에는 상기 박막 트랜지스터(Tr)의 드레인전극(111)을 노출하는 콘택홀이 형성될 수 있다. 상기 콘택홀에 의해 상기 드레인전극(111)과 접속되는 상기 유기전계발광 소자의 제 1 전극(114)이 상기 평탄화막(113) 상면의 일부에 형성된다.
- [0024] 여기서, 상기 제 1 전극(114)은 애노드(anode) 전극일 수 있다. 다만, 상기 제 1 전극(114)은 이에 한정되지 않으며 상기 제 1 전극(114)은 캐소드(cathode)일 수도 있다. 이하에서는, 상기 제 1 전극(114)이 애노드인 실시예를 중심으로 설명한다.

- [0025] 상기 제 1 전극(114)은 일함수 값이 비교적 높은 투명 도전물질로 이루어진 단일층으로 형성될 수 있다. 이를 통해, 상기 제 2 전극으로부터 상기 제 1 전극(114)으로 발광하는 하부 발광방식 유기전계발광 표시장치를 구현할 수 있다.
- [0026] 또한, 상기 제 1 전극(114)의 하부에 반사층을 더 포함할 수도 있다. 이를 통해, 상기 제 2 전극으로부터 상기 제 1 전극(114)으로 발광하는 빛을 반사하여 상부로 빛을 발광시키는 상부 발광방식 유기전계발광 표시장치를 구현할 수도 있다.
- [0027] 상기 제 1 전극(114)의 형태는 도면에 한정되지 않으며, 상기 제 1 전극(114)은 다중층으로 형성될 수 있다. 예를 들면, 제 1 층 상에 제 2 층이 형성되고 상기 제 2 층 상에 제 3 층이 형성된 3중층 구조로 형성될 수 있다.
- [0028] 여기서, 상기 제 1 층 및 제 3 층은 투명 도전물질일 수 있다. 예를 들면, 상기 투명 도전물질은 ITO 또는 IZO 일 수 있다. 상기 제 2 층은 반사층일 수 있다. 이 때, 상기 제 2 층은 금속 또는 금속 합금층일 수 있다. 예를 들면, Ag 또는 Ag를 포함하는 금속 합금층일 수 있다. 이를 통해, 상기 유기전계발광 소자는 상기 제 2 전극으로부터 상기 제 1 전극(114)으로 발광하는 빛을 반사하여, 상부 발광방식 유기전계발광 표시장치를 구현할 수 있다.
- [0029] 상기 제 1 전극(114)이 형성된 평탄화막(113) 상에 제 1 बैं크 패턴(115)이 형성될 수 있다. 이 때, 상기 제 1 बैं크 패턴(115)은 상기 서브화소의 발광영역을 정의할 수 있다. 상기 제 1 बैं크 패턴(115)은 상기 발광영역에서 상기 제 1 전극(114)의 상면의 일부를 노출하여 형성될 수 있다.
- [0030] 상기 제 1 बैं크 패턴(115) 상면의 일부에는 제 2 बैं크 패턴(116)이 형성될 수 있다. 자세하게는, 상기 제 2 बैं크 패턴(116)은 상기 구동영역에 형성되는 상기 캐패시터(Cst) 상에 배치될 수 있다. 여기서, 상기 제 2 बैं크 패턴(116)의 상면의 높이는 상기 제 1 बैं크 패턴(115)의 상면의 높이보다 높게 배치될 수 있다. 이를 통해, 유기발광층이 비발광영역으로 치우쳐서 형성되는 것을 방지 할 수 있다.
- [0031] 이를 통해, 상기 발광영역과 구동영역에 형성되는 박막 트랜지스터(Tr) 영역을 노출하는 개구부가 형성될 수 있다. 이 때, 상기 개구부를 제 1 개구부(A)라고 표현한다. 즉, 상기 제 1 개구부(A)는 상기 발광영역과 상기 발광영역에 배치된 유기전계발광 소자를 구동하는 구동영역의 일부 영역을 노출할 수 있다.
- [0032] 상기 제 1 개구부(A) 상에는 유기발광층이 배치된다. 즉, 상기 유기발광층은 상기 제 1 बैं크 패턴(115)의 상면을 덮고, 상기 제 2 बैं크 패턴(116)에 의해 둘러싸인 형태일 수 있다.
- [0033] 여기서, 상기 유기발광층은 발광물질로 이루어진 단일층으로 구성될 수 있다. 또한, 상기 유기발광층은 발광 효율을 높이기 위해 정공주입층(hole injection layer), 정공수송층(hole transporting layer), 발광층(emitting material layer), 전자수송층(electron transporting layer) 및 전자주입층(electron injection layer)의 다중층으로 구성할 수도 있다.
- [0034] 상기 유기발광층 형성 방법으로는 잉크젯(ink-jet) 방식을 통해, 액상의 유기 발광물질을 상기 제 1 전극(114) 상에 분사 또는 드롭핑 한 후 경화시키는 방법이 사용될 수 있다. 자세하게는, 상기 서브화소들에 대응되는 헤드의 노즐부(200)를 통해 화소 안료를 공급하여, 상기 유기발광층을 형성할 수 있다. 상기 유기발광층이 액상의 유기발광물질로 이루어질 경우, 대면적 표시장치 형성에 효과적일 수 있으며 공정이 간단해지는 효과가 있다.
- [0035] 즉, 상기 발광영역뿐만 아니라 이를 구동하는 구동영역까지 상기 유기발광층 물질을 공급하는 잉크 헤드의 노즐부(200)가 대응됨으로써, 많은 양의 잉크가 공급될 수 있다. 이를 통해, 상기 잉크 헤드의 노즐부(200)에 불량 이 발생할 경우 대응 되는 잉크 헤드의 노즐부의 수가 증가함으로써, 유기발광층이 균일하게 형성될 수 있다.
- [0036] 본 발명에 따른 유기전계발광 표시장치는 발광영역과 이를 구동하는 구동영역의 일부를 노출하는 제 1 개구부(A)를 가지는 제 2 बैं크 패턴(116)을 형성함으로써, 각 서브화소에 대응되는 잉크 헤드 노즐부(200)의 수를 증가시킬 수 있다. 이를 통해, 잉크 토출에 문제가 발생하는 노즐이 발생할 경우에도 서브화소 내에 잉크량의 편차를 최소화 할 수 있는 효과가 있다.
- [0037] 도 2는 제 1 실시예와 비교예에 따른 유기발광층 형성 단계이다. 도 2를 참조하면, 상기 중앙에 배치된 노즐부(200)를 중심으로 좌측에 배치된 서브화소들은 비교예에 따른 것이고, 우측에 배치된 서브화소들은 제 1 실시예에 따른 것이다.
- [0038] 도 2를 참조하면, 제 1 실시예와 비교예에 따른 유기전계발광 표시장치의 서브화소는 유기전계발광 소자를 포함하

는 발광영역(10)과 박막 트랜지스터 및 캐패시터를 포함하는 구동영역(20)을 포함한다. 여기서, 상기 발광영역(10) 및 구동영역(20)을 둘러싸고 상기 발광영역(10) 및 구동영역(20)의 사면에 폐곡선 형태로 제 1 बैं크 패턴(115)이 형성된다. 상기 제 1 बैं크 패턴(115)은 상기 서브화소(10)의 발광영역과 비발광영역을 정의한다.

[0039] 또한, 상기 제 1 बैं크 패턴(115)의 일부를 노출하고, 폐곡선 형태로 제 2 बैं크 패턴(116)이 형성된다. 자세하게는, 상기 노출된 제 1 बैं크 패턴(115)의 영역은 상기 발광영역(10)과 인접한 영역을 포함하고, 상기 발광영역(10)에 배치된 유기전계발광 소자를 구동하는 구동영역(20)과 인접한 영역을 포함할 수 있다.

[0040] 여기서, बैं크 패턴들이 형성된 기판 상에 잉크 헤드의 노즐부(200)를 통해 유기 발광층을 형성하기 위한 화소 안료를 공급할 수 있다. 이 때, 비교예에 대응되는 노즐부(200)는 발광영역에만 해당하게 된다. 반면에, 제 1 실시예에서는 상기 발광영역(10)뿐만 아니라, 상기 구동영역(20)까지 상기 노즐부(200)가 대응될 수 있다.

[0041] 따라서, 비교예에 따라 대응되는 노즐의 수보다 제 1 실시예에 따라 대응되는 노즐의 수가 더 많게 된다. 즉, 노즐의 불량 발생할 경우, 비교예에 따라 형성된 유기발광층보다 제 1 실시예에 따라 형성된 유기발광층이 더 균일할 수 있다.

[0042] 또한, 본 발명에 따른 유기전계발광 표시장치의 서브화소들을 동일한 가로축 선 상에 배치되지 않도록 상하로 이격되도록 배치하게 되면, 서로 다른 노즐을 통해 상기 발광영역(10) 및 구동영역(20)에 잉크를 공급할 수 있다. 이에 상기 발광영역(10) 및 구동영역(20) 내에 잉크량의 편차를 최소화할 수도 있다.

[0043] 이와 같이, 상기 서브화소의 발광영역(10)과 이를 구동하는 구동영역(20)의 일부를 노출하는 제 2 बैं크 패턴(116)을 형성함으로써, 유기발광층을 형성하는 과정에서 각 서브화소 상에 대응되는 잉크 헤드 노즐의 수를 증가시킬 수 있는 효과가 있다. 따라서, 한 번의 스캔으로 많은 양의 잉크를 하나의 서브화소 내에 공급할 수 있게 된다.

[0044] 이어서, 도 3을 참조하여 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치를 설명한다. 도 3은 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치를 도시한 단면도이다. 제 2 실시예에 따른 유기전계발광 표시장치는 앞서 설명한 실시예와 동일한 구성요소를 포함할 수 있다. 앞서 설명한 실시예와 중복되는 설명은 생략할 수 있다. 또한, 동일한 구성은 동일한 도면부호를 갖는다.

[0045] 도 3을 참조하면, 본 발명에 따른 유기전계발광 표시장치는 다수개의 서브화소를 포함한다. 상기 서브화소는 발광영역과 이를 구동하는 구동영역을 포함한다. 상기 발광영역은 유기전계발광 소자를 포함하고, 상기 구동영역은 박막 트랜지스터(Tr) 및 캐패시터(Cst)를 포함할 수 있다.

[0046] 상기 박막 트랜지스터(Tr)는 기판(100) 반도체층(104), 게이트 절연막(106), 게이트 전극(107), 소스전극(108), 드레인전극(110)을 포함한다. 상기 캐패시터(Cst)는 캐패시터 전극(112)과 그 하부의 반도체층(105)을 포함한다. 또한, 상기 유기전계발광 소자는 제 1 전극(114)을 포함하고 도면에는 도시하지 않았으나, 상기 제 1 전극(114)과 대향하여 배치되는 제 2 전극 및 상기 제 1 전극(114)과 제 2 전극 사이에 형성되는 유기발광층으로 이루어진다.

[0047] 자세하게는, 상기 기판(100) 상에 상기 박막 트랜지스터(Tr)의 반도체층(104)과 상기 캐패시터(Cst)의 반도체층(105)이 형성된다. 이 때, 상기 박막 트랜지스터(Tr)의 반도체층(104)은 소스영역(101), 채널영역(102) 및 드레인영역(103)을 포함한다.

[0048] 상기 반도체층(104, 105) 상에 게이트 절연막(106)이 형성된다. 상기 게이트 절연막(106) 상에 게이트 전극(107)이 형성된다. 상기 게이트전극(107)은 Cu, Ag, Al, Cr, Ti, Ta, Mo 또는 이들의 조합으로부터 형성되는 합금일 수 있다. 또한, 도면에서는 단일 금속층으로 형성되어 있지만, 경우에 따라서는 적어도 2개 이상의 금속층들을 적층하여 형성할 수도 있다.

[0049] 상기 게이트 전극(107) 상에 층간절연막(109)이 형성된다. 상기 층간절연막(109)과 상기 게이트 절연막(106)에는 상기 소스영역(101) 및 드레인영역(103)을 노출하는 위한 콘택홀이 형성된다.

[0050] 이 후, 상기 콘택홀과 층간절연막(109)의 상면에 일부에는 소스전극(110)과 드레인전극(111)이 서로 이격되어 형성된다. 상기 소스전극(110) 및 드레인전극(111)은 상기 콘택홀에 의해 상기 박막 트랜지스터(Tr)의 반도체층(104)의 소스영역(101) 및 드레인영역(103)과 연결된다. 이와 동시에, 상기 캐패시터(Cst)의 반도체층(105) 영역에 형성된 층간절연막(109) 상에는 상기 소스전극(110) 및 드레인전극(111)과 동일 물질로 캐패시터(Cst) 전

극(112)이 형성될 수 있다.

- [0051] 여기서 상기 소스전극(110), 드레인전극(111) 및 캐패시터(Cst) 전극(112)은 Cu, Ag, Al, Cr, Ti, Ta, Mo 또는 이들의 조합으로부터 형성되는 합금 일 수 있다. 또한, 도면에서는 상기 소스전극(110), 드레인전극(111) 및 캐패시터(Cst) 전극(112)이 단일 금속층으로 형성되어 있지만, 경우에 따라서는 적어도 2개 이상의 금속층들을 적층하여 형성할 수도 있다. 이와 같이, 상기 기판(100) 상에는 박막 트랜지스터(Tr) 및 캐패시터(Cst)가 형성된다.
- [0052] 상기 박막 트랜지스터(Tr) 및 캐패시터(Cst)를 포함하는 기판(100) 상에 평탄화막(113)이 형성된다. 상기 평탄화막(113)에는 상기 박막 트랜지스터(Tr)의 드레인전극(111)을 노출하는 콘택홀이 형성될 수 있다. 상기 콘택홀에 의해 상기 드레인전극(111)과 접속되는 상기 유기전계발광 소자의 제 1 전극(114)이 상기 평탄화막(113) 상면의 일부에 형성된다.
- [0053] 여기서, 상기 제 1 전극(114)은 애노드(anode) 전극 일 수 있다. 상기 제 1 전극(114)은 일함수 값이 비교적 높은 투명 도전물질로 이루어진 단일층으로 형성될 수 있다. 이를 통해, 상기 제 2 전극으로부터 상기 제 1 전극(114)으로 발광하는 하부 발광방식 유기전계발광 표시장치를 구현할 수 있다.
- [0054] 또한, 상기 제 1 전극(114)의 하부에 반사층을 더 포함할 수도 있다. 이를 통해, 상기 제 2 전극으로부터 상기 제 1 전극(114)으로 발광하는 빛을 반사하여 상부로 빛을 발광시키는 상부 발광방식 유기전계발광 표시장치를 구현할 수도 있다.
- [0055] 상기 제 1 전극(114)의 형태는 도면에 한정되지 않으며, 상기 제 1 전극(114)은 다중층으로 형성될 수 있다. 예를 들면, 제 1 층 상에 제 2 층이 형성되고 상기 제 2 층 상에 제 3 층이 형성된 3중층 구조로 형성될 수 있다.
- [0056] 여기서, 상기 제 1 층 및 제 3 층은 투명 도전물질일 수 있다. 예를 들면, 상기 투명 도전물질은 ITO 또는 IZO 일 수 있다. 상기 제 2 층은 반사층일 수 있다. 이를 통해, 상기 유기전계발광 소자는 상기 제 2 전극으로부터 상기 제 1 전극(114)으로 발광하는 빛을 반사하여, 상부 발광방식 유기전계발광 표시장치를 구현할 수 있다.
- [0057] 상기 제 1 전극(114)이 형성된 평탄화막(113) 상에 제 1 뱅크 패턴(115)이 형성될 수 있다. 이 때, 상기 제 1 뱅크 패턴(115)은 상기 서브화소의 발광영역과 비발광영역을 정의할 수 있다. 상기 제 1 뱅크 패턴(115)에는 상기 발광영역에서 상기 제 1 전극(114)의 상면의 일부를 노출하여 형성될 수 있다.
- [0058] 상기 제 1 뱅크 패턴(115) 상면의 일부에는 제 2 뱅크 패턴(216)이 형성될 수 있다. 이 때, 상기 제 2 뱅크 패턴(216)은 상기 구동영역에 형성되는 박막 트랜지스터(Tr) 상에 배치될 수 있다. 여기서, 상기 제 2 뱅크 패턴(216)의 상면의 높이는 상기 제 1 뱅크 패턴(115)의 상면의 높이보다 높게 배치될 수 있다.
- [0059] 상기 제 2 뱅크 패턴(216)을 형성함으로써, 상기 발광영역에 배치된 제 1 전극(114)의 상면과 상기 박막 트랜지스터(Tr) 및 캐패시터(Cst)가 배치된 구동영역에 형성된 제 1 뱅크 패턴(115)의 상면의 일부를 노출하는 개구부가 형성될 수 있다. 이 때, 상기 개구부를 제 2 개구부(B)라고 표현한다.
- [0060] 자세하게는, 상기 제 2 개구부(B)는 상기 서브화소의 발광영역과 구동영역에 형성되는 캐패시터(Cst) 영역을 노출할 수 있다. 이 때, 상기 제 2 개구부(B)는 하나의 발광영역과 인접하여 형성된 다른 발광영역을 구동하는 구동영역의 일부를 노출하는 영역일 수 있다.
- [0061] 상기 제 2 개구부(B)에는 유기발광층이 배치된다. 즉, 상기 유기발광층은 상기 제 1 뱅크 패턴(115)의 상면을 덮고, 상기 제 2 뱅크 패턴(216)에 의해 둘러싸인 형태일 수 있다.
- [0062] 상기 유기발광층은 발광물질로 이루어진 단일층으로 구성될 수 있다. 또한 상기 유기발광층은 발광 효율을 높이기 위해 정공주입층(hole injection layer), 정공수송층(hole transporting layer), 발광층 (emitting material layer), 전자수송층(electron transporting layer) 및 전자주입층(electron injection layer)의 다중층으로 구성할 수도 있다.
- [0063] 상기 유기발광층 형성 방법으로는 잉크젯(ink-jet) 방식을 통해, 액상의 유기 발광물질을 상기 제 1 전극(114) 상에 분사 또는 드롭핑 한 후 경화시키는 방법이 사용될 수 있다. 자세하게는, 상기 서브화소들에 대응되는 헤드의 노즐부(200)를 통해 화소 안료를 공급하여, 상기 유기발광층을 형성할 수 있다.
- [0064] 즉, 상기 서브화소 뿐만 아니라 인접하여 형성된 서브화소를 구동하는 구동영역까지 상기 유기발광층 물질을 공급하는 잉크 헤드의 노즐부(200)가 대응됨으로써, 화소영역에 잉크를 적하할 경우, 한 번의 스캔으로 많은 양의 잉크를 하나의 서브 화소 내에 공급할 수 있게 된다.

- [0065] 본 발명에 따른 유기전계발광 표시장치는 발광영역과 이를 구동하는 구동영역의 일부를 노출하는 제 2 개구부(B)를 가지는 제 2 뱅크 패턴(216)을 형성함으로써, 각 서브화소 상에 대응되는 잉크 헤드 노즐부(200)의 수를 증가시킬 수 있다. 이를 통해, 잉크 토출에 문제가 발생하는 노즐이 발생할 경우에도 발광영역 내에 잉크량의 편차를 최소화 할 수 있는 효과가 있다.
- [0066] 이어서, 도 4를 참조하여 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 유기발광층 형성단계를 설명한다. 도 4는 본 발명의 제 2 실시예와 비교예에 따른 유기발광층 형성 단계이다. 도 4를 참조하면, 상기 중앙에 배치된 노즐부(200)를 중심으로 좌측에 배치된 서브화소들은 비교예에 따른 것이고, 우측에 배치된 서브화소들은 제 2 실시예에 따른 것이다.
- [0067] 제 2 실시예와 비교예에 따른 유기전계발광 표시장치는 유기전계발광 소자를 포함하는 발광영역(10)과 박막 트랜지스터 및 캐패시터를 포함하는 구동영역(20)을 포함한다. 여기서, 상기 발광영역(10) 및 구동영역(20)을 둘러싸고, 상기 발광영역(10) 및 구동영역(20)의 사면에 폐곡선 형태로 제 1 뱅크 패턴(115)이 형성된다. 이를 통해, 상기 서브화소의 발광영역과 비발광영역이 정의된다.
- [0068] 또한, 상기 제 2 실시예에 따른 유기전계발광 표시장치는 상기 제 1 뱅크 패턴(115)의 일부를 노출하고, 폐곡선 형태로 형성되는 제 2 뱅크 패턴(216)을 포함한다. 자세하게는, 상기 노출된 제 1 뱅크 패턴(115)의 영역은 상기 서브화소의 발광영역(10)과 인접한 영역을 포함한다. 또한, 상기 서브화소의 발광영역(10)과 인접하여 형성되는 다른 서브화소의 발광영역(10)을 구동하는 구동영역(20)과 인접한 영역을 포함할 수 있다.
- [0069] 여기서, 뱅크 패턴들이 형성된 기판 상에 잉크 헤드의 노즐부(200)를 통해 유기발광층을 형성하기 위한 화소 안료를 공급할 수 있다. 이 때, 비교예에 대응되는 노즐부(200)는 발광영역에만 해당하게 된다. 반면에, 제 2 실시예에서는 상기 서브화소의 발광영역(10)뿐만 아니라, 상기 발광영역(10)과 인접한 다른 서브화소의 발광영역(10)을 구동하는 구동영역(20)까지 상기 노즐부(200)가 대응될 수 있다.
- [0070] 따라서, 비교예의 서브화소에 대응되는 노즐의 수 보다 제 2 실시예의 서브화소에 대응되는 노즐의 수가 더 많게 된다. 즉, 노즐의 불량 발생 시, 비교예에 따른 유기발광층보다 제 2 실시예에 따른 유기발광층이 더 균일하게 형성될 수 있다.
- [0071] 이와 같이, 서브화소의 발광영역(10) 및 상기 서브화소와 인접하여 형성되는 다른 서브화소의 발광영역(10)을 구동하는 구동영역(20)과 인접한 영역에 형성되는 제 1 뱅크 패턴(115)을 노출하는 제 2 뱅크 패턴(216)을 형성함으로써, 유기발광층을 형성하는 과정에서 각 서브화소 상에 대응되는 잉크 헤드 노즐부(200)의 수를 증가시킬 수 있는 효과가 있다. 따라서, 노즐의 불량 발생하더라도 유기발광층이 균일하게 형성될 수 있다.
- [0072] 이어서, 도 5를 참조하여 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치를 설명한다. 도 5는 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치를 도시한 단면도이다. 제 3 실시예에 따른 유기전계발광 표시장치는 앞서 설명한 실시예와 동일한 구성요소를 포함할 수 있다. 앞서 설명한 실시예와 중복되는 설명은 생략할 수 있다. 또한, 동일한 구성은 동일한 도면부호를 갖는다.
- [0073] 도 5를 참조하면, 본 발명에 따른 유기전계발광 표시장치는 다수개의 서브화소를 포함한다. 상기 서브화소는 발광영역과 이를 구동하는 구동영역을 포함한다. 상기 발광영역은 유기전계발광 소자를 포함하고, 상기 구동영역은 박막 트랜지스터(Tr) 및 캐패시터(Cst)를 포함한다.
- [0074] 상기 박막 트랜지스터(Tr)는 기판(100) 반도체층(104), 게이트 절연막(106), 게이트전극(107), 소스전극(108), 드레인전극(110)을 포함한다. 상기 캐패시터(Cst)는 캐패시터 전극(112)과 그 하부의 반도체층(105)을 포함한다. 또한, 상기 유기전계발광 소자는 제 1 전극(114)을 포함하고 도면에는 도시하지 않았으나, 상기 제 1 전극(114)과 대향하여 배치되는 제 2 전극 및 상기 제 1 전극(114)과 제 2 전극 사이에 형성되는 유기발광층으로 이루어진다. 상기 박막 트랜지스터(Tr) 및 캐패시터(Cst)의 구성에 대해서는 생략하도록 한다.
- [0075] 상기 박막 트랜지스터(Tr) 및 캐패시터(Cst)를 포함하는 기판(100) 상에 평탄화막(113)이 형성된다. 상기 평탄화막(113)에는 상기 박막 트랜지스터(Tr)의 드레인전극(111)을 노출하는 컨택홀이 형성된다. 상기 컨택홀에 의해 상기 드레인전극(111)과 접속되는 상기 유기전계발광 소자의 제 1 전극(114)이 상기 평탄화막(113) 상면의 일부에 형성된다.

- [0076] 여기서, 상기 제 1 전극(114)은 애노드(anode) 전극 일 수 있다. 상기 제 1 전극(114)은 일함수 값이 비교적 높은 투명 도전물질로 이루어진 단일층으로 형성될 수 있다. 이를 통해, 상기 제 2 전극으로부터 상기 제 1 전극(114)으로 발광하는 하부 발광방식 유기전계발광 표시장치를 구현할 수 있다.
- [0077] 또한, 상기 제 1 전극(114)의 하부에 반사층을 더 포함할 수도 있다. 이를 통해, 상기 제 2 전극으로부터 상기 제 1 전극(114)으로 발광하는 빛을 반사하여 상부로 빛을 발광시키는 상부 발광방식 유기전계발광 표시장치를 구현할 수도 있다. 다만, 상기 제 1 전극(114)의 형태는 도면에 한정되지 않으며, 반사층을 구비하는 다층층으로 형성될 수 있다.
- [0078] 상기 제 1 전극(114)이 형성된 평탄화막(113) 상에 제 1 बैं크 패턴(115)이 형성될 수 있다. 이 때, 상기 제 1 बैं크 패턴(115)은 발광영역과 비발광영역을 정의할 수 있다. 상기 제 1 बैं크 패턴(115)은 상기 발광영역에서 상기 제 1 전극(114)의 상면의 일부를 노출하여 형성될 수 있다.
- [0079] 상기 제 1 बैं크 패턴(115) 상면의 일부에는 제 2 बैं크 패턴(316)이 형성될 수 있다. 즉, 상기 제 2 बैं크 패턴(316)의 상면의 높이는 상기 제 1 बैं크 패턴(115)의 상면의 높이보다 높게 형성될 수 있다. 상기 제 2 बैं크 패턴(316)은 상기 구동영역에 형성되는 박막 트랜지스터(Tr) 및 캐패시터(Cst) 사이에 배치될 수 있다.
- [0080] 상기 제 2 बैं크 패턴(316)을 형성함으로써, 상기 발광영역 및 구동영역에 형성되는 박막 트랜지스터(Tr)와 캐패시터(Cst) 영역을 노출하는 개구부가 형성될 수 있다. 이 때, 상기 개구부를 제 3 개구부(C)라고 표현한다.
- [0081] 자세하게는, 상기 제 3 개구부(C)는 상기 발광영역의 일부를 노출하는 영역을 포함한다. 또한, 상기 발광영역을 구동하는 구동영역의 일부와 상기 발광영역과 인접하여 형성되는 다른 구동영역의 일부를 노출하는 영역을 포함한다.
- [0082] 상기 제 3 개구부(C)에는 유기발광층이 배치된다. 즉, 상기 유기발광층은 상기 제 1 बैं크 패턴(115)의 상면을 덮는 형태이며, 상기 제 2 बैं크 패턴(316)에 의해 둘러싸인 형태일 수 있다..
- [0083] 상기 유기발광층은 발광물질로 이루어진 단일층으로 구성될 수 있다. 또한 상기 유기발광층은 발광 효율을 높이기 위해 정공주입층(hole injection layer), 정공수송층(hole transporting layer), 발광층 (emitting material layer), 전자수송층(electron transporting layer) 및 전자주입층(electron injection layer)의 다층층으로 구성할 수도 있다.
- [0084] 상기 유기발광층 형성 방법으로는 잉크젯(ink-jet) 방식을 통해, 액상의 유기 발광물질을 상기 제 1 전극(114) 상에 분사 또는 드롭핑 한 후 경화시키는 방법이 사용될 수 있다. 자세하게는, 상기 서브화소들에 대응되는 헤드의 노즐부(200)를 통해 화소 안료를 공급하여, 상기 유기발광층을 형성할 수 있다.
- [0085] 즉, 상기 발광영역뿐만 아니라 인접하여 형성되는 발광영역을 구동하는 구동영역의 일부 영역과 상기 발광영역과 인접하여 형성되는 다른 발광영역을 구동하는 구동영역의 일부 영역까지 상기 유기발광층 물질을 공급하는 잉크 헤드의 노즐부(200)가 대응됨으로써, 잉크를 적하할 경우 한 번의 스캔으로 많은 양의 잉크를 하나의 서브화소 내에 공급할 수 있게 된다. 또한, 각 서브화소 상에 대응되는 잉크 헤드 노즐부(200)의 수를 증가시킬 수 있다. 이를 통해, 잉크 토출에 문제가 발생하는 노즐이 발생할 경우에도 서브화소 내에 잉크량의 편차를 최소화할 수 있는 효과가 있다.
- [0086] 이어서, 도 6을 참조하여 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치의 유기발광층 형성단계를 설명한다. 도 6은 본 발명의 제 3 실시예와 비교예에 따른 유기발광층 형성 단계이다. 도 6을 참조하면, 상기 중앙에 배치된 노즐부(200)를 중심으로 좌측에 배치된 서브화소들은 비교예에 따른 것이고, 우측에 배치된 서브화소들은 제 3 실시예에 따른 것이다.
- [0087] 제 3 실시예와 비교예 따른 서브화소는 유기전계발광 소자를 포함하는 발광영역(10)과 박막 트랜지스터 및 캐패시터를 포함하는 구동영역(20)을 포함한다. 여기서, 상기 발광영역(10) 및 구동영역(20)을 둘러싸고, 상기 발광영역(10) 및 구동영역(20)의 사면에 폐곡선 형태로 제 1 बैं크 패턴(115)이 형성된다. 이를 통해, 상기 서브화소의 발광영역(10)과 비발광영역이 정의된다.
- [0088] 또한, 상기 제 3 실시예에 따른 유기전계발광 표시장치는 상기 제 1 बैं크 패턴(115)의 일부를 노출하고, 폐곡선 형태로 형성되는 제 2 बैं크 패턴(316)을 포함한다. 자세하게는, 상기 노출된 제 1 बैं크 패턴(115)의 영역은 상기 서브화소의 발광영역(10)과 인접한 영역을 포함한다. 또한, 상기 발광영역(10)을 구동하는 구동영역(20)과

인접한 영역의 일부를 포함한다. 그리고, 상기 서브화소의 발광영역(10)과 인접하여 형성되는 다른 서브화소의 발광영역(10)을 구동하는 구동영역(20)과 인접한 영역의 일부를 포함한다.

[0089]

여기서, बैंक 패턴들이 형성된 기판 상에 잉크 헤드의 노즐부(200)를 통해 유기발광층을 형성하기 위한 화소 안료를 공급할 수 있다. 이 때, 비교예에 대응되는 노즐부(200)는 발광영역에만 해당하게 된다. 반면에, 제 2 실시예에서는 상기 서브화소의 발광영역(10)뿐만 아니라, 상기 발광영역(10)을 구동하는 구동영역(20)과 인접한 다른 발광영역(10)을 구동하는 구동영역(20)까지 상기 노즐부(200)가 대응될 수 있다.

[0090]

따라서, 비교예에 따라 대응되는 노즐의 수 보다 제 3 실시예에 따라 대응되는 노즐의 수가 더 많을 수 있다. 즉, 노즐의 불량 발생 시, 비교예에 따른 유기발광층보다 제 3 실시예에 따른 유기발광층이 더 균일하게 형성될 수 있다. 또한, 노즐의 불량 발생하더라도 유기발광층이 균일하게 형성되는 효과가 있다.

부호의 설명

[0091]

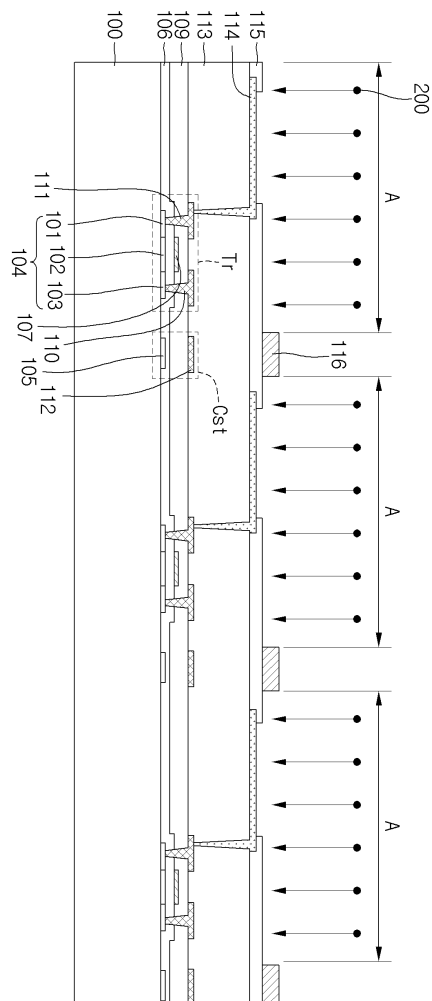
Tr: 박막 트랜지스터 Cst: 캐패시터

113: 평탄화막 114: 제 1 전극

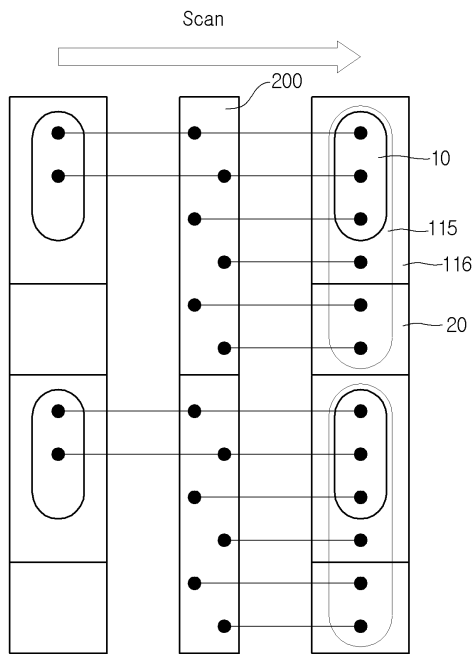
115: 제 1 बैंक 패턴 116: 제 2 बैंक 패턴

도면

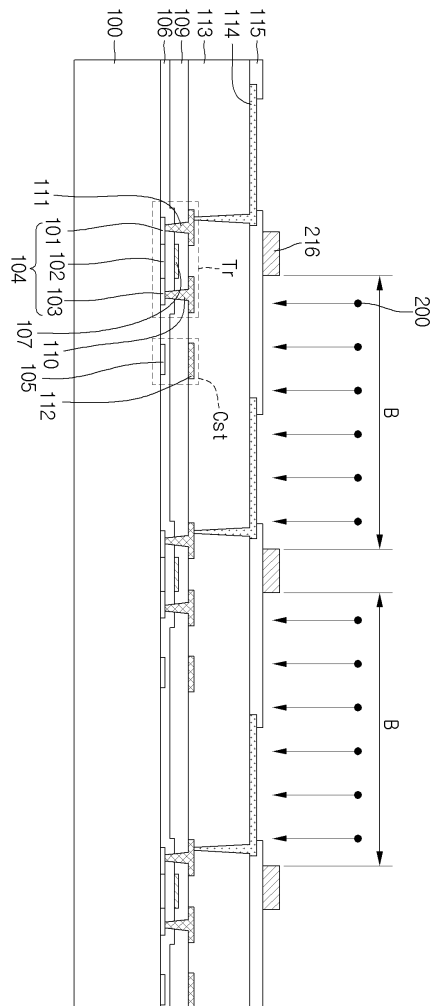
도면1



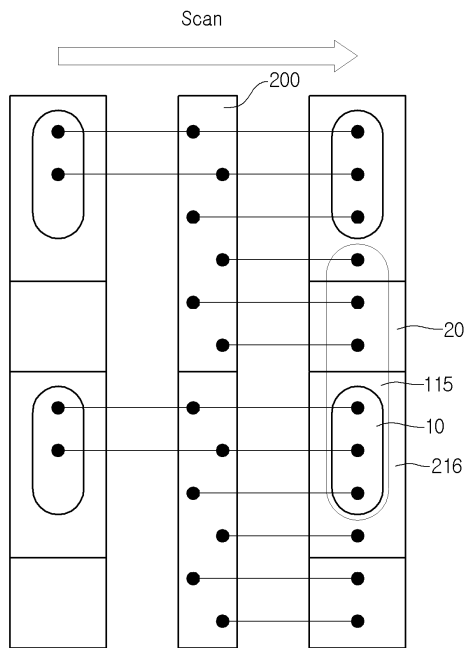
도면2



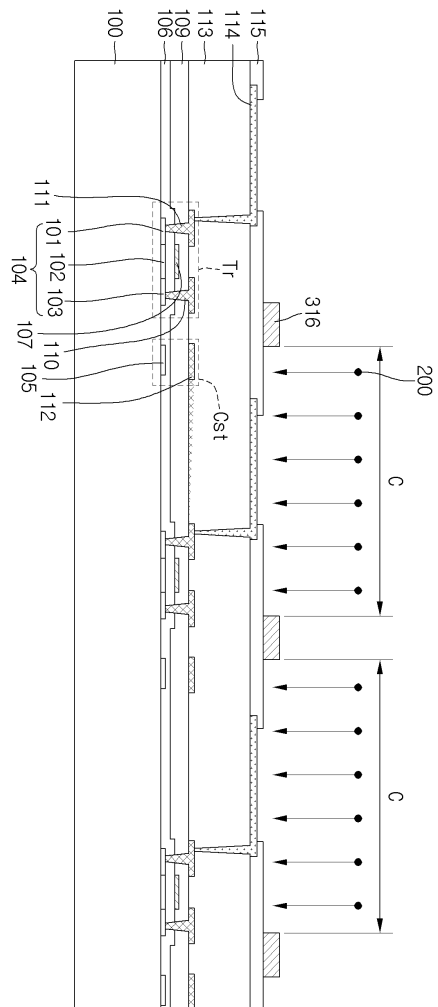
도면3



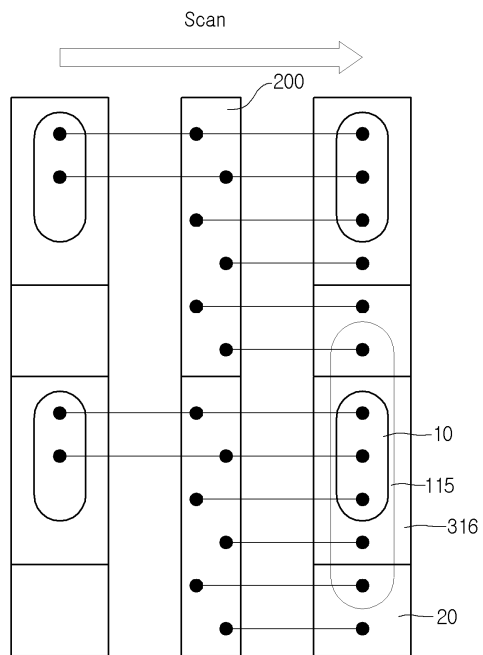
도면4



도면5



도면6



专利名称(译)	标题：有机电致发光显示装置		
公开(公告)号	KR1020160035189A	公开(公告)日	2016-03-31
申请号	KR1020140126207	申请日	2014-09-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE GEUM YOUNG 이금영 YANG KI SOUB 양기섭 LEE SOO YONG 이수용 CHOI DAE JUNG 최대정		
发明人	이금영 양기섭 이수용 최대정		
IPC分类号	H01L27/32 H01L51/50		
CPC分类号	H01L27/3246 H01L27/326 H01L51/5012 H01L27/3262 H01L27/3265 H01L2227/323		
外部链接	Espacenet		

摘要(译)

该和组该此本发明公开了一种有机电致发光显示装置。本发明的有机发光显示器包括第一堤坝图案，该第一堤坝图案在包括多个子像素驱动区域的基板上限定子像素的发光区域。此外，形成第二堤坝图案，该第二堤坝图案形成在第一堤坝图案的上表面的一部分上，并且具有暴露出布置有子像素区域和驱动区域的区域的一部分的开口。在开口上形成有机发光层。因此，有机发光层的材料空间变宽，从而防止有机发光层的厚度变化。

