(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0079227
(43) 공개일자 2015년07월08일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01)
(21) 출원번호 10-2013-0169300
(22) 출원일자 2013년12월31일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
이영장
서울특별시 구로구 새말로 31, 109동 1002호 (구로동, 롯데아파트)
이지혜
경기도 파주시 월롱면 엘씨디로 201, A동 1205호 (LG디스플레이 정다운마을)
(74) 대리인
박장원

전체 청구항 수 : 총 12 항

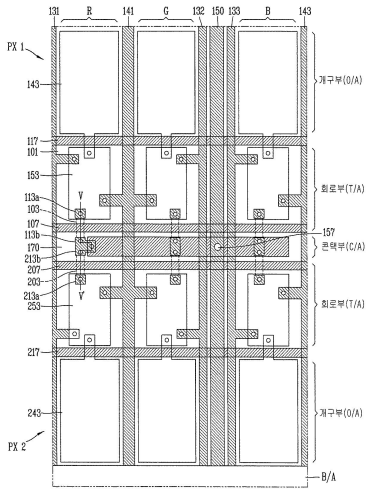
(54) 발명의 명칭 **유기전계 발광표시소자 및 이의 제조방법**

(57) 요 약

본 발명은 유기전계 발광표시소자를 개시한다. 보다 상세하게는, 본 발명은 인접한 서브 화소들간에 회로패턴을 대칭적으로 구성하여 신호배선을 공유하도록 함으로서 개구율을 향상시킨 유기전계 발광표시소자에 관한 것이다.

본 발명의 실시예에 따르면, 유기전계 발광표시소자에 각 화소를 하나의 콘택부를 중심으로 대칭형태로 형성하여 레퍼런스 연결패턴의 개수를 저감함으로서, 개구부가 차지하는 영역을 보다 넓게 확보하여 개구율 향상의 효과가 있다.

대 표 도 - 도4



명 세 서

청구범위

청구항 1

유기발광 다이오드가 형성되는 개구부 및, 상기 개구부와 수직방향으로 연결되며, 복수의 박막트랜지스터가 형성되는 회로부를 포함하는 복수의 화소; 및

상기 복수의 화소는 상하로 이웃한 제1 및 제2 화소를 포함하고, 상기 제1 화소 및 제2 화소의 각 박막트랜지스터와 연결되어 레퍼런스 전압을 인가하는 레퍼런스 연결패턴이 형성되는 콘택부

를 포함하는 유기전계 발광표시소자.

청구항 2

제 1 항에 있어서,

상기 제1 및 제2 화소는,

상기 콘택부를 중심으로 서로 대칭구조로 형성되는 것을 특징으로 하는 유기전계 발광표시소자.

청구항 3

제 1 항에 있어서,

상기 제1 및 제2 화소는,

상기 유기발광 다이오드 및 복수의 박막트랜지스터의 구조가 서로 상이한 것을 특징으로 하는 유기전계 발광표시소자.

청구항 4

제 1 항에 있어서,

상기 복수의 박막트랜지스터는,

상기 유기발광 다이오드와 연결되는 구동 박막트랜지스터;

상기 구동 박막트랜지스터의 게이트와 연결되는 스위칭 박막트랜지스터; 및

상기 구동 박막트랜지스터의 일 전극 및 상기 유기발광 다이오드의 애노드 전극 사이에 연결되어 상기 레퍼런스 전압이 인가되는 샘플링 박막트랜지스터를 포함하는 것을 특징으로 하는 유기전계 발광표시소자.

청구항 5

제 4 항에 있어서,

상기 레퍼런스 연결패턴은,

상기 샘플링 박막트랜지스터의 게이트와 동일 금속층에 형성되는 것을 특징으로 하는 유기전계 발광표시소자.

청구항 6

제 5 항에 있어서,

상기 레퍼런스 연결패턴은,

상기 샘플링 박막트랜지스터의 일 전극과 콘택홀을 통해 연결되는 것을 특징으로 하는 유기전계 발광표시소자.

청구항 7

제 1 항에 있어서,

상기 레퍼런스 연결패턴은,

상기 박막트랜지스터와 연결되는 데이터 배선과 나란히 형성되는 레퍼런스 전압 공급배선과 상기 콘택부에서 교차하도록 형성되며, 콘택홀을 통해 서로 연결되는 것을 특징으로 하는 유기전계 발광표시소자.

청구항 8

제 7 항에 있어서,

상기 래퍼런스 전압 공급배선은,

상기 제1 및 제2 화소를 이루며 나란히 형성되는 적색, 녹색 및 청색 서브화소 중, 선택되는 두 서브화소 사이에 하나씩 형성되는 것을 특징으로 하는 유기전계 발광표시소자.

청구항 9

제 8 항에 있어서,

상기 래퍼런스 연결패턴은,

상기 제1 및 제2 화소의 적색, 녹색 및 청색 서브화소와 각각 연결되는 것을 특징으로 하는 유기전계 발광표시소자.

청구항 10

제 8 항에 있어서,

상기 적색 및 녹색 서브화소는,

전원전압 공급배선을 중심으로 서로 대칭구조로 형성되는 것을 특징으로 하는 유기전계 발광표시소자.

청구항 11

기판을 제공하는 단계;

상기 기판상부로 게이트 배선 및 게이트 전극과, 레퍼런스 연결패턴을 포함하는 게이트 금속층을 형성하는 단계;

상기 게이트 금속층 상부로 데이터 배선, 소스 및 드레인 전극 및 레퍼런스 전압 공급배선을 포함하는 데이터 금속층을 형성하는 단계;

콘택홀을 통해 상기 레퍼런스 연결패턴과 상기 소스 및 드레인 전극, 레퍼런스 연결패턴과 레퍼런스 전압공급배선을 전기적으로 연결하는 단계; 및

상기 데이터 금속층 상부로 애노드 전극, 유기발광층 및 캐소드 전극으로 이루어지는 유기발광 다이오드를 형성하여 화소를 정의하는 단계를 포함하고,

상기 화소는,

상하로 이웃한 두 화소가 상기 레퍼런스 연결패턴이 형성된 콘택부를 중심으로 대칭구조로 형성되는 유기전계 발광표시소자의 제조방법.

청구항 12

제 11 항에 있어서,

상기 이웃한 두 화소는,

상기 유기발광 다이오드 및 복수의 박막트랜지스터의 구조가 서로 상이한 것을 특징으로 하는 유기전계 발광표시소자의 제조방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 유기전계 발광표시소자에 관한 것으로, 특히 인접한 서브 화소들간에 회로패턴을 대칭적으로 구성하여 신호배선을 공유하도록 함으로서 개구율을 향상시킨 유기전계 발광표시소자 및 이의 제조방법에 관한 것이다.

배 경 기 술

[0002] 기존의 음극선관(Cathode Ray Tube) 표시장치를 대체하기 위해 제안된 평판표시장치(Flat Panel Display Device)로는, 액정표시소자(Liquid Crystal Display), 전계방출 디스플레이(Field Emission Display), 플라즈마 표시장치(Plasma Display Panel) 및 유기전계 발광표시소자(Organic Light-Emitting Diode Display, OLED Display) 등이 있다.

[0003] 이중, 유기전계 발광표시소자는, 표시패널에 구비되는 유기발광 다이오드가 높은 휘도와 낮은 동작 전압 특성을 가지며, 또한 스스로 빛을 내는 자체발광형이기 때문에 명암대비(contrast ratio)가 크고, 초박형 디스플레이의 구현이 가능하다는 장점이 있다. 또한, 응답시간이 수 마이크로초(㎲) 정도로 동화상 구현이 쉽고, 시야각의 제한이 없으며 저온에서도 안정적인 특성이 있다.

[0004] 도 1은 종래의 유기전계 발광표시소자의 일 화소에 대한 등가 회로도를 나타낸 도면이다.

[0005] 도시된 바와 같이, 종래의 유기전계 발광표시소자는 하나의 화소가 두 개의 박막트랜지스터(SWT, DRT)와, 하나의 캐패시터(C1) 및 유기발광 다이오드(EL)로 이루어질 수 있다.

[0006] 여기서, 스위칭 박막트랜지스터(SWT)는 스캔신호(Vscan)에 대응하여 데이터 전압(Vdata)를 제1 노드(N1)에 인가하게 되며, 구동 박막트랜지스터(DRT)은 소스전극에 구동전압(ELVDD)을 인가받으며, 제1 노드(N1)에 전압이 인가되면 게이트-소스전압(Vgs)에 대응하는 전류를 유기발광 다이오드(Organic Light-Emitting Diode)(ED)에 인가하게 된다. 또한, 캐패시터(C1)는 게이트 전극에 인가되는 전압을 1 프레임동안 유지시키는 역할을 한다.

[0007] 그리고, 유기발광 다이오드(ED)는 구동 박막트랜지스터(DRT)의 드레인전극에 애노드전극이 접속되며, 캐소드전극이 접지(ELVSS)되고, 캐소드전극과 애노드전극사이에 형성되는 유기발광층을 포함한다. 상기 유기발광층은 정공수송층, 발광층 및 전자수송층으로 구성될 수 있다.

[0008] 이러한 유기전계 발광표시소자는 구동 박막트랜지스터(DRT)에 의해 유기 발광다이오드에 흐르는 전류의 양을 조절하여 영상의 계조를 표시하는 것으로, 구동 박막트랜지스터(DRT)의 특성에 의해 화질이 결정된다.

[0009] 그러나, 하나의 표시패널 내에서도 각 화소간 구동 박막트랜지스터간 문턱전압 및 전자이동도의 편차가 존재하며, 각 유기발광 다이오드(ED)들에 흐르는 전류량이 달라져 보상하여 원하는 계조를 구현하지 못하는 문제가 발생하게 된다.

[0010] 이러한 문제를 개선하기 위해, 최근에는 도 2에 도시된 바와 같이 기준전압(Vref)을 인가하는 하나이상의 샘플링 박막트랜지스터(SPT)를 추가하는 구조가 제안되었다. 상기 샘플링 박막트랜지스터(SPT)에는 레퍼런스 전압(Vref)이 인가되며, 제1 스캔신호(Vscan1)와 유사한 파형을 갖는 제2 스캔신호(Vscna2)를 통해 구동 박막트랜지스터(DRT)의 문턱전압(Vth) 및 전자이동도(μ)을 센싱하고, 외부보상 또는 내부보상 방식으로 구동 박막트랜지스터(DRT)의 센싱된 문턱전압(Vth) 및 전자이동도(μ)성분에 대한 편차를 보상하는 방식이다.

[0011] 도 3은 종래의 샘플링 박막트랜지스터가 구비된 유기전계 발광표시소자의 화소구조를 나타낸 도면이다.

[0012] 도 3을 참조하면, 종래의 유기전계 발광표시소자는 복수의 화소(PX1, PX2)가 규칙적으로 배열되게 되며, 하나의 화소(PX1)는 다시 복수의 서브화소로 이루어지며, 서브화소는 각각 적(R), 녹(G), 청(B)에 각각 대응하는 빛을 발광하는 유기발광 다이오드가 형성되는 개구부와, 상기 유기발광 다이오드와 연결되고 샘플링 박막트랜지스터를 포함하는 복수의 박막트랜지스터가 형성되는 회로부로 이루어진다. 여기서, 하나의 화소(PX1)에 상하로 이웃하여 배치되는 다른 화소(PX2)들도 개구부 및 회로부를 이루며 동일한 구조로 나란히 배열되게 된다.

[0013] 또한, 전술한 바와 같이 각 회로부에는 구동 박막트랜지스터의 문턱전압을 센싱하기 위한 샘플링 박막트랜지스터가 포함되며, 이러한 샘플링 박막트랜지스터에 공급되는 레퍼런스 전압(Vref)은 각 화소마다 하나의 레퍼런스 전압 배선(12)이 할당되어 이를 통해 인가되며, 상기 레퍼런스 전압배선(12)은 화소(PX1, PX2)의 개구율을 고려하여 데이터 배선 및 전원전압 배선과 동일 금속층에 나란한 방향으로 형성된다.

[0014] 도면에서는 적(R), 녹(G), 청(B)의 세 개의 서브화소마다 하나의 레퍼런스 전압배선(12)이 형성되는 일 예를 나타내고 있으며, 상하 인접한 화소(PX1, PX2)들은 동일 레퍼런스 전압배선(12)에 의해 레퍼런스 전압(Vref)을 공

급받게 된다.

[0015] 이러한 구조에서, 래퍼런스 전압배선(12)은 데이터 배선(미도시)등과 동일 금속층에 형성됨에 따라, 각 서브화소의 회로부를 관통하는 형태로는 연결될 없으며, 이에 상하 이웃한 두 화소(PX1, PX2)사이에 콘택부를 형성하고, 게이트 전극 및 게이트 배선(17)과 동일 금속층으로 레퍼런스 연결패턴(15)을 형성하여 각 서브화소의 샘플링 박막트랜지스터의 일 전극에 레퍼런스 전압(Vref)을 공급하게 된다.

[0016] 이러한 구조에 따라, 종래의 유기전계 발광표시소자에서는 상하로 이웃한 화소(PX1, PX2)사이에 레퍼런스 전압배선(12)을 형성하기 위한 콘택부가 구비되어야 하며, 이는 한정된 영역내에 형성되는 개구부 및 회로부의 일부 영역을 차지하게 되어 개구율을 저하시키는 원인이 된다.

발명의 내용

해결하려는 과제

[0017] 본 발명은 전술한 문제점을 해결하기 위해 안출된 것으로, 본 발명의 목적은 유기전계 발광표시소자의 각 화소에서 샘플링 박막트랜지스터에 레퍼런스 전압을 공급하기 위한 레퍼런스 연결패턴이 형성되는 콘택부가 차지하는 영역을 최소화하는 데 있다.

과제의 해결 수단

[0018] 상기의 목적을 달성하기 위해, 본 발명의 바람직한 실시예에 따른 유기전계 발광표시소자는, 유기발광 다이오드가 형성되는 개구부 및, 상기 개구부와 수직방향으로 연결되며, 복수의 박막트랜지스터가 형성되는 회로부를 포함하는 복수의 화소; 및 상기 복수의 화소는 상하로 이웃한 제1 및 제2 화소를 포함하고, 상기 제1 화소 및 제2 화소의 각 박막트랜지스터와 연결되어 레퍼런스 전압을 인가하는 레퍼런스 연결패턴이 형성되는 콘택부를 포함한다.

[0019] 또한, 상기의 목적을 달성하기 위해, 본 발명의 바람직한 실시예에 따른 유기전계 발광표시소자의 제조방법은, 기판을 제공하는 단계; 상기 기판상부로 게이트 배선 및 게이트 전극과, 레퍼런스 연결패턴을 포함하는 게이트 금속층을 형성하는 단계; 상기 게이트 금속층 상부로 데이터 배선, 소스 및 드레인 전극 및 레퍼런스 전압 공급배선을 포함하는 데이터 금속층을 형성하는 단계; 콘택홀을 통해 상기 레퍼런스 연결패턴과 상기 소스 및 드레인 전극, 레퍼런스 연결패턴과 레퍼런스 전압공급배선을 전기적으로 연결하는 단계; 및 상기 데이터 금속층 상부로 애노드 전극, 유기발광층 및 캐소드 전극으로 이루어지는 유기발광 다이오드를 형성하여 화소를 정의하는 단계를 포함하고, 상기 화소는, 상하로 이웃한 두 화소가 상기 레퍼런스 연결패턴이 형성된 콘택부를 중심으로 대칭구조로 형성된다.

발명의 효과

[0020] 본 발명의 실시예에 따르면, 유기전계 발광표시소자에 각 화소를 하나의 콘택부를 중심으로 대칭형태로 형성하여 레퍼런스 연결패턴의 개수를 저감함으로서, 개구부가 차지하는 영역을 보다 넓게 확보하여 개구율 향상의 효과가 있다.

도면의 간단한 설명

[0021] 도 1은 종래의 유기전계 발광표시소자의 일 화소에 대한 등가 회로도를 나타낸 도면이다.

도 2는 종래의 레퍼런스 전압을 인가받는 샘플링 박막트랜지스터가 구비된 유기전계 발광표시소자의 일 화소에 대한 등가 회로도를 나타낸 도면이다.

도 3은 종래의 샘플링 박막트랜지스터가 구비된 유기전계 발광표시소자의 화소구조를 나타낸 도면이다.

도 4는 본 발명의 실시예에 따른 유기전계 발광표시소자의 화소구조를 나타낸 도면이다.

도 5는 도 4의 V-V' 부분에 대한 절단면도를 나타낸 도면이다.

도 6a 내지 도 6f는 본 발명의 실시예에 따른 유기전계 발광표시소자의 제조방법을 순차적으로 나타내는 공정단면도이다.

발명을 실시하기 위한 구체적인 내용

[0022] 이하, 도면을 참조하여 본 발명의 바람직한 실시예에 따른 유기전계 발광표시소자의 구성을 설명한다.

[0023] 도 4는 본 발명의 실시예에 따른 유기전계 발광표시소자의 화소구조를 나타낸 도면이고, 도 5는 도 4의 V-V' 부분에 대한 절단면도를 나타낸 도면이다. 도면에서는 적, 녹 및 청색 서브화소(R,G,B)들이 수직방향으로 동일한 색으로 배열되는 스트라이프(stripe) 구조의 일 예를 나타내고 있다.

[0024] 도 4 및 도 5를 참조하면, 본 발명의 유기전계 발광표시소자는, 유기발광 다이오드가 형성되는 개구부(O/A)와, 상기 개구부(O/A)와 수직방향으로 연결되며, 복수의 박막트랜지스터가 형성되는 회로부(T/A)를 포함하는 복수의 화소(PX1, PX2)와, 상기 복수의 화소(PX1, PX2)는 상하로 이웃한 제1 및 제2 화소(PX1, PX2)를 포함하고, 상기 제1 및 제2 화소(PX1, PX2)의 박막트랜지스터들과 각각 연결되어 레퍼런스 전압(Vref)을 인가하는 레퍼런스 연결패턴이(170) 형성되는 콘택부(C/A)를 포함한다.

[0025] 도면상에 도시되지 않는 부분은, 상기 제1 및 제2 화소(PX1, PX2)구조가 동일하게 반복되게 된다.

[0026] 여기서, 각 화소(PX1, PX2)는 적,녹,청의 각각의 삼원색을 발광하는 3개의 서브화소(R,G,B)들 포함하며, 각 서브화소(R,G,B)는 다시 개구부(O/A) 및 회로부(T/A)로 구분된다.

[0027] 개구부(O/A)는 삼원색에 대응하는 유기발광 다이오드(143, 243)가 형성되어 전면방향으로 발광함으로서 영상을 구현하는 영역이다. 상기 유기발광 다이오드(143, 243)는 제 1 전극(정공주입 전극)과 유기 화합물층 및 제 2 전극(전자주입 전극)을 포함한다.

[0028] 또한, 유기 화합물층은 실제 발광이 이루어지는 발광층 이외에 정공 또는 전자의 캐리어를 발광층까지 효율적으로 전달하기 위한 다양한 유기 층들을 더 포함할 수 있다. 이러한 유기 층들은 제 1 전극과 발광층 사이에 위치하는 정공주입층 및 정공수송층, 제 2 전극과 발광층 사이에 위치하는 전자주입층 및 전자수송층일 수 있다.

[0029] 회로부(T/A)은 복수의 박막트랜지스터 패턴(153, 253)이 형성되어 상기 유기발광 다이오드(143, 243)에 영상에 해당하는 전류를 제공하는 영역이다. 도시되어 있지는 않지만, 박막트랜지스터 패턴(153, 253)에는 유기발광 다이오드(143)에 전류를 인가하는 구동 박막트랜지스터와, 구동 박막트랜지스터의 게이트에 영상 데이터에 해당하는 데이터 전압을 공급하는 스위칭 박막트랜지스터와, 레퍼런스 전압(Vref)을 인가받아 상기 구동 박막트랜지스터의 문턱전압 및 전자이동도를 센싱하여 보상하는 샘플링 박막트랜지스터(SPT1, SPT2)가 포함된다. 즉, 본 발명의 실시예에서는 적어도 3개의 박막트랜지스터가 포함되는 유기전계 발광표시소자에 관한 것이다.

[0030] 이러한 박막트랜지스터 패턴(153, 253)은 수직방향으로 형성되며, 서브화소(R,G,B)에 각각 대응하는 데이터 전압을 인가하는 R 데이터 배선(131), G 데이터 배선(132), B 데이터 배선(133)과 전기적으로 연결된다. 또한, 박막트랜지스터 패턴(153, 253)은 상기 데이터 배선들(131 ~ 133)과 나란한 방향으로 형성된 전원전압 공급배선(141) 및 이와 수직방향으로 형성되는 게이트 배선들(107, 117, 207, 217)과 전기적으로 연결된다.

[0031] 또한, 제1 및 제2 화소(PX1, PX2)의 각 회로부(T/A) 사이에는 두 박막트랜지스터 패턴(153, 253)과 연결되어 상기 레퍼런스 전압(Vref)을 인가하는 레퍼런스 연결패턴(170)이 형성된 콘택부(C/A)가 정의되어 있다. 여기서, 레퍼런스 전압(Vref)은 전원전압 공급배선(141)과 나란한 방향으로 형성되는 레퍼런스 전압 공급배선(150)으로부터 인가된다.

[0032] 상기 데이터 배선들(131 ~ 133) 및 전원전압 공급배선(141)은 동일한 데이터 금속층에 형성되며, 게이트 배선(107, 117, 207, 217)과 레퍼런스 연결패턴(170)은 상기 데이터 금속층 하부의 게이트 금속층에 형성된다. 따라서, 레퍼런스 연결패턴(170)은 레퍼런스 전압 공급배선(150)과 다른 층에 형성되며, 콘택부(C/A)의 교차지점에서 콘택홀(157)에 의해 전기적으로 연결된다.

[0033] 도면에서는 적색 서브화소(R) 및 녹색 서브화소(G) 사이에 전원전압 공급배선(141)이 형성되고, 녹색 서브화소(G) 및 청색 서브화소(B) 사이에 레퍼런스 전압 공급배선(150)이 형성되는 일 예를 나타내고 있으나, 이에 한정되는 것은 아니며, 각 화소(PX1, PX2)에 적어도 하나의 전원전압 공급배선(141) 및 레퍼런스 전압 공급배선(150)이 할당되는 범위내에서 두 배선의 위치는 서로 대체될 수 있다.

[0034] 한편, 상기 게이트 배선(107, 117, 207, 217) 중, 제1 및 제2 게이트 배선(107, 207)은 각 화소(PX1, PX2)의 샘플링 박막트랜지스터(SPT1, SPT2)의 게이트 전극을 이루며, 반도체층(103)의 상부로 형성되고 제1 화소(PX1)의 샘플링 박막트랜지스터의 드레인전극(113b)과 제2 화소(PX2)의 샘플링 박막트랜지스터(SPT1, SPT2)의 소스전극(123a)과 콘택홀을 통해 전기적으로 연결된다. 또한, 제1 샘플링 박막트랜지스터(SPT1)의 소스전극(113a)과 제2 화소(PX2)의 샘플링 박막트랜지스터(SPT2)의 드레인전극(123b)은 각각 박막트랜지스터 패턴(153, 253)과 연결됨에 따라, 제2 스캔신호(도 2의 Vscan2)에 의해 레퍼런스 전압(Vref)을 제1 및 제2 화소(PX1, PX2)에 전달하

게 된다.

[0035] 즉, 본 발명의 실시예에 따른 유기전계 발광표시소자는 수직방향으로 이웃한 두 화소(PX1, PX2)를 콘택부(C/A)를 중심으로 대칭구조로 형성하고, 두 화소(PX1, PX2)에 각각 형성된 샘플링 박막트랜지스터(SPT1, SPT2)의 일 전극들이 콘택부(C/A)에서 레퍼런스 연결패턴(170)과 연결됨으로서 두 화소(PX1, PX2)가 레퍼런스 연결패턴(170)을 공유하게 된다. 따라서, 총 6 개의 서브화소가 하나의 레퍼런스 연결패턴(170)과 연결되게 된다. 또한, 상기의 실시예에서는 제1 화소(PX1) 및 제2 화소(PX2)가 레퍼런스 연결패턴(170)과 대칭됨에 따라 각 개구부(O/A) 및 회로부(T/A)에 포함되는 유기발광 다이오드(143) 및 박막트랜지스터 패턴(153)이 모두 대칭되는 구조를 예시하고 있으나, 이에 한정되는 것은 아니며, 제1 화소(PX1)의 개구부(O/A) 및 회로부(T/A)와 제2 화소(PX2)의 개구부(O/A) 및 회로부(T/A)의 내부 구조는 서로 다른 형태로 설계될 수 있다.

[0036] 즉, 제1 화소(PX1) 및 제2 화소(PX2)의 개구부(O/A) 및 회로부(T/A)의 위치는 레퍼런스 연결패턴(170)을 중심으로 대칭되는 구조이나, 그 내부에 형성되는 유기발광 다이오드(143) 및 박막트랜지스터 패턴(153)의 적층구조, 게이트 배선(117, 217), 데이터 배선(131) 및 전원전압 공급배선(141)의 연결구조 및 기타 회로패턴 등의 구조는 제1 화소(PX1)와 제2 화소(PX2)가 서로 상이하게 형성될 수 있다.

[0037] 이에 따라, 본 발명과 종래의 유기전계 발광표시소자를 비교하여 보면, 본 발명의 유기전계 발광표시소자는 두 화소(PX1, PX2) 마다 하나의 콘택부(C/A)만이 형성되어 종래대비 빈 영역(B/A)이 남게 되며, 그 영역 너비에 따라 개구부(143, 243)의 면적을 보다 넓게 형성할 수 있다. 본 발명은 종래 대비 약 7% 의 빈 영역이 더 확보되게 된다.

[0038] 이하, 도면을 참조하여 본 발명의 실시예에 따른 유기전계 발광표시소자의 레퍼런스 연결패턴 및 이와 연결되는 샘플링 박막트랜지스터의 제조방법을 설명한다.

[0039] 도 6a 내지 도 6e는 본 발명의 실시예에 따른 유기전계 발광표시소자의 제조방법을 순차적으로 나타내는 공정단면도이다.

[0040] 본 발명의 실시예에 따른 유기전계 발광표시소자의 제조방법은, 기판(101)을 제공하는 단계와, 상기 기판(101) 상부로 게이트 배선 및 게이트 전극(107)과, 레퍼런스 연결패턴(170)을 포함하는 게이트 금속층을 형성하는 단계와, 상기 게이트 금속층 상부로 데이터 배선, 소스 및 드레인 전극(113a, 113b, 213a, 213b) 및 레퍼런스 전압 공급배선을 포함하는 데이터 금속층을 형성하는 단계와, 콘택홀을 통해 상기 레퍼런스 연결패턴(107)과 상기 소스 및 드레인 전극(113a, 113b, 213a, 213b), 레퍼런스 연결패턴(107)과 레퍼런스 전압공급배선을 전기적으로 연결하는 단계와, 상기 데이터 금속층 상부로 애노드 전극, 유기발광층 및 캐소드 전극으로 이루어지는 유기발광 다이오드를 형성하여 화소를 정의하는 단계를 포함하고, 상기 화소는, 상하로 이웃한 두 화소(PX1, PX2)가 상기 레퍼런스 연결패턴(107)이 형성된 콘택부(C/A)를 중심으로 대칭구조로 형성된다.

[0041] 도 6a에 도시된 바와 같이, 먼저, 유리 또는 플라스틱 재질의 투명 기판(101)상에 절연물질 예를 들면 무기절연물질인 산화실리콘(SiO2) 또는 질화 실리콘(SiNx)으로 이루어진 버퍼층(미도시)을 형성한다. 이러한 버퍼층(미도시)은 후속공정인 반도체층(103)의 특성에 따라 생략될 수 있다.

[0042] 이어서, 버퍼층(미도시) 상부로 제1 및 제2 화소(PX1, PX2)의 샘플링 박막트랜지스터(미도시)영역에 대응하여 각각 순수 폴리실리콘으로 이루어지며, 그 중앙부는 채널을 이루는 제1 영역(103a) 그리고 제1 영역(103a) 양측면으로 고농도의 불순물이 도핑된 제2 영역(103b, 103c)으로 구성된 반도체층(103)을 형성한다.

[0043] 이어서, 도 6b에 도시된 바와 같이, 반도체층(103)을 포함한 버퍼층 상에 게이트 절연막(105)을 형성하고, 게이트 절연막(105)의 상부로 각 반도체층(103)의 제1 영역(103a)에 대응하여 게이트 배선 및 전극(107)과, 레퍼런스 연결패턴(170)을 포함하는 게이트 금속층을 형성한다.

[0044] 이때, 게이트 배선 및 전극(107)과, 레퍼런스 연결패턴(170)은 저저항 특성을 갖는 금속물질, 예를 들어 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리 합금, 몰리브덴(Mo), 몰리티타늄(MoTi) 중 어느 하나로 이루어진 단일층 구조 또는 둘 이상의 금속물질을 조합한 이중층 또는 삼중층 구조를 가질 수 있다. 도면에서는 게이트 배선 및 전극(107)과, 레퍼런스 연결패턴(170)이 단일층 구조를 갖는 예를 나타내고 있다.

[0045] 다음으로, 도 6c에 도시된 바와 같이, 게이트 배선 및 전극(107)과, 레퍼런스 연결패턴(170) 위로 표시영역 전면에 절연물질, 예를 들어 무기절연물질인 산화실리콘 (SiO2) 또는 질화 실리콘(SiNx)으로 이루어진 층간절연막(109)을 형성한다.

[0046] 이어서, 절연막(109)과 하부의 게이트 절연막(105)을 선택적으로 패터닝하여, 각 반도체층의 제1 영역(103a) 양

측면에 위치한 제2 영역(103b, 103c) 각각 노출시킨다.

[0047] 다음으로, 도 6d에 도시된 바와 같이, 절연막(109) 상부에 데이터 금속층(미도시)을 형성한다. 이때, 데이터 금속층을 이루는 금속물질로는 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리 합금, 몰리브덴(Mo), 몰리티타늄(MoTi), 크롬(Cr), 티타늄(Ti) 중 어느 하나 또는 둘 이상의 물질로서 이루어 질 수 있다.

[0048] 이러한 데이터 금속층은 데이터 배선(미도시) 및 이와 소정거리 이격하여 형성된 전원전압 공급배선(미도시)을 포함한다.

[0049] 그리고, 데이터 배선(미도시)과 동시에 절연막(109)의 상부로 서로 이격하며 콘택홀을 통해 노출된 제2 영역(103b, 103c)과 각각 접촉하며 데이터 배선과 동일한 데이터 금속물질로 이루어진 소스전극(113a) 및 드레인전극(113b)을 동시에 형성한다. 도면에서는 샘플링 박막트랜지스터(SPT1, SPT2)만을 도시하고 있으나, 구동 박막트랜지스터 및 스위칭 박막트랜지스터도 이와 동일한 구조이다. ㅅ 트랜지스터 영역에 순차적으로 적층된 반도체층과 게이트 절연막 및 게이트 전극(107)과 절연막(109)과 서로 이격하며 형성된 소스전극(113a) 및 드레인전극(113b)은 제1 및 제2 화소(PX1, PX2)에 대한 샘플링 박막트랜지스터(SPT1, SPT2)를 이루게 된다.

[0050] 또한, 도면에 있어서 데이터배선과 소스전극(113a) 및 드레인전극(113b)은 모두 단일층 구조를 갖는 것을 일례로 나타내고 있지만, 이들 구성 요소는 서로 다른 두 금속물질이 조합된 이중층 또는 삼중층 구조를 이룰 수도 있다.

[0051] 특히, 본 발명의 실시예에서는 각 박막트랜지스터가 폴리실리콘의 반도체층 (103)을 가지는 코플라나 타입(coplanar type)으로 구성된 것을 일례로 나타내고 있다.

[0052] 또한, 제1 및 제2 화소(PX1, PX2)의 샘플링 박막트랜지스터(SPT1, SPT2)는 콘택부(C/A)를 중심으로 하여 서로 대칭되는 구조로 형성된다.

[0053] 다음으로, 도 6e에 도시된 바와 같이, 샘플링 박막트랜지스터(SPT1, SPT2) 상에 층간 절연막(115)을 형성한다. 이때, 상기 층간 절연막(115)으로는 절연물질, 예를 들어 무기절연물질인 산화실리콘(SiO2) 또는 질화 실리콘(SiNx)이 사용될 수 있다. 이후, 도시되어 있지는 않지만, 층간절연막 상부로 상기 데이터 금속층 상부로 애노드 전극, 유기발광층 및 캐소드 전극으로 이루어지는 유기발광 다이오드(미도시)를 형성하는 단계를 포함한다.

[0054] 그리고, 유기발광 다이오드 상부로 패시베이션층(123) 및 보호층(127)을 형성하는 단계를 거쳐 하나의 유기전계 발광표시소자를 구현한다.

[0055] 상기의 제조방법에 따라, 본 발명의 유기전계 발광표시소자는 상하로 이웃한 화소간에 레퍼런스 연결패턴을 공유함으로서, 종래대비 개구부의 면적을 보다 넓게 확보할 수 있어 소자의 개구율을 향상시킬 수 있다.

[0056] 전술한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서, 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

부호의 설명

[0057] PX1, PX2 : 제1 및 제2 화소 R,G,B : 적,녹,청 서브화소

O/A : 개구부 T/A : 회로부

C/A : 콘택부 B/A : 빈 영역

101 : 기판 107, 117, 207, 217 : 게이트 배선

131, 132, 133 : 데이터 배선 143, 243 : 유기발광 다이오드

153, 253 : 박막트랜지스터 패턴 141 : 전원전압 공급배선

150 : 전원전압 공급배선 170 : 레퍼런스 연결패턴

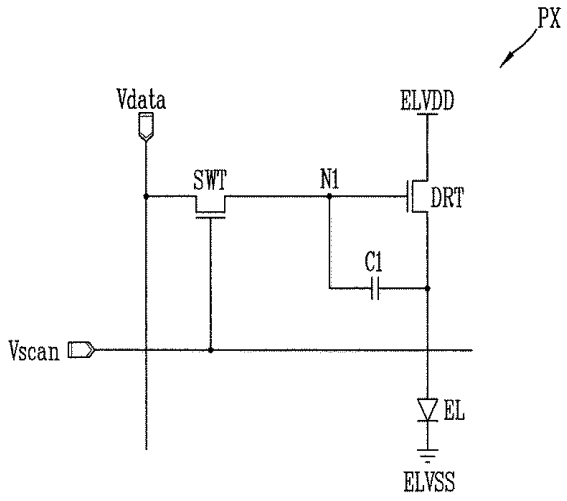
103 : 반도체층

113a, 113b : (제1 샘플링 트랜지스터의) 소스 및 드레인 전극

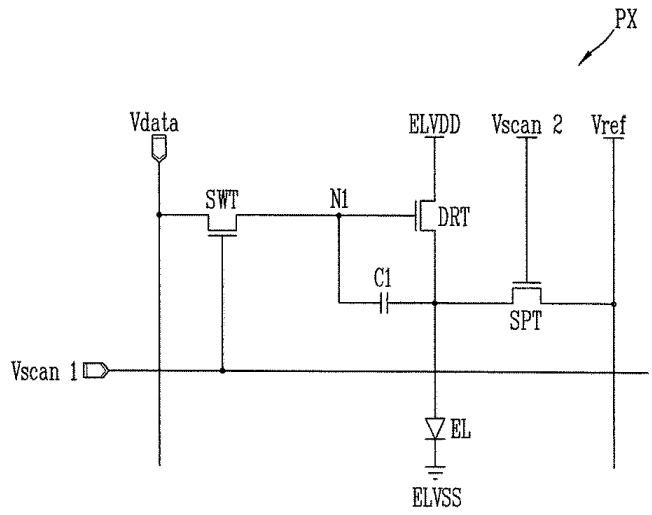
213a, 213b : (제2 샘플링 트랜지스터의) 소스 및 드레인 전극

도면

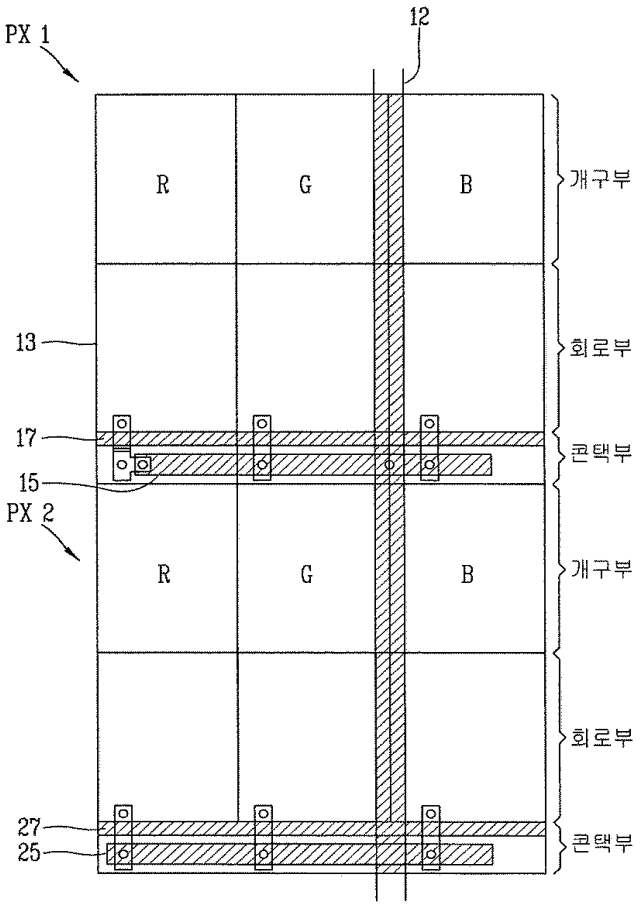
도면1


PX
Vdata
ELVDD
SWT
N1
DRT
C1
Vscan
EL
ELVSS

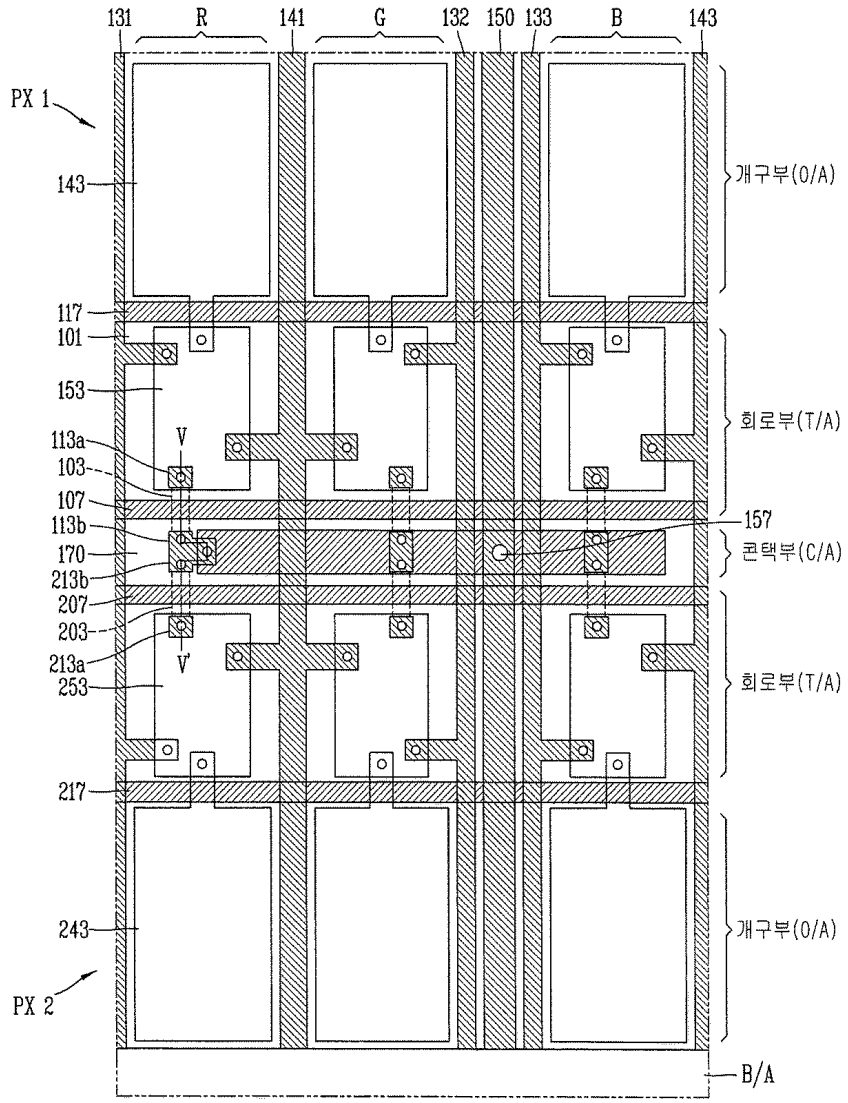
도면2


PX
Vdata
ELVDD
Vscan 2
Vref
SWT
N1
DRT
C1
SPT
Vscan 1
EL
ELVSS

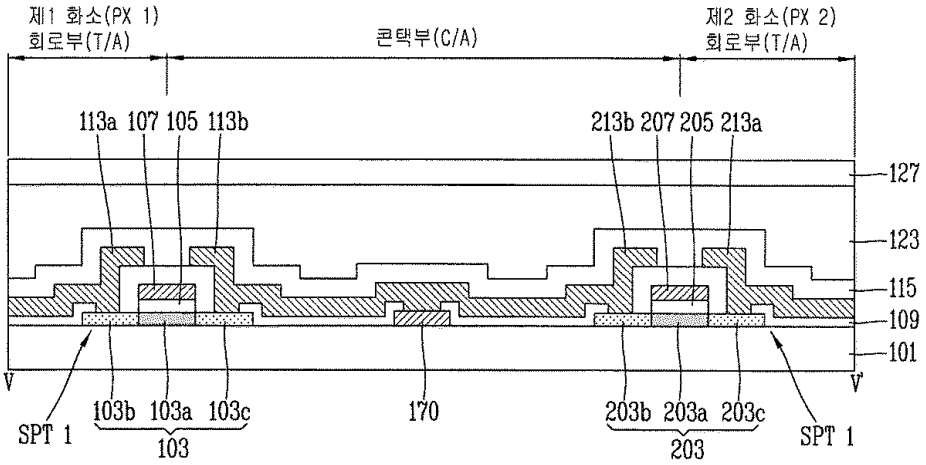
도면3



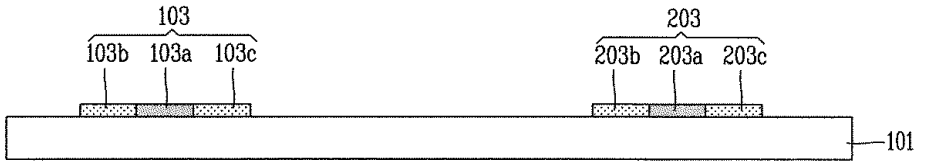
도면4


131
R
141
G
132
150
133
B
143
PX 1
143
117
101
153
113a
V
103
107
113b
170
213b
207
203
213a
V'
253
217
243
PX 2
157
개구부(O/A)
회로부(T/A)
콘택부(C/A)
회로부(T/A)
개구부(O/A)
B/A

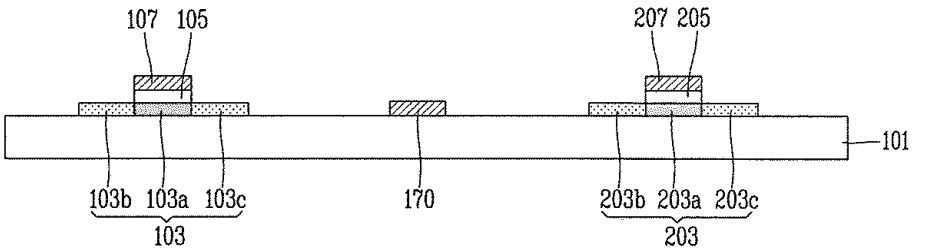
도면5



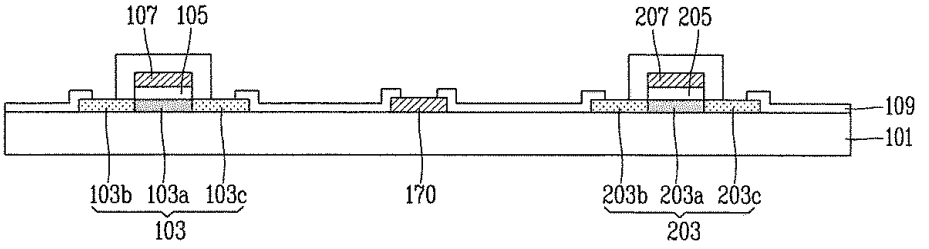
도면6a



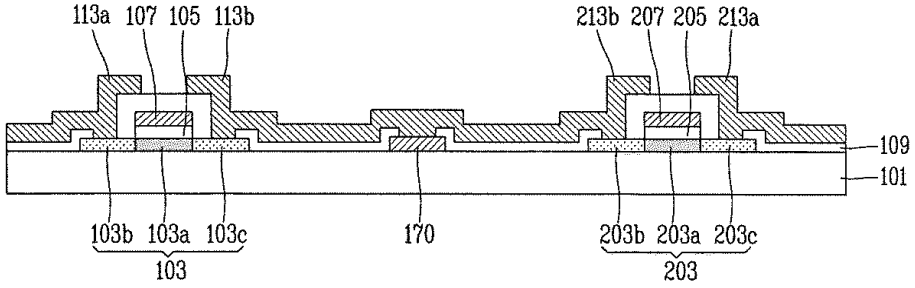
도면6b



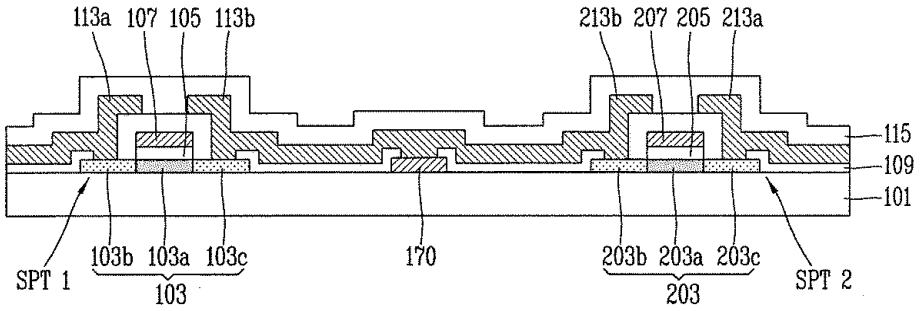
도면6c



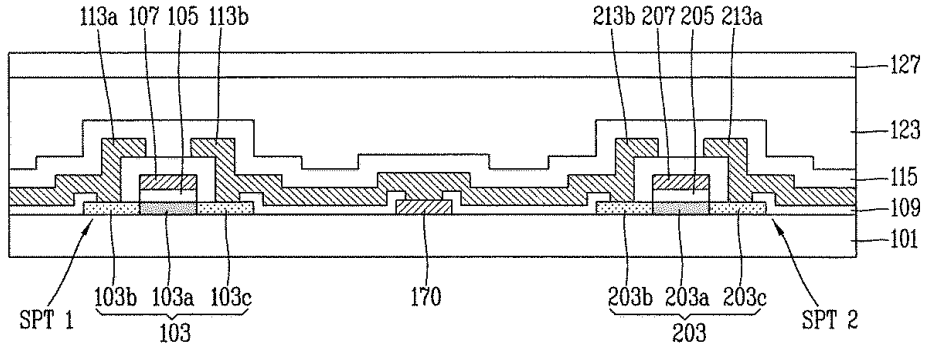
도면6d



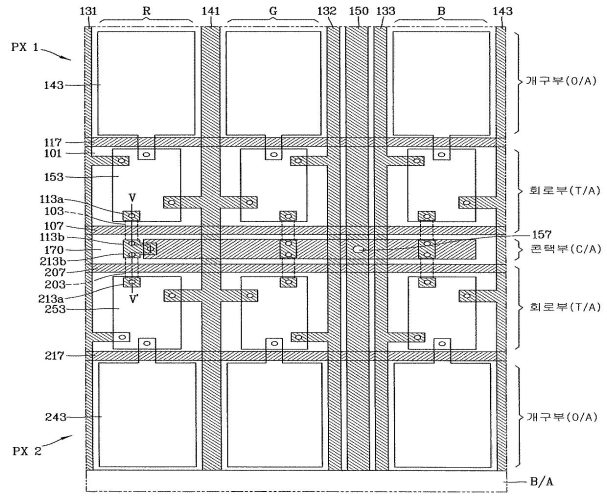
도면6e



도면6f



专利名称(译)	标题：有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020150079227A	公开(公告)日	2015-07-08
申请号	KR1020130169300	申请日	2013-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE YOUNG JANG 이영장 LEE JI HYE 이지혜		
发明人	이영장 이지혜		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3211 H01L51/56 H01L27/3248 H01L2227/323 H01L27/326 H01L27/3276		
代理人(译)	PARK，JANG WON		
外部链接	Espacenet		

摘要(译)

本发明公开了一种有机电致发光显示装置。更具体地，本发明涉及通过对称地配置相邻子像素之间的电路图案以共享信号布线而具有改善的孔径比的有机发光显示装置。 根据本发明的实施例，每个像素相对于有机发光显示装置中的一个接触部分对称地形成，以减少参考连接图案的数量，从而确保由开口占据的更宽的区域，一。