



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년06월12일
 (11) 등록번호 10-1988523
 (24) 등록일자 2019년06월05일

(51) 국제특허분류(Int. Cl.)
 H01L 51/50 (2006.01) H05B 33/06 (2006.01)
 (21) 출원번호 10-2012-0147753
 (22) 출원일자 2012년12월17일
 심사청구일자 2017년12월11일
 (65) 공개번호 10-2014-0078421
 (43) 공개일자 2014년06월25일
 (56) 선행기술조사문헌
 KR1020120123949 A*
 (뒷면에 계속)

(73) 특허권자
 엘지디스플레이 주식회사
 서울특별시 영등포구 여의대로 128(여의도동)
 (72) 발명자
 성기영
 서울 도봉구 도당로27길 24, (방학동)
 (74) 대리인
 특허법인로얄

전체 청구항 수 : 총 9 항

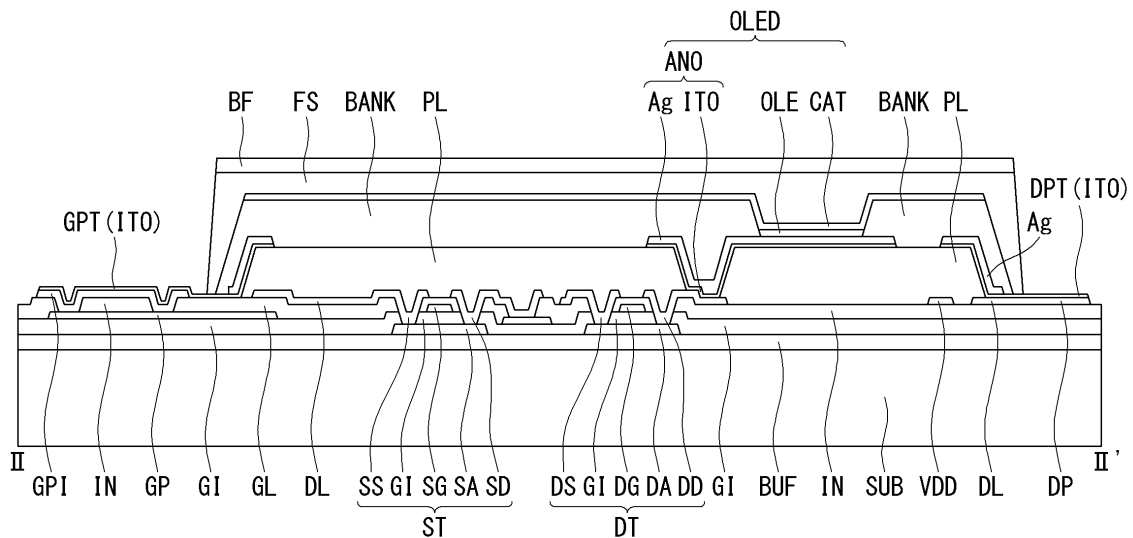
심사관 : 정명주

(54) 발명의 명칭 **유기발광 다이오드 표시장치**

(57) 요약

본 발명은 유기발광 다이오드 표시장치에 관한 것이다. 본 발명에 의한 유기발광 다이오드 표시장치는, 표시 영역과 비 표시 영역으로 구획된 기관; 상기 표시 영역 내에 배치되는 화소 영역을 정의하도록, 상기 기관 위에 배치된 게이트 배선, 데이터 배선 및 구동 전류 배선; 상기 화소 영역 내에 형성된 박막 트랜지스터; 상기 화소 영역 내에 형성되고, 상기 박막 트랜지스터에 연결된 유기발광 다이오드; 상기 유기발광 다이오드의 발광 영역을 정의하도록 형성된 बैं크; 그리고 상기 बैं크 외부로 노출되며 상기 비 표시 영역에 배치된, 데이터 패드 및 구동 전류 패드, 그리고 상기 데이터 패드 및 상기 구동 전류 패드를 각각 덮는 데이터 패드 보호층 및 구동 패드 보호층을 포함한다.

대표도 - 도5



(56) 선행기술조사문헌

KR1020120061511 A*

KR1020080100533 A*

KR1020120069457 A

KR1020120070870 A

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

표시 영역과 비 표시 영역으로 구획된 기관;

상기 표시 영역 내에 배치되는 화소 영역을 정의하도록, 상기 기관 위에 배치된 게이트 배선, 데이터 배선 및 구동 전류 배선;

상기 화소 영역 내에 형성된 박막 트랜지스터;

상기 화소 영역 내에 형성되고, 상기 박막 트랜지스터에 연결된 유기발광 다이오드;

상기 유기발광 다이오드의 발광 영역을 정의하도록 형성된 बैं크; 그리고

상기 बैं크 외부로 노출되며 상기 비 표시 영역에 배치된, 데이터 패드 및 구동 전류 패드, 그리고 상기 데이터 패드 및 상기 구동 전류 패드를 각각 덮는 데이터 패드 보호층 및 구동 패드 보호층을 포함하며,

상기 데이터 패드 보호층은 상기 बैं크 및 상기 데이터 패드와 중첩되도록 상기 बैं크와 상기 데이터 패드 사이에 배치되고,

상기 데이터 패드 보호층 및 상기 구동 패드 보호층은 상기 유기발광 다이오드의 제1 전극층과 동일한 물질을 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 구동 패드 보호층은 상기 유기발광 다이오드의 제1 전극층과 동일한 물질을 포함하고, 상기 बैं크 및 상기 데이터 패드와 중첩되는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 3

제 2 항에 있어서,

상기 제1 전극층은,

ITO(Indium Tin Oxide)를 포함하는 투명 도전 층; 그리고

상기 투명 도전 층 위에 적층된 은을 포함하는 은 합금 층을 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 4

제 3 항에 있어서,

상기 데이터 패드 보호층 및 상기 구동 패드 보호층은 상기 은 합금 층이 제거되어, 상기 투명 도전 층만을 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 5

제 1 항에 있어서,

상기 박막 트랜지스터는,

상기 게이트 배선과 상기 데이터 배선에 연결된 스위칭 박막 트랜지스터;

상기 스위칭 박막 트랜지스터의 드레인 전극과 상기 구동 전류 배선사이에 연결된 구동 박막 트랜지스터를 더 포함하고,

상기 구동 박막 트랜지스터의 드레인 전극은 상기 유기발광 다이오드에 연결된 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 6

제 5 항에 있어서,

상기 유기발광 다이오드는,

상기 구동 박막 트랜지스터의 상기 드레인 전극에 연결된 제1 전극;

상기 제1 전극 위에 도포된 유기발광층; 그리고

상기 유기발광층 위에 형성된 캐소드 전극을 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 7

제 1 항에 있어서,

상기 बैं크 외부로 노출되며 상기 비 표시 영역에 배치된, 게이트 패드; 그리고

상기 게이트 패드 상부에 형성된 게이트 보호층을 더 포함하고,

상기 게이트 보호층은 상기 데이터 패드 보호층 및 상기 구동 패드 보호층과 동일한 물질을 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 8

제 1 항에 있어서,

상기 비 표시 영역에는 기저 전압을 제공하는 기저 배선; 그리고

상기 기저 배선 상부에 형성된 기저 배선 보호층을 더 포함하고,

상기 기저 배선 보호층은 상기 데이터 패드 보호층 및 상기 구동 패드 보호층과 동일한 물질을 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 9

제 1 항에 있어서,

상기 데이터 패드 보호층과 상기 구동 패드 보호층은,

ITO(Indium Tin Oxide)를 포함하는 투명 도전 층; 그리고

상기 투명 도전 층 위에 적층된 은을 포함하는 은 합금 층을 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 다이오드 표시장치에 관한 것이다. 특히, 본 발명은 대면적 유기발광 다이오드 표시 장치의 제조 공정을 단순화하는 과정에서 발생할 수 있는 불량을 해소하기 위해 고안된 구조를 갖는 대면적 유기발광 다이오드 표시장치에 관한 것이다.

배경 기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치에는 액정 표시장치(Liquid Crystal Display, LCD), 전계 방출 표시장치(Field Emission Display, FED), 플라즈마 디스플레이 패널(Plasma Display Panel, PDP) 및 전계발광장치(Electro-Luminescence device, EL) 등이 있다.

[0003] 도 1은 종래 기술에 의한 능동소자인 박막 트랜지스터(Thin Film Transistor, 혹은 "TFT")를 이용한 유기발광 다이오드 표시장치(Organic Light Emitting Diode Display Device: OLED)의 구조를 나타내는 평면도이다. 도 2는 도 1에서 절취선 I-I'로 자른 단면으로 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다.

[0004] 도 1 및 2를 참조하면, 유기발광 다이오드 표시장치는 박막 트랜지스터(ST, DT) 및 박막 트랜지스터(ST, DT)와 연결되어 구동되는 유기발광 다이오드(OLED)가 형성된 박막 트랜지스터 기판, 박막 트랜지스터 기판 위에 실(FS)체를 사이에 두고 합착하는 배리어 필름(BF)을 포함한다. 박막 트랜지스터 기판은 스위칭 TFT(ST), 스위칭 TFT(ST)와 연결된 구동 TFT(DT), 구동 TFT(DT)에 접속된 유기발광 다이오드(OLED)를 포함한다.

[0005] 유리 기판(SUB) 위에 스위칭 TFT(ST)는 게이트 라인(GL)과 데이터 라인(DL)이 교차하는 부위에 형성되어 있다. 스위칭 TFT(ST)는 화소를 선택하는 기능을 한다. 스위칭 TFT(ST)는 게이트 라인(GL)에서 분기하는 게이트 전극(SG)과, 반도체 층(SA)과, 소스 전극(SS)과, 드레인 전극(SD)을 포함한다. 그리고 구동 TFT(DT)는 스위칭 TFT(ST)에 의해 선택된 화소의 애노드 전극(ANO)을 구동하는 역할을 한다. 구동 TFT(DT)는 스위칭 TFT(ST)의 드레인 전극(SD)과 연결된 게이트 전극(DG)과, 반도체층(DA), 구동 전류 배선(VDD)에 연결된 소스 전극(DS)과, 드레인 전극(DD)을 포함한다. 구동 TFT(DT)의 드레인 전극(DD)은 유기발광 다이오드의 애노드 전극(ANO)과 연결되어 있다.

[0006] 도 2에서는 일례로, 탑 게이트(Top Gate) 구조의 박막 트랜지스터를 도시하였다. 이 경우, 스위칭 TFT(ST)의 반도체 층(SA) 및 구동 TFT(DT)의 반도체 층(DA)들이 기판(SUB) 위에 먼저 형성되고, 그 위를 덮는 게이트 절연막(GI) 위에 게이트 전극들(SG, DG)이 반도체 층들(SA, DA)의 중심부에 중첩되어 형성된다. 그리고 반도체 층들(SA, DA)의 양 측면에는 콘택홀을 통해 소스 전극들(SS, DS) 및 드레인 전극들(SD, DD)이 연결된다. 소스 전극(SS, DS) 및 드레인 전극(SD, DD)들은 게이트 전극들(SG, DG)을 덮는 절연막(IN) 위에 형성된다.

[0007] 또한, 화소 영역이 배치되는 표시 영역의 외주부에는, 각 게이트 라인(GL)의 일측 단부에 형성된 게이트 패드(GP), 각 데이터 라인(DL)의 일측 단부에 형성된 데이터 패드(DP), 그리고 각 구동 전류 배선(VDD)의 일측 단부에 형성된 구동 전류 패드(VDP)가 배치된다. 게이트 패드(GP)와 데이터 패드(DP)는 서로 다른 층에 형성되기 때문에 단차로 인해 불량이 발생할 수 있다. 이러한 단차 불량을 해소하기 위해 게이트 패드(GP)를 덮는 절연막(IN)을 패터닝하여 게이트 패드(GP)를 노출하고, 절연막(IN) 위에 데이터 패드(DP)와 동일한 물질로 게이트 패드(GP)에 연결되는 게이트 중간 패드(GPI)를 더 형성하는 것이 바람직하다.

[0008] 스위칭 TFT(ST)와 구동 TFT(DT)가 형성된 기판(SUB) 위에 보호막(PAS)이 전면 도포된다. 그리고 게이트 중간 패드(GPI), 데이터 패드(DP), 구동 전류 패드(VDP), 그리고, 구동 TFT(DT)의 드레인 전극(DD)을 노출하는 콘택홀들이 형성된다. 그리고 기판(SUB) 중에서 표시 영역 위에는 평탄화 막(PL)이 도포된다. 평탄화 막(PL)을 패터닝하여 구동 TFT(DT)의 드레인 전극(DD)을 노출하는 콘택홀이 형성된다. 한편, 게이트 중간 패드(GPI) 및 데이터 패드(GP) 부분은 완전히 노출되도록 평탄화 막(PL)을 패터닝한다. 평탄화 막(PL)은 유기발광 다이오드를 구성하는 유기물질을 매끈한 평면 상태에서 도포하기 위해 기판 표면의 거칠기를 균일하게 하는 기능을 한다.

[0009] 평탄화 막(PL) 위에는 콘택홀을 통해 구동 TFT(DT)의 드레인 전극(DD)과 접촉하는 애노드 전극(ANO)이 형성된다. 또한, 평탄화 막(PL)이 형성되지 않은 표시 영역의 외주부에서도, 보호막(PAS)에 형성된 콘택홀들을 통해 노출된 게이트 중간 패드(GPI), 데이터 패드(DP) 그리고 구동 전류 패드(VDP) 위에는 게이트 패드 단자(GPT), 데이터 패드 단자(DPT) 그리고 구동 전류 패드 단자(VDPT)가 각각 형성된다. 표시 영역 내에서 특히 발광 영역을 제외한 기판(SUB) 위에 뱅크(BANK)가 형성된다.

- [0010] 상기와 같은 구조를 갖는 박막 트랜지스터 기관 위, 전체 표면에 실재(FS)를 도포하고, 실재(FS)를 매개로 하여 배리어 필름(BF)을 합착한다. 즉, 박막 트랜지스터 기관과 배리어 필름(BF)은 그 사이에 개재된 실재(FS)를 이용하여 완전 밀봉 합착하도록 하는 것이 바람직하다. 게이트 패드(GP) 및 게이트 패드 단자(GPT) 그리고 데이터 패드(DP) 및 데이터 패드 단자(DPT)는 배리어 필름(BF) 외부에 노출되어 각종 연결 수단을 통해 외부에 설치되는 장치와 연결된다.
- [0011] 이와 같이 유기발광 다이오드 표시장치는 단일 기관(SUB) 위에 박막 트랜지스터(ST, DT), 유기발광 다이오드(OLED) 및 실재(FS)를 이용한 배리어 필름(BF)까지 모든 구성 요소를 적층한 구조로 완성된다. 즉, 액정 표시 장치와 같은 다른 평판형 표시장치와 달리 하나의 기관 위에 필수 구성 요소들이 적층되어 완성된다. 따라서, 생산 수율 및 생산 비용을 절감하기 위해서는 구성 요소들을 형성하기 위한 공정을 단순화하여 마스크 공정 수를 줄이기 위한 노력이 필요하다.
- [0012] 특히, 이와 같이 하나의 기관 위에서 여러 구성 요소들을 적층 형성하는 구조에서는 마스크 공정 하나를 줄이는 것만으로도 상당한 생산성 향상을 얻을 수 있기 때문에, 마스크 공정 수를 줄이기 위한 제조 기술 개발에 힘쓰고 있다.

발명의 내용

해결하려는 과제

- [0013] 본 발명의 목적은 상기 종래 기술의 문제점들을 해결하고자 안출 된 발명으로써 마스크 공정 수를 절감하여 제작한 유기발광 다이오드 표시장치를 제공하는 데 있다. 본 발명의 다른 목적은, 마스크 공정 수를 절감함에 따라 발생하는 불량을 방지할 수 있는 구조를 갖는 유기발광 다이오드 표시장치를 제공하는 데 있다.

과제의 해결 수단

- [0014] 상기 목적을 달성하기 위하여, 본 발명에 의한 유기발광 다이오드 표시장치는, 표시 영역과 비 표시 영역으로 구획된 기관; 상기 표시 영역 내에 배치되는 화소 영역을 정의하도록, 상기 기관 위에 배치된 게이트 배선, 데이터 배선 및 구동 전류 배선; 상기 화소 영역 내에 형성된 박막 트랜지스터; 상기 화소 영역 내에 형성되고, 상기 박막 트랜지스터에 연결된 유기발광 다이오드; 상기 유기발광 다이오드의 발광 영역을 정의하도록 형성된 बैं크; 그리고 상기 बैं크 외부로 노출되며 상기 비 표시 영역에 배치된, 데이터 패드 및 구동 전류 패드, 그리고 상기 데이터 패드 및 상기 구동 전류 패드를 각각 덮는 데이터 패드 보호층 및 구동 패드 보호층을 포함한다.
- [0015] 상기 데이터 패드 보호층 및 상기 구동 패드 보호층은 상기 유기발광 다이오드의 제1 전극층과 동일한 물질을 포함하는 것을 특징으로 한다.
- [0016] 상기 제1 전극층은, ITO(Indium Tin Oxide)를 포함하는 투명 도전 층; 그리고 상기 투명 도전 층 위에 적층된 은을 포함하는 은 합금 층을 포함하는 것을 특징으로 한다.
- [0017] 상기 데이터 패드 보호층 및 상기 구동 패드 보호층은 상기 은 합금 층이 제거되어, 상기 투명 도전 층만을 포함하는 것을 특징으로 한다.
- [0018] 상기 박막 트랜지스터는, 상기 게이트 배선과 상기 데이터 배선에 연결된 스위칭 박막 트랜지스터; 상기 스위칭 박막 트랜지스터의 드레인 전극과 상기 구동 전류 배선 사이에 연결된 구동 박막 트랜지스터를 더 포함하고, 상기 구동 박막 트랜지스터의 드레인 전극은 상기 유기발광 다이오드에 연결된 것을 특징으로 한다.
- [0019] 상기 유기발광 다이오드는, 상기 구동 박막 트랜지스터의 상기 드레인 전극에 연결된 제1 전극; 상기 제1 전극 위에 도포된 유기발광층; 그리고 상기 유기발광층 위에 형성된 캐소드 전극을 포함하는 것을 특징으로 한다.
- [0020] 상기 बैं크 외부로 노출되며 상기 비 표시 영역에 배치된, 게이트 패드; 그리고 상기 게이트 패드 상부에 형성된 게이트 보호층을 더 포함하고, 상기 게이트 보호층은 상기 데이터 패드 보호층 및 상기 구동 패드 보호층과 동일한 물질을 포함하는 것을 특징으로 한다.
- [0021] 상기 비 표시 영역에는 기저 전압을 제공하는 기저 배선; 그리고 상기 기저 배선 상부에 형성된 기저 배선 보호층을 더 포함하고, 상기 기저 배선 보호층은 상기 데이터 패드 보호층 및 상기 구동 패드 보호층과 동일한 물질

을 포함하는 것을 특징으로 한다.

발명의 효과

[0022] 본 발명에 의한 유기발광 다이오드 표시장치는, 보호막을 삭제하였다. 따라서, 보호막을 패틴하여 패드나 전극 부를 노출시키는 콘택홀 형성을 위한 마스크 공정을 줄일 수 있다. 또한, 보호막을 삭제함으로써 노출된 금속층을 애노드 전극으로 덮어, 이후 도포되는 유기물 사이의 낮은 접착력에 의한 들뜸 및/또는 얼룩 불량을 방지할 수 있다. 더구나, 애노드 전극이 은 합금 층과 투명 도전물질인 ITO 층을 포함할 경우, 은 합금층의 산화에 의한 불량을 방지하기 위해, 외부에 노출되는 부분에서는 은 합금 층을 선택적으로 제거하였다. 따라서, 본 발명에 의한 유기발광 다이오드 표시장치는 마스크 수를 저감하는 공정에서 발생할 수 있는 불량을 방지하는 구조를 갖는다.

도면의 간단한 설명

[0023] 도 1은 종래 기술에 의한 능동소자인 박막 트랜지스터를 이용한 유기발광 다이오드 표시장치의 구조를 나타내는 평면도.

도 2는 도 1에서 절취선 I-I'로 자른 단면으로 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

도 3은 본 발명에 의한 능동소자인 박막 트랜지스터를 이용한 유기발광 다이오드 표시장치의 구조를 나타내는 평면도.

도 4는 도 3에서 절취선 II-II'로 자른 단면으로 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

도 5는 도 3에서 절취선 II-II'로 자른 단면으로 본 발명의 제2 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

도 6a는 보호막을 삭제한 방법에 의한 유기발광 다이오드 표시장치의 패드 부 구조를 나타내는 확대 단면도.

도 6b는 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치의 패드부 구조를 나타내는 확대 단면도.

도 6c는 본 발명의 제2 실시 예에 의한 유기발광 다이오드 표시장치의 패드부 구조를 나타내는 확대 단면도.

발명을 실시하기 위한 구체적인 내용

[0024] 이하, 첨부한 도면들을 참조하여 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조 번호들은 실질적으로 동일한 구성 요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지된 내용 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

[0025] 이하, 도 3 및 4를 참조하여 본 발명의 제1 실시 예에 대하여 설명한다. 도 3은 본 발명에 의한 능동소자인 박막 트랜지스터를 이용한 유기발광 다이오드 표시장치의 구조를 나타내는 평면도이다. 본 발명의 주요 특징이 보호막을 삭제하는 구조를 갖는다. 따라서, 평면도에서는 본 발명의 특징이 확연하게 드러나지 않을 수 있다. 그러므로 도 3은 종래 기술에 의한 도 1과 거의 동일하다. 도 4는 도 3에서 절취선 II-II'로 자른 단면으로 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다.

[0026] 도 3 및 4를 참조하면, 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치는, 박막 트랜지스터(ST, DT) 및 박막 트랜지스터(ST, DT)와 연결되어 구동되는 유기발광 다이오드(OLED)가 형성된 박막 트랜지스터 기판, 박막 트랜지스터 기판 위에 실(FS)재를 사이에 두고 합착하는 배리어 필름(BF)을 포함한다. 박막 트랜지스터 기판은 스위칭 TFT(ST), 스위칭 TFT(ST)와 연결된 구동 TFT(DT), 구동 TFT(DT)에 접속된 유기발광 다이오드(OLED)를 포함한다.

[0027] 유리 기판(SUB) 위에 스위칭 TFT(ST)는 게이트 라인(GL)과 데이터 라인(DL)이 교차하는 부위에 형성되어 있다. 스위칭 TFT(ST)는 화소를 선택하는 기능을 한다. 스위칭 TFT(ST)는 게이트 라인(GL)에서 분기하는 게이트 전극

(SG)과, 반도체 층(SA)과, 소스 전극(SS)과, 드레인 전극(SD)을 포함한다. 그리고 구동 TFT(DT)는 스위칭 TFT(ST)에 의해 선택된 화소의 애노드 전극(ANO)을 구동하는 역할을 한다. 구동 TFT(DT)는 스위칭 TFT(ST)의 드레인 전극(SD)과 연결된 게이트 전극(DG)과, 반도체 층(DA), 구동 전류 배선(VDD)에 연결된 소스 전극(DS)과, 드레인 전극(DD)을 포함한다. 구동 TFT(DT)의 드레인 전극(DD)은 유기발광 다이오드의 애노드 전극(ANO)과 연결되어 있다.

[0028] 도 4에서는 일례로, 탑 게이트(Top Gate) 구조의 박막 트랜지스터를 도시하였다. 이 경우, 스위칭 TFT(ST)의 반도체 층(SA) 및 구동 TFT(DT)의 반도체 층(DA)들이 기판(SUB) 위에 먼저 형성되고, 그 위를 덮는 게이트 절연막(GI) 위에 게이트 전극들(SG, DG)이 반도체 층들(SA, DA)의 중심부에 중첩되어 형성된다. 그리고 반도체 층들(SA, DA)의 양 측면에는 콘택홀을 통해 소스 전극들(SS, DS) 및 드레인 전극들(SD, DD)이 연결된다. 소스 전극(SS, DS) 및 드레인 전극(SD, DD)들은 게이트 전극들(SG, DG)을 덮는 절연막(IN) 위에 형성된다.

[0029] 또한, 화소 영역이 배치되는 표시 영역의 외주부에는, 각 게이트 라인(GL)의 일측 단부에 형성된 게이트 패드(GP), 각 데이터 라인(DL)의 일측 단부에 형성된 데이터 패드(DP), 그리고 각 구동 전류 전송 배선(VDD)의 일측 단부에 형성된 구동 전류 패드(VDP)가 배치된다. 게이트 패드(GP)와 데이터 패드(DP)는 서로 다른 층에 형성되기 때문에 단차로 인해 불량이 발생할 수 있다. 이러한 단차 불량을 해소하기 위해 게이트 패드(GP)를 덮는 절연막(IN)을 패터닝하여 게이트 패드(GP)를 노출하고, 절연막(IN) 위에 데이터 패드(DP)와 동일한 물질로 게이트 패드(GP)에 연결되는 게이트 중간 패드(GPI)를 더 형성하는 것이 바람직하다.

[0030] 본 발명의 제1 실시 예에서는, 마스크 공정 수를 줄이기 위해, 스위칭 TFT(ST)와 구동 TFT(DT), 그리고 게이트 중간 패드(GPI)와 데이터 패드(DP)가 완성된 기판(SUB) 위에 보호막을 도포하지 않는다. 따라서, 게이트 중간 패드(GPI), 데이터 패드(DP), 구동 전류 패드(VDP), 그리고, 구동 TFT(DT)의 드레인 전극(DD)을 노출하는 콘택홀들을 형성하기 위한 마스크 공정이 필요 없다. 그 결과, 제조 시간을 단축하고, 제조 비용을 절감함으로써 생산성을 향상할 수 있다.

[0031] 그리고 기판(SUB) 중에서 표시 영역 위에는 평탄화 막(PL)이 도포된다. 평탄화 막(PL)을 패터닝하여 구동 TFT(DT)의 드레인 전극(DD)을 노출하는 콘택홀이 형성된다. 한편, 게이트 중간 패드(GPI) 및 데이터 패드(GP) 부분은 완전히 노출되도록 평탄화 막(PL)을 패터닝한다. 평탄화 막(PL)은 유기발광 다이오드를 구성하는 유기물질을 매끈한 평면 상태에서 도포하기 위해 기판 표면의 거칠기를 균일하게 하는 기능을 한다.

[0032] 평탄화 막(PL) 위에는 콘택홀을 통해 구동 TFT(DT)의 드레인 전극(DD)과 접촉하는 애노드 전극(ANO)이 형성된다. 또한, 평탄화 막(PL)이 형성되지 않은 표시 영역의 외주부에서는 노출된 게이트 중간 패드(GPI), 데이터 패드(DP) 그리고 구동 전류 패드(VDP) 위에는 게이트 패드 단자(GPT), 데이터 패드 단자(DPT) 그리고 구동 전류 패드 단자(VDPT)들을 애노드 전극(ANO) 물질로 덮는 것이 바람직하다.

[0033] 이후에, बैं크(BANK) 물질을 도포하고 패드부를 노출하도록 패터닝하는데, बैं크(BANK) 물질이 노출된 게이트 중간 패드(GPI), 데이터 패드(DP) 그리고 구동 전류 패드(VDP)와 직접 접촉하게 된다. 특히, 패드 부분하고만 접촉하는 것이 아니고, 패드에서 연장된 배선들하고도 접촉하게 된다. 또한, 도면으로 도시하지 않았지만, 패드부 근처에는 캐소드 전극(CAT)에 기저전압을 공급하기 위한 기저 배선이 배치될 수 있다. 이들 기저 배선을 데이터 배선과 동일한 금속층으로 형성하는 경우에는, 패드 및 연장 배선 그리고 기저 배선들이 노출된다.

[0034] बैं크(BANK) 물질로 사용하는 폴리이미드(polyimide)는 몰리브덴-티타늄(MoTi) 또는 구리(Cu)를 포함하는 데이터 금속 물질과의 접촉성이 좋지 않다. 즉, बैं크(BANK) 물질과 데이터 금속 물질 사이의 표면 에너지 차이로 인하여 접촉 특성이 나빠 서로 잘 접촉되지 않는다. 그 결과 बैं크(BANK) 물질을 도포할 때, 데이터 금속 물질이 없는 부분인 절연막(IN)이 노출된 부분으로 물리는 현상이 발생할 수 있다. 또한, 데이터 금속 물질 상부에 도포되더라도, 들뜨는 현상이 발생할 수 있다. 따라서, 나중에 패터닝하여 제거되더라도, 패드 부분에 도포된 बैं크(BANK) 물질은 데이터 금속 물질 사이에서 도포 불량, 들뜸 및/또는 얼룩이 발생할 수 있고, 이것은 표시 영역에까지 영향을 줄 수 있다. 즉, बैं크(BANK)와 평탄화 막(PL) 사이에는 접촉 문제가 없지만, 패드 영역에서 발생한 도포 불량, 들뜸 및/또는 얼룩이 현상이 표시 영역으로 전파되어 बैं크(BANK)와 평탄화 막(PL) 사이에도 유기박막 접촉 불량 및 표시 품질 불량이 발생할 수 있다.

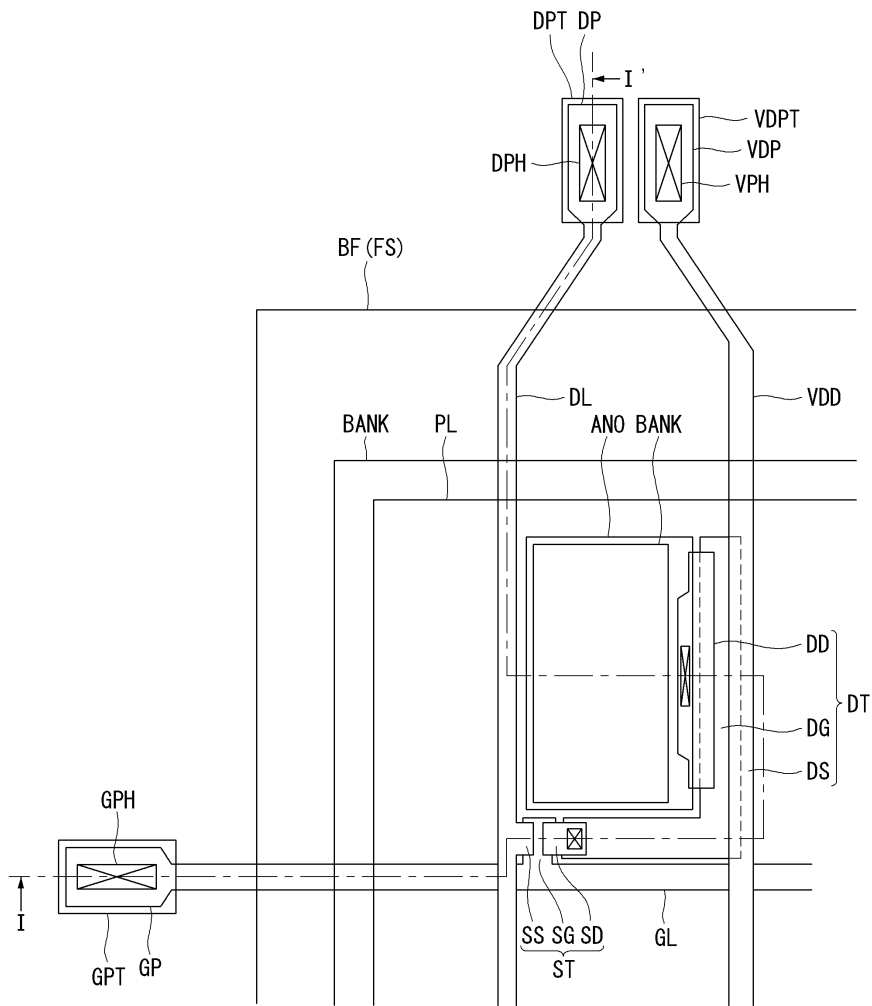
[0035] 이러한 문제를 해결하기 위해, 본 발명의 제1 실시 예에서는, 비 표시 영역에 배치된 데이터 금속 물질로 형성된 배선 및 패드들을 애노드 전극(ANO) 물질로 덮는다. 제1 실시 예에서의 애노드 전극(ANO) 물질은, 하부층은 Indium Tin Oxide와 같은 투명 도전층(ITO)이고 상부층은 은 98%를 포함하는 은 합금층(Ag)이 적층된 구조를 갖는다. 표시 영역 내에서 특히 화소 영역을 제외한 기판(SUB) 위에 बैं크(BANK)가 형성된다.

- [0036] 뱅크(BANK)가 형성된 기판 위에 유기발광 층(OLE)을 도포한다. 그리고 유기발광 층(OLE) 위에 캐소드 전극(CAT)을 도포한다. 유기발광 층(OLE)이 적, 녹, 청 중 어느 한 색상을 발현하는 물질일 경우에는 유기발광 층(OLE)은 뱅크(BANK)에 의해 정의된 발광 영역 내에 형성하는 것이 바람직하다. 또한, 유기발광 층(OLE)이 백색광을 발현하는 물질인 경우에는 기판(SUB) 전체 면에 도포할 수도 있다. 캐소드 전극(CAT)은 뱅크(BANK)가 형성된 영역 전체에 걸쳐 도포하는 것이 바람직하다. 이로써, 구동 박막 트랜지스터(DT)에 연결된, 애노드 전극(ANO), 유기발광층(OLE) 및 캐소드 전극(CAT)이 적층된 유기발광 다이오드(OLED)가 완성된다.
- [0037] 상기와 같은 구조를 갖는 박막 트랜지스터 기판 위의, 전체 표면에 실재(FS)를 도포하고, 실재(FS)를 매개로 하여 배리어 필름(BF)을 합착한다. 즉, 박막 트랜지스터 기판과 배리어 필름(BF)은 그 사이에 개재된 실재(FS)를 이용하여 완전 밀봉 합착하도록 하는 것이 바람직하다. 게이트 패드(GP) 및 게이트 패드 단자(GPT) 그리고 데이터 패드(DP) 및 데이터 패드 단자(DPT)는 배리어 필름(BF) 외부에 노출되어 각종 연결 수단을 통해 외부에 설치되는 장치와 연결된다.
- [0038] 특히, 제1 실시 예에서는 보호막을 구비하지 않음으로 하여, 보호막을 패터닝하기 위한 마스크 공정이 삭제된다. 또한, 보호막이 삭제됨으로 하여 발생할 수 있는 데이터 금속 물질 위에 도포되는 유기막과의 낮은 접촉력으로 인해 발생할 수 있는 도포 불량, 들뜸 및/또는 얼룩을 방지할 수 있다. 이를 위해, 데이터 금속 물질을 애노드 전극 물질로 덮는다.
- [0039] 하지만, 제1 실시 예의 경우와 같이 애노드 전극(ANO)에 은 합금층(Ag)을 포함하는 경우, 노출된 은 합금층(Ag)의 부식으로 인해 다른 문제가 발생할 수 있다. 예를 들어, 도 4를 참조하면, 상층에 노출된 은 합금층(Ag)에서 부식이 발생하고, 이 부식은 표시 영역으로 연장된 배선을 따라 전파되어 불량을 야기할 수 있다.
- [0040] 이하, 도 5를 참조하여 본 발명의 제2 실시 예를 설명한다. 도 5는 도 3에서 절취선 II-II'로 자른 단면으로 본 발명의 제2 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다.
- [0041] 본 발명의 제2 실시 예에 의한 유기발광 다이오드 표시장치는 거의 모든 구성 요소들이 제1 실시 예의 것과 동일하다. 따라서, 동일한 부분에 대한 내용은 중복된 것으로 여기서 따로 설명하지 않는다.
- [0042] 차이가 있다면, 보호막이 삭제됨으로 하여 노출된 데이터 금속층을 덮는 애노드 전극층(ANO)의 구조에 있다. 제2 실시 예에서는 데이터 금속층을 패터닝할 때, 특히 뱅크(BANK)와 접촉하는 부분을 덮는 애노드 전극층(ANO)에 포함된 은 합금층을 선택적으로 제거한 구조를 갖는 것을 특징으로 한다. 따라서, 데이터 금속층의 상부에는 애노드 전극층(ANO)의 ITO 층(ITO)만이 존재한다. 그 결과, 비 표시 영역에서는 데이터 금속층 위에 뱅크(BANK)를 도포할 때 뱅크(BANK) 물질은 ITO 층(ITO)과 접촉한다. ITO 층(ITO)과 뱅크(BANK) 물질 사이에서는 접촉성이 우수하다. 따라서, 뱅크(BANK) 물질과 비 표시 영역에 배치되는 패드 및 배선들과 뱅크(BANK) 물질 사이에서의 접촉력이 증가하여 도포 불량, 들뜸 및/또는 얼룩이 발생하지 않는다.
- [0043] 이하, 도 6a 내지 6c를 더 참조하여, 본 발명의 제1 및 제2 실시 예에 의한 비 표시 영역에 배치된 패드 및 배선들의 구조적 특징에 대하여 비교 설명한다. 도 6a는 보호막을 삭제한 방법에 의한 유기발광 다이오드 표시장치의 패드 부 구조를 나타내는 확대 단면도이다. 도 6b는 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치의 패드부 구조를 나타내는 확대 단면도이다. 도 6c는 본 발명의 제2 실시 예에 의한 유기발광 다이오드 표시장치의 패드부 구조를 나타내는 확대 단면도이다.
- [0044] 도 6a를 참조하면, 보호막이 삭제되어 절연막(IN) 위에 형성되는 데이터 금속 물질인 몰리브덴-티타늄(MoTi) 또는 구리(Cu)를 포함하는 게이트 중간 패드(GPI)와 데이터 패드(DP)가 노출된 구조를 갖는다. 이 상태에서 평탄화 막(PI) 및/또는 뱅크(BANK)를 도포하면, 데이터 금속 물질과의 계면 접촉력이 떨어지기 때문에 도포 불량, 들뜸 및/또는 얼룩이 발생할 수 있다.
- [0045] 예를 들어, 평탄화 막(PI)을 패터닝한 후, 뱅크(BANK) 물질인 폴리이미드(PI)를 기판(SUB) 전체에 도포한다. 그러면, 노출된 데이터 패드(DP)가 폴리이미드(PI)와 접촉하는데, 이 사이에서 표면 에너지 차이로 인해, 접촉력이 좋지 않아, 도포 불량, 들뜸 및/또는 얼룩이 발생할 수 있다. 이러한 불량은 뱅크(BANK)와 평탄화 막(PI)의 접촉 부분까지 연장되어 영향을 줄 수 있다. 따라서, 점선에 표시한 부분처럼 뱅크(BANK)를 패터닝한 후에도, 뱅크(BANK)와 평탄화 막(PI) 사이의 도포 불량, 들뜸 및/또는 얼룩이 유지되고, 이는 표시 장치 전체의 불량을 야기할 수 있다.

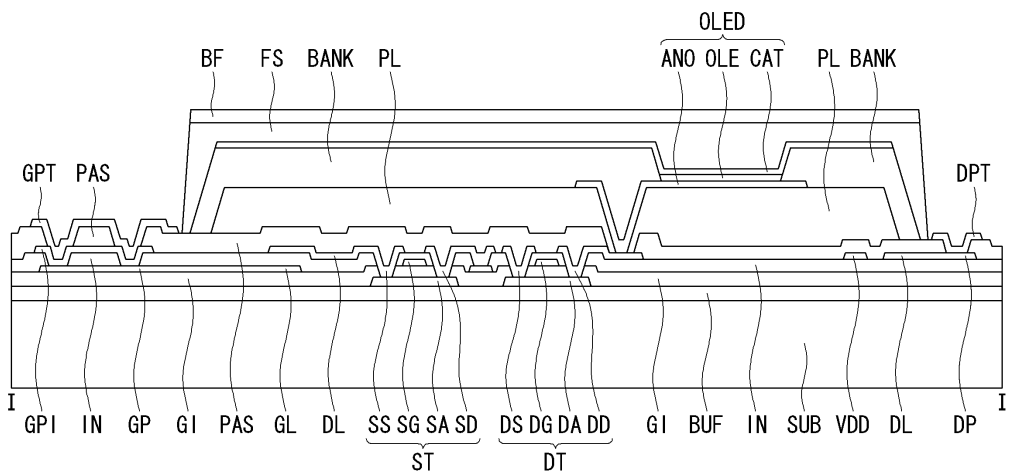
SD: 스위칭 TFT 드레인 전극	DD: 구동 TFT 드레인 전극
SA: 스위칭 TFT 반도체 층	DA: 구동 TFT 반도체 층
GL: 게이트 배선	DL: 데이터 배선
VDD: 구동 전류 배선	GP: 게이트 패드
DP: 데이터 패드	GPT: 게이트 패드 단자
DPT: 데이터 패드 단자	VDP: 구동 전류 패드
VDPT: 구동 전류 패드 단자	GPH: 게이트 패드 콘택홀
DPH: 데이터 패드 콘택홀	VPH: 구동 전류 패드 콘택홀
GI: 게이트 절연막	IN: 절연막
PAS: 보호막	PL: 평탄화 막
OL: 유기막	OLED: 유기발광 다이오드
FS: 실	BF: 배리어 필름
BANK: 뱅크	ITO: ITO 층
Ag: 은 합금 층	

도면

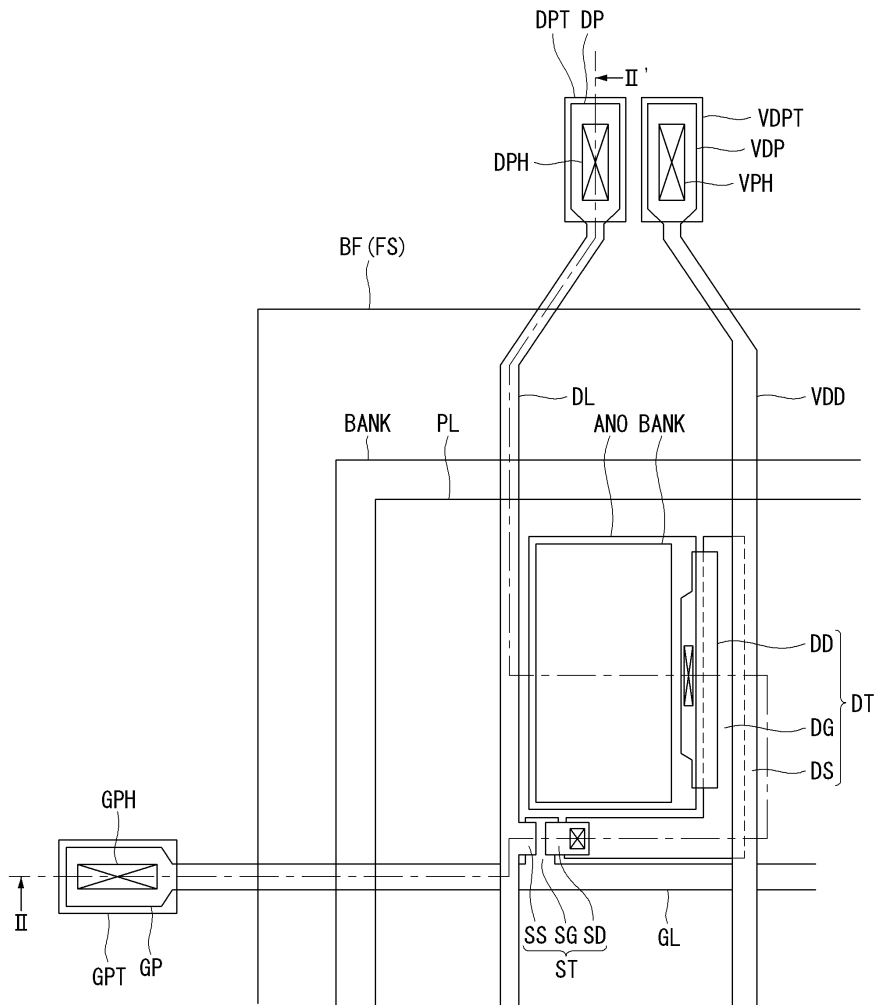
도면1



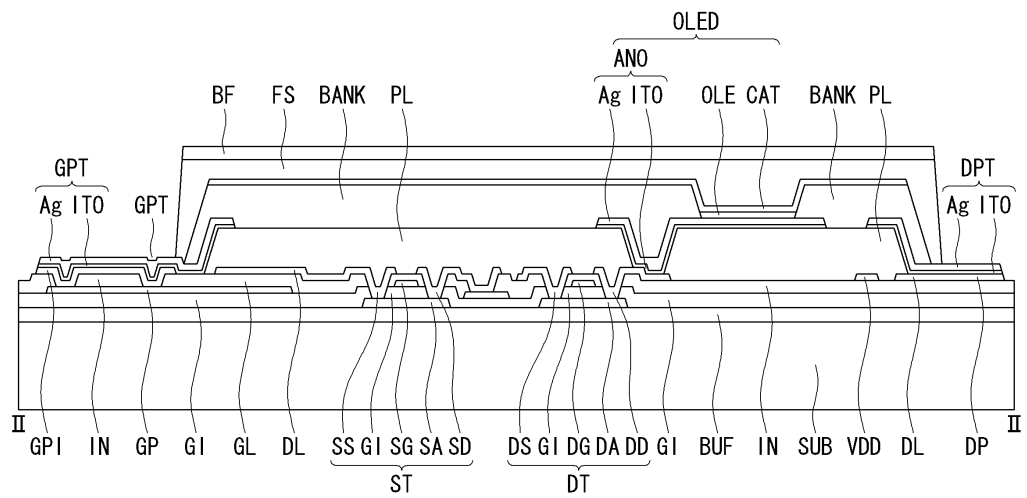
도면2



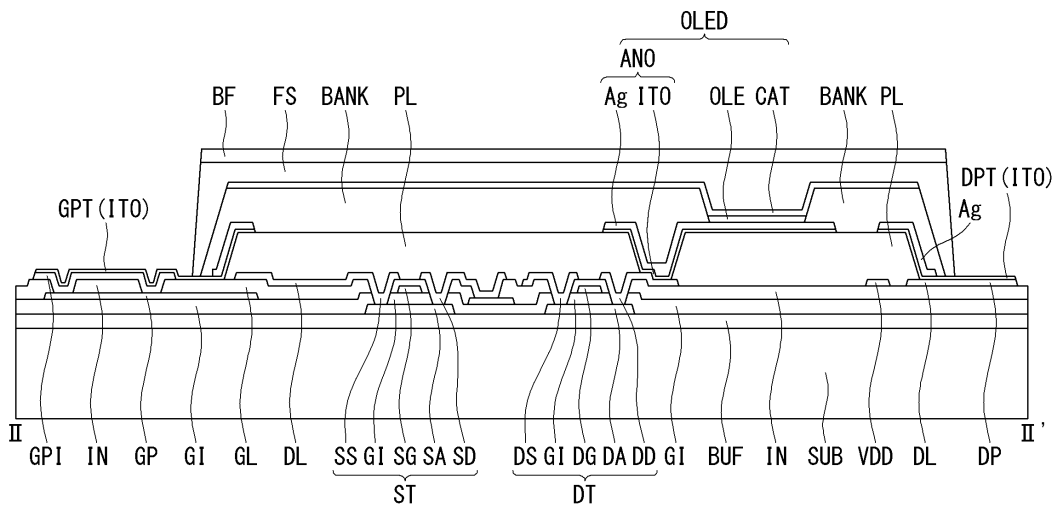
도면3



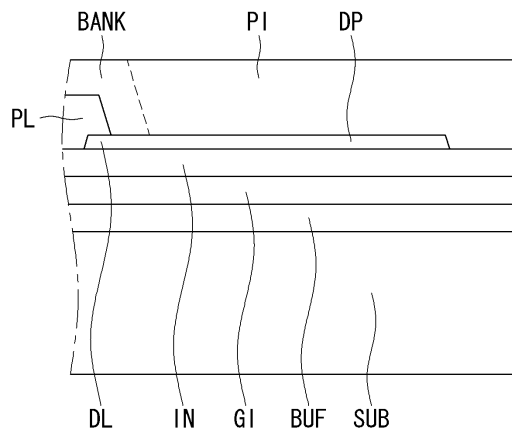
도면4



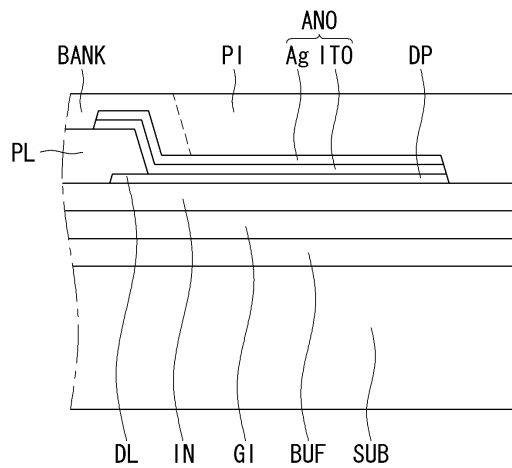
도면5



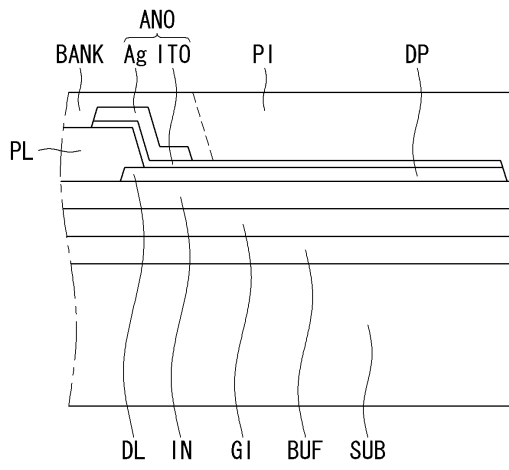
도면6a



도면6b



도면6c



专利名称(译)	有机发光二极管显示器		
公开(公告)号	KR101988523B1	公开(公告)日	2019-06-12
申请号	KR1020120147753	申请日	2012-12-17
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	성기영		
发明人	성기영		
IPC分类号	H01L51/50 H05B33/06		
CPC分类号	H01L27/3246 H01L27/326 H01L51/56 H01L2227/323		
审查员(译)	Jeongmyeong周		
其他公开文献	KR1020140078421A		
外部链接	Espacenet		

摘要(译)

有机发光二极管显示器技术领域本发明涉及有机发光二极管显示器。根据本发明的有机发光二极管显示器包括：基板，其被划分为显示区域和非显示区域；以及栅极布线，数据布线和驱动电流布线设置在基板上，以限定设置在显示区域中的像素区域；在像素区域中形成的薄膜晶体管；有机发光二极管形成在像素区域中并连接至薄膜晶体管；形成以限定有机发光二极管的发光区域的堤；数据焊盘和驱动电流焊盘暴露于堤坝的外部并设置在非显示区域中，并且数据焊盘保护层和驱动焊盘保护层分别覆盖数据焊盘和驱动电流焊盘。

图 55

