



(19) 대한민국특허청(KR)
(12) 공개실용신안공보(U)

(11) 공개번호 20-2014-0005770
(43) 공개일자 2014년11월12일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/50 (2006.01)
G06F 3/041 (2006.01)
(21) 출원번호 20-2014-0003516
(22) 출원일자 2014년05월02일
심사청구일자 2014년05월02일
(30) 우선권주장
102208235 2013년05월03일 대만(TW)

(71) 출원인
수퍼씨-터치 코퍼레이션
대만, 뉴 타이페이 시티 221, 회지 디스트., 신타
이 5번 로드., 색 1, 넘버 75, 에프-2 17
(72) 고안자
호시앙-유 리
대만, 뉴 타이페이 시티 221, 회지 디스트., 신타
이 5번 로드., 색 1, 넘버 75, 에프-2 17
(74) 대리인
특허법인필앤은지

전체 청구항 수 : 총 12 항

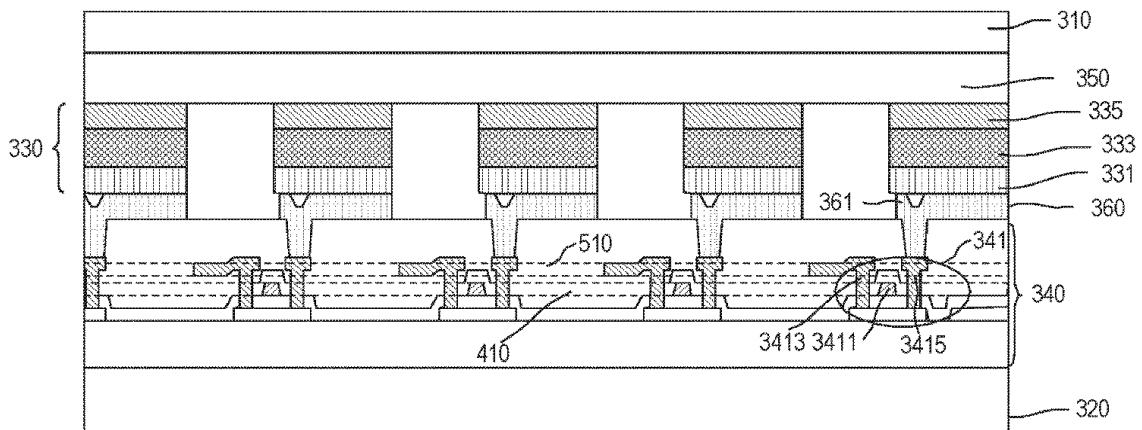
(54) 고안의 명칭 OLED 터치 디스플레이 패널 구조

(57) 요약

본 고안에 따른 OLED 터치 디스플레이 패널 구조는 상부 기재; 상부 기재에 평행한 하부 기재; 상부 기재와 하부 기재 사이에 구성된 OLED층; OLED층에 면하는 상부 기재의 일측에 배치된 음극층; OLED층에 면하는 하부 기재의 일측에 배치되고, 다수의 양극 픽셀 전극들을 포함하는 양극층; 및 하부 기재와 양극층 사이에 배치되고, 제1 방향에 배치된 다수의 스캔 라인들과 제2 방향에 배치되고 다수의 스캔 라인들에 의해 분리되어 있는 다수의 센싱 컨덕터 세그먼트들을 가진 스캔 라인 서브층과, OLED층에 면하는 스캔 라인 서브층의 일측에 배치되고, 제2 방향에 배치된 다수의 데이터 라인들과 제1 방향에 배치되고 다수의 데이터 라인들에 의해 분리되어 있는 다수의 센싱 컨덕터 세그먼트들을 가진 데이터 라인 서브층을 포함하는 박막 트랜지스터 및 센싱 전극층을 구비한다.

대표도

300



실용신안 등록청구의 범위

청구항 1

상부 기재;

상부 기재에 평행한 하부 기재;

상부 기재와 하부 기재 사이에 구성된 OLED층;

OLED층에 면하는 상부 기재의 일측에 배치된 음극층;

OLED층에 면하는 하부 기재의 일측에 배치되고, 다수의 양극 픽셀 전극들을 포함하는 양극층; 및

하부 기재와 양극층 사이에 배치되고, 제1 방향에 배치된 다수의 스캔 라인들과 제2 방향에 배치되고 다수의 스캔 라인들에 의해 분리되어 있는 다수의 센싱 컨덕터 세그먼트들을 가진 스캔 라인 서브층과, OLED층에 면하는 스캔 라인 서브층의 일측에 배치되고, 제2 방향에 배치된 다수의 데이터 라인들과 제1 방향에 배치되고 다수의 데이터 라인들에 의해 분리되어 있는 다수의 센싱 컨덕터 세그먼트들을 가진 데이터 라인 서브층을 포함하는 박막 트랜지스터 및 센싱 전극층을 구비하는 것을 특징으로 하는 OLED 터치 디스플레이 패널 구조.

청구항 2

청구항 1에 있어서,

제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트들과 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들은 다수의 스캔 라인들과 다수의 데이터 라인들의 위치들에 상응하게 배치된 것을 특징으로 하는 OLED 터치 디스플레이 패널 구조.

청구항 3

청구항 2에 있어서,

제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트들의 각각은 제1 방향에 배치된 제1 연장부와 제2 연장부를 각각 가진 2개의 끝단들을 구비하고, 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들의 각각은 제2 방향에 배치된 제1 연장부와 제2 연장부를 각각 가진 2개의 끝단들을 구비하고, 제1 방향에 배치된 연장부들은 제2 방향에 배치된 연장부들과 부분적으로 중첩되는 것을 특징으로 하는 OLED 터치 디스플레이 패널 구조.

청구항 4

청구항 3에 있어서,

제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트들과 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들은 제1 방향에 배치된 연장부들을 제2 방향에 배치된 중첩된 연장부들에 선택적인 전기적 연결에 의해 제1 그룹의 센싱 컨덕터 라인들과 제2 그룹의 센싱 컨덕터 라인들로 형성되고,

제1 그룹의 센싱 컨덕터 라인들은 N(양의 정수)개의 4변형 영역들로 형성되고,

어느 하나의 4변형 영역들에 있는 센싱 컨덕터 라인들은 서로 전기적으로 연결되어 있는 반면, 2개의 4변형 영역들에 있는 센싱 컨덕터 라인들은 연결되지 않음으로써, 박막 트랜지스터 및 센싱 전극층 위에 터치 패턴을 형성할 수 있는 것을 특징으로 하는 OLED 터치 디스플레이 패널 구조.

청구항 5

청구항 4에 있어서,

제2 그룹의 센싱 컨덕터 라인들은 N (양의 정수)개의 전도성 트레이스들로 형성되고,

N 개의 전도성 트레이스들의 각각은 상응하는 4변형 영역에 전기적으로 연결되어 있는 반면, 2개의 전도성 트레이스들은 전기적으로 연결되지 않는 것을 특징으로 하는 OLED 터치 디스플레이 패널 구조.

청구항 6

청구항 5에 있어서,

제1 방향은 제2 방향에 직교하는 것을 특징으로 하는 OLED 터치 디스플레이 패널 구조.

청구항 7

청구항 6에 있어서,

4변형 영역들의 각각은 직사각형, 정사각형 또는 마름모 모양으로 형성된 것을 특징으로 하는 OLED 터치 디스플레이 패널 구조.

청구항 8

청구항 7에 있어서,

박막 트랜지스터 및 센싱 전극층의 제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트들과 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들은 전도성 금속 물질 또는 합금 물질로 제조된 것을 특징으로 하는 OLED 터치 디스플레이 패널 구조.

청구항 9

청구항 8에 있어서,

전도성 물질은 크로뮴, 바륨, 알루미늄, 티타늄, 구리, 은, 금, 플래티늄 및 이들의 합금 중에서 선택되는 것을 특징으로 하는 OLED 터치 디스플레이 패널 구조.

청구항 10

청구항 1에 있어서,

음극층은 금속 물질로 형성되는 것을 특징으로 하는 OLED 터치 디스플레이 패널 구조.

청구항 11

청구항 10에 있어서,

금속 물질은 알루미늄, 은, 마그네슘, 칼슘, 포타슘, 리튬, 인듐의 합금 또는 불화 리튬, 불화 마그네슘, 산화 리튬 및 알루미늄의 혼합물에서 선택되는 것을 특징으로 하는 OLED 터치 디스플레이 패널 구조.

청구항 12

청구항 11에 있어서,

OLED층은 정공수송층, 발광층, 전자수송층을 포함하는 것을 특징으로 하는 OLED 터치 디스플레이 패널 구조.

명세서

기술분야

[0001] 본 고안은 터치 디스플레이 패널 구조에 관한 것으로서, 보다 상세하게, OLED 터치 디스플레이 패널 구조에 관한 것이다.

배경기술

[0002] 최근, 평판 패널 디스플레이 산업은 급속하게 발전되고 있으며, 경량, 경박, 작은 부피, 정밀 영상 품질을 추구하기 위해 여러 가지 형태의 평판-패널 디스플레이들이 전통적인 음극선 튜브 디스플레이(CRT)를 대체하기 위해 개발되고 있다. 도 1은 알려진 디스플레이 패널들의 형태들을 개략적으로 설명한다. 도 1에 도시된 바와 같이, 평판 패널 디스플레이는 액정 디스플레이(LCD), 플라즈마 디스플레이 패널(PDP), 유기 발광 다이오드(OLED) 디스플레이, 전계방출 디스플레이(FED), 진공 형광 디스플레이(VFD)를 포함한다.

[0003] 이러한 형태의 평판 패널 디스플레이들 중에서, 유기 발광 다이오드 디스플레이(OLED) 기술은 엄청난 잠재력을 가진다. OLED는 Eastman Kodak사에서 1987년 먼저 공표되었다. 이것은 얇은 두께, 경량, 자체 발광, 낮은 구동 전압, 높은 효율, 높은 콘트라스트, 높은 색 포화도, 빠른 응답성, 유연성 등의 특징을 가지기 때문에 TFT-LCD에 이어 긍정적으로 평가되는 디스플레이 기술로 간주된다. 최근, 이동 통신, 디지털 제품 및 디지털 텔레비전의 개발 때문에, 고품질 풀-칼라 평판-패널 디스플레이에 대한 요구가 급격하게 증가되고 있다. OLED 디스플레이는 두께, 전력-절감, 및 풀-칼라 디스플레이를 포함하는 LCD 디스플레이의 장점뿐만 아니라, LCD보다 더 좋은 광시야각, 자체 발광, 및 빠른 응답성의 특징을 가진다.

[0004] 도 2는 종래의 OLED 디스플레이의 기본 구조를 개략적으로 도시한다. OLED 디스플레이(200)는 음극층(210), OLED층(220), 양극층(230), 박막 트랜지스터층(240), 하부 기재(250), 및 상부 기재(260)를 구비하고, OLED 층(220)은 정공수송층(HTL)(221), 발광층(223), 전자수송층(ETL)(225)을 구비한다.

[0005] OLED의 발광 원리는 전자들과 정공들이 전기장의 인가에 의해 음극층(210)과 양극층(230)으로부터 각각 주사되고, 정공들이 정공수송 서브층(221)을 통과하고 전자들이 전자수송 서브층(225)을 통과한 후, 전자들과 정공들이 형광특성과 함께 발광층(223)으로 들어간 후 결합되어 여기된 양자를 생성하여, 즉각적으로 에너지를 방출하여 기저 상태로 복귀하는 방식이다. 방출된 에너지는 다른 발광 물질들에 근거하여 다른 색상들을 생성하게 됨으로써, OLED는 광을 발광하게 된다.

[0006] 종래의 OLED 디스플레이(200)는 상부 기재(260) 아래에 배치된 음극층(210)을 가진다. 음극층(210)은 상부 기재(260)의 정상으로부터 나오는 노이즈를 분리시키고 양극층(230)의 픽셀 전극들의 전류를 수용하기 위해 사용될 수 있으므로, 발광층(223)의 조명을 제어할 수 있다.

[0007] 종래의 터치 디스플레이 패널은 터치 패널과 터치 패널에 증착된 디스플레이 유닛을 구비한다. 터치 패널은 조작 인터페이스로서 구성된다. 터치 패널은 투명하기 때문에 디스플레이 유닛에 의해 생성된 이미지가 터치 패널에 의해 가려지지 않고 사용자가 직접 볼 수 있다. 그러한 잘 알려진 터치 패널 기술은 터치 디스플레이 패널의 중량과 두께를 증가시킬 수 있고, 광투과율을 더 감소시키고, 터치 디스플레이 패널의 반사율과 헤이즈(haze)를 증가시킬 수 있다.

[0008] 온셀(On-cell) 및 인셀(In-cell) 터치 기술은 전술한 전통적인 터치 기술의 단점을 극복하기 위해 고안되었다. 온셀 터치 기술은 박막에 터치 센서를 배치시킨 후 상부 유리 기재층의 상측에 박막을 결속시키는 것이다. 인셀 터치 기술은 디스플레이 유닛 내부에 터치 센서를 통합시킴으로써 디스플레이 유닛에 터치 패널의 능력을 제공하는 것이다. 따라서, 터치 디스플레이 패널은 조립 절차를 간소화하기 위해 부가적인 터치 패널과 결합될 필요가 없다. 그러한 기술은 디스플레이 패널 제조업계에 의해 일반적으로 개발되어 있다.

[0009] 온셀 터치 기술의 경우, 상부 유리 기재에 감지층이 구성될 필요가 있거나 상부 기재에 터치 감지 전극을 부가할 필요가 있기 때문에, 이것은 제조 비용을 증가시킬 뿐만 아니라 제조 공정을 복잡하게 하여, 개구율(aperture ratio)을 감소시킬 수 있으므로 제조 비용을 증가시킬 수 있다. 따라서, 전술한 종래 기술의 OLED 터

치 디스플레이 패널 구조는 개선될 필요성이 있다.

고안의 내용

해결하려는 과제

[0010] 본 고안의 목적은 OLED 디스플레이 패널에 인셀 터치 기술을 사용하여 재료 및 제조 비용을 현저하게 감소시킬 수 있는 OLED 터치 디스플레이 패널 구조를 제공하는 것이다.

과제의 해결 수단

[0011] 전술한 목적을 달성하기 위하여, 본 고안의 바람직한 예시적 실시예에 따른 OLED 터치 디스플레이 패널 구조는 상부 기재, 하부 기재, 음극층, 양극층, 및 박막 트랜지스터 및 센싱 전극층을 구비한다. 상부 기재와 하부 기재는 서로 평행하고, OLED층은 상부 기재와 하부 기재 사이에 배치된다. 음극층은 OLED층에 면하는 상부 기재의 일측에 배치된다. 양극층은 OLED층에 면하는 하부 기재의 일측에 배치되고 다수의 양극 픽셀 전극들을 구비한다. 박막 트랜지스터 및 센싱 전극층은 하부 기재와 양극층 사이에 배치되고, 스캔 라인 서브층과 데이터 라인 서브층을 구비한다. 스캔 라인 서브층은 제1 방향으로 배열된 다수의 스캔 라인들과 제2 방향으로 배열된 다수의 센싱 컨덕터 세그먼트들을 가지며, 제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트들은 다수의 스캔 라인들에 의해 분리된다. 데이터 라인 서브층은 OLED층에 면하는 스캔 라인 서브층의 일측에 배치되고 제2 방향에 배치된 다수의 데이터 라인들과 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들을 구비하고, 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들은 다수의 스캔 라인들에 의해 분리된다.

고안의 효과

[0012] 본 고안은 OLED 디스플레이 패널에 인셀 터치 기술을 사용하여 재료 및 제조 비용을 현저하게 감소시킬 수 있다.

도면의 간단한 설명

[0013] 도 1은 종래의 디스플레이 패널의 형태를 개략적으로 설명하는 블록도이다.
 도 2는 종래의 OLED의 기본 구조의 개략도이다.
 도 3은 본 고안의 바람직한 예시적 실시예에 따른 OLED 터치 디스플레이 패널 구조의 단면도이다.
 도 4는 본 고안의 바람직한 예시적 실시예에 따른 스캔 라인 서브층을 개략적으로 설명하는 도면이다.
 도 5는 본 고안의 바람직한 예시적 실시예에 따른 데이터 라인 서브층을 개략적으로 설명하는 도면이다.
 도 6은 본 고안의 바람직한 예시적 실시예에 따른 스캔 라인 서브층의 센싱 컨덕터 세그먼트들과 데이터 라인 서브층의 센싱 컨덕터 세그먼트들 사이의 전기적 연결을 개략적으로 설명하는 도면이다.
 도 7은 본 고안의 바람직한 예시적 실시예에 따른 스캔 라인 서브층과 데이터 라인 서브층의 전기적 연결을 설명하는 도면이다.
 도 8a는 도 7의 A-A'선을 따르는 단면도이다.
 도 8b는 도 7의 B-B'선을 따르는 단면도이다.
 도 9는 본 고안의 바람직한 예시적 실시예에 따른 스캔 라인 서브층과 데이터 라인 서브층의 전기적 연결을 개략적으로 설명하는 도면이다.
 도 10은 본 고안의 바람직한 예시적 실시예에 따른 4변형 영역들과 상응하는 트레이스들을 개략적으로 설명하는 도면이다.

고안을 실시하기 위한 구체적인 내용

- [0014] 본 고안은 OLED 터치 디스플레이 패널 구조에 관한 것이다.
- [0015] 도 3을 참조하면, 본 고안의 바람직한 예시적 실시예에 따른 OLED 터치 디스플레이 패널 구조(300)는 상부 기재(310), 하부 기재(320), OLED층(330), 박막 트랜지스터 및 센싱 전극층(340), 음극층(350), 및 양극층(360)을 구비한다.
- [0016] 상부 기재(310)와 하부 기재(320)는 바람직하게 유리 기재들이고 서로 평행하다. OLED층(330)은 상부 기재(310)와 하부 기재(320) 사이에 배치된다.
- [0017] 종래의 박막 트랜지스터(TFT)층은 OLED층(330)에 면하는 하부 기재(320)의 일측에 배치된다. 종래의 TFT층은 박막 트랜지스터와 투명 전극으로 형성된다.
- [0018] 본 고안의 바람직한 예시적 실시예에 있어서, 다수의 센싱 컨덕터 세그먼트들은 센싱 터치 패턴 구조가 구획되는 종래의 박막 트랜지스터 필름 위에 마련되어 본 고안에 따른 박막 트랜지스터 및 센싱 전극층(340)을 형성한다. 따라서, 디스플레이 패널의 상부 유리 기재 또는 하부 유리 기재에 센싱 전극층을 배치시킬 필요가 없으므로, 제조 비용을 줄일 수 있고, 제조 공정을 간소화하여 수율을 향상시킨다. 박막 트랜지스터 및 센싱 전극층(340)은 OLED층(330)에 면하는 하부 기재(320)의 일측에 배치된다. 박막 트랜지스터 및 센싱 전극층(340)은 스캔 라인 서브층(410)과 데이터 라인 서브층(510)을 구비한다. 도 3에는 스캔 라인 서브층과 데이터 라인 서브층의 위치 범위만 도시되어 있다.
- [0019] 도 4는 본 고안의 바람직한 예시적 실시예에 따른 스캔 라인 서브층의 개략도이다. 스캔 라인 서브층(410)은 제1 방향(X-방향)에 배치된 다수의 스캔 라인들(420)과 제2 방향(Y-방향)에 배치된 다수의 센싱 컨덕터 세그먼트들(430)을 구비하고, 제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(430)은 다수의 스캔 라인들(420)에 의해 분리된다. 또한, 도 4에 도시된 바와 같이, 다수의 센싱 컨덕터 세그먼트들(430)은 제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트 라인으로 간주되고, 각각의 센싱 컨덕터 세그먼트 라인은 제2 방향에서 정렬된 다수의 센싱 컨덕터 세그먼트들(430)을 가지는 한편 정렬된 2개의 인접한 센싱 컨덕터 세그먼트들(430)은 상응하는 스캔 라인(420)에 의해 분리된다. 다수의 센싱 컨덕터 세그먼트들(430)의 각각은 제2 방향에 배치되고, 제1 방향에 배치되어 센싱 컨덕터 세그먼트(430)의 2개의 측면으로 연장되는 제1 연장부(431)와 제2 연장부(433)를 각각 가진 2개의 끝단들을 가지며, 제1 방향은 제2 방향에 실질적으로 직교한다.
- [0020] 도 5는 본 고안의 바람직한 예시적 실시예에 따른 데이터 라인 서브층(510)의 개략도이다. 데이터 라인 서브층(510)은 OLED층(33)에 면하는 스캔 라인 서브층(410)의 일측에 배치되고 제2 방향(Y-방향)에 배치된 다수의 데이터 라인들(520)과 제1 방향(X-방향)에 배치된 다수의 센싱 컨덕터 세그먼트들(530)을 구비하고, 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(530)은 다수의 데이터 라인들(520)에 의해 분리된다. 또한, 도 5에 도시된 바와 같이, 다수의 센싱 컨덕터 세그먼트들(530)은 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트 라인으로 간주되고, 각각의 센싱 컨덕터 세그먼트 라인은 제1 방향에 정렬된 다수의 센싱 컨덕터 세그먼트들(530)을 가지는 한편 인접하여 정렬된 2개의 센싱 컨덕터 세그먼트들(530)은 상응하는 데이터 라인(520)에 의해 분리된다. 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(530)의 각각은 제2 방향(Y-방향)에 배치되어 센싱 컨덕터 세그먼트(530)의 2개의 측면을 향해 연장하는 제1 연장부(531)와 제2 연장부(533)를 각각 가진 2개의 끝단들을 포함한다.
- [0021] 도 6은 본 고안의 바람직한 예시적 실시예에 따른 스캔 라인 서브층의 센싱 컨덕터 세그먼트들(430)과 데이터 라인 서브층의 센싱 컨덕터 세그먼트들(530) 사이의 전기적 연결을 개략적으로 설명하는 도면이다. 센싱 컨덕터 세그먼트들(430)과 센싱 컨덕터 세그먼트들(530)은 각각 다른 층들에 배치되고, 연장부들(431)(433)(531)(533)은 부분적으로 중첩되기 때문에 연장부(431 또는 433)는 구멍(610)을 통해 연장부(531 또는 533)에 전기적으로 연결될 수 있다.
- [0022] 도 7은 본 고안의 바람직한 예시적 실시예에 따른 스캔 라인 서브층(410)과 데이터 라인 서브층(510) 사이의 전기적 연결을 개략도로서, 상부 기재(310)로부터 하부 기재(320)로 바라본 도면이고, 타원 C는 제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(430)을 나타내는데 사용되었고, 상부 기재(310)로부터 하부 기재(320)까지 실제로 볼 수 없다.
- [0023] 도 7에 도시된 바와 같이, 제1 방향에 배치된 센싱 컨덕터 세그먼트(530)의 라인 폭은 스캔 라인(420)의 라인 폭과 동일하고, 제2 방향에 배치된 센싱 컨덕터 세그먼트(430)의 라인 폭은 데이터 라인(520)의 라인 폭과 동일

하다. 다른 실시예에 있어서, 제1 방향에 배치된 센싱 컨덕터 세그먼트(530)의 라인 폭은 스캔 라인(420)의 라인 폭보다 더 작을 수 있고, 제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트(430)의 라인 폭은 데이터 라인(520)의 라인 폭 보다 더 작을 수 있다.

[0024] 본 고안에 있어서, 제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(430)은 데이터 라인들(520)의 위치들과 동일한 위치에 배치되지만 다른 층들에 배치된다. 유사하게, 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(530)은 스캔 라인들(420)의 위치들과 동일한 위치에 배치되지만 다른 층에 배치된다. 본 고안에 있어서, 제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(430)과 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(530)은 다수의 스캔 라인들(420)과 다수의 데이터 라인들(520)의 위치들에 상응하는 위치들에 배치된다.

[0025] 도 8a는 도 7의 A-A' 선을 따른 단면도이고, 도 8b는 도 7의 B-B' 선을 따른 단면도이다. 도 8a에 도시된 바와 같이, 스캔 라인(420)과 제2 방향에 배치된 제2 연장부(533) 사이에는 절연 영역(810)이 배치된다. 제2 방향에 배치된 제2 연장부(533)는 제1 방향에 배치된 제1 연장부(431)와 제1 방향에 배치된 제2 연장부(433)에 구멍(610)을 통해 전기적으로 연결된다. 스캔 라인(420)과 데이터 라인(520) 사이에는 절연 영역(810)이 배치된다.

[0026] 도 9는 본 고안의 바람직한 예시적 실시예에 따른 스캔 라인 서브층과 데이터 라인 서브층의 전기적 연결을 개략적으로 도시한 도면이다. 도 6 및 도 9에 도시된 바와 같이, 제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(430)과 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(530)은 각각 4변형 영역(910')과 트레이스(920')로 형성된다. 즉, 제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(430)과 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(530)은, 연장부들(431)(433)을 중첩된 연장부(531)(533)에 선택적인 전기적 연결에 의해, 제1 그룹의 센싱 컨덕터 라인들과 제2 그룹의 센싱 컨덕터 라인들로 각각 형성된다. 제1 그룹의 센싱 컨덕터 라인들은 N개의 4변형 영역들로 형성되고, 그 어떤 어느 하나의 4변형 영역들에 있는 센싱 컨덕터 라인들은 서로 전기적으로 연결되는 한편, 그 어떤 2개의 4변형 영역들에 있는 센싱 컨덕터 라인들은 전기적으로 연결되지 않고 박막 트랜지스터 및 센싱 전극층(340) 위에 터치 패턴을 형성한다. 제2 그룹의 센싱 컨덕터 라인은 N 개의 전도성 트레이스들(conductive traces)로 형성되고, N개의 전도성 트레이스들의 각각은 상응하는 4변형 영역에 전기적으로 연결되는 한편 2개의 전도성 트레이스들은 전기적으로 연결되지 않는다.

[0027] 도 10은 본 고안의 바람직한 예시적 실시예에 따른 4변형 영역들과 상응하는 트레이스들의 개략도로서, 상부 기재(310)로부터 하부 기재(320)를 바라본 도면이다. 도 10에 도시된 바와 같이, 제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(430)과 박막 트랜지스터 및 센싱 전극층(340)의 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(530)은 제1 방향(X-방향)과 제2 방향(Y-방향)에 배치되고, 제1 방향은 제2 방향에 실질적으로 직교한다. 제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(430)과 박막 트랜지스터 및 센싱 전극층(340)의 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(530)은 전도성 금속 물질 또는 합금 물질로 제조되고, 전도성 금속 물질은 크로뮴, 바륨, 알루미늄, 티타늄, 구리, 은, 금, 플래티늄 및 이들의 합금에서 선택된다.

[0028] 본 고안의 도면들은 예시적인 의미로 간주되어야 하고 척도는 문제가 되지 않는다. 연장부들(431)(433)(531)(533)은 전도성 금속 물질 또는 합금 물질로 제조된다.

[0029] 제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(430)과 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(530)은 제1 그룹의 센싱 컨덕터 라인들(910)과 제2 그룹의 센싱 컨덕터 라인들(920)로 형성된다. 제1 그룹의 센싱 컨덕터 라인들(910)은 N 개의 4변형 영역들(91-1 내지 91-N)로 형성되고, 여기서 N은 양의 정수이다. 어느 하나의 4변형 영역들에 있는 센싱 컨덕터 라인들은 서로 전기적으로 연결되는 한편 2개의 4변형 영역들에 있는 센싱 컨덕터 라인들은 전기적으로 연결되지 않으므로, 박막 트랜지스터 및 센싱 전극층(340) 위에 터치 패턴을 형성하게 된다.

[0030] 4변형 영역들(91-1 내지 91-N)의 각각은 직사각형, 정사각형, 마름모 모양으로 형성된다. 이 실시예에 있어서, 4변형 영역들(91-1 내지 91-N)의 각각은 직사각형 모양으로 형성된다.

[0031] 제2 그룹의 센싱 컨덕터 라인들(920)은 N 개의 컨덕터 트레이스들(92-1 내지 92-N)로 형성된다. N 개의 컨덕터 트레이스들의 각각은 상응하는 4변형 영역(91-1 내지 91-N)에 전기적으로 연결되는 한편 2개의 컨덕터 트레이스들(92-1 내지 92-N)은 전기적으로 연결되지 않는다.

[0032] 제1 그룹의 센싱 컨덕터 라인들(910)은 제2 그룹의 센싱 컨덕터 라인들(920)에 상응하게 연결된다. 따라서, 제1 그룹의 센싱 컨덕터 라인들(910)은 박막 트랜지스터 및 센싱 전극층(340) 위에 터치 패턴을 형성할 수 있다.

[0033] 도 3을 참조하면, 박막 트랜지스터 및 센싱 전극층(340)은 OLED층(330)에 면하는 하부 기재(320)의 일측에 배치된다. 다수의 스캔 라인들(420)과 다수의 데이터 라인들(520)에 부가하여, 박막 트랜지스터 및 센싱 전극층

(340)은 다수의 픽셀 트랜지스터들(341)을 포함한다. 박막 트랜지스터 및 센싱 전극층(340)은 디스플레이 픽셀 신호와 디스플레이 구동 신호에 따라 디스플레이를 작동시키기 위한 상응하는 픽셀 트랜지스터(341)를 구동하는데 사용된다.

[0034] 양극층(360)은 OLED층(330)에 면하는 하부 기재(320)의 일측에 배치되고 다수의 양극 픽셀 전극들(361)을 포함한다. 양극 픽셀 전극들(361)의 각각은 박막 트랜지스터 및 센싱 전극층(340)의 픽셀 구동 트랜지스터(341)의 어느 하나에 상응한다. 즉, 다수의 양극 픽셀 전극들의 각각은 상응하는 픽셀 트랜지스터(341)의 소스/드레인에 연결되어 특정 색상의 픽셀 전극 예를 들어 적색 픽셀 전극, 녹색 픽셀 전극, 또는 청색 픽셀 전극을 형성한다.

[0035] 음극층(350)은 OLED층(330)에 면하는 상부 기재(310)의 일측에서 상부 기재(310)와 OLED층(330) 사이에 배치된다. 음극층(350)은 금속 물질 바람직하게, 50nm보다 더 작은 두께를 가진 금속 물질로 형성된다. 금속 물질은 선택적으로 알루미늄, 은, 마그네슘, 칼슘, 포타슘, 리튬, 인듐 합금 또는 불화 리튬, 불화 마그네슘, 산화 리튬 및 알루미늄 혼합물일 수 있다. 음극층(350)의 두께는 50nm보다 더 작기 때문에, OLED층(330)에 의해 생성된 광은 그것을 통과하여 상부 기재(310)에 이미지를 나타낼 수 있다. 음극층(350)은 전폭(whole piece)에 전기적으로 연결되기 때문에, 그것은 차폐로서 사용될 수 있다. 또한, 음극층(350)은 양극 픽셀 전극(361)으로부터 나오는 전류를 수용한다.

[0036] OLED층(330)은 정공수송층(331), 발광층(333), 및 전자수송층(335)을 포함한다.

[0037] 전술한 바와 같이, 본 고안은 박막 트랜지스터 및 센싱 전극층(340)에 터치 패널을 형성할 수 있으므로, LCD 패널의 상부 유리 기재 또는 하부 유리 기재에 센싱 전극층을 배치시킬 필요가 없어지고, 제조 공정 수를 줄이고 비용을 낮출 수 있다.

[0038] 한편, 본 고안의 바람직한 예시적 실시예에 따른 제2 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(430)은 다수의 스캔 라인들(420)을 구획하기 위해 종래의 기술에서 사용되는 마스크에 구획될 수 있고, 본 고안의 바람직한 예시적 실시예에 따른 제1 방향에 배치된 다수의 센싱 컨덕터 세그먼트들(530)은 다수의 데이터 라인들(520)을 구획하기 위해 종래의 기술에서 사용되는 마스크에 구획될 수 있다. 따라서, 제조 공정의 수가 증가되지 않기 때문에 디스플레이 패널에 새로운 공정 단계를 추가하지 않고 터치 기능이 마련될 수 있다.

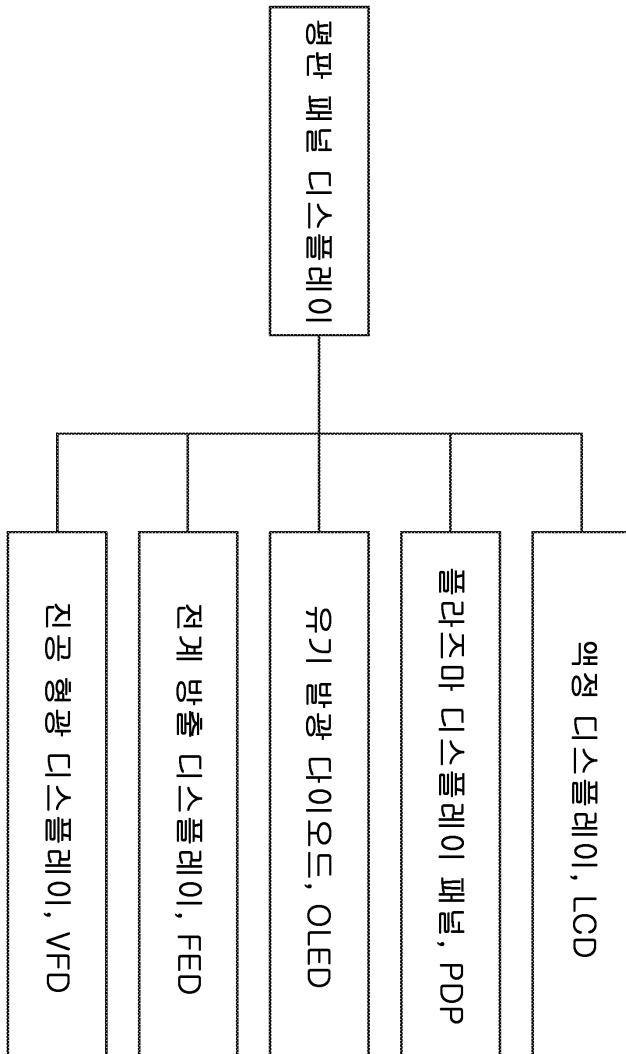
[0039] 본 고안은 바람직한 실시예들을 참조하여 설명되었지만, 첨부된 청구항의 고안의 정신과 범위를 벗어나지 않는 한 다양한 변형 및 개조가 가능하다는 것을 당업자는 이해할 것이다.

부호의 설명

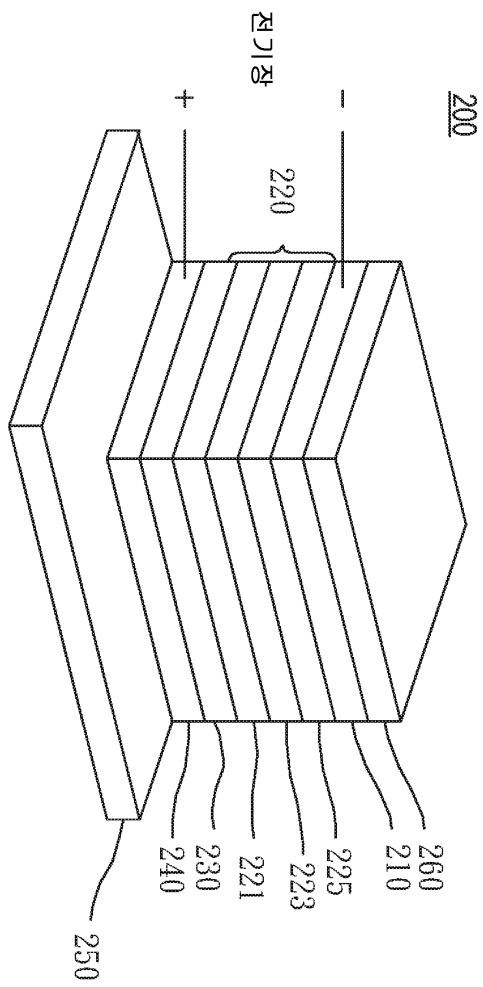
[0040]	300...패널 구조	310...상부 기재
	320...하부 기재	330...OLED층
	340...박막 트랜지스터 및 센싱 전극층	350...음극층
	360...양극층	341...픽셀 구동 트랜지스터
	343...게이트 라인	345...소스 라인
	347...센싱 컨덕터 라인	410...스캔 라인 서브층
	420...스캔 라인	430...센싱 컨덕터 세그먼트
	510...라인 서브층	520...데이터 라인
	530...센싱 컨덕터 세그먼트	431,531...제1 연장부
	433,533...제2 연장부	

도면

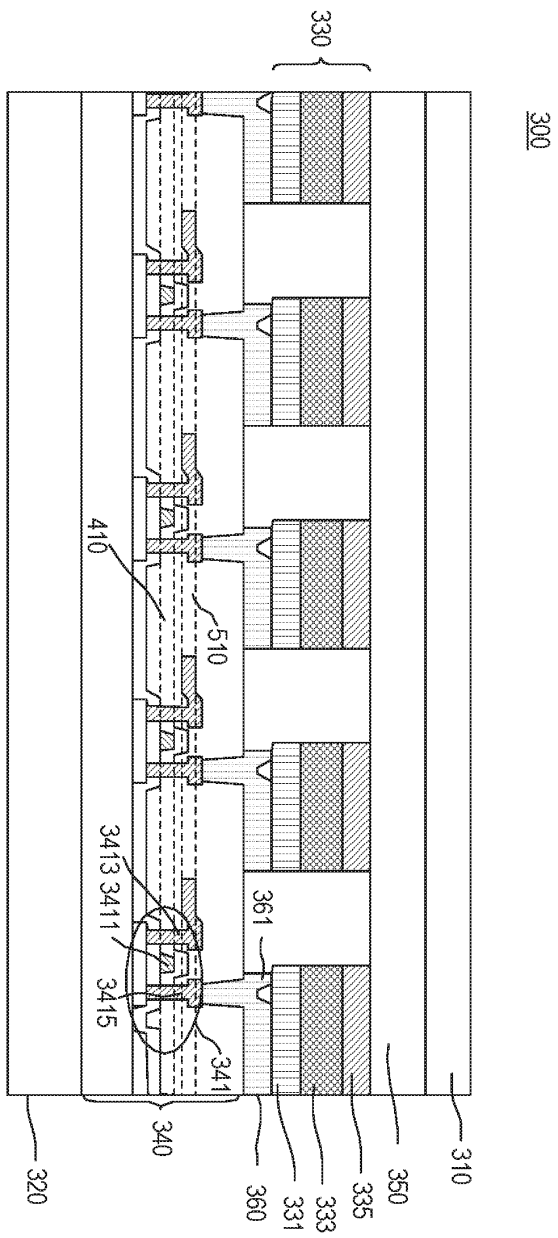
도면1



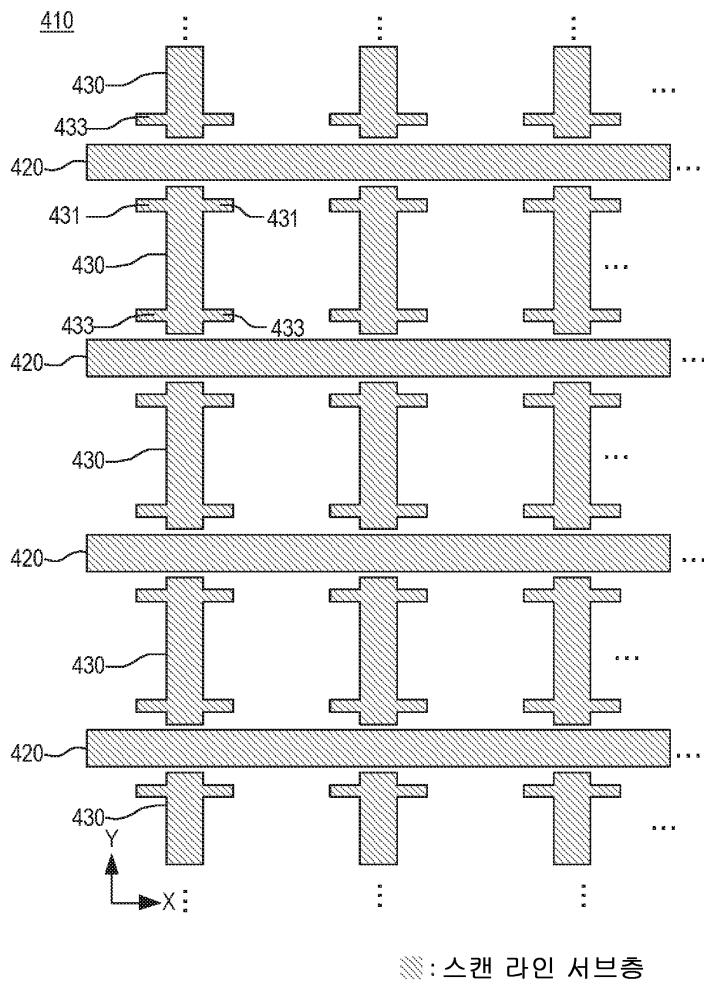
도면2



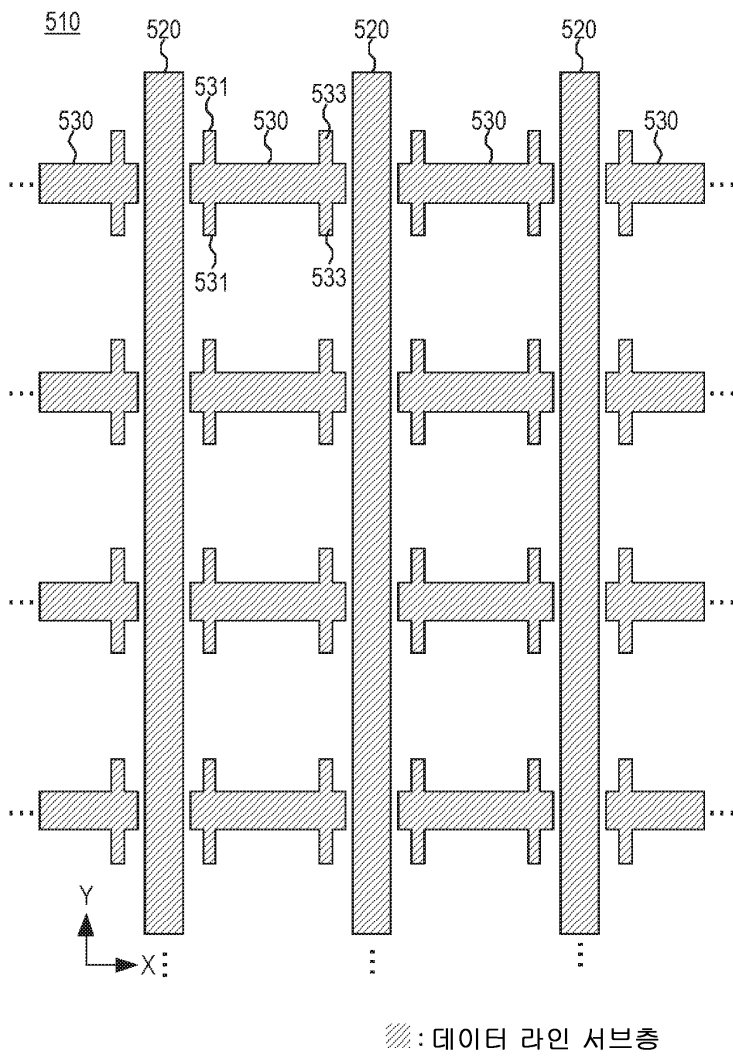
도면3



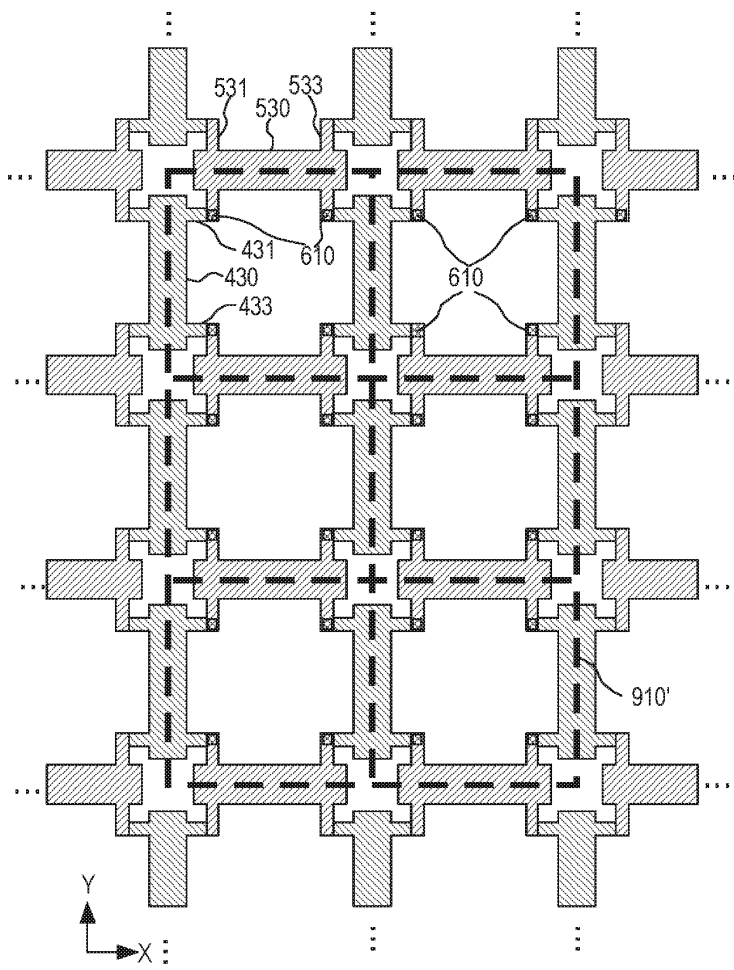
도면4



도면5

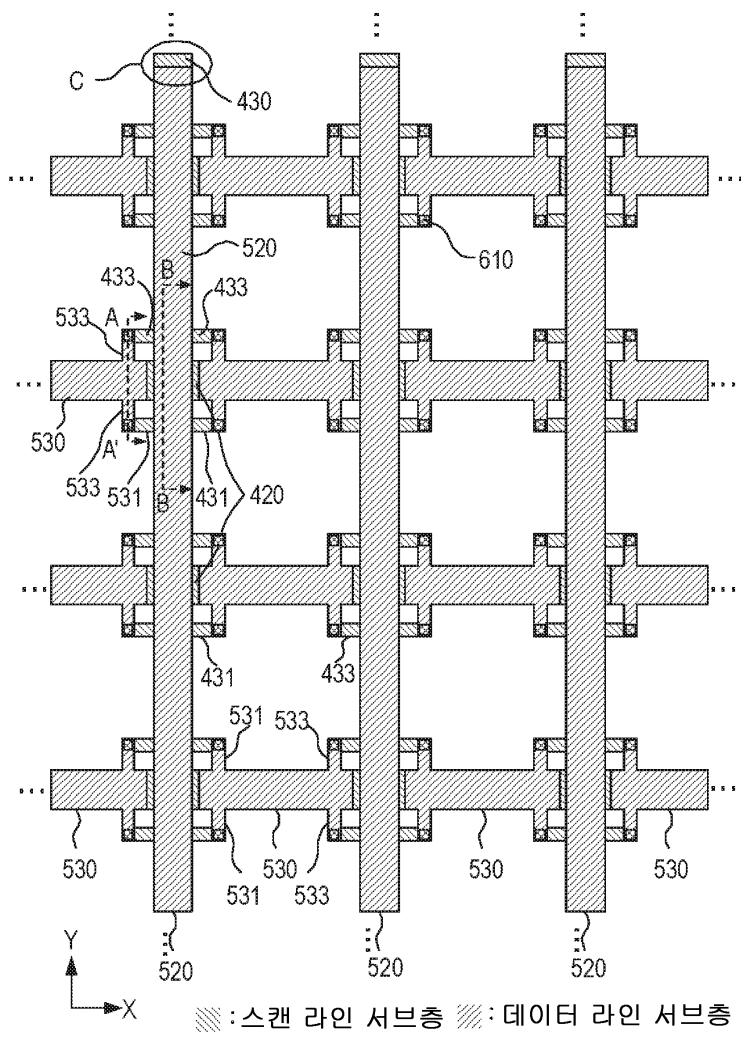


도면6

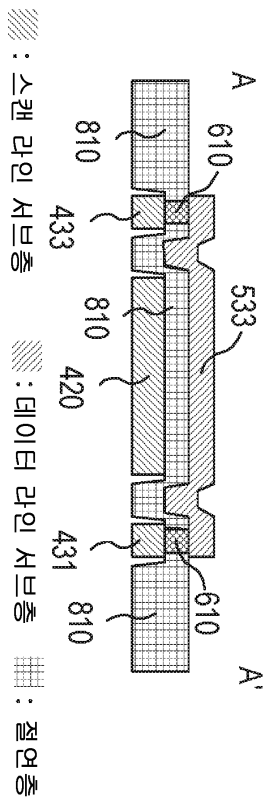


▨ : 스캔 라인 서브층 ▨ : 데이터 라인 서브층

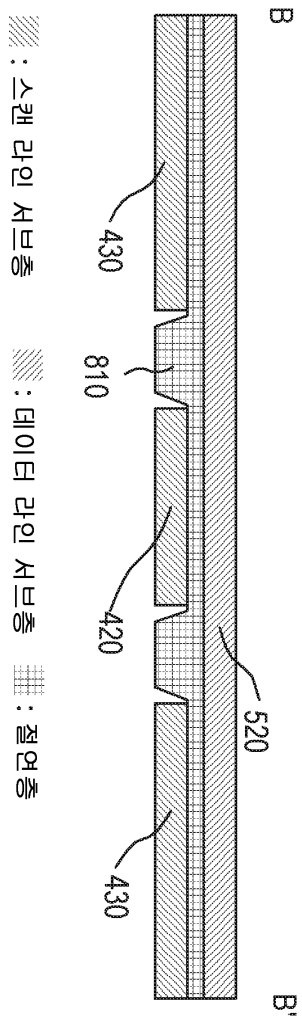
도면7



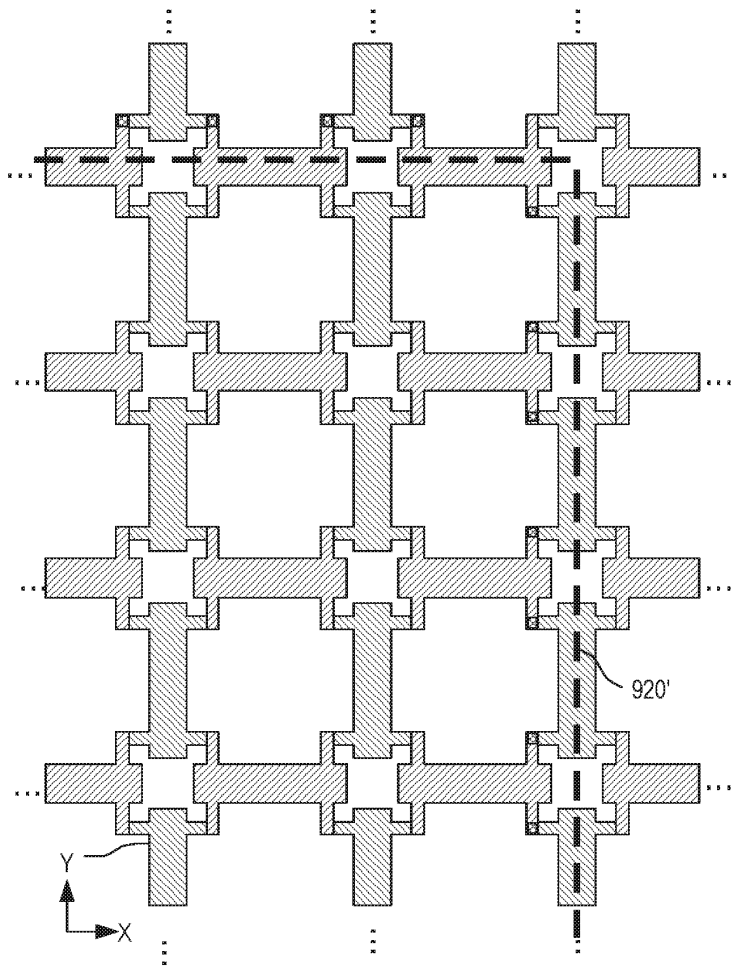
도면8a



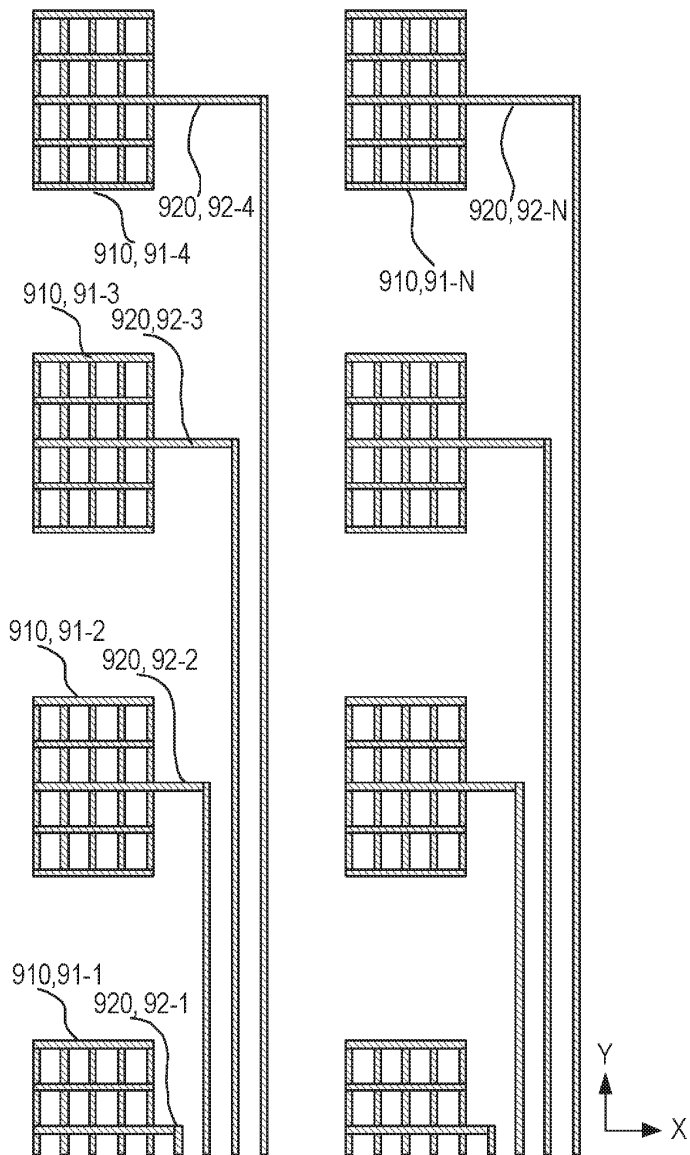
도면8b



도면9



도면10



专利名称(译)	OLED触控显示面板结构		
公开(公告)号	KR2020140005770U	公开(公告)日	2014-11-12
申请号	KR2020140003516	申请日	2014-05-02
[标]申请(专利权)人(译)	速博思股份有限公司		
申请(专利权)人(译)	超先生总公司联系		
当前申请(专利权)人(译)	超先生总公司联系		
[标]发明人	HSIANG YU LEE		
发明人	HSIANG YU LEE		
IPC分类号	H01L27/32 H01L51/50 G06F3/041		
CPC分类号	H01L27/323 G06F3/0412		
其他公开文献	KR200478826Y1		
外部链接	Espacenet		

摘要(译)

一种OLED触控显示面板结构，包括上基板，下基板，阴极层，阳极层，以及薄膜晶体管和感应电极层。薄膜晶体管和感测电极层包括扫描线子层和数据线子层。扫描线子层具有沿第一方向排列的多条扫描线和沿第二方向排列的多个传感导体段。沿第二方向布置的多个感测导体段由多条扫描线分开。数据线子层设置在扫描线子层的面向OLED层的一侧，并且具有沿第二方向布置的多条数据线和沿第一方向布置的多个传感导体段。沿第一方向布置的多个传感导体段由多条扫描线分开。

