



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0075955
(43) 공개일자 2020년06월29일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01) H01L 27/32 (2006.01)
H01L 29/786 (2006.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
H01L 27/32 (2013.01)

(21) 출원번호 10-2018-0163858
(22) 출원일자 2018년12월18일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자
이선희
서울특별시 강남구 언주로30길 21(도곡동, 아카데미스위트), 3903호

김세령
충청남도 아산시 탕정면 탕정면로 37(탕정삼성트라팰리스아파트), 304동 703호
(뒷면에 계속)

(74) 대리인
박영우

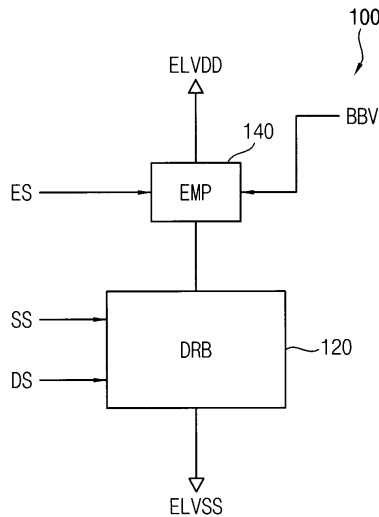
전체 청구항 수 : 총 22 항

(54) 발명의 명칭 화소 회로 및 이를 포함하는 유기 발광 표시 장치

(57) 요약

화소 회로는 유기 발광 소자, 스위칭 트랜지스터, 스토리지 커패시터, 구동 트랜지스터 및 발광 트랜지스터를 포함한다. 스위칭 트랜지스터는 스캔 신호에 응답하여 턴온 또는 턴오프된다. 스토리지 커패시터는 스위칭 트랜지스터가 턴온될 때 데이터 라인을 통해 인가되는 데이터 신호를 저장한다. 구동 트랜지스터는 스토리지 커패시터에 저장된 데이터 신호에 상응하는 구동 전류를 유기 발광 소자로 흐르게 한다. 발광 트랜지스터는 산화물 박막 트랜지스터로 구현되고, 고전원 전압과 저전원 전압 사이에서 유기 발광 소자 및 구동 트랜지스터와 직렬 연결되며, 발광 제어 신호에 응답하여 턴온 또는 턴오프된다. 이 때, 화소 회로는 발광 트랜지스터에 백-바이어싱 전압을 인가하여 발광 트랜지스터의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행한다.

대표도 - 도1



(52) CPC특허분류

H01L 29/78651 (2013.01)

H01L 29/7869 (2013.01)

G09G 2300/0823 (2013.01)

G09G 2330/028 (2013.01)

(72) 발명자

고은혜

경기도 용인시 기흥구 덕영대로2077번길 8(영덕동,
두진아파트), 102동 406호

김억수

서울특별시 서초구 현릉로8길 10-12(신원동, 힐스
테이트서초젠트리스), 101동 903호

김은현

경기도 수원시 영통구 영통로 111(망포동, 엘지동
수원자이아파트), 305동

명세서

청구범위

청구항 1

유기 발광 소자;

스캔 신호에 응답하여 턴온 또는 턴오프되는 스위칭 트랜지스터;

상기 스위칭 트랜지스터가 턴온될 때 데이터 라인을 통해 인가되는 데이터 신호를 저장하는 스토리지 커패시터;

상기 스토리지 커패시터에 저장된 상기 데이터 신호에 상응하는 구동 전류를 상기 유기 발광 소자로 흐르게 하는 구동 트랜지스터; 및

산화물 박막 트랜지스터로 구현되고, 고전원 전압과 저전원 전압 사이에서 상기 유기 발광 소자 및 상기 구동 트랜지스터와 직렬 연결되며, 발광 제어 신호에 응답하여 턴온 또는 턴오프되는 발광 트랜지스터를 포함하고,

상기 발광 트랜지스터에 백-바이어싱 전압을 인가하여 상기 발광 트랜지스터의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행하는 것을 특징으로 하는 화소 회로.

청구항 2

제 1 항에 있어서, 상기 스위칭 트랜지스터 및 상기 구동 트랜지스터 각각은 상기 산화물 박막 트랜지스터 또는 저온폴리실리콘 박막 트랜지스터로 구현되는 것을 특징으로 하는 화소 회로.

청구항 3

제 1 항에 있어서, 상기 발광 트랜지스터의 문턱 전압이 증가 또는 감소함에 따라 상기 백-바이어싱 전압이 조절되는 것을 특징으로 하는 화소 회로.

청구항 4

제 3 항에 있어서, 상기 발광 트랜지스터는 엔모스(n-channel metal oxide semiconductor; NMOS) 트랜지스터인 것을 특징으로 하는 화소 회로.

청구항 5

제 4 항에 있어서, 상기 백-바이어싱 전압은 양(positive)의 전압 레벨을 갖는 것을 특징으로 하는 화소 회로.

청구항 6

제 5 항에 있어서, 상기 백-바이어싱 전압은 상기 고전원 전압인 것을 특징으로 하는 화소 회로.

청구항 7

제 5 항에 있어서, 상기 발광 트랜지스터의 구동 시간이 증가함에 따라 상기 발광 트랜지스터의 상기 문턱 전압은 증가하고, 상기 발광 트랜지스터의 상기 문턱 전압이 증가하면 상기 백-바이어싱 전압은 증가되는 것을 특징으로 하는 화소 회로.

청구항 8

제 3 항에 있어서, 상기 발광 트랜지스터는 피모스(p-channel metal oxide semiconductor; PMOS) 트랜지스터인 것을 특징으로 하는 화소 회로.

청구항 9

제 8 항에 있어서, 상기 백-바이어싱 전압은 음(negative)의 전압 레벨을 갖는 것을 특징으로 하는 화소 회로.

청구항 10

제 9 항에 있어서, 상기 백-바이어싱 전압은 상기 저전원 전압인 것을 특징으로 하는 화소 회로.

청구항 11

제 9 항에 있어서, 상기 발광 트랜지스터의 구동 시간이 증가함에 따라 상기 발광 트랜지스터의 상기 문턱 전압이 감소하고, 상기 발광 트랜지스터의 상기 문턱 전압이 감소하면 상기 백-바이어싱 전압은 감소되는 것을 특징으로 하는 화소 회로.

청구항 12

화소 회로들을 포함하는 표시 패널;

상기 화소 회로들에 데이터 신호를 제공하는 데이터 드라이버;

상기 화소 회로들에 스캔 신호를 제공하는 스캔 드라이버;

상기 화소 회로들에 발광 제어 신호를 제공하는 발광 제어 드라이버; 및

상기 데이터 드라이버, 상기 스캔 드라이버 및 상기 발광 제어 드라이버를 제어하는 타이밍 컨트롤러를 포함하고,

상기 화소 회로들 각각은

유기 발광 소자;

상기 스캔 신호에 응답하여 턴온 또는 턴오프되는 스위칭 트랜지스터;

상기 스위칭 트랜지스터가 턴온될 때 데이터 라인을 통해 인가되는 상기 데이터 신호를 저장하는 스토리지 커패시터;

상기 스토리지 커패시터에 저장된 상기 데이터 신호에 상응하는 구동 전류를 상기 유기 발광 소자로 흐르게 하는 구동 트랜지스터; 및

산화물 박막 트랜지스터로 구현되고, 고전원 전압과 저전원 전압 사이에서 상기 유기 발광 소자 및 상기 구동 트랜지스터와 직렬 연결되며, 상기 발광 제어 신호에 응답하여 턴온 또는 턴오프되는 발광 트랜지스터를 포함하며,

상기 화소 회로들 각각은 상기 발광 트랜지스터에 백-바이어싱 전압을 인가하여 상기 발광 트랜지스터의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 13

제 12 항에 있어서, 상기 스위칭 트랜지스터 및 상기 구동 트랜지스터 각각은 상기 산화물 박막 트랜지스터 또는 저온폴리실리콘 박막 트랜지스터로 구현되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 14

제 12 항에 있어서, 상기 발광 트랜지스터의 문턱 전압이 증가 또는 감소함에 따라 상기 백-바이어싱 전압이 조절되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 15

제 14 항에 있어서, 상기 발광 트랜지스터는 엔모스(n-channel metal oxide semiconductor; NMOS) 트랜지스터인 것을 특징으로 하는 유기 발광 표시 장치.

청구항 16

제 15 항에 있어서, 상기 백-바이어싱 전압은 양(positive)의 전압 레벨을 갖는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 17

제 16 항에 있어서, 상기 발광 트랜지스터의 구동 시간이 증가함에 따라 상기 발광 트랜지스터의 상기 문턱 전

압은 증가하고, 상기 발광 트랜지스터의 상기 문턱 전압이 증가하면 상기 백-바이어싱 전압은 증가되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 18

제 14 항에 있어서, 상기 발광 트랜지스터는 피모스(p-channel metal oxide semiconductor; PMOS) 트랜지스터인 것을 특징으로 하는 유기 발광 표시 장치.

청구항 19

제 18 항에 있어서, 상기 백-바이어싱 전압은 음(negative)의 전압 레벨을 갖는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 20

제 19 항에 있어서, 상기 발광 트랜지스터의 구동 시간이 증가함에 따라 상기 발광 트랜지스터의 상기 문턱 전압이 감소하고, 상기 발광 트랜지스터의 상기 문턱 전압이 감소하면 상기 백-바이어싱 전압은 감소되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 21

유기 발광 소자;

스캔 신호에 응답하여 턴온 또는 턴오프되는 스위칭 트랜지스터;

상기 스위칭 트랜지스터가 턴온될 때 데이터 라인을 통해 인가되는 데이터 신호를 저장하는 스토리지 커패시터;

상기 스토리지 커패시터에 저장된 상기 데이터 신호에 상응하는 구동 전류를 상기 유기 발광 소자로 흐르게 하는 구동 트랜지스터; 및

상기 유기 발광 소자 및 상기 구동 트랜지스터와 직렬 연결되고, 제1 게이트 전극을 통해 인가되는 발광 제어 신호에 응답하여 턴온 또는 턴오프되는 발광 트랜지스터를 포함하고,

상기 발광 트랜지스터에 제2 게이트 전극을 통해 백-바이어싱 전압을 인가하여 상기 발광 트랜지스터의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행하는 것을 특징으로 하는 화소 회로.

청구항 22

제 21 항에 있어서, 상기 발광 트랜지스터는 산화물 박막 트랜지스터로 구현되는 것을 특징으로 하는 화소 회로.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치에 관한 것이다. 보다 상세하게는, 본 발명은 유기 발광 소자(예를 들어, 유기 발광 다이오드), 스토리지 커패시터 및 박막 트랜지스터들을 포함하는 화소 회로 및 이를 포함하는 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 일반적으로, 유기 발광 표시 장치의 화소 회로는 유기 발광 소자, 스토리지 커패시터 및 박막 트랜지스터들(예를 들어, 스위칭 트랜지스터, 구동 트랜지스터, 발광 트랜지스터 등)을 포함한다. 이 때, 종래의 화소 회로에서는, 스위칭 트랜지스터는 산화물 박막 트랜지스터로 구현되고, 구동 트랜지스터는 산화물 박막 트랜지스터나 저온폴리실리콘(low temperature poly-crystalline silicon; LTPS) 박막 트랜지스터로 구현되며, 발광 트랜지스터는 발광 구간 동안 턴온 상태를 유지해야 하므로 높은 신뢰성을 갖는 저온폴리실리콘 박막 트랜지스터로 구현되고 있다.

[0003] 최근에는, 모바일용 유기 발광 표시 장치에 적용하기 위해 모든 박막 트랜지스터들이 산화물 박막 트랜지스터들로 구현된 화소 회로가 제안되고 있다. 그러나, 이러한 화소 회로에서는 발광 트랜지스터도 산화물 박막 트랜지

스터로 구현되기 때문에, 구동 시간이 증가함에 따라 발광 트랜지스터가 쉽게 열화(예를 들어, 발광 트랜지스터가 엔모스(n-channel metal oxide semiconductor; NMOS) 트랜지스터인 경우 문턱 전압이 증가)되고, 그에 따라, 발광 구간 동안 온-전류(on-current)가 작아져 동일 조건인 경우에도 유기 발광 소자에 흐르는 전류가 작아지는(즉, 휘도 저하) 문제점이 있다.

[0004] 이러한 문제점을 해결하기 위해, 종래의 화소 회로는 발광 트랜지스터를 구현하는 산화물 박막 트랜지스터의 크기를 증가시킴으로써 발광 트랜지스터에 요구되는 높은 신뢰성을 확보하고 있으나, 발광 트랜지스터의 크기가 커짐에 따라 레이아웃(layout) 면에서 불리해지고, 그에 따라, 유기 발광 표시 장치의 해상도를 증가시키는 데에 한계가 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명의 일 목적은 발광 트랜지스터가 산화물 박막 트랜지스터로 구현되고 상대적으로 작은 사이즈를 가지더라도 발광 트랜지스터에 요구되는 높은 신뢰성을 확보할 수 있는 화소 회로를 제공하는 것이다.

[0006] 본 발명의 다른 목적은 상기 화소 회로를 포함함으로써 높은 동작 신뢰성을 확보함과 동시에 해상도 증가에 있어 발광 트랜지스터의 크기에 기인한 제약을 받지 않는 유기 발광 표시 장치를 제공하는 것이다.

[0007] 다만, 본 발명의 목적은 상술한 목적들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

과제의 해결 수단

[0008] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 화소 회로는 유기 발광 소자, 스캔 신호에 응답하여 턴온 또는 턴오프되는 스위칭 트랜지스터, 상기 스위칭 트랜지스터가 턴온될 때 데이터 라인을 통해 인가되는 데이터 신호를 저장하는 스토리지 커패시터, 상기 스토리지 커패시터에 저장된 상기 데이터 신호에 상응하는 구동 전류를 상기 유기 발광 소자로 흐르게 하는 구동 트랜지스터, 및 산화물 박막 트랜지스터로 구현되고, 고전원 전압과 저전원 전압 사이에서 상기 유기 발광 소자 및 상기 구동 트랜지스터와 직렬 연결되며, 발광 제어 신호에 응답하여 턴온 또는 턴오프되는 발광 트랜지스터를 포함할 수 있다. 이 때, 상기 화소 회로는 상기 발광 트랜지스터에 백-바이어싱 전압을 인가하여 상기 발광 트랜지스터의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행할 수 있다.

[0009] 일 실시예에 의하면, 상기 스위칭 트랜지스터 및 상기 구동 트랜지스터 각각은 상기 산화물 박막 트랜지스터 또는 저온폴리실리콘 박막 트랜지스터로 구현될 수 있다.

[0010] 일 실시예에 의하면, 상기 발광 트랜지스터의 문턱 전압이 증가 또는 감소함에 따라 상기 백-바이어싱 전압이 조절될 수 있다.

[0011] 일 실시예에 의하면, 상기 발광 트랜지스터는 엔모스(n-channel metal oxide semiconductor; NMOS) 트랜지스터일 수 있다.

[0012] 일 실시예에 의하면, 상기 백-바이어싱 전압은 양(positive)의 전압 레벨을 가질 수 있다.

[0013] 일 실시예에 의하면, 상기 백-바이어싱 전압은 상기 고전원 전압일 수 있다.

[0014] 일 실시예에 의하면, 상기 발광 트랜지스터의 구동 시간이 증가함에 따라 상기 발광 트랜지스터의 상기 문턱 전압은 증가하고, 상기 발광 트랜지스터의 상기 문턱 전압이 증가하면 상기 백-바이어싱 전압은 증가될 수 있다.

[0015] 일 실시예에 의하면, 상기 발광 트랜지스터는 피모스(p-channel metal oxide semiconductor; PMOS) 트랜지스터일 수 있다.

[0016] 일 실시예에 의하면, 상기 백-바이어싱 전압은 음(negative)의 전압 레벨을 가질 수 있다.

[0017] 일 실시예에 의하면, 상기 백-바이어싱 전압은 상기 저전원 전압일 수 있다.

[0018] 일 실시예에 의하면, 상기 발광 트랜지스터의 구동 시간이 증가함에 따라 상기 발광 트랜지스터의 상기 문턱 전압이 감소하고, 상기 발광 트랜지스터의 상기 문턱 전압이 감소하면 상기 백-바이어싱 전압은 감소될 수 있다.

[0019] 본 발명의 다른 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 유기 발광 표시 장치는 화소 회로들을 포

합하는 표시 패널, 상기 화소 회로들에 데이터 신호를 제공하는 데이터 드라이버, 상기 화소 회로들에 스캔 신호를 제공하는 스캔 드라이버, 상기 화소 회로들에 발광 제어 신호를 제공하는 발광 제어 드라이버, 상기 데이터 드라이버, 상기 스캔 드라이버 및 상기 발광 제어 드라이버를 제어하는 타이밍 컨트롤러를 포함할 수 있다. 상기 화소 회로들 각각은 유기 발광 소자, 상기 스캔 신호에 응답하여 턴온 또는 턴오프되는 스위칭 트랜지스터, 상기 스위칭 트랜지스터가 턴온될 때 데이터 라인을 통해 인가되는 상기 데이터 신호를 저장하는 스토리지 커패시터, 상기 스토리지 커패시터에 저장된 상기 데이터 신호에 상응하는 구동 전류를 상기 유기 발광 소자로 흐르게 하는 구동 트랜지스터, 및 산화물 박막 트랜지스터로 구현되고, 고전원 전압과 저전원 전압 사이에서 상기 유기 발광 소자 및 상기 구동 트랜지스터와 직렬 연결되며, 상기 발광 제어 신호에 응답하여 턴온 또는 턴오프되는 발광 트랜지스터를 포함할 수 있다. 이 때, 상기 화소 회로들 각각은 상기 발광 트랜지스터에 백-바이어싱 전압을 인가하여 상기 발광 트랜지스터의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행할 수 있다.

- [0020] 일 실시예에 의하면, 상기 스위칭 트랜지스터 및 상기 구동 트랜지스터 각각은 상기 산화물 박막 트랜지스터 또는 저온폴리실리콘 박막 트랜지스터로 구현될 수 있다.
- [0021] 일 실시예에 의하면, 상기 발광 트랜지스터의 문턱 전압이 증가 또는 감소함에 따라 상기 백-바이어싱 전압이 조절될 수 있다.
- [0022] 일 실시예에 의하면, 상기 발광 트랜지스터는 엔모스(n-channel metal oxide semiconductor; NMOS) 트랜지스터일 수 있다.
- [0023] 일 실시예에 의하면, 상기 백-바이어싱 전압은 양(positive)의 전압 레벨을 가질 수 있다.
- [0024] 일 실시예에 의하면, 상기 발광 트랜지스터의 구동 시간이 증가함에 따라 상기 발광 트랜지스터의 상기 문턱 전압은 증가하고, 상기 발광 트랜지스터의 상기 문턱 전압이 증가하면 상기 백-바이어싱 전압은 증가될 수 있다.
- [0025] 일 실시예에 의하면, 상기 발광 트랜지스터는 피모스(p-channel metal oxide semiconductor; PMOS) 트랜지스터일 수 있다.
- [0026] 일 실시예에 의하면, 상기 백-바이어싱 전압은 음(negative)의 전압 레벨을 가질 수 있다.
- [0027] 일 실시예에 의하면, 상기 발광 트랜지스터의 구동 시간이 증가함에 따라 상기 발광 트랜지스터의 상기 문턱 전압이 감소하고, 상기 발광 트랜지스터의 상기 문턱 전압이 감소하면 상기 백-바이어싱 전압은 감소될 수 있다.
- [0028] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 화소 회로는 유기 발광 소자, 스캔 신호에 응답하여 턴온 또는 턴오프되는 스위칭 트랜지스터, 상기 스위칭 트랜지스터가 턴온될 때 데이터 라인을 통해 인가되는 데이터 신호를 저장하는 스토리지 커패시터, 상기 스토리지 커패시터에 저장된 상기 데이터 신호에 상응하는 구동 전류를 상기 유기 발광 소자로 흐르게 하는 구동 트랜지스터, 및 상기 유기 발광 소자 및 상기 구동 트랜지스터와 직렬 연결되고, 제1 게이트 전극을 통해 인가되는 발광 제어 신호에 응답하여 턴온 또는 턴오프되는 발광 트랜지스터를 포함할 수 있다. 이 때, 상기 화소 회로는 상기 발광 트랜지스터에 제2 게이트 전극을 통해 백-바이어싱 전압을 인가하여 상기 발광 트랜지스터의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행할 수 있다.
- [0029] 일 실시예에 의하면, 상기 발광 트랜지스터는 산화물 박막 트랜지스터로 구현될 수 있다.

발명의 효과

- [0030] 본 발명의 실시예들에 따른 화소 회로는 고전원 전압과 저전원 전압 사이에서 유기 발광 소자 및 구동 트랜지스터와 직렬 연결되는 발광 트랜지스터에 백-바이어싱 전압을 인가하여 발광 트랜지스터의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행(이 때, 발광 트랜지스터의 문턱 전압이 증가 또는 감소함에 따라 발광 트랜지스터에 인가되는 백-바이어싱 전압이 조절됨)함으로써, 발광 트랜지스터가 산화물 박막 트랜지스터로 구현되고 상대적으로 작은 사이즈를 가지더라도 발광 트랜지스터에 요구되는 높은 신뢰성을 확보할 수 있다.
- [0031] 본 발명의 실시예들에 따른 유기 발광 표시 장치는 상기 화소 회로를 포함함으로써 높은 동작 신뢰성을 확보함과 동시에 해상도 증가에 있어 발광 트랜지스터의 크기에 기인한 제약을 받지 않을 수 있다.
- [0032] 다만, 본 발명의 효과는 상술한 효과들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

- [0033] 도 1은 본 발명의 실시예들에 따른 화소 회로를 나타내는 도면이다.
- 도 2는 도 1의 화소 회로의 일 예를 나타내는 도면이다.
- 도 3은 도 1의 화소 회로에 포함된 발광 트랜지스터의 구조의 일 예를 설명하기 위한 단면도이다.
- 도 4는 도 1의 화소 회로에 포함된 발광 트랜지스터의 일 예를 나타내는 도면이다.
- 도 5는 도 2의 발광 트랜지스터에 인가되는 백-바이어싱 전압을 조절하는 방법을 나타내는 순서도이다.
- 도 6은 도 1의 화소 회로에 포함된 발광 트랜지스터의 다른 예를 나타내는 도면이다.
- 도 7은 도 6의 발광 트랜지스터에 인가되는 백-바이어싱 전압을 조절하는 방법을 나타내는 순서도이다.
- 도 8은 본 발명의 실시예들에 따른 유기 발광 표시 장치를 나타내는 블록도이다.
- 도 9는 본 발명의 실시예들에 따른 전자 기기를 나타내는 블록도이다.
- 도 10은 도 9의 전자 기기가 스마트폰으로 구현된 일 예를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0034] 이하, 첨부한 도면들을 참조하여, 본 발명의 실시예들을 보다 상세하게 설명하고자 한다. 도면 상의 동일한 구성 요소에 대해서는 동일한 참조 부호를 사용하고 동일한 구성 요소에 대해서 중복된 설명은 생략하기로 한다.
- [0035] 도 1은 본 발명의 실시예들에 따른 화소 회로를 나타내는 도면이고, 도 2는 도 1의 화소 회로의 일 예를 나타내는 도면이며, 도 3은 도 1의 화소 회로에 포함된 발광 트랜지스터의 구조의 일 예를 설명하기 위한 단면도이다.
- [0036] 도 1 내지 도 3을 참조하면, 화소 회로(100)는 구동 블록(120) 및 발광 제어 블록(140)을 포함할 수 있다.
- [0037] 구동 블록(120)은 스캔 신호(SS)에 응답하여 데이터 신호(DS)를 수신하고, 데이터 신호(DS)에 상응하는 휘도의 광을 출력할 수 있다. 이를 위해, 구동 블록(120)은 유기 발광 소자(OLED), 스위칭 트랜지스터(ST), 스토리지 커패시터(CST) 및 구동 트랜지스터(DT)를 포함할 수 있다. 스위칭 트랜지스터(ST)는 스캔 신호(SS)에 응답하여 턴온 또는 턴오프될 수 있다. 이 때, 스위칭 트랜지스터(ST)는 산화물 박막 트랜지스터 또는 저온폴리실리콘 박막 트랜지스터로 구현될 수 있다. 스토리지 커패시터(CST)는 스위칭 트랜지스터(ST)가 턴오프될 때 데이터 라인을 통해 인가되는 데이터 신호(DS)를 저장할 수 있다. 구동 트랜지스터(DT)는 스토리지 커패시터(CST)에 저장된 데이터 신호(DS)에 상응하는 구동 전류를 유기 발광 소자(OLED)로 흐르게 할 수 있다. 이 때, 구동 트랜지스터(DT)는 산화물 박막 트랜지스터 또는 저온폴리실리콘 박막 트랜지스터로 구현될 수 있다. 유기 발광 소자(OLED)는 상기 구동 전류에 상응하는 휘도의 광을 출력할 수 있다. 이 때, 유기 발광 소자(OLED)는 유기 발광 다이오드일 수 있으나 그에 한정되지는 않는다.
- [0038] 발광 제어 블록(140)은 화소 회로(100)의 발광 여부를 제어할 수 있다. 이를 위해, 발광 제어 블록(140)은 발광 트랜지스터(ET)를 포함할 수 있다. 발광 트랜지스터(ET)는 산화물 박막 트랜지스터로 구현되고, 고전원 전압(ELVDD)과 저전원 전압(ELVSS) 사이에서 구동 블록(120)에 포함된 유기 발광 소자(OLED) 및 구동 트랜지스터(DT)와 직렬 연결되며, 발광 제어 신호(ES)에 응답하여 턴온 또는 턴오프될 수 있다. 이에, 화소 회로(100)는 발광 트랜지스터(ET)가 턴온되는 발광 구간 동안 유기 발광 소자(OLED)를 발광시키고, 발광 트랜지스터(ET)가 턴오프되는 비발광 구간 동안 유기 발광 소자(OLED)를 비발광(즉, 유기 발광 소자(OLED)의 발광을 준비)시킬 수 있다. 상술한 바와 같이, 발광 트랜지스터(ET)는 산화물 박막 트랜지스터로 구현되기 때문에 저온폴리실리콘 박막 트랜지스터로 구현되는 것에 비해 상대적으로 구동 시간에 따른 특성 변화(예를 들어, 문턱 전압 변화)가 크다. 이러한 문제점을 해결하기 위해, 화소 회로(100)는 발광 트랜지스터(ET)에 백-바이어싱 전압(BBV)을 인가하여 발광 트랜지스터(ET)의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행할 수 있다. 이에 대해서는 후술하기로 한다.
- [0039] 일 실시예에서, 도 2에 도시된 바와 같이, 화소 회로(100)는 3T-1C 구조(즉, 3개의 트랜지스터들(ST, DT, ET) 및 1개의 스토리지 커패시터(CST)를 포함하는 구조)를 갖고, 3개의 트랜지스터들(ST, DT, ET)은 모두 엔모스 트랜지스터들로 구현될 수 있다. 구체적으로, 구동 블록(120)은 유기 발광 소자(OLED), 스위칭 트랜지스터(ST), 스토리지 커패시터(CST) 및 구동 트랜지스터(DT)를 포함하고, 발광 제어 블록(140)은 발광 트랜지스터(ET)를 포함할 수 있다. 유기 발광 소자(OLED)는 제2 노드(N2)에 연결되는 애노드 및 저전원 전압(ELVSS)이 인가되는 캐

소드를 포함할 수 있다. 스위칭 트랜지스터(ST)는 데이터 신호(DS)가 인가되는 제1 전극, 제1 노드(N1)에 연결되는 제2 전극 및 스캔 신호(SS)가 인가되는 게이트 전극을 포함할 수 있다. 스토리지 커패시터(CST)는 제1 노드(N1)에 연결되는 제1 전극 및 제2 노드(N2)에 연결되는 제2 전극을 포함할 수 있다. 구동 트랜지스터(DT)는 발광 트랜지스터(ET)의 제2 전극에 연결되는 제1 전극, 제2 노드(N2)에 연결되는 제2 전극 및 제1 노드(N1)에 연결되는 게이트 전극을 포함할 수 있다. 발광 트랜지스터(ET)는 고전원 전압(ELVDD)이 인가되는 제1 전극, 구동 트랜지스터(DT)의 제1 전극에 연결되는 제2 전극, 발광 제어 신호(ES)가 인가되는 상부 게이트 전극 및 백-바이어싱 전압(BBV)이 인가되는 하부 게이트 전극을 포함할 수 있다.

[0040] 한편, 도 2에서는 화소 회로(100)가 유기 발광 소자(OLED), 스위칭 트랜지스터(ST), 스토리지 커패시터(CST), 구동 트랜지스터(DT) 및 발광 트랜지스터(ET)를 포함하는 것으로 설명하였으나, 이들은 화소 회로(100)가 동작 가능한 최소한의 구성 요소들을 언급한 것에 불과함을 이해하여야 한다. 다시 말하면, 화소 회로(100)는 유기 발광 소자(OLED), 스위칭 트랜지스터(ST), 스토리지 커패시터(CST), 구동 트랜지스터(DT) 및 발광 트랜지스터(ET) 외에 다른 구성 요소들을 더 포함할 수 있다. 예를 들어, 화소 회로(100)는 구동 트랜지스터(DT)의 문턱 전압을 보상(예를 들어, 내부 보상 또는 외부 보상)하기 위한 구성 요소들 및/또는 상기 노드들(N1, N2)을 초기화시키기 위한 구성 요소들을 더 포함할 수 있다. 또한, 도 2에 도시된 화소 회로(100) 내 구성 요소들(즉, 유기 발광 소자(OLED), 스위칭 트랜지스터(ST), 스토리지 커패시터(CST), 구동 트랜지스터(DT) 및 발광 트랜지스터(ET)) 간의 연결 구조는 예시적인 것으로서, 화소 회로(100) 내 구성 요소들 간의 연결 구조는 다양하게 변경될 수 있다. 예를 들어, 화소 회로(100)가 구동 트랜지스터(DT)의 문턱 전압을 보상하기 위한 구성 요소들 및/또는 상기 노드들(N1, N2)을 초기화시키기 위한 구성 요소들을 더 포함하는 경우, 화소 회로(100) 내 구성 요소들 간의 연결 구조는 추가된 구성 요소들과의 연결 구조를 형성하기 위해 변경될 수 있다.

[0041] 상술한 바와 같이, 화소 회로(100)는 발광 트랜지스터(ET)에 백-바이어싱 전압(BBV)을 인가하여 발광 트랜지스터(ET)의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행할 수 있다. 이를 위해, 발광 트랜지스터(ET)는 백-바이어싱 전압(BBV)이 인가되는 하부 게이트 전극을 추가적으로 포함할 수 있다. 예를 들어, 발광 트랜지스터(ET)는 도 3에 도시된 단면 구조를 가질 수 있다. 구체적으로, 발광 트랜지스터(ET)는 기판(10), 하부 게이트 전극(20), 게이트 절연층(30), 액티브층(40), 에치 스톱퍼층(50), 제1 및 제2 전극들(60, 70), 게이트 절연층(80) 및 상부 게이트 전극(90)이 순차적으로 형성된 단면 구조를 가질 수 있다. 기판(10)은 실리콘 반도체 기판, 유리 기판, 플라스틱 기판 등일 수 있다. 하부 게이트 전극(20)은 기판(10)의 상부에 형성될 수 있다. 예를 들어, 하부 게이트 전극(20)은 소정의 금속을 증착하고, 증착된 금속을 패터닝하는 방식으로 형성될 수 있다. 게이트 절연층(30)은 게이트 전극(20)을 커버하면서 게이트 전극(20)의 상부에 형성될 수 있다. 액티브층(40)은 게이트 절연층(30)의 상부에 형성될 수 있다. 액티브층(40)은 채널 영역, 소스 영역 및 드레인 영역을 제공하는데, 중앙 영역(예를 들어, 도 3에서 위로 돌출된 영역)은 채널 영역에 상응하고, 주변 영역은 소스 영역과 드레인 영역에 상응할 수 있다. 에치 스톱퍼층(50)은 액티브층(40)의 상부에 형성되며, 액티브층(40)의 일부 영역을 커버할 수 있다. 제1 및 제2 전극들(60, 70)은 에치 스톱퍼층(50)의 상부에 형성되며, 액티브층(40)의 노출된 소스 영역과 드레인 영역에 각각 접촉할 수 있다. 게이트 절연층(80)은 에치 스톱퍼층(50)과 제1 및 제2 전극들(60, 70)을 커버하면서 이들의 상부에 형성될 수 있다. 상부 게이트 전극(90)은 게이트 절연층(80)의 상부에 형성될 수 있다. 예를 들어, 상부 게이트 전극(90)은 소정의 금속을 증착하고, 증착된 금속을 패터닝하는 방식으로 형성될 수 있다. 다만, 이것은 예시적인 것으로서, 발광 트랜지스터(ET)는 다양한 단면 구조를 가질 수 있다.

[0042] 일반적으로, 산화물 박막 트랜지스터가 엔모스 트랜지스터인 경우 산화물 박막 트랜지스터의 문턱 전압이 증가(즉, 양의 방향으로 이동)하면, 동일 조건 하에서 산화물 박막 트랜지스터의 온-전류는 감소될 수 있다. 이 때, 산화물 박막 트랜지스터에 양의 전압 레벨을 갖는 백-바이어싱 전압(BBV)이 인가되면, 산화물 박막 트랜지스터의 문턱 전압이 감소(즉, 음의 방향으로 이동)하는 효과가 발생하고, 그에 따라, 동일 조건 하에서 산화물 박막 트랜지스터의 온-전류는 감소되지 않을 수 있다. 또한, 산화물 박막 트랜지스터가 피모스 트랜지스터인 경우 산화물 박막 트랜지스터의 문턱 전압이 감소(즉, 음의 방향으로 이동)하면, 동일 조건 하에서 산화물 박막 트랜지스터의 온-전류는 감소할 수 있다. 이 때, 산화물 박막 트랜지스터에 음의 전압 레벨을 갖는 백-바이어싱 전압(BBV)이 인가되면, 산화물 박막 트랜지스터의 문턱 전압이 증가(즉, 양의 방향으로 이동)하는 효과가 발생하고, 그에 따라, 동일 조건 하에서 산화물 박막 트랜지스터의 온-전류는 감소되지 않을 수 있다. 한편, 상기에서는 화소 회로(100) 내에서 발광 트랜지스터(ET)가 산화물 박막 트랜지스터로 구현되고, 스위칭 트랜지스터(ST)와 구동 트랜지스터(DT)는 산화물 박막 트랜지스터 또는 저온폴리실리콘 박막 트랜지스터로 구현되는 것으로 설명하였으나, 화소 회로(100)의 제조 공정을 단순화하기 위해 발광 트랜지스터(ET), 스위칭 트랜지스터(ST) 및 구

동 트랜지스터(DT)가 모두 산화물 박막 트랜지스터로 구현되는 것이 바람직하다.

[0043] 상술한 바와 같이, 화소 회로(100) 내에서 발광 트랜지스터(ET)가 상대적으로 낮은 신뢰성을 갖는(즉, 구동 시간에 따른 특성 변화가 상대적으로 큰) 산화물 박막 트랜지스터로 구현되기 때문에, 화소 회로(100)는 발광 트랜지스터(ET)의 사이즈 증가 없이 발광 트랜지스터(ET)의 높은 신뢰성을 확보하기 위해 발광 트랜지스터(ET) 내부에 형성된 하부 금속층(즉, 하부 게이트 전극(20))에 백-바이어싱 전압(BBV)을 인가하여 발광 트랜지스터(ET)의 문턱 전압 변화를 보상할 수 있다. 이 때, 발광 트랜지스터(ET)의 구동 시간이 증가함에 따라 발광 트랜지스터(ET)의 문턱 전압이 증가 또는 감소하면, 발광 트랜지스터(ET)에 인가되는 백-바이어싱 전압(BBV)은 조절될 수 있다. 일 실시예에서, 도 2에 도시된 바와 같이, 발광 트랜지스터(ET)는 엔모스 트랜지스터일 수 있다. 이 경우, 백-바이어싱 전압(BBV)은 양의 전압 레벨을 가질 수 있다. 실시예에 따라, 백-바이어싱 전압(BBV)은 외부에서 인가되는 양의 전압 레벨을 가진 정전압이거나 또는 고전원 전압(ELVDD)일 수 있다. 이 경우, 발광 트랜지스터(ET)의 구동 시간이 증가함에 따라 발광 트랜지스터(ET)의 문턱 전압은 증가(즉, 양의 방향으로 이동)하고, 발광 트랜지스터(ET)의 문턱 전압이 증가하면 발광 트랜지스터(ET)에 인가되는 백-바이어싱 전압(BBV)은 증가(즉, 양의 방향으로 이동)할 수 있다. 다른 실시예에서, 발광 트랜지스터(ET)는 피모스 트랜지스터일 수 있다. 이 경우, 백-바이어싱 전압(BBV)은 음의 전압 레벨을 가질 수 있다. 실시예에 따라, 백-바이어싱 전압(BBV)은 외부에서 인가되는 음의 전압 레벨을 가진 정전압이거나 또는 저전원 전압(ELVSS)일 수 있다. 이 경우, 발광 트랜지스터(ET)의 구동 시간이 증가함에 따라 발광 트랜지스터(ET)의 문턱 전압은 감소(즉, 음의 방향으로 이동)하고, 발광 트랜지스터(ET)의 문턱 전압이 감소하면 발광 트랜지스터(ET)에 인가되는 백-바이어싱 전압(BBV)은 감소(즉, 음의 방향으로 이동)할 수 있다.

[0044] 이와 같이, 화소 회로(100)는 고전원 전압(ELVDD)과 저전원 전압(ELVSS) 사이에서 유기 발광 소자(OLED) 및 구동 트랜지스터(DT)와 직렬 연결되는 발광 트랜지스터(ET)에 백-바이어싱 전압(BBV)을 인가하여 발광 트랜지스터(ET)의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행(이 때, 발광 트랜지스터(ET)의 문턱 전압이 증가 또는 감소함에 따라 발광 트랜지스터(ET)에 인가되는 백-바이어싱 전압(BBV)이 조절됨)함으로써, 발광 트랜지스터(ET)가 산화물 박막 트랜지스터로 구현되고 상대적으로 작은 사이즈를 가지더라도 발광 트랜지스터(ET)에 요구되는 높은 신뢰성을 충분히 확보할 수 있다. 이에, 화소 회로(100)를 포함하는 유기 발광 표시 장치는 높은 동작 신뢰성을 확보함과 동시에 해상도 증가에 있어 발광 트랜지스터(ET)의 크기에 기인한 제약을 받지 않을 수 있다. 한편, 도 2에서는 스위칭 트랜지스터(ST), 구동 트랜지스터(DT) 및 발광 트랜지스터(ET)가 모두 엔모스 트랜지스터로 도시되었으나, 요구되는 조건에 따라, 스위칭 트랜지스터(ST), 구동 트랜지스터(DT) 및 발광 트랜지스터(ET)는 모두 피모스 트랜지스터로 구현되거나 또는 엔모스 트랜지스터와 피모스 트랜지스터의 조합으로 구현될 수 있다.

[0045] 도 4는 도 1의 화소 회로에 포함된 발광 트랜지스터의 일 예를 나타내는 도면이고, 도 5는 도 2의 발광 트랜지스터에 인가되는 백-바이어싱 전압을 조절하는 방법을 나타내는 순서도이다.

[0046] 도 4 및 도 5를 참조하면, 발광 트랜지스터(ET)는 엔모스 트랜지스터일 수 있다. 즉, 발광 트랜지스터(ET)는 소스 전극(SOURCE), 드레인 전극(DRAIN), 상부 게이트 전극(GATE) 및 하부 게이트 전극(미도시)을 포함하고, 발광 트랜지스터(ET)의 하부 게이트 전극(즉, 하부 금속층)에 백-바이어싱 전압(BBV)이 인가될 수 있다. 이 경우, 발광 트랜지스터(ET)는 발광 트랜지스터(ET)의 상부 게이트 전극(GATE)에 인가되는 발광 제어 신호(ES)가 양의 전압 레벨일 때 턴온되고, 발광 트랜지스터(ET) 내부에 형성되는 채널은 n채널이며, 발광 트랜지스터(ET)의 구동 시간이 증가함에 따라 발광 트랜지스터(ET)의 문턱 전압이 증가(즉, 양의 방향으로 이동)하기 때문에, 발광 트랜지스터(ET)의 하부 게이트 전극으로 인가되는 백-바이어싱 전압(BBV)은 양의 전압 레벨을 가질 수 있다. 일 실시예에서, 백-바이어싱 전압(BBV)은 외부에서 인가되는 양의 전압 레벨을 가진 정전압일 수 있다. 다른 실시예에서, 백-바이어싱 전압(BBV)은 양의 전압 레벨을 가진 고전원 전압(ELVDD)일 수 있다. 도 5에 도시된 바와 같이, 화소 회로(100)는 발광 트랜지스터(ET)의 문턱 전압을 측정(S110)(예를 들어, 발광 트랜지스터(ET)의 누적 구동 시간을 확인하여 발광 트랜지스터(ET)의 문턱 전압을 예측하거나 외부 센싱 회로를 통해 발광 트랜지스터(ET)의 문턱 전압을 센싱하는 방식으로 발광 트랜지스터(ET)의 문턱 전압을 측정)하고, 발광 트랜지스터(ET)의 문턱 전압이 증가(즉, 양의 방향으로 이동)했는지 여부를 확인(S120)할 수 있다. 이 때, 발광 트랜지스터(ET)의 문턱 전압이 증가한 것으로 확인되면, 화소 회로(100)는 발광 트랜지스터(ET)에 인가되는 백-바이어싱 전압(BBV)을 증가(즉, 양의 방향으로 이동)(S130)시킬 수 있다. 반면에, 발광 트랜지스터(ET)의 문턱 전압이 증가하지 않은 것으로 확인되면, 화소 회로(100)는 발광 트랜지스터(ET)에 인가되는 백-바이어싱 전압(BBV)을 유지(S140)시킬 수 있다.

[0047] 도 6은 도 1의 화소 회로에 포함된 발광 트랜지스터의 다른 예를 나타내는 도면이고, 도 7은 도 6의 발광 트랜

지스터에 인가되는 백-바이어싱 전압을 조절하는 방법을 나타내는 순서도이다.

[0048] 도 6 및 도 7을 참조하면, 발광 트랜지스터(ET)는 피모스 트랜지스터일 수 있다. 즉, 발광 트랜지스터(ET)는 소스 전극(SOURCE), 드레인 전극(DRAIN), 상부 게이트 전극(GATE) 및 하부 게이트 전극(미도시)을 포함하고, 발광 트랜지스터(ET)의 하부 게이트 전극(즉, 하부 금속층)에 백-바이어싱 전압(BBV)이 인가될 수 있다. 이 경우, 발광 트랜지스터(ET)는 발광 트랜지스터(ET)의 상부 게이트 전극(GATE)에 인가되는 발광 제어 신호(ES)가 음의 전압 레벨일 때 턴온되고, 발광 트랜지스터(ET) 내부에 형성되는 채널은 p채널이며, 발광 트랜지스터(ET)의 구동 시간이 증가함에 따라 발광 트랜지스터(ET)의 문턱 전압이 감소(즉, 음의 방향으로 이동)하기 때문에, 발광 트랜지스터(ET)의 하부 게이트 전극으로 인가되는 백-바이어싱 전압(BBV)은 음의 전압 레벨을 가질 수 있다. 일 실시예에서, 백-바이어싱 전압(BBV)은 외부에서 인가되는 음의 전압 레벨을 가진 정전압일 수 있다. 다른 실시예에서, 백-바이어싱 전압(BBV)은 음의 전압 레벨을 가진 저전원 전압(ELVSS)일 수 있다. 도 7에 도시된 바와 같이, 화소 회로(100)는 발광 트랜지스터(ET)의 문턱 전압을 측정(S210)(예를 들어, 발광 트랜지스터(ET)의 누적 구동 시간을 확인하여 발광 트랜지스터(ET)의 문턱 전압을 예측하거나 외부 센싱 회로를 통해 발광 트랜지스터(ET)의 문턱 전압을 센싱하는 방식으로 발광 트랜지스터(ET)의 문턱 전압을 측정)하고, 발광 트랜지스터(ET)의 문턱 전압이 감소(즉, 음의 방향으로 이동)했는지 여부를 확인(S220)할 수 있다. 이 때, 발광 트랜지스터(ET)의 문턱 전압이 감소한 것으로 확인되면, 화소 회로(100)는 발광 트랜지스터(ET)에 인가되는 백-바이어싱 전압(BBV)을 감소(즉, 음의 방향으로 이동)(S230)시킬 수 있다. 반면에, 발광 트랜지스터(ET)의 문턱 전압이 감소하지 않은 것으로 확인되면, 화소 회로(100)는 발광 트랜지스터(ET)에 인가되는 백-바이어싱 전압(BBV)을 유지(S240)시킬 수 있다.

[0049] 도 8은 본 발명의 실시예들에 따른 유기 발광 표시 장치를 나타내는 블록도이다.

[0050] 도 8을 참조하면, 유기 발광 표시 장치(500)는 표시 패널(510), 데이터 드라이버(520), 스캔 드라이버(530), 발광 제어 드라이버(540) 및 타이밍 컨트롤러(550)를 포함할 수 있다.

[0051] 표시 패널(510)은 화소 회로(511)들을 포함할 수 있다. 표시 패널(510)은 데이터 라인들을 통해 데이터 드라이버(520)에 연결되고, 스캔 라인들을 통해 스캔 드라이버(530)에 연결되며, 발광 제어 라인들을 통해 발광 제어 드라이버(540)에 연결될 수 있다. 데이터 드라이버(520)는 데이터 라인들을 통해 표시 패널(510)에 데이터 신호(DS)를 제공할 수 있다. 즉, 데이터 드라이버(520)는 화소 회로(511)들에 데이터 신호(DS)를 제공할 수 있다. 스캔 드라이버(530)는 스캔 라인들을 통해 표시 패널(510)에 스캔 신호(SS)를 제공할 수 있다. 즉, 스캔 드라이버(530)는 화소 회로(511)들에 스캔 신호(SS)를 제공할 수 있다. 발광 제어 드라이버(540)는 발광 제어 라인들을 통해 표시 패널(510)에 발광 제어 신호(ES)를 제공할 수 있다. 즉, 발광 제어 드라이버(540)는 화소 회로(511)들에 발광 제어 신호(ES)를 제공할 수 있다. 타이밍 제어부(550)는 복수의 제어 신호들(CTL(1), CTL(2), CTL(3))을 생성하여 스캔 드라이버(530), 데이터 드라이버(520) 및 발광 제어 드라이버(540)에 제공함으로써 스캔 드라이버(530), 데이터 드라이버(520) 및 발광 제어 드라이버(540)를 제어할 수 있다. 한편, 타이밍 컨트롤러(550)는 이미지 데이터를 입력받아 소정의 데이터 처리(예를 들어, 열화 보상 등)를 수행하여 데이터 드라이버(520)에 제공할 수 있다.

[0052] 한편, 표시 패널(510)에 포함된 화소 회로(511)는 산화물 박막 트랜지스터로 구현되고 고전원 전압과 저전원 전압 사이에서 유기 발광 소자 및 구동 트랜지스터와 직렬 연결되는 발광 트랜지스터를 포함할 수 있다. 이 때, 화소 회로(511) 내 발광 트랜지스터는 산화물 박막 트랜지스터로 구현되어 상대적으로 구동 시간에 따른 특성 변화(예를 들어, 문턱 전압 변화)가 크기 때문에, 발광 트랜지스터에 일반적으로 요구되는 높은 신뢰성을 확보하지 못할 수 있다. 이에, 화소 회로(511)는 발광 트랜지스터에 백-바이어싱 전압을 인가하여 발광 트랜지스터의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행함으로써, 발광 트랜지스터가 산화물 박막 트랜지스터로 구현되고 상대적으로 작은 사이즈를 가지더라도 발광 트랜지스터에 요구되는 높은 신뢰성을 확보할 수 있다. 이를 위해, 화소 회로(511)는 유기 발광 소자, 스캔 신호(SS)에 응답하여 턴온 또는 턴오프되는 스위칭 트랜지스터, 스위칭 트랜지스터가 턴온될 때 데이터 라인을 통해 인가되는 데이터 신호(DS)를 저장하는 스토리지 커패시터, 스토리지 커패시터에 저장된 데이터 신호(DS)에 상응하는 구동 전류를 유기 발광 소자로 흐르게 하는 구동 트랜지스터 및 발광 제어 신호(ES)에 응답하여 턴온 또는 턴오프되는 발광 트랜지스터를 포함할 수 있다. 상술한 바와 같이, 화소 회로(511)는 발광 트랜지스터에 백-바이어싱 전압을 인가하여 발광 트랜지스터의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행할 수 있다. 한편, 화소 회로(511) 내 스위칭 트랜지스터 및 구동 트랜지스터 각각은 산화물 박막 트랜지스터 또는 저온폴리실리콘 박막 트랜지스터로 구현될 수 있으나, 화소 회로(511)의 제조 공정을 단순화하기 위해서는 발광 트랜지스터와 마찬가지로 산화물 박막 트랜지스터로 구현되는

것이 바람직하다.

- [0053] 화소 회로(511)가 발광 트랜지스터에 백-바이어싱 전압을 인가하여 발광 트랜지스터의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행함에 있어서, 발광 트랜지스터의 문턱 전압이 증가 또는 감소함에 따라 발광 트랜지스터에 인가되는 백-바이어싱 전압은 조절될 수 있다. 일 실시예에서, 발광 트랜지스터는 엔모스 트랜지스터일 수 있다. 이 때, 발광 트랜지스터에 인가되는 백-바이어싱 전압은 양의 전압 레벨을 가질 수 있다. 이 경우, 발광 트랜지스터의 구동 시간이 증가함에 따라 발광 트랜지스터의 문턱 전압은 증가하고, 발광 트랜지스터의 문턱 전압이 증가하면 발광 트랜지스터에 인가되는 백-바이어싱 전압이 증가될 수 있다. 다른 실시예에서, 발광 트랜지스터는 피모스 트랜지스터일 수 있다. 이 때, 발광 트랜지스터에 인가되는 백-바이어싱 전압은 음의 전압 레벨을 가질 수 있다. 이 경우, 발광 트랜지스터의 구동 시간이 증가함에 따라 발광 트랜지스터의 문턱 전압이 감소하고, 발광 트랜지스터의 문턱 전압이 감소하면 발광 트랜지스터에 인가되는 백-바이어싱 전압이 감소될 수 있다. 다만, 이에 대해서는 도 1 내지 도 7을 참조하여 설명한 바 있으므로, 그에 대한 중복되는 설명은 생략하기로 한다. 이와 같이, 화소 회로(511)는 발광 트랜지스터에 백-바이어싱 전압을 인가하여 발광 트랜지스터의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행함으로써 발광 트랜지스터가 산화물 박막 트랜지스터로 구현되고 상대적으로 작은 사이즈를 가지더라도 발광 트랜지스터에 요구되는 높은 신뢰성을 확보할 수 있고, 그에 따라, 화소 회로(511)를 포함하는 유기 발광 표시 장치(500)는 높은 동작 신뢰성을 확보함과 동시에 해상도 증가에 있어 발광 트랜지스터의 크기에 기인한 제약을 받지 않을 수 있다.
- [0054] 도 9는 본 발명의 실시예들에 따른 전자 기기를 나타내는 블록도이고, 도 10은 도 9의 전자 기기가 스마트폰으로 구현된 일 예를 나타내는 도면이다.
- [0055] 도 9 및 도 10을 참조하면, 전자 기기(1000)는 프로세서(1010), 메모리 장치(1020), 스토리지 장치(1030), 입출력 장치(1040), 파워 서플라이(1050) 및 유기 발광 표시 장치(1060)를 포함할 수 있다. 이 때, 유기 발광 표시 장치(1060)는 도 8의 유기 발광 표시 장치(500)에 상응할 수 있다. 또한, 전자 기기(1000)는 비디오 카드, 사운드 카드, 메모리 카드, USB 장치 등과 통신하거나, 또는 다른 시스템들과 통신할 수 있는 여러 포트(port)들을 더 포함할 수 있다. 일 실시예에서, 도 10에 도시된 바와 같이, 전자 기기(1000)는 스마트폰으로 구현될 수 있다. 다만, 이것은 예시적인 것으로서, 전자 기기(1000)가 그에 한정되지는 않는다. 예를 들어, 전자 기기(1000)는 휴대폰, 비디오폰, 스마트패드, 스마트 워치, 태블릿 PC, 차량용 네비게이션, 컴퓨터 모니터, 노트북, 헤드 마운트 디스플레이 장치 등으로 구현될 수도 있다.
- [0056] 프로세서(1010)는 특정 계산들 또는 태스크(task)들을 수행할 수 있다. 실시예에 따라, 프로세서(1010)는 마이크로프로세서(micro processor), 중앙 처리 유닛(central processing unit), 어플리케이션 프로세서(application processor) 등일 수 있다. 프로세서(1010)는 어드레스 버스(address bus), 제어 버스(control bus) 및 데이터 버스(data bus) 등을 통해 다른 구성 요소들에 연결될 수 있다. 실시예에 따라, 프로세서(1010)는 주변 구성 요소 상호 연결(Peripheral Component Interconnect; PCI) bus와 같은 확장 버스에도 연결될 수 있다. 메모리 장치(1020)는 전자 기기(1000)의 동작에 필요한 데이터들을 저장할 수 있다. 예를 들어, 메모리 장치(1020)는 이피롬(Erasable Programmable Read-Only Memory; EPROM) 장치, 이이피롬(Electrically Erasable Programmable Read-Only Memory; EEPROM) 장치, 플래시 메모리 장치(flash memory device), 피램(Phase Change Random Access Memory; PRAM) 장치, 알램(Resistance Random Access Memory; RRAM) 장치, 엔에프지엠(Nano Floating Gate Memory; NFGM) 장치, 폴리머램(Polymer Random Access Memory; PoRAM) 장치, 엠램(Magnetic Random Access Memory; MRAM), 에프램(Ferroelectric Random Access Memory; FRAM) 장치 등과 같은 비휘발성 메모리 장치 및/또는 디램(Dynamic Random Access Memory; DRAM) 장치, 에스램(Static Random Access Memory; SRAM) 장치, 모바일 DRAM 장치 등과 같은 휘발성 메모리 장치를 포함할 수 있다. 스토리지 장치(1030)는 솔리드 스테이트 드라이브(Solid State Drive; SSD), 하드 디스크 드라이브(Hard Disk Drive; HDD), 씨디롬(CD-ROM) 등을 포함할 수 있다. 입출력 장치(1040)는 키보드, 키패드, 터치패드, 터치스크린, 마우스 등과 같은 입력 수단 및 스피커, 프린터 등과 같은 출력 수단을 포함할 수 있다. 실시예에 따라, 유기 발광 표시 장치(1060)는 입출력 장치(1040)에 포함될 수도 있다. 파워 서플라이(1050)는 전자 기기(1000)의 동작에 필요한 파워를 공급할 수 있다. 유기 발광 표시 장치(1060)는 상기 버스들 또는 다른 통신 링크를 통해서 다른 구성 요소들에 연결될 수 있다.
- [0057] 상술한 바와 같이, 유기 발광 표시 장치(1060)는 고전원 전압과 저전원 전압 사이에서 유기 발광 소자 및 구동 트랜지스터와 직렬 연결되는 발광 트랜지스터에 백-바이어싱 전압을 인가하여 발광 트랜지스터의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행하는 화소 회로를 포함함으로써 높은 동작 신뢰성을 확보함과 동시에 해상도 증가에 있어 발광 트랜지스터의 크기에 기인한 제약을 받지 않을 수 있다. 이를 위해, 유기 발광 표시 장

치(1060)는 화소 회로들을 포함하는 표시 패널, 화소 회로들에 데이터 신호를 제공하는 데이터 드라이버, 화소 회로들에 스캔 신호를 제공하는 스캔 드라이버, 화소 회로들에 발광 제어 신호를 제공하는 발광 제어 드라이버 및 데이터 드라이버, 스캔 드라이버 및 발광 제어 드라이버를 제어하는 타이밍 컨트롤러를 포함할 수 있다. 또한, 화소 회로들 각각은 유기 발광 소자, 스캔 신호에 응답하여 턴온 또는 턴오프되는 스위칭 트랜지스터, 스위칭 트랜지스터가 턴온될 때 데이터 라인을 통해 인가되는 데이터 신호를 저장하는 스토리지 커패시터, 스토리지 커패시터에 저장된 데이터 신호에 상응하는 구동 전류를 유기 발광 소자로 흐르게 하는 구동 트랜지스터 및 산화물 박막 트랜지스터로 구현되고, 고전원 전압과 저전원 전압 사이에서 유기 발광 소자 및 구동 트랜지스터와 직렬 연결되며, 발광 제어 신호에 응답하여 턴온 또는 턴오프되는 발광 트랜지스터를 포함할 수 있다. 이 때, 화소 회로들 각각은 발광 트랜지스터에 백-바이어싱 전압을 인가하여 발광 트랜지스터의 문턱 전압 변화를 보상하는 백-바이어싱 동작을 수행(이 때, 발광 트랜지스터의 문턱 전압이 증가 또는 감소함에 따라 발광 트랜지스터에 인가되는 백-바이어싱 전압이 조절됨)함으로써, 발광 트랜지스터가 산화물 박막 트랜지스터로 구현되고 상대적으로 작은 사이즈를 가지더라도 발광 트랜지스터에 요구되는 높은 신뢰성을 확보할 수 있다. 다만, 이에 대해서는 상술한 바 있으므로, 그에 대한 중복되는 설명은 생략하기로 한다.

산업상 이용가능성

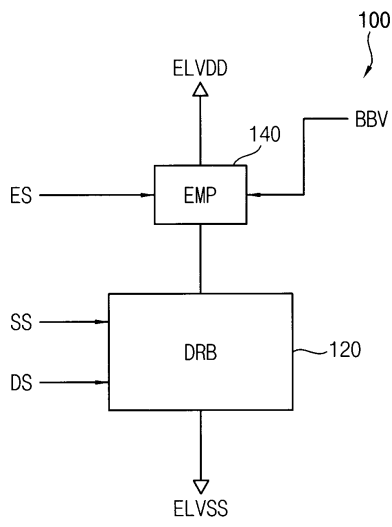
- [0058] 본 발명은 유기 발광 표시 장치 및 이를 포함하는 전자 기기에 적용될 수 있다. 예를 들어, 본 발명은 휴대폰, 스마트폰, 비디오폰, 스마트패드, 스마트 워치(smart watch), 태블릿(tablet) PC, 차량용 네비게이션 시스템, 텔레비전, 컴퓨터 모니터, 노트북, 헤드 마운트 디스플레이(head mounted display; HMD) 장치, MP3 플레이어 등에 적용될 수 있다.
- [0059] 이상에서는 본 발명의 예시적인 실시예들을 참조하여 설명하였지만, 해당 기술 분야에서 통상의 지식을 가진 자라면 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

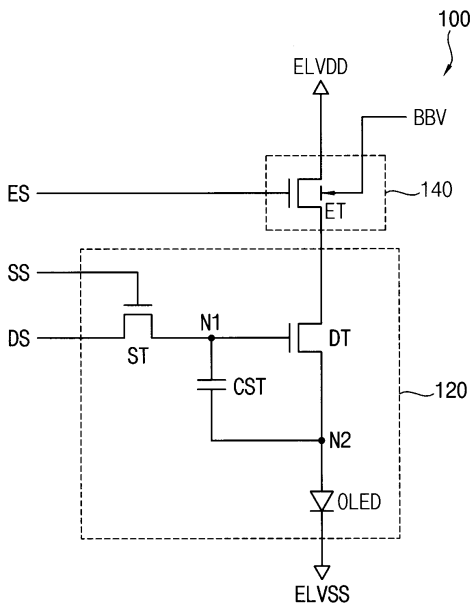
- [0060] 100: 화소 회로 120: 구동 블록
- 140: 발광 제어 블록 OLED: 유기 발광 소자
- ST: 스위칭 트랜지스터 DT: 구동 트랜지스터
- ET: 발광 트랜지스터 CST: 스토리지 커패시터
- 500: 유기 발광 표시 장치 510: 표시 패널
- 511: 화소 회로 520: 데이터 드라이버
- 530: 스캔 드라이버 540: 발광 제어 드라이버
- 550: 타이밍 컨트롤러 1000: 전자 기기
- 1010: 프로세서 1020: 메모리 장치
- 1030: 스토리지 장치 1040: 입출력 장치
- 1050: 파워 서플라이 1060: 유기 발광 표시 장치

도면

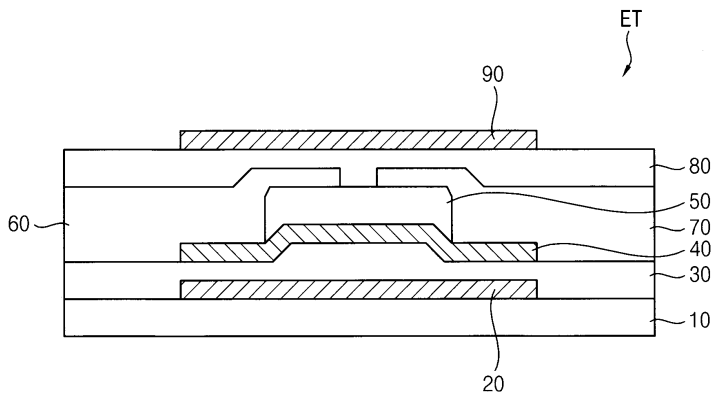
도면1



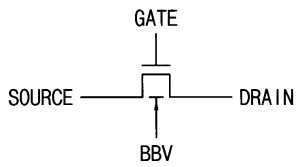
도면2



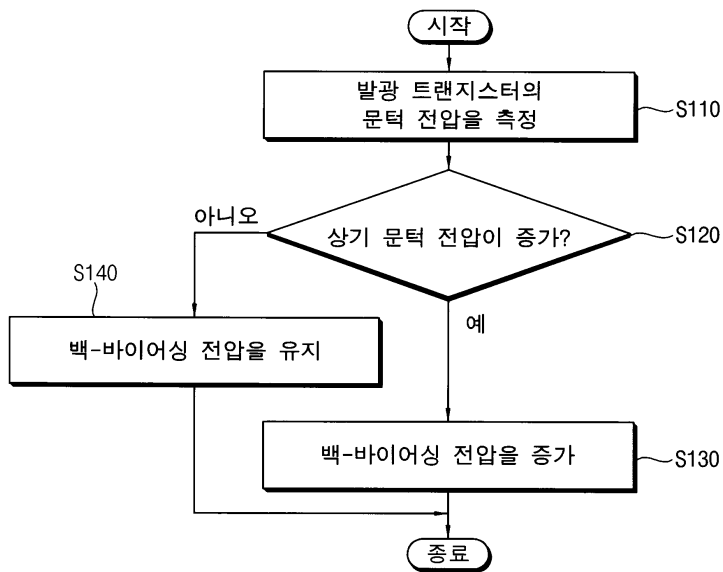
도면3



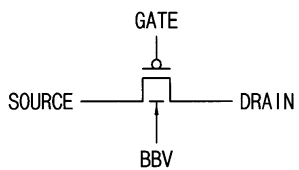
도면4



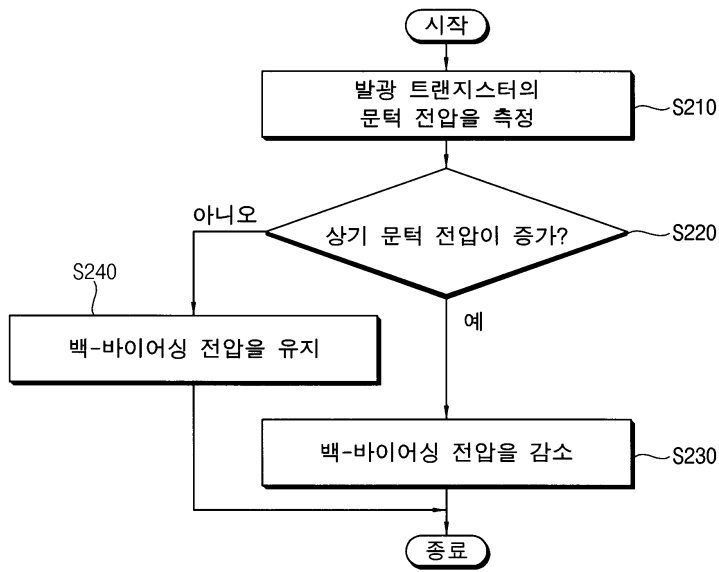
도면5



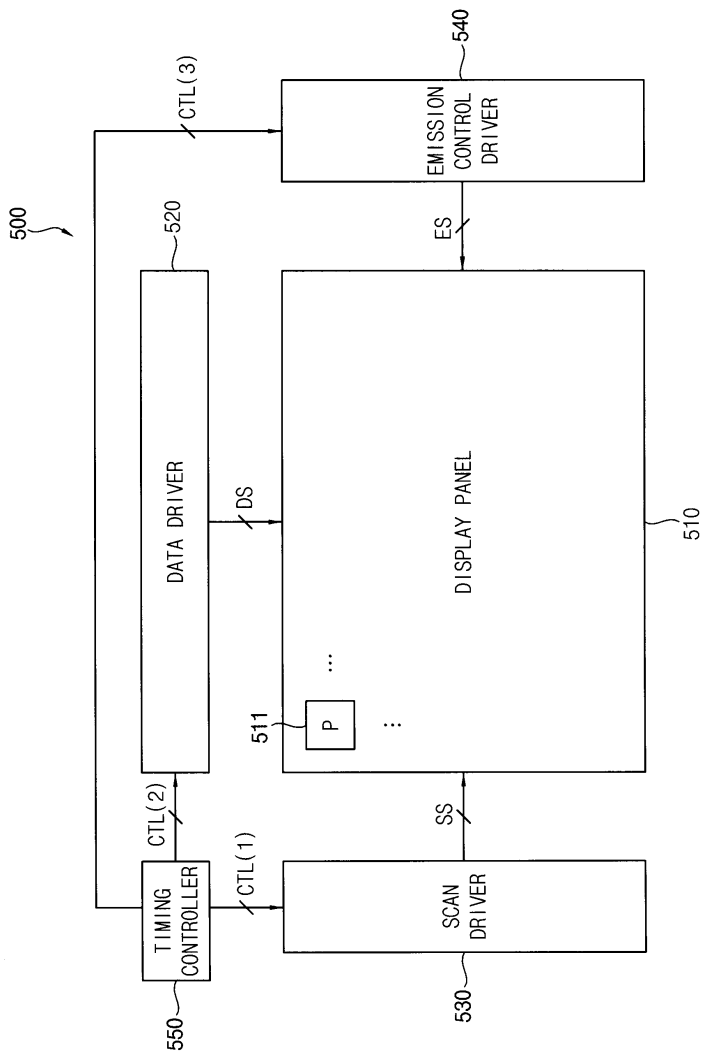
도면6



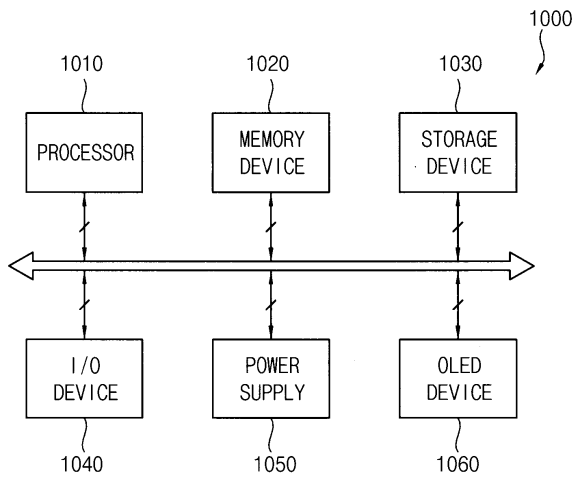
도면7



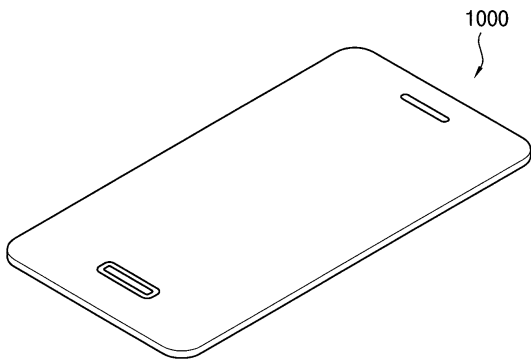
도면8



도면9



도면10



专利名称(译)	像素电路和包括该像素电路的有机发光显示装置		
公开(公告)号	KR1020200075955A	公开(公告)日	2020-06-29
申请号	KR1020180163858	申请日	2018-12-18
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	이선희 김세령 고은혜 김억수 김은현		
发明人	이선희 김세령 고은혜 김억수 김은현		
IPC分类号	G09G3/3233 H01L27/32 H01L29/786		
CPC分类号	G09G3/3233 H01L27/32 H01L29/78651 H01L29/7869 G09G2300/0823 G09G2330/028		
代理人(译)	英西湖公园		
外部链接	Espacenet		

摘要(译)

像素电路包括有机发光元件,开关晶体管,存储电容器,驱动晶体管和发光晶体管。响应于扫描信号,开关晶体管导通或截止。当开关晶体管导通时,存储电容器存储通过数据线施加的数据信号。驱动晶体管允许与存储在存储电容器中的数据信号相对应的驱动电流流向有机发光元件。发光晶体管由氧化物薄膜晶体管实现,在高电源电压和低电源电压之间串联连接至有机发光元件和驱动晶体管,并且在响应于发光控制信号,其中,所述像素电路向所述发光晶体管施加反向偏置电压,以执行反向偏置操作,以补偿所述发光晶体管中的阈值电压变化。

