



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0086404
(43) 공개일자 2018년07월31일

(51) 국제특허분류(Int. Cl.)
H01L 51/56 (2006.01) H01L 21/77 (2017.01)
H01L 27/32 (2006.01) H01L 51/00 (2006.01)
(52) CPC특허분류
H01L 51/56 (2013.01)
H01L 21/77 (2013.01)
(21) 출원번호 10-2018-7000613
(22) 출원일자(국제) 2017년06월29일
심사청구일자 2018년01월08일
(85) 번역문제출일자 2018년01월08일
(86) 국제출원번호 PCT/CN2017/090688
(87) 국제공개번호 WO 2018/107722
국제공개일자 2018년06월21일
(30) 우선권주장
201611176024.8 2016년12월16일 중국(CN)

(71) 출원인
보에 테크놀로지 그룹 컴퍼니 리미티드
중국 베이징 100016, 차오양 디스트릭트, 지우시
양치야오 로드 10호
허페이 신성 오토일렉트로닉스 테크놀로지 컴퍼니
리미티드
중국 안후이 230011 허페이시 신잔 인더스트리얼
파크
(72) 발명자
주, 뤼후이
중국 100176 베이징 비디에이 디저 로드 넘버 9
(74) 대리인
양영준, 김성운, 백만기

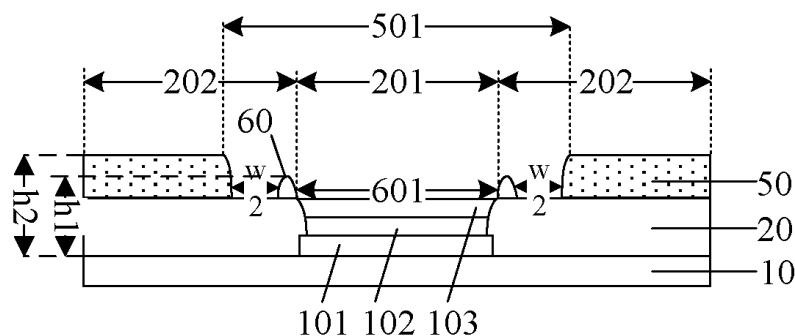
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 유기 발광 다이오드 디스플레이 기관, 유기 발광 다이오드 디스플레이 장치, 및 유기 발광 다이오드 디스플레이 기관을 제조하는 방법

(57) 요약

본 출원은 서브픽셀 영역과 서브픽셀-간 영역을 갖는 유기 발광 다이오드 디스플레이 기관을 제조하는 방법을 개시한다. 그 방법은, 베이스 기관 상에 픽셀 한정 층 - 픽셀 한정 층은 서브픽셀-간 영역에 형성되어 있고 유기 발광 다이오드 디스플레이 기관의 서브픽셀 영역을 한정함 - 을 형성하는 단계; 베이스 기관에서 먼 픽셀 한정 층의 측 상에 절연 유전체 층 - 절연 유전체 층은 서브픽셀 영역보다 큰 제1 개구부 영역을 한정하도록 형성되어 있음 - 을 형성하는 단계; 및 절연 유전체 층을 형성하는 단계에 후속하여, 절연 유전체 층 상에 배치된 마스크 플레이트를 사용하여 각각의 서브픽셀 영역에 유기 발광 층을 형성하는 단계를 포함한다.

대표도 - 도5



(52) CPC특허분류

H01L 27/3218 (2013.01)

H01L 27/3248 (2013.01)

H01L 27/3258 (2013.01)

H01L 27/326 (2013.01)

H01L 27/3262 (2013.01)

H01L 51/0096 (2013.01)

명세서

청구범위

청구항 1

서브픽셀 영역(subpixel region)과 서브픽셀-간 영역(inter-subpixel region)을 갖는 유기 발광 다이오드 디스플레이 기판을 제조하는 방법으로서,

베이스 기판 상에 픽셀 한정 층(pixel definition layer) - 상기 픽셀 한정 층은 상기 서브픽셀-간 영역에 형성되어 있고 상기 유기 발광 다이오드 디스플레이 기판의 상기 서브픽셀 영역을 한정함 - 을 형성하는 단계;

상기 베이스 기판에서 먼 상기 픽셀 한정 층의 측 상에 절연 유전체 층 - 상기 절연 유전체 층은 상기 서브픽셀 영역보다 큰 제1 개구부 영역(aperture region)을 한정하도록 형성되어 있음 - 을 형성하는 단계; 및

상기 절연 유전체 층을 형성하는 단계에 후속하여, 상기 절연 유전체 층 상에 배치된 마스크 플레이트를 사용하여 각각의 서브픽셀 영역에 유기 발광 층을 형성하는 단계

를 포함하고,

상기 픽셀 한정 층과 상기 절연 유전체 층은 상기 베이스 기판 상의 상기 제1 개구부 영역의 돌출부가 상기 서브픽셀 영역의 돌출부를 커버하도록 형성되며;

상기 마스크 플레이트는 복수의 개구부들을 가지며, 상기 복수의 개구부들 각각의 에지가 서브픽셀 영역을 둘러싸고; 그리고

상기 제1 개구부 영역에서 상기 서브픽셀 영역을 둘러싸는 상기 마스크 플레이트의 부분은 상기 제1 개구부 영역에서 상기 서브픽셀 영역을 둘러싸는 상기 픽셀 한정 층의 부분으로부터 갭만큼 이격되는, 방법.

청구항 2

제1항에 있어서, 상기 갭은 상기 절연 유전체 층의 돌출부와 실질적으로 동일한 두께를 가지는, 방법.

청구항 3

제1항에 있어서, 상기 유기 발광 층을 형성하기에 앞서,

상기 서브픽셀-간 영역에 복수의 돌기 부분들을 포함하는 돌기 층을 형성하는 단계를 더 포함하고, 상기 복수의 돌기 부분들 각각은 서브픽셀 영역을 실질적으로 에워싸도록 형성되고,

상기 복수의 돌기 부분들 각각은 상기 절연 유전체 층으로부터 이격되도록 형성되며; 그리고

상기 베이스 기판을 기준으로 한 상기 돌기 층의 높이가 상기 절연 유전체 층의 높이 미만인, 방법.

청구항 4

제3항에 있어서, 상기 복수의 돌기 부분들 각각은 제2 개구부 영역을 한정하도록 형성되며;

상기 베이스 기판 상의 상기 제1 개구부 영역의 상기 돌출부는 상기 제2 개구부 영역의 돌출부를 커버하며; 그리고

상기 베이스 기판 상의 상기 제2 개구부 영역의 돌출부가 상기 복수의 돌기 부분들 중 하나의 돌기 부분에 의해 에워싸인 상기 서브픽셀 영역의 돌출부와 실질적으로 중첩되는, 방법.

청구항 5

제1항에 있어서, 상기 제1 개구부 영역의 폭이 상기 서브픽셀 영역의 폭보다 적어도 1 μm 만큼 더 큰, 방법.

청구항 6

제1항에 있어서, 상기 픽셀 한정 층과 상기 절연 유전체 층은 단일 프로세스에서 동일한 재료 및 동일한 마스크

플레이트를 사용하여 형성되는, 방법.

청구항 7

제3항에 있어서, 상기 픽셀 한정 층과 상기 돌기 층은 단일 프로세스에서 동일한 재료 및 동일한 마스크 플레이트를 사용하여 형성되는, 방법.

청구항 8

제3항에 있어서, 상기 절연 유전체 층과 상기 돌기 층은 단일 프로세스에서 동일한 재료 및 동일한 마스크 플레이트를 사용하여 형성되는, 방법.

청구항 9

제3항에 있어서, 상기 픽셀 한정 층, 상기 절연 유전체 층 및 상기 돌기 층은 단일 프로세스에서 동일한 재료 및 동일한 마스크 플레이트를 사용하여 형성되는, 방법.

청구항 10

제1항에 있어서,

상기 서브픽셀-간 영역에 박막 트랜지스터를 형성하는 단계;

상기 베이스 기판 상에 제1 전극을 형성하는 단계;

상기 베이스 기판에서 먼 상기 제1 전극의 측 상에 유기 층을 형성하는 단계; 및

상기 제1 전극에서 먼 상기 유기 층의 측 상에 제2 전극을 형성하는 단계를 더 포함하며,

상기 박막 트랜지스터를 형성하는 단계는 드레인 전극을 형성하는 단계를 포함하며; 그리고

상기 드레인 전극은 상기 유기 발광 다이오드의 상기 제1 전극에 전기적으로 접속되도록 형성되는, 방법.

청구항 11

서브픽셀 영역과 서브픽셀-간 영역을 갖는 유기 발광 다이오드 디스플레이 기판으로서,

베이스 기판;

상기 서브픽셀-간 영역에서 상기 유기 발광 다이오드 디스플레이 기판의 상기 서브픽셀 영역을 한정하는 픽셀 한정 층; 및

상기 베이스 기판에서 먼 상기 픽셀 한정 층의 측 상에서 상기 서브픽셀 영역보다 더 큰 제1 개구부 영역을 한정하는 절연 유전체 층

을 포함하고,

상기 베이스 기판 상의 상기 제1 개구부 영역의 돌출부가 상기 서브픽셀 영역의 돌출부를 커버하는, 유기 발광 다이오드 디스플레이 기판.

청구항 12

제11항에 있어서, 상기 절연 유전체 층은 상기 픽셀 한정 층에 접하는, 유기 발광 다이오드 디스플레이 기판.

청구항 13

제11항에 있어서, 상기 절연 유전체 층은 상기 픽셀 한정 층의 일체형 부분(integral portion)인, 유기 발광 다이오드 디스플레이 기판.

청구항 14

제11항에 있어서, 상기 서브픽셀-간 영역에 복수의 돌기 부분들을 포함하는 돌기 층을 더 포함하고, 상기 복수의 돌기 부분들 각각은 서브픽셀 영역을 실질적으로 에워싸고,

상기 복수의 돌기 부분들 각각은 상기 절연 유전체 층으로부터 이격되며; 그리고

상기 베이스 기판을 기준으로 한 상기 돌기 층의 높이가 상기 절연 유전체 층의 높이 미만인, 유기 발광 다이오드 디스플레이 기관.

청구항 15

제14항에 있어서, 상기 복수의 돌기 부분들 각각은 제2 개구부 영역을 한정하며;

상기 베이스 기관 상의 상기 제1 개구부 영역의 돌출부가 상기 제2 개구부 영역의 돌출부를 커버하며; 그리고

상기 베이스 기관 상의 상기 제2 개구부 영역의 돌출부가 상기 복수의 돌기 부분들 중 하나의 돌기 부분에 의해 에워싸인 상기 서브픽셀 영역의 돌출부와 실질적으로 중첩되는, 유기 발광 다이오드 디스플레이 기관.

청구항 16

제14항에 있어서, 상기 돌기 층은 상기 픽셀 한정 층에 접하는, 유기 발광 다이오드 디스플레이 기관.

청구항 17

제14항에 있어서, 상기 돌기 층은 상기 픽셀 한정 층의 일체형 부분인, 유기 발광 다이오드 디스플레이 기관.

청구항 18

제11항에 있어서, 상기 서브픽셀-간 영역에서의 박막 트랜지스터와 유기 발광 다이오드를 더 포함하며;

상기 유기 발광 다이오드는,

상기 베이스 기관 상의 제1 전극;

상기 베이스 기관에서 먼 상기 제1 전극의 측 상의 유기 층; 및

상기 제1 전극에서 먼 상기 유기 층의 측 상의 제2 전극을 포함하며,

상기 유기 층은 유기 발광 층을 포함하며;

상기 박막 트랜지스터는 상기 유기 발광 다이오드의 상기 제1 전극에 전기적으로 접속되는 드레인 전극을 포함하는, 유기 발광 다이오드 디스플레이 기관.

청구항 19

제11항에 있어서, 상기 절연 유전체 층은 대략 1 μm 내지 대략 5 μm 의 범위의 두께를 가지는, 유기 발광 다이오드 디스플레이 기관.

청구항 20

제11항 내지 제19항 중 어느 한 항의 유기 발광 다이오드 디스플레이 기관을 포함하는, 유기 발광 다이오드 디스플레이 장치.

발명의 설명

기술 분야

[0001] 관련 출원에 대한 상호 참조

[0002] 본 출원은 2016년 12월 16일자로 출원된 중국 특허 출원 제201611176024.8호를 우선권 주장하며, 그 내용은 전부가 참조로 포함된다.

[0003] 기술분야

[0004] 본 발명은 디스플레이 기술에 관한 것으로, 더욱 구체적으로는, 유기 발광 다이오드 디스플레이 기관, 유기 발광 다이오드 디스플레이 장치, 및 유기 발광 다이오드 디스플레이 기관을 제조하는 방법에 관한 것이다.

배경 기술

[0005] 유기 발광 다이오드(organic light emitting diode)(OLED) 디스플레이 장치들이 자기-방출형 디바이스들(self-emissive devices)이고, 백라이트들을 필요로 하지 않는다. OLED 디스플레이 장치들은 종래의 액정 디스플레이(LCD) 장치들과 비교하여 더욱 생생한 컬러들과 더 큰 색 영역(color gamut)을 또한 제공한다. 게다가, OLED 디스플레이 장치들은 일반적인 LCD보다 더욱 유연하며, 더 얇고, 더 가볍게 만들어질 수 있다.

발명의 내용

[0006] 하나의 양태에서, 본 발명은 서브픽셀 영역(subpixel region)과 서브픽셀-간 영역(inter-subpixel region)을 갖는 유기 발광 다이오드 디스플레이 기판을 제조하는 방법을 제공하며, 그 방법은, 베이스 기판 상에 픽셀 한정 층 - 픽셀 한정 층은 유기 발광 다이오드 디스플레이 기판의 서브픽셀-간 영역에 형성되어 있고 서브픽셀 영역을 한정함 - 을 형성하는 단계; 베이스 기판에서 먼 픽셀 한정 층의 측 상에 절연 유전체 층 - 절연 유전체 층은 서브픽셀 영역보다 큰 제1 개구부 영역을 한정하도록 형성되어 있음 - 을 형성하는 단계; 및 절연 유전체 층을 형성하는 단계에 후속하여, 절연 유전체 층 상에 배치된 마스크 플레이트를 사용하여 각각의 서브픽셀 영역에 유기 발광 층을 형성하는 단계를 포함하며, 픽셀 한정 층과 절연 유전체 층은 베이스 기판 상의 제1 개구부 영역의 돌출부가 서브픽셀 영역의 돌출부를 커버하도록 형성되며; 마스크 플레이트는 복수의 개구부들 - 복수의 개구부들 각각의 에지는 서브픽셀 영역을 둘러싸 - 을 가지며; 그리고 제1 개구부 영역에서 서브픽셀 영역을 둘러싸는 마스크 플레이트의 부분은 제1 개구부 영역에서 서브픽셀 영역을 둘러싸는 픽셀 한정 층의 부분으로부터 겹만큼 이격된다.

[0007] 옵션적으로, 겹은 절연 유전체 층의 두께와 실질적으로 동일한 두께를 가진다.

[0008] 옵션적으로, 유기 발광 층을 형성하기에 앞서, 그 방법은 서브픽셀-간 영역에 복수의 돌기 부분들 - 복수의 돌기 부분들 각각은 서브픽셀 영역을 실질적으로 에워싸도록 형성됨 - 을 포함하는 돌기 층을 형성하는 단계를 더 포함하며; 복수의 돌기 부분들 각각은 절연 유전체 층으로부터 이격되도록 형성되며; 그리고 베이스 기판을 기준으로 한 돌기 층의 높이가 절연 유전체 층의 높이 미만이다.

[0009] 옵션적으로, 복수의 돌기 부분들 각각은 제2 개구부 영역을 한정하도록 형성되며; 베이스 기판 상의 제1 개구부 영역의 돌출부는 제2 개구부 영역의 돌출부를 커버하며; 그리고 베이스 기판 상의 제2 개구부 영역의 돌출부가 복수의 돌기 부분들 중 하나의 돌기 부분에 의해 에워싸인 서브픽셀 영역의 돌출부와 실질적으로 중첩된다.

[0010] 옵션적으로, 제1 개구부 영역의 폭은 서브픽셀 영역의 폭보다 적어도 1 μm 만큼 더 크다.

[0011] 옵션적으로, 픽셀 한정 층과 절연 유전체 층은 단일 프로세스에서 동일한 재료 및 동일한 마스크 플레이트를 사용하여 형성된다.

[0012] 옵션적으로, 픽셀 한정 층과 돌기 층은 단일 프로세스에서 동일한 재료 및 동일한 마스크 플레이트를 사용하여 형성된다.

[0013] 옵션적으로, 절연 유전체 층과 돌기 층은 단일 프로세스에서 동일한 재료 및 동일한 마스크 플레이트를 사용하여 형성된다.

[0014] 옵션적으로, 픽셀 한정 층, 절연 유전체 층, 및 돌기 층은 단일 프로세스에서 동일한 재료 및 동일한 마스크 플레이트를 사용하여 형성된다.

[0015] 옵션적으로, 그 방법은 서브픽셀-간 영역에 박막 트랜지스터를 형성하는 단계; 베이스 기판 상에 제1 전극을 형성하는 단계; 베이스 기판에서 먼 제1 전극의 측 상에 유기 층을 형성하는 단계; 및 제1 전극에서 먼 유기 층의 측 상에 제2 전극을 형성하는 단계를 더 포함하며, 박막 트랜지스터를 형성하는 단계는 드레인 전극을 형성하는 단계를 포함하며; 그리고 드레인 전극은 유기 발광 다이오드의 제1 전극에 전기적으로 접속되도록 형성된다.

[0016] 다른 양태에서, 본 발명은 서브픽셀 영역과 서브픽셀-간 영역을 갖는 유기 발광 다이오드 디스플레이 기판을 제공하는데, 그 유기 발광 다이오드 디스플레이 기판은, 베이스 기판; 서브픽셀-간 영역에서 유기 발광 다이오드 디스플레이 기판의 서브픽셀 영역을 한정하는 픽셀 한정 층; 및 베이스 기판에서 먼 픽셀 한정 층의 측 상에서 서브픽셀 영역보다 더 큰 제1 개구부 영역을 한정하는 절연 유전체 층을 포함하며, 베이스 기판 상의 제1 개구부 영역의 돌출부는 서브픽셀 영역의 돌출부를 커버한다.

[0017] 옵션적으로, 절연 유전체 층은 픽셀 한정 층에 접한다.

[0018] 옵션적으로, 절연 유전체 층은 픽셀 한정 층의 일체형 부분(integral portion)이다.

- [0019] 옵션적으로, 유기 발광 다이오드 디스플레이 기판은 서브픽셀-간 영역의 복수의 돌기 부분들 - 복수의 돌기 부분들 각각은 서브픽셀 영역을 실질적으로 에워싸도록 형성됨 - 을 포함하는 돌기 층을 더 포함하며, 복수의 돌기 부분들 각각은 절연 유전체 층으로부터 이격되며; 그리고 베이스 기판을 기준으로 한 돌기 층의 높이가 절연 유전체 층의 높이 미만이다.
- [0020] 옵션적으로, 복수의 돌기 부분들 각각은 제2 개구부 영역을 한정하며; 베이스 기판 상의 제1 개구부 영역의 돌출부는 제2 개구부 영역의 돌출부를 커버하며; 그리고 베이스 기판 상의 제2 개구부 영역의 돌출부가 복수의 돌기 부분들 중 하나의 돌기 부분에 의해 에워싸인 서브픽셀 영역의 돌출부와 실질적으로 중첩된다.
- [0021] 옵션적으로, 돌기 층은 픽셀 한정 층에 접한다.
- [0022] 옵션적으로, 돌기 층은 픽셀 한정 층의 일체형 부분이다.
- [0023] 옵션적으로, 유기 발광 다이오드 디스플레이 기판은 서브픽셀-간 영역에서의 박막 트랜지스터와 유기 발광 다이오드를 더 포함하며, 유기 발광 다이오드는 베이스 기판 상의 제1 전극; 베이스 기판에서 먼 제1 전극의 측 상의 유기 층; 제1 전극에서 먼 유기 층의 측 상의 제2 전극을 포함하며, 그리고 유기 층 유기 발광 층을 포함하며, 박막 트랜지스터는 유기 발광 다이오드의 제1 전극에 전기적으로 접속된 드레인 전극을 포함한다.
- [0024] 옵션적으로, 절연 유전체 층은 대략 1 μm 내지 대략 5 μm 의 범위의 두께를 가진다.
- [0025] 다른 양태에서, 본 발명은 본 명세서에서 설명되는 유기 발광 다이오드 디스플레이 기판을 포함하는 유기 발광 다이오드 디스플레이 장치를 제공한다.

도면의 간단한 설명

- [0026] 다음의 도면들은 다양한 개시된 실시예들에 따른 예시의 목적들을 위한 단지 예들이고 본 발명의 범위를 제한할 의도는 아니다.
- 도 1은 종래의 유기 발광 다이오드 디스플레이 기판의 제조에서 사용되는 기판을 예시하는 개략도이다.
- 도 2는 종래의 유기 발광 다이오드 디스플레이 기판의 구조를 예시하는 개략도이다.
- 도 3은 본 개시내용에 따른 일부 실시예들에서의 유기 발광 다이오드 디스플레이 기판의 구조를 예시하는 개략도이다.
- 도 4는 본 개시내용에 따른 일부 실시예들에서 유기 발광 다이오드 디스플레이 기판을 제조하는 프로세스를 예시하는 개략도이다.
- 도 5는 본 개시내용에 따른 일부 실시예들에서의 유기 발광 다이오드 디스플레이 기판의 구조를 예시하는 개략도이다.
- 도 6은 본 개시내용에 따른 일부 실시예들에서 유기 발광 다이오드 디스플레이 기판을 제조하는 프로세스를 예시하는 개략도이다.
- 도 7은 본 개시내용에 따른 일부 실시예들에서의 유기 발광 다이오드 디스플레이 기판의 구조를 예시하는 개략도이다.
- 도 8a 내지 도 8d는 본 개시내용에 따른 일부 실시예들에서 절연 유전체 층과 돌기 층을 형성하는 프로세스를 예시한다.
- 도 9a 내지 도 9d는 본 개시내용에 따른 일부 실시예들에서 픽셀 한정 층과 돌기 층을 형성하는 프로세스를 예시한다.
- 도 10a 내지 도 10e는 본 개시내용에 따른 일부 실시예들에서 픽셀 한정 층, 절연 유전체 층, 및 돌기 층을 형성하는 프로세스를 예시한다.

발명을 실시하기 위한 구체적인 내용

- [0027] 본 개시내용은 다음의 실시예들에 관해 이제 더욱 구체적으로 설명될 것이다. 일부 실시예들의 다음의 설명들은 예시 및 설명만을 목적으로 본 명세서에서 제시된다는 것에 주의한다. 개시된 바로 그 형태로 완전해 지거나 또는 그렇게 제한되는 것은 의도되지 않는다.

- [0028] 도 1은 종래의 유기 발광 다이오드 디스플레이 기관의 제조에서 사용되는 기관을 예시하는 개략도이다. 도 2는 종래의 유기 발광 다이오드 디스플레이 기관의 구조를 예시하는 개략도이다. 종래의 유기 발광 다이오드 디스플레이 기관 제조 프로세스에서, 제1 전극(101)(예컨대, 애노드)이 베이스 기관(10) 상에 형성되고, 픽셀 한정 층(20)이 그 다음에 베이스 기관(10)에서 먼 제1 전극(101)의 측 상에 형성된다. 그 뒤에, 금속 마스크 플레이트(30)가 픽셀 한정 층(20) 상에 배치된다. 마스크 플레이트(30)의 개구부들이 픽셀 한정 층(20)의 개구부들, 예컨대, 서브픽셀 영역들(201)과 정렬된다. 유기 재료들이 기관 상에 기상 증착(vapor-deposit)되어 유기 층(102)을 형성하고, 전극 재료가 기관 상에 기상 증착되어 제2 전극(103)(예컨대, 캐소드)을 형성한다.
- [0029] 기상-증착된 유기 재료들(vapor-deposited organic materials)의 오버플로우(overflow)에 의해 유발된 음영 효과들을 피하기 위해, 마스크 플레이트(30)는 가능한 한 기관에 더 가깝게 유지된다. 통상적으로, 도 1에 도시된 바와 같이, 자석(40)이 마스크 플레이트(30)를 픽셀 한정 층(20) 상에 접촉하기 위해 베이스 기관(10) 측에 배치된다.
- [0030] 금속 마스크 플레이트(30)는 변형되기 쉬우며, 이는 마스크 플레이트(30)의 울퉁불퉁한 에지들(ragged edges)을 통상적으로 초래한다. 마스크 플레이트(30)가 픽셀 한정 층(20)에 접촉될 때, 울퉁불퉁한 에지들은 픽셀 한정 층(20)의 에지들에 눌러져, 픽셀 한정 층(20)의 에지들을 따르는 손상들(예컨대, 픽셀 한정 층(20)의 에지들의 붕괴)을 초래하며, 결국 유기 발광 다이오드에서의 결합들로 이어진다. 더구나, 마스크 플레이트(30)가 기관 상으로 또는 기관으로부터 멀어지게 움직일 때, 그 움직임은 유기 발광 다이오드의 에지들 상에 스크래치들을 쉽게 유발하고, 유기 발광 다이오드에서의 데드 스팟들을 초래한다. 게다가, 기상 증착 프로세스 동안, 다양한 유기 또는 무기 재료들이 마스크 플레이트(30)의 개구부들의 에지들에 응축되어, 입자들을 형성하기가 쉽다. 이들 입자들은 유기 발광 다이오드를 눌러, 추가적인 손상들을 초래할 수 있다.
- [0031] 따라서, 본 개시내용은, 무엇보다도, 관련된 기술분야의 제한들 및 단점들로 인한 문제들 중 하나 이상을 실질적으로 제거하는 유기 발광 다이오드 디스플레이 기관, 유기 발광 다이오드 디스플레이 장치, 및 유기 발광 다이오드 디스플레이 기관을 제조하는 방법을 제공한다. 하나의 양태에서, 본 개시내용은 서브픽셀 영역과 서브픽셀-간 영역을 갖는 유기 발광 다이오드 디스플레이 기관을 제공한다. 일부 실시예들에서, 유기 발광 다이오드 디스플레이 기관은 베이스 기관; 서브픽셀-간 영역에서 유기 발광 다이오드 디스플레이 기관의 서브픽셀 영역을 한정하는 픽셀 한정 층; 및 제1 개구부 영역을 한정하는, 베이스 기관에서 먼 픽셀 한정 층의 측 상의 절연 유전체 층을 포함한다. 옵션적으로, 베이스 기관 상의 제1 개구부 영역의 돌출부는 서브픽셀 영역의 돌출부를 커버한다. 다른 양태에서, 본 개시내용은 서브픽셀 영역과 서브픽셀-간 영역을 갖는 유기 발광 다이오드 디스플레이 기관을 제조하는 방법을 제공한다. 일부 실시예들에서, 그 방법은, 베이스 기관 상에 픽셀 한정 층 - 픽셀 한정 층은 서브픽셀-간 영역에 형성되어 있고 유기 발광 다이오드 디스플레이 기관의 서브픽셀 영역을 한정함 - 을 형성하는 단계; 베이스 기관에서 먼 픽셀 한정 층의 측 상에 절연 유전체 층 - 절연 유전체 층은 서브픽셀 영역보다 큰 제1 개구부 영역을 한정하도록 형성되어 있음 - 을 형성하는 단계; 절연 유전체 층을 형성하는 단계에 후속하여, 절연 유전체 층 상에 배치된 마스크 플레이트를 사용하여 각각의 서브픽셀 영역에 유기 발광 층을 형성하는 단계를 포함한다. 옵션적으로, 픽셀 한정 층과 절연 유전체 층은 베이스 기관 상의 제1 개구부 영역의 돌출부가 서브픽셀 영역의 돌출부를 커버하도록 형성되며; 마스크 플레이트는 복수의 유기 발광 다이오드들에 대응하는 패턴을 가지며; 그리고 제1 개구부 영역에서 서브픽셀 영역을 둘러싸는 마스크 플레이트의 부분이 제1 개구부 영역에서 서브픽셀 영역을 둘러싸는 픽셀 한정 층의 부분으로부터 겹만큼 이격된다. 옵션적으로, 제1 개구부 영역에서 서브픽셀 영역을 둘러싸는 마스크 플레이트의 에지가 제1 개구부 영역에서 서브픽셀 영역을 둘러싸는 픽셀 한정 층의 에지로부터 겹만큼 이격된다.
- [0032] 본 명세서에서 사용되는 바와 같이, 서브픽셀 영역이 서브픽셀의 광 방출 영역, 이를테면 유기 발광 다이오드 디스플레이 패널에서의 발광 층에 대응하는 영역, 또는 액정 디스플레이에서의 픽셀 전극에 대응하는 영역을 지칭한다. 옵션적으로, 픽셀이 픽셀에서의 서브픽셀들의 수에 대응하는 수의 별개의 광 방출 영역들을 포함할 수 있다. 옵션적으로, 서브픽셀 영역은 적색 컬러 서브픽셀의 광 방출 영역이다. 옵션적으로, 서브픽셀 영역은 녹색 컬러 서브픽셀의 광 방출 영역이다. 옵션적으로, 서브픽셀 영역은 청색 컬러 서브픽셀의 광 방출 영역이다. 본 명세서에서 사용되는 바와 같이, 서브픽셀-간 영역이 인접한 서브픽셀 영역들 사이의 영역, 이를테면 유기 발광 다이오드 디스플레이 패널에서의 픽셀 한정 층에 대응하는 영역, 또는 액정 디스플레이에서의 흑색 매트릭스에 대응하는 영역을 지칭한다. 옵션적으로, 서브픽셀-간 영역은 동일한 픽셀에서의 인접한 서브픽셀 영역들 사이의 영역이다. 옵션적으로, 서브픽셀-간 영역은 두 개의 인접 픽셀들로부터의 두 개의 인접한 서브픽셀 영역들 사이의 영역이다. 옵션적으로, 서브픽셀-간 영역은 적색 컬러 서브픽셀의 서브픽셀 영역과 인접한 녹색 컬러 서브픽셀의 서브픽셀

영역 사이의 영역이다. 옵션적으로, 서브픽셀-간 영역은 적색 컬러 서브픽셀의 서브픽셀 영역과 인접한 청색 컬러 서브픽셀의 서브픽셀 영역 사이의 영역이다. 옵션적으로, 서브픽셀-간 영역은 녹색 컬러 서브픽셀의 서브픽셀 영역과 인접한 청색 컬러 서브픽셀의 서브픽셀 영역 사이의 영역이다.

[0033] 도 3은 본 개시내용에 따른 일부 실시예들에서의 유기 발광 다이오드 디스플레이 기관의 구조를 예시하는 개략도이다. 도 3을 참조하면, 일부 실시예들에서의 유기 발광 다이오드 디스플레이 기관은 서브픽셀 영역(201)과 서브픽셀-간 영역(202)을 가진다. 일부 실시예들에서의 유기 발광 다이오드 디스플레이 기관은 베이스 기관(10), 유기 발광 다이오드 디스플레이 기관의 서브픽셀-간 영역(202)에서 서브픽셀 영역(201)을 한정하는 픽셀 한정 층(20), 및 서브픽셀 영역(201)보다 더 큰 제1 개구부 영역(501)을 한정하는, 베이스 기관(10)에서 먼 픽셀 한정 층(20)의 측 상의 절연 유전체 층(50)을 포함한다. 베이스 기관(10) 상의 제1 개구부 영역(501)의 돌출부가 서브픽셀 영역(201)의 돌출부를 커버한다. 베이스 기관(10) 상의 픽셀 한정 층(20)의 돌출부가 절연 유전체 층(50)의 돌출부를 커버한다. 도 3에 도시된 바와 같이, 제1 개구부 영역(501)의 폭이 서브픽셀 영역(201)의 폭보다 더 크다. 서브픽셀 영역(201)을 둘러싸는 픽셀 한정 층(20)의 에지가, 도 3에 도시된 바와 같이, 제1 개구부 영역(501)을 둘러싸는 절연 유전체 층(50)의 에지를 넘어서 폭 w1만큼 연장한다. 옵션적으로, 제1 개구부 영역(501)의 폭은 서브픽셀 영역(201)의 폭보다 적어도 1 μm 만큼 더 크다.

[0034] 일부 실시예들에서, 유기 발광 다이오드는 제1 전극(101), 유기 층(102), 및 제2 전극(103)을 포함한다. 옵션적으로, 유기 층(102)은 유기 발광 층을 포함한다. 옵션적으로, 제1 전극(101)은 유기 발광 다이오드의 애노드이고, 제2 전극(103)은 유기 발광 다이오드의 캐소드이다. 옵션적으로, 제1 전극(101)은 유기 발광 다이오드의 캐소드이고, 제2 전극(103)은 유기 발광 다이오드의 애노드이다. 옵션적으로, 서브픽셀 영역(201)에서의 제1 전극(101)의 부분들, 유기 층(102), 및 제2 전극(103)은 유기 발광 다이오드를 구성한다. 옵션적으로, 제2 전극(103)은 복수의 유기 발광 다이오드들을 위한 일체형 전극(예컨대, 일체형 캐소드)이며, 따라서 서브픽셀 영역(201)으로 제한되지 않는다. 옵션적으로, 제1 전극(101)은 복수의 유기 발광 다이오드들을 위한 일체형 전극이며, 따라서 서브픽셀 영역(201)으로 제한되지 않는다.

[0035] 옵션적으로, 절연 유전체 층(50)은 픽셀 한정 층(20)에 접한다. 옵션적으로, 절연 유전체 층(50)은 픽셀 한정 층(20)의 일체형 부분이며, 예컨대, 절연 유전체 층(50)과 픽셀 한정 층(20)은 동일한 재료를 사용하여, 동일한 마스크 플레이트를 사용하여 형성되고, 단일 프로세스에서 형성된다.

[0036] 도 4는 본 개시내용에 따른 일부 실시예들에서 유기 발광 다이오드 디스플레이 기관을 제조하는 프로세스를 예시하는 개략도이다. 도 4를 참조하면, 일부 실시예들에서의 프로세스는, 베이스 기관(10) 상에 픽셀 한정 층(20) - 픽셀 한정 층(20)은 유기 발광 다이오드 디스플레이 기관의 서브픽셀-간 영역(202)에 형성되어 있고 서브픽셀 영역(201)을 한정함 - 을 형성하는 단계; 베이스 기관(10)에서 먼 픽셀 한정 층(20)의 측 상에 절연 유전체 층(50) - 절연 유전체 층(50)은 서브픽셀 영역(201)보다 더 큰 제1 개구부 영역(501)을 한정하도록 형성되어 있음 - 을 형성하는 단계; 절연 유전체 층(50)을 형성하는 단계에 후속하여, 절연 유전체 층(50) 상에 배치된 마스크 플레이트(30)를 사용하여 각각의 서브픽셀 영역에 유기 발광 층(201)을 형성하는 단계를 포함한다. 옵션적으로, 픽셀 한정 층(20)과 절연 유전체 층(50)은 베이스 기관(10) 상의 제1 개구부 영역(501)의 돌출부가 서브픽셀 영역(201)의 돌출부를 커버하고, 베이스 기관(10) 상의 픽셀 한정 층(20)의 돌출부가 절연 유전체 층(50)의 돌출부를 커버하도록 형성된다. 마스크 플레이트(30)는 복수의 유기 발광 다이오드들에 대응하는 패턴을 가진다. 도 4에 도시된 바와 같이, 제1 개구부 영역(501)에서 서브픽셀 영역(201)을 둘러싸는 마스크 플레이트(30)의 에지가 제1 개구부 영역(501)에서 서브픽셀 영역(201)을 둘러싸는 픽셀 한정 층(20)의 에지로부터 갭(g)만큼 이격된다. 예를 들어, 제1 개구부 영역(501)에서 서브픽셀 영역(201)을 둘러싸는 마스크 플레이트(30)의 에지는 제1 개구부 영역(501)에서 서브픽셀 영역(201)을 둘러싸는 픽셀 한정 층(20)의 에지와 접촉하지 않는다. 마스크 플레이트(30)와 픽셀 한정 층(20)은 절연 유전체 층(50)을 샌드위치하여, 절연 유전체 층(50)과 서브픽셀 영역(201) 사이에 리세스(recess)(R)를 형성한다. 옵션적으로, 갭(g)은 절연 유전체 층(50)의 두께와 실질적으로 동일한 두께를 가진다.

[0037] 옵션적으로, 각각의 서브픽셀 영역(201)에 유기 발광 다이오드를 형성하는 단계는 서브픽셀 영역(201)에 제1 전극(101)을 형성하는 단계, 서브픽셀 영역(201)에 유기 층(102)을 형성하는 단계, 및 서브픽셀 영역(201)에 제2 전극(103)을 형성하는 단계를 포함한다. 옵션적으로, 유기 층(102)은 기상 증착에 의해 형성된다. 기상 증착 프로세스 동안, 마스크 플레이트(30)는 절연 유전체 층(50)에 접촉된다.

[0038] 다양한 적절한 절연 재료들이 절연 유전체 층(50)을 만들기 위해 사용될 수 있다. 적절한 절연 재료들의 예들은 유기 절연 재료들과 무기 절연 재료들을 포함한다. 옵션적으로, 절연 유전체 층(50)과 픽셀 한정 층(20)은

동일한 재료로 이루어진다. 옵션적으로, 절연 유전체 층(50)과 픽셀 한정 층(20)은 상이한 재료들로 이루어진다. 절연 유전체 층(50)은 임의의 적절한 두께, 예컨대, 기상 증착 프로세스 음영 효과들을 피하기에 충분한 두께를 가지도록 만들어질 수 있다. 옵션적으로, 마스크 플레이트(30)는 금속 마스크 플레이트이다.

[0039] 현 프로세스에서, 절연 유전체 층(50)은 마스크 플레이트를 사용하여 유기 발광 층을 형성하기에 앞서 픽셀 한정 층(20) 상에 형성되며, 절연 유전체 층(50)은, 마스크 플레이트(30)가 절연 유전체 층(50) 상에 배치될 때 리세스(R)가 절연 유전체 층(50)과 서브픽셀 영역(201) 사이에 형성되며, 예컨대, 제1 개구부 영역(501)에서 서브픽셀 영역(201)을 둘러싸는 마스크 플레이트(30)의 에지는 제1 개구부 영역(501)에서 서브픽셀 영역(201)을 둘러싸는 픽셀 한정 층(20)의 에지와 접촉하지 않도록 형성된다. 이 설계를 함으로써, 심지어 마스크 플레이트(30)가 변형되고 울퉁불퉁한 에지를 가지거나, 또는 마스크 플레이트(30)가 기상 증착 프로세스 동안 또는 그 후에 베이스 기판(10)에 대하여 이동되더라도, 유기 발광 다이오드의 층들에 손상들이 방지될 수 있는데, 마스크 플레이트(30)가 서브픽셀 영역(201)을 둘러싸는 픽셀 한정 층(20)의 에지들과 접촉하지 않기, 예컨대 이격되기 때문이다. 게다가, 마스크 플레이트의 에지 상에 응축된 입자들에 의해 유발된 손상들은 이 설계를 함으로써 또한 회피될 수 있다.

[0040] 옵션적으로, 절연 유전체 층(50)은 기상 증착 프로세스 동안 음영 효과들을 피하기 위해 대략 1 μm 내지 대략 5 μm 의 범위의 두께를 가진다.

[0041] 도 5는 본 개시내용에 따른 일부 실시예들에서의 유기 발광 다이오드 디스플레이 기판의 구조를 예시하는 개략도이다. 도 5를 참조하면, 일부 실시예들에서의 유기 발광 다이오드 디스플레이 기판은 서브픽셀-간 영역(202)에 복수의 돌기 부분들(60)을 포함하는 돌기 층을 더 포함하며, 복수의 돌기 부분들(60) 중 각각의 돌기 부분은 서브픽셀 영역(201)을 실질적으로 에워싼다. 복수의 돌기 부분들(60) 중 각각의 돌기 부분은 절연 유전체 층(50)으로부터 거리 w2만큼 이격된다. 도 5에 도시된 바와 같이, 베이스 기판(10)을 기준으로 한 복수의 돌기 부분들(60) 중 각각의 돌기 부분의 높이(h1)가 베이스 기판(10)을 기준으로 한 절연 유전체 층(50)의 높이(h2) 미만이다. 돌기 층은 임의의 적절한 높이를 가지도록 만들어질 수 있다. 옵션적으로, 복수의 돌기 부분들(60) 중 각각의 돌기 부분은 자신이 절연 유전체 층(50) 상에 배치된 마스크 플레이트(30)로부터 이격되도록 하는 높이를 가진다. 이 설계를 함으로써, 마스크 플레이트(30)는 심지어 마스크 플레이트(30)가 변형되고 울퉁불퉁한 에지를 가지더라도 복수의 돌기 부분들(60)의 하나의 돌기 부분과 접촉하지 않는다.

[0042] 도 6은 본 개시내용에 따른 일부 실시예들에서 유기 발광 다이오드 디스플레이 기판을 제조하는 프로세스를 예시하는 개략도이다. 도 6을 참조하면, 일부 실시예들에서의 프로세스는, 유기 발광 층을 형성하기에 앞서, 서브픽셀-간 영역(202)에 복수의 돌기 부분들(60) - 복수의 돌기 부분들(60) 중 각각의 돌기 부분은 서브픽셀 영역(201)을 실질적으로 에워싸도록 형성되어 있음 - 을 포함하는 돌기 층을 형성하는 단계를 더 포함한다. 복수의 돌기 부분들(60) 중 각각의 돌기 부분은 절연 유전체 층(50)으로부터 거리 w2만큼 이격되도록 형성된다. 베이스 기판(10)을 기준으로 한 복수의 돌기 부분들(60) 중 각각의 돌기 부분의 높이(h1)가 베이스 기판(10)을 기준으로 한 절연 유전체 층(50)의 높이(h2) 미만이다.

[0043] 각각이 서브픽셀 영역(201)을 에워싸는 복수의 돌기 부분들(60)을 포함하는 돌기 층을 가짐으로써, 마스크 플레이트(30)는 마스크 플레이트(30)가 변형되고 울퉁불퉁한 에지를 가질 때 복수의 돌기 부분들(60)에 의해 지지되어, 마스크 플레이트(30)와 서브픽셀 영역(201)을 둘러싸는 픽셀 한정 층(20)의 에지들 사이의 임의의 직접 접촉을 회피할 수 있다. 더구나, 복수의 돌기 부분들(60)의 존재는 마스크 플레이트(30)가 절연 유전체 층(50) 상에 배치될 때 기상 증착 프로세스 동안 마스크 플레이트(30) 상에 누적되는 오염 물체들이 서브픽셀 영역(201) 속으로 떨어지는 것을 방지할 수 있다.

[0044] 도 5를 참조하면, 복수의 돌기 부분들(60) 중 각각의 돌기 부분은 제2 개구부 영역(601)을 한정한다. 베이스 기판(10) 상의 제1 개구부 영역(501)의 돌출부가 제2 개구부 영역(601)을 커버한다. 베이스 기판(10) 상의 제2 개구부 영역(601)의 돌출부가 복수의 돌기 부분들(60)의 하나의 돌기 부분에 의해 에워싸인 서브픽셀 영역(201)의 돌출부와 실질적으로 중첩된다. 베이스 기판(10) 상의 픽셀 한정 층(20)의 돌출부가 돌기 층의 돌출부를 커버한다. 도 5에 도시된 바와 같이, 제1 개구부 영역(501)의 폭이 제2 개구부 영역(601)의 폭보다 더 크다. 제1 개구부 영역(501)의 폭이, 도 5에 도시된 바와 같이, 제2 개구부 영역(601)의 폭보다 폭 w2만큼 더 크다. 옵션적으로, 제1 개구부 영역(501)의 폭은 제2 개구부 영역(601)의 폭보다 적어도 1 μm 만큼 더 크다.

[0045] 옵션적으로, 돌기 층은 픽셀 한정 층(20)에 접한다. 옵션적으로, 픽셀 한정 층(20), 절연 유전체 층(50), 및 돌기 층은 각각이 상이한 재료로 이루어진다. 옵션적으로, 픽셀 한정 층(20)과 돌기 층은 동일한 재료로 이루어진다. 옵션적으로, 픽셀 한정 층(20)과 절연 유전체 층(50)은 동일한 재료로 이루어진다. 옵션적으로, 돌기

층과 절연 유전체 층(50)은 동일한 재료로 이루어진다. 옵션적으로, 절연 유전체 층(50)은 픽셀 한정 층(20)의 일체형 부분이며, 예컨대, 절연 유전체 층(50)과 픽셀 한정 층(20)은 동일한 재료를 사용하여, 동일한 마스크 플레이트를 사용하여 형성되고, 단일 프로세스에서 형성된다. 옵션적으로, 돌기 층은 픽셀 한정 층(20)의 일체형 부분이며, 예컨대, 돌기 층과 픽셀 한정 층(20)은 동일한 재료를 사용하여, 동일한 마스크 플레이트를 사용하여 형성되고, 단일 프로세스에서 형성된다. 옵션적으로, 돌기 층은 절연 유전체 층(50)의 일체형 부분, 예컨대, 돌기 층과 절연 유전체 층(50)은 동일한 재료를 사용하여, 동일한 마스크 플레이트를 사용하여 형성되고, 단일 프로세스에서 형성된다. 옵션적으로, 절연 유전체 층(50)과 돌기 층은 픽셀 한정 층(20)의 일체형 부분들이며, 예컨대, 절연 유전체 층(50), 돌기 층, 및 픽셀 한정 층(20)은 동일한 재료를 사용하여, 동일한 마스크 플레이트를 사용하여 형성되고, 단일 프로세스에서 형성된다.

[0046] 다양한 적절한 재료들이 픽셀 한정 층(20)을 만들기 위해 사용될 수 있다. 적절한 픽셀 한정 재료들의 예들은 폴리이미드와 페놀 수지와 같은 다양한 유기 재료들을 포함한다.

[0047] 다양한 적절한 절연 재료들이 절연 유전체 층(50)을 만들기 위해 사용될 수 있다. 적절한 절연 재료들의 예들은 유기 절연 재료들과 무기 절연 재료들을 포함한다. 절연 유전체 층(50)을 만들기에 적합한 유기 절연 재료들의 예들은 폴리이미드와 페놀 수지를 포함한다. 절연 유전체 층(50)을 만들기에 적합한 무기성 절연 재료들의 예들은 알루미늄 산화물(Al_2O_3), 산화 아연(ZnO), 및 이산화 티타늄(TiO_2)을 포함한다.

[0048] 다양한 적절한 절연 재료들이 돌기 층을 만들기 위해 사용될 수 있다. 적절한 절연 재료들의 예들은 유기 절연 재료들과 무기 절연 재료들을 포함한다. 돌기 층을 만들기에 적합한 유기 절연 재료들의 예들은 폴리이미드와 페놀 수지를 포함한다. 돌기 층을 만들기에 적합한 무기성 절연 재료들의 예들은 알루미늄 산화물(Al_2O_3), 산화 아연(ZnO), 및 이산화 티타늄(TiO_2)을 포함한다.

[0049] 도 7은 본 개시내용에 따른 일부 실시예들에서의 유기 발광 다이오드 디스플레이 기관의 구조를 예시하는 개략도이다. 도 7을 참조하면, 일부 실시예들에서의 유기 발광 다이오드 디스플레이 기관은 서브픽셀-간 영역(20)에서의 박막 트랜지스터(70)와 서브픽셀 영역(201)에서의 유기 발광 다이오드를 더 포함한다. 일부 실시예들에서의 유기 발광 다이오드는 제1 전극(101), 유기 층(102), 및 제2 전극(103)을 포함한다. 옵션적으로, 제1 전극(101)은 박막 트랜지스터(70)의 드레인 전극에 전기적으로 접속된다. 박막 트랜지스터(70)는 픽셀 한정 층(20)과 베이스 기관(10) 사이에 있다.

[0050] 옵션적으로, 베이스 기관(10) 상의 서브픽셀 영역(201)의 돌출부는 제1 전극(101)의 적어도 부분의 돌출부와 중첩한다. 유기 층(102)은 서브픽셀 영역(201)에 배치된다. 옵션적으로, 베이스 기관(10) 상의 서브픽셀 영역(201)의 돌출부는 제2 전극(103)의 적어도 부분의 돌출부와 중첩한다.

[0051] 옵션적으로, 박막 트랜지스터(70)는 게이트 전극, 게이트 절연 층, 반도체 활성 층, 소스 전극 및 드레인 전극을 포함한다. 옵션적으로, 박막 트랜지스터는 하단-게이트 박막 트랜지스터(도 7에 도시되어 있음)이다. 옵션적으로, 박막 트랜지스터는 상단-게이트 박막 트랜지스터이다.

[0052] 유기 층(102)은 유기 발광 층을 포함한다. 옵션적으로, 유기 층은 하나 이상의 전극 수송 층들, 하나 이상의 정공 수송 층들, 캐소드(예컨대, 제2 전극(103))와 전자 수송 층 사이의 하나 이상의 전자 주입 층들, 및 애노드(예컨대, 제1 전극(101))와 정공 수송 층 사이의 하나 이상의 정공 주입 층들을 더 포함한다.

[0053] 다양한 적절한 전극 재료들이 제1 전극(101)을 만드는데 사용될 수 있다. 옵션적으로, 제1 전극(101)은 애노드이다. 옵션적으로, 제1 전극(101)은 캐소드이다. 옵션적으로, 제1 전극(101)은 투명 전극 재료로 이루어진다. 옵션적으로, 제1 전극(101)은 금속성 재료로 이루어진다. 옵션적으로, 제1 전극(101)은 함께 적층된 복수의 서브-층들, 예컨대, 함께 적층된 투명 전극 서브-층 - 비-투명 전극 서브-층 - 투명 전극 서브-층을 포함한다.

[0054] 다양한 적절한 전극 재료들이 제2 전극(103)을 만드는데 사용될 수 있다. 옵션적으로, 제2 전극(103)은 애노드이다. 옵션적으로, 제2 전극(103)은 캐소드이다. 옵션적으로, 제2 전극(103)은 투명 전극 재료로 이루어진다. 옵션적으로, 제2 전극(103)은 금속성 재료로 이루어진다.

[0055] 다른 양태에서, 본 개시내용은 본 명세서에서 설명되는 또는 본 명세서에서 설명되는 방법에 의해 제조되는 유기 발광 다이오드 디스플레이 기관을 갖는 유기 발광 다이오드 디스플레이 패널을 제공한다. 옵션적으로, 유기 발광 다이오드 디스플레이 패널은 유기 발광 다이오드 디스플레이 기관과 마주하는 대향 기관을 더 포함한다. 옵션적으로, 대향 기관은 컬러 필터 기관이다.

- [0056] 다른 양태에서, 본 개시내용은 유기 발광 다이오드 디스플레이 장치를 제공한다. 적절한 유기 발광 다이오드 디스플레이 장치들의 예들은 전자 종이, 모바일 폰, 태블릿 컴퓨터, 텔레비전, 모니터, 노트북 컴퓨터, 디지털 앨범, GPS 등을 비제한적으로 포함한다.
- [0057] 다른 양태에서, 본 개시내용은 서브픽셀 영역과 서브픽셀-간 영역을 갖는 유기 발광 다이오드 디스플레이 기판을 제조하는 방법을 제공한다. 도 3을 참조하면, 일부 실시예들에서의 방법은 베이스 기판(10) 상에 픽셀 한정 층(20) - 픽셀 한정 층(20)은 유기 발광 다이오드 디스플레이 기판의 서브픽셀-간 영역(202)에 형성되어 있고 서브픽셀 영역(201)을 한정함 - 을 형성하는 단계; 및 베이스 기판(10)에서 먼 픽셀 한정 층(20)의 측 상에 절연 유전체 층(50) - 절연 유전체 층(50)은 서브픽셀 영역(201)보다 더 큰 제1 개구부 영역(501)을 한정하도록 형성되어 있음 - 을 형성하는 단계를 포함한다. 절연 유전체 층(50)은, 도 3에 도시된 바와 같이, 제1 개구부 영역(501)의 폭이 서브픽셀 영역(201)의 폭보다 더 크며, 서브픽셀 영역(201)을 둘러싸는 픽셀 한정 층(20)의 에지가 제1 개구부 영역(501)을 둘러싸는 절연 유전체 층(50)의 에지를 넘어서 폭 w1만큼 연장하도록 형성된다. 옵션적으로, 제1 개구부 영역(501)의 폭은 서브픽셀 영역(201)의 폭보다 적어도 1 μm 만큼 더 크다.
- [0058] 일부 실시예들에서, 그 방법은, 절연 유전체 층을 형성하는 단계에 후속하여, 절연 유전체 층 상에 배치된 마스크 플레이트(50)를 사용하여 각각의 서브픽셀 영역에 유기 발광 층(201)을 형성하는 단계를 더 포함한다. 옵션적으로, 유기 발광 다이오드를 형성하는 단계는, 적어도 부분이 서브픽셀 영역(201)에 형성되는 제1 전극(101)을 형성하는 단계, 적어도 부분이 서브픽셀 영역(201)에 형성되는 유기 층(102)을 형성하는 단계, 및 적어도 부분이 서브픽셀 영역(201)에 형성되는 제2 전극(103)을 형성하는 단계를 포함한다.
- [0059] 도 4를 참조하면, 일부 실시예들에서의 방법은 유기 층(102)을 형성하는 단계 및 제2 전극(103)을 형성하는 단계 전에 절연 유전체 층(50)을 먼저 형성하는 단계를 포함한다. 옵션적으로, 유기 층(102)은 절연 유전체 층(50) 상에 배치된 마스크 플레이트(30)를 사용하여 형성된다.
- [0060] 옵션적으로, 픽셀 한정 층(20)과 절연 유전체 층(50)은 하나 이상의 리소그래피 프로세스들에 의해 형성된다. 옵션적으로, 리소그래피 프로세스는 노출, 현상, 및 에칭 단계들을 포함한다.
- [0061] 현 제조 방법에서, 절연 유전체 층(50)은 마스크 플레이트를 사용하여 유기 발광 층을 형성하기에 앞서 픽셀 한정 층(20) 상에 형성되며, 절연 유전체 층(50)은, 마스크 플레이트(30)가 절연 유전체 층(50) 상에 배치될 때 리세스(R)가 절연 유전체 층(50)과 서브픽셀 영역(201) 사이에 형성되며, 예컨대, 제1 개구부 영역(501)에서 서브픽셀 영역(201)을 둘러싸는 마스크 플레이트(30)의 에지는 제1 개구부 영역(501)에서 서브픽셀 영역(201)을 둘러싸는 픽셀 한정 층(20)의 에지와 접촉하지 않도록 형성된다. 이 설계를 함으로써, 심지어 마스크 플레이트(30)가 변형되고 울퉁불퉁한 에지를 가지거나, 또는 마스크 플레이트(30)가 기상 증착 프로세스 동안 또는 그 후에 베이스 기판(10)에 대하여 이동되더라도, 유기 발광 다이오드의 층들의 손상들이 방지될 수 있는데, 마스크 플레이트(30)가 서브픽셀 영역(201)을 둘러싸는 픽셀 한정 층(20)의 에지들과 접촉하지 않기, 예컨대 이격되기 때문이다. 게다가, 마스크 플레이트의 에지 상에 응축된 입자들에 의해 유발된 손상들은 이 설계를 함으로써 또한 회피될 수 있다.
- [0062] 옵션적으로, 절연 유전체 층은 기상 증착 프로세스 동안 음영 효과들을 피하기 위해 대략 1 μm 내지 대략 5 μm 의 범위의 두께를 가지도록 형성된다.
- [0063] 도 5를 참조하면, 일부 실시예들에서의 방법은, 유기 발광 층을 형성하기에 앞서, 서브픽셀-간 영역(202)에 복수의 돌기 부분들(60) - 복수의 돌기 부분들(60) 중 각각의 돌기 부분은 서브픽셀 영역(201)을 실질적으로 에워싸도록 형성되어 있음 - 을 포함하는 돌기 층을 형성하는 단계를 더 포함한다. 복수의 돌기 부분들(60) 중 각각의 돌기 부분은 절연 유전체 층(50)으로부터 거리 w2만큼 이격되도록 형성된다. 베이스 기판(10)을 기준으로 한 복수의 돌기 부분들(60) 중 각각의 돌기 부분의 높이(h1)가 베이스 기판(10)을 기준으로 한 절연 유전체 층(50)의 높이(h2) 미만이다.
- [0064] 유기 층(102)(이는 유기 발광 층을 포함함)은 절연 유전체 층(50)의 형성 및 돌기 층의 형성에 후속하여 형성된다. 옵션적으로, 제2 전극(103)은 유기 층(102)의 형성에 후속하여 형성된다.
- [0065] 옵션적으로, 픽셀 한정 층(20), 절연 유전체 층(50), 및 돌기 층은 하나 이상의 리소그래피 프로세스들에 의해 형성된다. 옵션적으로, 리소그래피 프로세스는 노출, 현상, 및 에칭 단계들을 포함한다.
- [0066] 각각이 서브픽셀 영역(201)을 에워싸는 복수의 돌기 부분들(60)을 포함하는 돌기 층을 가짐으로써, 마스크 플레이트(30)는 마스크 플레이트(30)가 변형되고 울퉁불퉁한 에지를 가질 때 복수의 돌기 부분들(60)에 의해 지지되

어, 마스크 플레이트(30)와 서브픽셀 영역(201)을 둘러싸는 픽셀 한정 층(20)의 에지들 사이의 임의의 직접 접촉을 회피할 수 있다. 더구나, 복수의 돌기 부분들(60)의 존재는 마스크 플레이트(30)가 절연 유전체 층(50) 상에 배치될 때 기상 증착 프로세스 동안 마스크 플레이트(30) 상에 누적되는 오염 물체들이 서브픽셀 영역(201) 속으로 떨어지는 것을 방지할 수 있다.

[0067] 일부 실시예들에서, 픽셀 한정 층(20), 절연 유전체 층(50), 및 돌기 층은 별개의 패터닝 단계들에서 형성된다. 하나의 예에서, 그 방법은 제1 리소그래피 프로세스에서 픽셀 한정 층(20)에 대응하는 패턴을 갖는 제1 마스크 플레이트를 사용하여 픽셀 한정 층(20)을 형성하는 단계를 포함한다. 옵션적으로, 픽셀 한정 층(20)은 폴리이미드와 페놀 수지와 같은 유기 재료를 사용하여 형성된다. 다른 예에서, 제1 전극(101)이 먼저 베이스 기판(10) 상에 형성되며, 유기 절연 재료 층이 그 다음에 베이스 기판(10) 상에 형성되며, 포토레지스트 층이 베이스 기판(10)에서 먼 유기 절연 재료 층의 측 상에 형성되며, 제1 마스크 플레이트를 사용하여 포토레지스트 층을 노출시키며, 픽셀 한정 층(20)에 대응하는 제1 영역 및 제1 영역 외부의 제2 영역을 갖는 포토레지스트 패턴을 획득하기 위해 그 포토레지스트 층을 현상하며, 포토레지스트 재료는 제2 영역에서 제거되어 그 밑의 유기 절연 재료 층을 노출시키고, 제2 영역의 유기 절연 재료를 제거함으로써 픽셀 한정 층(20)을 형성한다.

[0068] 다음으로, 그 방법은 제2 리소그래피 프로세스에서 절연 유전체 층(50)에 대응하는 패턴을 갖는 제2 마스크 플레이트를 사용하여 절연 유전체 층(50)을 형성하는 단계를 더 포함한다. 옵션적으로, 절연 유전체 층(50)은 폴리이미드와 페놀 수지와 같은 유기 재료를 사용하여 형성된다. 옵션적으로, 절연 유전체 층(50)은 알루미늄 산화물(Al_2O_3), 산화 아연(ZnO), 및 이산화 티타늄(TiO_2)과 같은 무기 재료를 사용하여 형성된다. 다른 예에서, 절연 유전체 재료 층이 미리 형성된 픽셀 한정 층(20)을 갖는 베이스 기판(10) 상에 형성되며, 포토레지스트 층이 베이스 기판(10)에서 먼 절연 유전체 재료 층의 측 상에 형성되며, 제2 마스크 플레이트를 사용하여 포토레지스트 층을 노출시키며, 절연 유전체 층(50)에 대응하는 제3 영역 및 제3 영역 외부의 제4 영역을 갖는 포토레지스트 패턴을 획득하기 위해 포토레지스트 층을 현상하며, 포토레지스트 재료는 제4 영역에서 제거되어 그 밑의 절연 유전체 재료 층을 노출시키고, 제4 영역의 절연 유전체 재료를 제거함으로써 절연 유전체 층(50)을 형성한다.

[0069] 다음으로, 그 방법은 제3 리소그래피 프로세스에서 돌기 층에 대응하는 패턴을 갖는 제3 마스크 플레이트를 사용하여 돌기 층을 형성하는 단계를 더 포함한다. 옵션적으로, 돌기 층은 폴리이미드와 페놀 수지와 같은 유기 재료를 사용하여 형성된다. 옵션적으로, 돌기 층은 알루미늄 산화물(Al_2O_3), 산화 아연(ZnO), 및 이산화 티타늄(TiO_2)과 같은 무기 재료를 사용하여 형성된다. 다른 예에서, 절연 유전체 재료 층이 미리 형성된 픽셀 한정 층(20) 및 절연 유전체 층(50)을 갖는 베이스 기판(10) 상에 형성되며, 포토레지스트 층이 베이스 기판(10)에서 먼 절연 유전체 재료 층의 측 상에 형성되며, 제3 마스크 플레이트를 사용하여 포토레지스트 층을 노출시키며, 돌기 층에 대응하는 제5 영역 및 제5 영역 외부의 제6 영역을 갖는 포토레지스트 패턴을 획득하기 위해 포토레지스트 층을 현상하며, 포토레지스트 재료는 제6 영역에서 제거되어 그 밑의 절연 유전체 재료 층을 노출시키고, 제6 영역의 절연 유전체 재료를 제거함으로써 돌기 층을 형성한다.

[0070] 일부 실시예들에서, 절연 유전체 층(50)과 돌기 층은 동일한 마스크 플레이트 및 동일한 재료를 사용하여 단일 프로세스에서 형성되지만, 픽셀 한정 층(20)은 별도의 패터닝 단계에서 형성된다. 하나의 예에서, 그 방법은 제1 리소그래피 프로세스에서 픽셀 한정 층(20)에 대응하는 패턴을 갖는 제1 마스크 플레이트를 사용하여 픽셀 한정 층(20)을 형성하는 단계를 포함한다. 옵션적으로, 픽셀 한정 층(20)은 폴리이미드와 페놀 수지와 같은 유기 재료를 사용하여 형성된다. 다른 예에서, 제1 전극(101)이 먼저 베이스 기판(10) 상에 형성되며, 유기 절연 재료 층이 그 다음에 베이스 기판(10) 상에 형성되며, 포토레지스트 층이 베이스 기판(10)에서 먼 유기 절연 재료 층의 측 상에 형성되며, 제1 마스크 플레이트를 사용하여 포토레지스트 층을 노출시키며, 픽셀 한정 층(20)에 대응하는 제1 영역 및 제1 영역 외부의 제2 영역을 갖는 포토레지스트 패턴을 획득하기 위해 그 포토레지스트 층을 현상하며, 포토레지스트 재료는 제2 영역에서 제거되어 그 밑의 유기 절연 재료 층을 노출시키고, 제2 영역의 유기 절연 재료를 제거함으로써 픽셀 한정 층(20)을 형성한다.

[0071] 다음으로, 그 방법은 단일 리소그래피 프로세스에서 제1 하프-톤 또는 회색-톤 마스크 플레이트를 사용하여 절연 유전체 층(50) 및 돌기 층을 형성하는 단계를 더 포함한다. 도 8a 내지 도 8d는 본 개시내용에 따른 일부 실시예들에서 절연 유전체 층과 돌기 층을 형성하는 프로세스를 예시한다. 도 8a를 참조하면, 일부 실시예들에서의 방법은 미리 형성된 픽셀 한정 층(20) 및 제1 전극(101)을 갖는 베이스 기판(10) 상에 제1 절연 유전체 재료 층(51)을 형성하는 단계, 베이스 기판(10)에서 먼 제1 절연 유전체 재료 층(51)의 측 상에 포토레지스트 층(80)을 형성하는 단계, 제1 하프-톤 또는 회색-톤 마스크 플레이트로 포토레지스트 층(80)을 노출시키는 단계,

및 도 8b에 도시된 바와 같은 포토레지스트 패턴을 획득하기 위해 노출된 포토레지스트 층을 현상하는 단계를 포함한다. 포토레지스트 패턴은 형성될 절연 유전체 층(50)에 대응하는 제1 영역(801), 형성될 돌기 층에 대응하는 제2 영역(802), 및 제1 영역(801) 및 제2 영역(802) 외부의 제3 영역(803)을 가지며, 제1 구역(801)은 실질적으로 비노출되며, 제2 구역(802)은 부분적으로 노출되며, 제3 구역(803)은 완전히 노출되고, 포토레지스트 재료는 제3 구역(803)에서 제거된다. 도 8c를 참조하면, 일부 실시예들에서의 방법은 제3 구역(803)에서 제1 절연 유전체 재료 층(51)을 제거(예컨대, 에칭)하는 단계를 더 포함한다. 도 8d를 참조하면, 일부 실시예들에서의 방법은 제1 구역(801)에서의 포토레지스트 층을 유지하면서 제2 구역(802)에서 포토레지스트 층을 제거(예컨대, 에칭)함으로써, 제2 구역(802)에서 제1 절연 유전체 재료 층(51)을 노출시키는 단계; 및 제2 구역(802)에서 제1 절연 유전체 재료 층(51)을 부분적으로 제거함으로써, 돌기 층을 형성하는 단계를 더 포함한다. 옵션적으로, 그 방법은 제1 영역(801)에서 포토레지스트 층을 제거하는 단계를 더 포함한다.

[0072] 옵션적으로, 제1 절연 유전체 재료는 유기 재료이다. 옵션적으로, 제1 절연 유전체 재료는 무기질 재료이다.

[0073] 옵션적으로, 제1 절연 유전체 재료는 유기 포토레지스트 재료이다. 옵션적으로, 제1 절연 유전체 재료 층(51)이 유기 포토레지스트 재료로 이루어질 때, 포토레지스트 층(80)이 필요하지 않다. 그 방법은 그 경우에 포토레지스트 패턴을 획득하기 위해 제1 하프-톤 또는 회색-톤 마스크 플레이트로 제1 절연 유전체 재료 층(51)을 노출시키는 단계를 포함한다.

[0074] 일부 실시예들에서, 픽셀 한정 층(20)과 돌기 층은 단일 프로세스에서 동일한 마스크 플레이트 및 동일한 재료를 사용하여 형성되지만, 절연 유전체 층(50)은 별도의 패터닝 단계로 형성된다. 도 9a 내지 도 9d는 본 개시 내용에 따른 일부 실시예들에서 픽셀 한정 층과 돌기 층을 형성하는 프로세스를 예시한다. 도 9a를 참조하면, 일부 실시예들에서의 방법은 미리 형성된 제1 전극(101)을 갖는 베이스 기판(10) 상에 제2 절연 유전체 재료 층(52)을 형성하는 단계, 베이스 기판(10)에서 먼 제2 절연 유전체 재료 층(52)의 측 상에 포토레지스트 층(80)을 형성하는 단계, 제2 하프-톤 또는 회색-톤 마스크 플레이트(91)로 포토레지스트 층(80)을 노출시키는 단계, 및 도 9b에 도시된 바와 같은 포토레지스트 패턴을 획득하기 위해 노출된 포토레지스트 층을 현상하는 단계를 포함한다. 포토레지스트 패턴은 돌기 층에 대응하는 제1 영역(801), 제1 영역(801)이 아닌 픽셀 한정 층에 대응하는 제2 영역(802), 및 제1 영역(801) 및 제2 영역(802) 외부의 제3 영역(803)을 가지며, 제1 구역(801)은 실질적으로 비노출되며, 제2 구역(802)은 부분적으로 노출되며, 제3 구역(803)은 완전히 노출되고, 포토레지스트 재료는 제3 구역(803)에서 제거된다. 도 9c를 참조하면, 일부 실시예들에서의 방법은 제3 구역(803)에서 제2 절연 유전체 재료 층(52)을 제거(예컨대, 에칭)하는 단계를 더 포함한다. 도 9d를 참조하면, 일부 실시예들에서의 방법은 제1 구역(801)에서의 포토레지스트 층을 유지하면서 제2 구역(802)에서 포토레지스트 층을 제거(예컨대, 에칭)함으로써, 제2 구역(802)에서 제2 절연 유전체 재료 층(52)을 노출시키는 단계; 및 제2 구역(802)에서 제2 절연 유전체 재료 층(52)을 부분적으로 제거함으로써, 픽셀 한정 층(20)과 돌기 층을 형성하는 단계를 더 포함한다. 옵션적으로, 그 방법은 제1 영역(801)에서 포토레지스트 층을 제거하는 단계를 더 포함한다.

[0075] 옵션적으로, 제2 절연 유전체 재료는 유기 재료이다. 옵션적으로, 제2 절연 유전체 재료는 무기 재료이다.

[0076] 옵션적으로, 제2 절연 유전체 재료는 유기 포토레지스트 재료이다. 옵션적으로, 제2 절연 유전체 재료 층(52)이 유기 포토레지스트 재료로 이루어질 때, 포토레지스트 층(80)이 필요하지 않다. 그 방법은 그 경우에 포토레지스트 패턴을 획득하기 위해 하프-톤 마스크 플레이트 또는 회색-톤 마스크 플레이트로 제2 절연 유전체 재료 층(52)을 노출시키는 단계를 포함한다.

[0077] 다음으로, 그 방법은 제2 리소그래피 프로세스에서 절연 유전체 층(50)에 대응하는 패턴을 갖는 제2 마스크 플레이트를 사용하여 절연 유전체 층(50)을 형성하는 단계를 더 포함한다. 옵션적으로, 절연 유전체 층(50)은 폴리이미드와 페놀 수지와 같은 유기 재료를 사용하여 형성된다. 옵션적으로, 절연 유전체 층(50)은 알루미늄 산화물(Al_2O_3), 산화 아연(ZnO), 및 이산화 티타늄(TiO_2)과 같은 무기 재료를 사용하여 형성된다. 다른 예에서, 절연 유전체 재료 층이 위에서 논의된 바와 같이 미리 형성된 픽셀 한정 층(20) 및 돌기 층을 갖는 베이스 기판(10) 상에 형성되며, 포토레지스트 층이 베이스 기판(10)에서 먼 절연 유전체 재료 층의 측 상에 형성되며, 제2 마스크 플레이트를 사용하여 포토레지스트 층을 노출시키며, 절연 유전체 층(50)에 대응하는 제1 영역 및 제1 영역 외부의 제2 영역을 갖는 포토레지스트 패턴을 획득하기 위해 포토레지스트 층을 현상하며, 포토레지스트 재료는 제2 영역에서 제거되어 그 밑의 절연 유전체 재료 층을 노출시키고, 제2 영역의 절연 유전체 재료를 제거함으로써 절연 유전체 층(50)을 형성한다.

[0078] 일부 실시예들에서, 픽셀 한정 층(20)과 절연 유전체 층(50)은 단일 프로세스에서 동일한 마스크 플레이트 및 동일한 재료를 사용하여 형성되지만, 돌기 층은 별도의 패터닝 단계로 형성된다. 하나의 예에서, 그 방법은 미

리 형성된 제1 전극(101)을 갖는 베이스 기판(10) 상에 제3 절연 유전체 재료 층을 형성하는 단계, 베이스 기판(10)에서 먼 제3 절연 유전체 재료 층의 측 상에 포토레지스트 층을 형성하는 단계, 제3 하프-톤 또는 회색-톤 마스크 플레이트로 포토레지스트 층을 노출시키는 단계, 및 포토레지스트 패턴을 획득하기 위해 노출된 포토레지스트 층을 현상하는 단계를 포함한다. 포토레지스트 패턴은 절연 유전체 층(50)에 대응하는 제1 영역, 제1 영역이 아닌 픽셀 한정 층에 대응하는 제2 영역, 및 제1 영역 및 제2 영역 외부의 제3 영역을 가지고, 제1 구역은 실질적으로 비노출되며, 제2 구역은 부분적으로 노출되며, 제3 구역은 완전히 노출되고, 포토레지스트 재료는 제3 구역에서 제거된다. 옵션적으로, 그 방법은 제3 구역에서 제3 절연 유전체 재료 층을 제거(예컨대, 에칭)하는 단계를 더 포함한다. 옵션적으로, 그 방법은 제1 구역에서의 포토레지스트 층을 유지하면서 제2 구역에서 포토레지스트 층을 제거(예컨대, 에칭)함으로써, 제2 구역에서 제3 절연 유전체 재료 층을 노출시키는 단계; 및 제2 구역에서 제3 절연 유전체 재료 층을 부분적으로 제거함으로써, 픽셀 한정 층(20) 및 절연 유전체 층(50)을 형성하는 단계를 더 포함한다. 옵션적으로, 그 방법은 제1 영역에서 포토레지스트 층을 제거하는 단계를 더 포함한다.

[0079] 다음으로, 그 방법은 제3 리소그래피 프로세스에서 돌기 층에 대응하는 패턴을 갖는 제3 마스크 플레이트를 사용하여 돌기 층을 형성하는 단계를 더 포함한다. 옵션적으로, 돌기 층은 폴리이미드와 페놀 수지와 같은 유기 재료를 사용하여 형성된다. 옵션적으로, 돌기 층은 알루미늄 산화물(Al_2O_3), 산화 아연(ZnO), 및 이산화 티타늄(TiO_2)과 같은 무기 재료를 사용하여 형성된다. 하나의 예에서, 절연 유전체 재료 층이 미리 형성된 픽셀 한정 층(20) 및 절연 유전체 층(50)을 갖는 베이스 기판(10) 상에 형성되며, 포토레지스트 층이 베이스 기판(10)에서 먼 절연 유전체 재료 층의 측 상에 형성되며, 제3 마스크 플레이트를 사용하여 포토레지스트 층을 노출시키며, 돌기 층에 대응하는 제1 영역 및 제1 영역 외부의 제2 영역을 갖는 포토레지스트 패턴을 획득하기 위해 포토레지스트 층을 현상하며, 포토레지스트 재료는 제2 영역에서 제거되어 그 밑의 절연 유전체 재료 층을 노출시키고, 제2 영역의 절연 유전체 재료를 제거함으로써 돌기 층을 형성한다.

[0080] 일부 실시예들에서, 픽셀 한정 층(20), 절연 유전체 층(50), 및 돌기 층은 모두가 단일 프로세스에서 동일한 마스크 플레이트 및 동일한 재료를 사용하여 형성된다. 도 10a 내지 도 10e는 본 개시내용에 따른 일부 실시예들에서 픽셀 한정 층, 절연 유전체 층, 및 돌기 층을 형성하는 프로세스를 예시한다. 도 10a를 참조하면, 일부 실시예들에서의 방법은 미리 형성된 제1 전극(101)을 갖는 베이스 기판(10) 상에 제4 절연 유전체 재료 층(54)을 형성하는 단계, 베이스 기판(10)에서 먼 제4 절연 유전체 재료 층(54)의 측 상에 포토레지스트 층(80)을 형성하는 단계, 제4 하프-톤 또는 회색-톤 마스크 플레이트(94)로 포토레지스트 층(80)을 노출시키는 단계, 및 도 10b에 도시된 바와 같은 포토레지스트 패턴을 획득하기 위해 노출된 포토레지스트 층을 현상하는 단계를 포함한다. 포토레지스트 패턴은 절연 유전체 층(50)에 대응하는 제1 영역(801), 돌기 층에 대응하는 제2 영역(803), 제1 영역(801) 및 제2 영역(803)이 아닌 픽셀 한정 층(20)에 대응하는 제3 영역(804), 그리고 제1 영역(801), 제2 영역(803), 및 제3 영역(804) 외부의 제4 영역(805)을 가진다. 제1 구역(801)은 실질적으로 비노출되며, 제2 구역(803)은 제1 부분 노출 영역이며, 제3 구역(804)은 제2 부분 노출 영역이며, 제4 구역(805)은 완전히 노출된다. 포토레지스트 재료는 제4 구역(805)에서 제거된다. 제2 영역(803)은 제3 영역(804)보다 더 큰 두께를 가진다. 도 10c를 참조하면, 일부 실시예들에서의 방법은 제4 구역(805)에서 제4 절연 유전체 재료 층(54)을 제거(예컨대, 에칭)하는 단계를 더 포함한다. 도 10d를 참조하면, 일부 실시예들에서의 방법은 제1 구역(801) 및 제2 구역(803)에서 포토레지스트 층을 유지하면서 제3 구역(804)에서 포토레지스트 층을 제거(예컨대, 에칭)함으로써, 제3 구역(804)에서 제4 절연 유전체 재료 층(54)을 노출시키는 단계; 및 제3 구역(804)에서 제4 절연 유전체 재료 층(54)을 제거함으로써, 픽셀 한정 층(20) 및 절연 유전체 층(50)을 형성하는 단계를 더 포함한다. 도 10e를 참조하면, 일부 실시예들에서의 방법은 제1 구역(801)에서의 포토레지스트 층을 유지하면서 제2 영역(803)에서 포토레지스트 층을 제거(예컨대, 에칭)함으로써, 제2 영역(803)에서 제4 절연 유전체 재료 층(54)을 노출시키는 단계; 및 제2 영역(803)에서 제4 절연 유전체 재료 층(54)을 부분적으로 제거함으로써, 돌기 층을 형성하는 단계를 더 포함한다. 옵션적으로, 그 방법은 제1 영역(801)에서 포토레지스트 층을 제거하는 단계를 더 포함한다.

[0081] 옵션적으로, 제4 절연 유전체 재료는 유기 재료이다. 옵션적으로, 제4 절연 유전체 재료는 무기 재료이다.

[0082] 옵션적으로, 제4 절연 유전체 재료는 유기 포토레지스트 재료이다. 옵션적으로, 제4 절연 유전체 재료 층(54)이 유기 포토레지스트 재료로 이루어질 때, 포토레지스트 층(80)이 필요하지 않다. 그 방법은 그 경우에 포토레지스트 패턴을 획득하기 위해 하프-톤 마스크 플레이트 또는 회색-톤 마스크 플레이트로 제4 절연 유전체 재료 층(54)을 노출시키는 단계를 포함한다.

[0083] 일부 실시예들에서, 그 방법은 베이스 기판(10)에서 먼 제1 전극(101)의 측 상에 유기 층(102)을 형성하는 단계, 및 제1 전극(101)에서 먼 유기 층(102)의 측 상에 제2 전극(103)을 형성하는 단계를 더 포함한다. 옵션적으로, 유기 층(102)은 기상 증착 프로세스로 형성된다. 옵션적으로, 제2 전극(103)은 기상 증착 프로세스로 형성된다. 옵션적으로, 유기 층(102)을 형성하는 단계는 유기 발광 층을 형성하는 단계를 포함한다.

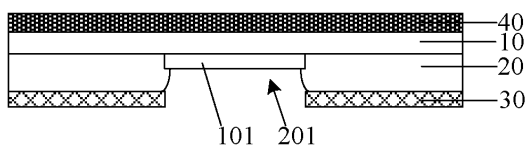
[0084] 일부 실시예들에서, 그 방법은 박막 트랜지스터(70)를 형성하는 단계를 더 포함한다. 옵션적으로, 박막 트랜지스터(70)는 베이스 기판(10)과 픽셀 한정 층(20) 사이에 형성된다. 옵션적으로, 박막 트랜지스터(70)는 박막 트랜지스터(70)의 드레인 전극이 제1 전극(101)(예컨대, 유기 발광 다이오드의 애노드)에 전기적으로 접속되도록 형성된다.

[0085] 본 발명의 실시예들의 기술한 설명은 예시 및 설명의 목적으로 제시되어 있다. 본 발명을 개시된 바로 그 형태로 또는 예시적인 실시예들로 완전한 것으로 하거나 또는 제한하는 것이 의도되지 않는다. 따라서, 앞서의 설명은 제한적이기보다는 예시적인 것으로서 간주되어야 한다. 분명히, 많은 변형들 및 개조들이 본 기술분야의 통상의 기술자들에게 명백할 것이다. 실시예들이 본 발명의 원리들 및 그것의 최적의 방식의 실제 애플리케이션을 설명하기 위하여 선택되고 설명되었으므로, 본 기술분야의 통상의 기술자들이 본 발명을 다양한 실시예들에 대해 그리고 생각된 특정 용도 및 구현에 적합한 바와 같은 다양한 변형들로 이해하는 것을 가능하게 한다. 본 발명의 범위는 본 상세한 설명에 첨부된 청구항들과, 모든 용어들이 달리 표시되지 않는 한 그것들의 가장 넓은 합리적인 느낌으로 의미하는 그것들의 동등물들에 의해 정의된다는 것이 의도된다. 그러므로, "발명", "본 발명" 등의 용어는 청구항 범위를 특정 실시예로 반드시 제한하지는 않고, 본 발명의 예시적인 실시예들에 대한 언급은 본 발명에 대한 제한을 의미하는 것은 아니고, 그러한 제한은 유추되지 않는다. 본 발명은 첨부된 청구항들의 정신 및 범위에 의해서만 제한된다. 더구나, 이들 청구항들은 명사 또는 엘리먼트가 뒤따르는 "제1", "제2" 등을 사용하여 지칭할 수 있다. 이러한 용어들은 명명법으로서 이해되어야 하고 특정한 수가 주어지지 않는 한 이러한 명명법에 의해 수정된 엘리먼트들의 수에 대한 제한으로서 주어진 것으로서 해석되지 않아야 한다. 설명되는 임의의 장점들 및 이점들은 본 발명의 모든 실시예들에 적용되지 않을 수 있다. 변형들이 다음의 청구항들에 의해 정의된 바와 같은 본 발명의 범위로 부터 벗어나는 일 없이 본 기술분야의 통상의 기술자에 의해 설명되는 실시예들에서 이루어질 수 있다는 것이 이해되어야 한다. 더구나, 본 개시내용에서의 엘리먼트 및 컴포넌트는 엘리먼트 또는 컴포넌트가 다음의 청구항들에서 명시적으로 언급되든 아니든 간에 상관없이 공중에게 헌정된 것으로 의도된다.

도면

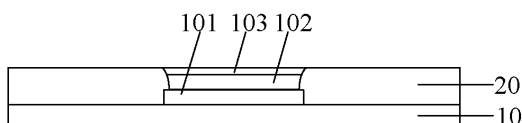
도면1

종래 기술

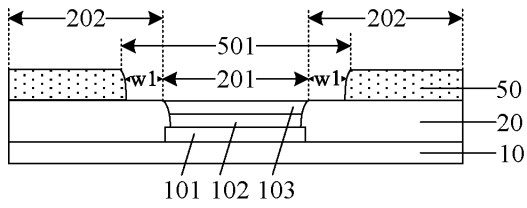


도면2

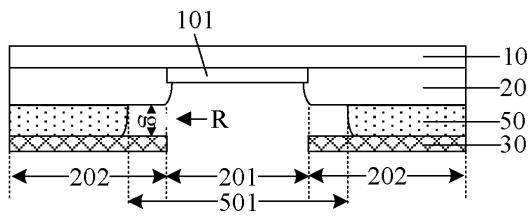
종래 기술



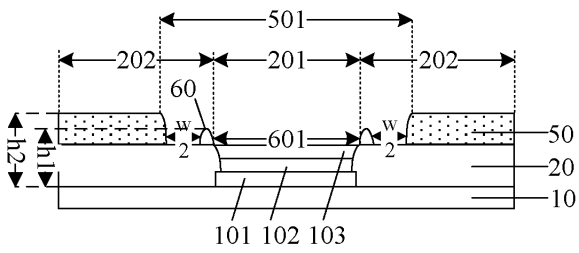
도면3



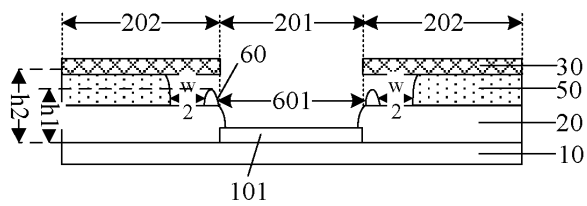
도면4



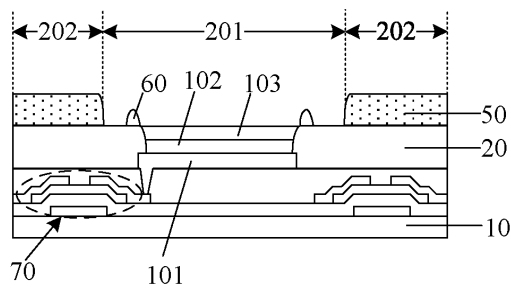
도면5



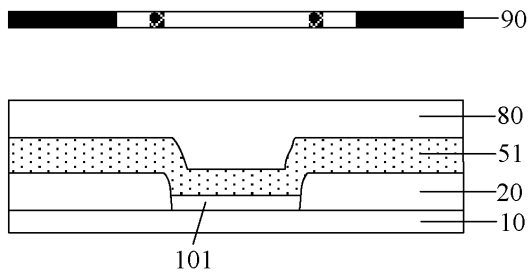
도면6



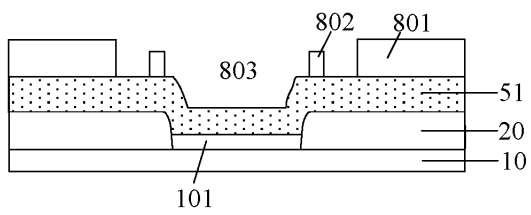
도면7



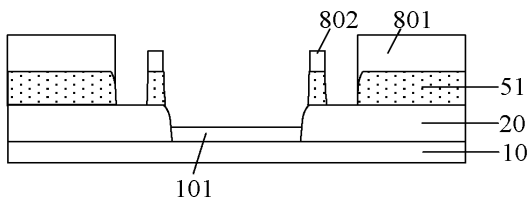
도면8a



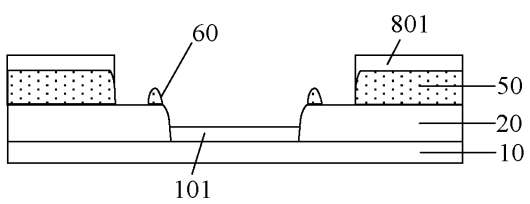
도면8b



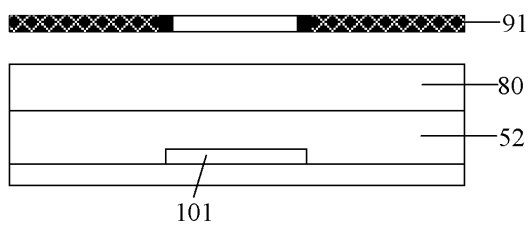
도면8c



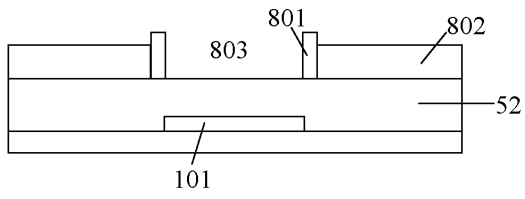
도면8d



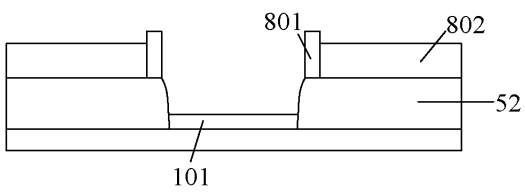
도면9a



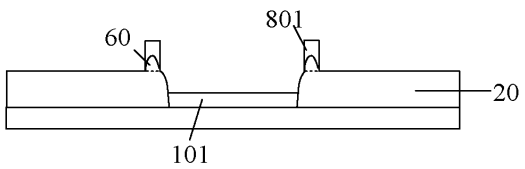
도면9b



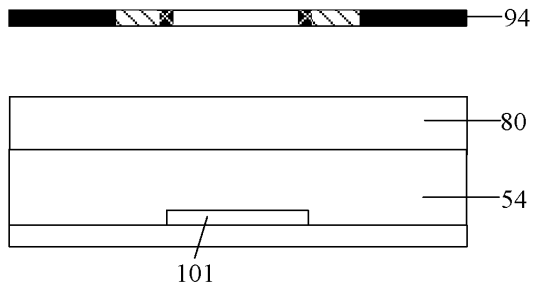
도면9c



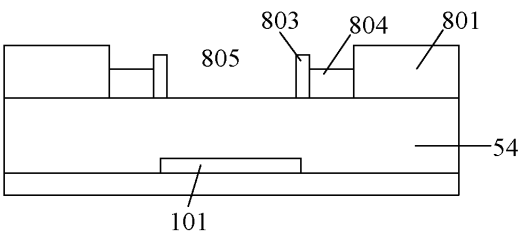
도면9d



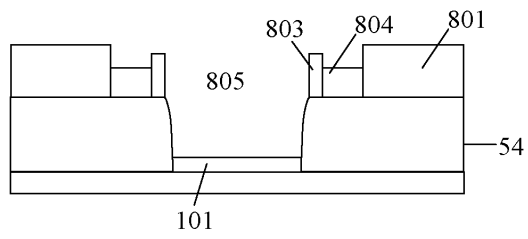
도면10a



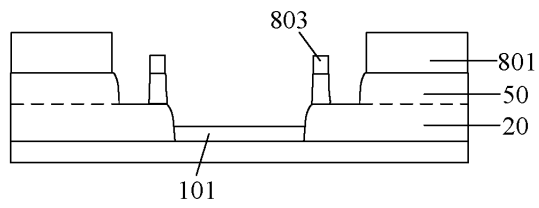
도면10b



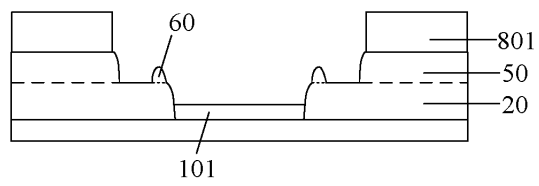
도면10c



도면10d



도면10e



专利名称(译)	有机发光二极管显示器基板，有机发光二极管显示器设备，以及制造有机发光二极管显示器基板的方法		
公开(公告)号	KR1020180086404A	公开(公告)日	2018-07-31
申请号	KR1020187000613	申请日	2017-06-29
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 合肥鑫晟光电科技有限公司		
申请(专利权)人(译)	博科技集团股份有限公司 合肥神州光电科技有限公司		
[标]发明人	ZHU RUHUI 주ړ뤼후이		
发明人	주,ړ뤼후이		
IPC分类号	H01L51/56 H01L27/32 H01L21/77 H01L51/00		
CPC分类号	H01L27/3248 H01L27/3258 H01L27/3262 H01L21/77 H01L51/56 H01L27/3218 H01L27/326 H01L51/0096 H01L27/3246 H01L51/0011 H01L2227/323 H01L27/1288 H01L27/3283 H01L51/525 H01L51/5206 H01L51/5221		
代理人(译)	Yangyoungjun Gimseongun Baekmangi		
优先权	201611176024.8 2016-12-16 CN		
其他公开文献	KR102035708B1		
外部链接	Espacenet		

摘要(译)

本申请公开了一种制造具有子像素区域和子像素子区域的有机发光二极管显示基板的方法。该方法包括：在基础基板上形成像素限制层，该像素限制层形成在子像素间区域中，并限定有机发光二极管显示基板的子像素区域。在像素限制层的背离基底基板的一侧上形成绝缘介电层，该绝缘介电层形成限定出大于子像素区域的第一开口区域；并且在形成绝缘介电层之后，使用设置在绝缘介电层上的掩模板在每个子像素区域中形成有机发光层。 专利出版物10-2018-0086404

