



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0085121
(43) 공개일자 2018년07월26일

(51) 국제특허분류(Int. Cl.)

G09G 3/3233 (2016.01)

(52) CPC특허분류

G09G 3/3233 (2013.01)

G09G 2230/00 (2013.01)

(21) 출원번호 10-2017-0008251

(22) 출원일자 2017년01월17일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

정보용

경기도 용인시 기흥구 삼성로 1 (농서동)

박준현

경기도 용인시 기흥구 삼성로 1 (농서동)

(뒷면에 계속)

(74) 대리인

강신섭, 문용호, 이용우

전체 청구항 수 : 총 31 항

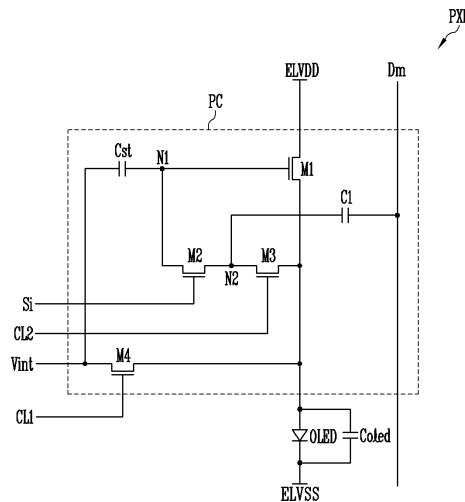
(54) 발명의 명칭 화소 및 이를 이용한 유기전계발광 표시장치

(57) 요약

본 발명은 표시품질을 향상시킬 수 있도록 한 화소에 관한 것이다.

본 발명의 실시예에 의한 화소는 유기 발광 다이오드와; 제 1노드의 전압에 대응하여 제 1구동전원으로부터 상기 유기 발광 다이오드를 경유하여 제 2구동전원으로 흐르는 전류량을 제어하기 위한 제 1트랜지스터와; 상기 제 1노드와 제 2노드 사이에 접속되며, 제 i (i 는 자연수)주사선으로 주사신호가 공급될 때 턴-온되는 제 2트랜지스터와; 상기 제 2노드와 상기 유기 발광 다이오드의 애노드전극 사이에 접속되는 제 3트랜지스터와; 데이터선과 상기 제 2노드 사이에 접속되는 제 1커패시터와; 초기화전원과 상기 유기 발광 다이오드의 애노드전극 사이에 접속되며, 제 1제어선으로 제 1제어신호가 공급될 때 턴-온되는 제 4트랜지스터를 구비한다.

대표도 - 도2



(52) CPC특허분류

G09G 2300/0842 (2013.01)

G09G 2330/028 (2013.01)

(72) 발명자

서영완

경기도 용인시 기흥구 삼성로 1 (농서동)

이안수

경기도 용인시 기흥구 삼성로 1 (농서동)

조강문

경기도 용인시 기흥구 삼성로 1 (농서동)

채종철

경기도 용인시 기흥구 삼성로 1 (농서동)

명세서

청구범위

청구항 1

유기 발광 다이오드와;

제 1노드의 전압에 대응하여 제 1구동전원으로부터 상기 유기 발광 다이오드를 경유하여 제 2구동전원으로 흐르는 전류량을 제어하기 위한 제 1트랜지스터와;

상기 제 1노드와 제 2노드 사이에 접속되며, 제 i (i 는 자연수)주사선으로 주사신호가 공급될 때 턴-온되는 제 2트랜지스터와;

상기 제 2노드와 상기 유기 발광 다이오드의 애노드전극 사이에 접속되는 제 3트랜지스터와;

데이터선과 상기 제 2노드 사이에 접속되는 제 1커패시터와;

초기화전원과 상기 유기 발광 다이오드의 애노드전극 사이에 접속되며, 제 1제어선으로 제 1제어신호가 공급될 때 턴-온되는 제 4트랜지스터를 구비하는 화소.

청구항 2

제 1항에 있어서,

상기 제 1노드와 상기 초기화전원 사이에 접속되는 스토리지 커패시터를 더 구비하는 화소.

청구항 3

제 1항에 있어서,

상기 제 4트랜지스터의 턴-온기간은 상기 제 2트랜지스터의 턴-온기간과 적어도 일부 기간 중첩되는 화소.

청구항 4

제 1항에 있어서,

상기 제 3트랜지스터는 제 2제어선으로 제 2제어신호가 공급될 때 턴-온되며, 상기 제 3트랜지스터의 턴-온기간은 상기 제 2트랜지스터의 턴-온기간과 적어도 일부 기간 중첩되는 화소.

청구항 5

제 1항에 있어서,

상기 제 3트랜지스터는 제 $i+1$ 주사선으로 주사신호가 공급될 때 턴-온되는 화소.

청구항 6

제 1항에 있어서,

상기 제 3트랜지스터는 상기 제 i 주사선으로 주사신호가 공급될 때 턴-온되는 화소.

청구항 7

제 1항에 있어서,

상기 제 1트랜지스터는 N형 트랜지스터로 형성되는 화소.

청구항 8

제 7항에 있어서,

상기 제 2트랜지스터 내지 상기 제 4트랜지스터는 N형 트랜지스터로 형성되는 화소.

청구항 9

제 8항에 있어서,

상기 제 1트랜지스터 내지 상기 제 4트랜지스터 중 적어도 하나는 폴리 실리콘 반도체 트랜지스터로 형성되는 화소.

청구항 10

제 8항에 있어서,

상기 제 1트랜지스터 내지 상기 제 4트랜지스터 중 적어도 하나는 산화물 반도체 트랜지스터로 형성되는 화소.

청구항 11

제 7항에 있어서,

상기 제 2트랜지스터 내지 제 4트랜지스터 중 적어도 하나는 P형 트랜지스터로 형성되는 화소.

청구항 12

유기 발광 다이오드와;

제 1노드의 전압에 대응하여 제 1구동전원으로부터 상기 유기 발광 다이오드를 경유하여 제 2구동전원으로 흐르는 전류량을 제어하기 위한 제 1트랜지스터와;

상기 제 1노드와 상기 유기 발광 다이오드의 애노드전극 사이에 접속되며, 제 i주사선으로 주사신호가 공급될 때 턴-온되는 제 2트랜지스터와;

상기 유기 발광 다이오드의 애노드전극과 제 1커패시터의 제 1단자 사이에 접속되며, 상기 제 i주사선으로 상기 주사신호가 공급될 때 턴-온되는 제 3트랜지스터와;

상기 제 3트랜지스터와 데이터선 사이에 접속되는 상기 제 1커패시터와;

초기화전원과 상기 유기 발광 다이오드의 애노드전극 사이에 접속되며, 제 1제어선으로 제 1제어신호가 공급될 때 턴-온되는 제 4트랜지스터를 구비하는 화소.

청구항 13

제 12항에 있어서,

상기 제 1노드와 상기 초기화전원 사이에 접속되는 스토리지 커패시터를 더 구비하는 화소.

청구항 14

제 12항에 있어서,

상기 제 4트랜지스터의 턴-온기간은 상기 제 2트랜지스터의 턴-온기간과 적어도 일부 기간 중첩되는 화소.

청구항 15

한 프레임기간이 초기화기간, 문턱전압 보상기간, 프로그래밍기간 및 발광기간으로 나누어 구동되는 유기전계발광 표시장치에 있어서,

주사선들 및 데이터선들과 접속되도록 위치되는 화소들과;

상기 주사선들로 주사신호를 공급하기 위한 주사 구동부와;

상기 화소들과 공통적으로 접속된 제 1제어선으로 제 1제어신호를 공급하기 위한 제어 구동부와;

상기 화소들로 제 1구동전원, 제 2구동전원 및 초기화전원을 공급하기 위한 전원부를 구비하며;

제 i(i는 자연수)번째 수평라인에 위치되는 화소는

유기 발광 다이오드와;

제 1노드의 전압에 대응하여 상기 제 1구동전원으로부터 상기 유기 발광 다이오드를 경유하여 상기 제 2구동전원으로 흐르는 전류량을 제어하기 위한 제 1트랜지스터와;

상기 제 1노드와 제 2노드 사이에 접속되며, 제 i 주사선으로 주사신호가 공급될 때 턴-온되는 제 2트랜지스터와;

상기 제 2노드와 상기 유기 발광 다이오드의 애노드전극 사이에 접속되는 제 3트랜지스터와;

데이터선과 상기 제 2노드 사이에 접속되는 제 1커패시터와;

상기 초기화전원과 상기 유기 발광 다이오드의 애노드전극 사이에 접속되며, 상기 제 1제어선으로 상기 제 1제어신호가 공급될 때 턴-온되는 제 4트랜지스터를 구비하는 유기전계발광 표시장치.

청구항 16

제 15항에 있어서,

상기 제어 구동부는 상기 초기화기간 동안 상기 제 1제어신호를 공급하는 유기전계발광 표시장치.

청구항 17

제 15항에 있어서,

상기 주사 구동부는 상기 초기화기간 및 문턱전압 보상기간 동안 주사선들로 주사신호를 동시에 공급하고, 상기 프로그래밍기간 동안 상기 주사선들로 주사신호를 순차적으로 공급하는 유기전계발광 표시장치.

청구항 18

제 15항에 있어서,

상기 전원부는

상기 초기화기간, 문턱전압 보상기간 및 프로그래밍기간 동안 제 1전압의 상기 초기화전원을 공급하고, 상기 발광기간 동안 상기 제 1전압보다 높은 제 2전압의 상기 초기화전원을 공급하는 유기전계발광 표시장치.

청구항 19

제 18항에 있어서,

상기 제 1전압은 상기 유기 발광 다이오드가 비발광되도록 설정되는 유기전계발광 표시장치.

청구항 20

제 18항에 있어서,

상기 전원부는

상기 문턱전압 보상기간 동안 제 3전압의 상기 제 1구동전원을 공급하고, 그 외의 기간 동안 상기 제 3전압보다 높은 제 4전압의 상기 제 1구동전원을 공급하는 유기전계발광 표시장치.

청구항 21

제 20항에 있어서,

상기 제 1전압은 상기 제 3전압보다 높은 전압으로 설정되는 유기전계발광 표시장치.

청구항 22

제 15항에 있어서,

제 i 번째 수평라인에 위치되는 화소는 상기 제 1노드와 상기 초기화전원 사이에 접속되는 스토리지 커패시터를 더 구비하는 유기전계발광 표시장치.

청구항 23

제 15항에 있어서,

상기 화소들과 공통적으로 접속되는 제 2제어선을 더 구비하며, 상기 제어 구동부는 상기 초기화기간 및 문턱전압 보상기간 동안 상기 제 2제어선으로 제 2제어신호를 공급하는 유기전계발광 표시장치.

청구항 24

제 23항에 있어서,

상기 제 3트랜지스터는 상기 제 2제어신호가 공급될 때 턴-온되는 유기전계발광 표시장치.

청구항 25

제 15항에 있어서,

상기 제 3트랜지스터는 제 $i+1$ 주사선으로 주사신호가 공급될 때 턴-온되는 유기전계발광 표시장치.

청구항 26

제 15항에 있어서,

상기 제 3트랜지스터는 제 i 주사선으로 주사신호가 공급될 때 턴-온되는 유기전계발광 표시장치.

청구항 27

제 15항에 있어서,

상기 제 1트랜지스터는 N형 트랜지스터로 형성되는 유기전계발광 표시장치.

청구항 28

제 27항에 있어서,

상기 제 2트랜지스터 내지 상기 제 4트랜지스터는 N형 트랜지스터로 형성되는 유기전계발광 표시장치.

청구항 29

제 28항에 있어서,

상기 제 1트랜지스터 내지 상기 제 4트랜지스터 중 적어도 하나는 폴리 실리콘 반도체 트랜지스터로 형성되는 유기전계발광 표시장치.

청구항 30

제 28항에 있어서,

상기 제 1트랜지스터 내지 상기 제 4트랜지스터 중 적어도 하나는 산화물 반도체 트랜지스터로 형성되는 유기전계발광 표시장치.

청구항 31

제 27항에 있어서,

상기 제 2트랜지스터 내지 제 4트랜지스터 중 적어도 하나는 P형 트랜지스터로 형성되는 유기전계발광 표시장치.

발명의 설명

기술 분야

본 발명의 실시예는 화소 및 이를 이용한 유기전계발광 표시장치에 관한 것으로, 특히 표시품질을 향상시킬 수 있도록 한 화소 및 이를 이용한 유기전계발광 표시장치에 관한 것이다.

[0001]

배경 기술

- [0003] 정보화 기술이 발달함에 따라 사용자와 정보간의 연결매체인 표시장치의 중요성이 부각되고 있다. 이에 부응하여 액정 표시장치(Liquid Crystal Display Device) 및 유기전계발광 표시장치(Organic Light Emitting Display Device) 등과 같은 표시장치(Display Device)의 사용이 증가하고 있다.
- [0004] 표시장치 중 유기전계발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 다이오드(Organic Light Emitting Diode)를 이용하여 영상을 표시한다. 이러한, 유기전계발광 표시장치는 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동되는 장점이 있다.
- [0005] 유기전계발광 표시장치는 데이터선들 및 주사선들에 접속되는 화소들을 구비한다. 화소들은 일반적으로 유기 발광 다이오드, 유기 발광 다이오드로 흐르는 전류량을 제어하기 위한 구동 트랜지스터를 포함한다. 이와 같은 화소들은 데이터신호에 대응하여 구동 트랜지스터로부터 유기 발광 다이오드로 전류를 공급하면서 소정 휘도의 빛을 생성한다.
- [0006] 한편, 화소는 구동 트랜지스터의 문턱전압 편차를 보상하기 위하여 다수의 트랜지스터, 일례로 6개 이상의 트랜지스터 및 복수의 커패시터를 포함할 수 있다. 화소에 다수의 트랜지스터들이 포함되는 경우 고해상도에 적용하기 어렵다. 따라서, 화소에 포함되는 트랜지스터의 수를 최소화하면서 표시품질을 향상시킬 수 있는 화소가 요구되고 있다.

[0007]

발명의 내용

해결하려는 과제

- [0008] 따라서, 본 발명은 화소에 포함되는 트랜지스터의 수를 최소화하면서 표시품질을 향상시킬 수 있도록 한 화소 및 이를 이용한 유기전계발광 표시장치를 제공하는 것이다.

과제의 해결 수단

- [0010] 본 발명의 실시예에 의한 화소는 유기 발광 다이오드와; 제 1노드의 전압에 대응하여 제 1구동전원으로부터 상기 유기 발광 다이오드를 경유하여 제 2구동전원으로 흐르는 전류량을 제어하기 위한 제 1트랜지스터와; 상기 제 1노드와 제 2노드 사이에 접속되며, 제 i (i 는 자연수)주사선으로 주사신호가 공급될 때 턴-온되는 제 2트랜지스터와; 상기 제 2노드와 상기 유기 발광 다이오드의 애노드전극 사이에 접속되는 제 3트랜지스터와; 데이터선과 상기 제 2노드 사이에 접속되는 제 1커패시터와; 초기화전원과 상기 유기 발광 다이오드의 애노드전극 사이에 접속되며, 제 1제어선으로 제 1제어신호가 공급될 때 턴-온되는 제 4트랜지스터를 구비한다.
- [0011] 실시 예에 의한, 상기 제 1노드와 상기 초기화전원 사이에 접속되는 스토리지 커패시터를 더 구비한다.
- [0012] 실시 예에 의한, 상기 제 4트랜지스터의 턴-온기간은 상기 제 2트랜지스터의 턴-온기간과 적어도 일부 기간 중첩된다.
- [0013] 실시 예에 의한, 상기 제 3트랜지스터는 제 2제어선으로 제 2제어신호가 공급될 때 턴-온되며, 상기 제 3트랜지스터의 턴-온기간은 상기 제 2트랜지스터의 턴-온기간과 적어도 일부 기간 중첩된다.
- [0014] 실시 예에 의한, 상기 제 3트랜지스터는 제 $i+1$ 주사선으로 주사신호가 공급될 때 턴-온된다.
- [0015] 실시 예에 의한, 상기 제 3트랜지스터는 상기 제 i 주사선으로 주사신호가 공급될 때 턴-온된다.
- [0016] 실시 예에 의한, 상기 제 1트랜지스터는 N형 트랜지스터로 형성된다.
- [0017] 실시 예에 의한, 상기 제 2트랜지스터 내지 상기 제 4트랜지스터는 N형 트랜지스터로 형성된다.
- [0018] 실시 예에 의한, 상기 제 1트랜지스터 내지 상기 제 4트랜지스터 중 적어도 하나는 폴리 실리콘 반도체 트랜지스터로 형성된다.
- [0019] 실시 예에 의한, 상기 제 1트랜지스터 내지 상기 제 4트랜지스터 중 적어도 하나는 산화물 반도체 트랜지스터로

형성된다.

- [0020] 실시 예에 의한, 상기 제 2트랜지스터 내지 제 4트랜지스터 중 적어도 하나는 P형 트랜지스터로 형성된다.
- [0021] 본 발명의 다른 실시예에 의한 화소는 유기 발광 다이오드와; 제 1노드의 전압에 대응하여 제 1구동전원으로부터 상기 유기 발광 다이오드를 경유하여 제 2구동전원으로 흐르는 전류량을 제어하기 위한 제 1트랜지스터와; 상기 제 1노드와 상기 유기 발광 다이오드의 애노드전극 사이에 접속되며, 제 i 주사선으로 주사신호가 공급될 때 턴-온되는 제 2트랜지스터와; 상기 유기 발광 다이오드의 애노드전극과 제 1커패시터의 제 1단자 사이에 접속되며, 상기 제 i 주사선으로 상기 주사신호가 공급될 때 턴-온되는 제 3트랜지스터와; 상기 제 3트랜지스터와 데이터선 사이에 접속되는 상기 제 1커패시터와; 초기화전원과 상기 유기 발광 다이오드의 애노드전극 사이에 접속되며, 제 1제어선으로 제 1제어신호가 공급될 때 턴-온되는 제 4트랜지스터를 구비한다.
- [0022] 실시 예에 의한, 상기 제 1노드와 상기 초기화전원 사이에 접속되는 스토리지 커패시터를 더 구비한다.
- [0023] 실시 예에 의한, 상기 제 4트랜지스터의 턴-온기간은 상기 제 2트랜지스터의 턴-온기간과 적어도 일부 기간 중첩된다.
- [0024] 본 발명의 실시예에 의한 한 프레임기간이 초기화기간, 문턱전압 보상기간, 프로그래밍기간 및 발광기간으로 나누어 구동되는 유기전계발광 표시장치에 있어서, 주사선들 및 데이터선들과 접속되도록 위치되는 화소들과; 상기 주사선들로 주사신호를 공급하기 위한 주사 구동부와; 상기 화소들과 공통적으로 접속된 제 1제어선으로 제 1제어신호를 공급하기 위한 제어 구동부와; 상기 화소들로 제 1구동전원, 제 2구동전원 및 초기화전원을 공급하기 위한 전원부를 구비하며; 제 i (i 는 자연수)번째 수평라인에 위치되는 화소는 유기 발광 다이오드와; 제 1노드의 전압에 대응하여 상기 제 1구동전원으로부터 상기 유기 발광 다이오드를 경유하여 상기 제 2구동전원으로 흐르는 전류량을 제어하기 위한 제 1트랜지스터와; 상기 제 1노드와 제 2노드 사이에 접속되며, 제 i 주사선으로 주사신호가 공급될 때 턴-온되는 제 2트랜지스터와; 상기 제 2노드와 상기 유기 발광 다이오드의 애노드전극 사이에 접속되는 제 3트랜지스터와; 데이터선과 상기 제 2노드 사이에 접속되는 제 1커패시터와; 상기 초기화전원과 상기 유기 발광 다이오드의 애노드전극 사이에 접속되며, 상기 제 1제어선으로 상기 제 1제어신호가 공급될 때 턴-온되는 제 4트랜지스터를 구비한다.
- [0025] 실시 예에 의한, 상기 제어 구동부는 상기 초기화기간 동안 상기 제 1제어신호를 공급한다.
- [0026] 실시 예에 의한, 상기 주사 구동부는 상기 초기화기간 및 문턱전압 보상기간 동안 주사선들로 주사신호를 동시에 공급하고, 상기 프로그래밍기간 동안 상기 주사선들로 주사신호를 순차적으로 공급한다.
- [0027] 실시 예에 의한, 상기 전원부는 상기 초기화기간, 문턱전압 보상기간 및 프로그래밍기간 동안 제 1전압의 상기 초기화전원을 공급하고, 상기 발광기간 동안 상기 제 1전압보다 높은 제 2전압의 상기 초기화전원을 공급한다.
- [0028] 실시 예에 의한, 상기 제 1전압은 상기 유기 발광 다이오드가 비발광되도록 설정된다.
- [0029] 실시 예에 의한, 상기 전원부는 상기 문턱전압 보상기간 동안 제 3전압의 상기 제 1구동전원을 공급하고, 그 외의 기간 동안 상기 제 3전압보다 높은 제 4전압의 상기 제 1구동전원을 공급한다.
- [0030] 실시 예에 의한, 상기 제 1전압은 상기 제 3전압보다 높은 전압으로 설정된다.
- [0031] 실시 예에 의한, 제 i 번째 수평라인에 위치되는 화소는 상기 제 1노드와 상기 초기화전원 사이에 접속되는 스토리지 커패시터를 더 구비한다.
- [0032] 실시 예에 의한, 상기 화소들과 공통적으로 접속되는 제 2제어선을 더 구비하며, 상기 제어 구동부는 상기 초기화기간 및 문턱전압 보상기간 동안 상기 제 2제어선으로 제 2제어신호를 공급한다.
- [0033] 실시 예에 의한, 상기 제 3트랜지스터는 상기 제 2제어신호가 공급될 때 턴-온된다.
- [0034] 실시 예에 의한, 상기 제 3트랜지스터는 제 $i+1$ 주사선으로 주사신호가 공급될 때 턴-온된다.
- [0035] 실시 예에 의한, 상기 제 3트랜지스터는 제 i 주사선으로 주사신호가 공급될 때 턴-온된다.
- [0036] 실시 예에 의한, 상기 제 1트랜지스터는 N형 트랜지스터로 형성된다.
- [0037] 실시 예에 의한, 상기 제 2트랜지스터 내지 상기 제 4트랜지스터는 N형 트랜지스터로 형성된다.
- [0038] 실시 예에 의한, 상기 제 1트랜지스터 내지 상기 제 4트랜지스터 중 적어도 하나는 폴리 실리콘 반도체 트랜지스터로 형성된다.

[0039] 실시 예에 의한, 상기 제 1트랜지스터 내지 상기 제 4트랜지스터 중 적어도 하나는 산화물 반도체 트랜지스터로 형성된다.

[0040] 실시 예에 의한, 상기 제 2트랜지스터 내지 제 4트랜지스터 중 적어도 하나는 P형 트랜지스터로 형성된다.

발명의 효과

[0042] 본 발명의 실시예에 의한 화소 및 이를 이용한 유기전계발광 표시장치에 의하면 화소에 3개의 트랜지스터가 포함되고, 이에 따라 고해상도 패널에 적용할 수 있다. 또한, 본 발명의 실시예에서는 데이터선과 접속된 커패시터가 유기 발광 다이오드의 애노드전극에 직접적으로 접속되지 않고, 이에 따라 데이터선의 전압 변화에 대응하여 유기 발광 다이오드의 애노드전극 전압이 변경되는 것을 방지할 수 있다. 데이터선의 전압 변화에 대응하여 유기 발광 다이오드의 애노드전극 전압이 변경되지 않으면, 누설전류 등이 화소들에서 대략 동일하게 설정되기 때문에 균일한 휘도의 영상을 표시할 수 있다.

도면의 간단한 설명

[0044] 도 1은 본 발명의 실시예에 의한 유기전계발광 표시장치를 나타내는 도면이다.

도 2는 도 1에 도시된 화소의 실시예를 나타내는 도면이다.

도 3은 도 2에 도시된 화소의 구동방법 실시예를 나타내는 파형도이다.

도 4는 도 1에 도시된 화소의 다른 실시예를 나타내는 도면이다.

도 5는 도 4에 도시된 화소의 구동방법 실시예를 나타내는 파형도이다.

도 6은 도 1에 도시된 화소의 또 다른 실시예를 나타내는 도면이다.

도 7은 도 6에 도시된 화소의 구동방법 실시예를 나타내는 파형도이다.

도 8은 도 1에 도시된 화소의 또 다른 실시예를 나타내는 도면이다.

도 9는 도 8에 도시된 화소의 구동방법 실시예를 나타내는 파형도이다.

도 10a 내지 도 10d는 도 1에 도시된 화소의 또 다른 실시예를 나타내는 도면이다.

도 11a 내지 도 11d는 도 1에 도시된 화소의 또 다른 실시예를 나타내는 도면이다.

도 12는 본 발명의 다른 실시예에 의한 유기전계발광 표시장치를 나타내는 도면이다.

도 13은 도 12에 도시된 화소의 실시예를 나타내는 도면이다.

도 14는 도 13에 도시된 화소의 구동방법 실시예를 나타내는 파형도이다.

도 15a 및 도 15b는 도 12에 도시된 화소의 다른 실시예를 나타내는 도면이다.

도 16a 내지 도 16d는 도 12에 도시된 화소의 또 다른 실시예를 나타내는 도면이다.

도 17은 도 12에 도시된 화소의 또 다른 실시예를 나타내는 도면이다.

도 18은 도 12에 도시된 화소의 또 다른 실시예를 나타내는 도면이다.

도 19는 도 18에 도시된 화소의 구동방법 실시예를 나타내는 파형도이다.

도 20a 및 도 20b는 도 12에 도시된 화소의 또 다른 실시예를 나타내는 도면이다.

도 21a 내지 도 21c는 도 12에 도시된 화소의 또 다른 실시예를 나타내는 도면이다.

도 22는 도 12에 도시된 화소의 또 다른 실시예를 나타내는 도면이다.

도 23은 도 12에 도시된 화소의 또 다른 실시예를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0045] 이하 첨부한 도면을 참고하여 본 발명의 실시예 및 그 밖에 당업자가 본 발명의 내용을 쉽게 이해하기 위하여 필요한 사항에 대하여 상세히 기재한다. 다만, 본 발명은 청구범위에 기재된 범위 안에서 여러 가지 상이한 형태로 구현될 수 있으므로 하기에 설명하는 실시예는 표현 여부에 불구하고 예시적인 것에 불과하다.
- [0046] 즉, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 이하의 설명에서 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고 전기적으로 연결되어 있는 경우도 포함한다. 또한, 도면에서 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 참조번호 및 부호로 나타내고 있음에 유의해야 한다.
- [0048] 도 1은 본 발명의 실시예에 의한 유기전계발광 표시장치를 나타내는 도면이다.
- [0049] 도 1을 참조하면, 본 발명의 실시예에 의한 유기전계발광 표시장치는 화소부(100), 주사 구동부(110), 데이터 구동부(120), 제어 구동부(130), 타이밍 제어부(140), 호스트 시스템(150) 및 전원부(160)를 구비한다.
- [0050] 호스트 시스템(150)은 소정의 인터페이스를 통해 영상 데이터(RGB)를 타이밍 제어부(140)로 공급한다. 또한, 호스트 시스템(150)은 수직동기신호(Vsync), 수평동기신호(Hsync), 데이터 인에이블 신호(DE) 및 클럭신호(CLK) 등을 타이밍 제어부(140)로 공급한다.
- [0051] 타이밍 제어부(140)는 호스트 시스템(150)으로부터 출력된 수직동기신호(Vsync), 수평동기신호(Hsync), 데이터 인에이블 신호(DE) 및 클럭신호(CLK) 등에 대응하여 주사 구동제어신호(SCS), 데이터 구동제어신호(DCS), 제어 구동제어신호(CCS) 및 타이밍 신호(TS)를 생성한다.
- [0052] 타이밍 제어부(140)에서 생성된 주사 구동제어신호(SCS)는 주사 구동부(110)로 공급되고, 데이터 구동제어신호(DCS)는 데이터 구동부(120)로 공급되고, 제어 구동제어신호(CCS)는 제어 구동부(130)로 공급되고, 타이밍 신호(TS)는 전원부(160)로 공급된다. 그리고, 타이밍 제어부(140)는 외부로부터 공급되는 데이터(RGB)를 재정렬하여 데이터 구동부(120)로 공급한다.
- [0053] 주사 구동제어신호(SCS)에는 주사 스타트 펄스 및 클럭신호들이 포함될 수 있다. 주사 스타트 펄스는 주사신호의 첫 번째 타이밍을 제어한다. 클럭신호들은 주사 스타트 펄스를 쉬프트시키기 위하여 사용된다.
- [0054] 데이터 구동제어신호(DCS)에는 소스 스타트 펄스 및 클럭신호들이 포함될 수 있다. 소스 스타트 펄스는 데이터의 샘플링 시작 시점을 제어한다. 클럭신호들은 샘플링 동작을 제어하기 위하여 사용된다.
- [0055] 제어 구동제어신호(CCS)는 제어 구동부(130)를 제어한다. 이와 같은 제어 구동제어신호(CCS)에는 적어도 하나의 제어 스타트 펄스가 포함될 수 있다.
- [0056] 타이밍 신호(TS)는 한 프레임의 기간을 구분하는 신호들이 포함될 수 있다. 일례로, 타이밍 신호(TS)에는 도 3에 도시된 초기화기간, 문턱전압 보상기간, 프로그래밍기간 및 발광기간을 구분하기 위한 신호들이 포함될 수 있다.
- [0057] 주사 구동부(110)는 주사 구동제어신호(SCS)에 대응하여 주사선(S)들로 주사신호를 공급한다. 일례로, 주사 구동부(110)는 도 3에 도시된 바와 같이 초기화기간 및 문턱전압 보상기간 동안 주사선(S)들로 주사신호를 동시에 공급할 수 있다. 그리고, 주사 구동부(110)는 프로그래밍기간 동안 주사선(S)들로 주사신호를 순차적으로 공급할 수 있다. 주사선(S)들로 주사신호가 공급되면 화소들(PXL)이 선택된다. 이를 위하여 주사신호는 화소(PXL)들에 포함된 트랜지스터가 턴-온될 수 있도록 게이트 온 전압으로 설정된다.
- [0058] 추가적으로, 주사 구동부(110)는 박막 공정을 통해서 기판에 실장될 수 있다. 또한, 주사 구동부(110)는 화소부(100)를 사이에 두고 양측에 위치될 수 있다.
- [0059] 데이터 구동부(120)는 데이터 구동제어신호(DCS)에 대응하여 데이터선(D)들로 데이터신호를 공급한다. 일례로, 데이터 구동부(120)는 프로그래밍기간 동안 주사선(S)들로 공급되는 주사신호와 동기되도록 데이터선(D)들로 데이터신호를 공급할 수 있다. 데이터선(D)들로 공급된 데이터신호는 주사신호에 의하여 선택된 화소(PXL)들로 공급된다. 또한, 데이터 구동부(120)는 프로그래밍기간을 제외한 나머지 기간(초기화기간, 문턱전압 보상기간, 발광기간) 동안 데이터선(D)들로 소정의 전압을 공급한다. 여기서, 소정의 전압은 데이터 구동부(120)에서 공급될 수 있는 데이터신호의 전압범위 내의 특정 전압으로 설정될 수 있다.

- [0060] 제어 구동부(130)는 제 1제어선(CL1)으로 제 1제어신호를 공급하고, 제 2제어선(CL2)으로 제 2제어신호를 공급한다. 일례로, 제어 구동부(130)는 초기화기간 동안 제 1제어선(CL1)으로 제 1제어신호를 공급하고, 초기화기간 및 문턱전압 보상기간 동안 제 2제어선(CL2)으로 제 2제어신호를 공급할 수 있다. 제 1제어선(CL1)으로 제 1제어신호가 공급되고, 제 2제어선(CL2)으로 제 2제어신호가 공급되면 화소(PXL)들 각각에 포함된 유기 발광 다이오드(OLED)의 애노드전극 및 구동 트랜지스터의 게이트전극이 초기화된다.
- [0061] 제 1제어신호 및 제 2제어신호는 화소(PXL)들에 포함된 트랜지스터가 턴-온될 수 있도록 게이트 온 전압으로 설정된다. 추가적으로, 제 1제어선(CL1) 및 제 2제어선(CL2)은 화소(PXL)들에 공통적으로 접속되고, 이에 따라 화소(PXL)들은 동시구동 방식으로 구동될 수 있다.
- [0062] 한편, 도 1에서는 제어 구동부(130)가 주사 구동부(110)와 별도의 구동부로 도시되었지만, 본 발명이 이에 한정되지는 않는다. 일례로, 제어 구동부(130) 및 주사 구동부(110)는 하나의 구동부로 구현될 수 있다.
- [0063] 전원부(160)는 초기화전원(Vint), 제 1구동전원(ELVDD) 및 제 2구동전원(ELVSS)을 생성하여 화소(PXL)들로 공급한다.
- [0064] 전원부(160)는 초기화기간, 문턱전압 보상기간, 프로그래밍기간 동안 화소(PXL)들로 제 1전압(V1)의 초기화전원(Vint)을 공급하고, 발광기간 동안 제 2전압(V2)의 초기화전원(Vint)을 공급한다. 여기서, 제 2전압(V2)은 제 1전압(V1)보다 높은 전압으로 설정된다.
- [0065] 또한, 전원부(160)는 문턱전압 보상기간 동안 화소(PXL)들로 제 3전압(V3)의 제 1구동전원(ELVDD)을 공급하고, 그 외의 기간(즉, 초기화기간, 프로그래밍기간 및 발광기간) 동안 제 4전압(V4)의 제 1구동전원(ELVDD)을 공급한다. 여기서, 제 4전압(V4)은 제 3전압(V3)보다 높은 전압으로 설정된다. 그리고, 제 3전압(V3)은 제 1전압(V1)보다 낮은 전압으로 설정된다.
- [0066] 그리고, 전원부(160)는 한 프레임(1F)기간 동안 화소(PXL)들로 소정전압의 제 2구동전원(ELVSS)을 공급한다. 즉, 제 2구동전원(ELVSS)은 한 프레임(1F) 기간 동안 일정 전압을 유지한다. 제 2구동전원(ELVSS)의 전압은 발광기간 동안 화소(PXL)들이 발광될 수 있도록 제 4전압(V4)보다 낮은 전압으로 설정된다.
- [0067] 화소부(100)는 데이터선(D)들, 주사선(S)들, 제 1제어선(CL1) 및 제 2제어선(CL2)과 접속되도록 위치되는 화소(PXL)들을 구비한다. 화소(PXL)들은 전원부(160)로부터 제 1구동전원(ELVDD), 제 2구동전원(ELVSS) 및 초기화전원(Vint)을 공급받는다.
- [0068] 화소(PXL)들 각각은 프로그래밍기간 동안 데이터선(D)으로부터 데이터신호를 공급받는다. 데이터신호를 공급받은 화소(PXL)는 발광기간 동안 데이터신호에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(미도시)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다. 이때, 유기 발광 다이오드는 전류량에 대응하여 소정 휘도의 빛을 생성한다.
- [0070] 도 2는 도 1에 도시된 화소의 실시예를 나타내는 도면이다. 도 2에서는 설명의 편의성을 위하여 제 i(i는 자연수)주사선(S_i) 및 제 m데이터선(D_m)에 접속된 화소를 도시하기로 한다.
- [0071] 도 2를 참조하면, 본 발명의 실시예에 의한 화소(PXL)는 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어하기 위한 화소회로(PC)를 구비한다.
- [0072] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(PC)에 접속되고, 캐소드전극은 제 2구동전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 발광기간 동안 화소회로(PC)로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.
- [0073] 화소회로(PC)는 발광기간 동안 데이터신호에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다. 이를 위하여, 화소회로(PC)는 제 1트랜지스터(M1) 내지 제 4트랜지스터(M4), 스토리지 커패시터(Cst) 및 제 1커패시터(C1)를 구비한다.
- [0074] 제 1트랜지스터(M1)(또는 구동 트랜지스터)의 제 1전극은 제 1구동전원(ELVDD)에 접속되고, 제 2전극은 유기 발광 다이오드(OLED)의 애노드전극에 접속된다. 그리고, 제 1트랜지스터(M1)의 게이트전극은 제 1노드(N1)에 접속된다. 이와 같은 제 1트랜지스터(M1)는 제 1노드(N1)의 전압에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다.

- [0075] 제 2트랜지스터(M2) 및 제 3트랜지스터(M3)는 제 1노드(N1)와 유기 발광 다이오드(OLED)의 애노드전극 사이에 직렬로 접속된다. 즉, 제 2트랜지스터(M2)는 제 1노드(N1)와 제 2노드(N2) 사이에 접속되고, 제 3트랜지스터(M3)는 제 2노드(N2)와 유기 발광 다이오드(OLED)의 애노드전극 사이에 접속된다.
- [0076] 제 2트랜지스터(M2)의 게이트전극은 제 i주사선(Si)에 접속된다. 이와 같은 제 2트랜지스터(M2)는 제 i주사선(Si)으로 주사신호가 공급될 때 턴-온되어 제 1노드(N1)와 제 2노드(N2)를 전기적으로 접속시킨다.
- [0077] 제 3트랜지스터(M3)의 게이트전극은 제 2제어선(CL2)에 접속된다. 이와 같은 제 3트랜지스터(M3)는 제 2제어선(CL2)으로 제 2제어신호가 공급될 때 턴-온되어 제 2노드(N2)와 유기 발광 다이오드(OLED)의 애노드전극을 전기적으로 접속시킨다.
- [0078] 제 4트랜지스터(M4)는 초기화전원(Vint)과 유기 발광 다이오드(OLED)의 애노드전극 사이에 접속된다. 그리고, 제 4트랜지스터(M4)의 게이트전극은 제 1제어선(CL1)에 접속된다. 이와 같은 제 4트랜지스터(M4)는 제 1제어선(CL1)으로 제 1제어신호가 공급될 때 턴-온된다. 제 4트랜지스터(M4)가 턴-온되면 초기화전원(Vint)의 제 1전압(V1)이 유기 발광 다이오드(OLED)의 애노드전극으로 공급된다.
- [0079] 스토리지 커패시터(Cst)는 초기화전원(Vint)과 제 1노드(N1) 사이에 접속된다. 이와 같은 스토리지 커패시터(Cst)는 데이터신호 및 제 1트랜지스터(M1)의 문턱전압에 대응하는 전압을 저장한다.
- [0080] 제 1커패시터(C1)는 제 2트랜지스터(M2) 및 제 3트랜지스터(M3)의 공통노드인 제 2노드(N2)와 데이터선(Dm) 사이에 접속된다. 이와 같은 제 1커패시터(C1)는 데이터선(Dm)의 전압에 대응하여 제 2노드(N2)의 전압을 제어한다.
- [0082] 도 3은 도 2에 도시된 화소의 구동방법 실시예를 나타내는 파형도이다.
- [0083] 도 3을 참조하면, 한 프레임(1F) 기간은 초기화기간, 문턱전압 보상기간, 프로그래밍기간 및 발광기간으로 나누어진다.
- [0084] 초기화기간 동안 제 1노드(N1) 및 유기 발광 다이오드(OLED)의 애노드전극은 초기화전원(Vint)에 의하여 제 1전압(V1)으로 초기화된다.
- [0085] 문턱전압 보상기간 동안 스토리지 커패시터(Cst)에는 제 1트랜지스터(M1)의 문턱전압에 대응되는 전압이 저장된다.
- [0086] 프로그래밍기간 동안 스토리지 커패시터(Cst)에는 데이터신호에 대응되는 전압이 저장된다.
- [0087] 발광기간 동안 유기 발광 다이오드(OLED)는 화소회로(PC)로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.
- [0088] 동작과정을 설명하면, 먼저 초기화기간 동안 모든 주사선(S)들로 주사신호가 공급된다. 그리고, 초기화기간 동안 제 1제어선(CL1)으로 제 1제어신호가 공급되고, 제 2제어선(CL2)으로 제 2제어신호가 공급된다.
- [0089] 제 1제어선(CL1)으로 제 1제어신호가 공급되면 화소(PXL)들 각각에 포함된 제 4트랜지스터(M4)가 턴-온된다. 제 4트랜지스터(M4)가 턴-온되면 초기화전원(Vint)의 제 1전압(V1)이 유기 발광 다이오드(OLED)의 애노드전극으로 공급된다.
- [0090] 제 2제어선(CL2)으로 제 2제어신호가 공급되면 화소(PXL)들 각각에 포함된 제 3트랜지스터(M3)가 턴-온된다. 주사선(S)들로 주사신호가 공급되면 화소(PXL)들 각각에 포함된 제 2트랜지스터(M2)가 턴-온된다. 제 2트랜지스터(M2) 및 제 3트랜지스터(M3)가 턴-온되면 제 1노드(N1) 및 유기 발광 다이오드(OLED)의 애노드전극이 전기적으로 접속된다. 그러면, 초기화전원(Vint)의 제 1전압(V1)이 제 1노드(N1)로 공급된다. 즉, 초기화기간 동안 화소(PXL)들 각각에 포함된 유기 발광 다이오드(OLED)의 애노드전극 및 제 1노드(N1)는 초기화전원(Vint)의 제 1전압(V1)으로 초기화된다. 여기서, 제 1전압(V1)은 유기 발광 다이오드(OLED)가 비발광되도록 설정될 수 있다.
- [0091] 문턱전압 보상기간에는 제 1제어선(CL1)으로 제 1제어신호의 공급이 중단된다. 제 1제어선(CL1)으로 제 1제어신호의 공급이 중단되면 제 4트랜지스터(M4)가 턴-오프된다. 그리고, 문턱전압 보상기간 동안 제 1구동전원(ELVDD)은 제 3전압(V3)으로 설정된다. 여기서, 제 3전압(V3)은 제 1전압(V1)보다 낮은 전압으로 설정된다.
- [0092] 문턱전압 보상기간 동안 주사선(S)들로 주사신호의 공급되고, 제 2제어선(CL2)으로 제 2제어신호가 공급된다.

즉, 주사신호 및 제 2제어신호는 초기화기간 및 문턱전압 보상기간 동안 공급을 유지한다.

- [0093] 제 2트랜지스터(M2) 및 제 3트랜지스터(M3)가 턴-온되는 경우, 제 1트랜지스터(M1)는 유기 발광 다이오드(OLED)의 애노드전극으로부터 제 1구동전원(ELVDD)으로 전류가 흐를 수 있도록 다이오드 형태로 접속된다. 그러면, 제 1전압(V1)으로 설정된 제 1노드(N1) 및 유기 발광 다이오드(OLED)의 애노드전극으로부터 제 3전압(V3)으로 설정된 제 1구동전원(ELVDD)으로 전류가 공급된다.
- [0094] 이때, 상술한 바와 같이 제 1트랜지스터(M1)가 다이오드 형태로 접속되기 때문에 제 1노드(N1)의 전압은 제 1구동전원(ELVDD)의 제 3전압(V3)에 제 1트랜지스터(M1)의 절대치 문턱전압을 합한 전압으로 설정된다. 즉, 문턱전압 보상기간 동안 제 1노드(N1)에는 제 1트랜지스터(M1)의 문턱전압에 대응하는 전압이 인가된다. 문턱전압 보상기간 동안 스토리지 커패시터(Cst)에는 제 1노드(N1)에 인가된 제 1트랜지스터(M1)의 문턱전압에 대응되는 전압이 저장된다.
- [0095] 상술한 초기화기간 및 문턱전압 보상기간에는 모든 주사선(S)들로 주사신호가 동시에 공급된다. 따라서, 초기화기간 및 문턱전압 보상기간에 의하여 화소(PXL)들 각각에 포함된 스토리지 커패시터(Cst)에는 자신과 접속된 제 1트랜지스터(M1)의 문턱전압에 대응되는 전압이 저장된다.
- [0096] 프로그래밍기간에는 주사선(S)들로 주사신호가 순차적으로 공급된다. 그리고, 제 1구동전원(ELVDD)은 제 3전압(V3)보다 높은 제 4전압(V4)으로 설정된다.
- [0097] 제 i주사선(Si)으로 주사신호가 공급되면 제 i주사선(Si)과 접속된 제 2트랜지스터(M2)가 턴-온된다. 제 2트랜지스터(M2)가 턴-온되면 제 1노드(N1)와 제 2노드(N2)가 전기적으로 접속된다.
- [0098] 데이터선(Dm)으로는 제 i주사선(Si)과 동기되도록 데이터신호가 공급된다. 데이터선(Dm)으로 데이터신호가 공급되면 제 1커패시터(C1)의 커플링에 의하여 제 2노드(N2) 및 제 1노드(N1)의 전압이 변경된다. 즉, 제 2트랜지스터(M2)가 턴-온되는 경우 제 1노드(N1)의 전압은 데이터신호의 전압에 대응하여 설정된다. 따라서, 프로그래밍기간 동안 화소(PXL)들 각각에 포함된 스토리지 커패시터(Cst)에는 제 1트랜지스터(M1)의 문턱전압 및 데이터신호에 대응되는 전압이 저장된다.
- [0099] 다시 말하여, 프로그래밍기간에는 주사선(S)들로 주사신호가 순차적으로 공급된다. 그러면, 화소(PXL)들에 각각에 포함된 제 2트랜지스터(M2)가 수평라인 단위로 턴-온되고, 이에 따라 화소(PXL)들 각각에 원하는 데이터신호에 대응되는 전압이 저장될 수 있다.
- [0100] 발광기간에는 초기화전원(Vint)이 제 2전압(V2)으로 설정된다. 초기화전원(Vint)이 제 2전압(V2)으로 설정되면, 즉 초기화전원(Vint)이 제 1전압(V1)에서 제 2전압(V2)으로 상승되면 스토리지 커패시터(Cst)의 커플링에 의하여 제 1노드(N1)의 전압이 상승된다. 이때, 제 1트랜지스터(M1)는 제 1노드(N1)의 전압에 대응하여 제 4전압(V4)으로 설정된 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다. 이를 위하여, 제 4전압(V4) 및 제 2전압(V2)은 화소(PXL)들에서 전류가 공급될 수 있도록 설정될 수 있다.
- [0101] 상술한 바와 같이 본 발명의 실시예에 의한 화소(PXL)들은 한 프레임(1F) 기간 동안 초기화기간, 문턱전압 보상기간, 프로그래밍기간 및 발광기간을 거치면서 소정 휘도의 빛을 생성한다.
- [0102] 한편, 본 발명의 실시예에서 제 1커패시터(C1)는 데이터선(Dm)과 제 2노드(N2) 사이에 접속되고, 이에 따라 화소부(100)에서 균일한 휘도의 영상을 표시할 수 있다.
- [0103] 상세히 설명하면, 제 1커패시터(C1)가 데이터선(Dm)과 유기 발광 다이오드(OLED)의 애노드전극 사이에 접속되면 프로그래밍기간 동안 데이터선(Dm)으로 공급되는 데이터신호에 의하여 유기 발광 다이오드(OLED)의 애노드전극 전압이 변경된다. 이때, 유기 발광 다이오드(OLED)이 애노드전극 전압 변경에 대응하여 유기 커패시터(Coled)의 충전 전압이 변경된다.
- [0104] 그러면, 제 1구동전원(ELVDD) 및 초기화전원(Vint)으로부터 유기 발광 다이오드(OLED)의 애노드전극으로 공급되는 누설전류의 양이 화소(PXL)들 각각마다 상이하게 설정된다. 이 경우, 화소(PXL)들 각각에 포함된 제 1노드(N1)와 유기 발광 다이오드(OLED)의 애노드전극 사이의 누설전류의 양이 상이하게 설정되고, 이에 따라 동일 데이터신호가 공급되더라도 화소(PXL)들 각각에서 상이한 휘도의 빛이 생성될 수 있다.
- [0105] 반면에, 본원 발명과 같이 제 2노드(N2)와 데이터선(Dm) 사이에 제 1커패시터(C1)가 형성되면 데이터선(Dm)의 전압 변경과 무관하게 화소들(PXL) 각각에서 유기 발광 다이오드(OLED)의 애노드전극이 균일한 전압을

유지한다. 그러면, 제 1노드(N1)와 유기 발광 다이오드(OLED)의 애노드전극 사이의 누설전류의 양이 화소들(PXL) 각각에서 대략 동일하게 설정되고, 이에 따라 동일 데이터신호에 대응하여 화소(PXL)들 각각에서 대략 동일한 휘도의 빛이 생성될 수 있다.

[0106] 한편, 본 발명의 실시예에서는 데이터선(Dm)으로 공급되는 데이터신호에 대응하여 제 2노드(N2)의 전압이 변경될 수 있다. 여기서, 제 2노드(N2)는 별도의 커패시터에 접속되지 않고(즉, 전압을 유지하지 않기 때문에), 이에 따라 제 1노드(N1)의 전압에 영향을 주지 않는다.

[0107] 한편, 도 2에서는 트랜지스터들(M1 내지 M4)이 N형 트랜지스터(예를 들면, NMOS)로 형성되는 것으로 도시되었지만, 본 발명이 이에 한정되지는 않는다. 일례로, 제 2트랜지스터(M2), 제 3트랜지스터(M3) 및 제 4트랜지스터(M4) 중 적어도 하나는 P형 트랜지스터(예를 들면, PMOS)로 형성될 수 있다.

[0109] 도 4는 도 1에 도시된 화소의 다른 실시예를 나타내는 도면이다. 도 4에서 도 2와 동일한 기능을 하는 구성(예를 들면, 화소회로(PC) 등)에 대해서는 동일한 도면부호를 할당함과 아울러 상세한 설명은 생략하기로 한다.

[0110] 도 4를 참조하면, 본 발명의 다른 실시예에 의한 화소(PXL)는 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어하기 위한 화소회로(PC)를 구비한다.

[0111] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(PC)에 접속되고, 캐소드전극은 제 2구동전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 발광기간 동안 화소회로(PC)로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.

[0112] 화소회로(PC)는 발광기간 동안 데이터신호에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다. 이를 위하여, 화소회로(PC)는 제 1트랜지스터(M1), 제 2트랜지스터(M2), 제 3트랜지스터(M3) 및 제 4트랜지스터(M4(P))를 구비한다.

[0113] 제 4트랜지스터(M4(P))는 초기화전원(Vint)과 유기 발광 다이오드(OLED)의 애노드전극 사이에 접속된다. 그리고, 제 4트랜지스터(M4(P))의 게이트전극은 제 1제어선(CL1)에 접속된다. 이와 같은 제 4트랜지스터(M4(P))는 제 1제어선(CL1)으로 제 1제어신호가 공급될 때 턴-온된다. 제 4트랜지스터(M4(P))가 턴-온되면 초기화전원(Vint)의 제 1전압(V1)이 유기 발광 다이오드(OLED)의 애노드전극으로 공급된다.

[0114] 이와 같은 본 발명의 다른 실시예에서는 제 4트랜지스터(M4(P))가 P형 트랜지스터로 형성될 뿐 그 외의 구성 및 동작과정은 도 2와 동일하게 설정된다. 다만, 제 4트랜지스터(M4(P))가 P형 트랜지스터로 형성되는 경우, 도 5에 도시된 바와 같이 제 1제어선(CL1)으로 공급되는 제 1제어신호의 극성이 반전된다. 즉, 제 1제어신호는 게이트 온 전압을 갖도록 로우전압으로 설정될 수 있다.

[0116] 도 6은 도 1에 도시된 화소의 또 다른 실시예를 나타내는 도면이다. 도 6에서 도 4와 동일한 기능을 하는 구성에 대해서는 동일한 도면부호를 할당함과 아울러 상세한 설명은 생략하기로 한다.

[0117] 도 6을 참조하면, 본 발명의 또 다른 실시예에 의한 화소(PXL)는 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어하기 위한 화소회로(PC)를 구비한다.

[0118] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(PC)에 접속되고, 캐소드전극은 제 2구동전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 발광기간 동안 화소회로(PC)로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.

[0119] 화소회로(PC)는 발광기간 동안 데이터신호에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다. 이를 위하여, 화소회로(PC)는 제 1트랜지스터(M1), 제 2트랜지스터(M2(P)), 제 3트랜지스터(M3) 및 제 4트랜지스터(M4(P))를 구비한다.

[0120] 제 2트랜지스터(M2(P))는 제 1노드(N1) 및 제 2노드(N2) 사이에 접속된다. 그리고, 제 2트랜지스터(M2(P))의 게이트전극은 제 i주사선(Si)에 접속된다. 이와 같은 제 2트랜지스터(M2(P))는 제 i주사선(Si)으로 주사신호가 공급될 때 턴-온되어 제 1노드(N1)와 제 2노드(N2)를 전기적으로 접속시킨다.

[0121] 이와 같은 본 발명의 또 다른 실시예에서는 제 2트랜지스터(M2(P))가 P형 트랜지스터로 형성될 뿐 그 외의 구성 및 동작과정은 도 4와 동일하게 설정된다. 다만, 제 2트랜지스터(M2(P))가 P형 트랜지스터로 형성되는 경우, 도

7에 도시된 바와 같이 주사선(Si)으로 공급되는 주사신호의 극성이 반전된다. 즉, 주사신호는 게이트 온 전압을 갖도록 로우전압으로 설정될 수 있다.

- [0123] 도 8은 도 1에 도시된 화소의 또 다른 실시예를 나타내는 도면이다. 도 8에서는 도 6과 동일한 기능을 하는 구성에 대해서는 동일한 도면부호를 할당함과 아울러 상세한 설명은 생략하기로 한다.
- [0124] 도 8을 참조하면, 본 발명의 또 다른 실시예에 의한 화소(PXL)는 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어하기 위한 화소회로(PC)를 구비한다.
- [0125] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(PC)에 접속되고, 캐소드전극은 제 2구동전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 발광기간 동안 화소회로(PC)로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.
- [0126] 화소회로(PC)는 발광기간 동안 데이터신호에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다. 이를 위하여, 화소회로(PC)는 제 1트랜지스터(M1), 제 2트랜지스터(M2(P)), 제 3트랜지스터(M3(P)) 및 제 4트랜지스터(M4(P))를 구비한다.
- [0127] 제 3트랜지스터(M3(P))는 제 2노드(N2)와 유기 발광 다이오드(OLED)의 애노드전극 사이에 접속된다. 그리고, 제 3트랜지스터(M3(P))의 게이트전극은 제 2제어선(CL2)에 접속된다. 이와 같은 제 3트랜지스터(M3(P))는 제 2제어선(CL2)으로 제 2제어신호가 공급될 때 턴-온되어 제 2노드(N2)와 유기 발광 다이오드(OLED)의 애노드전극을 전기적으로 접속시킨다.
- [0128] 이와 같은 본 발명의 또 다른 실시예에서는 제 3트랜지스터(M3(P))가 P형 트랜지스터로 형성될 뿐 그 외의 구성 및 동작과정은 도 6과 동일하게 설정된다. 다만, 제 3트랜지스터(M3(P))가 P형 트랜지스터로 형성되는 경우, 도 9에 도시된 바와 같이 제 2제어선(CL2)으로 공급되는 제 2제어신호의 극성이 반전된다. 즉, 제 2제어신호는 게이트 온 전압을 갖도록 로우전압으로 설정될 수 있다.
- [0129] 한편, 상술한 도 2에는 트랜지스터들(M1 내지 M4)이 N형 트랜지스터로 형성되는 것으로 도시되었다. 여기서, 트랜지스터들(M1 내지 M4) 중 적어도 하나는 산화물 반도체 트랜지스터로 형성될 수 있다. 또한, 트랜지스터들(M1 내지 M4) 중 적어도 하나는 폴리 실리콘 반도체 트랜지스터로 형성될 수 있다.
- [0130] 산화물 반도체 트랜지스터는 게이트전극, 소스전극 및 드레인전극을 포함하며, 액티브층이 산화물 반도체로 형성된다. 여기서, 산화물 반도체는 비정질 또는 결정질로 설정될 수 있다. 산화물 반도체 트랜지스터는 저온 공정이 가능하며, 폴리 실리콘 반도체 트랜지스터에 비하여 낮은 전하 이동도를 갖는다. 이와 같은 산화물 반도체 트랜지스터는 오프 전류 특성이 우수하다.
- [0131] 폴리 실리콘 반도체 트랜지스터는 게이트전극, 소스전극 및 드레인전극을 포함하며, 액티브층이 폴리 실리콘으로 형성된다. 일례로, 폴리 실리콘 반도체 트랜지스터는 LTPS(Low Temperature Poly-Silicon) 트랜지스터로 설정될 수 있다. 폴리 실리콘 반도체 트랜지스터(M(PP))는 높은 전자 이동도를 가지며, 이에 따라 빠른 구동 특성을 갖는다.
- [0133] 도 10a 내지 도 10d는 도 1에 도시된 화소의 또 다른 실시예를 나타내는 도면이다. 도 10a 내지 도 10d의 화소는 도 2의 화소와 동일한 방법으로 구동되고, 이에 따라 상세한 구동방법의 설명은 생략하기로 한다.
- [0134] 도 10a 내지 도 10d를 참조하면, 본 발명의 또 다른 실시예에 의한 화소(PXL)는 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어하기 위한 화소회로(PC)를 구비한다.
- [0135] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(PC)에 접속되고, 캐소드전극은 제 2구동전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 발광기간 동안 화소회로(PC)로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.
- [0136] 화소회로(PC)는 발광기간 동안 데이터신호에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다. 이를 위하여, 화소회로(PC)는 4개의 트랜지스터를 구비한다.
- [0137] 도 10a를 참조하면, 제 1트랜지스터(M1(O))는 산화물 반도체 트랜지스터로 형성되고, 제 2트랜지스터(M2(L)),

제 3트랜지스터(M3(L)) 및 제 4트랜지스터(M4(L))는 폴리 실리콘 반도체 트랜지스터로 형성될 수 있다.

[0138] 도 10b를 참조하면, 제 1트랜지스터(M1(O)) 및 제 2트랜지스터(M2(O))는 산화물 반도체 트랜지스터로 형성되고, 제 3트랜지스터(M3(L)) 및 제 4트랜지스터(M4(L))는 폴리 실리콘 반도체 트랜지스터로 형성될 수 있다.

[0139] 도 10c를 참조하면, 제 1트랜지스터(M1(O)), 제 2트랜지스터(M2(O)) 및 제 3트랜지스터(M3(O))는 산화물 반도체 트랜지스터로 형성되고, 제 4트랜지스터(M4(L))는 폴리 실리콘 반도체 트랜지스터로 형성될 수 있다.

[0140] 도 10d를 참조하면, 제 1트랜지스터(M1(O)), 제 2트랜지스터(M2(O)), 제 3트랜지스터(M3(O)) 및 제 4트랜지스터(M4(O))는 산화물 반도체 트랜지스터로 형성될 수 있다.

[0141] 즉, 본 발명의 또 다른 실시예에서는 제 1트랜지스터(M1) 내지 제 4트랜지스터(M4) 중 적어도 하나의 트랜지스터가 산화물 반도체 트랜지스터로 형성될 수 있다. 화소회로(PC)에 포함되는 산화물 반도체 트랜지스터 및/또는 폴리 실리콘 반도체 트랜지스터는 비율은 패널의 해상도, 크기 등을 고려하여 다양하게 설정될 수 있다.

[0142]

[0143] 도 11a 내지 도 11d는 도 1에 도시된 화소의 또 다른 실시예를 나타내는 도면이다. 도 11a 내지 도 11d의 화소는 도 2의 화소와 동일한 방법으로 구동되고, 이에 따라 상세한 구동방법의 설명은 생략하기로 한다.

[0144] 도 11a 내지 도 11d를 참조하면, 본 발명의 또 다른 실시예에 의한 화소(PXL)는 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어하기 위한 화소회로(PC)를 구비한다.

[0145] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(PC)에 접속되고, 캐소드전극은 제 2구동전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 발광기간 동안 화소회로(PC)로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.

[0146] 화소회로(PC)는 발광기간 동안 데이터신호에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다. 이를 위하여, 화소회로(PC)는 4개의 트랜지스터를 구비한다.

[0147] 도 11a를 참조하면, 제 1트랜지스터(M1(L))는 폴리 실리콘 반도체 트랜지스터로 형성되고, 제 2트랜지스터(M2(O)), 제 3트랜지스터(M3(O)) 및 제 4트랜지스터(M4(O))는 산화물 반도체 트랜지스터로 형성될 수 있다.

[0148] 도 11b를 참조하면, 제 1트랜지스터(M1(L)) 및 제 2트랜지스터(M2(L))는 폴리 실리콘 반도체 트랜지스터로 형성되고, 제 3트랜지스터(M3(O)) 및 제 4트랜지스터(M4(O))는 산화물 반도체 트랜지스터로 형성될 수 있다.

[0149] 도 11c를 참조하면, 제 1트랜지스터(M1(L)), 제 2트랜지스터(M2(L)) 및 제 3트랜지스터(M3(L))는 폴리 실리콘 반도체 트랜지스터로 형성되고, 제 4트랜지스터(M4(O))는 산화물 반도체 트랜지스터로 형성될 수 있다.

[0150] 도 11d를 참조하면, 제 1트랜지스터(M1(L)), 제 2트랜지스터(M2(L)), 제 3트랜지스터(M3(L)) 및 제 4트랜지스터(M4(L))는 폴리 실리콘 반도체 트랜지스터로 형성될 수 있다.

[0151] 즉, 본 발명의 또 다른 실시예에서는 제 1트랜지스터(M1) 내지 제 4트랜지스터(M4) 중 적어도 하나의 트랜지스터가 폴리 실리콘 반도체 트랜지스터로 형성될 수 있다. 화소회로(PC)에 포함되는 산화물 반도체 트랜지스터 및/또는 폴리 실리콘 반도체 트랜지스터는 비율은 패널의 해상도, 크기 등을 고려하여 다양하게 설정될 수 있다.

[0153] 도 12는 본 발명의 다른 실시예에 의한 유기전계발광 표시장치를 나타내는 도면이다. 도 12를 설명할 때 도 1과 동일한 구성에 대해서는 동일한 도면부호를 할당함과 아울러 상세한 설명은 생략하기로 한다.

[0154] 도 12를 참조하면, 본 발명의 실시예에 의한 유기전계발광 표시장치는 화소부(100'), 주사 구동부(110), 데이터 구동부(120), 제어 구동부(130'), 타이밍 제어부(140), 호스트 시스템(150) 및 전원부(160)를 구비한다.

[0155] 제어 구동부(130')는 제 1제어선(CL1)으로 제 1제어신호를 공급한다. 일례로, 제어 구동부(130')는 초기화기간 동안 제 1제어선(CL1)으로 제 1제어신호를 공급할 수 있다. 제 1제어선(CL1)으로 제 1제어신호가 공급되면 화소(PXL')들 각각에 포함된 유기 발광 다이오드(OLED)의 애노드전극 및 구동 트랜지스터의 게이트전극이 초기화된다.

[0156] 제 1제어신호는 화소(PXL')들에 포함된 트랜지스터가 턴-온될 수 있도록 게이트 온 전압으로 설정된다. 추가적으로, 제 1제어선(CL1)은 화소(PXL')들에 공통적으로 접속되고, 이에 따라 화소(PXL')들은 동시 구동 방식으로

구동될 수 있다.

- [0157] 화소부(100')는 데이터선(D)들, 주사선(S)들 및 제 1제어선(CL1)과 접속되도록 위치되는 화소(PXL')들을 구비한다. 화소(PXL')들은 전원부(160)로부터 제 1구동전원(ELVDD), 제 2구동전원(ELVSS) 및 초기화전원(Vint)을 공급받는다.
- [0158] 화소(PXL')들 각각은 프로그래밍기간 동안 데이터선(D)으로부터 데이터신호를 공급받는다. 데이터신호를 공급받은 화소(PXL')는 발광기간 동안 데이터신호에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(미도시)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다. 이때, 유기 발광 다이오드는 전류량에 대응하여 소정 휘도의 빛을 생성한다. 한편, 화소(PXL')들 각각은 회로구조에 대응하여 둘 이상의 주사선(S)과 접속될 수 있다.
- [0160] 도 13은 도 12에 도시된 화소의 실시예를 나타내는 도면이다. 도 13에서는 설명의 편의성을 위하여 제 i주사선(Si) 및 제 m데이터선(Dm)에 접속된 화소를 도시하기로 한다.
- [0161] 도 13을 참조하면, 본 발명의 실시예에 의한 화소(PXL')는 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어하기 위한 화소회로(PC')를 구비한다.
- [0162] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(PC')에 접속되고, 캐소드전극은 제 2구동전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 발광기간 동안 화소회로(PC')로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.
- [0163] 화소회로(PC')는 발광기간 동안 데이터신호에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다. 이를 위하여, 화소회로(PC')는 제 1트랜지스터(M1) 내지 제 4트랜지스터(M4), 스토리지 커패시터(Cst) 및 제 1커패시터(C1)를 구비한다.
- [0164] 제 1트랜지스터(M1)(또는 구동 트랜지스터)의 제 1전극은 제 1구동전원(ELVDD)에 접속되고, 제 2전극은 유기 발광 다이오드(OLED)의 애노드전극에 접속된다. 그리고, 제 1트랜지스터(M1)의 게이트전극은 제 1노드(N1)에 접속된다. 이와 같은 제 1트랜지스터(M1)는 제 1노드(N1)의 전압에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다.
- [0165] 제 2트랜지스터(M2)는 제 1노드(N1)와 제 2노드(N2) 사이에 접속된다. 그리고, 제 2트랜지스터(M2)의 게이트전극은 제 i주사선(Si)에 접속된다. 이와 같은 제 2트랜지스터(M2)는 제 i주사선(Si)으로 주사신호가 공급될 때 턴-온되어 제 1노드(N1)와 제 2노드(N2)를 전기적으로 접속시킨다.
- [0166] 제 3트랜지스터(M3')는 제 2노드(N2)와 유기 발광 다이오드(OLED)의 애노드전극 사이에 접속된다. 그리고, 제 3트랜지스터(M3')의 게이트전극은 제 i+1주사선(Si+1)에 접속된다. 이와 같은 제 3트랜지스터(M3')는 제 i+1주사선(Si+1)으로 주사신호가 공급될 때 턴-온되어 제 2노드(N2)와 유기 발광 다이오드(OLED)의 애노드전극을 전기적으로 접속시킨다.
- [0167] 제 4트랜지스터(M4)는 초기화전원(Vint)과 유기 발광 다이오드(OLED)의 애노드전극 사이에 접속된다. 그리고, 제 4트랜지스터(M4)의 게이트전극은 제 1제어선(CL1)에 접속된다. 이와 같은 제 4트랜지스터(M4)는 제 1제어선(CL1)으로 제 1제어신호가 공급될 때 턴-온된다. 제 4트랜지스터(M4)가 턴-온되면 초기화전원(Vint)의 제 1전압(V1)이 유기 발광 다이오드(OLED)의 애노드전극으로 공급된다.
- [0168] 스토리지 커패시터(Cst)는 초기화전원(Vint)과 제 1노드(N1) 사이에 접속된다. 이와 같은 스토리지 커패시터(Cst)는 데이터신호 및 제 1트랜지스터(M1)의 문턱전압에 대응하는 전압을 저장한다.
- [0169] 제 1커패시터(C1)는 제 2노드(N2)와 데이터선(Dm) 사이에 접속된다. 이와 같은 제 1커패시터(C1)는 데이터선(Dm)의 전압에 대응하여 제 2노드(N2)의 전압을 제어한다.
- [0171] 도 14는 도 13에 도시된 화소의 구동방법 실시예를 나타내는 파형도이다.
- [0172] 도 14를 참조하면, 한 프레임(1F) 기간은 초기화기간, 문턱전압 보상기간, 프로그래밍기간 및 발광기간으로 나누어진다.
- [0173] 초기화기간 동안 제 1노드(N1) 및 유기 발광 다이오드(OLED)의 애노드전극은 초기화전원(Vint)에 의하여 제 1전

압(V1)으로 초기화된다.

- [0174] 문턱전압 보상기간 동안 스토리지 커패시터(Cst)에는 제 1트랜지스터(M1)의 문턱전압에 대응되는 전압이 저장된다.
- [0175] 프로그래밍기간 동안 스토리지 커패시터(Cst)에는 데이터신호에 대응되는 전압이 저장된다.
- [0176] 발광기간 동안 유기 발광 다이오드(OLED)는 화소회로(PC')로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.
- [0177] 동작과정을 설명하면, 먼저 초기화기간 동안 모든 주사선(S)들로 주사신호가 공급된다. 그리고, 초기화기간 동안 제 1제어선(CL1)으로 제 1제어신호가 공급된다.
- [0178] 제 1제어선(CL1)으로 제 1제어신호가 공급되면 화소(PXL')들 각각에 포함된 제 4트랜지스터(M4)가 턴-온된다. 제 4트랜지스터(M4)가 턴-온되면 초기화전원(Vint)의 제 1전압(V1)이 유기 발광 다이오드(OLED)의 애노드전극으로 공급된다.
- [0179] 주사선(S)들로 주사신호가 공급되면 화소(PXL')들 각각에 포함된 제 2트랜지스터(M2) 및 제 3트랜지스터(M3')가 턴-온된다. 제 2트랜지스터(M2) 및 제 3트랜지스터(M3')가 턴-온되면 제 1노드(N1) 및 유기 발광 다이오드(OLED)의 애노드전극이 전기적으로 접속된다. 그러면, 초기화전원(Vint)의 제 1전압(V1)이 제 1노드(N1)로 공급된다. 즉, 초기화기간 동안 화소(PXL')들 각각에 포함된 유기 발광 다이오드(OLED)의 애노드전극 및 제 1노드(N1)는 초기화전원(Vint)의 제 1전압(V1)으로 초기화된다. 여기서, 제 1전압(V1)은 유기 발광 다이오드(OLED)가 비발광되도록 설정될 수 있다.
- [0180] 문턱전압 보상기간에는 제 1제어선(CL1)으로 제 1제어신호의 공급이 중단된다. 제 1제어선(CL1)으로 제 1제어신호의 공급이 중단되면 제 4트랜지스터(M4)가 턴-오프된다. 그리고, 문턱전압 보상기간 동안 제 1구동전원(ELVDD)은 제 3전압(V3)으로 설정된다. 여기서, 제 3전압(V3)은 제 1전압(V1)보다 낮은 전압으로 설정된다.
- [0181] 문턱전압 보상기간 동안 주사선(S)들로 주사신호의 공급되고, 이에 따라 화소(PXL')들 각각에 포함된 제 2트랜지스터(M2) 및 제 3트랜지스터(M3')가 턴-온 상태를 유지한다. 제 2트랜지스터(M2) 및 제 3트랜지스터(M3')가 턴-온되는 경우, 제 1트랜지스터(M1)는 유기 발광 다이오드(OLED)의 애노드전극으로부터 제 1구동전원(ELVDD)으로 전류가 흐를 수 있도록 다이오드 형태로 접속된다. 그러면, 제 1전압(V1)으로 설정된 제 1노드(N1) 및 유기 발광 다이오드(OLED)의 애노드전극으로부터 제 3전압(V3)으로 설정된 제 1구동전원(ELVDD)으로 전류가 공급된다.
- [0182] 이때, 상술한 바와 같이 제 1트랜지스터(M1)가 다이오드 형태로 접속되기 때문에 제 1노드(N1)의 전압은 제 1구동전원(ELVDD)의 제 3전압(V3)에 제 1트랜지스터(M1)의 절대치 문턱전압을 합한 전압으로 설정된다. 즉, 문턱전압 보상기간 동안 제 1노드(N1)에는 제 1트랜지스터(M1)의 문턱전압에 대응하는 전압이 인가된다. 문턱전압 보상기간 동안 스토리지 커패시터(Cst)에는 제 1노드(N1)에 인가된 제 1트랜지스터(M1)의 문턱전압에 대응되는 전압이 저장된다.
- [0183] 상술한 초기화기간 및 문턱전압 보상기간에는 모든 주사선(S)들로 주사신호가 동시에 공급된다. 따라서, 초기화기간 및 문턱전압 보상기간에 의하여 화소(PXL)들 각각에 포함된 스토리지 커패시터(Cst)에는 자신과 접속된 제 1트랜지스터(M1)의 문턱전압에 대응되는 전압이 저장된다.
- [0184] 프로그래밍기간에는 주사선(S)들로 주사신호가 순차적으로 공급된다. 그리고, 제 1구동전원(ELVDD)은 제 3전압(V3)보다 높은 제 4전압(V4)으로 설정된다.
- [0185] 제 i주사선(Si)으로 주사신호가 공급되면 제 i주사선(Si)과 접속된 제 2트랜지스터(M2)가 턴-온된다. 제 2트랜지스터(M2)가 턴-온되면 제 1노드(N1)와 제 2노드(N2)가 전기적으로 접속된다.
- [0186] 데이터선(Dm)으로는 제 i주사선(Si)과 동기되도록 데이터신호가 공급된다. 데이터선(Dm)으로 데이터신호가 공급되면 제 1커패시터(C1)의 커플링에 의하여 제 2노드(N2) 및 제 1노드(N1)의 전압이 변경된다. 즉, 제 2트랜지스터(M2)가 턴-온되는 경우 제 1노드(N1)의 전압은 데이터신호의 전압에 대응하여 설정된다. 따라서, 프로그래밍기간 동안 화소(PXL')들 각각에 포함된 스토리지 커패시터(Cst)에는 제 1트랜지스터(M1)의 문턱전압 및 데이터신호에 대응되는 전압이 저장된다.
- [0187] 다시 말하여, 프로그래밍기간에는 주사선(S)들로 주사신호가 순차적으로 공급된다. 그러면, 화소(PXL')들에 각각에 포함된 제 2트랜지스터(M2)가 수평라인 단위로 턴-온되고, 이에 따라 화소(PXL')들 각각에 원하는 데이터

신호에 대응되는 전압이 저장될 수 있다.

- [0188] 제 $i+1$ 주사선(S_{i+1})으로 주사신호가 공급되면 제 $i+1$ 주사선(S_{i+1})과 접속된 제 3트랜지스터($M3'$)가 턴-온된다. 이때, 제 2트랜지스터($M2$)가 턴-오프 상태로 설정되기 때문에 제 1노드($N1$)는 이전기간에 충전된 전압을 안정적으로 유지한다.
- [0189] 발광기간에는 초기화전원(V_{int})이 제 2전압($V2$)으로 설정된다. 초기화전원(V_{int})이 제 2전압($V2$)으로 설정되면, 즉 초기화전원(V_{int})이 제 1전압($V1$)에서 제 2전압($V2$)으로 상승되면 스토리지 커패시터(C_{st})의 커플링에 의하여 제 1노드($N1$)의 전압이 상승된다. 이때, 제 1트랜지스터($M1$)는 제 1노드($N1$)의 전압에 대응하여 제 4전압($V4$)으로 설정된 제 1구동전원($ELVDD$)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원($ELVSS$)으로 흐르는 전류량을 제어한다. 이를 위하여, 제 4전압($V4$) 및 제 2전압($V2$)은 화소(PXL')들에서 전류가 공급될 수 있도록 설정될 수 있다.
- [0190] 상술한 바와 같이 본 발명의 실시예에 의한 화소(PXL')들은 한 프레임(1F) 기간 동안 초기화기간, 문턱전압 보상기간, 프로그래밍기간 및 발광기간을 거치면서 소정 휘도의 빛을 생성한다.
- [0191] 한편, 본 발명의 실시예에서 제 1커패시터($C1$)는 데이터선(Dm)과 제 2노드($N2$) 사이에 접속되고, 이에 따라 화소부(100')에서 균일한 휘도의 영상을 표시할 수 있다. 즉, 데이터선(Dm)의 전압 변화에 대응하여 유기 커패시터(C_{oled})의 전압이 변경되지 않고, 이에 따라 균일한 휘도의 영상을 표시할 수 있다. 추가적으로, 데이터선(Dm)의 전압 변화에 대응하여 전압이 변경되는 제 2노드($N2$)는 별도의 커패시터에 접속되지 않고(즉, 전압을 유지하지 않기 때문에), 이에 따라 제 1노드($N1$)의 전압에 영향을 주지 않는다.
- [0192] 한편, 도 13에서는 트랜지스터들($M1$ 내지 $M4$)이 N형 트랜지스터(예를 들면, NMOS)로 형성되는 것으로 도시되었지만, 본 발명이 이에 한정되지는 않는다. 일례로, 제 2트랜지스터($M2$), 제 3트랜지스터($M3'$) 및 제 4트랜지스터($M4$) 중 적어도 하나는 P형 트랜지스터(예를 들면, PMOS)로 형성될 수 있다.
- [0194] 도 15a 및 도 15b는 도 12에 도시된 화소의 다른 실시예를 나타내는 도면이다. 도 15a 및 도 15b의 화소는 도 13의 화소와 동일한 방법으로 구동되고, 이에 따라 상세한 구동방법의 설명은 생략하기로 한다.
- [0195] 도 15a 및 도 15b를 참조하면, 본 발명의 다른 실시예에 의한 화소(PXL')는 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어하기 위한 화소회로(PC')를 구비한다.
- [0196] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(PC')에 접속되고, 캐소드전극은 제 2구동전원($ELVSS$)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 발광기간 동안 화소회로(PC')로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.
- [0197] 화소회로(PC')는 발광기간 동안 데이터신호에 대응하여 제 1구동전원($ELVDD$)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원($ELVSS$)으로 흐르는 전류량을 제어한다.
- [0198] 도 15a를 참조하면, 화소회로(PC')는 제 1트랜지스터($M1$), 제 2트랜지스터($M2$), 제 3트랜지스터($M3'$) 및 제 4트랜지스터($M4(P)$)를 구비한다.
- [0199] 제 4트랜지스터($M4(P)$)는 초기화전원(V_{int})과 유기 발광 다이오드(OLED)의 애노드전극 사이에 접속된다. 그리고, 제 4트랜지스터($M4(P)$)의 게이트전극은 제 1제어선($CL1$)에 접속된다. 이와 같은 제 4트랜지스터($M4(P)$)는 제 1제어선($CL1$)으로 제 1제어신호가 공급될 때 턴-온된다. 제 4트랜지스터($M4(P)$)가 턴-온되면 초기화전원(V_{int})의 제 1전압($V1$)이 유기 발광 다이오드(OLED)의 애노드전극으로 공급된다.
- [0200] 도 15a에서는 제 4트랜지스터($M4(P)$)가 P형 트랜지스터로 형성될 뿐 그 외의 구성 및 동작과정은 도 13과 동일하게 설정된다. 다만, 제 4트랜지스터($M4(P)$)가 P형 트랜지스터로 형성되는 경우, 제 1제어선($CL1$)으로 공급되는 제 1제어신호의 극성이 반전된다. 즉, 제 1제어신호는 게이트 온 전압을 갖도록 로우전압으로 설정될 수 있다.
- [0201] 도 15b를 참조하면, 화소회로(PC')는 제 1트랜지스터($M1$), 제 2트랜지스터($M2(P)$), 제 3트랜지스터($M3'(P)$) 및 제 4트랜지스터($M4(P)$)를 구비한다.
- [0202] 제 2트랜지스터($M2(P)$)는 제 1노드($N1$) 및 제 2노드($N2$) 사이에 접속된다. 그리고, 제 2트랜지스터($M2(P)$)의 게이트전극은 제 i 주사선(S_i)에 접속된다. 이와 같은 제 2트랜지스터($M2(P)$)는 제 i 주사선(S_i)으로 주사신호가 공

급될 때 턴-온되어 제 1노드(N2)와 제 2노드(N2)를 전기적으로 접속시킨다.

- [0203] 제 3트랜지스터(M3'(P))는 제 2노드(N2)와 유기 발광 다이오드(OLED)의 애노드전극 사이에 접속된다. 그리고, 제 3트랜지스터(M3'(P))의 게이트전극은 제 i+1주사선(Si+1)에 접속된다. 이와 같은 제 3트랜지스터(M3'(P))는 제 i+1주사선(Si+1)으로 주사신호가 공급될 때 턴-온되어 제 2노드(N2)와 유기 발광 다이오드(OLED)의 애노드전극을 전기적으로 접속시킨다.
- [0204] 제 4트랜지스터(M4(P))는 초기화전원(Vint)과 유기 발광 다이오드(OLED)의 애노드전극 사이에 접속된다. 그리고, 제 4트랜지스터(M4(P))의 게이트전극은 제 1제어선(CL1)에 접속된다. 이와 같은 제 4트랜지스터(M4(P))는 제 1제어선(CL1)으로 제 1제어신호가 공급될 때 턴-온된다. 제 4트랜지스터(M4(P))가 턴-온되면 초기화전원(Vint)의 제 1전압(V1)이 유기 발광 다이오드(OLED)의 애노드전극으로 공급된다.
- [0205] 도 15b에서는 제 2트랜지스터(M2(P)), 제 3트랜지스터(M3'(P)) 및 제 4트랜지스터(M4(P))가 P형 트랜지스터로 형성될 뿐 그 외의 구성 및 동작과정은 도 13과 동일하게 설정된다. 다만, 제 2트랜지스터(M2(P)) 및 제 3트랜지스터(M3'(P))가 P형 트랜지스터로 형성되는 경우, 주사신호의 극성이 반전된다. 즉, 주사신호는 게이트 온 전압을 갖도록 로우전압으로 설정될 수 있다.
- [0206] 마찬가지로, 제 4트랜지스터(M4(P))가 P형 트랜지스터로 형성되는 경우, 제 1제어선(CL1)으로 공급되는 제 1제어신호의 극성이 반전된다. 즉, 제 1제어신호는 게이트 온 전압을 갖도록 로우전압으로 설정될 수 있다.
- [0207] 한편, 상술한 도 13에서는 트랜지스터들(M1 내지 M4)이 N형 트랜지스터로 형성되는 것으로 도시되었다. 여기서, 트랜지스터들(M1 내지 M4) 중 적어도 하나는 산화물 반도체 트랜지스터로 형성될 수 있다. 또한, 트랜지스터들(M1 내지 M4) 중 적어도 하나는 폴리 실리콘 반도체 트랜지스터로 형성될 수 있다.
- [0209] 도 16a 내지 도 16d는 도 12에 도시된 화소의 또 다른 실시예를 나타내는 도면이다. 도 16a 내지 도 16d의 화소는 도 12의 화소와 동일한 방법으로 구동되고, 이에 따라 상세한 구동방법의 설명은 생략하기로 한다.
- [0210] 도 16a 내지 도 16d를 참조하면, 본 발명의 또 다른 실시예에 의한 화소(PXL')는 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어하기 위한 화소회로(PC')를 구비한다.
- [0211] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(PC')에 접속되고, 캐소드전극은 제 2구동전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 발광기간 동안 화소회로(PC')로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.
- [0212] 화소회로(PC')는 발광기간 동안 데이터신호에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다. 이를 위하여, 화소회로(PC')는 4개의 트랜지스터를 구비한다.
- [0213] 도 16a를 참조하면, 제 1트랜지스터(M1(L))는 폴리 실리콘 반도체 트랜지스터로 형성되고, 제 2트랜지스터(M2(O)), 제 3트랜지스터(M3'(O)) 및 제 4트랜지스터(M4(O))는 산화물 반도체 트랜지스터로 형성될 수 있다.
- [0214] 도 16b를 참조하면, 제 1트랜지스터(M1(L)) 및 제 2트랜지스터(M2(L))는 폴리 실리콘 반도체 트랜지스터로 형성되고, 제 3트랜지스터(M3'(O)) 및 제 4트랜지스터(M4(O))는 산화물 반도체 트랜지스터로 형성될 수 있다.
- [0215] 도 16c를 참조하면, 제 1트랜지스터(M1(L)), 제 2트랜지스터(M2(L)) 및 제 3트랜지스터(M3'(L))는 폴리 실리콘 반도체 트랜지스터로 형성되고, 제 4트랜지스터(M4(O))는 산화물 반도체 트랜지스터로 형성될 수 있다.
- [0216] 도 16d를 참조하면, 제 1트랜지스터(M1(L)), 제 2트랜지스터(M2(L)), 제 3트랜지스터(M3'(L)) 및 제 4트랜지스터(M4(L))는 폴리 실리콘 반도체 트랜지스터로 형성될 수 있다.
- [0217] 즉, 본 발명의 또 다른 실시예에서는 제 1트랜지스터(M1) 내지 제 4트랜지스터(M4) 중 적어도 하나의 트랜지스터가 폴리 실리콘 반도체 트랜지스터로 형성될 수 있다. 마찬가지로, 본 발명의 또 다른 실시예에서는 제 1트랜지스터(M1) 내지 제 4트랜지스터(M4) 중 적어도 하나의 트랜지스터가 산화물 반도체 트랜지스터로 형성될 수 있다. 일례로, 도 17에 도시된 바와 같이 제 1트랜지스터(M1(O)) 내지 제 4트랜지스터(M4(O))가 산화물 반도체 트랜지스터로 형성될 수 있다.
- [0218] 화소회로(PC')에 포함되는 산화물 반도체 트랜지스터 및/또는 폴리 실리콘 반도체 트랜지스터는 비율은 패널의 해상도, 크기 등을 고려하여 다양하게 설정될 수 있다.

- [0220] 도 18은 도 12에 도시된 화소의 또 다른 실시예를 나타내는 도면이다. 도 18을 설명할 때 도 13과 동일한 구성에 대해서는 동일한 도면부호를 할당함과 아울러 상세한 설명은 생략하기로 한다.
- [0221] 도 18을 참조하면, 본 발명의 실시예에 의한 화소(PXL')는 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어하기 위한 화소회로(PC')를 구비한다.
- [0222] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(PC')에 접속되고, 캐소드전극은 제 2구동전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 발광기간 동안 화소회로(PC')로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.
- [0223] 화소회로(PC')는 발광기간 동안 데이터신호에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다. 이를 위하여, 화소회로(PC')는 제 1트랜지스터(M1) 내지 제 4트랜지스터(M4), 스토리지 커패시터(Cst) 및 제 1커패시터(C1)를 구비한다.
- [0224] 제 3트랜지스터(M3")는 제 2노드(N2)와 유기 발광 다이오드(OLED)의 애노드전극 사이에 접속된다. 그리고, 제 3트랜지스터(M3")의 게이트전극은 제 i주사선(Si)에 접속된다. 이와 같은 제 3트랜지스터(M3")는 제 i주사선(Si)으로 주사신호가 공급될 때 턴-온되어 제 2노드(N2)와 유기 발광 다이오드(OLED)의 애노드전극을 전기적으로 접속시킨다.
- [0226] 도 19는 도 18에 도시된 화소의 구동방법 실시예를 나타내는 파형도이다.
- [0227] 도 19를 참조하면, 한 프레임(1F) 기간은 초기화기간, 문턱전압 보상기간, 프로그래밍기간 및 발광기간으로 나누어진다.
- [0228] 초기화기간 동안 제 1노드(N1) 및 유기 발광 다이오드(OLED)의 애노드전극은 초기화전원(Vint)에 의하여 제 1전압(V1)으로 초기화된다.
- [0229] 문턱전압 보상기간 동안 스토리지 커패시터(Cst)에는 제 1트랜지스터(M1)의 문턱전압에 대응되는 전압이 저장된다.
- [0230] 프로그래밍기간 동안 스토리지 커패시터(Cst)에는 데이터신호에 대응되는 전압이 저장된다.
- [0231] 발광기간 동안 유기 발광 다이오드(OLED)는 화소회로(PC')로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.
- [0232] 동작과정을 설명하면, 먼저 초기화기간 동안 모든 주사선(S)들로 주사신호가 공급된다. 그리고, 초기화기간 동안 제 1제어선(CL1)으로 제 1제어신호가 공급된다.
- [0233] 제 1제어선(CL1)으로 제 1제어신호가 공급되면 화소(PXL')들 각각에 포함된 제 4트랜지스터(M4)가 턴-온된다. 제 4트랜지스터(M4)가 턴-온되면 초기화전원(Vint)의 제 1전압(V1)이 유기 발광 다이오드(OLED)의 애노드전극으로 공급된다.
- [0234] 주사선(S)들로 주사신호가 공급되면 화소(PXL')들 각각에 포함된 제 2트랜지스터(M2) 및 제 3트랜지스터(M3")가 턴-온된다. 제 2트랜지스터(M2) 및 제 3트랜지스터(M3")가 턴-온되면 제 1노드(N1) 및 유기 발광 다이오드(OLED)의 애노드전극이 전기적으로 접속된다. 그러면, 초기화전원(Vint)의 제 1전압(V1)이 제 1노드(N1)로 공급된다. 즉, 초기화기간 동안 화소(PXL')들 각각에 포함된 유기 발광 다이오드(OLED)의 애노드전극 및 제 1노드(N1)는 초기화전원(Vint)의 제 1전압(V1)으로 초기화된다.
- [0235] 문턱전압 보상기간에는 제 1제어선(CL1)으로 제 1제어신호의 공급이 중단된다. 제 1제어선(CL1)으로 제 1제어신호의 공급이 중단되면 제 4트랜지스터(M4)가 턴-오프된다. 그리고, 문턱전압 보상기간 동안 제 1구동전원(ELVDD)은 제 3전압(V3)으로 설정된다.
- [0236] 문턱전압 보상기간 동안 주사선(S)들로 주사신호의 공급되고, 이에 따라 화소(PXL')들 각각에 포함된 제 2트랜지스터(M2) 및 제 3트랜지스터(M3")가 턴-온 상태를 유지한다. 제 2트랜지스터(M2) 및 제 3트랜지스터(M3")가 턴-온되는 경우, 제 1트랜지스터(M1)는 유기 발광 다이오드(OLED)의 애노드전극으로부터 제 1구동전원(ELVDD)으로 전류가 흐를 수 있도록 다이오드 형태로 접속된다. 그러면, 제 1전압(V1)으로 설정된 제 1노드(N1) 및 유기

발광 다이오드(OLED)의 애노드전극으로부터 제 3전압(V3)으로 설정된 제 1구동전원(ELVDD)으로 전류가 공급된다.

- [0237] 이때, 상술한 바와 같이 제 1트랜지스터(M1)가 다이오드 형태로 접속되기 때문에 제 1노드(N1)의 전압은 제 1구동전원(ELVDD)의 제 3전압(V3)에 제 1트랜지스터(M1)의 절대치 문턱전압을 합한 전압으로 설정된다. 즉, 문턱전압 보상기간 동안 제 1노드(N1)에는 제 1트랜지스터(M1)의 문턱전압에 대응하는 전압이 인가된다. 문턱전압 보상기간 동안 스토리지 커패시터(Cst)에는 제 1노드(N1)에 인가된 제 1트랜지스터(M1)의 문턱전압에 대응되는 전압이 저장된다.
- [0238] 상술한 초기화기간 및 문턱전압 보상기간에는 모든 주사선(S)들로 주사신호가 동시에 공급된다. 따라서, 초기화기간 및 문턱전압 보상기간에 의하여 화소(PXL)들 각각에 포함된 스토리지 커패시터(Cst)에는 자신과 접속된 제 1트랜지스터(M1)의 문턱전압에 대응되는 전압이 저장된다.
- [0239] 프로그래밍기간에는 주사선(S)들로 주사신호가 순차적으로 공급된다. 그리고, 제 1구동전원(ELVDD)은 제 3전압(V3)보다 높은 제 4전압(V4)으로 설정된다.
- [0240] 제 i주사선(Si)으로 주사신호가 공급되면 제 i주사선(Si)과 접속된 제 2트랜지스터(M2) 및 제 3트랜지스터(M3")가 턴-온된다. 제 2트랜지스터(M2)가 턴-온되면 제 1노드(N1)와 제 2노드(N2)가 전기적으로 접속된다. 제 3트랜지스터(M3")가 턴-온되면 제 2노드(N2)와 유기 발광 다이오드(OLED)의 애노드전극이 전기적으로 접속된다.
- [0241] 데이터선(Dm)으로는 제 i주사선(Si)과 동기되도록 데이터신호가 공급된다. 데이터선(Dm)으로 데이터신호가 공급되면 제 1커패시터(C1)의 커플링에 의하여 제 2노드(N2) 및 제 1노드(N1)의 전압이 변경된다. 즉, 제 2트랜지스터(M2)가 턴-온되는 경우 제 1노드(N1)의 전압은 데이터신호의 전압에 대응하여 설정된다. 따라서, 프로그래밍기간 동안 화소(PXL')들 각각에 포함된 스토리지 커패시터(Cst)에는 제 1트랜지스터(M1)의 문턱전압 및 데이터신호에 대응되는 전압이 저장된다.
- [0242] 다시 말하여, 프로그래밍기간에는 주사선(S)들로 주사신호가 순차적으로 공급된다. 그러면, 화소(PXL')들에 각각에 포함된 제 2트랜지스터(M2)가 수평라인 단위로 턴-온되고, 이에 따라 화소(PXL')들 각각에 원하는 데이터신호에 대응되는 전압이 저장될 수 있다.
- [0243] 발광기간에는 초기화전원(Vint)이 제 2전압(V2)으로 설정된다. 초기화전원(Vint)이 제 2전압(V2)으로 설정되면, 즉 초기화전원(Vint)이 제 1전압(V1)에서 제 2전압(V2)으로 상승되면 스토리지 커패시터(Cst)의 커플링에 의하여 제 1노드(N1)의 전압이 상승된다. 이때, 제 1트랜지스터(M1)는 제 1노드(N1)의 전압에 대응하여 제 4전압(V4)으로 설정된 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다. 이를 위하여, 제 4전압(V4) 및 제 2전압(V2)은 화소(PXL')들에서 전류가 공급될 수 있도록 설정될 수 있다.
- [0244] 상술한 바와 같이 본 발명의 실시예에 의한 화소(PXL')들은 한 프레임(1F) 기간 동안 초기화기간, 문턱전압 보상기간, 프로그래밍기간 및 발광기간을 거치면서 소정 휘도의 빛을 생성한다.
- [0245] 한편, 본 발명의 실시예에서 제 1커패시터(C1)는 데이터선(Dm)과 제 2노드(N2) 사이에 접속되고, 이에 따라 화소부(100')에서 균일한 휘도의 영상을 표시할 수 있다. 즉, 데이터선(Dm)의 전압 변화에 대응하여 유기 커패시터(Coled)의 전압이 변경되지 않고, 이에 따라 균일한 휘도의 영상을 표시할 수 있다. 추가적으로, 데이터선(Dm)의 전압 변화에 대응하여 전압이 변경되는 제 2노드(N2)는 별도의 커패시터에 접속되지 않고(즉, 전압을 유지하지 않기 때문에), 이에 따라 제 1노드(N1)의 전압에 영향을 주지 않는다.
- [0246] 한편, 도 18에서는 트랜지스터들(M1 내지 M4)이 N형 트랜지스터(예를 들면, NMOS)로 형성되는 것으로 도시되었지만, 본 발명이 이에 한정되지는 않는다. 일례로, 제 2트랜지스터(M2), 제 3트랜지스터(M3") 및 제 4트랜지스터(M4) 중 적어도 하나는 P형 트랜지스터(예를 들면, PMOS)로 형성될 수 있다.
- [0248] 도 20a 및 도 20b는 도 12에 도시된 화소의 또 다른 실시예를 나타내는 도면이다. 도 20a 및 도 20b의 화소는 도 18의 화소와 동일한 방법으로 구동되고, 이에 따라 상세한 구동방법의 설명은 생략하기로 한다.
- [0249] 도 20a 및 도 20b를 참조하면, 본 발명의 다른 실시예에 의한 화소(PXL')는 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어하기 위한 화소회로(PC')를 구비한다.
- [0250] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(PC')에 접속되고, 캐소드전극은 제 2구동전원(ELVSS)에 접

속된다. 이와 같은 유기 발광 다이오드(OLED)는 발광기간 동안 화소회로(PC')로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.

- [0251] 화소회로(PC')는 발광기간 동안 데이터신호에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다.
- [0252] 도 20a를 참조하면, 화소회로(PC')는 제 1트랜지스터(M1), 제 2트랜지스터(M2), 제 3트랜지스터(M3") 및 제 4트랜지스터(M4(P))를 구비한다.
- [0253] 제 4트랜지스터(M4(P))는 초기화전원(Vint)과 유기 발광 다이오드(OLED)의 애노드전극 사이에 접속된다. 그리고, 제 4트랜지스터(M4(P))의 게이트전극은 제 1제어선(CL1)에 접속된다. 이와 같은 제 4트랜지스터(M4(P))는 제 1제어선(CL1)으로 제 1제어신호가 공급될 때 턴-온된다. 제 4트랜지스터(M4(P))가 턴-온되면 초기화전원(Vint)의 제 1전압(V1)이 유기 발광 다이오드(OLED)의 애노드전극으로 공급된다.
- [0254] 도 20a에서는 제 4트랜지스터(M4(P))가 P형 트랜지스터로 형성될 뿐 그 외의 구성 및 동작과정은 도 18과 동일하게 설정된다. 다만, 제 4트랜지스터(M4(P))가 P형 트랜지스터로 형성되는 경우, 제 1제어선(CL1)으로 공급되는 제 1제어신호의 극성이 반전된다. 즉, 제 1제어신호는 게이트 온 전압을 갖도록 로우전압으로 설정될 수 있다.
- [0255] 도 20b를 참조하면, 화소회로(PC')는 제 1트랜지스터(M1), 제 2트랜지스터(M2(P)), 제 3트랜지스터(M3"(P)) 및 제 4트랜지스터(M4(P))를 구비한다.
- [0256] 제 2트랜지스터(M2(P))는 제 1노드(N1) 및 제 2노드(N2) 사이에 접속된다. 그리고, 제 2트랜지스터(M2(P))의 게이트전극은 제 i주사선(Si)에 접속된다. 이와 같은 제 2트랜지스터(M2(P))는 제 i주사선(Si)으로 주사신호가 공급될 때 턴-온되어 제 1노드(N1)와 제 2노드(N2)를 전기적으로 접속시킨다.
- [0257] 제 3트랜지스터(M3"(P))는 제 2노드(N2)와 유기 발광 다이오드(OLED)의 애노드전극 사이에 접속된다. 그리고, 제 3트랜지스터(M3"(P))의 게이트전극은 제 i주사선(Si)에 접속된다. 이와 같은 제 3트랜지스터(M3"(P))는 제 i주사선(Si)으로 주사신호가 공급될 때 턴-온되어 제 2노드(N2)와 유기 발광 다이오드(OLED)의 애노드전극을 전기적으로 접속시킨다.
- [0258] 제 4트랜지스터(M4(P))는 초기화전원(Vint)과 유기 발광 다이오드(OLED)의 애노드전극 사이에 접속된다. 그리고, 제 4트랜지스터(M4(P))의 게이트전극은 제 1제어선(CL1)에 접속된다. 이와 같은 제 4트랜지스터(M4(P))는 제 1제어선(CL1)으로 제 1제어신호가 공급될 때 턴-온된다. 제 4트랜지스터(M4(P))가 턴-온되면 초기화전원(Vint)의 제 1전압(V1)이 유기 발광 다이오드(OLED)의 애노드전극으로 공급된다.
- [0259] 도 20b에서는 제 2트랜지스터(M2(P)), 제 3트랜지스터(M3'(P)) 및 제 4트랜지스터(M4(P))가 P형 트랜지스터로 형성될 뿐 그 외의 구성 및 동작과정은 도 13과 동일하게 설정된다. 다만, 제 2트랜지스터(M2(P)) 및 제 3트랜지스터(M3'(P))가 P형 트랜지스터로 형성되는 경우, 주사신호의 극성이 반전된다. 즉, 주사신호는 게이트 온 전압을 갖도록 로우전압으로 설정될 수 있다.
- [0260] 마찬가지로, 제 4트랜지스터(M4(P))가 P형 트랜지스터로 형성되는 경우, 제 1제어선(CL1)으로 공급되는 제 1제어신호의 극성이 반전된다. 즉, 제 1제어신호는 게이트 온 전압을 갖도록 로우전압으로 설정될 수 있다.
- [0261] 한편, 상술한 도 18에서는 트랜지스터들(M1 내지 M4)이 N형 트랜지스터로 형성되는 것으로 도시되었다. 여기서, 트랜지스터들(M1 내지 M4) 중 적어도 하나는 산화물 반도체 트랜지스터로 형성될 수 있다. 또한, 트랜지스터들(M1 내지 M4) 중 적어도 하나는 폴리 실리콘 반도체 트랜지스터로 형성될 수 있다.
- [0263] 도 21a 내지 도 21c는 도 12에 도시된 화소의 또 다른 실시예를 나타내는 도면이다. 도 21a 내지 도 21c의 화소는 도 12의 화소와 동일한 방법으로 구동되고, 이에 따라 상세한 구동방법의 설명은 생략하기로 한다.
- [0264] 도 21a 내지 도 21c를 참조하면, 본 발명의 또 다른 실시예에 의한 화소(PXL')는 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어하기 위한 화소회로(PC')를 구비한다.
- [0265] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(PC')에 접속되고, 캐소드전극은 제 2구동전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 발광기간 동안 화소회로(PC')로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.

- [0266] 화소회로(PC')는 발광기간 동안 데이터신호에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다. 이를 위하여, 화소회로(PC')는 4개의 트랜지스터를 구비한다.
- [0267] 도 21a를 참조하면, 제 1트랜지스터(M1(L))는 폴리 실리콘 반도체 트랜지스터로 형성되고, 제 2트랜지스터(M2(O)), 제 3트랜지스터(M3'(O)) 및 제 4트랜지스터(M4(O))는 산화물 반도체 트랜지스터로 형성될 수 있다.
- [0268] 도 21b를 참조하면, 제 1트랜지스터(M1(L)), 제 2트랜지스터(M2(L)) 및 제 3트랜지스터(M3'(L))는 폴리 실리콘 반도체 트랜지스터로 형성되고, 제 4트랜지스터(M4(O))는 산화물 반도체 트랜지스터로 형성될 수 있다.
- [0269] 도 21c를 참조하면, 제 1트랜지스터(M1(L)), 제 2트랜지스터(M2(L)), 제 3트랜지스터(M3'(L)) 및 제 4트랜지스터(M4(L))는 폴리 실리콘 반도체 트랜지스터로 형성될 수 있다.
- [0270] 즉, 본 발명의 또 다른 실시예에서는 제 1트랜지스터(M1) 내지 제 4트랜지스터(M4) 중 적어도 하나의 트랜지스터가 폴리 실리콘 반도체 트랜지스터로 형성될 수 있다. 마찬가지로, 본 발명의 또 다른 실시예에서는 제 1트랜지스터(M1) 내지 제 4트랜지스터(M4) 중 적어도 하나의 트랜지스터가 산화물 반도체 트랜지스터로 형성될 수 있다. 일례로, 도 22에 도시된 바와 같이 제 1트랜지스터(M1(O)) 내지 제 4트랜지스터(M4(O))가 산화물 반도체 트랜지스터로 형성될 수 있다.
- [0271] 화소회로(PC')에 포함되는 산화물 반도체 트랜지스터 및/또는 폴리 실리콘 반도체 트랜지스터는 비율은 패넬의 해상도, 크기 등을 고려하여 다양하게 설정될 수 있다.
- [0273] 도 23은 도 12에 도시된 화소의 또 다른 실시예를 나타내는 도면이다. 도 23을 설명할 때 도 18과 동일한 구성에 대해서는 동일한 도면부호를 할당함과 아울러 상세한 설명은 생략하기로 한다.
- [0274] 도 23을 참조하면, 본 발명의 실시예에 의한 화소(PXL')는 유기 발광 다이오드(OLED)와, 유기 발광 다이오드(OLED)로 공급되는 전류량을 제어하기 위한 화소회로(PC')를 구비한다.
- [0275] 유기 발광 다이오드(OLED)의 애노드전극은 화소회로(PC')에 접속되고, 캐소드전극은 제 2구동전원(ELVSS)에 접속된다. 이와 같은 유기 발광 다이오드(OLED)는 발광기간 동안 화소회로(PC')로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.
- [0276] 화소회로(PC')는 발광기간 동안 데이터신호에 대응하여 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다. 이를 위하여, 화소회로(PC')는 제 1트랜지스터(M1) 내지 제 4트랜지스터(M4), 스토리지 커패시터(Cst) 및 제 1커패시터(C1')를 구비한다.
- [0277] 제 2트랜지스터(M2')는 제 1노드(N1)와 유기 발광 다이오드(OLED)의 애노드전극 사이에 접속된다. 그리고, 제 2트랜지스터(M2')의 게이트전극 제 i주사선(Si)에 접속된다. 이와 같은 제 2트랜지스터(M2')는 제 i주사선(Si)으로 주사신호가 공급될 때 턴-온되어 제 1노드(N1)와 유기 발광 다이오드(OLED)의 애노드전극을 전기적으로 접속시킨다.
- [0278] 제 3트랜지스터(M3'')는 유기 발광 다이오드(OLED)의 애노드전극과 제 1커패시터(C1')의 제 1단자 사이에 접속된다. 그리고, 제 3트랜지스터(M3'')의 게이트전극은 제 i주사선(Si)에 접속된다. 이와 같은 제 3트랜지스터(M3'')는 제 i주사선(Si)으로 주사신호가 공급될 때 턴-온되어 유기 발광 다이오드(OLED)의 애노드전극과 제 1커패시터(C1')의 제 1단자를 전기적으로 접속시킨다.
- [0279] 제 1커패시터(C1')의 제 1단자는 제 3트랜지스터(M3'')에 접속되고, 제 2단자는 데이터선(Dm)에 접속된다.
- [0280] 도 19 및 도 23을 결부하여 동작과정을 설명하면, 먼저 초기화기간 동안 모든 주사선(S)들로 주사신호가 공급된다. 그리고, 초기화기간 동안 제 1제어선(CL1)으로 제 1제어신호가 공급된다.
- [0281] 제 1제어선(CL1)으로 제 1제어신호가 공급되면 화소(PXL')들 각각에 포함된 제 4트랜지스터(M4)가 턴-온된다. 제 4트랜지스터(M4)가 턴-온되면 초기화전원(Vint)의 제 1전압(V1)이 유기 발광 다이오드(OLED)의 애노드전극으로 공급된다.
- [0282] 주사선(S)들로 주사신호가 공급되면 화소(PXL')들 각각에 포함된 제 2트랜지스터(M2') 및 제 3트랜지스터(M3'')가 턴-온된다. 제 2트랜지스터(M2')가 턴-온되면 제 1노드(N1) 및 유기 발광 다이오드(OLED)의 애노드전극이 전기적으로 접속된다. 그러면, 초기화전원(Vint)의 제 1전압(V1)이 제 1노드(N1)로 공급된다. 즉, 초기화

기간 동안 화소(PXL)들 각각에 포함된 유기 발광 다이오드(OLED)의 애노드전극 및 제 1노드(N1)는 초기화전원(Vint)의 제 1전압(V1)으로 초기화된다.

- [0283] 문턱전압 보상기간에는 제 1제어선(CL1)으로 제 1제어신호의 공급이 중단된다. 제 1제어선(CL1)으로 제 1제어신호의 공급이 중단되면 제 4트랜지스터(M4)가 턴-오프된다. 그리고, 문턱전압 보상기간 동안 제 1구동전원(ELVDD)은 제 3전압(V3)으로 설정된다.
- [0284] 문턱전압 보상기간 동안 주사선(S)들로 주사신호의 공급되고, 이에 따라 화소(PXL')들 각각에 포함된 제 2트랜지스터(M2') 및 제 3트랜지스터(M3'')가 턴-온 상태를 유지한다. 제 2트랜지스터(M2')가 턴-온되는 경우, 제 1트랜지스터(M1)는 유기 발광 다이오드(OLED)의 애노드전극으로부터 제 1구동전원(ELVDD)으로 전류가 흐를 수 있도록 다이오드 형태로 접속된다. 그러면, 제 1전압(V1)으로 설정된 제 1노드(N1) 및 유기 발광 다이오드(OLED)의 애노드전극으로부터 제 3전압(V3)으로 설정된 제 1구동전원(ELVDD)으로 전류가 공급된다.
- [0285] 이때, 상술한 바와 같이 제 1트랜지스터(M1)가 다이오드 형태로 접속되기 때문에 제 1노드(N1)의 전압은 제 1구동전원(ELVDD)의 제 3전압(V3)에 제 1트랜지스터(M1)의 절대치 문턱전압을 합한 전압으로 설정된다. 즉, 문턱전압 보상기간 동안 제 1노드(N1)에는 제 1트랜지스터(M1)의 문턱전압에 대응하는 전압이 인가된다. 문턱전압 보상기간 동안 스토리지 커패시터(Cst)에는 제 1노드(N1)에 인가된 제 1트랜지스터(M1)의 문턱전압에 대응되는 전압이 저장된다.
- [0286] 상술한 초기화기간 및 문턱전압 보상기간에는 모든 주사선(S)들로 주사신호가 동시에 공급된다. 따라서, 초기화기간 및 문턱전압 보상기간에 의하여 화소(PXL)들 각각에 포함된 스토리지 커패시터(Cst)에는 자신과 접속된 제 1트랜지스터(M1)의 문턱전압에 대응되는 전압이 저장된다.
- [0287] 한편, 제 3트랜지스터(M3'')가 턴-온되면 유기 발광 다이오드(OLED)의 애노드전극과 제 1커패시터(C1')의 제 1단자가 전기적으로 접속된다. 이때, 데이터선(Dm)으로는 일정전압이 공급되고, 제 1노드(N1)의 전압에 영향을 주지 않는다.
- [0288] 프로그래밍기간에는 주사선(S)들로 주사신호가 순차적으로 공급된다. 그리고, 제 1구동전원(ELVDD)은 제 3전압(V3)보다 높은 제 4전압(V4)으로 설정된다.
- [0289] 제 i주사선(Si)으로 주사신호가 공급되면 제 i주사선(Si)과 접속된 제 2트랜지스터(M2') 및 제 3트랜지스터(M3'')가 턴-온된다. 제 2트랜지스터(M2')가 턴-온되면 제 1노드(N1) 및 유기 발광 다이오드(OLED)의 애노드전극이 전기적으로 접속된다. 제 3트랜지스터(M3'')가 턴-온되면 제 1커패시터(C1')의 제 1단자와 유기 발광 다이오드(OLED)의 애노드전극이 전기적으로 접속된다.
- [0290] 데이터선(Dm)으로는 제 i주사선(Si)과 동기되도록 데이터신호가 공급된다. 데이터선(Dm)으로 데이터신호가 공급되면 제 1커패시터(C1')의 커플링에 의하여 제 1노드(N1)의 전압이 변경된다. 즉, 제 2트랜지스터(M2') 및 제 3트랜지스터(M3'')가 턴-온되는 경우 제 1노드(N1)의 전압은 데이터신호의 전압에 대응하여 설정된다. 따라서, 프로그래밍기간 동안 화소(PXL')들 각각에 포함된 스토리지 커패시터(Cst)에는 제 1트랜지스터(M1)의 문턱전압 및 데이터신호에 대응되는 전압이 저장된다.
- [0291] 다시 말하여, 프로그래밍기간에는 주사선(S)들로 주사신호가 순차적으로 공급된다. 그러면, 화소(PXL')들에 각각에 포함된 제 2트랜지스터(M2') 및 제 3트랜지스터(M3'')가 수평라인 단위로 턴-온되고, 이에 따라 화소(PXL')들 각각에 원하는 데이터신호에 대응되는 전압이 저장될 수 있다.
- [0292] 발광기간에는 초기화전원(Vint)이 제 2전압(V2)으로 설정된다. 초기화전원(Vint)이 제 2전압(V2)으로 설정되면, 즉 초기화전원(Vint)이 제 1전압(V1)에서 제 2전압(V2)으로 상승되면 스토리지 커패시터(Cst)의 커플링에 의하여 제 1노드(N1)의 전압이 상승된다. 이때, 제 1트랜지스터(M1)는 제 1노드(N1)의 전압에 대응하여 제 4전압(V4)으로 설정된 제 1구동전원(ELVDD)으로부터 유기 발광 다이오드(OLED)를 경유하여 제 2구동전원(ELVSS)으로 흐르는 전류량을 제어한다.
- [0293] 상술한 바와 같이 본 발명의 실시예에 의한 화소(PXL')들은 한 프레임(1F) 기간 동안 초기화기간, 문턱전압 보상기간, 프로그래밍기간 및 발광기간을 거치면서 소정 휘도의 빛을 생성한다.
- [0294] 한편, 본 발명의 실시예에서 제 1커패시터(C1')는 데이터선(Dm)과 제 3트랜지스터(M3'') 사이에 접속되고, 이에 따라 화소부(100')에서 균일한 휘도의 영상을 표시할 수 있다. 즉, 데이터선(Dm)의 전압 변화에 대응하여 유기 커패시터(Coled)의 전압이 변경되지 않고, 이에 따라 균일한 휘도의 영상을 표시할 수 있다.

[0295] 한편, 도 23에 도시된 제 2트랜지스터(M2'), 제 3트랜지스터(M3''') 및 제 4트랜지스터(M4) 중 적어도 하나는 P형 트랜지스터(예를 들면, PMOS)로 형성될 수 있다. 또한 도 23에 도시된 제 1트랜지스터(M1), 제 2트랜지스터(M2'), 제 3트랜지스터(M3''') 및 제 4트랜지스터(M4)는 산화물 반도체 트랜지스터 및/또는 폴리 실리콘 반도체 트랜지스터로 형성될 수 있다.

[0296] 본 발명의 기술 사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명의 기술 분야의 통상의 지식을 가진 자라면 본 발명의 기술 사상의 범위 내에서 다양한 변형예가 가능함을 이해할 수 있을 것이다.

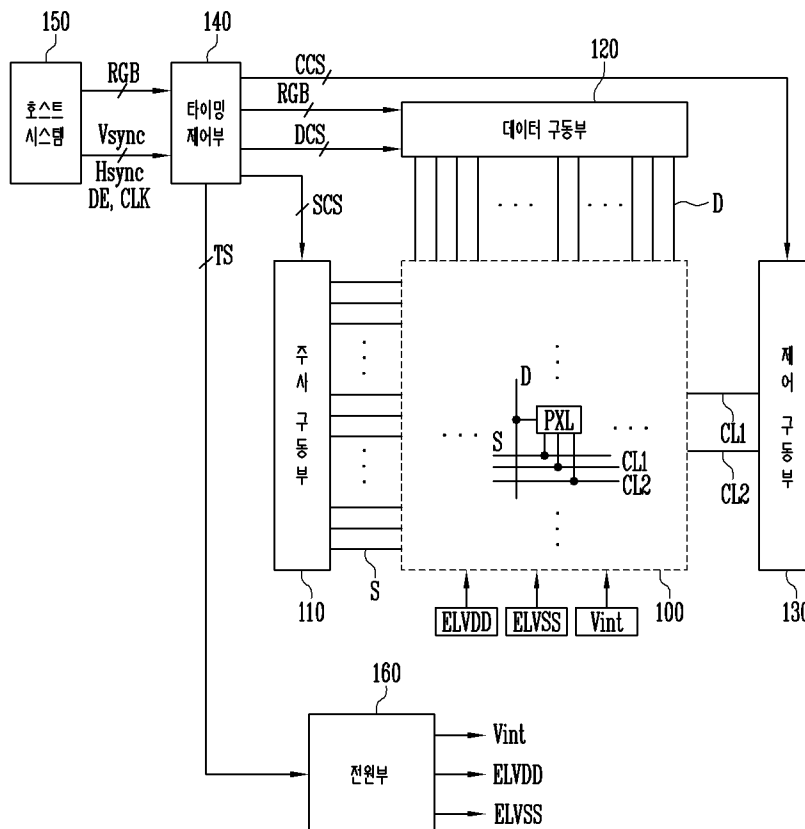
[0297] 전술한 발명에 대한 권리범위는 이하의 특허청구범위에서 정해지는 것으로서, 명세서 본문의 기재에 구속되지 않으며, 청구범위의 균등 범위에 속하는 변형과 변경은 모두 본 발명의 범위에 속할 것이다.

부호의 설명

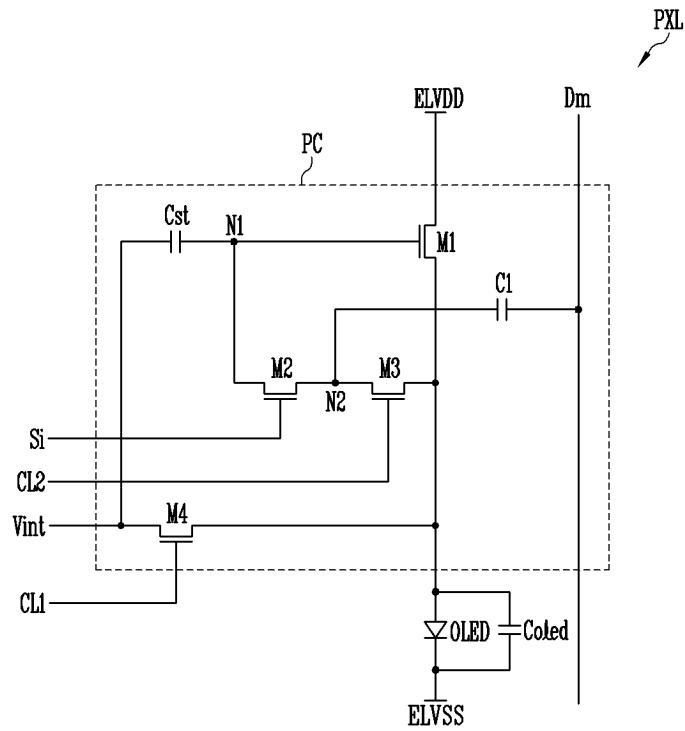
[0298] 100 : 화소부 110 : 주사 구동부
120 : 데이터 구동부 130 : 제어 구동부
140 : 타이밍 제어부 150 : 호스트 시스템
160 : 전원부

도면

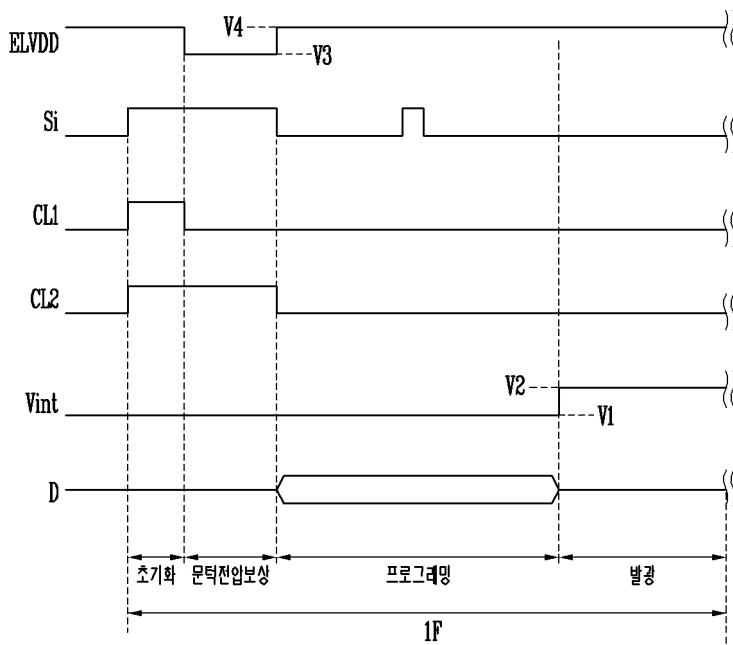
도면1



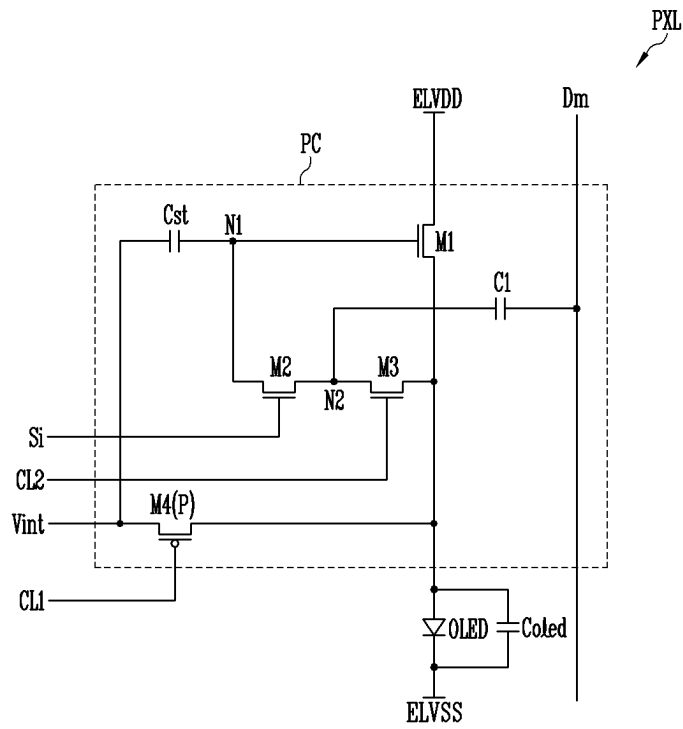
도면2



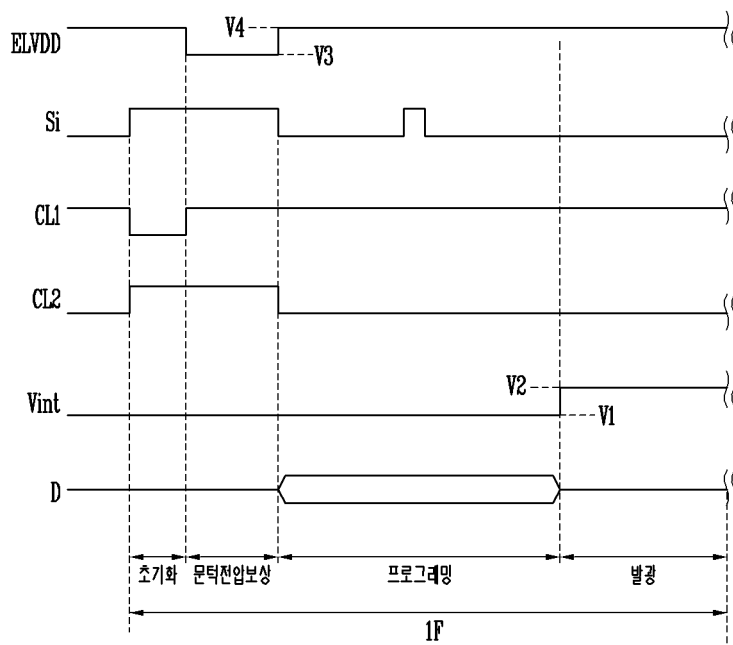
도면3



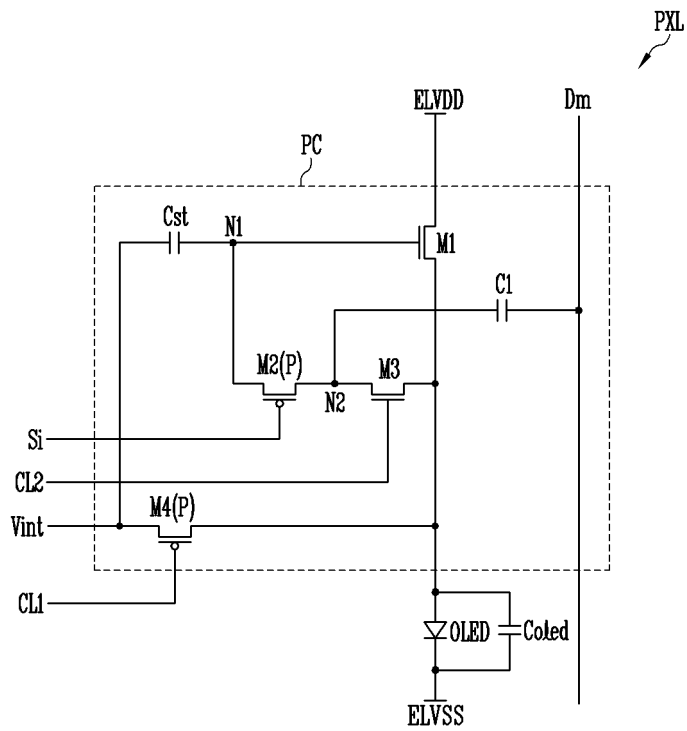
도면4



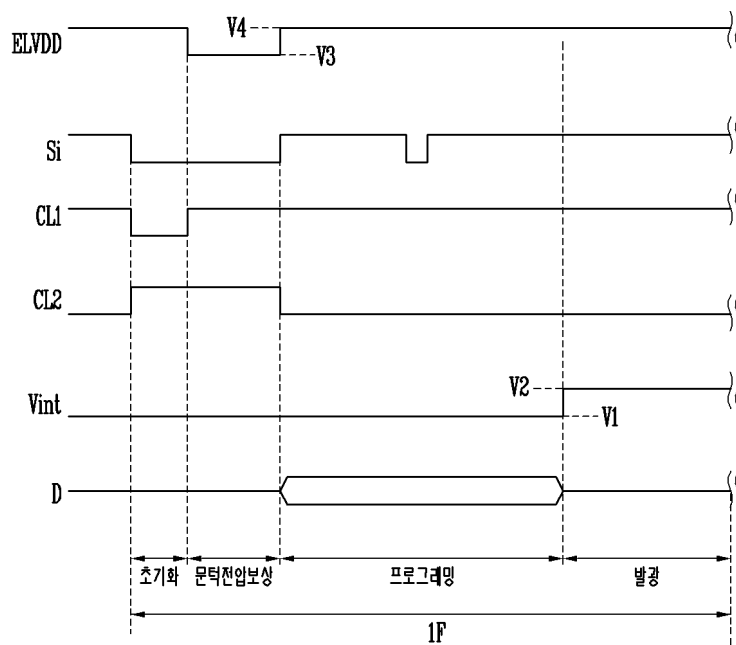
도면5



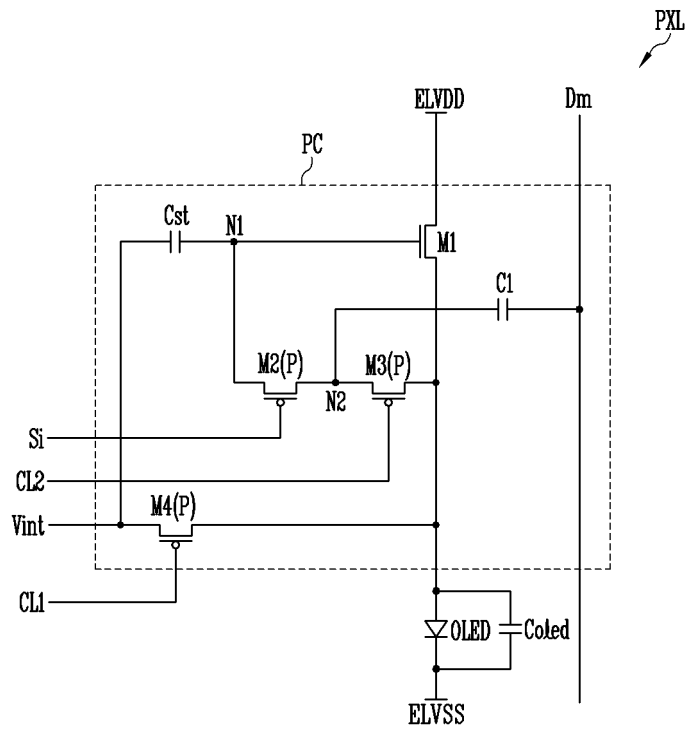
도면6



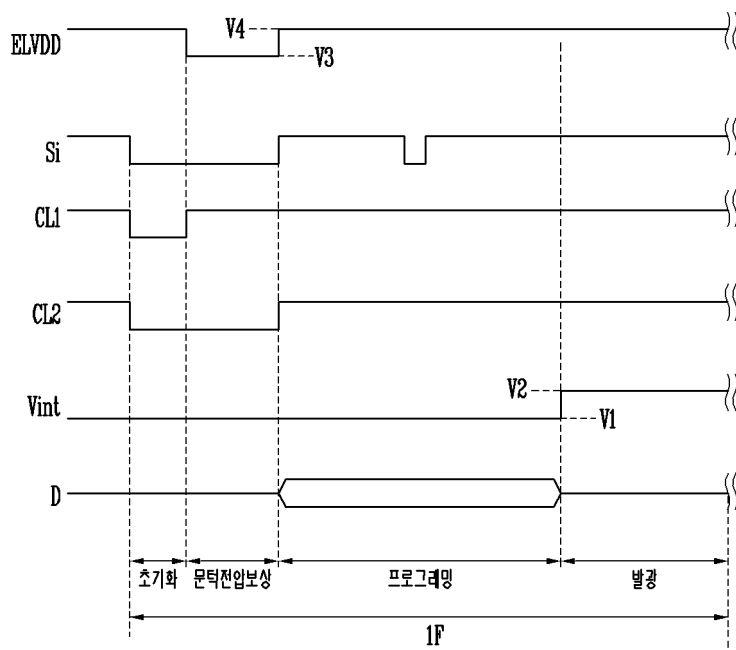
도면7



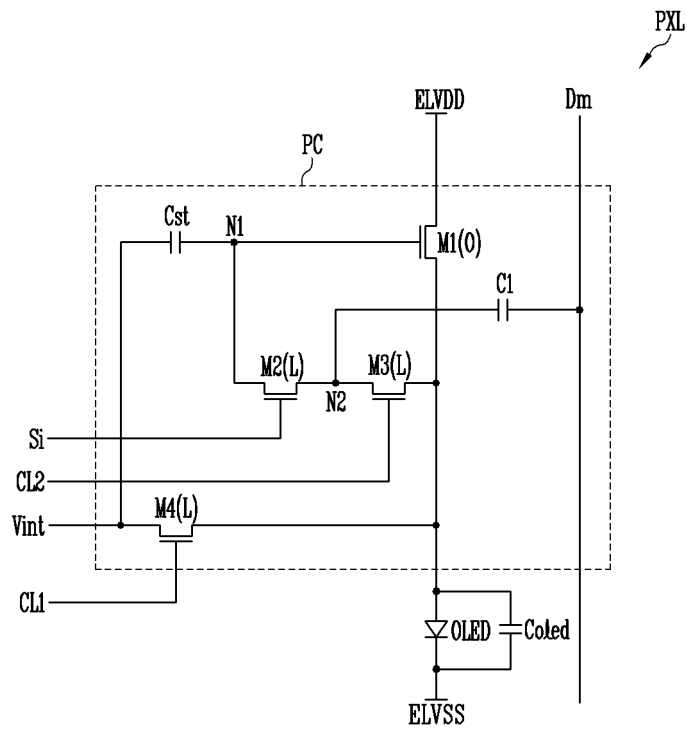
도면8



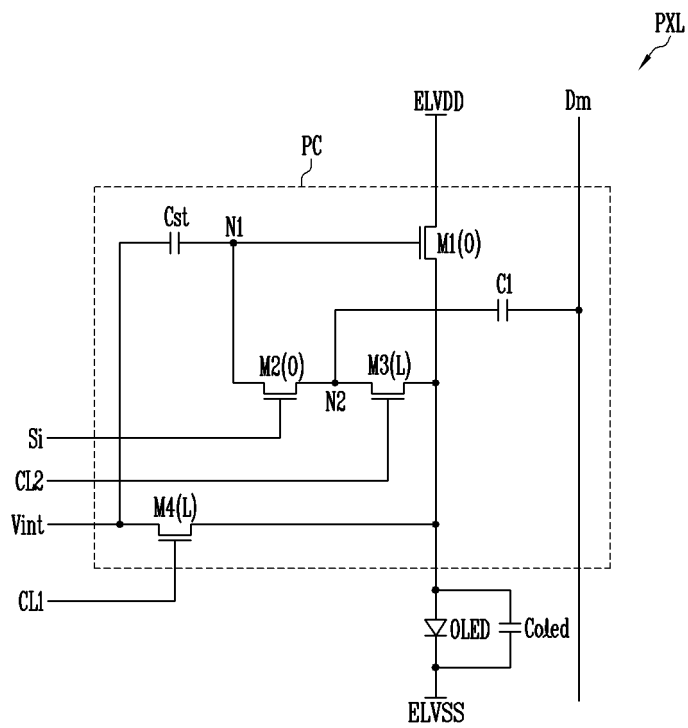
도면9



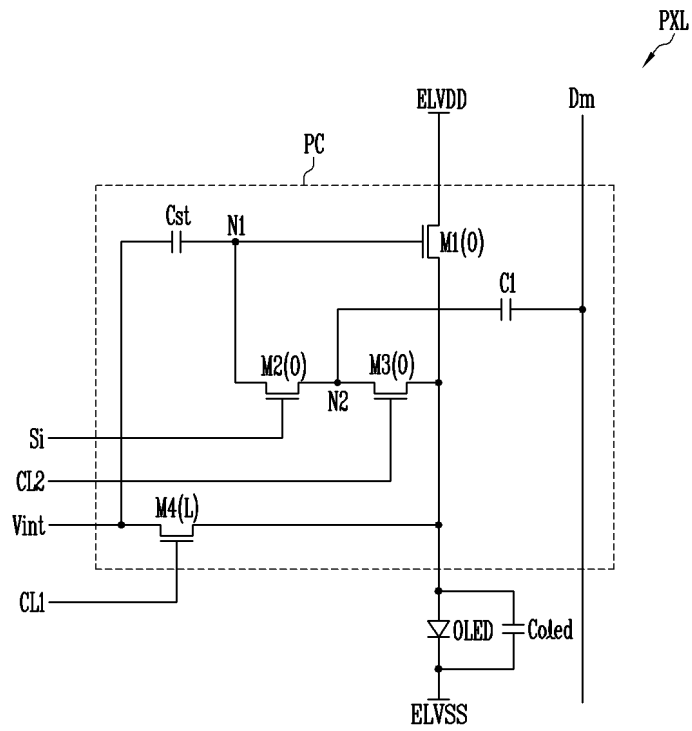
도면10a



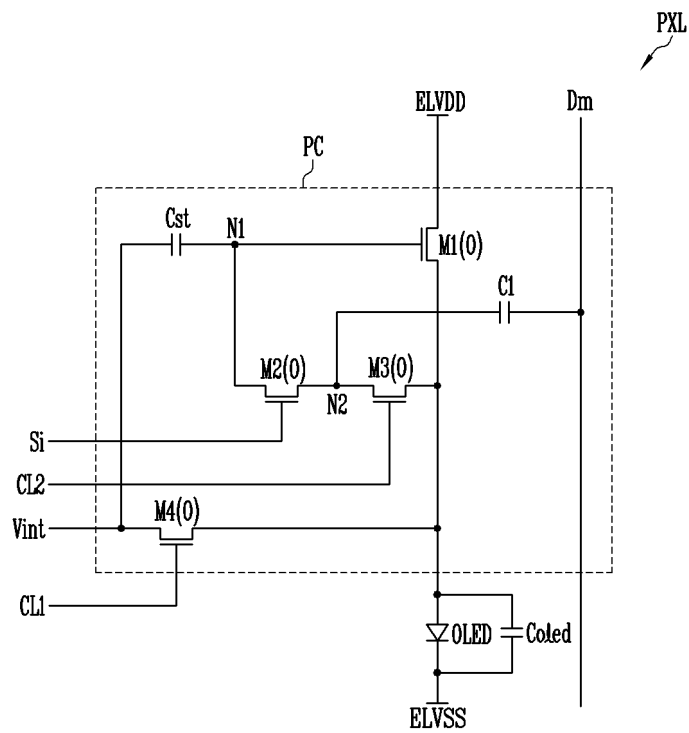
도면10b



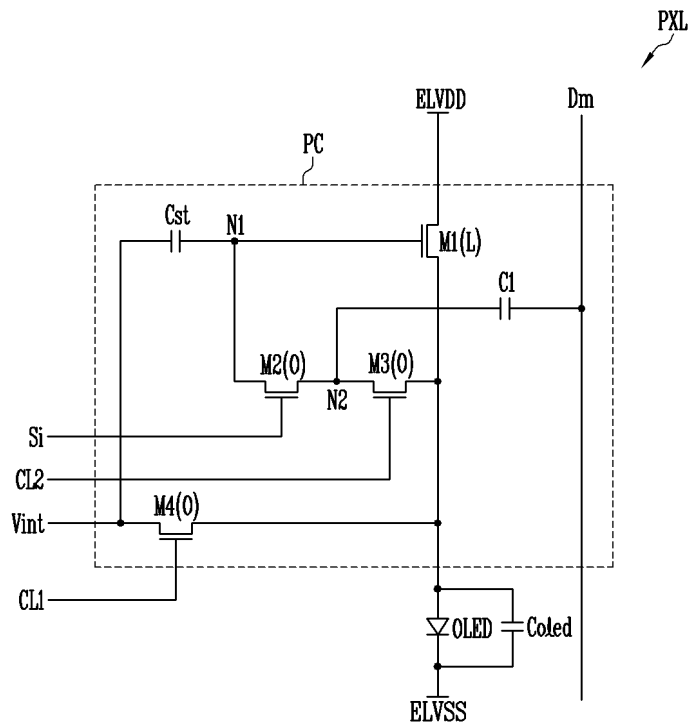
도면10c



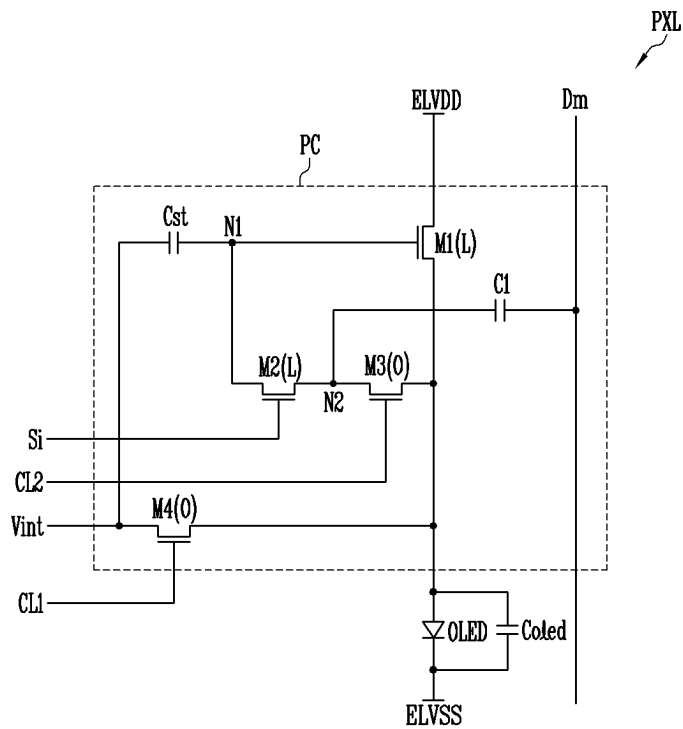
도면10d



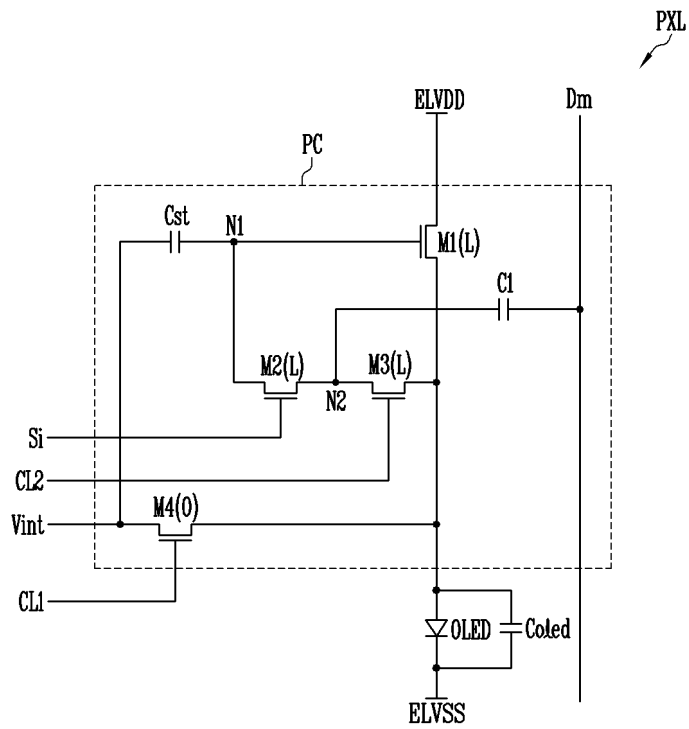
도면11a



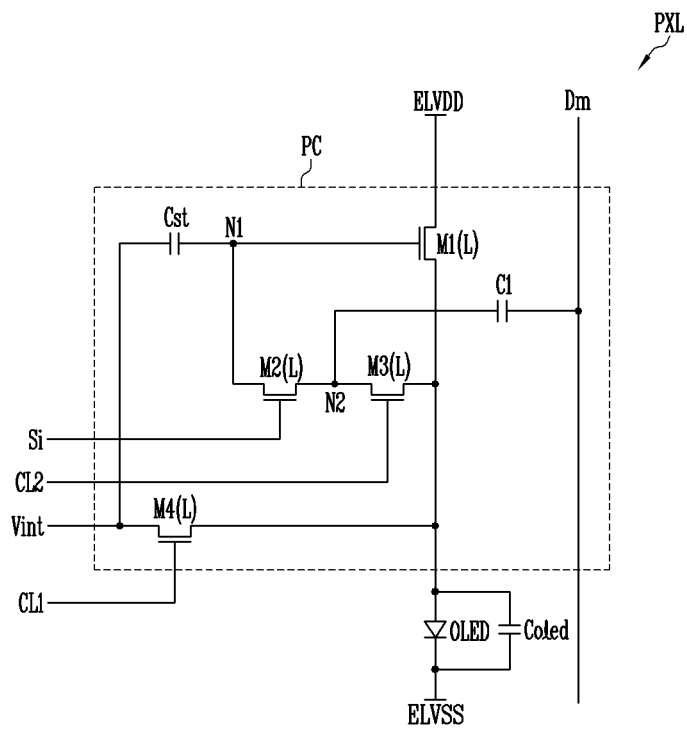
도면11b



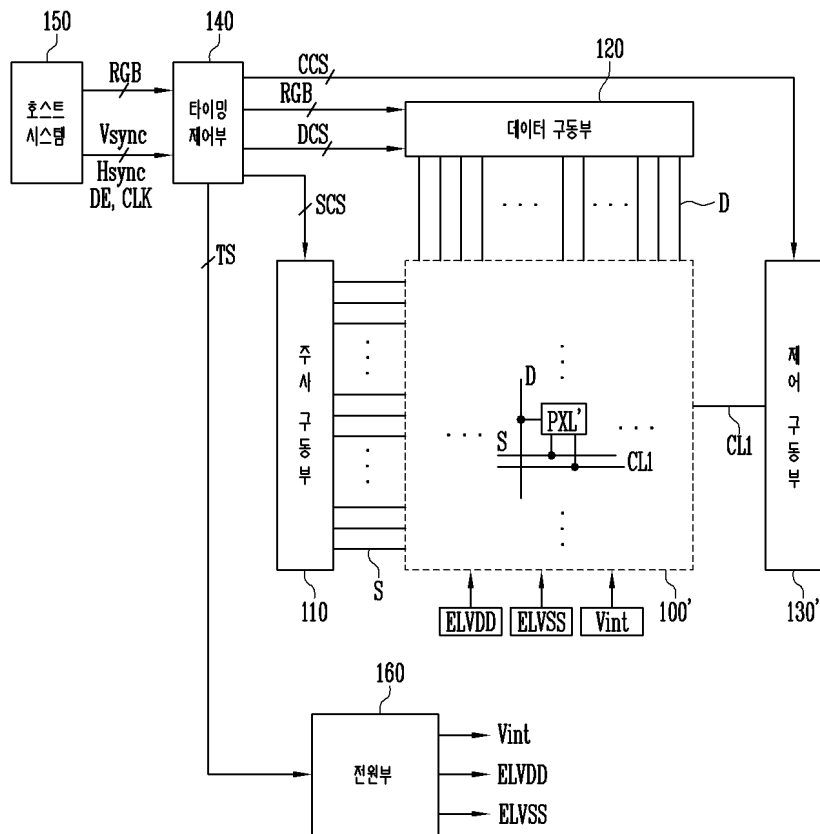
도면11c



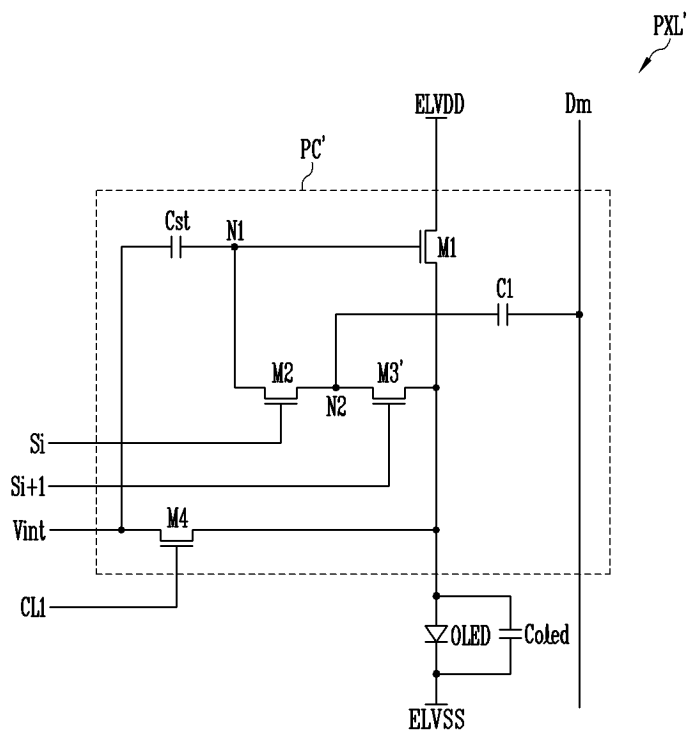
도면11d



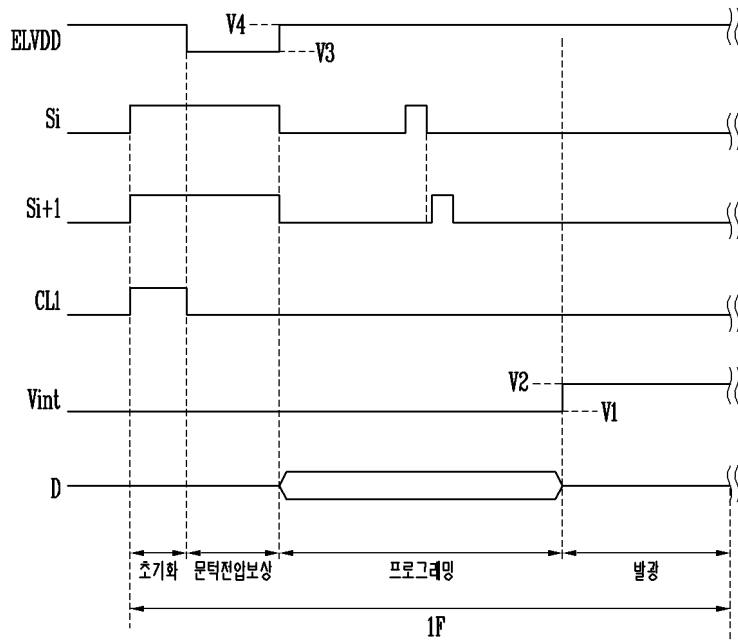
도면12



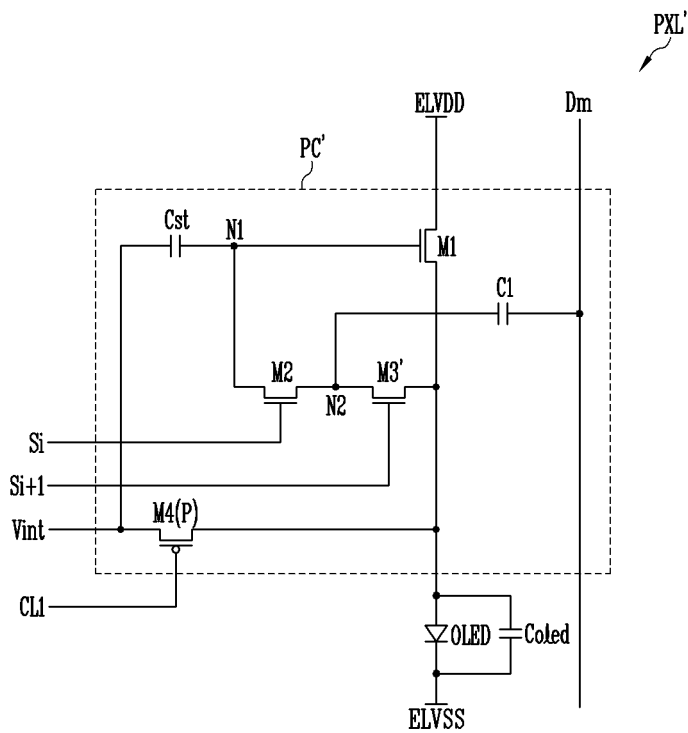
도면13



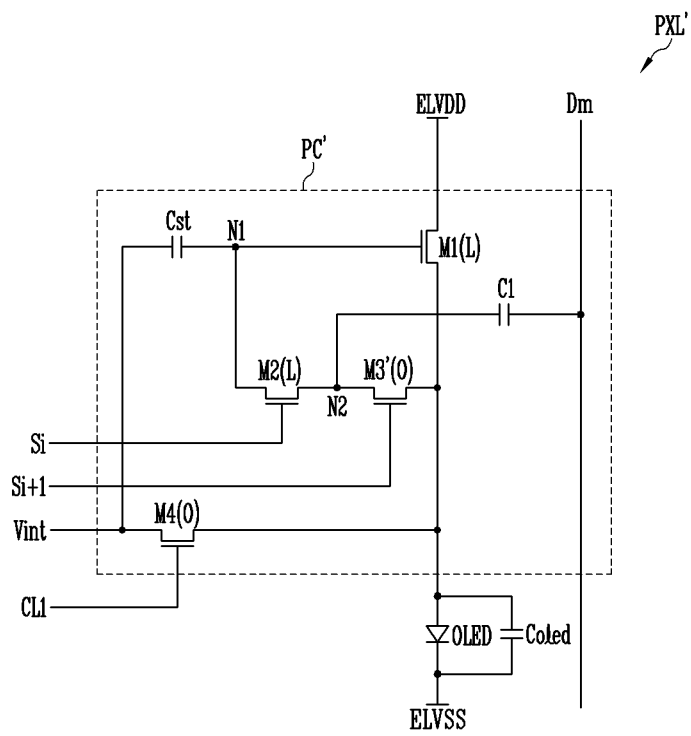
도면14



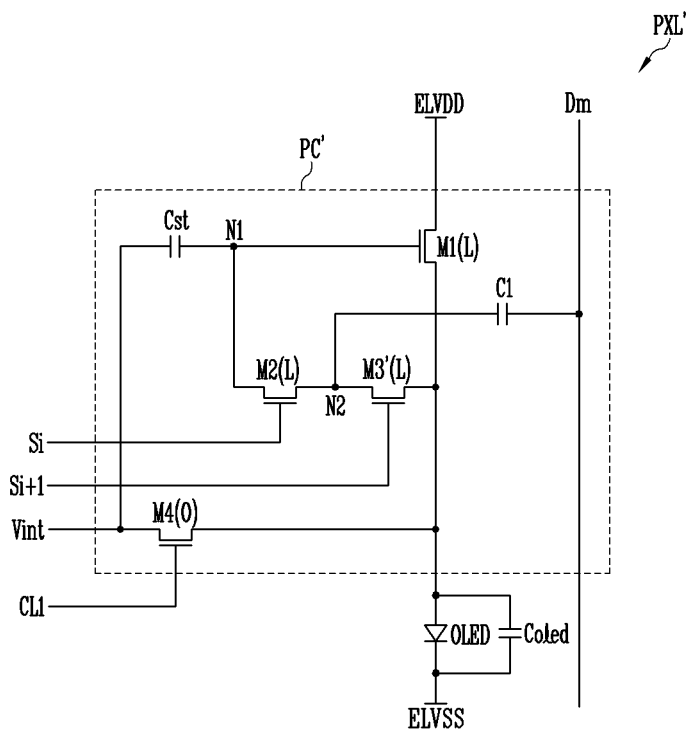
도면15a



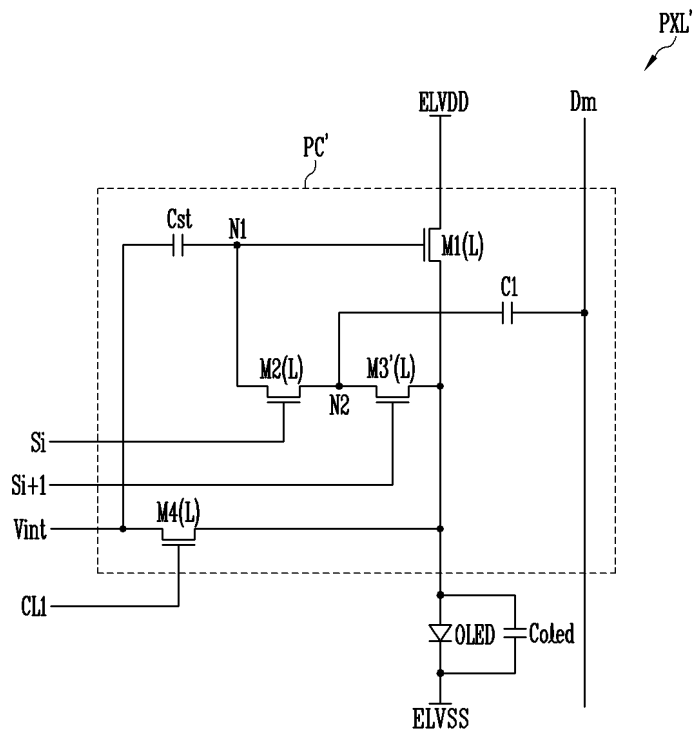
도면16b



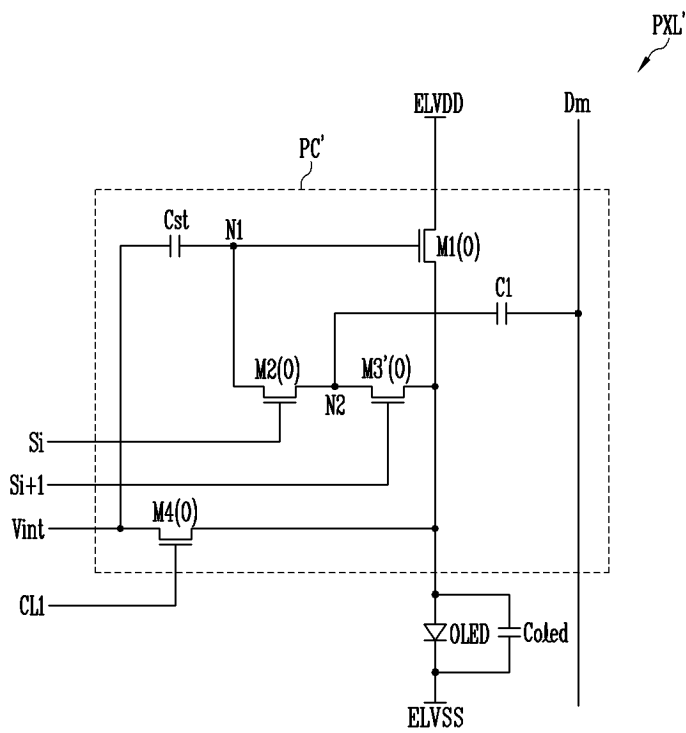
도면16c



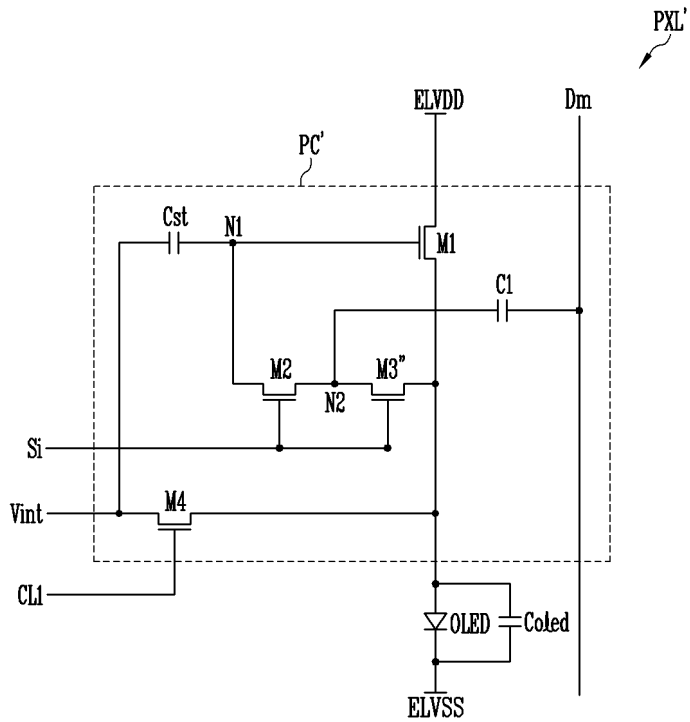
도면16d



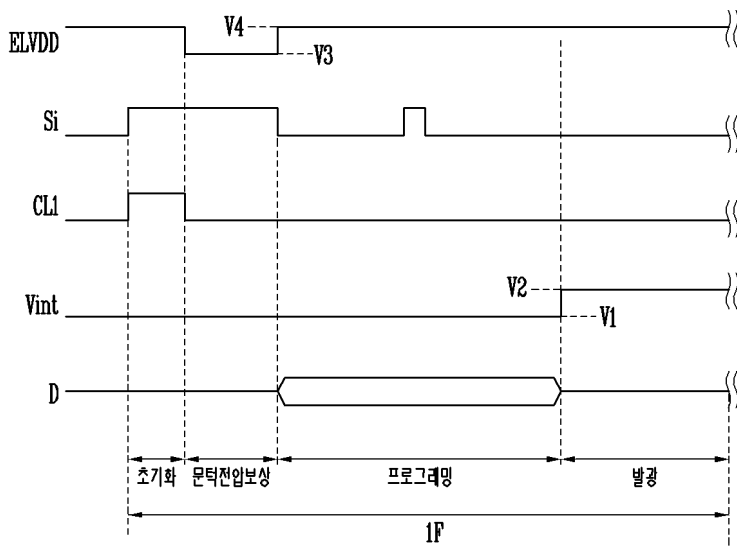
도면17



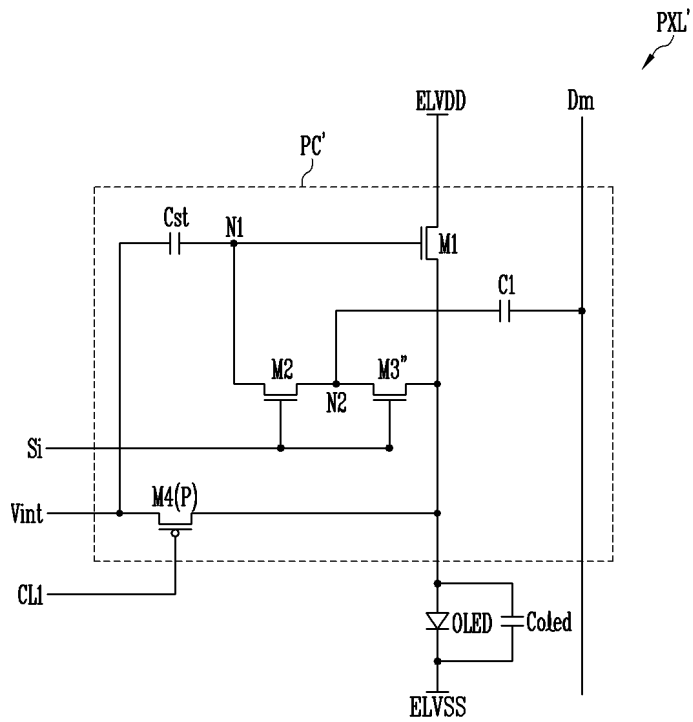
도면18



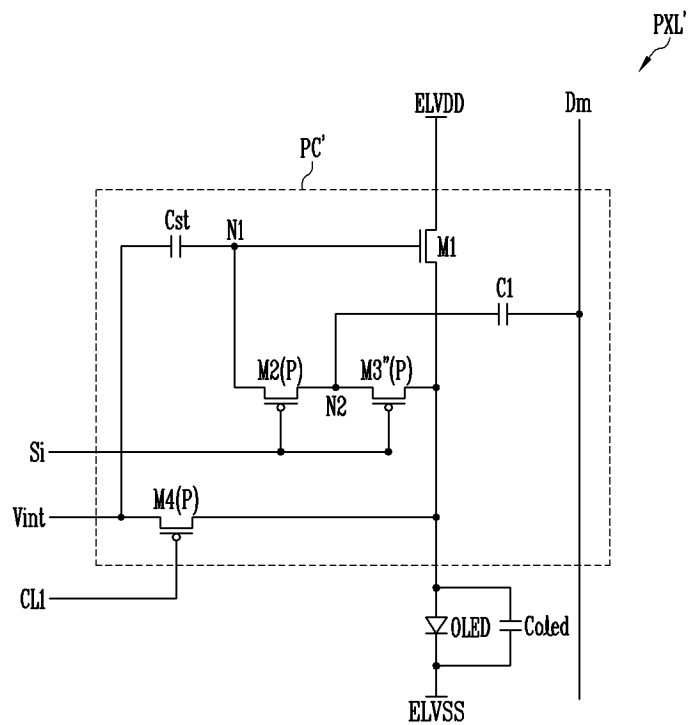
도면19



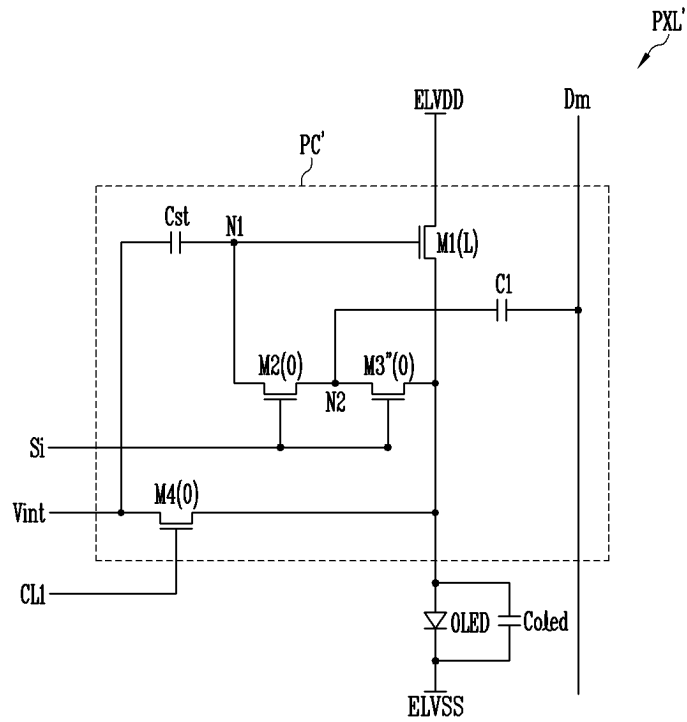
도면20a



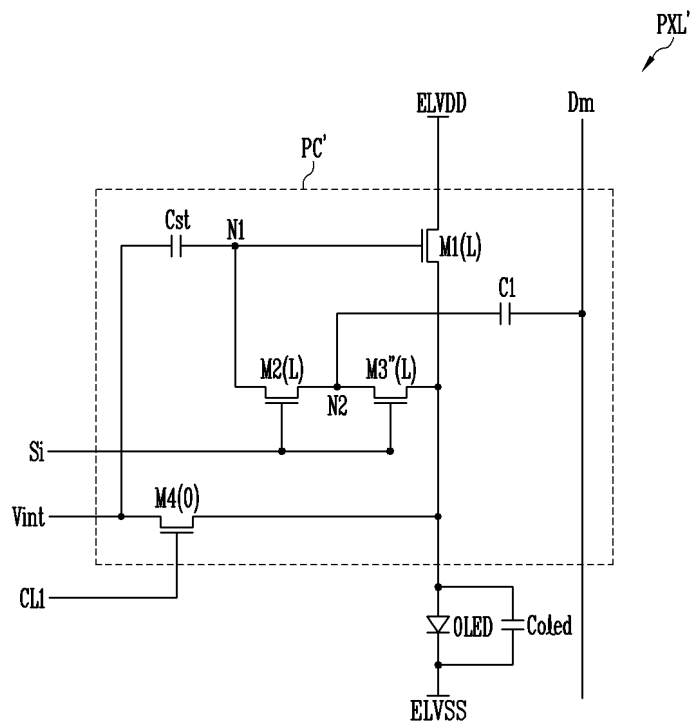
도면20b



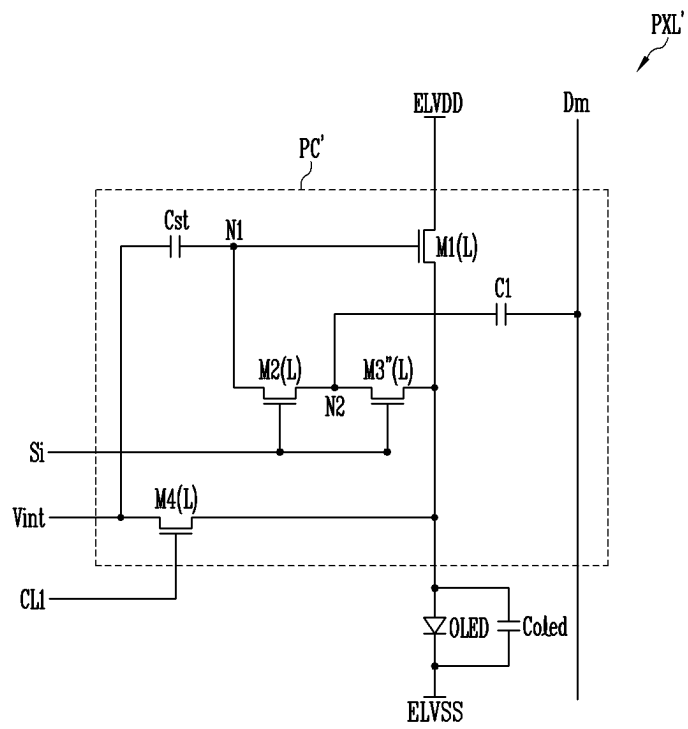
도면21a



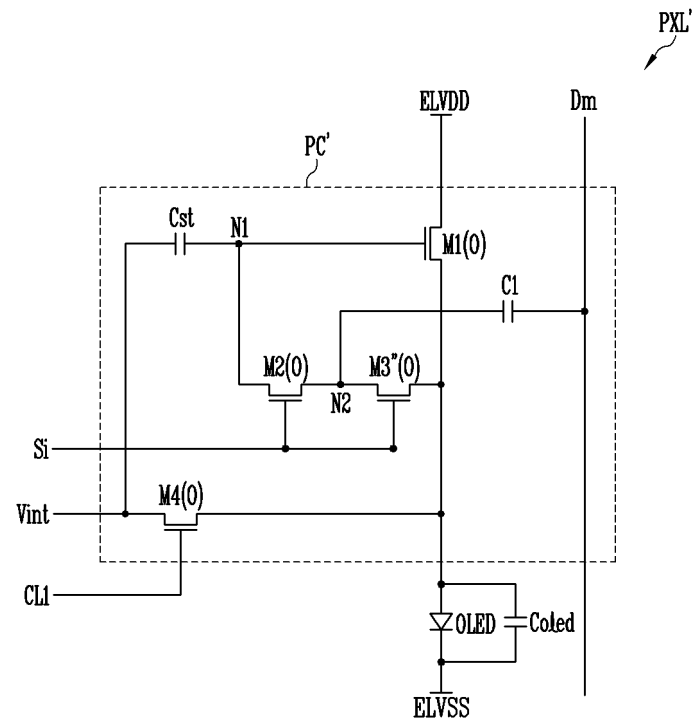
도면21b



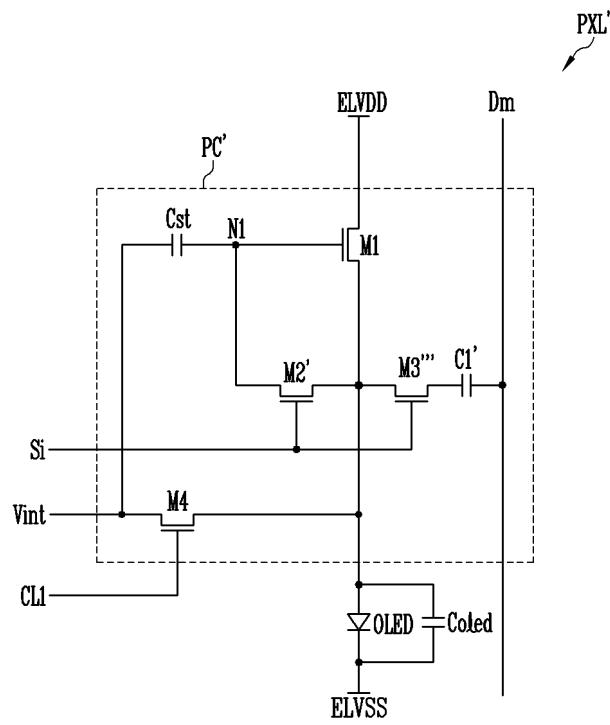
도면21c



도면22



도면23



专利名称(译)	使用相同的像素和有机电致发光显示器		
公开(公告)号	KR1020180085121A	公开(公告)日	2018-07-26
申请号	KR1020170008251	申请日	2017-01-17
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	CHUNG BO YONG 정보용 PARK JUN HYUN 박준현 SEO YOUNG WAN 서영완 LEE AN SU 이안수 JO KANG MOON 조강문 CHAI CHONG CHUL 채종철		
发明人	정보용 박준현 서영완 이안수 조강문 채종철		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2300/0842 G09G2230/00 G09G2330/028 G09G3/3225 G09G2300/0417 G09G2300/0819 G09G2300/0852 G09G2300/0866 G09G2310/0251 G09G2320/043 G09G2300/0439 H01L51/5206 H01L51/5296		
代理人(译)	강신섭 Munyongho Yiyongwoo		
外部链接	Espacenet		

摘要(译)

本发明涉及一种能够提高显示质量的像素。根据本发明实施例的像素包括有机发光二极管;第一晶体管,用于控制经由与第一节点的电压对应的有机发光二极管从第一驱动电源流到第二驱动电源的电流;第二晶体管连接在第一节点和第二节点之间,当扫描信号提供给第*i* (*i*是自然数)扫描线时,第二晶体管导通;第三晶体管,连接在第二节点和有机发光二极管的阳极之间;连接在数据线和第二节点之间的第一电容器;并且第四晶体管连接在复位电源和有机发光二极管的阳极之间,并且当第一控制信号被提供给第一控制线时导通。

