



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0080993
(43) 공개일자 2017년07월11일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2016.01)

(52) CPC특허분류

G09G 3/3233 (2013.01)

G09G 2300/0842 (2013.01)

(21) 출원번호 10-2015-0191421

(22) 출원일자 2015년12월31일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

박용규

경기도 고양시 덕양구 소만로 19 602동 606호 (행신동, 소만마을6단지아파트)

장서규

경기도 고양시 일산서구 성저로 9 (대화동, 성저마을5단지건영빌라) 503동 402호

이창복

경기도 수원시 장안구 장안로89번길 52-1 (정자동)

(74) 대리인

김은구, 송해모

전체 청구항 수 : 총 14 항

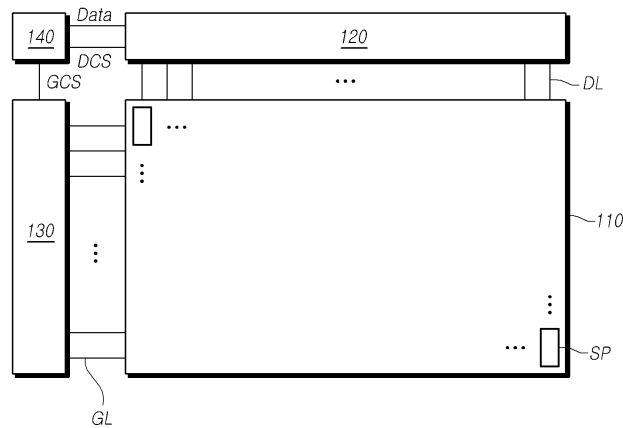
(54) 발명의 명칭 유기발광표시패널, 유기발광표시장치 및 그 구동방법

(57) 요약

본 실시예들은, 유기발광표시패널 및 유기발광표시장치와, 유기발광표시장치의 구동방법에 관한 것으로서, 더욱 상세하게는, 각 서브픽셀 라인마다 1개의 게이트 라인만으로도, 각 서브픽셀 내 2가지 종류의 스캔 트랜지스터의 온-오프를 개별적으로 제어할 수 있는 서브픽셀 구조와 게이트 라인 연결 구조를 갖고, 이를 통해, 개구율을 높여주면서도 영상 구동 및 다양한 종류의 센싱 구동을 가능하게 하는 유기발광표시패널 및 유기발광표시장치와, 유기발광표시장치의 구동방법에 관한 것이다.

대표도 - 도1

100



(52) CPC특허분류

G09G 2320/0257 (2013.01)

G09G 2320/043 (2013.01)

명세서

청구범위

청구항 1

다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브픽셀이 배열된 유기발광표시패널;

상기 다수의 데이터 라인을 구동하는 데이터 드라이버;

상기 다수의 게이트 라인을 구동하는 게이트 드라이버; 및

상기 데이터 드라이버 및 상기 게이트 드라이버를 제어하는 컨트롤러를 포함하고,

상기 각 서브픽셀은,

유기발광다이오드와,

상기 유기발광다이오드를 구동하기 위한 구동 트랜지스터와,

게이트 노드에 인가되는 스캔 신호에 의해 제어되며 상기 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와,

게이트 노드에 인가되는 센싱 신호에 의해 제어되며 상기 구동 트랜지스터와 제2노드와 기준전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터와,

상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터를 포함하고,

상기 다수의 게이트 라인 각각은 1개의 서브픽셀 라인마다 배치되고,

상기 다수의 게이트 라인 중에서 $n+1$ 번째 서브픽셀 라인에 배치된 $n+1$ 번째 게이트 라인에,

상기 $n+1$ 번째 서브픽셀 라인에 배열된 각 서브픽셀 내 스위칭 트랜지스터의 게이트 노드와, n 번째 서브픽셀 라인에 배열된 각 서브픽셀 내 센싱 트랜지스터의 게이트 노드에 공통으로 연결되는 유기발광표시장치.

청구항 2

제1항에 있어서,

상기 n 번째 서브픽셀 라인에 배열된 각 서브픽셀 내 스위칭 트랜지스터의 게이트 노드는, 상기 n 번째 서브픽셀 라인에 배치된 n 번째 게이트 라인을 통해 출력되는 n 번째 스캔 신호를 인가 받고,

상기 n 번째 서브픽셀 라인에 배열된 각 서브픽셀 내 센싱 트랜지스터의 게이트 노드는, $n+1$ 번째 서브픽셀 라인에 배치된 $n+1$ 번째 게이트 라인을 통해 출력되는 $n+1$ 번째 스캔 신호를 n 번째 센싱 신호로서 인가 받는 유기발광표시장치.

청구항 3

제2항에 있어서,

상기 n 번째 서브픽셀 라인에 대한 영상 구동 모드에서,

상기 n 번째 스캔 신호의 턴-온 레벨 전압 구간과, 상기 $n+1$ 번째 스캔 신호의 턴-온 레벨 전압 구간은 일부 중첩되는 유기발광표시장치.

청구항 4

제2항에 있어서,

상기 n 번째 서브픽셀 라인에 대한 잔상 보상 모드에서,

상기 n 번째 스캔 신호가 턴-온 레벨 전압으로 출력되는 동안, 상기 $n+1$ 번째 스캔 신호가 턴-온 레벨 전압으로 출력되다가 턴-오프 레벨 전압으로 바뀌어 출력되고,

상기 n번째 스캔 신호가 턴-오프 레벨 전압으로 바뀌어 출력되면, 상기 n+1번째 스캔 신호가 턴-온 레벨 전압으로 출력되는 유기발광표시장치.

청구항 5

제2항에 있어서,

상기 n번째 서브픽셀 라인에서의 구동 트랜지스터의 문턱전압 보상 모드에서,

상기 n번째 스캔 신호의 턴-온 레벨 전압 구간과, 상기 n+1번째 스캔 신호의 턴-온 레벨 전압 구간은 중첩되는 유기발광표시장치.

청구항 6

제2항에 있어서,

상기 n번째 서브픽셀 라인에서의 구동 트랜지스터의 이동도 보상 모드에서,

상기 n+1번째 스캔 신호가 턴-온 레벨 전압으로 출력되는 동안,

상기 n번째 스캔 신호가 턴-온 레벨 전압으로 출력되다가 턴-오프 레벨 전압으로 출력되는 유기발광표시장치.

청구항 7

데이터 전압을 공급하는 다수의 데이터 라인;

게이트 신호를 공급하는 다수의 게이트 라인; 및

매트릭스 타입으로 배열된 다수의 서브픽셀을 포함하고,

상기 각 서브픽셀에는,

유기발광다이오드와, 상기 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 게이트 노드에 인가되는 스캔 신호에 의해 제어되며 상기 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 게이트 노드에 인가되는 센싱 신호에 의해 제어되며 상기 구동 트랜지스터와 제2노드와 기준전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 배치되고,

상기 다수의 게이트 라인 각각은 1개의 서브픽셀 라인마다 배치되고,

상기 다수의 게이트 라인 중에서 n+1번째 서브픽셀 라인에 배치된 n+1번째 게이트 라인은,

상기 n+1번째 서브픽셀 라인에 배열된 각 서브픽셀 내 스위칭 트랜지스터의 게이트 노드와, n번째 서브픽셀 라인에 배열된 각 서브픽셀 내 센싱 트랜지스터의 게이트 노드에 공통으로 연결되는 유기발광표시패널.

청구항 8

제7항에 있어서,

상기 n번째 서브픽셀 라인에 배열된 각 서브픽셀 내 스위칭 트랜지스터의 게이트 노드는, 상기 n번째 서브픽셀 라인에 배치된 n번째 게이트 라인을 통해 출력되는 n번째 스캔 신호를 인가 받고,

상기 n번째 서브픽셀 라인에 배열된 각 서브픽셀 내 센싱 트랜지스터의 게이트 노드는, n+1번째 서브픽셀 라인에 배치된 n+1번째 게이트 라인을 통해 출력되는 n+1번째 스캔 신호를 n번째 센싱 신호로서 인가 받는 유기발광표시패널.

청구항 9

제8항에 있어서,

상기 n번째 서브픽셀 라인에 대한 영상 구동 모드에서,

상기 n번째 스캔 신호의 턴-온 레벨 전압 구간과, 상기 n+1번째 스캔 신호의 턴-온 레벨 전압 구간은 일부 중첩되는 유기발광표시장치.

청구항 10

제8항에 있어서,

상기 n번째 서브픽셀 라인에 대한 잔상 보상 모드에서,

상기 n번째 스캔 신호가 턴-온 레벨 전압으로 출력되는 동안, 상기 n+1번째 스캔 신호가 턴-온 레벨 전압으로 출력되다가 턴-오프 레벨 전압으로 바뀌어 출력되고,

상기 n번째 스캔 신호가 턴-오프 레벨 전압으로 바뀌어 출력되면, 상기 n+1번째 스캔 신호가 턴-온 레벨 전압으로 출력되는 유기발광표시장치.

청구항 11

제8항에 있어서,

상기 n번째 서브픽셀 라인에서의 구동 트랜지스터의 문턱전압 보상 모드에서,

상기 n번째 스캔 신호의 턴-온 레벨 전압 구간과, 상기 n+1번째 스캔 신호의 턴-온 레벨 전압 구간은 중첩되는 유기발광표시장치.

청구항 12

제8항에 있어서,

상기 n번째 서브픽셀 라인에서의 구동 트랜지스터의 이동도 보상 모드에서,

상기 n+1번째 스캔 신호가 턴-온 레벨 전압으로 출력되는 동안,

상기 n번째 스캔 신호가 턴-온 레벨 전압으로 출력되다가 턴-오프 레벨 전압으로 출력되는 유기발광표시장치.

청구항 13

다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브픽셀이 배열되고, 각 서브픽셀에는 유기발광다이오드와, 상기 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 게이트 노드에 인가되는 스캔 신호에 의해 제어되며 상기 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 게이트 노드에 인가되는 센싱 신호에 의해 제어되며 상기 구동 트랜지스터와 제2노드와 기준전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 배치된 표시패널과, 상기 다수의 데이터 라인을 구동하는 데이터 드라이버와, 상기 다수의 게이트 라인을 구동하는 게이트 드라이버를 포함하는 유기발광표시장치의 영상 구동 방법에 있어서,

n번째 서브픽셀 라인에 배치된 n번째 게이트 라인에서 출력된 n번째 스캔 신호의 턴-온 레벨 전압에 의해 상기 n번째 서브픽셀 라인에 배열된 각 서브픽셀 내 스위칭 트랜지스터를 턴-온 시키는 단계;

n+1번째 서브픽셀 라인에 배치된 n+1번째 게이트 라인에서 출력된 n+1번째 스캔 신호의 턴-온 레벨 전압에 의해 상기 n번째 서브픽셀 라인에 배열된 각 서브픽셀 내 센싱 트랜지스터를 턴-온 시키는 단계; 및

상기 n번째 게이트 라인에서 출력된 상기 n번째 스캔 신호의 턴-오프 레벨 전압에 의해 상기 n번째 서브픽셀 라인에 배열된 각 서브픽셀 내 스위칭 트랜지스터를 턴-오프 시키는 단계를 포함하는 유기발광표시장치의 영상 구동 방법.

청구항 14

다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브픽셀이 배열되고, 각 서브픽셀에는 유기발광다이오드와, 상기 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 게이트 노드에 인가되는 스캔 신호에 의해 제어되며 상기 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 게이트 노드에 인가되는 센싱 신호에 의해 제어되며 상기 구동 트랜지스터와 제2노드와 기준전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 배치된 표시패널과, 상기 다수의 데이터 라인을 구동하는 데이터 드라이버와, 상기 다수의 게이트 라인을 구동하는 게이트 드라이버를 포함하는 유기발광표시장치의 유기발광다이오드 열화 센싱 구동 방법에 있어서,

상기 n번째 서브픽셀 라인에 배치된 n번째 게이트 라인에서 출력된 n번째 스캔 신호의 턴-온 레벨 전압에 의해 상기 n번째 서브픽셀 라인에 배열된 서브픽셀 내 스위칭 트랜지스터를 턴-온 시키고, n+1번째 서브픽셀 라인에 배치된 n+1번째 게이트 라인에서 출력된 n+1번째 스캔 신호의 턴-온 레벨 전압에 의해 상기 n번째 서브픽셀 라인에 배열된 서브픽셀 내 센싱 트랜지스터를 턴-온 시키는 단계;

상기 n+1번째 게이트 라인에서 출력된 상기 n+1번째 스캔 신호의 턴-오프 레벨 전압에 의해 상기 n번째 서브픽셀 라인에 배열된 서브픽셀 내 센싱 트랜지스터를 턴-오프 시키는 단계; 및

상기 n번째 게이트 라인에서 출력된 상기 n번째 스캔 신호의 턴-오프 레벨 전압에 의해 상기 n번째 서브픽셀 라인에 배열된 서브픽셀 내 스위칭 트랜지스터를 턴-오프 시키고, 상기 n+1번째 게이트 라인에서 출력된 상기 n+1번째 스캔 신호의 턴-온 레벨 전압에 의해 상기 n번째 서브픽셀 라인에 배열된 서브픽셀 내 센싱 트랜지스터를 턴-온 시키는 단계를 포함하는 유기발광표시장치의 유기발광다이오드 열화 센싱 구동 방법.

발명의 설명

기술 분야

[0001] 본 실시예들은 유기발광표시패널, 유기발광표시장치 및 그 구동방법에 관한 것이다.

배경 기술

[0002] 최근, 표시장치로서 각광받고 있는 유기발광표시장치는 스스로 발광하는 유기발광다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써 응답속도가 빠르고, 발광효율, 휘도 및 시야각 등이 크다는 장점이 있다.

[0003] 이러한 유기발광표시장치는 유기발광다이오드와 이를 구동하기 위한 구동 트랜지스터가 포함된 서브픽셀을 매트릭스 형태로 배열하고 스캔 신호에 의해 선택된 서브픽셀들의 밝기를 데이터의 계조에 따라 제어한다.

[0004] 유기발광표시패널에서의 각 서브픽셀 내 유기발광다이오드 및 구동 트랜지스터 등의 회로 소자는 각기 고유한 특성치를 가지고 있다.

[0005] 예를 들어, 유기발광다이오드는 문턱전압을 특성치로 가지고 있고, 구동 트랜지스터는 문턱전압 및 이동도 등의 특성치를 가질 수 있다.

[0006] 이러한 각 서브픽셀 내 회로 소자는 구동 시간에 따라 열화가 진행되어 특성치가 변할 수 있다. 각 서브픽셀 내 회로 소자마다 열화 정도가 달라서 회로 소자 간의 특성치 편차가 발생할 수 있다.

[0007] 서브픽셀 내 회로 소자 간 특성치 편차는 유기발광표시패널의 휘도 분균일을 초래하여 화상 품질을 저하시킬 수 있다.

[0008] 따라서, 유기발광표시패널에서의 구동 트랜지스터의 문턱전압 및 이동도를 센싱하여 보상해주기 위한 보상 기술과, 유기발광다이오드의 열화를 센싱하여 보상해주기 위한 보상 기술 등이 개발되고 있다.

[0009] 하지만, 유기발광표시패널에서의 구동 트랜지스터의 문턱전압 및 이동도를 센싱하여 보상해주고, 유기발광다이오드의 열화를 센싱하여 보상해주기 위해서는, 서브픽셀은 그에 맞는 구조로 설계되어야 한다.

[0010] 특히, 유기발광다이오드의 열화를 센싱하기 위해서는, 구동 트랜지스터의 게이트 노드와 소스 노드(또는 드레인 노드) 각각의 전압 상태를 별도로 제어하기 위한 2개의 트랜지스터에 대한 개별적인 온-오프 제어가 필요하다.

[0011] 이러한 경우, 각 서브픽셀 라인마다 2개 이상의 게이트 라인이 필요하게 되어, 유기발광표시패널의 개구율이 떨어지는 문제점이 있다.

발명의 내용

해결하려는 과제

[0012] 본 실시예들의 목적은, 개구율을 높여주면서도 영상 구동 및 다양한 종류의 센싱 구동이 가능한 서브픽셀 구조 및 게이트 라인 구조를 갖는 유기발광표시패널 및 유기발광표시장치와, 유기발광표시장치의 구동방법을 제공하는 데 있다.

[0013] 본 실시예들의 다른 목적은, 각 서브픽셀 라인마다 1개의 게이트 라인만으로도, 각 서브픽셀 내 2가지 종류의

스캔 트랜지스터의 온-오프를 개별적으로 제어할 수 있는 게이트 라인 연결 구조 및 서브픽셀 구조를 갖는 유기 발광표시패널 및 유기발광표시장치와, 유기발광표시장치의 구동방법을 제공하는 데 있다.

[0014] 본 실시예들의 또 다른 목적은, 각 서브픽셀 라인마다 1개의 게이트 라인만으로도, 각 서브픽셀 내 유기발광다이오드의 열화를 센싱하기 위한 구동을 가능하게 하는 유기발광표시패널 및 유기발광표시장치와, 유기발광표시장치의 구동방법을 제공하는 데 있다.

과제의 해결 수단

[0015] 일 측면에서, 본 실시예들은, 다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브픽셀이 배열된 유기발광표시패널과, 다수의 데이터 라인을 구동하는 데이터 드라이버와, 다수의 게이트 라인을 구동하는 게이트 드라이버와, 데이터 드라이버 및 게이트 드라이버를 제어하는 컨트롤러를 포함하는 유기발광표시장치를 제공할 수 있다.

[0016] 이러한 유기발광표시장치에서, 각 서브픽셀은, 유기발광다이오드와, 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 게이트 노드에 인가되는 스캔 신호에 의해 제어되며 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 게이트 노드에 인가되는 센싱 신호에 의해 제어되며 구동 트랜지스터와 제2노드와 기준전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터를 포함할 수 있다.

[0017] 이러한 유기발광표시장치에서, 다수의 게이트 라인 각각은 1개의 서브픽셀 라인마다 배치되고, 다수의 게이트 라인 중에서 n+1번째 서브픽셀 라인에 배치된 n+1번째 게이트 라인은, n+1번째 서브픽셀 라인에 배열된 각 서브픽셀 내 스위칭 트랜지스터의 게이트 노드와, n번째 서브픽셀 라인에 배열된 각 서브픽셀 내 센싱 트랜지스터의 게이트 노드에 공통으로 연결될 수 있다.

[0018] 다른 측면에서, 본 실시예들은, 데이터 전압을 공급하는 다수의 데이터 라인과, 게이트 신호를 공급하는 다수의 게이트 라인과, 매트릭스 타입으로 배열된 다수의 서브픽셀을 포함하는 유기발광표시패널을 제공할 수 있다.

[0019] 이러한 유기발광표시패널에서, 각 서브픽셀에는, 유기발광다이오드와, 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 게이트 노드에 인가되는 스캔 신호에 의해 제어되며 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 게이트 노드에 인가되는 센싱 신호에 의해 제어되며 구동 트랜지스터와 제2노드와 기준전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 배치될 수 있다.

[0020] 또한, 유기발광표시패널에서, 다수의 게이트 라인 각각은 1개의 서브픽셀 라인마다 배치될 수 있다.

[0021] 또한, 유기발광표시패널에서, 다수의 게이트 라인 중에서 n+1번째 서브픽셀 라인에 배치된 n+1번째 게이트 라인은, n+1번째 서브픽셀 라인에 배열된 각 서브픽셀 내 스위칭 트랜지스터의 게이트 노드와, n번째 서브픽셀 라인에 배열된 각 서브픽셀 내 센싱 트랜지스터의 게이트 노드에 공통으로 연결될 수 있다.

[0022] 또 다른 측면에서, 본 실시예들은, 다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브픽셀이 배열되고, 각 서브픽셀에는 유기발광다이오드와, 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 게이트 노드에 인가되는 스캔 신호에 의해 제어되며 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 게이트 노드에 인가되는 센싱 신호에 의해 제어되며 구동 트랜지스터와 제2노드와 기준전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 배치된 표시패널과, 다수의 데이터 라인을 구동하는 데이터 드라이버와, 다수의 게이트 라인을 구동하는 게이트 드라이버를 포함하는 유기발광표시장치의 영상 구동 방법을 제공할 수 있다.

[0023] 이러한 영상 구동 방법은, n번째 서브픽셀 라인에 배치된 n번째 게이트 라인에서 출력된 n번째 스캔 신호의 턴-온 레벨 전압에 의해 n번째 서브픽셀 라인에 배열된 각 서브픽셀 내 스위칭 트랜지스터를 턴-온 시키는 단계와, n+1번째 서브픽셀 라인에 배치된 n+1번째 게이트 라인에서 출력된 n+1번째 스캔 신호의 턴-온 레벨 전압에 의해 n번째 서브픽셀 라인에 배열된 각 서브픽셀 내 센싱 트랜지스터를 턴-온 시키는 단계와, n번째 게이트 라인에서 출력된 n번째 스캔 신호의 턴-오프 레벨 전압에 의해 n번째 서브픽셀 라인에 배열된 각 서브픽셀 내 스위칭 트랜지스터를 턴-오프 시키는 단계를 포함할 수 있다.

[0024] 또 다른 측면에서, 본 실시예들은, 다수의 데이터 라인 및 다수의 게이트 라인에 의해 정의되는 다수의 서브픽

셀이 배열되고, 각 서브픽셀에는 유기발광다이오드와, 유기발광다이오드를 구동하기 위한 구동 트랜지스터와, 게이트 노드에 인가되는 스캔 신호에 의해 제어되며 구동 트랜지스터의 제1노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 게이트 노드에 인가되는 센싱 신호에 의해 제어되며 구동 트랜지스터와 제2노드와 기준전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터가 배치된 표시패널과, 다수의 데이터 라인을 구동하는 데이터 드라이버와, 다수의 게이트 라인을 구동하는 게이트 드라이버를 포함하는 유기발광표시장치의 유기발광다이오드 열화 센싱 구동 방법을 제공할 수 있다.

[0025] 이러한 열화 센싱 구동 방법은, n번째 서브픽셀 라인에 배치된 n번째 게이트 라인에서 출력된 n번째 스캔 신호의 턴-온 레벨 전압에 의해 n번째 서브픽셀 라인에 배열된 서브픽셀 내 스위칭 트랜지스터를 턴-온 시키고, n+1번째 서브픽셀 라인에 배치된 n+1번째 게이트 라인에서 출력된 n+1번째 스캔 신호의 턴-온 레벨 전압에 의해 n번째 서브픽셀 라인에 배열된 서브픽셀 내 센싱 트랜지스터를 턴-온 시키는 단계와, n+1번째 게이트 라인에서 출력된 n+1번째 스캔 신호의 턴-오프 레벨 전압에 의해 n번째 서브픽셀 라인에 배열된 서브픽셀 내 센싱 트랜지스터를 턴-오프 시키는 단계와, n번째 게이트 라인에서 출력된 n번째 스캔 신호의 턴-오프 레벨 전압에 의해 n번째 서브픽셀 라인에 배열된 서브픽셀 내 스위칭 트랜지스터를 턴-오프 시키고, n+1번째 게이트 라인에서 출력된 n+1번째 스캔 신호의 턴-온 레벨 전압에 의해 n번째 서브픽셀 라인에 배열된 서브픽셀 내 센싱 트랜지스터를 턴-온 시키는 단계를 포함할 수 있다.

발명의 효과

[0026] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 개구율을 높여주면서도 영상 구동 및 다양한 종류의 센싱 구동이 가능한 서브픽셀 구조 및 게이트 라인 구조를 갖는 유기발광표시패널 및 유기발광표시장치와, 유기발광표시장치의 구동방법을 제공할 수 있다.

[0027] 본 실시예들에 의하면, 각 서브픽셀 라인마다 1개의 게이트 라인만으로도, 각 서브픽셀 내 2가지 종류의 스캔 트랜지스터의 온-오프를 개별적으로 제어할 수 있는 게이트 라인 연결 구조 및 서브픽셀 구조를 갖는 유기발광표시패널 및 유기발광표시장치와, 유기발광표시장치의 구동방법을 제공할 수 있다.

[0028] 본 실시예들에 의하면, 각 서브픽셀 라인마다 1개의 게이트 라인만으로도, 각 서브픽셀 내 유기발광다이오드의 열화를 센싱하기 위한 구동을 가능하게 하는 유기발광표시패널 및 유기발광표시장치와, 유기발광표시장치의 구동방법을 제공할 수 있다.

도면의 간단한 설명

[0029] 도 1은 본 실시예들에 따른 유기발광표시장치의 시스템 구성도이다.
 도 2는 본 실시예들에 따른 유기발광표시패널의 서브픽셀 구조의 예시도이다.
 도 3은 본 실시예들에 따른 유기발광표시패널의 서브픽셀의 1 스캔 구조와 2 스캔 구조를 나타낸 도면이다.
 도 4는 본 실시예들에 따른 유기발광표시장치의 보상 회로의 예시도이다.
 도 5는 본 실시예들에 따른 유기발광표시장치의 구동 트랜지스터에 대한 문턱전압 센싱 구동 방식을 설명하기 위한 도면이다.
 도 6은 본 실시예들에 따른 유기발광표시장치의 구동 트랜지스터에 대한 이동도 센싱 구동 방식을 설명하기 위한 도면이다.
 도 7은 본 실시예들에 따른 유기발광표시장치의 유기발광다이오드에 대한 열화 센싱 구동 방식을 설명하기 위한 도면이다.
 도 8 및 도 9는 본 실시예들에 따른 유기발광표시패널의 개선 구조이다.
 도 10은 본 실시예들에 따른 유기발광표시패널의 개선 구조에서, 4가지 구동 모드에 따른 스캔 신호 타이밍도이다.
 도 11 내지 도 14는 본 실시예들에 따른 유기발광표시패널의 개선 구조 하에서, 영상 구동 모드에 따른 서브픽셀의 구동을 설명하기 위한 도면이다.
 도 15 내지 도 17은 본 실시예들에 따른 유기발광표시패널의 개선 구조 하에서, 잔상 보상 모드에 따른 서브픽

셀의 구동을 설명하기 위한 도면이다.

도 18은 본 실시예들에 따른 유기발광표시패널의 개선 구조 하에서, 구동 트랜지스터의 문턱전압 보상 모드에 따른 서브픽셀의 구동을 설명하기 위한 도면이다.

도 19 및 도 20은 본 실시예들에 따른 유기발광표시패널의 개선 구조 하에서, 구동 트랜지스터의 이동도 보상 모드에 따른 서브픽셀의 구동을 설명하기 위한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조 부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.
- [0031] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.
- [0032] 도 1은 본 실시예들에 따른 유기발광표시장치(100)의 시스템 구성도이다.
- [0033] 도 1을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)이 배치되고, 다수의 서브픽셀(SP: Sub Pixel)이 배치된 유기발광표시패널(110)과, 다수의 데이터 라인(DL)을 구동하는 데이터 드라이버(120)와, 다수의 게이트 라인(GL)을 구동하는 게이트 드라이버(130)와, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하는 컨트롤러(140) 등을 포함한다.
- [0034] 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)로 각종 제어신호를 공급하여, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어한다.
- [0035] 이러한 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 입력 영상 데이터를 데이터 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 변환하여 변환된 영상 데이터를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.
- [0036] 이러한 컨트롤러(140)는 통상의 디스플레이 기술에서 이용되는 타이밍 컨트롤러(Timing Controller)이거나, 타이밍 컨트롤러(Timing Controller)를 포함하여 다른 제어 기능도 더 수행하는 제어장치일 수 있다.
- [0037] 데이터 드라이버(120)는, 다수의 데이터 라인(DL)으로 데이터 전압을 공급함으로써, 다수의 데이터 라인(DL)을 구동한다. 여기서, 데이터 드라이버(120)는 '소스 드라이버'라고도 한다.
- [0038] 이러한 데이터 드라이버(120)는, 적어도 하나의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 다수의 데이터 라인을 구동할 수 있다.
- [0039] 게이트 드라이버(130)는, 다수의 게이트 라인(GL)으로 스캔 신호를 순차적으로 공급함으로써, 다수의 게이트 라인(GL)을 순차적으로 구동한다. 여기서, 게이트 드라이버(130)는 '스캔 드라이버'라고도 한다.
- [0040] 이러한 게이트 드라이버(130)는, 적어도 하나의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다.
- [0041] 게이트 드라이버(130)는, 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔 신호를 다수의 게이트 라인(GL)으로 순차적으로 공급한다.
- [0042] 데이터 드라이버(120)는, 게이트 드라이버(130)에 의해 특정 게이트 라인이 열리면, 컨트롤러(140)로부터 수신한 영상 데이터를 아날로그 형태의 데이터 전압으로 변환하여 다수의 데이터 라인(DL)으로 공급한다.
- [0043] 데이터 드라이버(120)는, 도 1에서는 유기발광표시패널(110)의 일측(예: 상측 또는 하측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 유기발광표시패널(110)의 양측(예: 상측과 하측)에 모두 위치할 수도 있다.

- [0044] 게이트 드라이버(130)는, 도 1에서는 유기발광표시패널(110)의 일 측(예: 좌측 또는 우측)에만 위치하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 유기발광표시패널(110)의 양측(예: 좌측과 우측)에 모두 위치할 수도 있다.
- [0045] 전술한 컨트롤러(140)는, 입력 영상 데이터와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 외부(예: 호스트 시스템)로부터 수신한다.
- [0046] 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등의 타이밍 신호를 입력 받아, 각종 제어 신호들을 생성하여 데이터 드라이버(120) 및 게이트 드라이버(130)로 출력한다.
- [0047] 예를 들어, 컨트롤러(140)는, 게이트 드라이버(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 각종 게이트 제어 신호(GCS: Gate Control Signal)를 출력한다.
- [0048] 또한, 컨트롤러(140)는, 데이터 드라이버(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 각종 데이터 제어 신호(DCS: Data Control Signal)를 출력한다.
- [0049] 데이터 드라이버(120)에 포함된 각 소스 드라이버 집적회로(SDIC)는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG: Chip On Glass) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 소스 드라이버 집적회로(SDIC)는, 유기발광표시패널(110)에 연결된 필름 상에 실장 되는 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수도 있다.
- [0050] 각 소스 드라이버 집적회로(SDIC)는, 쉬프트 레지스터(Shift Register), 래치 회로(Latch Circuit), 디지털 아날로그 컨버터(DAC: Digital to Analog Converter), 출력 버퍼(Output Buffer) 등을 포함할 수 있다.
- [0051] 각 소스 드라이버 집적회로(SDIC)는, 경우에 따라서, 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 더 포함할 수 있다.
- [0052] 게이트 드라이버(130)에 포함된 각 게이트 드라이버 집적회로(GDIC)는, 테이프 오토메티드 본딩(TAB) 방식 또는 칩 온 글래스(COG) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, GIP(Gate In Panel) 타입으로 구현되어 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 게이트 드라이버 집적회로(GDIC)는 유기발광표시패널(110)과 연결된 필름 상에 실장 되는 칩 온 필름(COF) 방식으로 구현될 수도 있다.
- [0053] 각 게이트 드라이버 집적회로(GDIC)는 쉬프트 레지스터(Shift Register), 레벨 쉬프터(Level Shifter) 등을 포함할 수 있다.
- [0054] 본 실시예들에 따른 유기발광표시장치(100)는 적어도 하나의 소스 드라이버 집적회로(SDIC)에 대한 회로적인 연결을 위해 필요한 적어도 하나의 소스 인쇄회로기판(S-PCB: Source Printed Circuit Board)과 제어 부품들과 각종 전기 장치들을 실장 하기 위한 컨트롤 인쇄회로기판(C-PCB: Control Printed Circuit Board)을 포함할 수 있다.
- [0055] 적어도 하나의 소스 인쇄회로기판(S-PCB)에는, 적어도 하나의 소스 드라이버 집적회로(SDIC)가 실장 되거나, 적어도 하나의 소스 드라이버 집적회로(SDIC)가 실장 된 필름이 연결될 수 있다.
- [0056] 컨트롤 인쇄회로기판(C-PCB)에는, 데이터 드라이버(120) 및 게이트 드라이버(130) 등의 동작을 제어하는 컨트롤러(140)와, 유기발광표시패널(110), 데이터 드라이버(120) 및 게이트 드라이버(130) 등으로 각종 전압 또는 전류를 공급해주거나 공급할 각종 전압 또는 전류를 제어하는 전원 컨트롤러 등이 실장 될 수 있다.
- [0057] 적어도 하나의 소스 인쇄회로기판(S-PCB)과 컨트롤 인쇄회로기판(C-PCB)은 적어도 하나의 연결 부재를 통해 회로적으로 연결될 수 있다.
- [0058] 여기서, 연결 부재는 가요성 인쇄 회로(FPC: Flexible Printed Circuit), 가요성 플랫 케이블(FFC: Flexible Flat Cable) 등일 수 있다.

- [0059] 적어도 하나의 소스 인쇄회로기판(S-PCB)과 컨트롤 인쇄회로기판(C-PCB)은 하나의 인쇄회로기판으로 통합되어 구현될 수도 있다.
- [0060] 유기발광표시패널(110)에 배치되는 각 서브픽셀(SP)은 트랜지스터 등의 회로 소자를 포함하여 구성될 수 있다.
- [0061] 일 예로, 각 서브픽셀(SP)은 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 이를 구동하기 위한 구동 트랜지스터(Driving Transistor) 등의 회로 소자로 구성되어 있다.
- [0062] 각 서브픽셀(SP)을 구성하는 회로 소자의 종류 및 개수는, 제공 기능 및 설계 방식 등에 따라 다양하게 정해질 수 있다.
- [0063] 도 2는 본 실시예들에 따른 유기발광표시패널(110)의 서브픽셀 구조의 예시도이다.
- [0064] 도 2를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)에서, 각 서브픽셀은, 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 유기발광다이오드(OLED)를 구동하는 구동 트랜지스터(DRT: Driving Transistor)와, 구동 트랜지스터(DRT)의 게이트 노드에 해당하는 제1노드(N1)로 데이터 전압을 전달해주기 위한 스위칭 트랜지스터(SWT: Switching Transistor)와, 구동 트랜지스터(DRT)의 제2노드(N2)와 기준전압(Vref: Reference Voltage)을 공급하는 기준전압 라인(RVL: Reference Voltage Line) 사이에 전기적으로 연결되는 센싱 트랜지스터(SENT: Sensing Transistor)와, 영상 신호 전압에 해당하는 데이터 전압 또는 이에 대응되는 전압을 한 프레임 시간 동안 유지하는 스토리지 캐패시터(Cstg: Storage Capacitor)를 포함하여 구성될 수 있다.
- [0065] 유기발광다이오드(OLED)는 제1전극(예: 애노드 전극), 유기층 및 제2전극(예: 캐소드 전극) 등으로 이루어질 수 있다.
- [0066] 구동 트랜지스터(DRT)는 유기발광다이오드(OLED)로 구동 전류를 공급해줌으로써 유기발광다이오드(OLED)를 구동해준다.
- [0067] 이러한 구동 트랜지스터(DRT)에서, 제1노드(N1)는 스위칭 트랜지스터(SWT)의 소스 노드 또는 드레인 노드와 전기적으로 연결될 수 있으며, 게이트 노드일 수 있다. 제2노드(N2)는 유기발광다이오드(OLED)의 제1전극과 전기적으로 연결될 수 있으며, 소스 노드 또는 드레인 노드일 수 있다. 제3노드(N3)는 구동전압(EVDD)을 공급하는 구동전압 라인(DVL: Driving Voltage Line)과 전기적으로 연결될 수 있으며, 드레인 노드 또는 소스 노드일 수 있다.
- [0068] 스위칭 트랜지스터(SWT)는 데이터 라인(DL)과 구동 트랜지스터(DRT)의 제1노드(N1) 사이에 전기적으로 연결되고, 스캔 신호(SCAN)를 게이트 노드로 인가 받아 제어될 수 있다.
- [0069] 이러한 스위칭 트랜지스터(SWT)는 스캔 신호(SCAN)에 의해 턴-온 되어 데이터 라인(DL)으로부터 공급된 데이터 전압(Vdata)을 구동 트랜지스터(DRT)의 제1노드(N1)로 전달해줄 수 있다.
- [0070] 센싱 트랜지스터(SENT)는 구동 트랜지스터(DRT)의 제2노드(N2)와 기준전압 라인(RVL) 사이에 전기적으로 연결되고, 게이트 노드로 스캔 신호의 일종인 센싱 신호(SENSE)를 인가 받아 제어될 수 있다.
- [0071] 이러한 센싱 트랜지스터(SENT)는 센싱 신호(SENSE)에 의해 턴-온 되어, 기준전압 라인(RVL)을 통해 공급되는 기준전압(Vref)을 구동 트랜지스터(DRT)의 제2노드(N2)에 인가해주거나, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압을 기준전압 라인(RVL)으로 전달해줄 수 있다.
- [0072] 스토리지 캐패시터(Cstg)는 구동 트랜지스터(DRT)의 제2노드(N2)와 제1노드(N1) 사이에 전기적으로 연결될 수 있다.
- [0073] 이러한 스토리지 캐패시터(Cstg)는, 구동 트랜지스터(DRT)의 제2노드(N2)와 제1노드(N1) 사이에 존재하는 내부 캐패시터(Internal Capacitor)인 기생 캐패시터(예: Cgs, Cgd)가 아니라, 구동 트랜지스터(DRT)의 외부에 의도적으로 설계한 외부 캐패시터(External Capacitor)이다.
- [0074] 구동 트랜지스터(DRT), 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT)는, n 타입으로 구현될 수도 있고, p 타입으로도 구현될 수도 있다.
- [0075] 도 3은 본 실시예들에 따른 유기발광표시패널(110)의 서브픽셀의 1 스캔 구조와 2 스캔 구조를 나타낸 도면이다.
- [0076] 도 3을 참조하면, 스위칭 트랜지스터(SWT)의 게이트 노드 및 센싱 트랜지스터(SENT)의 게이트 노드는 서로 다른

게이트 라인(GL1, GL2)에 연결될 수 있다. 이러한 게이트 라인 구조를 "2 스캔 구조"라고 한다.

- [0077] 2 스캔 구조에서, 스위칭 트랜지스터(SWT)의 게이트 노드에 인가되는 스캔 신호(SCAN)와, 센싱 트랜지스터(SENT)의 게이트 노드에 인가되는 센싱 신호(SENSE)는 별개의 게이트 신호일 수 있다.
- [0078] 따라서, 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)에 대한 개별적인 온-오프 제어가 가능하다.
- [0079] 도 3을 참조하면, 스위칭 트랜지스터(SWT)의 게이트 노드 및 센싱 트랜지스터(SENT)의 게이트 노드는 동일한 게이트 라인(GL)에 연결될 수 있다. 이러한 게이트 라인 구조를 "1 스캔 구조"라고 한다.
- [0080] 1 스캔 구조에서, 스위칭 트랜지스터(SWT)의 게이트 노드에 인가되는 스캔 신호(SCAN)와, 센싱 트랜지스터(SENT)의 게이트 노드에 인가되는 센싱 신호(SENSE)는 동일한 게이트 신호일 수 있다.
- [0081] 따라서, 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)에 대한 개별적인 온-오프 제어가 불가능하다.
- [0082] 진술한 2 스캔 구조는 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)에 대한 개별적인 온-오프 제어가 가능하지만, 개구율이 떨어지는 단점이 있다.
- [0083] 대신, 1 스캔 구조는 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)에 대한 개별적인 온-오프 제어가 불가능하지만, 개구율이 높아지는 장점이 있다.
- [0084] 한편, 본 실시예들에 따른 유기발광표시장치(100)의 경우, 각 서브픽셀(SP)의 구동 시간이 길어짐에 따라, 유기발광다이오드(OLED), 구동 트랜지스터(DRT) 등의 회로 소자에 대한 열화(Degradation)가 진행될 수 있다.
- [0085] 이에 따라, 유기발광다이오드(OLED), 구동 트랜지스터(DRT) 등의 회로 소자가 갖는 고유한 특성치(예: 문턱전압, 이동도 등)가 변할 수 있다.
- [0086] 이러한 회로 소자의 특성치 변화는 해당 서브픽셀의 휘도 변화를 야기한다.
- [0087] 또한, 이러한 회로 소자 간의 특성치 변화의 정도는 각 회로 소자의 열화 정도의 차이에 따라 서로 다를 수 있다.
- [0088] 이러한 회로 소자 간의 특성치 변화의 정도 차이로 인한 회로 소자 간의 특성치 편차는 서브픽셀 간의 휘도 편차를 야기하여, 서브픽셀의 휘도 표현력에 대한 정확도를 떨어뜨리거나 휘도 불균일 등의 화면 이상 현상을 발생시키는 등의 문제를 발생시킬 수 있다.
- [0089] 여기서, 회로 소자의 특성치(이하, "서브픽셀 특성치"라고도 함)는, 일 예로, 구동 트랜지스터(DRT)의 문턱전압 및 이동도 등을 포함할 수 있고, 경우에 따라서, 유기발광다이오드(OLED)의 문턱전압을 포함할 수도 있다.
- [0090] 본 실시예들에 따른 유기발광표시장치(100)는 회로 소자의 특성치 또는 그 변화를 센싱(측정)하는 센싱 기능과, 센싱 결과를 이용하여 서브픽셀 회로 소자 간의 특성치 편차를 보상해주는 보상 기능을 제공할 수 있다.
- [0091] 도 4는 본 실시예들에 따른 유기발광표시장치(100)의 보상 회로의 예시도이다.
- [0092] 도 4를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는 회로소자의 특성치(구동 트랜지스터의 특성치, 유기발광다이오드의 특성치) 또는 그 변화를 센싱하여 센싱 데이터를 출력하는 센싱부(410)와, 센싱 데이터를 저장하는 메모리(420)와, 센싱 데이터를 이용하여 회로 소자 간의 특성치 편차를 보상해주는 보상 프로세스를 수행하는 보상부(430) 등을 포함할 수 있다.
- [0093] 센싱부(410)는 적어도 하나의 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 포함하여 구현될 수 있다.
- [0094] 각 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)는 소스 드라이버 집적회로(SDIC)의 내부에 포함될 수 있으며, 경우에 따라서는, 소스 드라이버 집적회로(SDIC)의 외부에 포함될 수도 있다.
- [0095] 보상부(430)는 컨트롤러(140)의 내부에 포함될 수 있으며, 경우에 따라서는, 컨트롤러(140)의 외부에 포함될 수도 있다.
- [0096] 본 실시예들에 따른 유기발광표시장치(100)는, 센싱 구동을 제어하기 위하여, 즉, 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 제2노드(N2)의 전압 인가 상태를 서브픽셀 특성치 센싱에 필요한 상태로 제어하기 위하여, 초기화 스위치(SPRE)와 샘플링 스위치(SAM)를 더 포함할 수 있다.
- [0097] 초기화 스위치(SPRE)를 통해, 기준전압 라인(RVL)으로의 기준전압(Vref)의 공급 여부가 제어될 수 있다.

- [0098] 초기화 스위치(SPRE)가 턴-온 되면, 기준전압(Vref)이 기준전압 라인(RVL)으로 공급되어 턴-온 되어 있는 센싱 트랜지스터(SENT)를 통해 구동 트랜지스터(DRT)의 제2노드(N2)로 인가될 수 있다.
- [0099] 한편, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 회로 소자의 특성치 또는 그 변화를 반영하는 전압 상태가 되면, 구동 트랜지스터(DRT)의 제2노드(N2)와 등 전위일 수 있는 기준전압 라인(RVL)의 전압도 회로 소자의 특성치 또는 그 변화를 반영하는 전압 상태가 될 수 있다. 이때, 기준전압 라인(RVL) 상에 형성된 라인 캐패시터에 회로 소자의 특성치 또는 그 변화를 반영하는 전압이 충전될 수 있다.
- [0100] 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 회로 소자의 특성치 또는 그 변화를 반영하는 전압 상태가 되면, 샘플링 스위치(SAM)가 턴-온 되어, 센싱부(410)와 기준전압 라인(RVL)이 연결될 수 있다.
- [0101] 이에 따라, 센싱부(410)는 회로 소자의 특성치 또는 그 변화를 반영하는 전압 상태인 기준전압 라인(RVL)의 전압(즉, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압)을 센싱한다.
- [0102] 센싱부(410)는, 센싱된 전압을 디지털 값에 해당하는 센싱값으로 변환하고, 센싱값을 포함하는 센싱 데이터를 전송한다.
- [0103] 센싱부(410)에 의해 전송된 센싱 데이터는 메모리(420)에 저장된다.
- [0104] 보상부(430)는, 메모리(420)에 저장된 센싱 데이터를 이용하여 각 회로 소자 간의 편차를 보상하기 위한 보상 프로세스를 수행할 수 있다.
- [0105] 아래에서는, 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동 및 이동도 센싱 구동에 대하여 간략하게 설명한다.
- [0106] 도 5는 본 실시예들에 따른 유기발광표시장치(100)의 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동 방식을 설명하기 위한 도면이다.
- [0107] 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 구동 시, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 각각은 문턱전압 센싱 구동용 데이터 전압(Vdata)과 기준전압(Vref)으로 초기화된다.
- [0108] 이후, 초기화 스위치(SPRE)이 오프되어 구동 트랜지스터(DRT)의 제2노드(N2)가 플로팅(Floating) 된다.
- [0109] 이에 따라, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 상승한다.
- [0110] 구동 트랜지스터(DRT)의 제2노드(N2)의 전압은 상승이 이루어지다가 상승 폭이 서서히 줄어들어 포화하게 된다.
- [0111] 구동 트랜지스터(DRT)의 제2노드(N2)의 포화된 전압은 데이터 전압(Vdata)과 문턱전압(Vth)의 차이 또는 데이터 전압(Vdata)과 문턱전압 편차(ΔV_{th})의 차이에 해당할 수 있다.
- [0112] 센싱부(410)는 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 포화되면, 구동 트랜지스터(DRT)의 제2노드(N2)의 포화된 전압을 센싱한다.
- [0113] 센싱부(410)에 의해 센싱된 전압(Vsen)은 데이터 전압(Vdata)에서 문턱전압(Vth)을 뺀 전압(Vdata-Vth) 또는 데이터 전압(Vdata)에서 문턱전압 편차(ΔV_{th})을 뺀 전압(Vdata- ΔV_{th})일 수 있다.
- [0114] 도 6은 본 실시예들에 따른 유기발광표시장치(100)의 구동 트랜지스터(DRT)에 대한 이동도 센싱 구동 방식을 설명하기 위한 도면이다.
- [0115] 이동도 센싱 구동 시, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 각각은 이동도 센싱 구동용 데이터 전압(Vdata)과 기준전압(Vref)으로 초기화된다.
- [0116] 이후, 스위칭 트랜지스터(SWT)가 턴-오프 되고, 초기화 스위치(SPRE)가 오프 되어, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2)가 플로팅 된다.
- [0117] 이에 따라, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 상승하기 시작한다.
- [0118] 구동 트랜지스터(DRT)의 제2노드(N2)의 전압 상승 속도(시간에 대한 전압 상승치의 변화량(ΔV))는 구동 트랜지스터(DRT)의 전류 능력, 즉 이동도에 따라 달라진다.
- [0119] 즉, 전류 능력(이동도)이 큰 구동 트랜지스터(DRT)일 수록, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 더욱 가파르게 상승한다.

- [0120] 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 미리 정해진 일정 시간 동안 상승이 이루어진 이후, 센싱부(410)는 구동 트랜지스터(DRT)의 제2노드(N2)의 상승된 전압(즉, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압 상승에 따라 함께 전압 상승이 이루어진 기준전압 라인(RVL)의 전압)을 센싱한다.
- [0121] 전술한 문턱전압 또는 이동도 센싱 구동에 따라 센싱부(410)는 문턱전압 센싱 또는 이동도 센싱을 위해 센싱된 전압(Vsen)을 디지털 값으로 변환하고, 변환된 디지털 값(센싱 값)을 포함하는 센싱 데이터를 생성하여 출력한다.
- [0122] 센싱부(410)에서 출력된 센싱 데이터는 메모리(420)에 저장되거나 보상부(430)로 제공될 수 있다.
- [0123] 보상부(430)는 메모리(420)에 저장되거나 센싱부(410)에서 제공된 센싱 데이터를 토대로 해당 서브픽셀 내 구동 트랜지스터(DRT)의 특성치(예: 문턱전압, 이동도) 또는 구동 트랜지스터(DRT)의 특성치 변화(예: 문턱전압 변화, 이동도 변화)를 파악하고, 특성치 보상 프로세스를 수행할 수 있다.
- [0124] 여기서, 구동 트랜지스터(DRT)의 특성치 변화는 이전 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미하거나, 기준 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미할 수도 있다.
- [0125] 여기서, 구동 트랜지스터(DRT) 간의 특성치 또는 특성치 변화를 비교해보면, 구동 트랜지스터(DRT) 간의 특성치 편차를 파악할 수 있다. 구동 트랜지스터(DRT)의 특성치 변화가 기준 센싱 데이터를 기준으로 현재 센싱 데이터가 변화된 것을 의미하는 경우, 구동 트랜지스터(DRT)의 특성치 변화로부터 구동 트랜지스터(DRT) 간의 특성치 편차(즉, 서브픽셀 휘도 편차)를 파악할 수도 있다.
- [0126] 특성치 보상 프로세스는, 구동 트랜지스터(DRT)의 문턱전압을 보상하는 문턱전압 보상 처리와, 구동 트랜지스터(DRT)의 이동도를 보상하는 이동도 보상 처리를 포함할 수 있다.
- [0127] 문턱전압 보상 처리는 문턱전압 또는 문턱전압 편차(문턱전압 변화)를 보상하기 위한 보상값을 연산하고, 연산된 보상값을 메모리(420)에 저장하거나, 연산된 보상값으로 해당 영상 데이터(Data)를 변경하는 처리를 포함할 수 있다.
- [0128] 이동도 보상 처리는 이동도 또는 이동도 편차(이동도 변화)를 보상하기 위한 보상값을 연산하고, 연산된 보상값을 메모리(420)에 저장하거나, 연산된 보상값으로 해당 영상 데이터(Data)를 변경하는 처리를 포함할 수 있다.
- [0129] 보상부(430)는 문턱전압 보상 처리 또는 이동도 보상 처리를 통해 영상 데이터(Data)를 변경하여 변경된 데이터를 데이터 드라이버(120) 내 해당 소스 드라이버 집적회로(SDIC)로 공급해줄 수 있다.
- [0130] 이에 따라, 해당 소스 드라이버 집적회로(SDIC)는, 보상부(430)에서 변경된 데이터를 디지털 아날로그 컨버터(DAC: Digital to Analog Converter)를 통해 데이터 전압으로 변환하여 해당 서브픽셀로 공급해줌으로써, 서브픽셀 특성치 보상(문턱전압 보상, 이동도 보상)이 실제로 이루어지게 된다.
- [0131] 이러한 서브픽셀 특성치 보상이 이루어짐에 따라, 서브픽셀 간의 휘도 편차를 줄여주거나 방지해줌으로써, 화상 품질을 향상시켜줄 수 있다.
- [0132] 도 7은 본 실시예들에 따른 유기발광표시장치(100)의 유기발광다이오드(OLED)의 열화 센싱 구동 방식을 설명하기 위한 도면이다.
- [0133] 도 7을 참조하면, 유기발광다이오드(OLED)의 열화를 센싱하기 구동은, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2)를 초기화하는 초기화 단계(S710), 유기발광다이오드(OLED)의 열화를 트래킹 하는 OLED 열화 트래킹 단계(S720)와, 유기발광다이오드(OLED)의 열화 정도를 나타낸 전압을 센싱하는 OLED 열화 센싱 단계(S730)로 진행될 수 있다.
- [0134] 초기화 단계(S710)에서, 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT)를 모두 턴-온 시켜, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2)를 유기발광다이오드(OLED)의 열화 센싱용 데이터 전압(Vdata)과 기준전압(Vref)으로 초기화시킨다.
- [0135] OLED 열화 트래킹 단계(S720)에서는, 센싱 트랜지스터(SENT)만을 턴-오프 시켜, 구동 트랜지스터(DRT)의 제2노드(N2)를 플로팅 시켜, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압을 변화시킨다.
- [0136] OLED 열화 트래킹 단계(S720)에서, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 상승하다가, 유기발광다이오드(OLED)가 발광한다.

- [0137] 유기발광다이오드(OLED)가 발광할 때의 구동 트랜지스터(DRT)의 제2노드(N2)의 전압은 유기발광다이오드(OLED)의 열화 정도에 따라 달라진다.
- [0138] 따라서, OLED 열화 센싱 단계(S730)에서는, 스위칭 트랜지스터(SWT)는 턴-오프 시키고, 센싱 트랜지스터(SENT)는 턴-온 시켜, 아날로그 디지털 컨버터(ADC)일 수 있는 센싱부(410)를 통해, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압을 검출하여, 유기발광다이오드(OLED)의 열화 정도를 센싱할 수 있다.
- [0139] 전술한 바와 같이, 본 실시예들에 따른 유기발광표시장치(100)는, 일반적인 영상을 표시하기 위한 영상 구동 모드와, 구동 트랜지스터(DRT)의 문턱전압을 센싱하여 보상해주는 구동 트랜지스터 문턱전압 보상 모드와, 구동 트랜지스터(DRT)의 이동도를 센싱하여 보상해주는 구동 트랜지스터 이동도 보상 모드와, 유기발광다이오드(OLED)의 열화(문턱전압)를 센싱하여 보상해주는 잔상 보상 모드 등을 제공할 수 있다.
- [0140] 영상 구동 모드, 구동 트랜지스터 문턱전압 보상 모드 및 구동 트랜지스터 이동도 보상 모드는, 서브픽셀이 1 스캔 구조인 경우와 2 스캔 구조인 경우에 모두 가능하다.
- [0141] 하지만, 잔상 보상 모드는, 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT) 각각의 온-오프가 별도로 제어되어야 하기 때문에, 1 스캔 구조에서도 적용하기가 어렵고, 2 스캔 구조에서만 적용할 수가 있다.
- [0142] 하지만, 2 스캔 구조로 서브픽셀을 설계하는 경우, 개구율 감소가 불가피하다.
- [0143] 이에, 아래의 본 실시예들은, 잔상 보상 모드도 적용할 수 있는 1 스캔 구조를 개시한다.
- [0144] 도 8 및 도 9는 본 실시예들에 따른 유기발광표시패널(110)의 개선 구조이다.
- [0145] 전술한 바와 같이, 각 서브픽셀은, 유기발광다이오드(OLED)와, 유기발광다이오드(OLED)를 구동하기 위한 구동 트랜지스터(DRT)와, 게이트 노드에 인가되는 스캔 신호(SCAN)에 의해 제어되며 구동 트랜지스터(DRT)의 제1노드(N1)와 데이터 라인(DL) 사이에 전기적으로 연결된 스위칭 트랜지스터(SWT)와, 게이트 노드에 인가되는 센싱 신호(SENSE)에 의해 제어되며 구동 트랜지스터(DRT)와 제2노드(N2)와 기준전압 라인(RVL) 사이에 전기적으로 연결된 센싱 트랜지스터(SENT)와, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 사이에 전기적으로 연결된 스토리지 캐패시터(Cstg)를 포함한다.
- [0146] 도 8 및 도 9를 참조하면, 유기발광표시패널(110)에는 다수의 서브픽셀 라인($\dots$, SPLn-1, SPLn, SPLn+1, $\dots$)이 배열되고, 다수의 게이트 라인($\dots$, GLn-1, GLn, GLn+1, $\dots$)이 배치된다.
- [0147] 도 8 및 도 9를 참조하면, 다수의 게이트 라인($\dots$, GLn-1, GLn, GLn+1, $\dots$) 각각은 1개의 서브픽셀 라인마다 배치된다.
- [0148] 도 8 및 도 9를 참조하면, 다수의 게이트 라인($\dots$, GLn-1, GLn, GLn+1, $\dots$) 중에서 n번째 서브픽셀 라인(SPLn)에 배치된 n번째 게이트 라인(GLn)은, n번째 서브픽셀 라인(SPLn)에 배열된 각 서브픽셀(SPn) 내 스위칭 트랜지스터(SWT)의 게이트 노드와, n-1번째 서브픽셀 라인(SPLn-1)에 배열된 각 서브픽셀(SPn-1) 내 센싱 트랜지스터(SENT)의 게이트 노드에 공통으로 연결될 수 있다.
- [0149] 다수의 게이트 라인($\dots$, GLn-1, GLn, GLn+1, $\dots$) 중에서 n+1번째 서브픽셀 라인(SPLn+1)에 배치된 n+1번째 게이트 라인(GLn+1)은, n+1번째 서브픽셀 라인(SPLn+1)에 배열된 각 서브픽셀(SPn+1) 내 스위칭 트랜지스터(SWT)의 게이트 노드와, n번째 서브픽셀 라인(SPLn)에 배열된 각 서브픽셀(SPn) 내 센싱 트랜지스터(SENT)의 게이트 노드에 공통으로 연결될 수 있다.
- [0150] 전술한 게이트 라인 연결 구조를 활용하면, 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT)의 개별적인 온-오프 제어가 가능한 1 스캔 구조를 만들어 줄 수 있다.
- [0151] 이러한 1 스캔 구조를 통해 개구율을 높여주면서도, 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT)의 개별적인 온-오프 제어가 필요한 각종 구동 모드(예: 잔상 보상 모드)를 가능하게 해줄 수 있다.
- [0152] 전술한 게이트 라인 구조에 따르면, 각 서브픽셀 내 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT) 각각의 게이트 노드는 다음과 같은 방식으로 인가될 수 있다.
- [0153] 도 8 및 도 9를 참조하면, n-1번째 서브픽셀 라인(SPLn-1)에 배열된 각 서브픽셀(SPn-1) 내 스위칭 트랜지스터(SWT)의 게이트 노드는, n-1번째 서브픽셀 라인(SPLn-1)에 배치된 n-1번째 게이트 라인(GLn-1)을 통해 출력되는 n-1번째 스캔 신호(SCANn-1)를 인가 받는다.

- [0154] $n-1$ 번째 서브픽셀 라인(SPL $n-1$)에 배열된 각 서브픽셀(SP $n-1$) 내 센싱 트랜지스터(SENT)의 게이트 노드는, n 번째 서브픽셀 라인(SPL n)에 배치된 n 번째 게이트 라인(GL n)을 통해 출력되는 n 번째 스캔 신호(SCAN n)를 $n-1$ 번째 센싱 신호(SENSE $n-1$)로서 인가 받는다.
- [0155] 도 8 및 도 9를 참조하면, n 번째 서브픽셀 라인(SPL n)에 배열된 각 서브픽셀(SP n) 내 스위칭 트랜지스터(SWT)의 게이트 노드는, n 번째 서브픽셀 라인(SPL n)에 배치된 n 번째 게이트 라인(GL n)을 통해 출력되는 n 번째 스캔 신호(SCAN n)를 인가 받는다.
- [0156] n 번째 서브픽셀 라인(SPL n)에 배열된 각 서브픽셀(SP n) 내 센싱 트랜지스터(SENT)의 게이트 노드는, $n+1$ 번째 서브픽셀 라인(SPL $n+1$)에 배치된 $n+1$ 번째 게이트 라인(GL $n+1$)을 통해 출력되는 $n+1$ 번째 스캔 신호(SCAN $n+1$)를 n 번째 센싱 신호(SENSE n)로서 인가 받는다.
- [0157] 전술한 방식에 따라, 각 서브픽셀 내 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT) 각각으로 게이트 신호(SCAN, SENSE)를 개별적으로 전달함으로써, 각 서브픽셀 라인마다 배치된 1개의 게이트 라인만으로도, 즉, 1 스캔 구조만으로도, 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT)의 온-오프를 개별적으로 제어할 수 있다.
- [0158] 이에 따라, 1 스캔 구조를 통해 개구율을 높여주면서도, 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT)의 개별적인 온-오프 제어가 필요한 구동 모드(예: 잔상 보상 모드)를 가능하게 해줄 수 있다.
- [0159] 아래에서는, 전술한 게이트 라인 구조에 따른 4가지 구동 모드(영상 구동 모드, 잔상 보상 모드, 구동 트랜지스터 문턱전압 보상 모드, 구동 트랜지스터 이동도 보상 모드)에 대하여 설명한다.
- [0160] 도 10은 본 실시예들에 따른 유기발광표시패널(110)의 개선 구조에서, 4가지 구동 모드(영상 구동 모드, 잔상 보상 모드, 구동 트랜지스터 문턱전압 보상 모드, 구동 트랜지스터 이동도 보상 모드)에 따른 스캔 신호 타이밍도이다. 단, 9의 스캔 신호 타이밍도는, n 번째 서브픽셀 라인(SPL n)을 기준으로 한 것이다.
- [0161] 도 10을 참조하면, n 번째 서브픽셀 라인(SPL n)에 대한 영상 구동 모드에서, n 번째 스캔 신호(SCAN n)의 턴-온 레벨 전압 구간과, $n+1$ 번째 스캔 신호(SCAN $n+1$)의 턴-온 레벨 전압 구간은 일부 중첩될 수 있다.
- [0162] 도 10을 참조하면, n 번째 서브픽셀 라인(SPL n)에 대한 잔상 보상 모드에서, n 번째 스캔 신호(SCAN n)가 턴-온 레벨 전압으로 출력되는 동안, $n+1$ 번째 스캔 신호(SCAN $n+1$)가 턴-온 레벨 전압으로 출력되다가 턴-오프 레벨 전압으로 바뀌어 출력되고, n 번째 스캔 신호(SCAN n)가 턴-온 레벨 전압에서 턴-오프 레벨 전압으로 바뀌어 출력되면, $n+1$ 번째 스캔 신호(SCAN $n+1$)가 턴-온 레벨 전압으로 출력될 수 있다.
- [0163] 도 10을 참조하면, n 번째 서브픽셀 라인(SPL n)에서의 구동 트랜지스터(DRT)의 문턱전압 보상 모드에서, n 번째 스캔 신호(SCAN n)의 턴-온 레벨 전압 구간과, $n+1$ 번째 스캔 신호(SCAN $n+1$)의 턴-온 레벨 전압 구간은 중첩될 수 있다.
- [0164] 도 10을 참조하면, n 번째 서브픽셀 라인(SPL n)에서의 구동 트랜지스터(DRT)의 이동도 보상 모드에서, $n+1$ 번째 스캔 신호(SCAN $n+1$)가 턴-온 레벨 전압으로 출력되는 동안, n 번째 스캔 신호(SCAN n)가 턴-온 레벨 전압으로 출력되다가 턴-오프 레벨 전압으로 출력될 수 있다.
- [0165] 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT)가 n 타입의 트랜지스터인 경우, 턴-온 레벨 전압은 하이 레벨 게이트 전압(VGH)일 수 있고, 턴-오프 레벨 전압은 로우 레벨 게이트 전압(VGL)일 수 있다.
- [0166] 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT)가 p 타입의 트랜지스터인 경우, 턴-온 레벨 전압은 로우 레벨 게이트 전압(VGL)일 수 있고, 턴-오프 레벨 전압은 하이 레벨 게이트 전압(VGH)일 수 있다.
- [0167] 도 11 내지 도 14는 본 실시예들에 따른 유기발광표시패널(110)의 개선 구조 하에서, 영상 구동 모드에 따른 서브픽셀의 구동을 설명하기 위한 도면이다.
- [0168] 도 11을 참조하면, 영상 구동을 위한 각 스캔 신호는 2H 길이의 턴-온 레벨 전압 구간을 갖는다.
- [0169] 도 11을 참조하면, n 번째 서브픽셀 라인(SPL n)에 대한 영상 구동 모드 구간은, 타이밍 마진 확보 구간(A)과 충전 구간(B)으로 이루어진다.
- [0170] 도 11 및 도 12를 참조하면, n 번째 서브픽셀 라인(SPL n)에 대한 영상 구동 모드에서, 타이밍 마진 확보 구간(A) 동안, n 번째 서브픽셀 라인(SPL)에 배치된 n 번째 게이트 라인(GL n)에서 출력된 n 번째 스캔 신호(SCAN n)의 턴-온 레벨 전압에 의해 n 번째 서브픽셀 라인(SPL n)에 배열된 각 서브픽셀(SP n) 내 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT) 중 스위칭 트랜지스터(SWT)만 턴-온 된다.

- [0171] 이에 따라, 영상 구동용 데이터 전압이 구동 트랜지스터(DRT)의 제1노드(N1)에 인가된다.
- [0172] 여기서, 타이밍 마진 확보 구간(A)는, n번째 서브픽셀 라인(SPLn)에 배열된 각 서브픽셀(SPn) 내 센싱 트랜지스터(SENT)의 게이트 노드에 인가되는 n번째 센싱 신호(SENSEn)가 n+1번째 서브픽셀 라인(SPLn+1)에 배치된 n+1번째 게이트 라인(GLn+1)에서 출력된 n+1번째 스캔 신호(SCANn+1)이기 때문에, 필요한 타이밍 구간이다.
- [0173] 도 11 및 도 13을 참조하면, 충전 구간(B) 동안, n번째 센싱 신호(SENSEn)의 역할을 하는 n+1번째 스캔 신호(SCANn+1)의 턴-온 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 각 서브픽셀(SPn) 내 센싱 트랜지스터(SENT)도 추가로 턴-온 된다.
- [0174] 이에 따라, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2)에는 영상 구동용 데이터 전압과 기준전압이 인가되어, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2)의 전위차에 해당하는 전압이 스토리지 캐패시터(Cstg)에 충전된다.
- [0175] 이후, n번째 스캔 신호(SCANn)의 턴-오프 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 각 서브픽셀(SPn) 내 스위칭 트랜지스터(SWT)가 턴-오프되고, n번째 센싱 신호(SENSEn)의 역할을 하는 n+1번째 스캔 신호(SCANn+1)의 턴-오프 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 각 서브픽셀(SPn) 내 센싱 트랜지스터(SENT)가 턴-오프 됨으로써, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2)가 모두 플로팅 되면, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 상승하면서 유기발광다이오드(OLED)로 전류가 공급되어, 유기발광다이오드(OLED)가 발광한다.
- [0176] 한편, 도 11 및 도 14를 참조하면, n번째 서브픽셀 라인(SPLn)에 대한 영상 구동 모드에서, 충전 구간(B) 이후, A' 구간에서는, n번째 게이트 라인(GLn)에서 출력된 n번째 스캔 신호(SCANn)의 턴-오프 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 각 서브픽셀(SPn) 내 스위칭 트랜지스터(SWT)를 턴-오프 시킨다. A' 구간에서 n번째 서브픽셀 라인(SPLn)에 배열된 각 서브픽셀(SPn) 내 센싱 트랜지스터(SENT)는 턴-온 상태로 유지된다. 이러한 A' 구간은 n+1번째 서브픽셀 라인(SPLn+1)에 대한 영상 구동 모드를 위한 타이밍 마진 확보 구간에 해당할 수 있다.
- [0177] 전술한 바와 같이, n번째 서브픽셀 라인(SPLn)에 대한 영상 구동 모드에서, n번째 스캔 신호(SCANn)의 턴-온 레벨 전압 구간과, n+1번째 스캔 신호(SCANn+1)의 턴-온 레벨 전압 구간은 일부 중첩될 수 있다.
- [0178] 즉, n번째 서브픽셀 라인(SPLn)에 대한 영상 구동 모드에서, n번째 스캔 신호(SCANn)의 턴-온 레벨 전압 구간의 후반부 구간이, n+1번째 스캔 신호(SCANn+1)의 턴-온 레벨 전압 구간의 전반부 구간과 중첩될 수 있다.
- [0179] 이를 통해, n+1번째 서브픽셀 라인(SPLn+1)에 배치된 n+1번째 게이트 라인(GLn+1)에서 출력된 n+1번째 스캔 신호(SCANn+1)를 n번째 서브픽셀 라인(SPLn)에 배열된 각 서브픽셀(SPn) 내 센싱 트랜지스터(SENT)의 게이트 노드에 인가되는 n번째 센싱 신호(SENSEn)로 활용하더라도, 정상적인 영상 구동을 가능하게 해줄 수 있다.
- [0180] 도 15 내지 도 17은 본 실시예들에 따른 유기발광표시패널(110)의 개선 구조 하에서, 잔상 보상 모드(OLED 열화 센싱을 통한 OLED 열화 보상 모드)에 따른 서브픽셀의 구동을 설명하기 위한 도면이다.
- [0181] 도 15 내지 도 17을 참조하면, 잔상 보상 모드는, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2)를 초기화 하는 초기화 단계(D), 유기발광다이오드(OLED)의 열화를 트래킹 하는 OLED 열화 트래킹 단계(E)와, 유기발광다이오드(OLED)의 열화 정도를 나타낸 전압을 센싱하는 OLED 열화 센싱 단계(F)로 진행될 수 있다.
- [0182] 도 15를 참조하면, 초기화 단계(D)에서, 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT)를 모두 턴-온 시켜, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2)를 유기발광다이오드(OLED)의 열화 센싱용 데이터 전압(Vdata)과 기준전압(Vref)으로 초기화시킨다.
- [0183] 이때, n번째 서브픽셀 라인(SPLn)에 배치된 n번째 게이트 라인(GLn)에서 출력된 n번째 스캔 신호(SCANn)의 턴-온 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 서브픽셀(SPn) 내 스위칭 트랜지스터(SWT)를 턴-온 시킨다.
- [0184] 그리고, n+1번째 서브픽셀 라인(SPLn+1)에 배치된 n+1번째 게이트 라인(GLn+1)에서 출력된 n+1번째 스캔 신호(SCANn+1)의 턴-온 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 서브픽셀(SPn) 내 센싱 트랜지스터(SENT)를 턴-온 시킨다.
- [0185] OLED 열화 트래킹 단계(E)에서는, 센싱 트랜지스터(SENT)만을 턴-오프 시켜, 구동 트랜지스터(DRT)의 제2노드

(N2)를 플로팅 시켜, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압을 변화시킨다.

- [0186] 이때, n+1번째 서브픽셀 라인(SPLn+1)에 배치된 n+1번째 게이트 라인(GLn+1)에서 출력된 n+1번째 스캔 신호(SCANn+1)의 턴-오프 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 서브픽셀(SPn) 내 센싱 트랜지스터(SENT)를 턴-오프 시킨다.
- [0187] OLED 열화 트래킹 단계(E)에서, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 상승하다가, 유기발광다이오드(OLED)가 발광한다.
- [0188] 유기발광다이오드(OLED)가 발광할 때의 구동 트랜지스터(DRT)의 제2노드(N2)의 전압은 유기발광다이오드(OLED)의 열화 정도에 따라 달라진다.
- [0189] 따라서, OLED 열화 센싱 단계(F)에서는, 스위칭 트랜지스터(SWT)는 턴-오프 시키고, 센싱 트랜지스터(SENT)는 턴-온 시켜, 아날로그 디지털 컨버터(ADC)일 수 있는 센싱부(410)를 통해, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압을 검출하여, 유기발광다이오드(OLED)의 열화 정도를 센싱할 수 있다.
- [0190] 이때, n번째 서브픽셀 라인(SPLn)에 배치된 n번째 게이트 라인(GLn)에서 출력된 n번째 스캔 신호(SCANn)의 턴-오프 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 서브픽셀(SPn) 내 스위칭 트랜지스터(SWT)를 턴-오프 시킨다.
- [0191] 그리고, n+1번째 서브픽셀 라인(SPLn+1)에 배치된 n+1번째 게이트 라인(GLn+1)에서 출력된 n+1번째 스캔 신호(SCANn+1)의 턴-온 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 서브픽셀(SPn) 내 센싱 트랜지스터(SENT)를 턴-온 시킨다.
- [0192] 도 15 내지 도 17를 참조하면, n번째 서브픽셀 라인(SPLn)에 대한 잔상 보상 모드에서, n번째 스캔 신호(SCANn)가 턴-온 레벨 전압으로 출력되는 동안(D, E), n+1번째 스캔 신호(SCANn+1)가 D 단계에서 턴-온 레벨 전압으로 출력되다가 E 단계에서 턴-오프 레벨 전압으로 바뀌어 출력된다.
- [0193] 그리고, 도 15 내지 도 17를 참조하면, F 단계에서, n번째 스캔 신호(SCANn)가 턴-오프 레벨 전압으로 바뀌어 출력되면, n+1번째 스캔 신호(SCANn+1)가 턴-온 레벨 전압으로 출력된다.
- [0194] 전술한 바에 따르면, 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT)의 개별적인 온-오프 제어가 가능한 1스캔 구조를 통해, 잔상 보상을 위한 유기발광다이오드(OLED)의 열화 센싱 구동을 가능하게 해줄 수 있다.
- [0195] 도 18은 본 실시예들에 따른 유기발광표시패널(110)의 개선 구조 하에서, 구동 트랜지스터(DRT)의 문턱전압 보상 모드에 따른 서브픽셀의 구동을 설명하기 위한 도면이다.
- [0196] 도 18을 참조하면, 구동 트랜지스터(DRT)의 문턱전압 센싱을 통해 문턱전압을 보상하기 위한 구동 트랜지스터 문턱전압 보상 모드를 위한 G 구간 동안, n번째 서브픽셀 라인(SPLn)에 배치된 n번째 게이트 라인(GLn)에서 출력된 n번째 스캔 신호(SCANn)의 턴-온 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 서브픽셀(SPn) 내 스위칭 트랜지스터(SWT)를 턴-온 시킨다.
- [0197] 그리고, G 구간 동안, n+1번째 서브픽셀 라인(SPLn+1)에 배치된 n+1번째 게이트 라인(GLn+1)에서 출력된 n+1번째 스캔 신호(SCANn+1)의 턴-온 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 서브픽셀(SPn) 내 센싱 트랜지스터(SENT)를 턴-온 시킨다.
- [0198] 이에 따라, 구동 트랜지스터(DRT)의 제1노드(N1) 및 제2노드(N2)가 문턱전압 센싱용 데이터 전압과 기준전압으로 초기화 된다.
- [0199] G 구간 이후, n번째 서브픽셀 라인(SPLn)에 배치된 n번째 게이트 라인(GLn)에서 출력된 n번째 스캔 신호(SCANn)의 턴-오프 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 서브픽셀(SPn) 내 스위칭 트랜지스터(SWT)를 턴-오프 시킨다.
- [0200] 그리고, n+1번째 서브픽셀 라인(SPLn+1)에 배치된 n+1번째 게이트 라인(GLn+1)에서 출력된 n+1번째 스캔 신호(SCANn+1)의 턴-오프 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 서브픽셀(SPn) 내 센싱 트랜지스터(SENT)를 턴-오프 시킨다.
- [0201] 이러한 G 구간은, 구동 트랜지스터(DRT)의 제1노드(N1) 및 제2노드(N2)가 문턱전압 센싱용 데이터 전압과 기준전압으로 초기화 되는 초기화 단계 이후, 도 4의 초기화 스위치(SPRE)를 오프 시켜 n번째 서브픽셀 라인(SPLn)에 배열된 서브픽셀(SPn) 내 구동 트랜지스터(DRT)의 제2노드(N2)를 플로팅 시켜 구동 트랜지스터(DRT)의 제2노

드(N2)의 전압을 상승시키는 단계와, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 포화되면, 샘플링 스위치(SAM)가 턴-온 되어, 센싱부(410)가 구동 트랜지스터(DRT)의 제2노드(N2)의 포화된 전압이 기준전압 라인(RVL)을 통해 센싱하는 단계를 포함할 수 있다.

- [0202] 전술한 바와 같이, n번째 서브픽셀 라인(SPLn)에서의 구동 트랜지스터(DRT)의 문턱전압 보상 모드에서, n번째 스캔 신호(SCANn)의 턴-온 레벨 전압 구간과, n+1번째 스캔 신호(SCANn+1)의 턴-온 레벨 전압 구간은 중첩된다.
- [0203] 이러한 구동 방식에 따르면, 본 실시예들에 따른 특이한 게이트 라인 연결 구조 하에서도, 구동 트랜지스터 문턱전압 보상을 동일한 방식으로 제공할 수 있다.
- [0204] 도 19 및 도 20은 본 실시예들에 따른 유기발광표시패널(110)의 개선 구조 하에서, 구동 트랜지스터(DRT)의 이동도 보상 모드에 따른 서브픽셀의 구동을 설명하기 위한 도면이다.
- [0205] 도 19를 참조하면, 구동 트랜지스터(DRT)의 이동도 센싱을 통해 문턱전압을 보상하기 위한 구동 트랜지스터 이동도 보상 모드를 위한 초기화 단계에 해당하는 H 구간 동안, n번째 서브픽셀 라인(SPLn)에 배치된 n번째 게이트 라인(GLn)에서 출력된 n번째 스캔 신호(SCANn)의 턴-온 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 서브픽셀(SPn) 내 스위칭 트랜지스터(SWT)를 턴-온 시킨다.
- [0206] 그리고, H 구간 동안, n+1번째 서브픽셀 라인(SPLn+1)에 배치된 n+1번째 게이트 라인(GLn+1)에서 출력된 n+1번째 스캔 신호(SCANn+1)의 턴-온 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 서브픽셀(SPn) 내 센싱 트랜지스터(SENT)를 턴-온 시킨다.
- [0207] 이러한 초기화 단계에 해당하는 H 구간 동안, 구동 트랜지스터(DRT)의 제1노드(N1) 및 제2노드(N2)가 이동도 센싱용 데이터 전압과 기준전압으로 초기화 된다.
- [0208] 이후, I 구간 동안, n번째 서브픽셀 라인(SPLn)에 배치된 n번째 게이트 라인(GLn)에서 출력된 n번째 스캔 신호(SCANn)의 턴-오프 레벨 전압에 의해 n번째 서브픽셀 라인(SPLn)에 배열된 서브픽셀(SPn) 내 스위칭 트랜지스터(SWT)를 턴-오프 시킨다.
- [0209] 이에 따라, n번째 서브픽셀 라인(SPLn)에 배열된 서브픽셀(SPn) 내 구동 트랜지스터(DRT)의 제1노드(N1)가 플로팅 된다.
- [0210] 또한, I 구간 동안, 도 4의 초기화 스위치(SPRE)를 오프 시켜 n번째 서브픽셀 라인(SPLn)에 배열된 서브픽셀(SPn) 내 구동 트랜지스터(DRT)의 제2노드(N2)가 플로팅 된다.
- [0211] 또한, I 구간 동안, 구동 트랜지스터(DRT)의 제1노드(N1) 및 제2노드(N2)가 플로팅 되어 구동 트랜지스터(DRT)의 제1노드(N1) 및 제2노드(N2) 각각의 전압이 상승하면, 일정 시간 이후, 샘플링 스위치(SAM)가 턴-온 되어, 센싱부(410)가 구동 트랜지스터(DRT)의 제2노드(N2)의 전압을 기준전압 라인(RVL)을 통해 센싱한다.
- [0212] 전술한 바에 따르면, n번째 서브픽셀 라인(SPLn)에서의 구동 트랜지스터(DRT)의 이동도 보상 모드에서, n+1번째 스캔 신호(SCANn+1)가 턴-온 레벨 전압으로 출력되는 동안, n번째 스캔 신호(SCANn)가 턴-온 레벨 전압으로 출력되다가 턴-오프 레벨 전압으로 출력될 수 있다.
- [0213] 이러한 구동 방식에 따르면, 본 실시예들에 따른 특이한 게이트 라인 구조 하에서도, 구동 트랜지스터 이동도 보상을 동일한 방식으로 제공할 수 있다.
- [0214] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 개구율을 높여주면서도 영상 구동 및 다양한 종류의 센싱 구동이 가능한 서브픽셀 구조 및 게이트 라인 구조를 갖는 유기발광표시패널(110) 및 유기발광표시장치(100)와, 유기발광표시장치(100)의 구동방법을 제공할 수 있다.
- [0215] 본 실시예들에 의하면, 각 서브픽셀 라인마다 1개의 게이트 라인만으로도, 각 서브픽셀 내 2가지 종류의 스캔 트랜지스터(SWT, SENT)의 온-오프를 개별적으로 제어할 수 있는 게이트 라인 연결 구조 및 서브픽셀 구조를 갖는 유기발광표시패널(110) 및 유기발광표시장치(100)와, 유기발광표시장치(100)의 구동방법을 제공할 수 있다.
- [0216] 본 실시예들에 의하면, 각 서브픽셀 라인마다 1개의 게이트 라인만으로도, 각 서브픽셀 내 유기발광다이오드의 열화를 센싱하기 위한 구동을 가능하게 하는 유기발광표시패널(110) 및 유기발광표시장치(100)와, 유기발광표시장치(100)의 구동방법을 제공할 수 있다.
- [0217] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의

결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

100: 유기발광표시장치

110: 유기발광표시패널

120: 데이터 드라이버

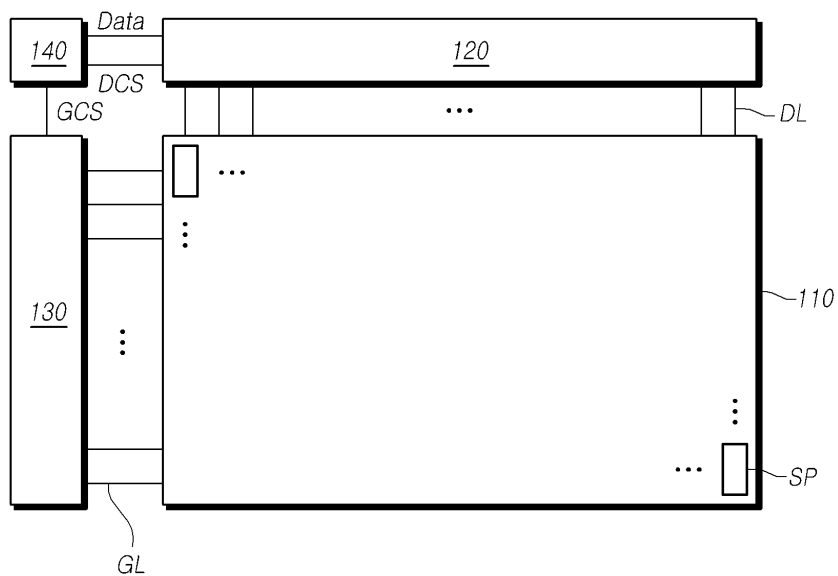
130: 스캔 드라이버

140: 컨트롤러

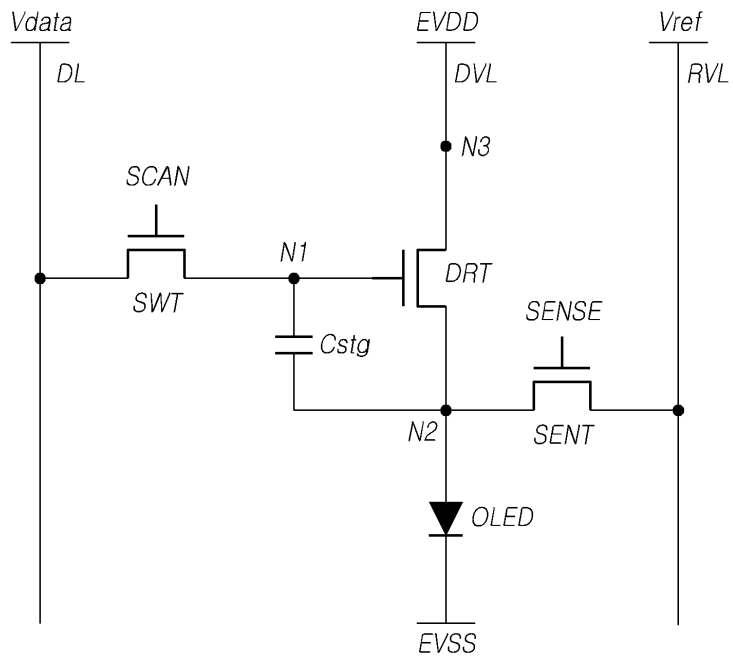
도면

도면1

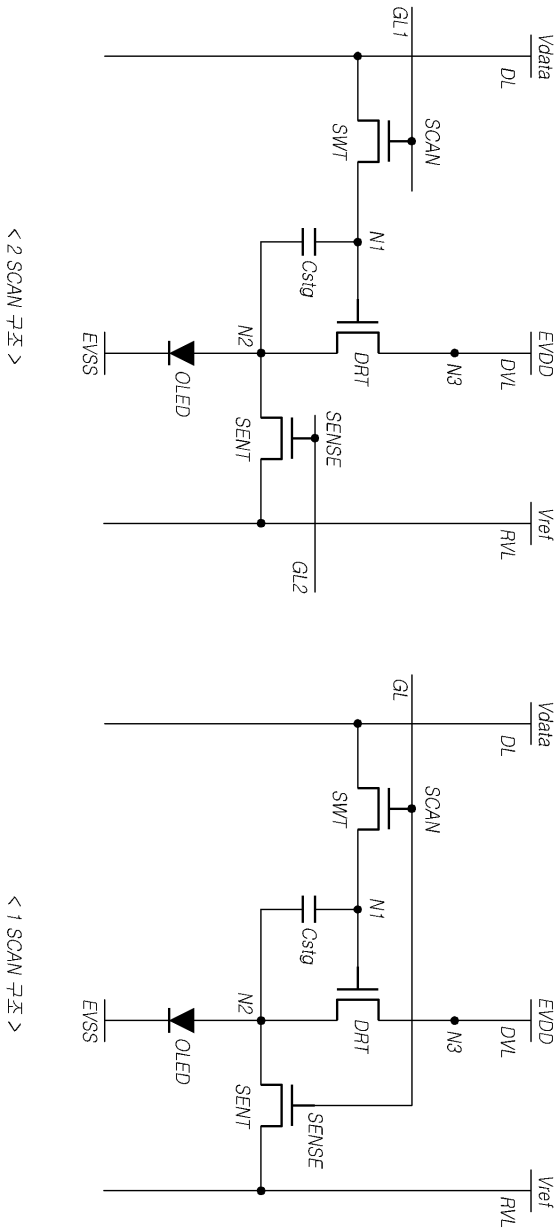
100



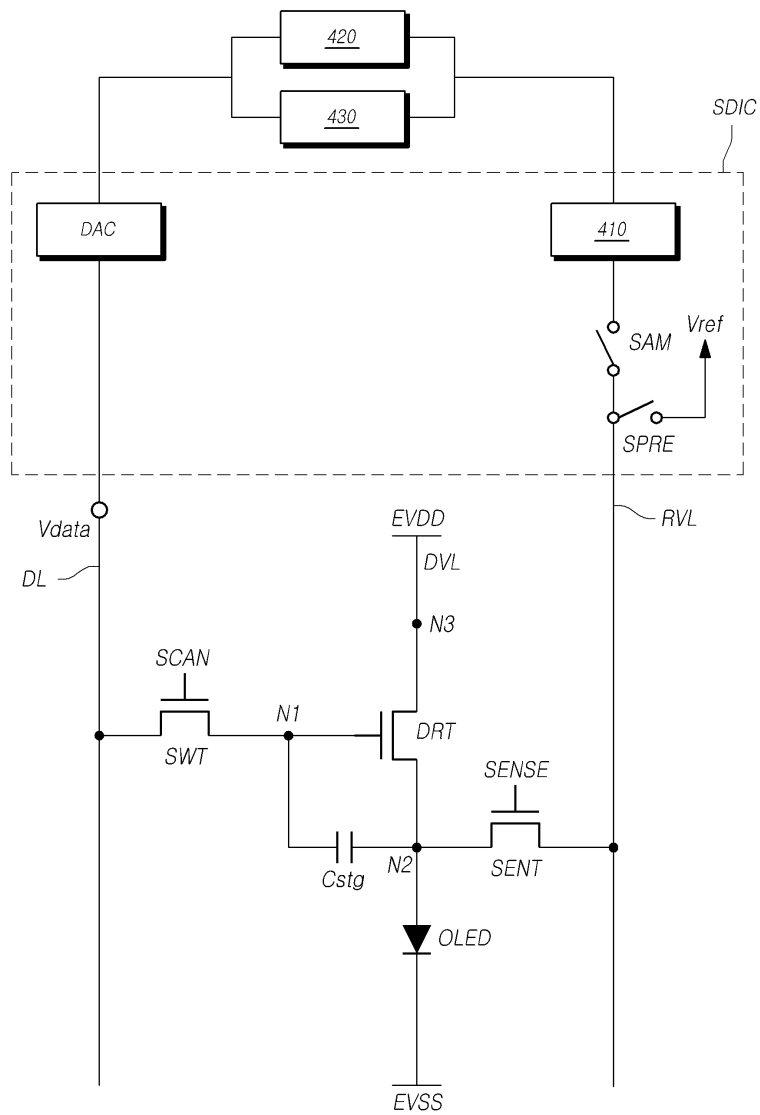
도면2



도면3

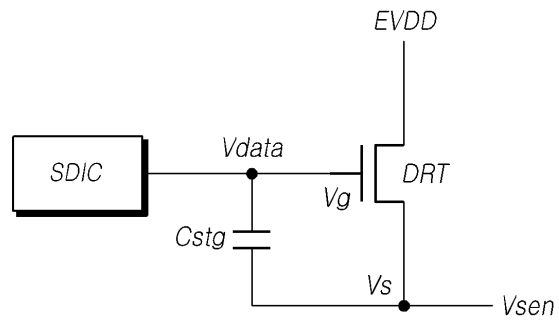


도면4

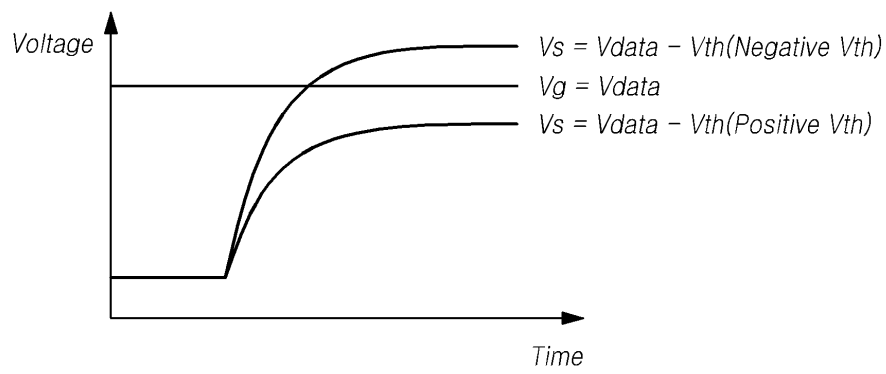


도면5

Vth Sensing

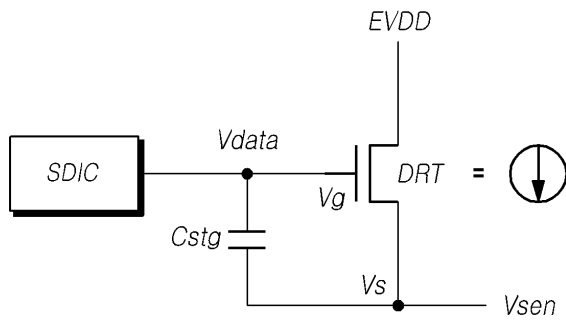


Vsen Wave

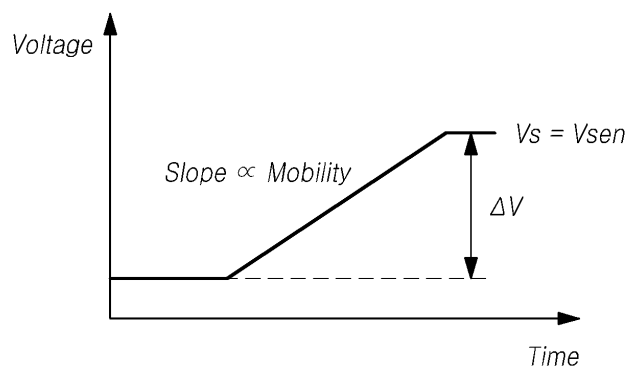


도면6

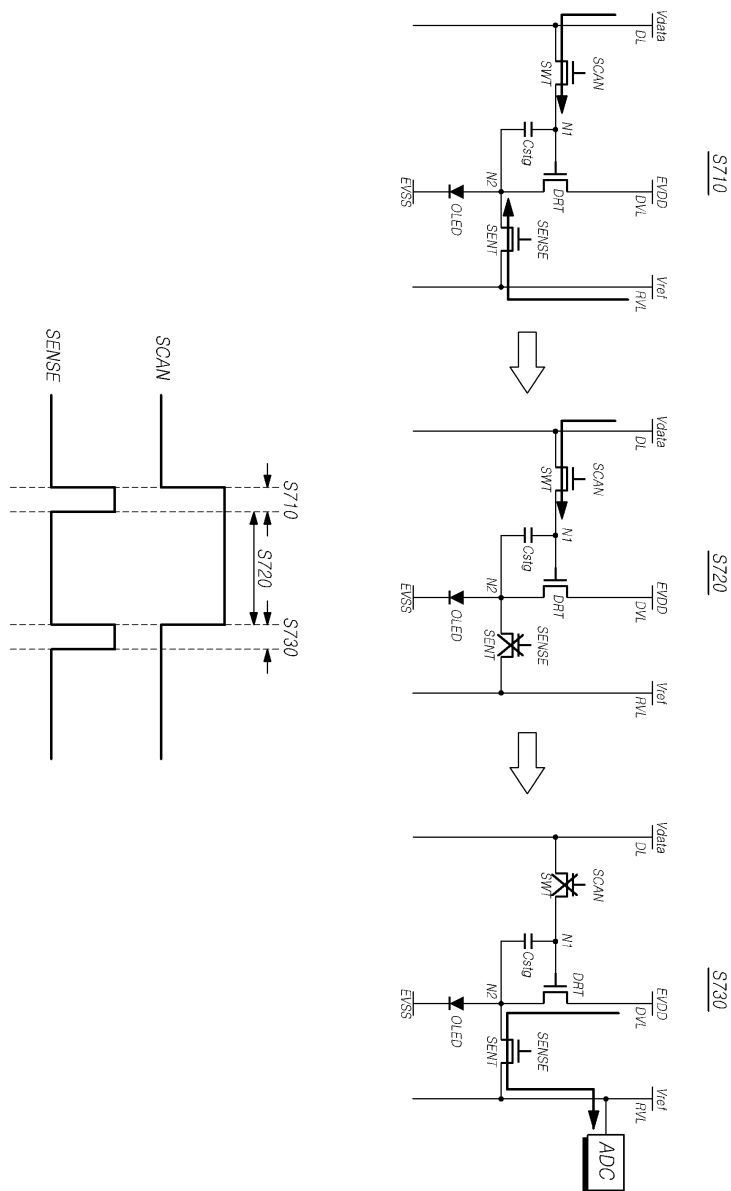
Mobility Sensing



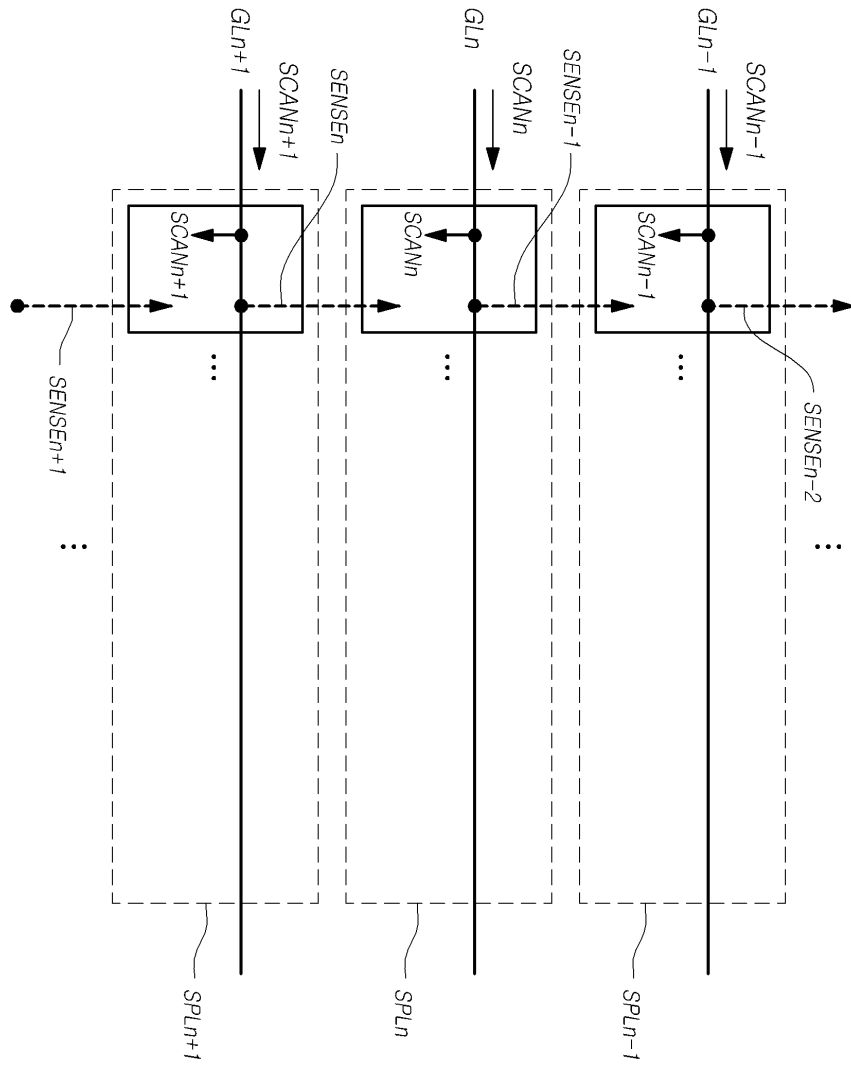
Vsen Wave



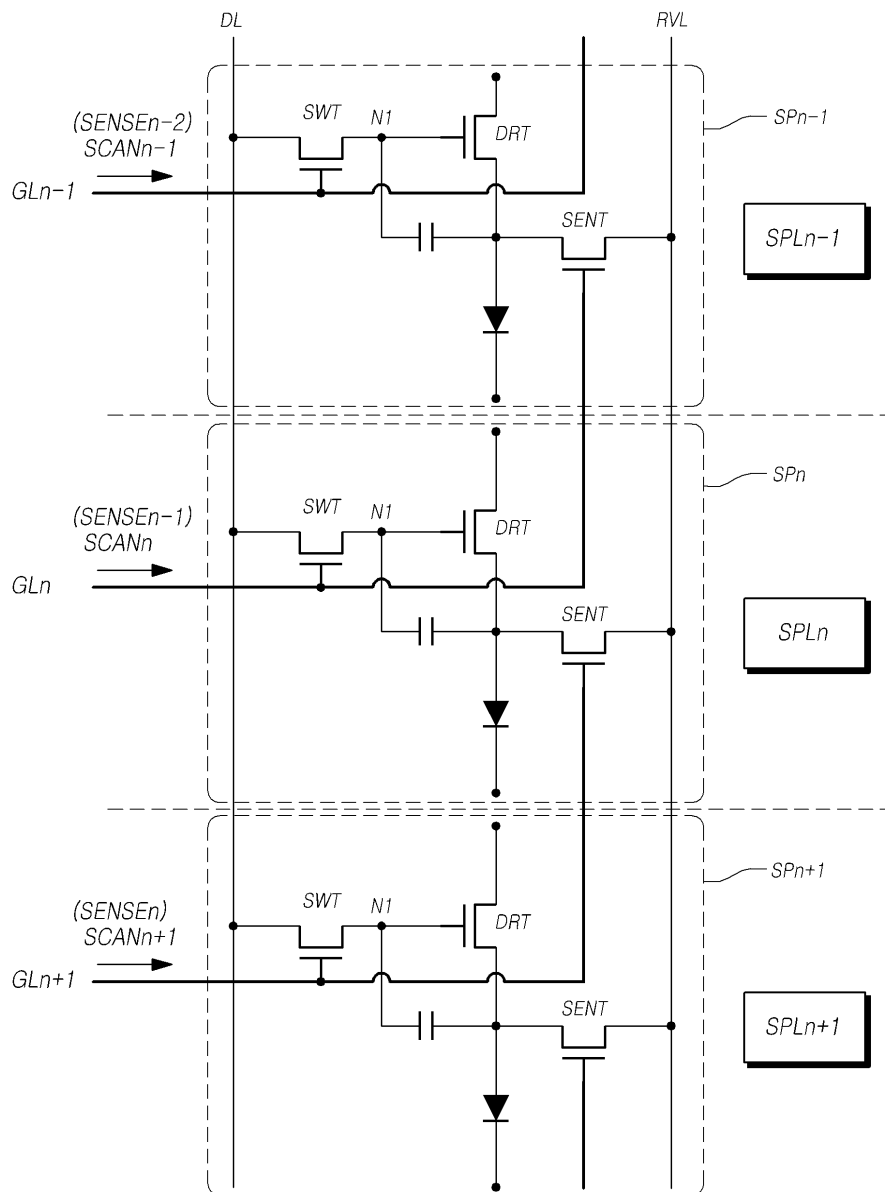
도면7



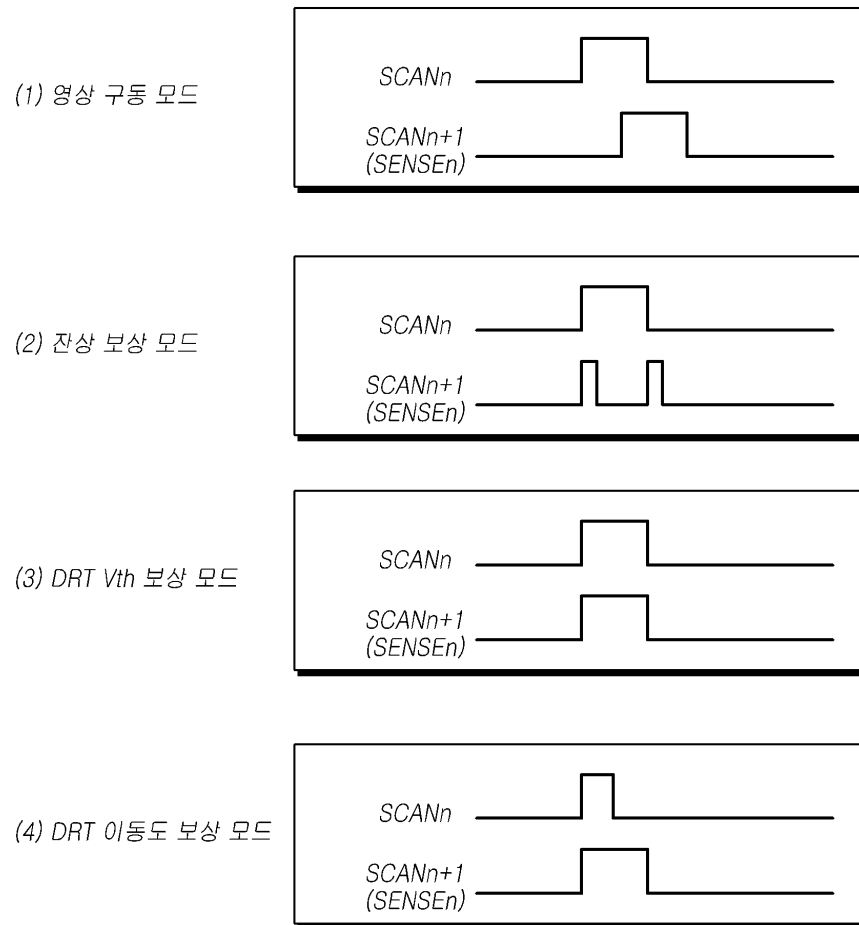
도면8



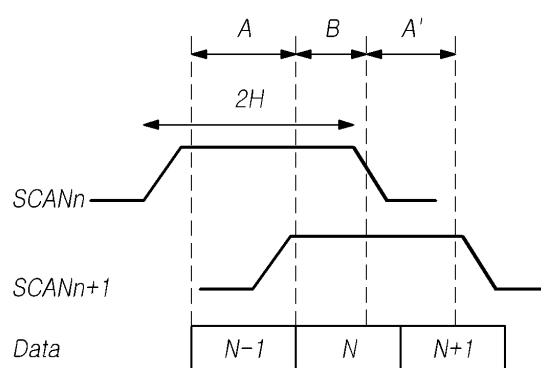
도면9



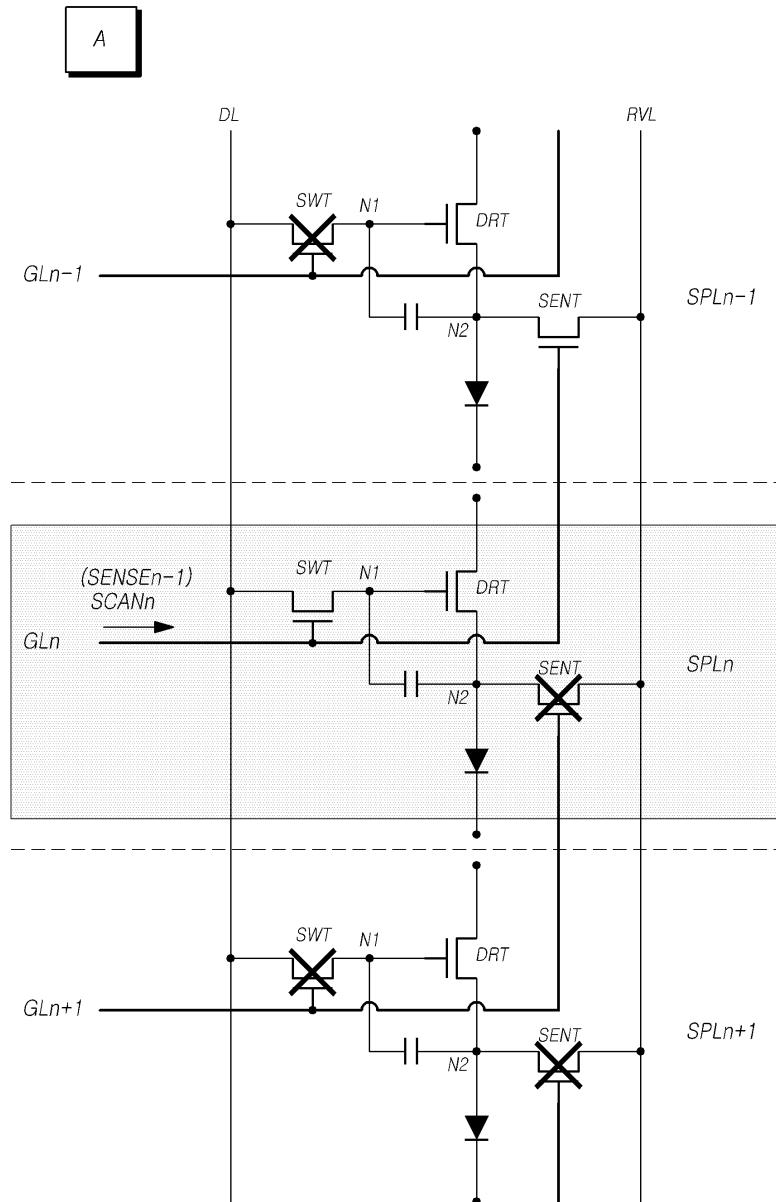
도면10



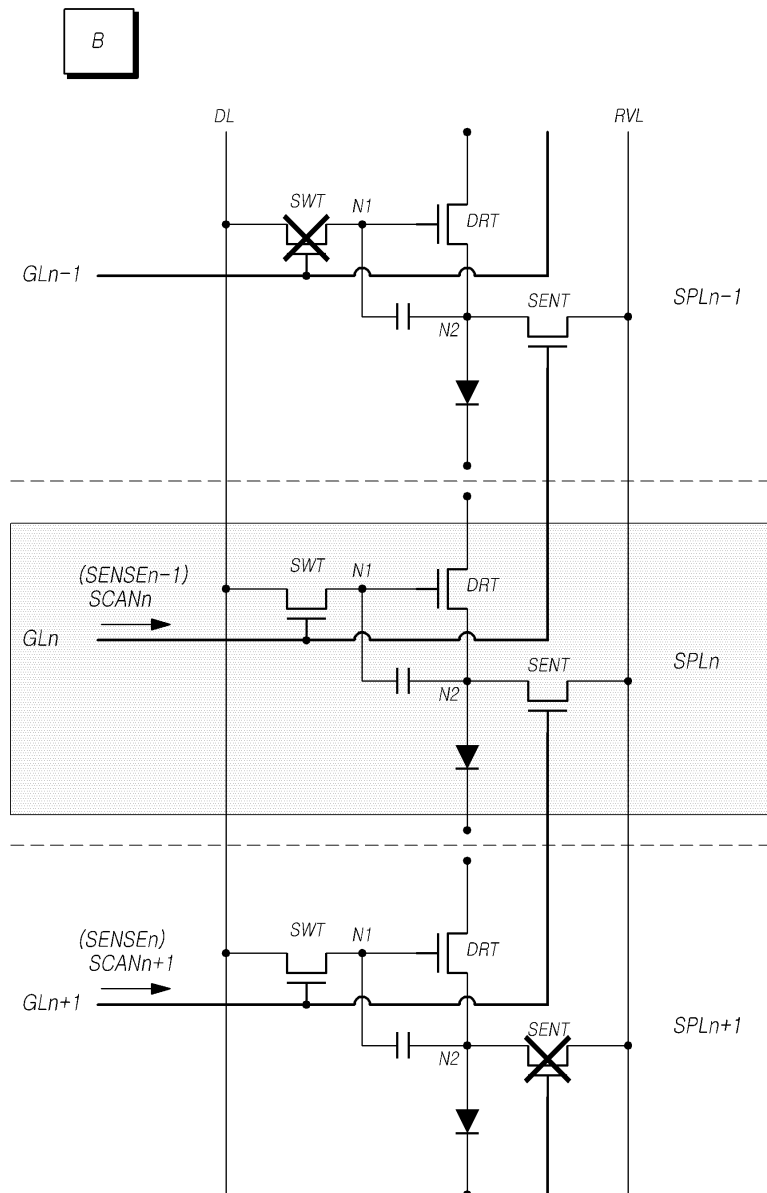
도면11



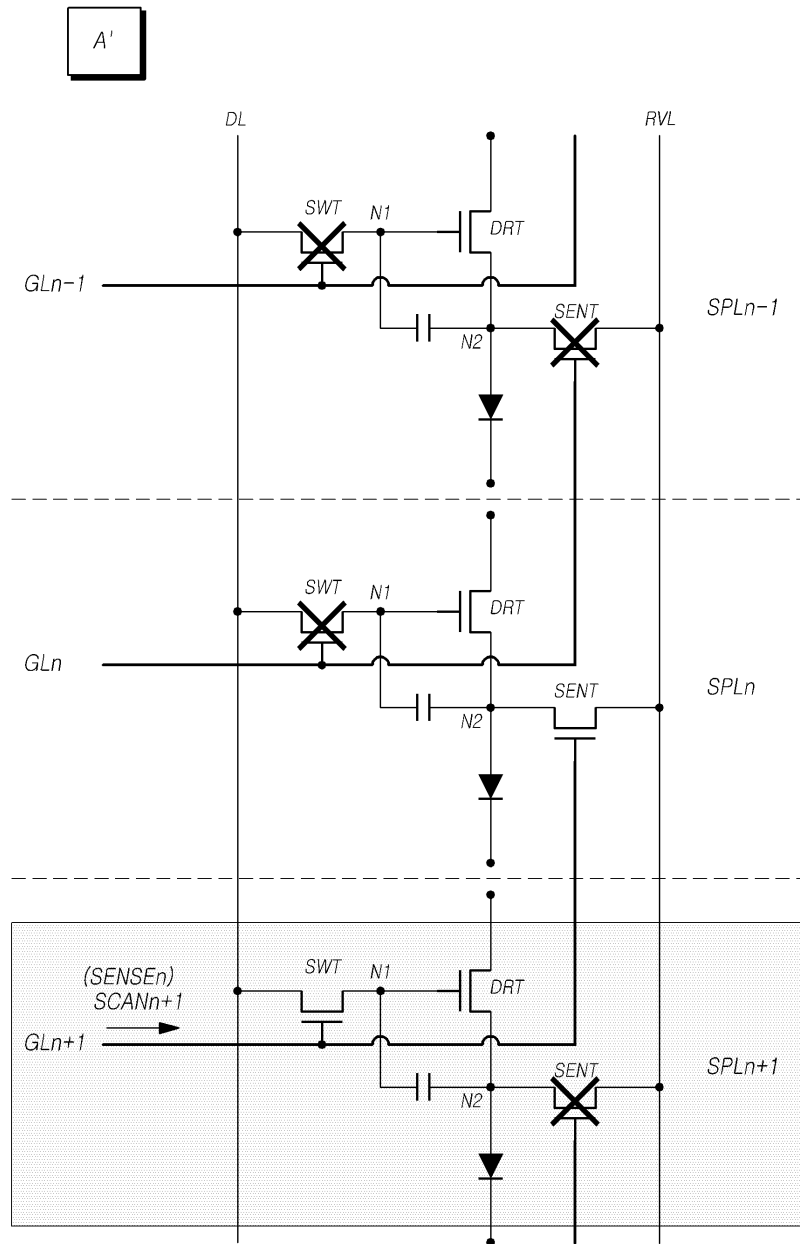
도면12



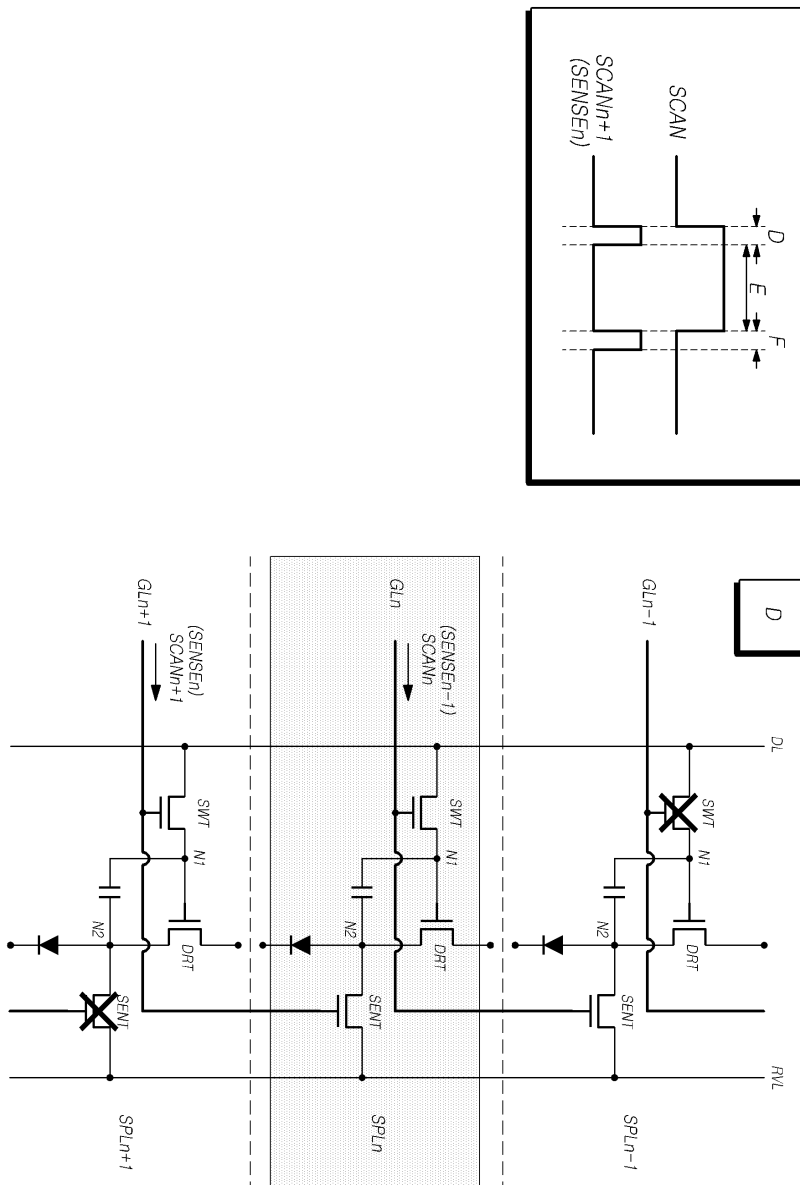
도면13



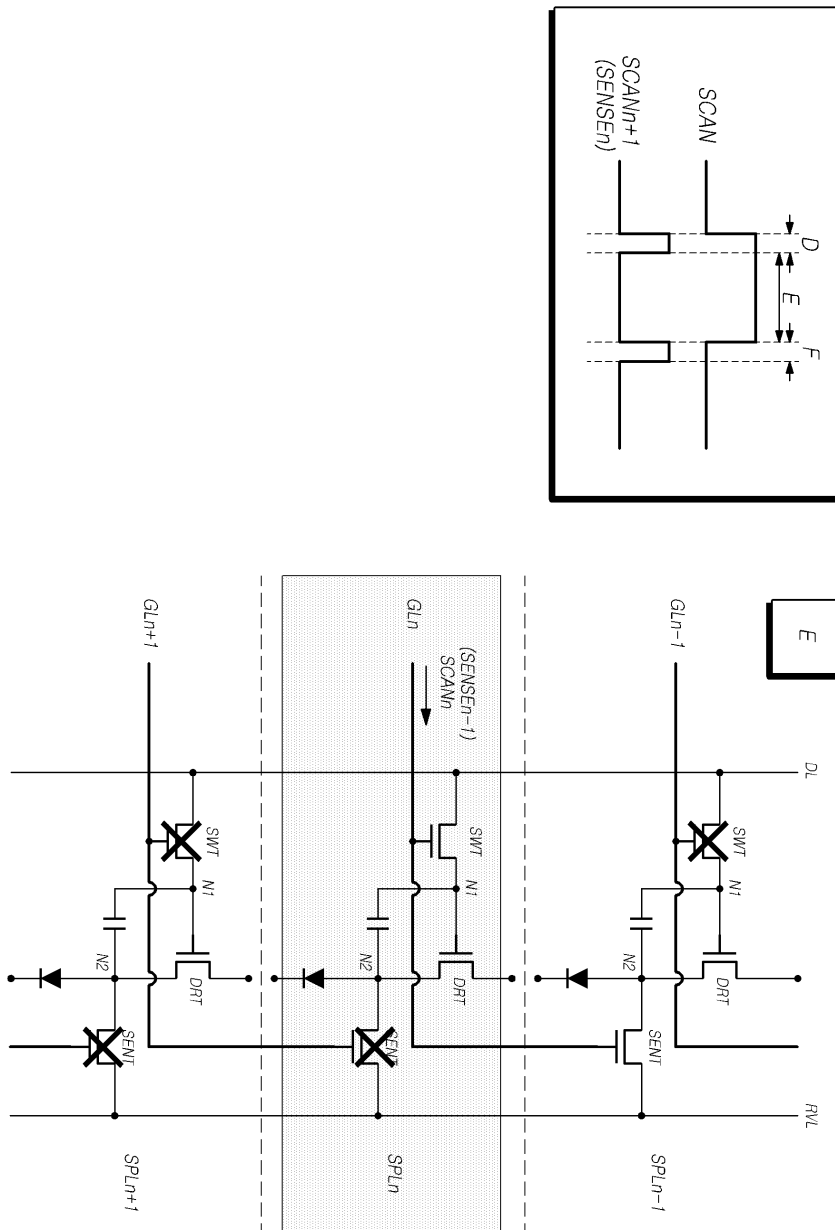
도면14



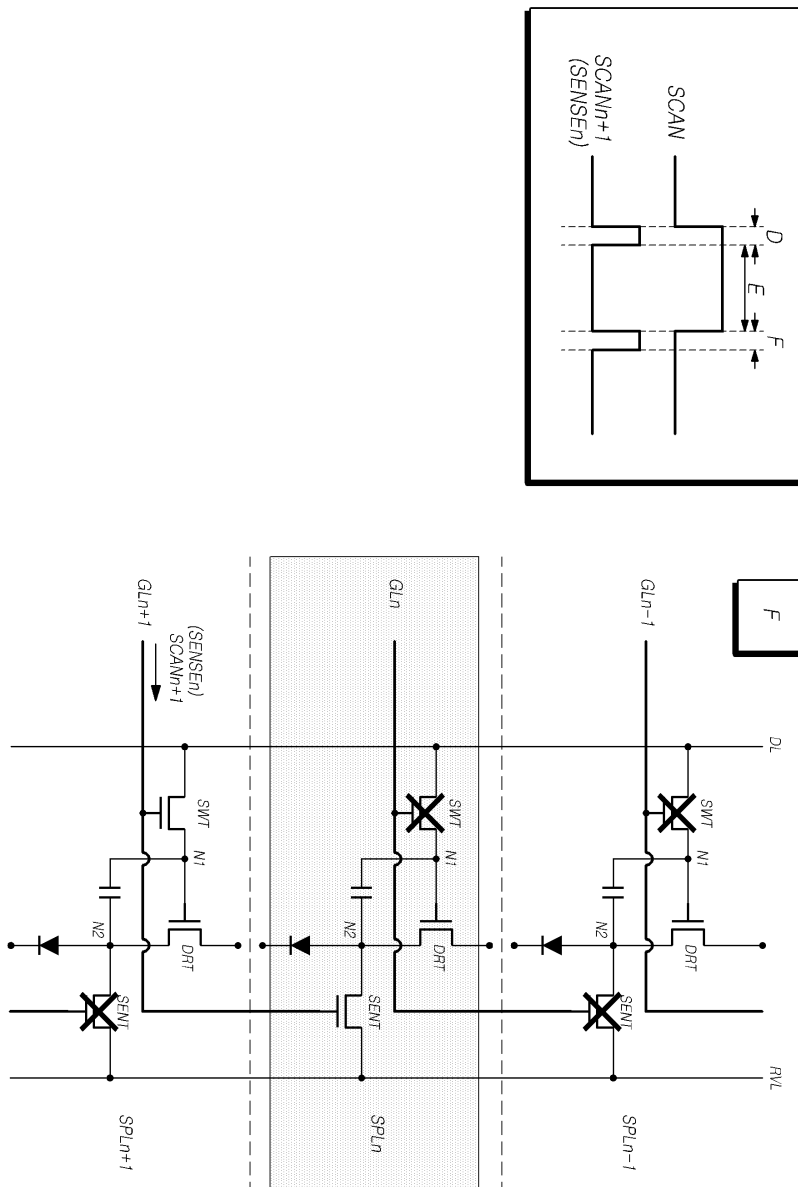
도면15



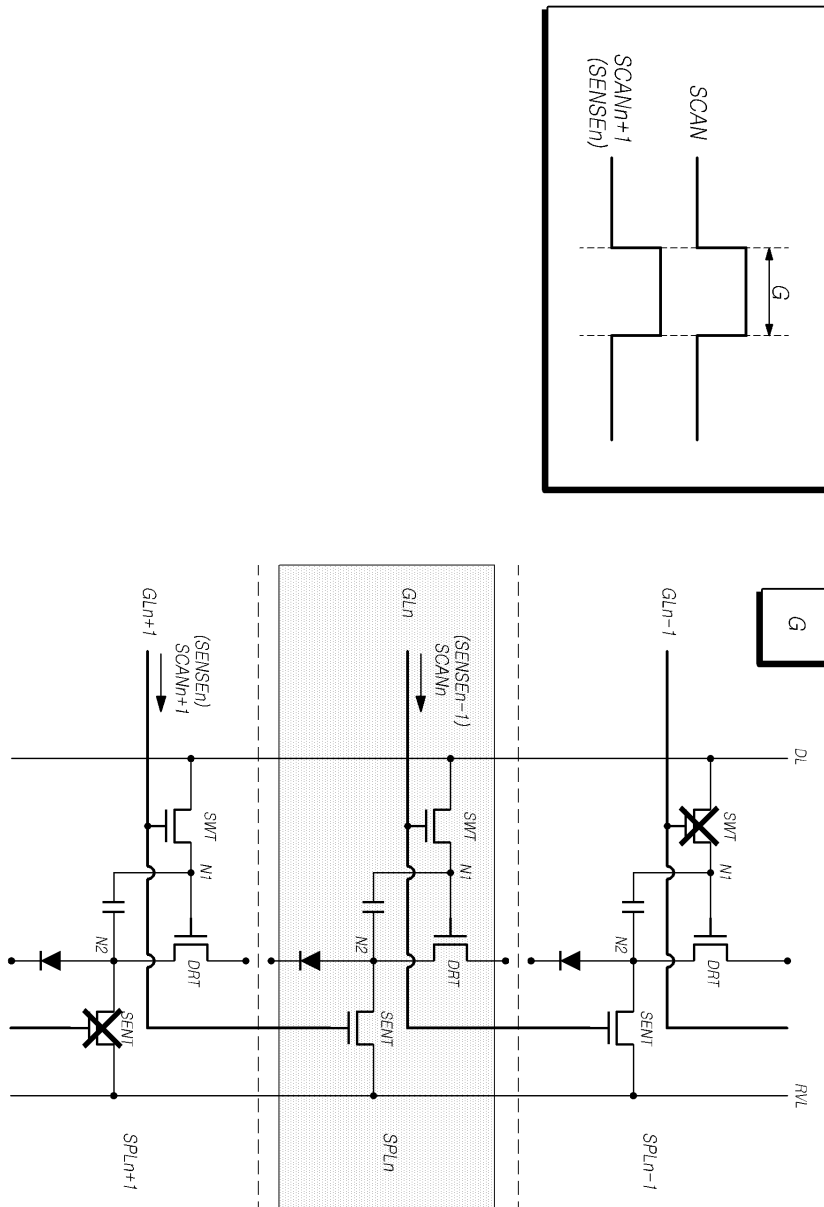
도면16



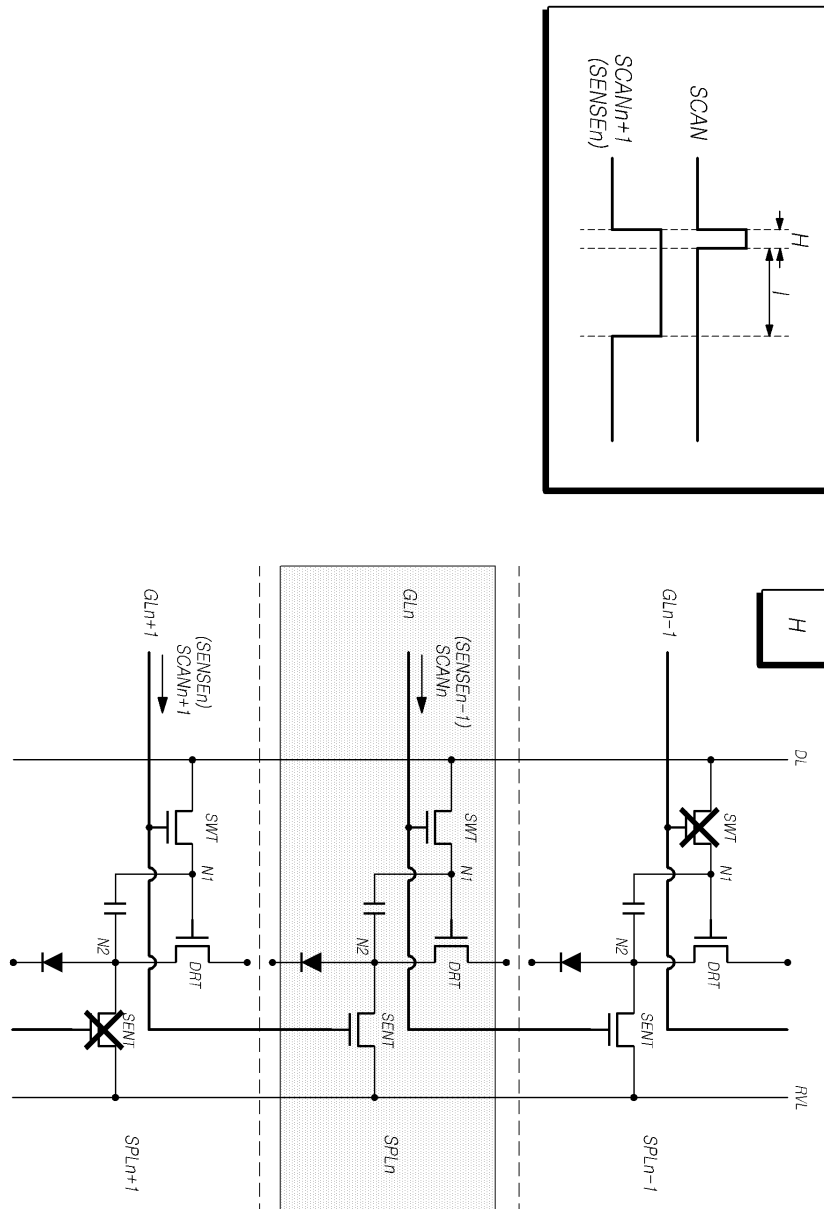
도면17



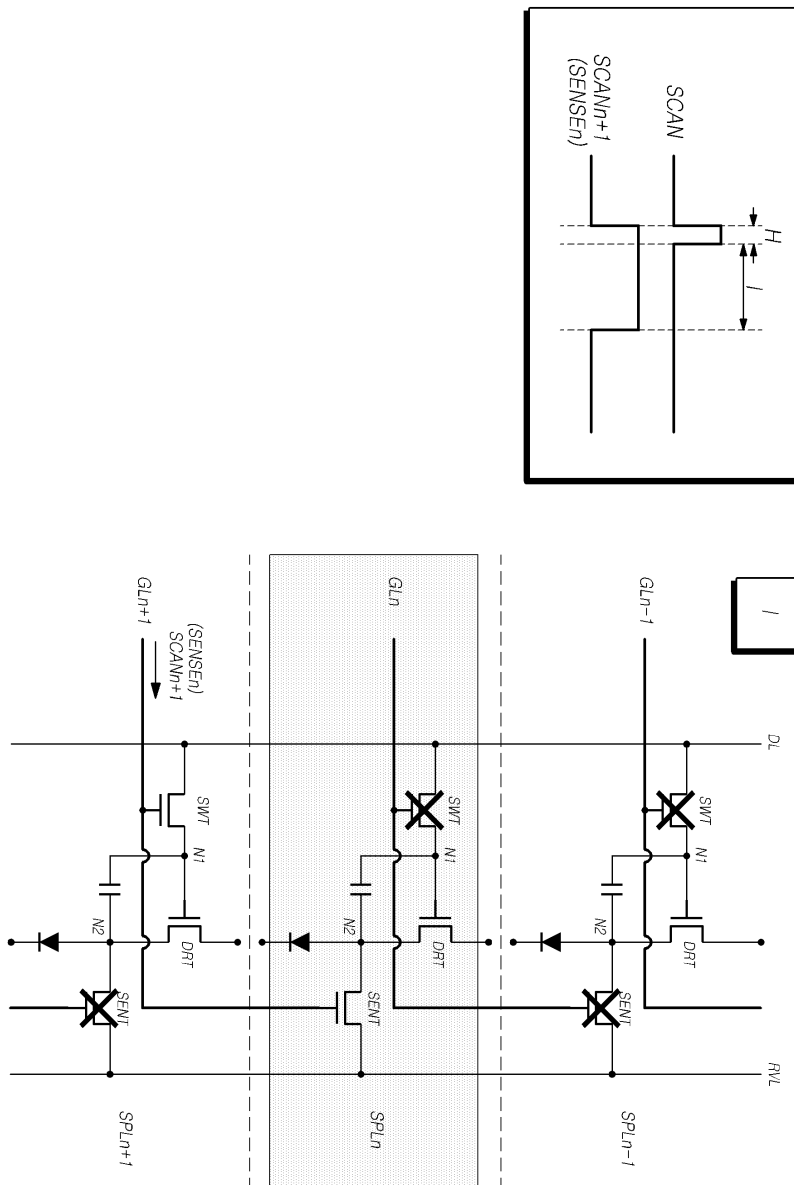
도면18



도면19



도면20



专利名称(译)	标题：有机发光显示面板，有机发光显示装置及其驱动方法		
公开(公告)号	KR1020170080993A	公开(公告)日	2017-07-11
申请号	KR1020150191421	申请日	2015-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK YONG KYU 박용규 JANG SEO KYU 장서규 LEE CHANG BOK 이창복		
发明人	박용규 장서규 이창복		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3233 G09G2320/043 G09G2300/0842 G09G2320/0257 G09G3/3291 G09G3/3258 G09G2300/043 G09G2300/0819 G09G2310/0202 G09G2320/029 G09G2320/045		
代理人(译)	Gimeungu 宋.		
外部链接	Espacenet		

摘要(译)

由于涉及这些实施例的发明是有机发光显示面板和有机发光显示装置以及有机发光显示装置的驱动方法。更具体地，关于有机发光显示面板和有机发光显示装置的驱动方法，其中每个子像素线具有子像素结构和单独控制开关的栅极线连接结构。通过这种方式，每个子像素的扫描晶体管可以在一条栅极线中进行2种类型的驱动，并且通过这种方式可以实现各种类型的传感驱动和图像驱动，甚至在提高开口率时也是如此。和有机发光显示装置。

