



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0083449
(43) 공개일자 2016년07월12일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(21) 출원번호 10-2014-0194913

(22) 출원일자 2014년12월31일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

정기영

경기도 파주시 책향기로 210 1301동 505호 (동패동, 책향기마을경남아파트)

고성민

경기도 고양시 일산동구 정발산로42번길 24 649호 (장항동, 신성하이네스트)

정원준

서울특별시 광진구 능동로32길 50 202호 (능동)

(74) 대리인

특허법인천문

전체 청구항 수 : 총 4 항

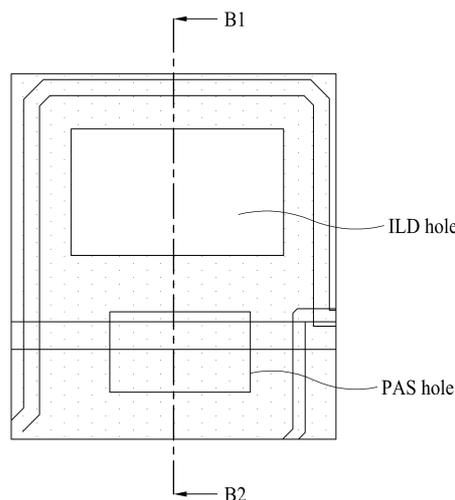
(54) 발명의 명칭 유기발광 디스플레이 장치

(57) 요약

본 발명은 층간 절연막 홀과 보호막 홀을 이격되도록 배치하여 액티브층의 침식에 의한 암점 불량을 방지한 유기발광 디스플레이 장치에 관한 것이다.

본 발명의 실시 예에 따른 유기발광 디스플레이 장치에 배치된 복수의 픽셀은 제1 방향으로 배치된 데이터 라인, 구동전원 라인, 기준전압 라인 및 제2 방향으로 배치된 스캔신호 라인, 센스신호 라인에 의해 정의된다. 상기 복수의 픽셀 각각에는 유기발광 다이오드 및 상기 유기발광 다이오드를 구동시키기 위한 픽셀 회로가 배치되어 있고, 상기 픽셀 회로는 스캔 TFT(thin film transistor), 드라이빙 TFT, 센스 TFT 및 스토리지 커패시터를 포함한다. 센스 TFT와 상기 스토리지 커패시터를 접속시키는 제1 절연층 홀과 제2 절연층 홀이 이격되도록 배치되어 있다.

대표도 - 도4



명세서

청구범위

청구항 1

제1 방향으로 배치된 데이터 라인, 구동전원 라인, 기준전압 라인 및 제2 방향으로 배치된 스캔신호 라인, 센스 신호 라인에 의해 정의된 복수의 픽셀; 및

상기 복수의 픽셀 각각에 배치된 유기발광 다이오드 및 상기 유기발광 다이오드를 구동시키기 위한 픽셀 회로; 를 포함하고,

상기 픽셀 회로는 스캔 TFT(thin film transistor), 드라이빙 TFT, 센스 TFT 및 스토리지 커패시터를 포함하고,

센스 TFT와 상기 스토리지 커패시터를 접속시키는 제1 절연층 홀과 제2 절연층 홀이 이격되도록 배치된 유기발광 디스플레이 장치.

청구항 2

제1 항에 있어서,

제1 절연층 홀과 제2 절연층 홀 중첩되지 않도록 배치된 유기발광 디스플레이 장치.

청구항 3

제2 항에 있어서,

액티브층을 덮도록 배치된 층간절연막이 제거되어 상기 제1 절연층 홀이 배치되고,

상기 액티브층과 접촉하도록 소스/드레인 메탈층이 배치되고,

상기 소스/드레인 메탈층을 덮도록 배치된 보호막이 제거되어 상기 제2 절연층 홀이 배치된 유기발광 디스플레이 장치.

청구항 4

제3 항에 있어서,

상기 센스 TFT의 제1 전극에서 연장된 투명 라인이 상기 제2 절연층 홀 내부에서 상기 소스/드레인 메탈층과 접촉하도록 배치되어, 센스 TFT의 제1 전극과 상기 스토리지 커패시터가 접속된 유기발광 디스플레이 장치.

발명의 설명

기술분야

[0001] 본 발명은 액티브층의 침식에 의한 암점 불량을 방지한 유기발광 디스플레이 장치에 관한 것이다.

배경기술

[0002] 유기발광 다이오드(OLED)를 발광시켜 화상을 표시하는 유기발광 디스플레이 장치는 구동방식에 따라 수동 매트릭스(Passive Matrix) 방식과 능동 매트릭스(Active Matrix) 방식으로 나눌 수 있다.

[0003] 수동 매트릭스 방식은 별도의 박막 트랜지스터(thin film transistor, 이하 'TFT'라 함)를 구비하지 않으면서 매트릭스 형태로 픽셀이 배열된 구성을 포함하며, 소비전력이 높아지게 되고 해상도 면에서도 한계가 있다.

[0004] 반면에, 상기 능동 매트릭스 방식은 매트릭스 형태로 배열된 픽셀 각각에 TFT가 형성된 구성을 포함하며, TFT의 스위칭 구동과 스토리지 커패시터(Cst)의 전압 충전에 의해 각각의 픽셀을 구동한다.

[0005] 따라서, 소비전력이 낮고 해상도 면에서도 수동 매트릭스 방식과 대비하여 이점이 있다. 고해상도 및 대면적을 요구하는 표시소자에는 능동 매트릭스 방식의 유기발광소자가 적합하다. 참고로, 이하 본 명세서에서는 '능동

매트릭스 방식의 유기발광 디스플레이 장치를 간략하게 '유기발광 디스플레이 장치'로 칭하도록 한다.

- [0006] 도 1은 종래 기술에 따른 유기발광 디스플레이 장치의 픽셀 구조를 설명하기 위한 도면이다. 도 1에서는 유기 발광 디스플레이 장치의 전체 픽셀들 중에서 하나의 픽셀을 도시하고 있다.
- [0007] 도 1을 참조하면, 디스플레이 패널의 각 픽셀은 입력되는 데이터 전류(Ioled)에 의해 발광하는 유기발광 다이오드(OLED)가 배치된 발광부(EA) 및 상기 유기발광 다이오드(OLED)를 구동시키기 위한 픽셀 회로가 배치된 구동 회로부(CA)를 포함한다.
- [0008] 디스플레이 패널에는 상기 유기발광 다이오드(OLED)와 픽셀 회로에 구동 전원 및 신호를 공급하기 위한 복수의 라인의 라인들은 데이터 라인(10), VDD 라인(20), 기준전압 라인(30), 스캔신호 라인(40), 센스신호 라인(50)을 포함한다.
- [0009] 도 1에서는 3Tr-1Cap으로 구성된 내부 보상 방식의 픽셀 회로를 도시하고 있다. 픽셀 회로는 드라이빙 TFT(60), 스캔 TFT(70), 센스 TFT(80) 및 스토리지 커패시터(90)를 포함한다.
- [0010] 여기서, 센스 TFT(80)의 게이트 전극은 센스신호 라인(50)과 접속되어 있고, 센스 TFT(80)의 제1 전극은 스토리지 커패시터(80)와 접속되어 있고, 센스 TFT(80)의 제2 전극은 기준전압 라인(30)과 접속되어 있다.
- [0011] 도 2는 도 1에 도시된 A 부분을 확대하여 나타내는 도면 및 A 부분의 단면도이다.
- [0012] 도 2를 참조하면, 센스 TFT(80)의 제1 전극에서 ITO로 연장된 라인과 스토리지 커패시터(90)가 접속된 부분을 도시하고 있다.
- [0013] 버퍼층(91) 상에는 액티브층(92)이 배치되어 있고, 액티브층(92)을 덮도록 층간절연막(93, ILD: Inter Layer Dielectric)이 배치되어 있다. 층간절연막(93) 상에는 소스/드레인 메탈층(94)이 배치되고, 소스/드레인 메탈층(94)을 덮도록 보호막(95)이 배치되어 있다.
- [0014] 센스 TFT(80)의 제1 전극과 스토리지 커패시터(90)를 접속시키기 위해서, 액티브층(92)과 중첩된 부분의 층간절연막(93)을 제거하여 층간절연막 홀(ILD hole)을 형성한다. 그리고, 층간절연막 홀(ILD hole)과 중첩된 부분의 보호막(95)을 제거하여 보호막 홀(PAS hole)을 형성한다.
- [0015] 이와 같이, 층간절연막 홀(ILD hole)과 보호막 홀(PAS hole)이 중첩되도록 배치되어 있다. 제조 공정에서 층간절연막 홀(ILD hole)을 형성한 후, 보호막 홀(PAS hole)을 형성할 때 하부에 배치된 액티브층(92)에 침식이 발생하는 문제점이 있다.
- [0016] 층간절연막 홀(ILD hole)과 보호막 홀(PAS hole)이 중첩되도록 배치된 구조에서, 보호막 홀(PAS hole)을 형성할 때 이용되는 에천트(etchant)가 층간절연막 홀(ILD hole) 하부로 침투하여, 층간절연막(93)이 유실되고 액티브층(92)이 침식되게 된다.
- [0017] 이러한, 층간절연막 홀(ILD hole)이 유실과 액티브층(92)이 침식된 픽셀은 유기발광 다이오드(OLED)가 정상적으로 발광할 수 없어 암점 불량 발생 하는 문제점이 있다.
- [0018] 이상 설명한 배경기술에 기재된 픽셀 구조 및 층간절연막 홀(ILD hole)과 보호막 홀(PAS hole)의 배치 구조는 본 출원의 발명자가 본 발명의 도출을 위해 보유하고 있었거나, 본 발명의 도출 과정에서 습득한 기술 정보로서 반드시 본 발명의 출원 전에 일반 공중에게 공개된 공지기술이라 할 수는 없다.

발명의 내용

해결하려는 과제

- [0019] 본 발명은 앞에서 설명한 문제점들을 해결하기 위한 것으로서, 액티브층의 침식에 의한 암점 불량을 방지한 유기발광 디스플레이 장치를 제공하는 것을 기술적 과제로 한다.
- [0020] 위에서 언급된 본 발명의 기술적 과제 외에도, 본 발명의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0021] 앞에서 설명한 기술적 과제를 달성하기 위한 본 발명의 실시 예에 따른 유기발광 디스플레이 장치에 배치된 복

수의 픽셀은 제1 방향으로 배치된 데이터 라인, 구동전원 라인, 기준전압 라인 및 제2 방향으로 배치된 스캔신호 라인, 센스신호 라인에 의해 정의된다. 상기 복수의 픽셀 각각에는 유기발광 다이오드 및 상기 유기발광 다이오드를 구동시키기 위한 픽셀 회로가 배치되어 있고, 상기 픽셀 회로는 스캔 TFT(thin film transistor), 드라이빙 TFT, 센스 TFT 및 스토리지 커패시터를 포함한다. 센스 TFT와 상기 스토리지 커패시터를 접속시키는 제 1 절연층 홀과 제2 절연층 홀이 이격되도록 배치되어 있다.

발명의 효과

- [0022] 본 발명의 실시 예에 따른 유기발광 디스플레이 장치는 층간 절연막 홀과 보호막 홀을 이격되도록 배치하여 액티브층의 침식에 의한 압점 불량을 방지할 수 있다.
- [0023] 본 발명의 실시 예에 따른 유기발광 디스플레이 장치는 층간 절연막 홀과 보호막 홀을 이격되도록 배치하여 층간 절연막의 유실을 방지할 수 있다.
- [0024] 위에서 언급된 본 발명의 특징 및 효과들 이외에도 본 발명의 실시 예들을 통해 본 발명의 또 다른 특징 및 효과들이 새롭게 파악 될 수도 있을 것이다.

도면의 간단한 설명

- [0025] 도 1은 종래 기술에 따른 유기발광 디스플레이 장치의 픽셀 구조를 설명하기 위한 도면이다.
- 도 2는 도 1에 도시된 A 부분을 확대하여 나타내는 도면 및 A 부분의 단면도이다.
- 도 3은 본 발명의 실시 예에 따른 유기발광 디스플레이 장치의 픽셀 구조를 나타내는 도면이다.
- 도 4는 도 3에 도시된 B 부분을 확대하여 나타내는 도면이다.
- 도 5는 도 4에 도시된 B1-B2 선에 따른 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0026] 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명의 핵심 구성과 관련이 없는 경우 및 본 발명의 기술분야에 공지된 구성과 기능에 대한 상세한 설명은 생략될 수 있다.
- [0027] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시 예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시 예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시 예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0028] 본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다.
- [0029] 본 발명의 실시 예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0030] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0031] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0032] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0033] '적어도 하나'의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야

한다. 예를 들어, '제1 항목, 제 2 항목 및 제 3 항목 중에서 적어도 하나'의 의미는 제1 항목, 제 2 항목 또는 제 3 항목 각각 뿐만 아니라 제1 항목, 제 2 항목 및 제 3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미한다.

- [0034] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0035] 본 발명의 여러 실시 예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시 예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0036] 도면을 참조한 설명에 앞서, 본 발명의 실시 예에 따른 유기 발광 디스플레이 장치는 디스플레이 패널 및 구동 회로부를 포함하여 구성된다.
- [0037] 구동 회로부는 데이터 드라이버, 게이트 드라이버, 타이밍 컨트롤러, 메모리 및 전원 공급부를 포함하며, 복수의 구동집적회로(Drive IC)가 실장된 인쇄회로기판 및 COF(Chip on Film)에 형성된다. FOG(Film on Glass)를 이용하여 디스플레이 패널에 전원 및 구동신호를 공급한다.
- [0038] 디스플레이 패널은 복수의 픽셀이 매트릭스 형태로 배열되어 화상이 표시되는 액티브 영역(active area)과, 복수의 링크 라인 및 로그 라인들이 형성된 비 표시 영역(non-display area)을 포함한다.
- [0039] 이하, 첨부된 도면을 참조하여 본 발명의 실시 예에 따른 유기발광 디스플레이 장치에 대하여 설명하기로 한다.
- [0040] 도 3은 본 발명의 실시 예에 따른 유기발광 디스플레이 장치의 픽셀 구조를 나타내는 도면이다.
- [0041] 도면에 도시하지 않았지만 하나의 단위 픽셀은 4색의 RWBG픽셀로 구성될 수 있으며, 도 3에서는 본 발명의 실시 예에 따른 유기발광 디스플레이 장치의 전체 픽셀들 중에서 하나의 픽셀 구조를 도시하고 있다.
- [0042] 도 3을 참조하면, 본 발명의 실시 예에 따른 유기발광 디스플레이 장치(100)의 각 픽셀은 입력되는 데이터 전류(Ioled)에 의해 발광하는 유기발광 다이오드(OLED)가 배치된 발광부(EA) 및 상기 유기발광 다이오드(OLED)를 구동시키기 위한 픽셀 회로가 배치된 구동 회로부(CA)를 포함한다.
- [0043] 디스플레이 패널의 TFT 어레이 기판에는 유기발광 다이오드(OLED)와 픽셀 회로에 구동 전원 및 신호를 공급하기 위한 복수의 라인들이 배치되어 있다.
- [0044] 복수의 라인들은 데이터 라인(110), VDD 라인(120), 기준전압 라인(130), 스캔신호 라인(140), 센스신호 라인(150)을 포함한다.
- [0045] 여기서, 데이터 라인(110), 스캔신호 라인(140) 및 센스신호 라인(150)은 픽셀마다 형성될 수 있다. 반면, VDD 라인(120) 및 기준전압 라인(130)은 하나의 단위 픽셀 또는 복수의 단위 픽셀마다 형성될 수 있다.
- [0046] 하나의 단위 픽셀이 4색의 레드, 화이트, 블루 및 그린(RWBG) 픽셀로 구성되고, 각 픽셀의 데이터 라인(110)은 수직 방향으로 배치되어 있다.
- [0047] VDD 라인(120)은 2개의 단위 픽셀 사이에 공통으로 수직 방향으로 배치되어 있고, 각 픽셀로 VDD 전압이 공급되도록 가로 방향으로 분기되어 있다. 도 3에서는 하나의 픽셀을 도시하고 있어, VDD 라인(120)이 세로 방향으로 배치된 부분은 도시되지 않았다.
- [0048] 수직으로 형성된 VDD 라인(120)이 수평방향으로 분기되어 드라이빙 TFT(160)와 접속되고, 드라이빙 TFT(160)에 구동전원(VDD)이 공급된다.
- [0049] 기준전압 라인(130)은 수직 방향으로 배치되어 있고, 하나의 단위 픽셀에 공통으로 기준전압 라인(130)이 배치되어 될 수 있다. 기준전압 라인(130)은 단위 픽셀의 중앙부에 배치될 수 있다.
- [0050] 스캔신호 라인(140)은 수평 방향으로 배치되고, 스토리지 커패시터(190)의 아래에 배치되어 있다. 센스신호 라인(150)은 수평 방향으로 배치되고, 스캔신호 라인(140)의 아래에 배치되어 있다.
- [0051] 데이터 라인(110)에는 데이터 드라이버로부터 데이터 전압이 인가된다. 데이터 전압(Vdata)은 픽셀의 드라이빙 TFT(160)의 문턱전압(Vth) 및 이동도(k)의 변화를 보상하기 위한 보상 전압이 포함될 수 있다.
- [0052] 기준전압 라인(130)에는 데이터 드라이버로부터 디스플레이 기준전압 또는 센싱 기준전압이 선택적으로 공급될

수 있다. 디스플레이 기준전압은 각 픽셀의 데이터 충전 기간 동안 각 기준전압 라인(130)에 공급된다. 센싱 기준전압은 각 픽셀의 드라이빙 TFT(160)의 문턱전압(V_{th}) 및 이동도(k)를 센싱하는 센싱 기간에 기준전압 라인(130)에 공급될 수 있다.

- [0053] 스캔신호 라인(140)에는 게이트 드라이버로부터 스캔 신호(게이트 구동 신호)가 인가된다. 그리고, 센스신호 라인(150)에는 게이트 드라이버로부터 센스신호(sense)가 인가된다.
- [0054] 도 3에서는 3Tr-1Cap으로 구성된 내부 보상 방식의 픽셀 회로를 도시하고 있다. 픽셀 회로는 드라이빙 TFT(160), 스캔 TFT(170), 센스 TFT(180) 및 스토리지 커패시터(190)를 포함한다.
- [0055] 드라이빙 TFT(160), 스캔 TFT(170) 및 센스 TFT(180)는 비정질 실리콘(a-Si), 저온다결정 실리콘(LTPSL: Low-Temperature Poly-Silicon) 또는 산화물(oxide)을 액티브(active)의 재료로 이용하여 N타입(N-type) 또는 P타입(P-type)으로 제조될 수 있다.
- [0056] 스캔 TFT(170)는 스캔신호 라인(140)에 공급되는 스캔 신호(게이트 구동 신호)에 따라 스위칭 된다. 스캔 신호에 의해 스캔 TFT(170)가 턴온되어 데이터 라인(110)에 공급되는 데이터 전압(V_{data})이 드라이빙 TFT(160)에 공급된다.
- [0057] 드라이빙 TFT(160)는 스캔 TFT(170)로부터 공급되는 데이터 전압(V_{data})에 따라 스위칭되어, 유기발광 다이오드(OLED)로 흐르는 데이터 전류(I_{oled})를 제어한다. 드라이빙 TFT(160)가 턴온되면 VDD 라인(120)을 통해 인가된 구동 전류가 유기발광 다이오드(OLED)에 입력되어 유기발광 다이오드(OLED)가 발광하게 된다.
- [0058] 센스 TFT(180)의 게이트 전극은 센스신호 라인(150)과 접속되어 있고, 센스 TFT(80)의 제1 전극(예를 들면, 소스 전극)은 스토리지 커패시터(180)와 접속되어 있고, 센스 TFT(80)의 제2 전극(예를 들면, 드레인 전극)은 기준전압 라인(130)과 접속되어 있다.
- [0059] 센스신호 라인(150)에 인가되는 센스신호(sense)에 의해서 센스 TFT(180)가 스위칭 된다. 센스 TFT(180)의 스위칭에 의해 유기발광 다이오드(OLED)의 애노드 전극의 전압이 기준전압으로 초기화 된다.
- [0060] 그러나, 이에 한정되지 않고, 외부보상 방식의 경우에는 센스 TFT(180)의 스위칭에 의해 유기발광 다이오드(OLED)의 애노드 전극으로 공급되는 데이터 전류(I_{oled})를 센싱하고, 각 픽셀의 센싱 값에 따라 각 픽셀에 공급되는 데이터 전압을 보상하여 드라이빙 TFT(160)의 문턱전압(V_{th}) 및 이동도(mobility) 특성의 변화를 보상할 수 있다.
- [0061] 도 4는 도 3에 도시된 B 부분을 확대하여 나타내는 도면이고, 도 5는 도 4에 도시된 B1-B2 선에 따른 단면도이다.
- [0062] 도 4 및 도 5를 참조하면, 센스 TFT(180)의 제1 전극에서 ITO로 연장된 라인과 스토리지 커패시터(190)가 접속된 부분을 도시하고 있다.
- [0063] 버퍼층(191) 상에는 액티브층(192)이 배치되어 있고, 액티브층(192)을 덮도록 층간절연막(193, ILD: Inter Layer Dielectric)이 배치되어 있다. 층간절연막(193)은 산화 실리콘(SiO_2) 또는 질화 실리콘($SiNx$)의 단일막으로 형성될 수 있고, 산화 실리콘(SiO_2)으로 형성된 제1 막과 질화 실리콘($SiNx$)으로 형성된 제2 막으로 형성될 수도 있다.
- [0064] 층간절연막(193) 상에는 소스/드레인 메탈층(194)이 배치되고, 소스/드레인 메탈층(194)을 덮도록 보호막(195)이 배치되어 있다. 보호막(195)은 산화 실리콘(SiO_2) 또는 질화 실리콘($SiNx$)의 단일막으로 형성될 수 있고, 산화 실리콘(SiO_2)으로 형성된 제1 막과 질화 실리콘($SiNx$)으로 형성된 제2 막으로 형성될 수도 있다.
- [0065] 소스/드레인 메탈층(194)은 몰리브덴(Mo), 티타늄(Ti), 알루미늄(Al) 또는 구리(Cu)를 재료로 이용하여 단일층(single layer) 구조로 형성될 수 있다. 다른 예로서, 소스/드레인 메탈층(194)은 몰리브덴(Mo), 티타늄(Ti), 알루미늄(Al) 또는 구리(Cu)의 재료 중 적어도 2개의 재료를 이용한 복층(multi layer) 구조로 형성될 수도 있다.
- [0066] 본 발명의 실시 예에 따른 유기발광 디스플레이 장치는 센스 TFT(180)와 스토리지 커패시터(190)의 접속 구조가 이중 콘택 구조로 배치되어 있고, 층간절연막 홀(ILD hole)과 보호막 홀(PAS hole)이 절연층을 사이에 두고 이격되도록 배치되어 있다.

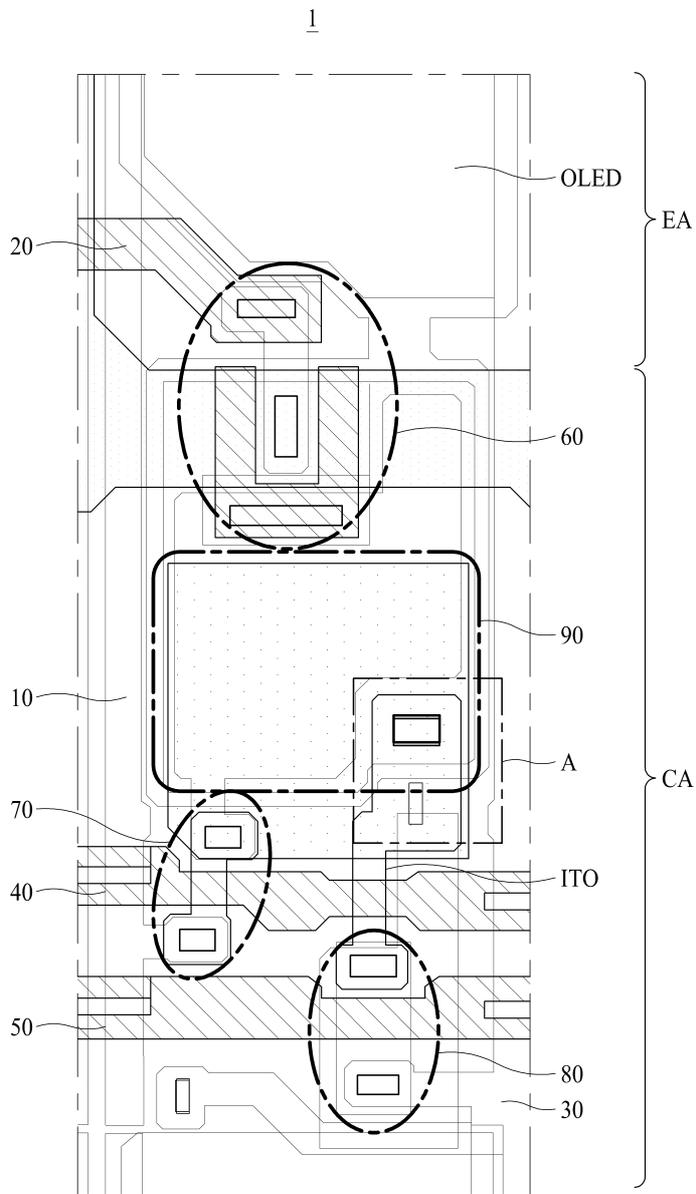
- [0067] 구체적으로, 센스 TFT(180)의 제1 전극과 스토리지 커패시터(190)를 접속시키기 위해서, 액티브층(92)과 중첩된 부분의 층간절연막(13)을 제거하여 층간절연막 홀(ILD hole)을 형성하였다.
- [0068] 층간절연막 홀(ILD hole)에 의해서 액티브층(192)이 노출되고, 층간절연막 홀(ILD hole) 내에서 액티브층(192)과 소스/드레인 메탈층(193)이 접속된다.
- [0069] 그리고, 층간절연막 홀(ILD hole)과 중첩되지 않도록, 일정 거리를 두고 이격된 부분에서 보호막(195)의 일부를 제거하여 보호막 홀(PAS hole)을 형성한다.
- [0070] 보호막 홀(PAS hole)에 의해서 소스/드레인 메탈층(193)의 상면이 노출되고, 센스 TFT(180)의 제1 전극에서 ITO로 연장된 투명 라인이 보호막 홀(PAS hole) 내부에 배치되어 소스/드레인 메탈층(194)과 접속된다. 이를 통해, 센스 TFT(180)의 제1 전극과 스토리지 커패시터(190)가 접속된다.
- [0071] 이와 같이, 층간절연막 홀(ILD hole)과 보호막 홀(PAS hole) 사이에는 층간절연막(193) 및 보호막(195)이 배치되어 있고, 층간절연막 홀(ILD hole)과 보호막 홀(PAS hole)을 중첩되지 않도록 이격시켜 배치한다.
- [0072] 층간절연막 홀(ILD hole)과 보호막 홀(PAS hole)이 중첩되지 않도록 배치되어 있어, 제조 공정에서 층간절연막 홀(ILD hole)을 형성한 후, 보호막 홀(PAS hole)을 형성할 때 보호막(195)의 에천트로 인한 액티브층(192)의 침식을 방지할 수 있다.
- [0073] 또한, 보호막(195)의 에천트가 층간절연막(193)의 하부로 침투하지 않아 층간절연막(193)이 유실되는 것도 방지할 수 있다.
- [0074] 본 발명이 속하는 기술분야의 당 업자는 상술한 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다.
- [0075] 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

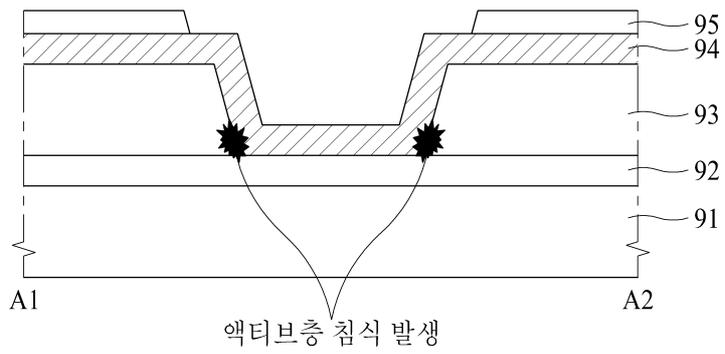
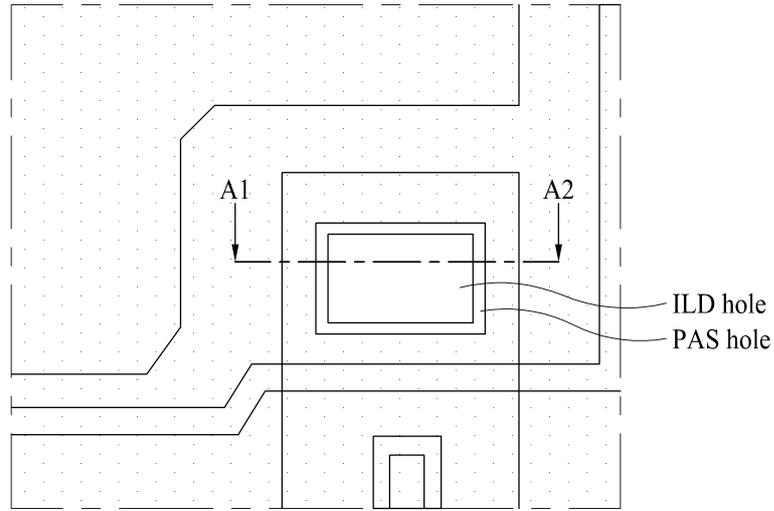
- [0076] 100: 디스플레이 패널
- 110: 데이터 라인
- 120: VDD 라인
- 140: 스캔신호 라인
- 150: 센스신호 라인
- 160: 드라이빙 TFT
- 170: 스캔 TFT
- 180: 센스 TFT
- 190: 스토리지 커패시터
- 191: 버퍼층
- 192: 액티브층
- 193: 층간절연막
- 194: 소스/드레인 메탈층
- 195: 보호막
- PAS hole: 보호막 홀
- ILD hole: 층간절연막 홀

도면

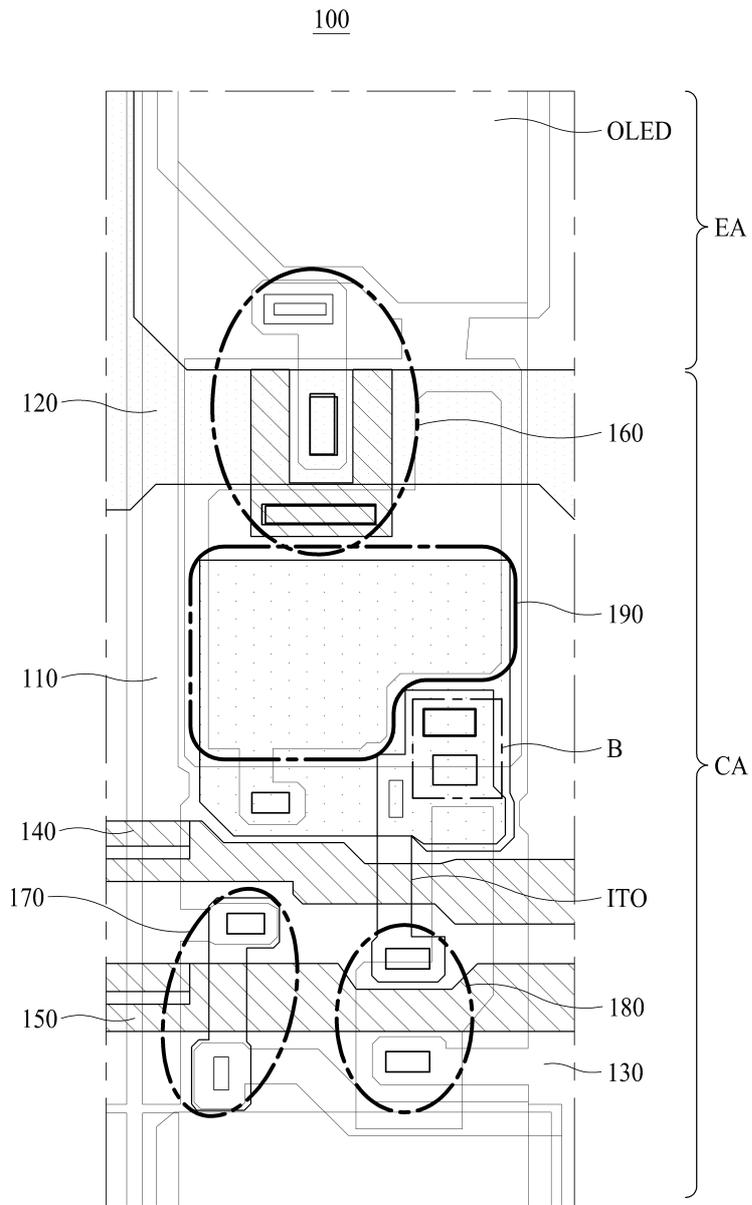
도면1



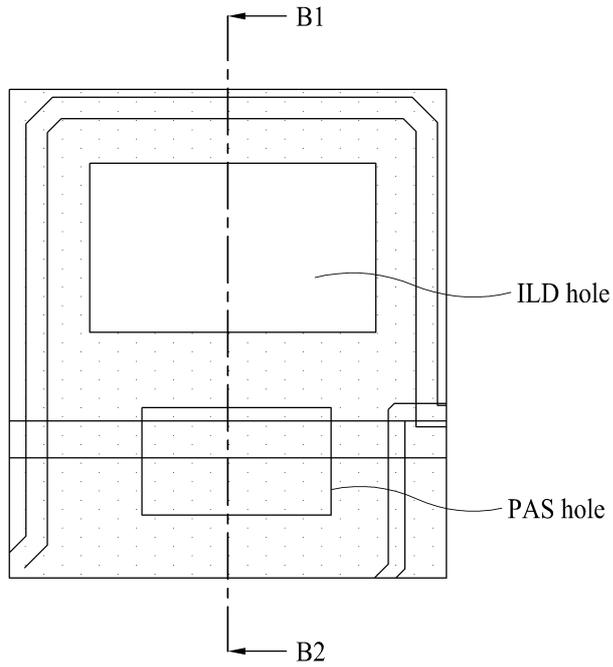
도면2



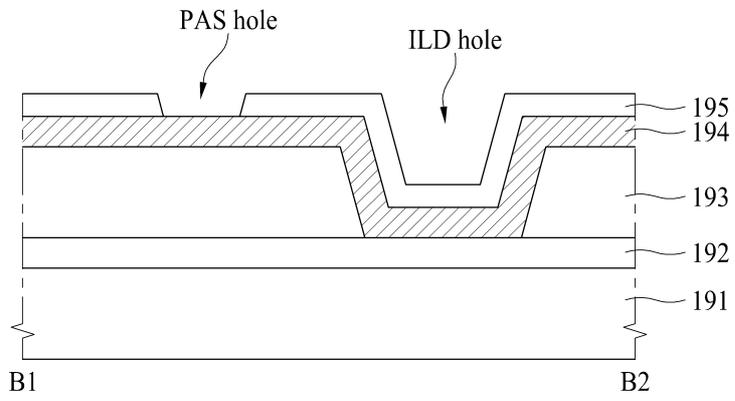
도면3



도면4



도면5



专利名称(译)	标题 : OLED显示器设备		
公开(公告)号	KR1020160083449A	公开(公告)日	2016-07-12
申请号	KR1020140194913	申请日	2014-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIYOUNG JUNG 정기영 SUNGMIN KO 고성민 WONJUNE JUNG 정원준		
发明人	정기영 고성민 정원준		
IPC分类号	H01L27/32		
CPC分类号	H01L27/32 H01L27/3202 H01L27/3204		
外部链接	Espacenet		

摘要(译)

有机发光显示装置技术领域本发明涉及一种有机发光显示装置，其中层间绝缘膜孔和保护膜孔布置成彼此间隔开，以防止由有源层的腐蚀引起的暗点缺陷。布置在根据本发明实施例的有机发光显示装置中的多个像素可包括沿第一方向布置的数据线，驱动电源线，参考电压线和沿第二方向布置的扫描信号线，已定义。多个像素中的每一个包括有机发光二极管和用于驱动有机发光二极管的像素电路，并且像素电路包括薄膜晶体管(TFT)，驱动TFT，感测TFT和存储电容器。用于连接感测TFT和存储电容器的第一绝缘层孔和第二绝缘层孔彼此间隔开有。

