



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0079094
(43) 공개일자 2015년07월08일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(21) 출원번호 10-2013-0169090

(22) 출원일자 2013년12월31일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

백정선

경기 파주시 쇠재로 30, 708동 905호 (금촌동, 서원마을아파트)

김정오

경기 고양시 일산서구 고양대로 624, 106동 1503호 (일산동, 일산태영데시앙1단지아파트)

(뒷면에 계속)

(74) 대리인

김기문

전체 청구항 수 : 총 10 항

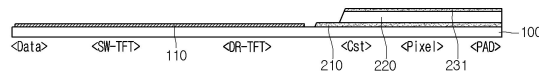
(54) 발명의 명칭 유기전계발광표시장치 및 그 제조방법

(57) 요약

본 발명은 유기전계발광표시장치 및 그 제조방법을 개시한다. 개시된 본 발명의 유기전계발광표시장치는, 박막 트랜지스터 영역, 스토리지 캐패시터 영역, 화소 영역 및 패드 영역으로 구획된 기판; 상기 박막 트랜지스터 영역에 채널층, 절연막, 게이트 전극, 소스 전극 및 드레인 전극을 포함하는 박막 트랜지스터; 상기 스토리지 캐패시터 영역, 화소 영역 및 패드 영역에 배치되고, 제1 스토리지 전극, 절연막패턴 및 제2 스토리지 전극을 포함하는 스토리지 캐패시터; 상기 화소 영역과 대응되는 스토리지 캐패시터 상부에 배치된 컬러필터; 및 상기 컬러필터 상부에 배치되고, 제1전극, 유기발광층 및 제2 전극을 포함하는 유기발광다이오드를 포함한다.

본 발명에 따른 유기전계발광표시장치 및 그 제조방법은, 화소 영역에 스토리지 캐패시터를 구현하기 위해 형성하는 스토리지 전극들을 투명전극들로 형성하여, 화소 개구율을 개선한 효과가 있다.

대표도 - 도3e



(72) 발명자

윤정기

경기도 파주시 월롱면 덕은리 파주LCD산업단지 엘
씨디로 201, F동 1304호

김용민

경기 안양시 동안구 학의로 120, 307동 2202호 (관
양동, 한가람한양아파트)

명세서

청구범위

청구항 1

기판 상에 제1 금속막, 절연막 및 제2 금속막을 순차적으로 형성하고, 마스크 공정에 따라 스토리지 캐패시터 영역, 화소 영역 및 패드 영역과 대응되는 제2 금속막 상에 두께가 서로 다른 제1 감광막을 형성하는 단계;

상기 제1 감광막을 마스크로 상기 제2 금속막, 절연막 및 제1 금속막을 순차적으로 식각하여, 제1 스토리지 전극 및 절연막패턴 및 금속막패턴을 형성하는 단계;

상기 제1 감광막에 대해 에칭 공정을 진행하여, 제2 감광막을 형성하고, 이를 마스크로 상기 금속막패턴 및 절연막패턴을 식각하여, 상기 제1 스토리지 전극, 절연막패턴 및 제2 스토리지 전극으로 구성된 스토리지 캐패시터를 형성하는 단계;

상기 스토리지 캐패시터가 형성된 기판 상에 채널층, 게이트 전극, 소스 전극 및 드레인 전극들로 구성된 스위칭 트랜지스터와 구동 트랜지스터를 형성하는 단계;

상기 기판 상에 컬러레진을 형성하고, 노광 및 현상 공정에 따라 상기 화소 영역에 컬러필터를 형성하는 단계; 및

상기 컬러필터가 형성된 기판의 화소 영역에 제1 전극, 유기발광층 및 제2 전극으로 구성된 유기발광다이오드를 형성하는 단계를 포함하는 유기전계발광표시장치 제조방법.

청구항 2

제1항에 있어서, 상기 제1 감광막 패턴은 회절 마스크 또는 하프톤 마스크를 이용하여 형성하는 것을 특징으로 하는 유기전계발광표시장치 제조방법.

청구항 3

제1항에 있어서, 상기 스토리지 캐패시터의 제1 스토리지 전극, 절연막패턴 및 제2 스토리지 전극은 스토리지 캐패시터 영역, 화소 영역 및 패드 영역까지 확장 형성하는 것을 특징으로 하는 유기전계발광표시장치 제조방법.

청구항 4

제1항에 있어서, 상기 제1 금속막 및 제2 금속막은 투명성 도전물질인 것을 특징으로 하는 유기전계발광표시장치 제조방법.

청구항 5

제1항에 있어서, 상기 제1 금속막 및 제2 금속막은 인듐-틴-옥사이드(Indium Tin Oxide; ITO), 인듐-징크-옥사이드(Indium Zinc Oxide; IZO) 또는 ITZO 중 어느 하나인 것을 특징으로 하는 유기전계발광표시장치 제조방법.

청구항 6

제1항에 있어서, 상기 스토리지 캐패시터의 절연막패턴은 실리콘 질화물(SiN_x) 또는 실리콘 산화물(SiO_x) 중 어느 하나인 것을 특징으로 하는 유기전계발광표시장치 제조방법.

청구항 7

박막 트랜지스터 영역, 스토리지 캐패시터 영역, 화소 영역 및 패드 영역으로 구획된 기관;

상기 박막 트랜지스터 영역에 채널층, 절연막, 게이트 전극, 소스 전극 및 드레인 전극을 포함하는 박막 트랜지스터;

상기 스토리지 캐패시터 영역, 화소 영역 및 패드 영역에 배치되고, 제1 스토리지 전극, 절연막패턴 및 제2 스토리지 전극을 포함하는 스토리지 캐패시터;

상기 화소 영역과 대응되는 스토리지 캐패시터 상부에 배치된 컬러필터; 및

상기 컬러필터 상부에 배치되고, 제1전극, 유기발광층 및 제2 전극을 포함하는 유기발광다이오드를 포함하는 유기전계발광표시장치.

청구항 8

제7항에 있어서, 상기 제1 스토리지 전극 및 제2 스토리지 전극은 투명성 도전물질인 것을 특징으로 하는 유기전계발광표시장치.

청구항 9

제7항에 있어서, 상기 제1 스토리지 전극 및 제2 스토리지 전극은 인듐-틴-옥사이드(Indium Tin Oxide; ITO), 인듐-징크-옥사이드(Indium Zinc Oxide; IZO) 또는 ITZO 중 어느 하나인 것을 특징으로 하는 유기전계발광표시장치.

청구항 10

제1항에 있어서, 상기 스토리지 캐패시터의 절연막패턴은 실리콘 질화물(SiN_x) 또는 실리콘 산화물(SiO_x) 중 어느 하나인 것을 특징으로 하는 유기전계발광표시장치.

발명의 설명

기술 분야

[0001]

본 발명은 유기발광표시장치에 관한 것으로, 보다 구체적으로는 화소 영역에 형성되는 스토리지 전극들을 투명 전극으로 형성하여 개구율을 개선한 유기전계발광표시장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002]

최근 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 기존의 표시소자인 브라운관(Cathode Ray Tube; CRT)을 대체하는 경량 박형 평판표시소자(Flat Panel Display; FPD)에 대한 연구 및 상업화가 중점적으로 이루어지고 있다.

[0003]

이러한 평판표시소자 분야에서, 지금까지는 가볍고 전력소모가 적은 액정표시소자(Liquid Crystal Display Device; LCD)가 가장 주목받는 디스플레이 소자였지만, 상기 액정표시소자는 발광소자가 아니라 수광소자이며 밝기, 명암비(contrast ratio) 및 시야각 등에 단점이 있기 때문에 이러한 단점을 극복할 수 있는 새로운 디스플레이 소자에 대한 개발이 활발하게 전개되고 있다.

[0004]

새로운 디스플레이 소자 중 하나인 유기전계발광표시장치는 자체발광형이기 때문에 상기 액정표시소자에 비해

시야각과 명암비 등이 우수하며 백라이트(backlight)가 필요하지 않기 때문에 경량 박형이 가능하고, 소비 전력 측면에서도 유리하다. 그리고 직류 저전압 구동이 가능하고 응답속도가 빠르다는 장점이 있으며, 특히 제조비용 측면에서도 유리한 장점이 있다.

- [0005] 상기의 유기전계발광표시장치의 제조공정에는 액정표시소자나 플라즈마 표시패널(Plasma Display Panel; PDP)과는 달리 증착 및 봉지(encapsulation) 공정이 공정의 전부라고 할 수 있기 때문에 제조공정이 매우 단순하다. 또한, 각 화소마다 스위칭 소자인 박막 트랜지스터(Thin Film Transistor; TFT)를 가지는 액티브 매트릭스(active matrix)방식으로 유기전계발광표시장치를 구동하게 되면, 낮은 전류를 인가하더라도 동일한 휘도를 나타내므로 저소비 전력, 고정세 및 대형화가 가능한 장점을 가진다.
- [0006] 이하, 상기 유기전계발광표시장치의 각 화소 영역에 형성되는 유기발광다이오드의 기본적인 구조 및 동작 특성에 대해서 도면을 참조하여 설명한다.
- [0007] 도 1은 일반적으로 유기전계발광표시장치에 형성되는 유기발광다이오드의 발광원리를 설명하는 다이어그램이다.
- [0008] 일반적인 유기전계발광표시장치는 상기 도 1과 같이, 유기발광다이오드를 구비한다. 상기 유기발광다이오드는 화소 전극인 양극(anode)(18)과 공통전극인 음극(cathode)(28) 사이에 형성된 유기 화합물층(30a, 30b, 30c, 30d, 30e)을 구비한다.
- [0009] 이때, 상기 유기 화합물층(30a, 30b, 30c, 30d, 30e)은 정공주입층(hole injection layer)(30a), 정공수송층(hole transport layer)(30b), 발광층(emission layer)(30c), 전자수송층(electron transport layer)(30d) 및 전자주입층(electron injection layer)(30e)을 포함한다.
- [0010] 상기 양극(18)과 음극(28)에 구동전압이 인가되면 상기 정공수송층(30b)을 통과한 정공과 상기 전자수송층(30d)을 통과한 전자가 발광층(30c)으로 이동되어 여기자를 형성하고, 그 결과 발광층(30c)이 가시광선을 발산하게 된다.
- [0011] 유기전계발광표시장치는 단순한 구조의 유기발광다이오드를 가지는 화소를 매트릭스 형태로 배열하고 그 화소들을 데이터전압과 스캔전압으로 선택적으로 제어함으로써 화상을 표시한다.
- [0012] 도 2는 일반적인 유기전계발광표시장치의 화소 영역에 대한 등가회로도이다.
- [0013] 도 2를 참조하면, 능동 매트릭스 방식의 유기전계발광표시장치에 있어, 일반적인 2T1C(2개의 트랜지스터와 1개의 커패시터를 포함)의 화소에 대한 등가 회로도를 예를 들어 나타내고 있다.
- [0014] 능동 매트릭스 방식의 유기전계발광표시장치의 화소는 유기발광다이오드(OLED), 서로 교차하는 데이터라인(DL)과 게이트라인(GL), 스위칭 TFT(SW), 구동 TFT(DR) 및 스토리지 커패시터(Cst)를 구비한다.
- [0015] 이때, 상기 스위칭 TFT(SW)는 게이트라인(GL)으로부터의 스캔펄스에 응답하여 턴-온됨으로써 자신의 소오스전극과 드레인전극 사이의 전류패스를 도통시킨다. 상기 스위칭 TFT(SW)의 온-타임기간 동안 데이터라인(DL)으로부터의 데이터전압은 스위칭 TFT(SW)의 소오스전극과 드레인전극을 경유하여 구동 TFT(DR)의 게이트전극과 스토리지 캐패시터(Cst)에 인가된다.
- [0016] 이때, 상기 구동 TFT(DR)는 자신의 게이트전극에 인가되는 데이터전압에 따라 상기 유기발광다이오드(OLED)에 흐르는 전류를 제어한다. 그리고 스토리지 캐패시터(Cst)는 데이터전압과 저전위 전원전압(VSS) 사이의 전압을 저장한 후, 한 프레임기간동안 일정하게 유지시킨다.
- [0017] 하지만, 종래 유기전계발광표시장치는 스위칭 TFR(SW), 구동 TFT(DR)의 게이트 전극 형성시, 스토리지 캐패시터(Cst) 영역에 제1 스토리지 전극을 형성하고, 이후, 소스/드레인 전극들 형성시에 제1 스토리지 전극과 중첩되도록 제2 스토리지 전극을 형성하기 때문에 스토리지 전극들이 모두 불투명 금속으로 형성되는 문제가 있다.
- [0018] 즉, 화소 영역에 형성되는 스토리지 전극들이 모두 불투명 금속으로 형성되기 때문에 화소 개구율이 저하되고, 스토리지 전극들을 확장 형성하여 스토리지 캐패시터의 용량을 크게 하는데도 문제가 있다.

발명의 내용

해결하려는 과제

[0019] 본 발명은, 화소 영역에 스토리지 캐패시터를 구현하기 위해 형성하는 스토리지 전극들을 투명전극들로 형성하여, 화소 개구율을 개선한 유기전계발광표시장치 및 그 제조방법을 제공하는데 그 목적이 있다.

[0020] 또한, 본 발명은, 마스크 공정을 추가하지 않으면서 유기전계발광표시장치의 화소 영역에 형성되는 스토리지 전극들을 투명전극들로 형성하여 화소 개구율을 개선한 유기전계발광표시장치 및 그 제조방법을 제공하는데 다른 목적이 있다.

[0021] 또한, 본 발명은, 스토리지 캐패시터를 구현하기 위해 형성되는 스토리지 전극들을 투명전극으로 형성하고, 스토리지 전극들의 형성 영역을 확장하여 스토리지 캐패시터의 용량을 증가시킨 유기전계발광표시장치 및 그 제조방법을 제공하는데 또 다른 목적이 있다.

과제의 해결 수단

[0022] 상기와 같은 종래 기술의 과제를 해결하기 위한 본 발명의 유기전계발광표시장치 제조방법은, 기판 상에 제1 금속막, 절연막 및 제2 금속막을 순차적으로 형성하고, 마스크 공정에 따라 스토리지 캐패시터 영역, 화소 영역 및 패드 영역과 대응되는 제2 금속막 상에 두께가 서로 다른 제1 감광막을 형성하는 단계; 상기 제1 감광막을 마스크로 상기 제2 금속막, 절연막 및 제1 금속막을 순차적으로 식각하여, 제1 스토리지 전극 및 절연막패턴 및 금속막패턴을 형성하는 단계; 상기 제1 감광막에 대해 에칭 공정을 진행하여, 제2 감광막을 형성하고, 이를 마스크로 상기 금속막패턴 및 절연막패턴을 식각하여, 상기 제1 스토리지 전극, 절연막패턴 및 제2 스토리지 전극으로 구성된 스토리지 캐패시터를 형성하는 단계; 상기 스토리지 캐패시터가 형성된 기판 상에 채널층, 게이트 전극, 소스 전극 및 드레인 전극들로 구성된 스위칭 트랜지스터와 구동 트랜지스터를 형성하는 단계; 상기 기판 상에 컬러레진을 형성하고, 노광 및 현상 공정에 따라 상기 화소 영역에 컬러필터를 형성하는 단계; 및 상기 컬러필터가 형성된 기판의 화소 영역에 제1 전극, 유기발광층 및 제2 전극으로 구성된 유기발광다이오드를 형성하는 단계를 포함한다.

[0023] 또한, 본 발명의 유기전계발광표시장치는, 박막 트랜지스터 영역, 스토리지 캐패시터 영역, 화소 영역 및 패드 영역으로 구획된 기판; 상기 박막 트랜지스터 영역에 채널층, 절연막, 게이트 전극, 소스 전극 및 드레인 전극을 포함하는 박막 트랜지스터; 상기 스토리지 캐패시터 영역, 화소 영역 및 패드 영역에 배치되고, 제1 스토리지 전극, 절연막패턴 및 제2 스토리지 전극을 포함하는 스토리지 캐패시터; 상기 화소 영역과 대응되는 스토리지 캐패시터 상부에 배치된 컬러필터; 및 상기 컬러필터 상부에 배치되고, 제1전극, 유기발광층 및 제2 전극을 포함하는 유기발광다이오드를 포함한다.

발명의 효과

[0024] 본 발명에 따른 유기전계발광표시장치 및 그 제조방법은, 화소 영역에 스토리지 캐패시터를 구현하기 위해 형성하는 스토리지 전극들을 투명전극들로 형성하여, 화소 개구율을 개선한 효과가 있다.

[0025] 또한, 본 발명에 따른 유기전계발광표시장치 및 그 제조방법은, 마스크 공정을 추가하지 않으면서 유기전계발광표시장치의 화소 영역에 형성되는 스토리지 전극들을 투명전극들로 형성하여 화소 개구율을 개선한 효과가 있다.

[0026] 또한, 본 발명에 따른 유기전계발광표시장치 및 그 제조방법은, 스토리지 캐패시터를 구현하기 위해 형성되는 스토리지 전극들을 투명전극으로 형성하고, 스토리지 전극들의 형성 영역을 확장하여 스토리지 캐패시터의 용량을 증가시킨 효과가 있다.

도면의 간단한 설명

[0027] 도 1은 일반적으로 유기전계발광표시장치에 형성되는 유기발광다이오드의 발광원리를 설명하는 다이어그램이다.

도 2는 일반적인 유기전계발광표시장치의 화소 영역에 대한 등가회로도이다.

도 3a 내지 도 3m은 본 발명의 유기전계발광표시장치의 제조공정을 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0028] 이하, 본 발명의 실시예들은 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되어지는 것이다. 따라서, 본 발명은 이하 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.
- [0029] 도 3a 내지 도 3m은 본 발명의 유기전계발광표시장치의 제조공정을 도시한 도면이다.
- [0030] 도 3a 내지 도 3m을 참조하면, 본 발명의 유기전계발광표시장치는, 데이터 라인 영역(Data), 스위칭 트랜지스터(SW-TFT) 영역, 구동 트랜지스터(DR-TFT) 영역, 스토리지 캐패시터 영역(Cst), 화소 영역(Pixel) 및 패드 영역(PAD)으로 구분된 기판(100) 상에 금속막을 형성한다.
- [0031] 상기 기판(100)은 투명성 절연물질로 형성되고, 상기 금속막은 마스크 공정에 따라 상기 데이터 라인 영역(Data), 스위칭 트랜지스터(SW-TFT) 영역, 구동 트랜지스터(DR-TFT) 영역에 광차단층(110)을 형성한다.
- [0032] 그런 다음, 상기 기판(100) 상에 제1 금속막(120), 절연막(130) 및 제2 금속막(140)을 순차적으로 형성한 다음, 감광막을 상기 기판(100)의 전면에 형성한다.
- [0033] 상기 감광막이 형성된 기판(100) 상에 회절마스크 또는 하프톤 마스크를 이용하여 노광 및 현상 공정에 따라 상기 스토리지 캐패시터(Cst) 영역, 화소 영역(Pixel) 및 패드 영역(PAD)에 제1 감광막 패턴(400)을 형성한다.
- [0034] 상기 제1 감광막 패턴(400)은 회절마스크 또는 하프톤 마스크에 의해 서로 다른 두께를 갖도록 형성되고, 상기 스토리지 캐패시터 영역(Cst) 일부와 대응되는 제1 감광막 패턴(400) 영역은 다른 영역보다 얇게 형성된다.
- [0035] 상기 제1 금속막(120) 및 제2 금속막(140)은 투명성 도전물질로 된 인듐-틴-옥사이드(Indium Tin Oxide; ITO), 인듐-징크-옥사이드(Indium Zinc Oxide; IZO) 또는 ITZO일 수 있다.
- [0036] 또한, 상기 제1 및 제2 금속막(120, 140) 사이에 형성되는 절연막(130)은 실리콘 산화물(SiO_x , SiO_2) 단일층을 형성하거나, 실리콘 질화물(SiN_x) 및 실리콘 산화물(SiO_x)을 연속으로 증착하여 형성할 수 있다.
- [0037] 상기와 같이, 제1 감광막 패턴(400)이 형성되면, 도 3c에 도시한 바와 같이, 상기 제1 감광막 패턴(400)을 마스크로 하여 식각 공정을 진행한다. 식각 공정은 습식각 공정 또는 습식각 공정과 건식각 공정을 혼합할 수 있다.
- [0038] 상기와 같이 식각 공정이 완료되면, 상기 제1 감광막 패턴(400)과 대응되는 기판(100) 상에 제1 스토리지 전극(210), 절연막패턴(220) 및 금속막 패턴(230)이 적층 형성된다.
- [0039] 그런 다음, 상기 제1 감광막 패턴(400)에 대해 에싱(ashing) 공정을 진행하여 상기 금속막 패턴(230) 상에 제2 감광막 패턴(450)을 형성한다. 상기 제2 감광막 패턴(450)은 스토리지 캐패시터 영역(Cst)의 일부 영역과 대응되는 영역에는 감광막 패턴이 존재하지 않는 동일한 두께를 갖는 감광막 패턴이다.
- [0040] 따라서, 스토리지 캐패시터 영역(Cst)의 일부에서는 상기 금속막 패턴(230)과 절연막패턴(220) 및 제1 스토리지 전극(210) 일부가 노출된다.
- [0041] 그런 다음, 상기 제2 감광막 패턴(450)을 마스크로 하여 식각 공정을 하면, 상기 제1 스토리지 전극(210) 상에 절연막 패턴(220)과 제2 스토리지 전극(231)이 형성된다.
- [0042] 따라서, 본 발명에서는 마스크 공정 추가 없이 제1 및 제2 스토리지 전극(210, 231)들을 모두 투명전극들로 형성하여, 화소 개구율을 증가시켰다.
- [0043] 또한, 본 발명의 제1 및 제2 스토리지 전극들(210, 231)은 투명전극들로 형성하기 때문에 스토리지 캐패시터 영역(Cst), 화소 영역(Pixel) 및 패드 영역(PAD) 까지 확장 형성할 수 있어, 스토리지 캐패시터의 용량을 증가시킬 수 있다.
- [0044] 상기와 같이, 제1 및 제2 스토리지 전극들(210, 231)이 기판(100) 상에 형성되면, 기판(100) 전면에 버퍼층(112)을 형성하고, 반도체층을 형성하여 상기 스위칭 트랜지스터(SW-TFT) 영역과 구동 트랜지스터(DR-TFT) 영역

에 제1 채널층(114) 및 제2 채널층(214)을 형성한다.

- [0045] 상기 제1 및 제2 채널층들(114, 214)은 결정질 실리콘막과 오믹 콘택층을 포함한 반도체층으로 형성하거나 산화물 반도체층으로 형성될 수 있다.
- [0046] 상기 산화물 반도체층은 인듐(In), 아연(Zn), 갈륨(Ga) 또는 hafnium(Hf) 중 적어도 하나를 포함하는 비정질 산화물로 이루어질 수 있다. 예컨대 스퍼터링 (sputtering) 공정으로 Ga-In-Zn-O 산화물 반도체를 형성할 경우, In₂O₃, Ga₂O₃ 및 ZnO 로 형성된 각각의 타겟을 이용하거나, Ga-In-Zn 산화물의 단일 타겟을 이용할 수 있다. 또한, 스퍼터링 (sputtering) 공정으로 hf-In-Zn-O 산화물 반도체를 형성할 경우, HfO₂, In₂O₃ 및 ZnO로 형성된 각각의 타겟을 이용하거나, Hf-In-Zn 산화물의 단일 타겟을 이용할 수 있다.
- [0047] 그런 다음, 도 3g에 도시한 바와 같이, 게이트 절연막과 게이트 금속막을 기판(100) 상에 순차적으로 형성한 다음, 마스크 공정에 따라 상기 제1 채널층(114) 상부에 제1 게이트 전극(115)을 형성하고, 상기 제2 채널층(214) 상부에 제2 게이트 전극(215)을 형성한다.
- [0048] 상기 게이트 절연막은 실리콘 산화물(SiO_x) 단일층을 형성하거나, 실리콘 질화물(SiN_x) 및 실리콘 산화물(SiO_x)을 연속으로 증착하여 형성할 수 있다.
- [0049] 상기 제1 게이트 전극(115)과 제1 채널층(114) 사이에는 제1 게이트 절연막 패턴(113a)이 형성되고, 상기 제2 게이트 전극(215)과 제2 채널층(214) 사이에는 제2 게이트 절연막 패턴(113b)이 형성된다. 상기 패드 영역에도 패드부(170)와 제3 게이트 절연막 패턴(113c)이 적층된 구조로 형성된다.
- [0050] 상기 게이트 금속막은 알루미늄(aluminium; Al), 알루미늄 합금(Al alloy), 텅스텐(tungsten; W), 구리(copper; Cu), 니켈(nickel; Ni), 크롬(chromium; Cr), 몰리브덴(molybdenum; Mo), 티타늄(titanium; Ti), 백금(platinum; Pt), 탄탈(tantalum; Ta) 등과 같은 저저항 불투명 도전물질중 어느 하나의 금속막 또는 이들 물질의 합금을 포함한 이중막 구조 또는 적어도 2개 이상의 금속막이 적층된 구조로 형성될 수 있다.
- [0051] 상기와 같이, 기판(100) 상에 제1 및 제2 게이트 전극(115, 215)이 형성되면, 도 3h에 도시한 바와 같이, 기판(100) 전 영역에 층간절연막(116)을 형성하고, 마스크 공정을 진행하여 콘택홀을 형성한다.
- [0052] 따라서, 상기 제1 채널층(114)의 일부, 제2 채널층(214)의 일부, 제1 스토리지 전극(210) 일부, 상기 제2 스토리지 전극(231)의 일부 및 패드부(170)는 제1 내지 제5 콘택홀들(C1, C2, C3, C4, C5)에 의해 노출된다.
- [0053] 상기와 같이, 층간절연막(116) 상에 콘택홀들(C1, C2, C3, C4, C5)이 형성되면, 도 3i에 도시한 바와 같이, 기판(100)의 전면에 소스/드레인 금속막을 형성하고, 마스크 공정을 진행하여 제1 소스전극(117a), 제2 소스전극(217a), 제2 드레인 전극(117b), 제2 드레인전극(217b), 제1 콘택부(317) 및 제2 콘택부(318)들을 형성한다.
- [0054] 상기 소스/드레인 금속막은 알루미늄, 알루미늄 합금, 텅스텐, 구리, 니켈, 크롬, 몰리브덴, 티타늄, 백금, 탄탈 등과 같은 저저항 불투명 도전물질을 사용할 수 있다. 또한, 인듐-틴-옥사이드(Indium Tin Oxide; ITO), 인듐-징크-옥사이드(Indium Zinc Oxide; IZO)와 같은 투명한 도전물질과 불투명 도전물질이 적층된 다층 구조로 형성할 수 있다.
- [0055] 상기 제1 게이트 전극(115), 제1 채널층(114), 제1 게이트 절연막패턴(113a), 제1 소스전극(117a) 및 제1 드레인전극(117b)들은 스위칭 트랜지스터를 구성하고, 상기 제2 게이트 전극(215), 제2 채널층(214), 제2 게이트 절연막패턴(113b), 상기 제2 소스전극(217a) 및 제2 드레인 전극(217b)들은 구동 트랜지스터를 구성한다.
- [0056] 상기와 같이, 스위칭 트랜지스터와 구동 트랜지스터가 완성되면, 도 3j 내지 3m에 도시한 바와 같이, 기판(100)의 전면에 보호막(216)을 형성한다. 또한, 상기 보호막(216) 상의 화소 영역과, 스위칭 트랜지스터 및 구동 트랜지스터가 형성되는 비표시 영역에는 각각 컬러필터층(190)과 컬러필터패턴(180)이 형성된다.
- [0057] 상기 컬러필터층(190)은 적색(R), 녹색(G) 및 청색(B) 컬러필터층으로써, 각각의 화소 영역에 순차적으로 형성된다. 상기 컬러필터패턴(180)은 해당 화소의 컬러필터층과 동일한 색의 컬러필터로 형성될 수 있다.
- [0058] 상기와 같이, 기판(100) 상에 컬러필터들이 형성되면, 기판(100) 전면에 표면 평탄화를 위한 오버코트층(217)을 형성한다.
- [0059] 그런 다음, 상기 기판(100) 전면에 투명성 도전물질을 형성한 다음, 마스크 공정에 따라 상기 컬러필터층(190)

과 대응되는 오버코트층(217) 상에 제1전극(353)을 형성한다.

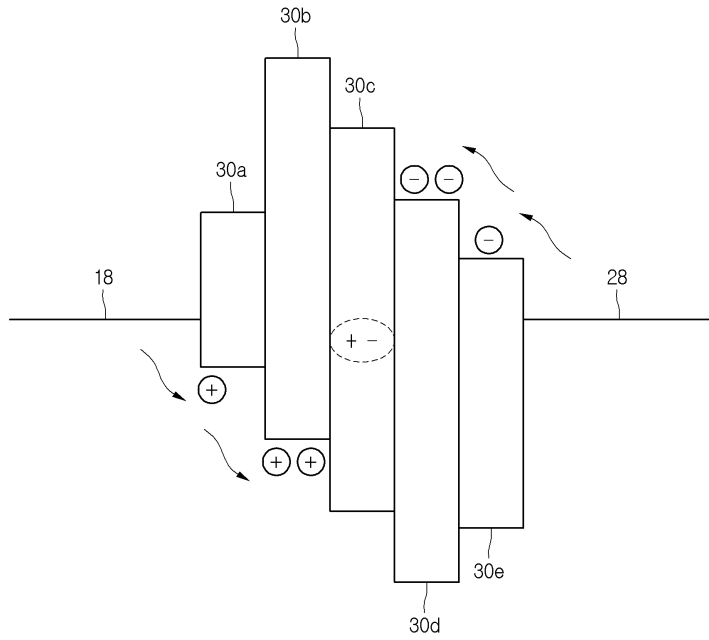
- [0060] 하부발광 방식 유기발광표시장치의 경우에는 상기 제1 전극(353)은 유기발광다이오드의 캐소드 전극(Cathode)일 수 있다.
- [0061] 상기와 같이, 제 1 전극(353)이 화소 영역에 형성되면, 절연층을 기관(100) 전면에서 형성하고, 마스크 공정에 따라 각각의 화소 영역이 노출된 बैं크층(218)을 형성한다.
- [0062] 따라서, 화소 영역에서는 제1 전극(353)이 노출되어 있고, 상기 제1 전극(353) 상에는 유기발광층(354)이 형성된다. 상기와 같이, 제1 전극(353) 상에 유기발광층(354)이 형성되면, 기관(100)의 전면에서 제2 전극(355)을 형성하여, 제1, 2 전극들(353, 355) 및 유기발광층(354)으로 구성된 유기발광다이오드(OLED)를 완성한다.
- [0063] 상기 유기발광층(354)은 정공주입층(HIL), 정공수송층(HTL), 발광층(EML), 전자수송층(ETL) 및 전자주입층(EIL)을 포함할 수 있다. 상기 정공수송층에는 전자차단층(EBL)을 더 포함할 수 있고, 상기 전자수송층(ETL)은 PBD, TAZ, Alq3, BAlq, TPBI, Bepp2와 같은 저분자재료를 사용하여 형성할 수 있다.
- [0064] 상기 유기 발광층(354)의 발광층은 유기물에 따라 발광하는 색이 달라지므로, 각각의 화소 영역별로 적색(R), 녹색(G), 청색(B) 발광층을 형성하여, 풀컬러(Full color)를 구현하거나, 상기 발광층을 적색(R), 녹색(G), 청색(B) 유기물질들이 적층된 백색 발광층으로 구현할 수 있다.
- [0065] 본 발명에서는 기관(100)의 화소 영역에 컬러필터들이 형성되기 때문에 발광층(EML)은 백색광을 발생하는 것이 바람직하다.
- [0066] 본 발명에 따른 유기전계발광표시장치 및 그 제조방법은, 화소 영역에 스토리지 캐패시터를 구현하기 위해 형성하는 스토리지 전극들을 투명전극들로 형성하여, 화소 개구율을 개선한 효과가 있다.
- [0067] 또한, 본 발명에 따른 유기전계발광표시장치 및 그 제조방법은, 마스크 공정을 추가하지 않으면서 유기전계발광표시장치의 화소 영역에 형성되는 스토리지 전극들을 투명전극들로 형성하여 화소 개구율을 개선한 효과가 있다.
- [0068] 또한, 본 발명에 따른 유기전계발광표시장치 및 그 제조방법은, 스토리지 캐패시터를 구현하기 위해 형성되는 스토리지 전극들을 투명전극으로 형성하고, 스토리지 전극들의 형성 영역을 확장하여 스토리지 캐패시터의 용량을 증가시킨 효과가 있다.

부호의 설명

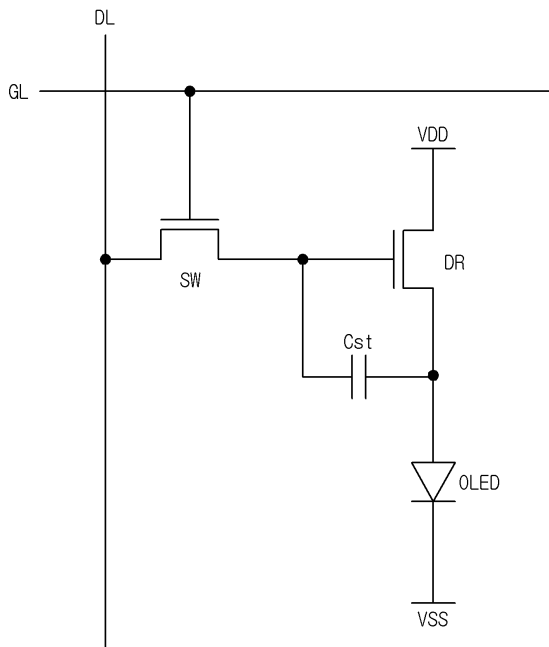
- [0069] 100: 기관 115: 제1 게이트 전극
- 210: 제1 스토리지 전극 220: 절연막 패턴
- 231: 제2 스토리지 전극 215: 제2 게이트 전극
- 114: 제1 채널층 214: 제2 채널층
- 110: 광차단층 212: 오버코트층
- 353: 제1 전극 354: 유기발광층
- 355: 제2 전극

도면

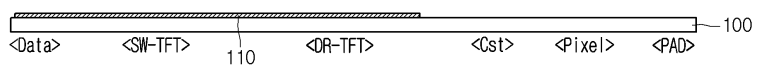
도면1



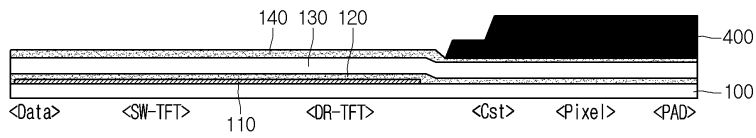
도면2



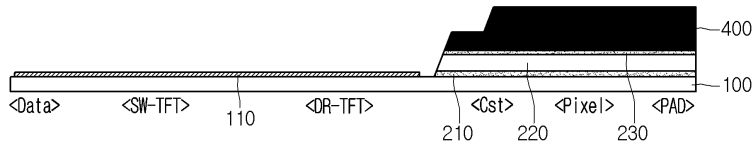
도면3a



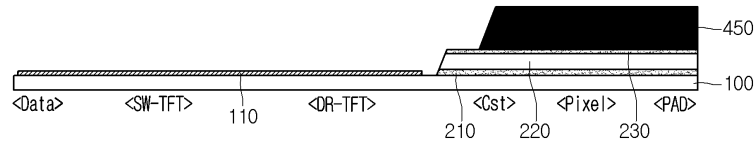
도면3b



도면3c



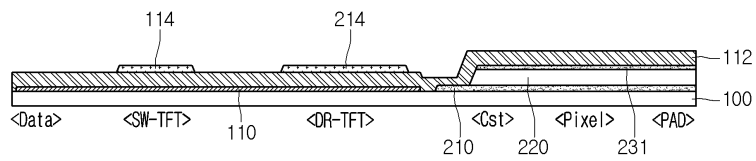
도면3d



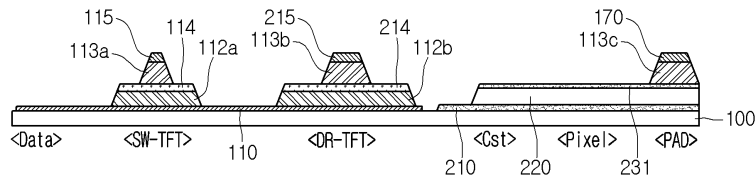
도면3e



도면3f



도면3g



专利名称(译)	标题：有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020150079094A	公开(公告)日	2015-07-08
申请号	KR1020130169090	申请日	2013-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	BEAK JUNG SUN 백정선 KIM JEONG OH 김정오 YUN JEONG GI 윤정기 KIM YONG MIN 김용민		
发明人	백정선 김정오 윤정기 김용민		
IPC分类号	H01L27/32		
CPC分类号	H01L27/322 H01L51/56 H01L27/3265 H01L2227/323 H01L51/504 H01L2251/306 H01L27/3262 H01L2251/308 H01L21/0337		
代理人(译)	KIM KI MOON		
外部链接	Espacenet		

摘要(译)

本发明公开了一种有机电致发光显示装置及其制造方法。根据本发明的一个方面，提供了一种有机发光显示器，包括：基板，分为薄膜晶体管区域，存储电容器区域，像素区域和焊盘区域；一种薄膜晶体管，包括薄膜晶体管区域中的沟道层，绝缘膜，栅电极，源电极和漏电极；存储电容器，设置在存储电容器区域，像素区域和焊盘区域中，存储电容器包括第一存储电极，绝缘膜图案和第二存储电极；滤色器，设置在与像素区域对应的存储电容器上方；并且有机发光二极管设置在滤色器上，有机发光二极管包括第一电极，有机发光层和第二电极。根据本发明的有机电致发光显示装置及其制造方法具有通过形成用于在具有透明电极的像素区域中实现存储电容器而形成的存储电极来改善像素开口率的效果。

