



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0017192
(43) 공개일자 2015년02월16일

(51) 국제특허분류(Int. Cl.)

H01L 51/52 (2006.01) H01L 51/56 (2006.01)

(21) 출원번호 10-2013-0093178

(22) 출원일자 2013년08월06일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

김광해

충남 아산시 탕정면 탕정로 380-2,

최재범

충남 아산시 탕정면 탕정로 380-2,

정관욱

경기 수원시 영통구 봉영로1517번길 27, 909동
802호 (영통동, 벽적골9단지아파트)

(74) 대리인

팬코리아특허법인

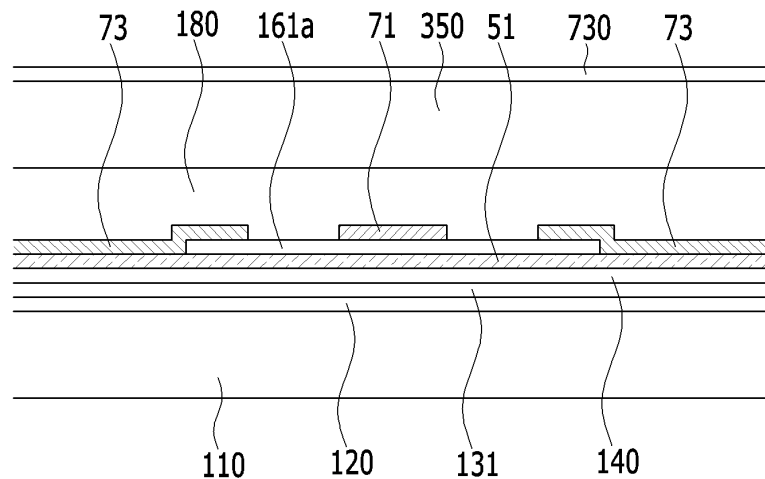
전체 청구항 수 : 총 17 항

(54) 발명의 명칭 유기 발광 표시 장치 및 그 제조 방법

(57) 요약

본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판, 상기 기판 위에 형성되어 있으며 진성 폴리 반도체부 및 도핑 폴리 반도체부를 포함하는 반도체막, 상기 반도체막을 덮고 있는 게이트 절연막, 상기 게이트 절연막 위에 형성되어 있으며 스캔 신호를 전달하는 스캔선, 상기 스캔선과 절연되어 교차하며 데이터 신호를 전달하는 데이터선, 상기 스캔선과 데이터선에 연결되어 있는 박막 트랜지스터, 상기 박막 트랜지스터에 연결되어 있는 유기 발광 다이오드를 포함하고, 상기 스캔선과 인접한 영역에는 상기 진성 폴리 반도체부가 위치하고 있을 수 있다.

대 표 도 - 도3



특허청구의 범위

청구항 1

기관,

상기 기관 위에 형성되어 있으며 진성 폴리 반도체부 및 도핑 폴리 반도체부를 포함하는 반도체막,

상기 반도체막을 덮고 있는 게이트 절연막,

상기 게이트 절연막 위에 형성되어 있으며 스캔 신호를 전달하는 스캔선,

상기 스캔선과 절연되어 교차하며 데이터 신호를 전달하는 데이터선,

상기 스캔선과 데이터선에 연결되어 있는 박막 트랜지스터,

상기 박막 트랜지스터에 연결되어 있는 유기 발광 다이오드

를 포함하고,

상기 스캔선과 인접한 영역에는 상기 진성 폴리 반도체부가 위치하고 있는 유기 발광 표시 장치.

청구항 2

제1항에서,

상기 스캔선은

상기 게이트 절연막 위에 형성되어 있는 주 스캔선,

상기 주 스캔선 위에 형성되어 있으며 상기 주 스캔선과 접촉하고 있는 보조 스캔선

을 포함하는 유기 발광 표시 장치.

청구항 3

제2항에서,

상기 데이터선은

상기 게이트 절연막 위에 형성되어 있는 보조 데이터선,

상기 보조 데이터선 위에 형성되어 있으며 상기 보조 데이터선과 접촉하고 있는 주 데이터선

을 포함하는 유기 발광 표시 장치.

청구항 4

제3항에서,

상기 도핑 폴리 반도체부는 상기 스캔선과 상기 데이터선의 교차부에 형성되어 있는 교차 반도체부를 포함하며,

상기 교차 반도체부는 서로 이격되어 마주보는 제1 교차 반도체부 및 제2 교차 반도체부를 포함하는 유기 발광 표시 장치.

청구항 5

제4항에서,

상기 교차 반도체부 및 주 스캔선 위에 형성되어 있는 교차 층간 절연막 패턴을 더 포함하고,

상기 교차 층간 절연막 패턴은 상기 주 스캔선과 상기 주 데이터선을 서로 절연시키는 유기 발광 표시 장치.

청구항 6

제5항에서,

상기 교차 층간 절연막 패턴은 가로부와 세로부가 교차하는 십자 형상이며,

상기 가로부는 상기 주 스캔선과 접촉하며 상부에 형성되어 있으며,

상기 세로부는 상기 교차 반도체부와 중첩하고 있는 유기 발광 표시 장치.

청구항 7

제5항에서,

상기 보조 스캔선은 상기 교차부에서 상기 주 스캔선을 통해 연결되어 있고,

상기 보조 데이터선은 상기 교차부에서 상기 주 스캔선을 통해 연결되어 있는 유기 발광 표시 장치.

청구항 8

제5항에서,

상기 주 스캔선과 상기 보조 데이터선 아래에는 상기 진성 폴리 반도체부가 위치하고 있는 유기 발광 표시 장치.

청구항 9

제4항에서,

상기 도핑 폴리 반도체부는 상기 박막 트랜지스터에 형성되어 있는 트랜지스터 반도체부를 더 포함하며,

상기 트랜지스터 반도체부는 서로 이격되어 마주보는 소스 영역 및 드레인 영역을 포함하는 유기 발광 표시 장치.

청구항 10

제9항에서,

상기 트랜지스터 반도체부와 일부 중첩되어 형성되어 있는 트랜지스터 층간 절연막 패턴,

상기 트랜지스터 반도체부와 일부 중첩하고 있는 소스 전극 및 드레인 전극을 더 포함하는 유기 발광 표시 장치.

청구항 11

기판 위에 진성 폴리 반도체를 포함하는 반도체막, 게이트 절연막 및 게이트층을 차례로 형성하는 단계,

상기 반도체막에 도핑하여 도핑 폴리 반도체부 및 진성 폴리 반도체부를 형성하는 단계,

상기 도핑 폴리 반도체부 및 상기 게이트층 위에 층간 절연막 패턴을 형성하는 단계,

상기 게이트층 및 층간 절연막 패턴 위에 데이터층을 형성하는 단계,

상기 데이터층을 패터닝하여 보조 스캔선 및 주 데이터선을 형성하는 단계,

상기 보조 스캔선 및 주 데이터선에 인접한 영역에 형성된 상기 게이트층을 패터닝하여 상기 진성 폴리 반도체부를 노출하는 단계

를 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 12

제11항에서,

상기 도핑 폴리 반도체부는 상기 스캔선과 상기 데이터선의 교차부에 형성하는 교차 반도체부인 유기 발광 표시 장치의 제조 방법.

청구항 13

제12항에서,

상기 층간 절연막 패턴은 상기 교차부에 형성하는 교차 층간 절연막 패턴인유기 발광 표시 장치의 제조 방법.

청구항 14

제11항에서,

상기 교차 반도체부 및 진성 폴리 반도체부는 상기 게이트층을 패터닝하여 게이트 개구부를 형성하고 상기 게이트 개구부를 통해 상기 반도체막에 도핑하여 형성하는 유기 발광 표시 장치의 제조 방법.

청구항 15

제11항에서,

상기 진성 폴리 반도체부를 노출하는 단계에서 상기 보조 스캔선 아래에 주 스캔선을 형성하고, 상기 주 데이터선 아래에 보조 데이터선을 형성하는 유기 발광 표시 장치의 제조 방법.

청구항 16

제15항에서,

상기 주 스캔선 및 보조 스캔선을 포함하는 스캔선, 상기 주 데이터선 및 보조 데이터선을 포함하는 데이터선을 형성하는 단계에서 상기 스캔선 및 상기 데이터선에 연결되는 박막 트랜지스터를 형성하는 유기 발광 표시 장치의 제조 방법.

청구항 17

제16항에서,

상기 박막 트랜지스터에 연결되는 유기 발광 다이오드를 형성하는 단계를 더포함하는 유기 발광 표시 장치의 제조 방법.

명세서

기술분야

[0001] 본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것이다.

배경기술

[0002] 유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 유기 발광 부재를 포함하며, 하나의 전극으로부터 주입된 전자(electron)와 다른 전극으로부터 주입된 정공(hole)이 유기 발광 부재에서 결합하여 여기자(exciton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다.

[0003] 이러한 유기 발광 표시 장치의 제조 방법에 사용되는 마스크를 최소화하기 위해 액티브 패턴 스킵(Active Pattern Skip, APS) 방법이 개발되고 있으며, APS 방법은 반도체막을 식각하지 않고 전면에 남겨 유기 발광 표시 장치를 제조하는 방법으로서, 반도체막의 형성 시 마스크를 사용하지 않으므로 마스크의 사용 횟수를 줄일 수 있다.

[0004] 이러한 APS 방법에서 소정 방향으로 길게 연장되어 있는 스캔선은 하부의 반도체막과 중첩되므로 기생 커패시터가 발생하고, 이로 인해 RC 지연(RC delay)이 증가할 수 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 진술한 배경 기술의 문제점을 해결하기 위한 것으로서, 스캔선과 반도체막간의 기생 커패시터의 발생을 최소화하여 RC 지연을 감소시킬 수 있는 유기 발광 표시 장치 및 그 제조 방법을 제공한다.

과제의 해결 수단

- [0006] 본 발명의 실시예에 따른 유기 발광 표시 장치는 기관, 상기 기관 위에 형성되어 있으며 진성 폴리 반도체부 및 도핑 폴리 반도체부를 포함하는 반도체막, 상기 반도체막을 덮고 있는 게이트 절연막, 상기 게이트 절연막 위에 형성되어 있으며 스캔 신호를 전달하는 스캔선, 상기 스캔선과 절연되어 교차하며 데이터 신호를 전달하는 데이터선, 상기 스캔선과 데이터선에 연결되어 있는 박막 트랜지스터, 상기 박막 트랜지스터에 연결되어 있는 유기 발광 다이오드를 포함하고, 상기 스캔선과 인접한 영역에는 상기 진성 폴리 반도체부가 위치하고 있을 수 있다.
- [0007] 상기 스캔선은 상기 게이트 절연막 위에 형성되어 있는 주 스캔선, 상기 주 스캔선 위에 형성되어 있으며 상기 주 스캔선과 접촉하고 있는 보조 스캔선을 포함할 수 있다.
- [0008] 상기 데이터선은 상기 게이트 절연막 위에 형성되어 있는 보조 데이터선, 상기 보조 데이터선 위에 형성되어 있으며 상기 보조 데이터선과 접촉하고 있는 주 데이터선을 포함할 수 있다.
- [0009] 상기 도핑 폴리 반도체부는 상기 스캔선과 상기 데이터선의 교차부에 형성되어 있는 교차 반도체부를 포함하며, 상기 교차 반도체부는 서로 이격되어 마주보는 제1 교차 반도체부 및 제2 교차 반도체부를 포함할 수 있다.
- [0010] 상기 교차 반도체부 및 주 스캔선 위에 형성되어 있는 교차 층간 절연막 패턴을 더 포함하고, 상기 교차 층간 절연막 패턴은 상기 주 스캔선과 상기 주 데이터선을 서로 절연시킬 수 있다.
- [0011] 상기 교차 층간 절연막 패턴은 가로부와 세로부가 교차하는 십자 형상이며, 상기 가로부는 상기 주 스캔선과 접촉하며 상부에 형성되어 있으며, 상기 세로부는 상기 교차 반도체부와 중첩하고 있을 수 있다.
- [0012] 상기 보조 스캔선은 상기 교차부에서 상기 주 스캔선을 통해 연결되어 있고, 상기 보조 데이터선은 상기 교차부에서 상기 주 데이터선을 통해 연결되어 있을 수 있다.
- [0013] 상기 주 스캔선과 상기 보조 데이터선 아래에는 상기 진성 폴리 반도체부가 위치하고 있을 수 있다.
- [0014] 상기 도핑 폴리 반도체부는 상기 박막 트랜지스터에 형성되어 있는 트랜지스터 반도체부를 더 포함하며, 상기 트랜지스터 반도체부는 서로 이격되어 마주보는 소스 영역 및 드레인 영역을 포함할 수 있다.
- [0015] 상기 트랜지스터 반도체부와 일부 중첩되어 형성되어 있는 트랜지스터 층간 절연막 패턴, 상기 트랜지스터 반도체부와 일부 중첩하고 있는 소스 전극 및 드레인 전극을 더 포함할 수 있다.
- [0016] 또한, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법은 기관 위에 진성 폴리 반도체를 포함하는 반도체막, 게이트 절연막 및 게이트층을 차례로 형성하는 단계, 상기 반도체막에 도핑하여 도핑 폴리 반도체부 및 진성 폴리 반도체부를 형성하는 단계, 상기 도핑 폴리 반도체부 및 상기 게이트층 위에 층간 절연막 패턴을 형성하는 단계, 상기 게이트층 및 층간 절연막 패턴 위에 데이터층을 형성하는 단계, 상기 데이터층을 패터닝하여 보조 스캔선 및 주 데이터선을 형성하는 단계, 상기 보조 스캔선 및 주 데이터선에 인접한 영역에 형성된 상기 게이트층을 패터닝하여 상기 진성 폴리 반도체부를 노출하는 단계를 포함할 수 있다.
- [0017] 상기 도핑 폴리 반도체부는 상기 스캔선과 상기 데이터선의 교차부에 형성하는 교차 반도체부일 수 있다.
- [0018] 상기 층간 절연막 패턴은 상기 교차부에 형성하는 교차 층간 절연막 패턴일 수 있다.
- [0019] 상기 교차 반도체부 및 진성 폴리 반도체부는 상기 게이트층을 패터닝하여 게이트 개구부를 형성하고 상기 게이트 개구부를 통해 상기 반도체막에 도핑하여 형성할 수 있다.
- [0020] 상기 진성 폴리 반도체부를 노출하는 단계에서 상기 보조 스캔선 아래에 주 스캔선을 형성하고, 상기 주 데이터선 아래에 보조 데이터선을 형성할 수 있다.
- [0021] 상기 주 스캔선 및 보조 스캔선을 포함하는 스캔선, 상기 주 데이터선 및 보조 데이터선을 포함하는 데이터선을 형성하는 단계에서 상기 스캔선 및 상기 데이터선에 연결되는 박막 트랜지스터를 형성할 수 있다.
- [0022] 상기 박막 트랜지스터에 연결되는 유기 발광 다이오드를 형성하는 단계를 더포함할 수 있다.

발명의 효과

- [0023] 본 발명의 일 실시예에 따르면, 스캔선과 인접한 영역에 진성 폴리 반도체부가 위치함으로써, 스캔선과 반도체막 간의 기생 커패시터의 발생을 최소화하여 RC 지연을 감소시킬 수 있다.

[0024] 또한, 스캔선과 데이터선의 교차부에 층간 절연막 패턴을 형성함으로써, 스캔선과 데이터선이 절연되어 교차하게 할 수 있다.

[0025] 또한, 스캔선을 게이트 배선으로 형성된 주 게이트선과 데이터 배선으로 형성된 보조 게이트선의 2중 배선으로 형성하고, 데이터선을 데이터 배선으로 형성된 주 데이터선과 게이트 배선으로 형성된 보조 데이터선의 2중 배선으로 형성함으로써, 스캔선 및 데이터선의 배선 저항을 감소시킬 수 있다.

도면의 간단한 설명

[0026] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 등가 회로도이다.

도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 배치도이다.

도 3은 도 2의 III-III선을 따라 자른 단면도이다.

도 4는 도 2의 IV-IV선을 따라 자른 단면도이다.

도 5는 도 2의 V-V' 및 V'-V''선을 따라 자른 단면도이다.

도 6은 도 2의 VI-VI선을 따라 자른 단면도로서, 박막 트랜지스터의 단면도다.

도 7은 도 2의 VII-VII선을 따라 자른 단면도로서, 스토리지 커패시터의 단면도이다.

도 8 내지 도 10은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조방법을 순서대로 도시한 배치도이다.

발명을 실시하기 위한 구체적인 내용

[0027] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0028] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.

[0029] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.

[0030] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

[0031] 그러면 본 발명의 일 실시예에 따른 유기 발광 표시 장치에 대하여 도 1 내지 도 7을 참고로 상세하게 설명한다.

[0032] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 등가 회로도이다.

[0033] 도 1에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 복수의 신호선(121, 171, 172)과 이들에 연결되어 있으며 대략 행렬(matrix)의 형태로 배열된 복수의 화소(PX)를 포함한다.

[0034] 신호선은 스캔 신호(또는 게이트 신호)를 전달하는 복수의 스캔선(121), 데이터 신호를 전달하는 복수의 데이터선(171) 및 구동 전압(ELVDD)을 전달하는 복수의 구동 전압선(172)을 포함한다. 스캔선(121)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선(171) 및 구동 전압선(172)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다. 각 화소(PX)는 스위칭 박막 트랜지스터(switching thin film transistor)(T1), 구동 박막 트랜지스터(driving thin film transistor)(T2), 스토리지 커패시터(storage capacitor)(Cst) 및 유기 발광 다이오드(organic light emitting diode, OLED)를 포함한다.

[0035] 스위칭 박막 트랜지스터(T1)는 제어 단자, 입력 단자 및 출력 단자를 가지는데, 제어 단자는 스캔선(121)에 연결되어 있고, 입력 단자는 데이터선(171)에 연결되어 있으며, 출력 단자는 구동 박막 트랜지스터(T2)에 연결되어 있다. 스위칭 박막 트랜지스터(T1)는 스캔선(121)에 인가되는 스캔 신호에 응답하여 데이터선(171)에 인가

되는 데이터 신호를 구동 박막 트랜지스터(T2)에 전달한다.

- [0036] 구동 박막 트랜지스터(T2) 또한 제어 단자, 입력 단자 및 출력 단자를 가지는데, 제어 단자는 스위칭 박막 트랜지스터(T1)에 연결되어 있고, 입력 단자는 구동 전압선(172)에 연결되어 있으며, 출력 단자는 유기 발광 다이오드(OLED)에 연결되어 있다. 구동 박막 트랜지스터(T2)는 제어 단자와 출력 단자 사이에 걸리는 전압에 따라 크기가 달라지는 출력 전류(I_d)를 흘린다.
- [0037] 스토리지 커패시터(Cst)는 구동 박막 트랜지스터(T2)의 제어 단자와 입력 단자 사이에 연결되어 있다. 이 스토리지 커패시터(Cst)는 구동 박막 트랜지스터(T2)의 제어 단자에 인가되는 데이터 신호를 충전하고 스위칭 박막 트랜지스터(T1)가 턴 오프(turn off)된 뒤에도 이를 유지한다.
- [0038] 유기 발광 다이오드(OLED)는 구동 박막 트랜지스터(T2)의 출력 단자에 연결되어 있는 애노드(anode), 공통 전압(ELVSS)에 연결되어 있는 캐소드(cathode)를 가진다. 유기 발광 다이오드(OLED)는 구동 박막 트랜지스터(T2)의 출력 전류(I_d)에 따라 세기를 달리하여 발광함으로써 영상을 표시한다.
- [0039] 스위칭 박막 트랜지스터(T1) 및 구동 박막 트랜지스터(T2)는 n 채널 전계 효과 트랜지스터(field effect transistor, FET) 또는 p 채널 전계 효과 트랜지스터일 수 있다. 그리고, 박막 트랜지스터(T1, T2), 축전기(Cst) 및 유기 발광 다이오드(OLED)의 연결 관계는 바뀔 수 있다.
- [0040] 그러면 도 1에 도시한 유기 발광 표시 장치의 화소의 상세 구조에 대하여 도 2 내지 도 7을 도 1과 함께 참고하여 상세하게 설명한다.
- [0041] 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 배치도이고, 도 3은 도 2의 III-III선을 따라 자른 단면도이고, 도 4는 도 2의 IV-IV선을 따라 자른 단면도이고, 도 5는 도 2의 V-V' 및 V'-V''선을 따라 자른 단면도이고, 도 6은 도 2의 VI-VI선을 따라 자른 단면도로서, 박막 트랜지스터의 단면도이고, 도 7은 도 2의 VII-VII선을 따라 자른 단면도로서, 스토리지 커패시터의 단면도이다.
- [0042] 도 2 내지 도 7에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판(110) 위에 버퍼층(120)이 형성되어 있다. 기판(110)은 유리, 석영, 세라믹 또는 플라스틱 등으로 이루어진 절연성 기판일 수 있으며, 기판(110)은 스테인리스 강 등으로 이루어진 금속성 기판일 수 있다. 버퍼층(120)은 질화규소(SiN_x)의 단일막 또는 질화 규소(SiN_x)와 산화 규소(SiO_2)가 적층된 이중막 구조로 형성될 수 있다. 버퍼층(120)은 불순물 또는 수분과 같이 불필요한 성분의 침투를 방지하면서 동시에 표면을 평탄화하는 역할을 한다.
- [0043] 버퍼층(120) 위에는 진성 폴리 반도체부(131) 및 도핑 폴리 반도체부(132, 1356, 1357, 138)를 포함하는 반도체막(130)이 형성되어 있다. 진성 폴리 반도체부(131)는 불순물이 도핑되지 않은 진성 폴리 반도체로 이루어진 영역이며, 도핑 폴리 반도체부(132, 1356, 1357, 138)는 불순물이 도핑된 영역이다.
- [0044] 진성 폴리 반도체부(131)는 도핑 폴리 반도체부(132, 1356, 1357, 138)가 형성되지 않은 영역이며, 도핑 폴리 반도체부(132, 1356, 1357, 138)는 교차 반도체부(132), 트랜지스터 반도체부(1356, 1357) 및 커패시터 반도체부(138)를 포함한다.
- [0045] 교차 반도체부(132)는 스캔선(151)과 데이터선(171)의 교차부에 형성되어 있으며, 서로 이격되어 마주보는 제1 교차 반도체부(132a) 및 제2 교차 반도체부(132b)를 포함한다.
- [0046] 트랜지스터 반도체부(1356, 1357)는 진성 폴리 반도체인 채널 영역(1355)의 양측에 각각 형성된 소스 영역(1356) 및 드레인 영역(1357)을 포함한다.
- [0047] 커패시터 반도체부(138)는 사각 고리 형상으로 형성되어 있다.
- [0048] 반도체막(130) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140)은 질화 규소 및 산화 규소 중 적어도 하나를 포함한 단층 또는 복수층일 수 있다.
- [0049] 게이트 절연막(140) 위에는 주 스캔선(51), 보조 데이터선(53), 게이트 전극(155), 보조 소스 전극(56), 보조 드레인 전극(57), 제1 주 스토리지 축전판(58) 및 제2 보조 스토리지 축전판(59)이 형성되어 있다. 주 스캔선(51)은 가로 방향으로 길게 뻗어 스캔 신호를 전달하며, 보조 데이터선(53)은 세로 방향으로 길게 뻗어 데이터 신호를 전달하고, 주 스캔선(51)에 연결된 게이트 전극(155)은 채널 영역(1355)과 중첩하고 있으며, 제1 주 스토리지 축전판(58) 및 제2 보조 스토리지 축전판(59)은 서로 이격되어 있다. 주 스캔선(51), 보조 데이터선(53), 게이트 전극(155), 보조 소스 전극(56), 보조 드레인 전극(57), 제1 주 스토리지 축전판(58) 및 제2 보조

스토리지 축전판(59)은 게이트 배선으로 형성되어 있다.

- [0050] 주 스캔선(51), 보조 데이터선(53), 게이트 전극(155), 보조 소스 전극(56), 보조 드레인 전극(57), 제1 주 스토리지 축전판(58) 및 제2 보조 스토리지 축전판(59) 위에는 층간 절연막 패턴(160)이 형성되어 있으며, 층간 절연막 패턴(160)은 교차 층간 절연막 패턴(161), 트랜지스터 층간 절연막 패턴(162) 및 스토리지 층간 절연막 패턴(163)을 포함한다.
- [0051] 주 스캔선(51) 및 보조 데이터선(53) 위에는 교차 층간 절연막 패턴(161)이 형성되어 있으며, 게이트 전극(155) 위에는 트랜지스터 층간 절연막 패턴(162)이 형성되어 있으며, 제1 주 스토리지 축전판(58) 위에는 스토리지 층간 절연막 패턴(163)이 형성되어 있다.
- [0052] 교차 층간 절연막 패턴(161)은 가로부(161a)와 세로부(161b)가 교차하는 십자 형상이며, 가로부(161a)는 주 스캔선(51)과 접촉하며 주 스캔선(51)의 상부에 형성되어 있으며, 세로부(161b)는 주 스캔선(51)의 일부를 덮고 있고, 보조 데이터선(53)의 단부 일부를 덮고 있으며, 교차 반도체부(132)와 중첩하고 있다.
- [0053] 트랜지스터 층간 절연막 패턴(162)은 게이트 전극(155)을 덮고 있으며, 트랜지스터 반도체부(1356, 1357)와 일부 중첩되어 있다.
- [0054] 스토리지 층간 절연막 패턴(163)은 사각 고리 형상의 커패시터 반도체부(138) 내부에 형성되어 있으며 제1 주 스토리지 축전판(58)을 덮고 있다.
- [0055] 이러한 층간 절연막 패턴(160)은 게이트 절연막(140)과 마찬가지로 질화 규소 또는 산화 규소 등으로 형성될 수 있다.
- [0056] 층간 절연막 패턴(160) 및 게이트 배선(51, 53, 155, 56, 57, 58, 59) 위에는 주 데이터선(71), 보조 스캔선(73), 주 소스 전극(76), 주 드레인 전극(77), 제1 보조 스토리지 축전판(78) 및 제2 주 스토리지 축전판(79)을 포함하는 데이터 배선이 형성되어 있다.
- [0057] 교차 층간 절연막 패턴(161) 위에는 주 데이터선(71) 및 보조 스캔선(73)이 형성되어 있다. 보조 스캔선(73)은 교차 층간 절연막 패턴(161)의 가로부(161a) 위에 형성된 주 데이터선(71)을 기준으로 서로 분리되어 있으며, 분리된 보조 스캔선(73)은 주 스캔선(51)을 통해 서로 연결되어 있다.
- [0058] 주 데이터선(71)은 교차 층간 절연막 패턴(161)의 세로부(161b)를 덮고 있으며, 교차 층간 절연막 패턴(161)의 세로부(161b) 아래에서 주 스캔선(51)을 기준으로 서로 분리되어 있는 보조 데이터선(53)을 서로 연결하고 있다.
- [0059] 이와 같이, 주 스캔선(51) 및 보조 스캔선(73)은 교차 층간 절연막 패턴(161)의 가로부(161a)가 형성되어 있지 않은 영역에서 직접 접촉하여 함께 스캔선(151)을 형성하므로, 스캔선(151)의 배선 저항을 감소시킬 수 있고, 주 데이터선(71) 및 보조 데이터선(53)은 교차 층간 절연막 패턴(161)의 세로부(161b)가 형성되어 있지 않은 영역에서 직접 접촉하여 함께 데이터선(171)을 형성하므로, 데이터선(171)의 배선 저항을 감소시킬 수 있다.
- [0060] 또한, 도 5에 도시한 바와 같이, 스캔선(151)과 인접한 영역에 진성 폴리 반도체부(131)가 위치함으로써, 스캔선(151)과 반도체막(130) 간의 기생 커패시터의 발생을 최소화하여 RC 지연을 감소시킬 수 있다.
- [0061] 또한, 도 2 내지 도 4에 도시한 바와 같이, 스캔선(151)과 데이터선(171)의 교차부에 교차 층간 절연막 패턴(161)을 형성함으로써, 스캔선(151)과 데이터선(171)이 절연되어 교차하게 할 수 있다.
- [0062] 한편, 보조 소스 전극(56) 및 보조 드레인 전극(57) 위에는 각각 주 소스 전극(76) 및 주 드레인 전극(77)이 형성되어 있다. 주 소스 전극(76) 및 보조 소스 전극(56)은 함께 소스 전극(176)을 이루며, 주 드레인 전극(77) 및 보조 드레인 전극(57)은 함께 드레인 전극(177)을 이룬다.
- [0063] 이러한 트랜지스터 반도체부(1356, 1357), 게이트 전극(155), 소스 전극(176) 및 드레인 전극(177)은 함께 구동 박막 트랜지스터를 이룬다.
- [0064] 제1 주 스토리지 축전판(58) 위에 제1 보조 스토리지 축전판(78)이 형성되어 있으며, 제2 보조 스토리지 축전판(59) 위에 제2 주 스토리지 축전판(79)이 형성되어 있다. 제1 주 스토리지 축전판(58)과 제1 보조 스토리지 축전판(78)은 함께 제1 스토리지 축전판(158)을 이루고, 제2 보조 스토리지 축전판(59)과 제2 주 스토리지 축전판(79)은 함께 제2 스토리지 축전판(179)을 이룬다.
- [0065] 제1 주 스토리지 축전판(58)과 제2 주 스토리지 축전판(79)은 스토리지 층간 절연막 패턴(163)을 유전체로 하여

스토리지 커패시터(Cst)를 이룬다.

- [0066] 주 테이터선(71), 보조 스캔선(73), 주 소스 전극(76), 주 드레인 전극(77), 제1 보조 스토리지 축전관(78) 및 제2 주 스토리지 축전관(79) 위에는 보호막(180)이 형성되어 있다. 보호막(180) 위에는 화소 전극(710)이 형성되어 있다. 화소 전극(710)은 구동 박막 트랜지스터(T2)의 드레인 전극(177)과 전기적으로 연결되어 유기 발광 다이오드의 애노드 전극이 된다.
- [0067] 보호막(180) 및 화소 전극(710)의 가장자리부 위에는 화소 정의막(350)이 형성되어 있다. 화소 정의막(350)은 화소 전극(710)을 노출하는 개구부(351)를 가진다. 화소 정의막(180)은 폴리아크릴계(polyacrylates) 또는 폴리이미드계(polyimides) 등의 수지와 실리카 계열의 무기물 등을 포함하여 이루어질 수 있다.
- [0068] 화소 정의막(350)의 개구부(351)에는 유기 발광층(720)이 형성되어 있다. 유기 발광층(720)은 발광층, 정공 수송층(hole-injection layer, HIL), 정공 수송층(hole-transporting layer, HTL), 전자 수송층(electron-transporting layer, ETL) 및 전자 주입층(electron-injection layer, EIL) 중 하나 이상을 포함하는 복수층으로 형성된다. 유기 발광층(720)이 이들 모두를 포함할 경우 정공 주입층이 애노드 전극인 화소 전극(710) 위에 위치하고 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층될 수 있다.
- [0069] 유기 발광층(720)은 적색을 발광하는 적색 유기 발광층, 녹색을 발광하는 녹색 유기 발광층 및 청색을 발광하는 청색 유기 발광층을 포함할 수 있으며, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층은 각각 적색 화소, 녹색 화소 및 청색 화소에 형성되어 컬러 화상을 구현하게 된다.
- [0070] 또한, 유기 발광층(720)은 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소에 모두 함께 적층하고, 각 화소별로 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수 있다. 다른 예로, 백색을 발광하는 백색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소 모두에 형성하고, 각 화소별로 각각 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수도 있다. 백색 유기 발광층과 색필터를 이용하여 컬러 화상을 구현하는 경우, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 각각의 개별 화소 즉, 적색 화소, 녹색 화소 및 청색 화소에 증착하기 위한 증착 마스크를 사용하지 않아도 된다.
- [0071] 다른 예에서 설명한 백색 유기 발광층은 하나의 유기 발광층으로 형성될 수 있음은 물론이고, 복수 개의 유기 발광층을 적층하여 백색을 발광할 수 있도록 한 구성까지 포함한다. 예로, 적어도 하나의 엘로우 유기 발광층과 적어도 하나의 청색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 시안 유기 발광층과 적어도 하나의 적색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 마젠타 유기 발광층과 적어도 하나의 녹색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성 등도 포함할 수 있다.
- [0072] 화소 정의막(350) 및 유기 발광층(720) 위에는 공통 전극(730)이 형성된다. 공통 전극(730)은 유기 발광 다이오드의 캐소드 전극이 된다. 화소 전극(710), 유기 발광층(720) 및 공통 전극(730)은 유기 발광 다이오드(70)를 이룬다.
- [0073] 상기와 같은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법을 도 2 내지 도 7와 함께 도 8 내지 도 10을 참조하여 이하에서 상세히 설명한다.
- [0074] 도 8 내지 도 10은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조방법을 순서대로 도시한 배치도이다.
- [0075] 우선, 도 8에 도시한 바와 같이, 기판(110) 위에 버퍼층(120)을 형성한다. 버퍼층(120)은 플라즈마 화학기상증착(PECVD) 등의 방법으로 기판(10) 위에 전면 증착된다. 그리고, 버퍼층(120) 위에 반도체막(130)을 형성한다. 반도체막(130)은 진성 폴리 반도체로 이루어질 수 있으며, 진성 폴리 반도체는 비정질 규소막을 형성한 후 이를 결정화하는 방법으로 형성할 수 있다. 그리고, 반도체막(130) 위에 게이트 절연막(140)을 형성하고, 게이트 절연막(140) 위에 게이트층을 형성한다. 게이트 절연막(140)은 질화 규소(SiNx) 또는 산화 규소(SiO2) 따위로 형성될 수 있고, 플라즈마 화학기상증착(PECVD) 등의 방법으로 버퍼층(120) 위에 전면 증착된다. 그리고, 마스크를 이용하여 게이트층을 사진 식각 공정으로 패터닝하여 게이트 개구부(32), 트랜지스터 개구부(13) 및 스토리지 개구부(58)를 형성한다. 그리고, 패터닝하여 게이트 개구부(32), 트랜지스터 개구부(13) 및 스토리지 개구부(58)를 통해 노출된 반도체막(130)에 도핑하여 각각 교차 반도체부(132), 트랜지스터 반도체부(1356, 1357) 및 스토리지 반도체부(138)를 포함하는 도핑 폴리 반도체부(132)를 형성한다. 반도체막(130) 중 도핑되지 않은 영역은 진성 폴리 반도체부에 해당한다.

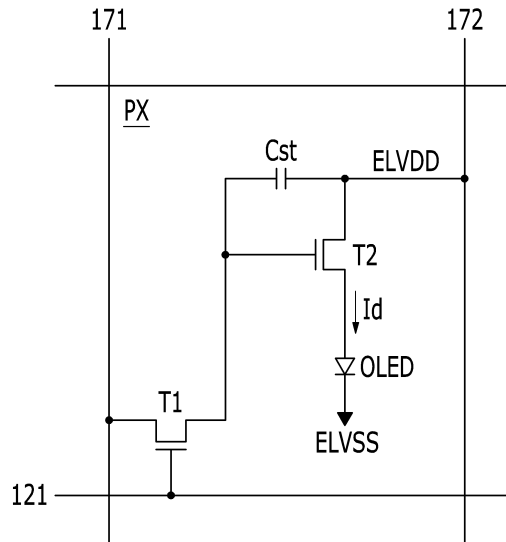
- [0076] 다음으로, 도 9에 도시한 바와 같이, 교차 반도체부(132), 트랜지스터 반도체부(1356, 1357) 및 스토리지 반도체부(138) 위에 각각 교차 층간 절연막 패턴(161), 트랜지스터 층간 절연막 패턴(162) 및 스토리지 층간 절연막 패턴(163)을 포함하는 층간 절연막 패턴(160)을 형성한다.
- [0077] 다음으로, 도 10에 도시한 바와 같이, 게이트층 및 층간 절연막 패턴(160) 위에 데이터층을 형성한다. 그리고, 데이터층을 패터닝하여 보조 스캔선(73), 주 데이터선(71), 주 소스 전극(76), 주 드레인 전극(77), 제1 보조 스토리지 축전판(78) 및 제2 주 스토리지 축전판(79)을 형성한다.
- [0078] 다음으로, 도 2 내지 도 7에 도시한 바와 같이, 보조 스캔선(73), 주 데이터선(71), 주 소스 전극(76), 주 드레인 전극(77), 제1 보조 스토리지 축전판(78) 및 제2 주 스토리지 축전판(79)에 인접한 영역에 형성된 게이트층을 패터닝하여 진성 폴리 반도체부(131)를 노출한다. 이 때, 보조 스캔선(73) 아래에 주 스캔선(51)이 형성되고, 주 데이터선(71) 아래에 보조 데이터선(53)이 형성된다. 또한, 주 소스 전극(76) 아래에 보조 소스 전극(56)이 형성되고, 주 드레인 전극(77) 아래에 보조 드레인 전극(56)이 형성되며, 제1 보조 스토리지 축전판(78) 아래에 제1 주 스토리지 축전판(58)이 형성되고, 제2 주 스토리지 축전판(79) 아래에 제2 보조 스토리지 축전판(59)이 형성된다.
- [0079] 그리고, 주 데이터선(71), 보조 스캔선(73), 주 소스 전극(76), 주 드레인 전극(77), 제1 보조 스토리지 축전판(78) 및 제2 주 스토리지 축전판(79)을 덮는 보호막(180)이 형성된다. 그리고, 보호막(180) 위에는 화소 전극(710)이 형성되고, 보호막(180) 및 화소 전극(710)의 가장자리부 위에 화소 정의막(350)이 형성되며, 화소 정의막(350)의 개구부(351)에는 유기 발광층(720)이 형성된다. 화소 정의막(350) 및 유기 발광층(720) 위에는 공통 전극(730)이 형성된다.
- [0080] 본 발명을 앞서 기재한 바에 따라 바람직한 실시예를 통해 설명하였지만, 본 발명은 이에 한정되지 않으며 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에 종사하는 자들은 쉽게 이해할 것이다.

부호의 설명

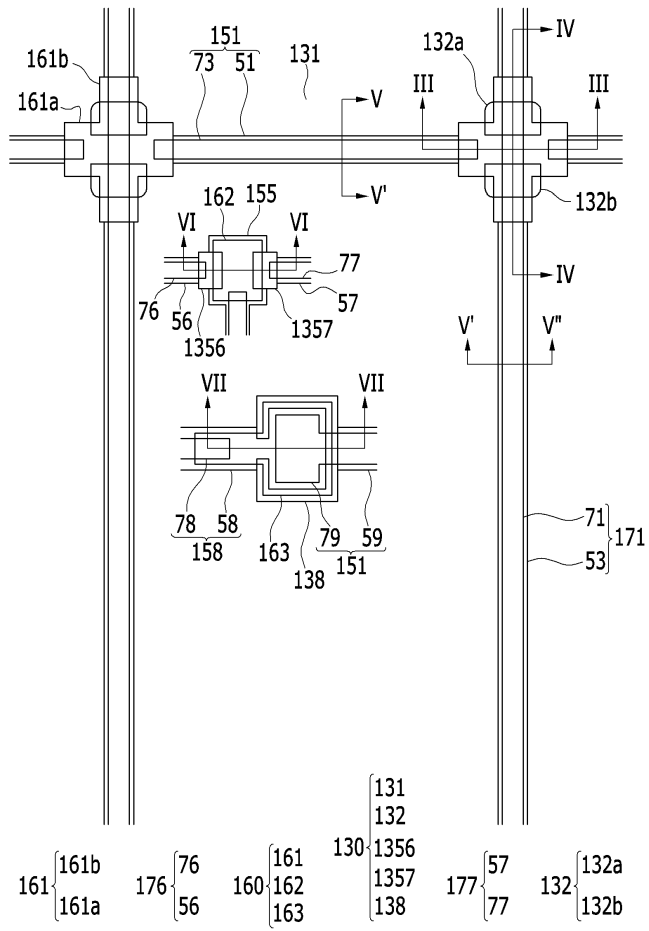
- | | |
|----------------------|------------------------|
| [0081] 51: 주 스캔선 | 53: 보조 데이터선 |
| 56: 보조 소스 전극 | 57: 보조 드레인 전극 |
| 58: 제1 주 스토리지 축전판 | 59: 제2 보조 스토리지 축전판 |
| 71: 주 데이터선 | 73: 보조 스캔선 |
| 76: 주 소스 전극 | 77: 주 드레인 전극 |
| 78: 제1 보조 스토리지 축전판 | 79: 제2 주 스토리지 축전판 |
| 130: 반도체막 | 131: 진성 폴리 반도체부 |
| 132: 교차 반도체부 | 1356, 1357: 트랜지스터 반도체부 |
| 138: 커패시터 반도체부 | 140: 게이트 절연막 |
| 151: 스캔선 | 155: 게이트 전극 |
| 160: 층간 절연막 패턴 | 161: 교차 층간 절연막 패턴 |
| 162: 트랜지스터 층간 절연막 패턴 | 163: 스토리지 층간 절연막 패턴 |
| 171: 데이터선 | 176: 소스 전극 |
| 177: 드레인 전극 | 158: 제1 스토리지 축전판 |
| 179: 제2 스토리지 축전판 | |

도면

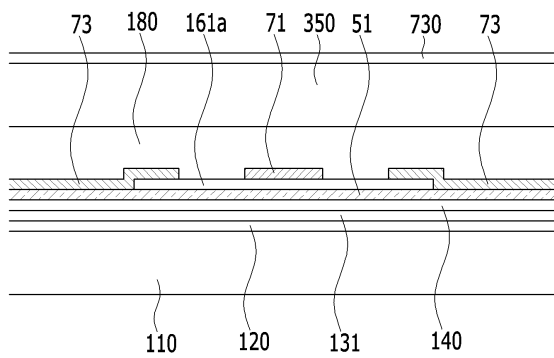
도면1



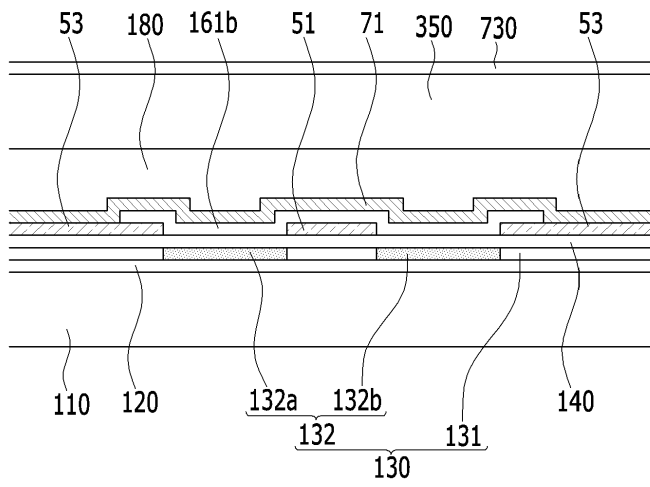
도면2



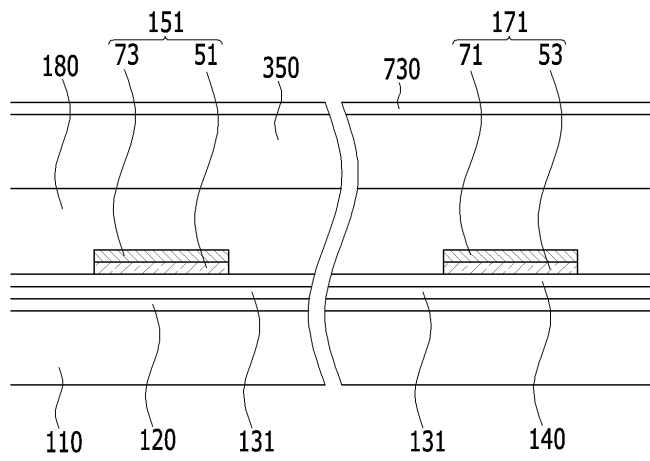
도면3



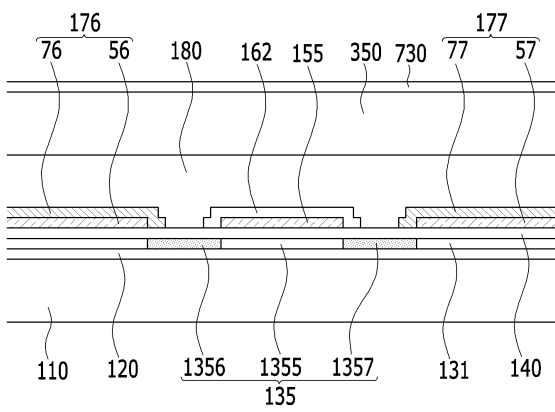
도면4



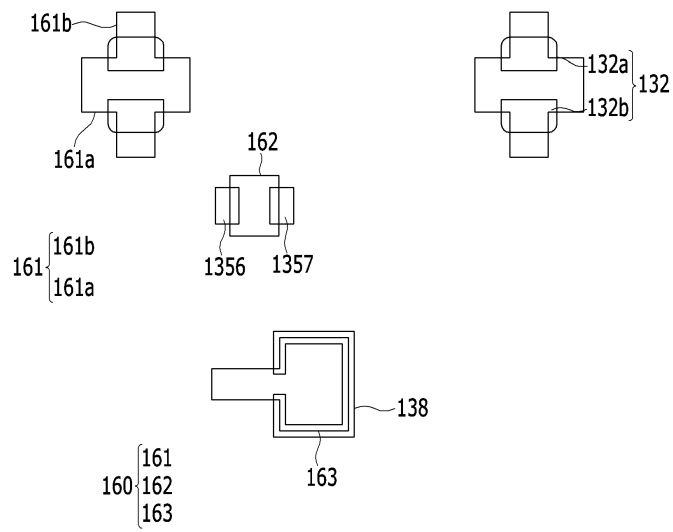
도면5



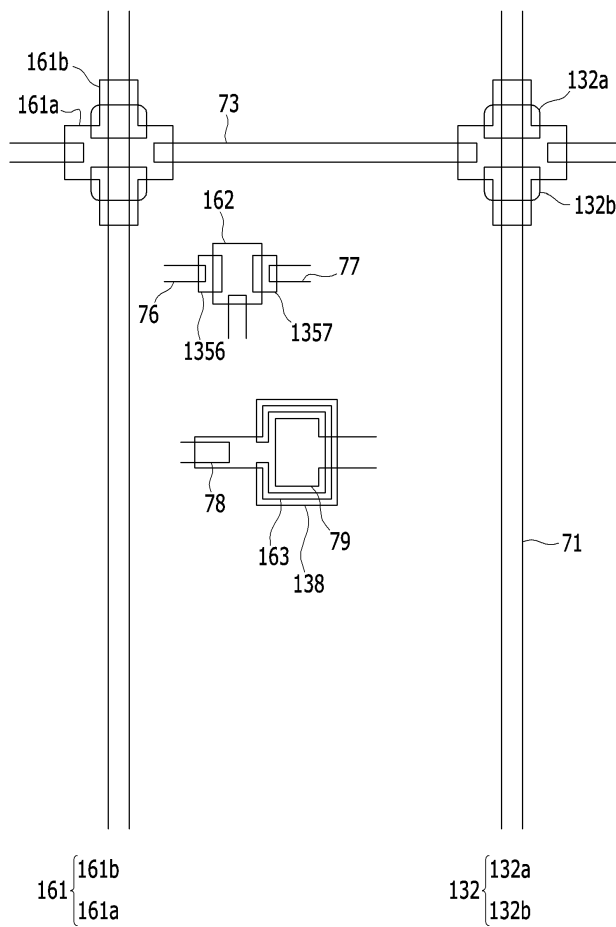
도면6



도면9



도면10



专利名称(译)	标题：OLED显示器及其制造方法		
公开(公告)号	KR1020150017192A	公开(公告)日	2015-02-16
申请号	KR1020130093178	申请日	2013-08-06
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	JIN GUANG HAI 김광해 CHOI JAE BEOM 최재범 JUNG KWAN WOOK 정관욱		
发明人	김광해 최재범 정관욱		
IPC分类号	H01L51/52 H01L51/56		
CPC分类号	H01L27/3262 G09G3/3225 G09G2300/0426 G09G2320/0223 H01L27/3265 H01L27/3276 H01L27/3279 H01L2227/323 H01L51/56		
外部链接	Espacenet		

摘要(译)

根据本发明实施例的有机发光显示装置包括基板，形成在基板上并包括本征多晶硅半导体部分和掺杂多晶硅半导体部分的半导体层，覆盖半导体层的栅极绝缘层扫描线，形成在栅极绝缘层上并传输扫描信号，与扫描线绝缘的数据线，与扫描线交叉，并传输数据信号，连接到扫描的薄膜晶体管和数据线，以及连接到薄膜晶体管的有机发光二极管。本征多晶硅半导体部分位于扫描线附近。

