



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0099077
(43) 공개일자 2014년08월11일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01)

(21) 출원번호 10-2013-0011856

(22) 출원일자 2013년02월01일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

박상진

경기도 용인시 기흥구 이현로29번길 72-1 성호샤
인힐즈아파트 106동 301호

(74) 대리인

박영우

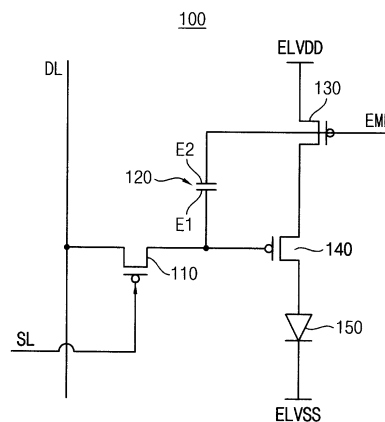
전체 청구항 수 : 총 22 항

(54) 발명의 명칭 유기 발광 표시 장치의 화소 회로 및 그 구동 방법

(57) 요약

유기 발광 표시 장치의 화소 회로는, 제1 전극 및 제2 전극을 가지는 저장 커패시터, 스캔 라인에 연결된 게이트 단자, 데이터 라인에 연결된 제1 단자, 및 저장 커패시터의 제1 전극에 연결된 제2 단자를 가지는 스위칭 트랜지스터, 발광 제어 라인에 연결된 게이트 단자, 제1 전원 전압에 연결된 제1 단자, 및 제2 단자를 가지는 발광 제어 트랜지스터, 저장 커패시터의 제1 전극에 연결된 게이트 단자, 발광 제어 트랜지스터의 제2 단자에 연결된 제1 단자, 및 제2 단자를 가지는 구동 트랜지스터, 및 구동 트랜지스터의 제2 단자에 연결된 애노드 전극 및 제2 전원 전압에 연결된 캐소드 전극을 가지는 유기 발광 다이오드를 포함한다. 저장 커패시터의 제2 전극은 발광 제어 라인에 연결되고, 패널 산포 보상 전압이 발광 제어 라인을 통하여 저장 커패시터의 제2 전극에 인가된다. 이에 따라, 데이터 라인의 충방전 소비전력이 감소될 수 있다.

대 표 도 - 도1



특허청구의 범위

청구항 1

제1 전극 및 제2 전극을 가지는 저장 커패시터;

스캔 라인에 연결된 게이트 단자, 데이터 라인에 연결된 제1 단자, 및 상기 저장 커패시터의 상기 제1 전극에 연결된 제2 단자를 가지는 스위칭 트랜지스터;

발광 제어 라인에 연결된 게이트 단자, 제1 전원 전압에 연결된 제1 단자, 및 제2 단자를 가지는 발광 제어 트랜지스터;

상기 저장 커패시터의 상기 제1 전극에 연결된 게이트 단자, 상기 발광 제어 트랜지스터의 상기 제2 단자에 연결된 제1 단자, 및 제2 단자를 가지는 구동 트랜지스터; 및

상기 구동 트랜지스터의 상기 제2 단자에 연결된 애노드 전극 및 제2 전원 전압에 연결된 캐소드 전극을 가지는 유기 발광 다이오드를 포함하고,

상기 저장 커패시터의 상기 제2 전극은 상기 발광 제어 라인에 연결되고, 패널 산포 보상 전압이 상기 발광 제어 라인을 통하여 상기 저장 커패시터의 상기 제2 전극에 인가되는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 2

제1 항에 있어서, 상기 스위칭 트랜지스터는 상기 스캔 라인을 통하여 인가되는 스캔 신호에 응답하여 상기 데이터 라인을 통하여 인가되는 발광 데이터 전압 또는 비발광 데이터 전압 중 하나를 상기 저장 커패시터의 상기 제1 전극에 인가하는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 3

제2 항에 있어서, 상기 발광 데이터 전압과 상기 비발광 데이터 전압은 서로 반대되는 극성을 가지는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 4

제3 항에 있어서, 상기 발광 데이터 전압은 음의 전압이고, 상기 비발광 데이터 전압은 양의 전압인 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 5

제2 항에 있어서, 상기 발광 데이터 전압은 화소 회로 산포 보상 전압을 포함하는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 6

제5 항에 있어서, 디스플레이 패널들 간의 문턱 전압 편차는 상기 발광 제어 라인을 통하여 인가되는 상기 패널 산포 보상 전압에 의해 보상되고, 동일 디스플레이 패널 내의 문턱 전압 편차는 상기 데이터 라인을 통하여 인가되는 상기 화소 회로 산포 보상 전압에 의해 보상되는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 7

제1 항에 있어서, 상기 발광 제어 트랜지스터는 상기 발광 제어 라인을 통하여 발광 제어 신호로서 상기 패널 산포 보상 전압을 수신하는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 8

제7 항에 있어서, 상기 발광 제어 트랜지스터는 상기 발광 제어 라인을 통하여 인가되는 상기 패널 산포 보상 전압에 응답하여 상기 제1 전원 전압을 상기 구동 트랜지스터의 상기 제1 단자에 연결하는 것을 특징으로 하는

유기 발광 표시 장치의 화소 회로.

청구항 9

제1 항에 있어서,

모니터링 라인에 연결된 게이트 단자, 상기 데이터 라인에 연결된 제1 단자, 및 상기 구동 트랜지스터의 상기 제1 단자에 연결된 제2 단자를 가지는 모니터링 트랜지스터를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 10

제9 항에 있어서, 상기 모니터링 트랜지스터는 상기 모니터링 라인을 통하여 인가되는 모니터링 신호에 응답하여 상기 데이터 라인을 상기 구동 트랜지스터의 상기 제1 단자에 연결하는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 11

제9 항에 있어서, 상기 패널 산포 보상 전압은 상기 데이터 라인, 상기 모니터링 트랜지스터, 상기 구동 트랜지스터 및 상기 유기 발광 다이오드를 포함하는 경로에 흐르는 전류를 측정하여 결정되는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 12

제1 전극 및 제2 전극을 가지는 저장 커패시터;

스캔 신호에 응답하여 데이터 라인을 통하여 인가되는 발광 데이터 전압 또는 비발광 데이터 전압 중 하나를 상기 저장 커패시터의 상기 제1 전극에 인가하는 스위칭 트랜지스터;

발광 제어 라인을 통하여 발광 제어 신호로서 인가되는 패널 산포 보상 전압에 응답하여 턴-온되는 발광 제어 트랜지스터;

상기 저장 커패시터의 상기 제1 전극의 전압에 기초하여 구동 전류를 생성하는 구동 트랜지스터; 및

상기 구동 트랜지스터에 의해 생성된 상기 구동 전류에 응답하여 발광하는 유기 발광 다이오드를 포함하고,

상기 저장 커패시터의 상기 제2 전극은 상기 발광 제어 라인에 연결되고, 상기 패널 산포 보상 전압이 상기 발광 제어 라인을 통하여 상기 저장 커패시터의 상기 제2 전극에 인가되는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 13

제12 항에 있어서, 상기 발광 데이터 전압과 상기 비발광 데이터 전압은 서로 반대되는 극성을 가지는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 14

제13 항에 있어서, 상기 발광 데이터 전압은 음의 전압이고, 상기 비발광 데이터 전압은 양의 전압인 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 15

제12 항에 있어서, 상기 발광 데이터 전압은 화소 회로 산포 보상 전압을 포함하는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 16

제15 항에 있어서, 디스플레이 패널들 간의 문턱 전압 편차는 상기 발광 제어 라인을 통하여 인가되는 상기 패널 산포 보상 전압에 의해 보상되고, 동일 디스플레이 패널 내의 문턱 전압 편차는 상기 데이터 라인을 통하여 인가되는 상기 화소 회로 산포 보상 전압에 의해 보상되는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 17

제12 항에 있어서,

모니터링 라인을 통하여 인가되는 모니터링 신호에 응답하여 상기 데이터 라인을 상기 구동 트랜지스터에 연결하는 모니터링 트랜지스터를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 18

제17 항에 있어서, 상기 패널 산포 보상 전압은 상기 데이터 라인, 상기 모니터링 트랜지스터, 상기 구동 트랜지스터 및 상기 유기 발광 다이오드를 포함하는 경로에 흐르는 전류를 측정하여 결정되는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로.

청구항 19

데이터 라인을 통하여 저장 커패시터의 제1 전극에 발광 데이터 전압 또는 비발광 데이터 전압 중 하나를 인가하는 단계;

발광 제어 트랜지스터를 턴-온시키면서 상기 저장 커패시터의 제2 전극에 패널 산포 보상 전압을 인가하도록 발광 제어 라인을 통하여 발광 제어 신호로서 상기 패널 산포 보상 전압을 인가하는 단계; 및

상기 저장 커패시터의 상기 제1 전극의 전압에 기초하여 유기 발광 다이오드를 구동하는 단계를 포함하는 유기 발광 표시 장치의 화소 회로의 구동 방법.

청구항 20

제19 항에 있어서, 상기 발광 데이터 전압은 음의 전압이고, 상기 비발광 데이터 전압은 양의 전압인 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로의 구동 방법.

청구항 21

제20 항에 있어서, 상기 발광 데이터 전압은 화소 회로 산포 보상 전압을 포함하는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로의 구동 방법.

청구항 22

제21 항에 있어서, 디스플레이 패널들 간의 문턱 전압 편차는 상기 발광 제어 라인을 통하여 인가되는 상기 패널 산포 보상 전압에 의해 보상되고, 동일 디스플레이 패널 내의 문턱 전압 편차는 상기 데이터 라인을 통하여 인가되는 상기 화소 회로 산포 보상 전압에 의해 보상되는 것을 특징으로 하는 유기 발광 표시 장치의 화소 회로의 구동 방법.

명세서

기술분야

[0001] 본 발명은 디스플레이 장치에 관한 것으로서, 더욱 상세하게는 유기 발광 표시 장치의 화소 회로 및 유기 발광 표시 장치의 화소 회로의 구동 방법에 관한 것이다.

배경기술

[0002] 유기 발광 표시 장치의 구동 방법은 계조를 표현하는 방식에 따라 아날로그 구동 방법 또는 디지털 구동 방법으로 구분될 수 있다. 아날로그 구동 방법은 동일한 발광 시간 동안 유기 발광 다이오드를 발광하면서 화소 회로에 인가되는 데이터 전압의 레벨을 변경함으로써 계조를 표현할 수 있고, 디지털 구동 방법은 화소 회로에 동일한 레벨의 데이터 전압을 인가하면서 유기 발광 다이오드가 발광되는 발광 시간을 변경함으로써 계조를 표현할 수 있다. 이러한 디지털 구동 방법은, 아날로그 구동 방법에 비하여, 유기 발광 표시 장치가 간단한 구조의 화소 회로 및 구동 IC(Integrated Circuit)를 포함하는 장점이 있다. 또한, 유기 발광 표시 장치의 디스플레이 패널이 대형화되고 해상도가 높아질수록 디지털 구동 방법을 사용할 필요성이 증가된다.

[0003] 그러나 디지털 구동 방법에서는 데이터 라인에 데이터 전압이 고속으로 인가되어야 하고, 이로 인해 데이터 라

인의 충방전 소비전력이 아날로그 구동 방법에 비하여 증가된다. 특히, 동일한 생산 라인을 통하여 생산된 디스플레이 패널들 사이에서 TFT들의 문턱 전압 편차가 존재할 뿐만 아니라, 동일한 디스플레이 패널 내에서도 TFT들의 문턱 전압 편차가 존재한다. 이러한 디스플레이 패널들 간의 문턱 전압 편차 및 동일한 디스플레이 패널 내의 문턱 전압 편차를 데이터 전압의 레벨을 변경함으로써 보상하면, 데이터 라인에 인가되는 데이터 전압의 범위가 증가되어야 한다. 이에 따라, 데이터 라인의 충방전 소비전력이 더욱 증가되는 문제가 있다.

발명의 내용

해결하려는 과제

- [0004] 본 발명의 일 목적은 데이터 라인의 충방전 소비전력을 감소시킬 수 있는 유기 발광 표시 장치의 화소 회로를 제공하는 것이다.
- [0005] 본 발명의 다른 목적은 데이터 라인의 충방전 소비전력을 감소시킬 수 있는 유기 발광 표시 장치의 화소 회로의 구동 방법을 제공하는 것이다.
- [0006] 다만, 본 발명의 해결하고자 하는 과제는 상기 언급된 과제에 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

과제의 해결 수단

- [0007] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 유기 발광 표시 장치의 화소 회로는 제1 전극 및 제2 전극을 가지는 저장 커패시터, 스캔 라인에 연결된 게이트 단자, 데이터 라인에 연결된 제1 단자, 및 상기 저장 커패시터의 상기 제1 전극에 연결된 제2 단자를 가지는 스위칭 트랜지스터, 발광 제어 라인에 연결된 게이트 단자, 제1 전원 전압에 연결된 제1 단자, 및 제2 단자를 가지는 발광 제어 트랜지스터, 상기 저장 커패시터의 상기 제1 전극에 연결된 게이트 단자, 상기 발광 제어 트랜지스터의 상기 제2 단자에 연결된 제1 단자, 및 제2 단자를 가지는 구동 트랜지스터, 및 상기 구동 트랜지스터의 상기 제2 단자에 연결된 애노드 전극 및 제2 전원 전압에 연결된 캐소드 전극을 가지는 유기 발광 다이오드를 포함한다. 상기 저장 커패시터의 상기 제2 전극은 상기 발광 제어 라인에 연결되고, 패널 산포 보상 전압이 상기 발광 제어 라인을 통하여 상기 저장 커패시터의 상기 제2 전극에 인가된다.
- [0008] 일 실시예에 의하면, 상기 스위칭 트랜지스터는 상기 스캔 라인을 통하여 인가되는 스캔 신호에 응답하여 상기 데이터 라인을 통하여 인가되는 발광 데이터 전압 또는 비발광 데이터 전압 중 하나를 상기 저장 커패시터의 상기 제1 전극에 인가할 수 있다.
- [0009] 일 실시예에 의하면, 상기 발광 데이터 전압과 상기 비발광 데이터 전압은 서로 반대되는 극성을 가질 수 있다.
- [0010] 일 실시예에 의하면, 상기 발광 데이터 전압은 음의 전압이고, 상기 비발광 데이터 전압은 양의 전압일 수 있다.
- [0011] 일 실시예에 의하면, 상기 발광 데이터 전압은 화소 회로 산포 보상 전압을 포함할 수 있다.
- [0012] 일 실시예에 의하면, 디스플레이 패널들 간의 문턱 전압 편차는 상기 발광 제어 라인을 통하여 인가되는 상기 패널 산포 보상 전압에 의해 보상되고, 동일 디스플레이 패널 내의 문턱 전압 편차는 상기 데이터 라인을 통하여 인가되는 상기 화소 회로 산포 보상 전압에 의해 보상될 수 있다.
- [0013] 일 실시예에 의하면, 상기 발광 제어 트랜지스터는 상기 발광 제어 라인을 통하여 발광 제어 신호로서 상기 패널 산포 보상 전압을 수신할 수 있다.
- [0014] 일 실시예에 의하면, 상기 발광 제어 트랜지스터는 상기 발광 제어 라인을 통하여 인가되는 상기 패널 산포 보상 전압에 응답하여 상기 제1 전원 전압을 상기 구동 트랜지스터의 상기 제1 단자에 연결할 수 있다.
- [0015] 일 실시예에 의하면, 상기 화소 회로는 모니터링 라인에 연결된 게이트 단자, 상기 데이터 라인에 연결된 제1 단자, 및 상기 구동 트랜지스터의 상기 제1 단자에 연결된 제2 단자를 가지는 모니터링 트랜지스터를 더 포함할 수 있다.
- [0016] 일 실시예에 의하면, 상기 모니터링 트랜지스터는 상기 모니터링 라인을 통하여 인가되는 모니터링 신호에 응답하여 상기 데이터 라인을 상기 구동 트랜지스터의 상기 제1 단자에 연결할 수 있다.
- [0017] 일 실시예에 의하면, 상기 패널 산포 보상 전압은 상기 데이터 라인, 상기 모니터링 트랜지스터, 상기 구동 트

랜지스터 및 상기 유기 발광 다이오드를 포함하는 경로에 흐르는 전류를 측정하여 결정될 수 있다.

- [0018] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 유기 발광 표시 장치의 화소 회로는 제1 전극 및 제2 전극을 가지는 저장 커패시터, 스캔 신호에 응답하여 데이터 라인을 통하여 인가되는 발광 데이터 전압 또는 비발광 데이터 전압 중 하나를 상기 저장 커패시터의 상기 제1 전극에 인가하는 스위칭 트랜지스터, 발광 제어 라인을 통하여 발광 제어 신호로서 인가되는 패널 산포 보상 전압에 응답하여 턴-온되는 발광 제어 트랜지스터, 상기 저장 커패시터의 상기 제1 전극의 전압에 기초하여 구동 전류를 생성하는 구동 트랜지스터, 및 상기 구동 트랜지스터에 의해 생성된 상기 구동 전류에 응답하여 발광하는 유기 발광 다이오드를 포함한다. 상기 저장 커패시터의 상기 제2 전극은 상기 발광 제어 라인에 연결되고, 상기 패널 산포 보상 전압이 상기 발광 제어 라인을 통하여 상기 저장 커패시터의 상기 제2 전극에 인가된다.
- [0019] 일 실시예에 의하면, 상기 발광 데이터 전압과 상기 비발광 데이터 전압은 서로 반대되는 극성을 가질 수 있다.
- [0020] 일 실시예에 의하면, 상기 발광 데이터 전압은 음의 전압이고, 상기 비발광 데이터 전압은 양의 전압일 수 있다.
- [0021] 일 실시예에 의하면, 상기 발광 데이터 전압은 화소 회로 산포 보상 전압을 포함할 수 있다.
- [0022] 일 실시예에 의하면, 디스플레이 패널들 간의 문턱 전압 편차는 상기 발광 제어 라인을 통하여 인가되는 상기 패널 산포 보상 전압에 의해 보상되고, 동일 디스플레이 패널 내의 문턱 전압 편차는 상기 데이터 라인을 통하여 인가되는 상기 화소 회로 산포 보상 전압에 의해 보상될 수 있다.
- [0023] 일 실시예에 의하면, 화소 회로는 모니터링 라인을 통하여 인가되는 모니터링 신호에 응답하여 상기 데이터 라인을 상기 구동 트랜지스터에 연결하는 모니터링 트랜지스터를 더 포함할 수 있다.
- [0024] 일 실시예에 의하면, 상기 패널 산포 보상 전압은 상기 데이터 라인, 상기 모니터링 트랜지스터, 상기 구동 트랜지스터 및 상기 유기 발광 다이오드를 포함하는 경로에 흐르는 전류를 측정하여 결정될 수 있다.
- [0025] 본 발명의 다른 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 유기 발광 표시 장치의 화소 회로의 구동 방법에서, 데이터 라인을 통하여 저장 커패시터의 제1 전극에 발광 데이터 전압 또는 비발광 데이터 전압 중 하나가 인가되고, 발광 제어 트랜지스터를 턴-온시키면서 상기 저장 커패시터의 제2 전극에 패널 산포 보상 전압을 인가하도록 발광 제어 라인을 통하여 발광 제어 신호로서 상기 패널 산포 보상 전압이 인가되며, 상기 저장 커패시터의 상기 제1 전극의 전압에 기초하여 유기 발광 다이오드가 구동된다.
- [0026] 일 실시예에 의하면, 상기 발광 데이터 전압은 음의 전압이고, 상기 비발광 데이터 전압은 양의 전압일 수 있다.
- [0027] 일 실시예에 의하면, 상기 발광 데이터 전압은 화소 회로 산포 보상 전압을 포함할 수 있다.
- [0028] 일 실시예에 의하면, 디스플레이 패널들 간의 문턱 전압 편차는 상기 발광 제어 라인을 통하여 인가되는 상기 패널 산포 보상 전압에 의해 보상되고, 동일 디스플레이 패널 내의 문턱 전압 편차는 상기 데이터 라인을 통하여 인가되는 상기 화소 회로 산포 보상 전압에 의해 보상될 수 있다.

발명의 효과

- [0029] 본 발명의 실시예들에 따른 유기 발광 표시 장치의 화소 회로 및 유기 발광 표시 장치의 화소 회로의 구동 방법은 발광 제어 라인을 통하여 패널 산포 보상 전압을 인가하여 디스플레이 패널들 간의 문턱 전압 편차를 보상함으로써 데이터 라인의 충방전 소비전력을 감소시킬 수 있다.
- [0030] 또한, 본 발명의 실시예들에 따른 유기 발광 표시 장치의 화소 회로 및 유기 발광 표시 장치의 화소 회로의 구동 방법은 발광 데이터 전압으로서 음의 전압을 이용하고, 비발광 데이터 전압으로서 양의 전압을 이용함으로써, 데이터 라인의 충방전 소비전력을 더욱 감소시킬 수 있다.
- [0031] 다만, 본 발명의 효과는 상기 언급한 효과에 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

- [0032] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소 회로를 나타내는 회로도이다.

도 2a는 동일한 디스플레이 패널 내의 TFT(Thin Film Transistor)들의 문턱 전압 산포를 나타내는 도면이다.

도 2b는 서로 다른 디스플레이 패널들의 TFT들의 문턱 전압 산포를 나타내는 도면이다.

도 3은 본 발명의 실시예들에 따른 유기 발광 표시 장치의 화소 회로의 구동 방법을 나타내는 순서도이다.

도 4는 본 발명의 실시예들에 따른 유기 발광 표시 장치의 화소 회로의 구동 방법을 설명하기 위한 타이밍도이다.

도 5는 본 발명의 실시예들에 따른 화소 회로의 구동 방법에서 이용되는 각각의 전압들의 레벨들을 나타내는 도면이다.

도 6은 본 발명의 실시예들에 따른 화소 회로의 구동 방법에서의 이미지 프레임의 일 예를 나타내는 도면이다.

도 7은 본 발명의 실시예들에 따른 화소 회로의 구동 방법에서의 이미지 프레임의 다른 예를 나타내는 도면이다.

도 8은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 화소 회로를 나타내는 회로도이다.

도 9는 본 발명의 실시예들에 따른 패널 산포 보상 전압 및 화소 회로 산포 보상 전압의 결정 방법을 나타내는 순서도이다.

도 10은 본 발명의 실시예들에 따른 유기 발광 표시 장치를 나타내는 블록도이다.

도 11은 본 발명의 실시예들에 따른 유기 발광 표시 장치를 포함하는 전자 기기를 나타내는 블록도이다.

발명을 실시하기 위한 구체적인 내용

- [0033] 본문에 개시되어 있는 본 발명의 실시예들에 대해서, 특정한 구조적 내지 기능적 설명들은 단지 본 발명의 실시예를 설명하기 위한 목적으로 예시된 것으로, 본 발명의 실시예들은 다양한 형태로 실시될 수 있으며 본문에 설명된 실시예들에 한정되는 것으로 해석되어서는 아니 된다.
- [0034] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0035] 제 1, 제 2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로 사용될 수 있다. 예를 들어, 본 발명의 권리 범위로부터 이탈되지 않은 채 제 1 구성요소는 제 2 구성요소로 명명될 수 있고, 유사하게 제 2 구성요소도 제 1 구성요소로 명명될 수 있다.
- [0036] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성요소들 간의 관계를 설명하는 다른 표현들, 즉 "~사이에"와 "바로 ~사이에" 또는 "~에 이웃하는"과 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.
- [0037] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 실시된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0038] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미이다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미인 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0039] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 도면상의 동일

한 구성요소에 대해서는 동일한 참조부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.

- [0040] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소 회로를 나타내는 회로도이고, 도 2a는 동일한 디스플레이 패널 내의 TFT(Thin Film Transistor)들의 문턱 전압 산포를 나타내는 도면이며, 도 2b는 서로 다른 디스플레이 패널들의 TFT들의 문턱 전압 산포를 나타내는 도면이다.
- [0041] 도 1을 참조하면, 유기 발광 표시 장치의 화소 회로(100)는 스위칭 트랜지스터(110), 저장 커패시터(120), 발광 제어 트랜지스터(130), 구동 트랜지스터(140) 및 유기 발광 다이오드(150)를 포함한다.
- [0042] 스위칭 트랜지스터(110)는 스캔 라인(SL)에 연결된 게이트 단자, 데이터 라인(DL)에 연결된 제1 단자(예를 들어, 소스 단자), 및 저장 커패시터(120)의 제1 전극(E1)에 연결된 제2 단자(예를 들어, 드레인 단자)를 가진다. 스위칭 트랜지스터(110)는 스캔 라인(SL)을 통하여 인가되는 스캔 신호에 응답하여 턴-온될 수 있다. 스위칭 트랜지스터(110)가 턴-온되면, 스위칭 트랜지스터(110)는 데이터 라인(DL)을 통하여 인가되는 발광 데이터 전압 또는 비발광 데이터 전압 중 하나를 저장 커패시터(120)의 제1 전극(E1)에 인가할 수 있다. 여기서, 상기 발광 데이터 전압은 유기 발광 다이오드(150)가 발광하는 서브-프레임에서 데이터 라인(DL)을 통하여 화소 회로(100)에 인가되는 데이터 전압을 나타내고, 상기 비발광 데이터 전압은 유기 발광 다이오드(150)가 발광하지 않는 서브-프레임에서 데이터 라인(DL)을 통하여 화소 회로(100)에 인가되는 데이터 전압을 나타낸다.
- [0043] 일 실시예에서, 상기 발광 데이터 전압과 상기 비발광 데이터 전압은 서로 반대되는 극성을 가질 수 있다. 예를 들어, 상기 발광 데이터 전압은 음의 전압이고, 상기 비발광 데이터 전압은 양의 전압일 수 있다. 이와 같이, 화소 회로(100)를 포함하는 유기 발광 표시 장치가 한 프레임 동안 유기 발광 다이오드(150)가 발광하는 발광 시간을 변경함으로써 계조를 표현하는 디지털 구동 방법으로 구동되고, 상기 발광 데이터 전압과 상기 비발광 데이터 전압이 서로 반대되는 극성을 가지는 경우, 데이터 라인(DL)에 인가되는 데이터 전압이 접지 전압을 거쳐서 천이하므로, 상기 데이터 전압의 절대값이 감소되고, 데이터 라인(DL)의 충방전 소비전력이 감소될 수 있다.
- [0044] 일 실시예에서, 상기 발광 데이터 전압은 동일 디스플레이 패널 내의 문턱 전압 편차를 보상하기 위한 화소 회로 산포 보상 전압을 포함할 수 있다. 예를 들어, 도 2a에 도시된 바와 같이, 동일 디스플레이 패널 내의 TFT들은 최대 약 0.4V의 문턱 전압 편차를 가질 수 있다. 본 발명의 실시예들에 따른 화소 회로(100)를 포함하는 유기 발광 표시 장치는 데이터 라인(DL)을 통하여 약 0.4V의 범위를 가지는 상기 화소 회로 산포 보상 전압을 인가함으로써 상기 동일 디스플레이 패널 내의 문턱 전압 편차를 보상할 수 있다. 이에 따라, 동일 디스플레이 패널 내에 포함된 복수의 유기 발광 다이오드들(150)에 실질적으로 동일한 전류가 제공될 수 있고, 복수의 유기 발광 다이오드들(150)은 실질적으로 동일한 휘도로 발광할 수 있다. 한편, 실시예에 따라, 유기 발광 다이오드(150)가 발광하지 않을 때 화소 회로(100)에 인가되는 상기 비발광 데이터 전압은 상기 화소 회로 산포 보상 전압을 포함하지 않을 수 있다.
- [0045] 저장 커패시터(120)는 스위칭 트랜지스터(110)의 상기 제2 단자 및 구동 트랜지스터(140)의 게이트 단자에 연결된 제1 전극(E1), 및 발광 제어 라인(EML)에 연결된 제2 전극(E2)을 가진다. 저장 커패시터(120)의 제1 전극(E1)에는 데이터 라인(DL) 및 스위칭 트랜지스터(110)를 통하여 상기 발광 데이터 전압 또는 상기 비발광 데이터 전압 중 하나가 인가될 수 있다. 이에 따라, 저장 커패시터(120)에는 상기 발광 데이터 전압 또는 상기 비발광 데이터 전압 중 하나에 상응하는 전하가 저장되고, 저장 커패시터(120)의 제1 전극(E1)의 전압은 상기 발광 데이터 전압 또는 상기 비발광 데이터 전압 중 하나가 될 수 있다.
- [0046] 또한, 저장 커패시터(120)의 제2 전극(E2)에는 발광 제어 라인(EML)을 통하여 복수의 디스플레이 패널들 간의 문턱 전압 편차를 보상하기 위한 패널 산포 보상 전압이 인가될 수 있다. 예를 들어, 도 2b에 도시된 바와 같이, 동일한 생산 라인을 통하여 생산된 디스플레이 패널들 또는 동일한 모델의 디스플레이 패널들 사이에서 TFT들은 최대 약 3V의 문턱 전압 편차를 가질 수 있다. 본 발명의 실시예들에 따른 화소 회로(100)를 포함하는 유기 발광 표시 장치는 발광 제어 라인(EML)을 통하여 약 3V 이상의 범위를 가지는 상기 패널 산포 보상 전압을 인가함으로써 상기 디스플레이 패널들 간의 문턱 전압 편차를 보상할 수 있다. 한편, 저장 커패시터(120)의 제2 전극(E2)에 인가되는 상기 패널 산포 보상 전압에 의해 저장 커패시터(120)의 제1 전극(E1)의 전압이 변경될 수 있고, 이에 따라, 상기 디스플레이 패널들 간의 문턱 전압 편차가 보상될 수 있다.
- [0047] 디지털 구동 방법을 이용하는 종래의 유기 발광 표시 장치에서는 상기 동일 디스플레이 패널 내의 문턱 전압 편차뿐만 아니라 상기 디스플레이 패널들 간의 문턱 전압 편차를 데이터 라인(DL)을 통하여 인가되는 데이터 전압을 이용하여 보상하였다. 이에 따라, 데이터 라인(DL)을 통하여 인가되는 상기 데이터 전압의 범위가 증가됨으

로써, 데이터 드라이버로부터 상기 데이터 전압을 출력하는 패드가 고전압 공정으로 형성되어야 하고, 또한, 데이터 라인(DL)의 충방전 소비전력이 증가되었다. 그러나, 본 발명의 실시예들에 따른 화소 회로(100)를 포함하는 유기 발광 표시 장치에서는, 상기 디스플레이 패널들 간의 문턱 전압 편차가 발광 제어 라인(EML)을 통하여 인가되는 상기 패널 산포 보상 전압을 이용하여 보상되므로, 일반적인 공정(예를 들어, 5V 공정)으로 상기 패드가 형성될 수 있고, 또한, 데이터 라인(DL)의 충방전 소비전력이 감소될 수 있다.

[0048] 발광 제어 트랜지스터(130)는 발광 제어 라인(EML)에 연결된 게이트 단자, 제1 전원 전압(ELVDD)에 연결된 제1 단자(예를 들어, 소스 단자), 및 구동 트랜지스터(140)의 제1 단자에 연결된 제2 단자(예를 들어, 드레인 단자)를 가진다. 발광 제어 트랜지스터(130)는 발광 제어 라인(EML)을 통하여 발광 제어 신호로서 상기 패널 산포 보상 전압을 수신하고, 발광 제어 라인(EML)을 통하여 인가되는 상기 패널 산포 보상 전압에 응답하여 턴-온될 수 있다. 따라서, 발광 제어 트랜지스터(130)는 발광 제어 라인(EML)을 통하여 인가되는 상기 패널 산포 보상 전압에 응답하여 제1 전원 전압(ELVDD)을 구동 트랜지스터(140)의 상기 제1 단자에 연결할 수 있다.

[0049] 구동 트랜지스터(140)는 저장 커패시터(120)의 제1 전극(E1)에 연결된 게이트 단자, 발광 제어 트랜지스터(130)의 상기 제2 단자에 연결된 상기 제1 단자(예를 들어, 소스 단자), 및 유기 발광 다이오드(150)의 애노드 전극에 연결된 제2 단자(예를 들어, 드레인 단자)를 가진다. 구동 트랜지스터(140)는 저장 커패시터(120)의 제1 전극(E1)의 전압에 기초하여 구동 전류를 생성할 수 있다. 한 편, 유기 발광 다이오드(150)가 발광하는 서브-프레임에서, 저장 커패시터(120)의 제1 전극(E1)은 상기 화소 회로 산포 보상 전압을 포함하는 상기 발광 데이터 전압이 상기 패널 산포 보상 전압에 의해 조정된 전압을 가질 수 있고, 이에 따라, 구동 트랜지스터(140)는 상기 동일 디스플레이 패널 내의 문턱 전압 편차 및 상기 디스플레이 패널들 간의 문턱 전압 편차가 보상된 상기 구동 전류를 유기 발광 다이오드(150)에 제공할 수 있다.

[0050] 유기 발광 다이오드(150)는 구동 트랜지스터(140)의 상기 제2 단자에 연결된 상기 애노드 전극, 및 제2 전원 전압(ELVSS)에 연결된 캐소드 전극을 가진다. 유기 발광 다이오드(150)는 구동 트랜지스터(140)에 의해 생성된 상기 구동 전류에 응답하여 발광할 수 있다.

[0051] 상술한 바와 같이, 본 발명의 실시예들에 따른 화소 회로(100)를 포함하는 유기 발광 표시 장치는, 데이터 라인(DL)을 통하여 인가되는 상기 데이터 전압을 이용하여 상기 디스플레이 패널들 간의 문턱 전압 편차를 보상하지 않고, 발광 제어 라인(EML)을 통하여 상기 패널 산포 보상 전압을 인가하여 상기 디스플레이 패널들 간의 문턱 전압 편차를 보상함으로써, 데이터 라인(DL)의 충방전 소비전력을 감소시킬 수 있다. 또한, 본 발명의 실시예들에 따른 화소 회로(100)를 포함하는 유기 발광 표시 장치는, 상기 발광 데이터 전압으로서 음의 전압을 이용하고, 상기 비발광 데이터 전압으로서 양의 전압을 이용함으로써, 데이터 라인(DL)의 충방전 소비전력을 더욱 감소시킬 수 있다.

[0052] 한편, 도 1에는 화소 회로(100)가 PMOS 트랜지스터들(110, 130, 140)을 포함하는 예가 도시되어 있으나, 실시예에 따라, 화소 회로(100)의 트랜지스터들(110, 130, 140)은 NMOS 트랜지스터들로 구현될 수 있다.

[0053] 도 3은 본 발명의 실시예들에 따른 유기 발광 표시 장치의 화소 회로의 구동 방법을 나타내는 순서도이고, 도 4는 본 발명의 실시예들에 따른 유기 발광 표시 장치의 화소 회로의 구동 방법을 설명하기 위한 타이밍도이다.

[0054] 도 1, 도 3 및 도 4를 참조하면, 본 발명의 실시예들에 따른 화소 회로(100)를 포함하는 유기 발광 표시 장치는 데이터 라인(DL)을 통하여 저장 커패시터(120)의 제1 전극(E1)에 데이터 신호(SDATA)로서 발광 데이터 전압(VED) 또는 비발광 데이터 전압(VNED) 중 하나를 인가한다(S210). 예를 들어, 스캔 라인(SL)을 통하여 인가되는 스캔 신호(SSCAN)가 로우 레벨을 가지는 동안, 스캔 트랜지스터(120)가 턴-온된다. 턴-온된 스캔 트랜지스터(120)는 데이터 라인(DL)을 저장 커패시터(120)의 제1 전극(E1)에 연결하고, 이에 따라, 데이터 라인(DL)을 통하여 인가된 데이터 신호(SDATA)가 저장 커패시터(120)의 제1 전극(E1)에 인가될 수 있다. 한편, 일 실시예에서, 발광 데이터 전압(VED)으로서 음의 전압이 이용되고, 비발광 데이터 전압(VNED)으로서 양의 전압이 이용될 수 있다. 이 경우, 데이터 라인(DL)에 인가되는 데이터 신호(SDATA)가 접지 전압을 거쳐서 천이하므로, 데이터 라인(DL)의 충방전 소비전력이 감소될 수 있다.

[0055] 발광 제어 트랜지스터(130)를 턴-온시키면서 저장 커패시터(120)의 제2 전극(E2)에 패널 산포 보상 전압(VPDC)을 인가하도록 발광 제어 라인(EML)을 통하여 발광 제어 신호(SEM)로서 패널 산포 보상 전압(VPDC)을 인가한다(S230). 발광 제어 트랜지스터(130)는 발광 제어 라인(EML)을 통하여 인가된 패널 산포 보상 전압(VPDC)에 응답하여 턴-온되고, 저장 커패시터(120)의 제2 전극(E2)에는 패널 산포 보상 전압(VPDC)이 인가될 수 있다.

[0056] 구동 트랜지스터(140)는 저장 커패시터(120)의 제1 전극(E1)의 전압에 기초하여 유기 발광 다이오드(150)를 구

동한다(S250). 저장 커패시터(120)에 발광 데이터 전압(VED)에 포함된 화소 회로 산포 보상 전압, 및 패널 산포 보상 전압(VPDC)이 인가됨으로써, 저장 커패시터(120)의 제1 전극(E1)은 동일 디스플레이 패널 내의 문턱 전압 편차 및 디스플레이 패널들 간의 문턱 전압 편차가 보상된 전압을 가질 수 있고, 구동 트랜지스터(140)는 상기 동일 디스플레이 패널 내의 문턱 전압 편차 및 상기 디스플레이 패널들 간의 문턱 전압 편차가 보상된 구동 전류를 유기 발광 다이오드(150)에 제공할 수 있다.

[0057] 상술한 바와 같이, 본 발명의 실시예들에 따른 유기 발광 표시 장치의 화소 회로(100)의 구동 방법에서, 데이터 라인(DL)을 통하여 인가되는 데이터 신호(SDATA)를 이용하여 상기 디스플레이 패널들 간의 문턱 전압 편차를 보상하지 않고, 발광 제어 라인(EML)을 통하여 패널 산포 보상 전압(VPDC)을 인가하여 상기 디스플레이 패널들 간의 문턱 전압 편차를 보상함으로써, 데이터 라인(DL)의 충방전 소비전력이 감소될 수 있다. 또한, 본 발명의 실시예들에 따른 유기 발광 표시 장치의 화소 회로(100)의 구동 방법에서, 발광 데이터 전압(VED)으로서 음의 전압을 이용하고, 비발광 데이터 전압(VNED)으로서 양의 전압을 이용함으로써, 데이터 라인(DL)의 충방전 소비전력이 더욱 감소될 수 있다.

[0058] 도 5는 본 발명의 실시예들에 따른 화소 회로의 구동 방법에서 이용되는 각각의 전압들의 레벨들을 나타내는 도면이다.

[0059] 도 5를 참조하면, 본 발명의 실시예들에 따른 화소 회로를 포함하는 유기 발광 표시 장치는 제1 전원 전압(예를 들어, 고전원 전압)(ELVDD)으로서, 예를 들어, 약 1.2V의 전압을 이용하고, 제2 전원 전압(예를 들어, 저전원 전압)(ELVSS)으로서, 예를 들어, 약 -4.9V의 전압을 이용할 수 있다. 한편, 본 발명의 실시예들에 따른 화소 회로를 포함하는 유기 발광 표시 장치에서는, 디스플레이 패널들 간의 문턱 전압 편차가 데이터 전압을 이용하여 보상되지 않고, 발광 제어 라인을 통하여 패널 산포 보상 전압을 인가하여 보상됨으로써, 상기 데이터 전압이 작은 범위를 가질 수 있고, 제1 전원 전압(ELVDD)이 종래의 제1 전원 전압(310)에 비하여 낮은 전압 레벨을 가질 수 있다.

[0060] 또한, 본 발명의 실시예들에 따른 화소 회로를 포함하는 유기 발광 표시 장치는 데이터 라인을 통하여 인가되는 비발광 데이터 전압(VNED)으로서 양의 전압(예를 들어, 약 1.2 V 이상의 전압)을 이용할 수 있고, 발광 데이터 전압(NED)으로서 음의 전압(예를 들어, 약 -1.7V의 전압)을 이용할 수 있다. 이에 따라, 데이터 라인을 통하여 인가되는 데이터 전압이 접지 전압을 거쳐서 천이하므로, 상기 데이터 라인의 충방전 소비전력이 더욱 감소될 수 있다.

[0061] 도 6은 본 발명의 실시예들에 따른 화소 회로의 구동 방법에서의 이미지 프레임의 일 예를 나타내는 도면이고, 도 7은 본 발명의 실시예들에 따른 화소 회로의 구동 방법에서의 이미지 프레임의 다른 예를 나타내는 도면이다.

[0062] 도 1, 도 6 및 도 7을 참조하면, 화소 회로(100)를 포함하는 유기 발광 표시 장치는 발광 시간을 조절하여 계조를 표현하는 디지털 구동 방식으로 화소 회로(100)를 구동할 수 있다. 예를 들어, 한 이미지 프레임(400a, 400b)이 복수의 서브 프레임들(SF1, SF2, SF3)로 분할되고, 각 서브 프레임은 스캔 구간(도 6 및 도 7의 빗금 친 부분) 및 발광 구간을 포함할 수 있다. 각 화소 회로(100)는 각 서브 프레임의 상기 스캔 구간에서 데이터 신호를 저장하고, 각 서브 프레임의 상기 발광 구간에서 상기 저장된 데이터 신호에 따라 발광 또는 비발광함으로써 계조를 표현할 수 있다.

[0063] 일 실시예에서, 도 6에 도시된 바와 같이, 화소 회로들(100)은 스캔 라인 단위로 순차적으로 발광할 수 있다. 예를 들어, 제1 스캔 라인에 연결된 화소 회로들(100)이 스캔된 후, 제2 스캔 라인에 연결된 화소 회로들(100)이 스캔되면서 상기 제1 스캔 라인에 연결된 화소 회로들(100)이 발광할 수 있다. 한편, 실시예에 따라, 이미지 프레임(400a)은 히스테리시스 보상 서브-프레임(410a)을 더 포함할 수 있다. 히스테리시스 보상 서브-프레임(410a) 동안, 발광 제어 라인(EML)을 통하여 소정의 양의 전압(예를 들어, 비발광 데이터 전압보다 높은 전압)이 인가될 수 있고, 이에 따라, 구동 트랜지스터(140)의 이력 현상(Hysteresis)이 방지될 수 있다.

[0064] 다른 실시예에서, 도 7에 도시된 바와 같이, 화소 회로들(100)은 실질적으로 동시에 발광할 수 있다. 예를 들어, 첫 번째 스캔 라인에 연결된 화소 회로들(100)부터 마지막 스캔 라인에 연결된 화소 회로들(100)까지 모든 화소 회로들(100)이 스캔된 후, 모든 화소 회로들(100)이 실질적으로 동시에 발광할 수 있다. 한편, 이러한 동시 발광 방식은 유기 발광 표시 장치가 입체 영상을 표시할 때 더욱 유용하게 활용될 수 있다. 한편, 실시예에 따라, 이미지 프레임(400b)은 히스테리시스 보상 서브-프레임(410b)을 더 포함할 수 있다.

[0065] 도 8은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 화소 회로를 나타내는 회로도이다.

- [0066] 도 8을 참조하면, 유기 발광 표시 장치의 화소 회로(500)는 스위칭 트랜지스터(510), 저장 커패시터(520), 발광 제어 트랜지스터(530), 구동 트랜지스터(540), 유기 발광 다이오드(550) 및 모니터링 트랜지스터(560)를 포함한다. 도 8의 화소 회로(500)는, 모니터링 트랜지스터(560)를 더 포함하는 것을 제외하고, 도 1의 화소 회로(100)와 실질적으로 유사한 구조를 가지고, 유사한 동작을 수행할 수 있다.
- [0067] 모니터링 트랜지스터(560)는 모니터링 라인(ML)에 연결된 게이트 단자, 데이터 라인(DL)에 연결된 제1 단자(예를 들어, 소스 단자), 및 구동 트랜지스터(540)의 제1 단자에 연결된 제2 단자(예를 들어, 드레인 단자)를 가진다. 모니터링 트랜지스터(560)는 모니터링 라인(ML)을 통하여 인가되는 모니터링 신호에 응답하여 턴-온되고, 턴-온된 모니터링 트랜지스터(560)는 데이터 라인(DL)을 구동 트랜지스터(540)의 상기 제1 단자에 연결할 수 있다.
- [0068] 일 실시예에서, 데이터 라인(DL)에 제1 전원 전압(ELVDD)을 인가하고, 모니터링 라인(ML)에 상기 모니터링 신호를 인가함으로써, 데이터 라인(DL), 모니터링 트랜지스터(560), 구동 트랜지스터(540) 및 유기 발광 다이오드(550)를 포함하는 경로에 전류가 흐르도록 할 수 있다. 데이터 라인(DL)의 일 측에 연결된 독출 회로에서 상기 전류가 측정될 수 있고, 상기 측정된 전류에 기초하여 패널 산포 보상 전압 및/또는 화소 회로 산포 보상 전압이 결정될 수 있다. 실시예에 따라, 모니터링 트랜지스터(560)를 이용한 상기 패널 산포 보상 전압 및/또는 상기 화소 회로 산포 보상 전압의 결정은 유기 발광 표시 장치의 제조 시에 수행되거나, 유기 발광 표시 장치의 구동 중 소정의 주기로 수행될 수 있다. 한편, 상기 패널 산포 보상 전압 및/또는 상기 화소 회로 산포 보상 전압의 결정이 상기 유기 발광 표시 장치의 구동 중 수행되는 경우, 시간에 따른 구동 트랜지스터(540)의 열화가 보상될 수 있다.
- [0069] 도 9는 본 발명의 실시예들에 따른 패널 산포 보상 전압 및 화소 회로 산포 보상 전압의 결정 방법을 나타내는 순서도이다.
- [0070] 도 8 및 도 9를 참조하면, 소정의 발광 데이터 전압 및 소정의 패널 산포 보상 전압을 디스플레이 패널에 인가한다(S610). 상기 소정의 발광 데이터 전압은 이전에 결정된 발광 데이터 전압 또는 디폴트 발광 데이터 전압일 수 있고, 상기 소정의 패널 산포 보상 전압은 이전에 결정된 패널 산포 보상 전압 또는 디폴트 패널 산포 보상 전압일 수 있다.
- [0071] 상기 디스플레이 패널에 제공되는 전류를 측정한다(S620). 예를 들어, 데이터 라인들(DL)에 제1 전원 전압(ELVDD)을 인가하고, 상기 디스플레이 패널에 포함된 모든 화소 회로들(100)의 모니터링 트랜지스터들(560)를 턴-온시킴으로써, 데이터 라인들(DL)을 통하여 유기 발광 다이오드들(550)에 전류를 제공할 수 있고, 소정의 독출 회로에서 복수의 화소 회로들(100)의 유기 발광 다이오드들(550)에 제공되는 전류를 측정할 수 있다.
- [0072] 측정된 디스플레이 패널의 전류가 기준 패널 전류와 비교된다(S630). 상기 측정된 디스플레이 패널의 전류가 상기 기준 패널 전류와 실질적으로 상이한 경우(S630: 아니오), 상기 패널 산포 보상 전압을 조절하고(S640), 상기 디스플레이 패널에 상기 조절된 패널 산포 보상 전압을 인가하여 디스플레이 패널의 전류를 재측정하고, 상기 재측정된 디스플레이 패널의 전류를 상기 기준 패널 전류와 다시 비교할 수 있다(S610, S620, S630). 이러한, 상기 패널 산포 보상 전압의 조절 및 디스플레이 패널의 전류 측정은, 상기 디스플레이 패널의 전류가 상기 기준 패널 전류와 실질적으로 일치할 때까지, 반복적으로 수행될 수 있다.
- [0073] 한편, 상기 측정된 디스플레이 패널의 전류가 상기 기준 패널 전류와 실질적으로 동일한 경우(S630: 예), 상기 측정된 디스플레이 패널의 전류가 상기 기준 패널 전류와 일치할 때의 상기 패널 산포 보상 전압을 최종적인 패널 산포 보상 전압으로 결정하고 저장할 수 있다(S650). 한편, 유기 발광 표시 장치가 정상적으로 구동할 때, 상기 디스플레이 패널에 이와 같이 결정된 상기 패널 산포 보상 전압이 인가될 수 있고, 상기 디스플레이 패널에 포함된 모든 화소 회로들에 동일한 상기 패널 산포 보상 전압이 인가될 수 있다.
- [0074] 또한, 상기 소정의 발광 데이터 전압 및 상기 결정된 패널 산포 보상 전압을 상기 디스플레이 패널에 인가하고(S660), 각 화소 회로에 제공되는 전류를 측정한다(S670). 예를 들어, 상기 소정의 독출 회로는 스캔 라인 단위로 복수의 화소 회로들에 제공되는 전류를 순차적으로 측정할 수 있다.
- [0075] 측정된 각 화소 회로의 전류가 기준 화소 회로 전류와 비교된다(S680). 상기 측정된 각 화소 회로의 전류가 상기 기준 화소 회로 전류와 실질적으로 상이한 경우(S680: 아니오), 각 화소 회로에 대한 발광 데이터 전압을 조절하고(S690), 각 화소 회로에 상기 조절된 발광 데이터 전압을 인가하여 각 화소 회로의 재측정하고, 상기 재측정된 각 화소 회로의 전류를 상기 기준 화소 회로 전류와 다시 비교할 수 있다(S660, S670, S680). 이러한, 상기 발광 데이터 전압의 조절 및 각 화소 회로의 전류 측정은, 상기 디스플레이 패널에 포함된 모든 화소 회로

의 전류들이 상기 기준 화소 회로 전류와 실질적으로 일치할 때까지, 반복적으로 수행될 수 있다.

- [0076] 한편, 상기 측정된 각 화소 회로의 전류가 상기 기준 화소 회로 전류와 실질적으로 동일한 경우(S680: 예), 상기 측정된 각 화소 회로의 전류가 상기 기준 화소 회로 전류와 일치할 때의 상기 발광 데이터 전압을 최종적인 발광 데이터 전압으로 결정하고 저장할 수 있다(S700). 한편, 상기 최종적인 발광 데이터 전압은 각 화소 회로마다 저장될 수 있다. 실시예에 따라, 상기 최종적인 발광 데이터 전압이 저장되거나, 상기 최종적인 발광 데이터 전압과 상기 디폴트 발광 데이터 전압과의 차이가 저장될 수 있다.
- [0077] 도 10은 본 발명의 실시예들에 따른 유기 발광 표시 장치를 나타내는 블록도이다.
- [0078] 도 10을 참조하면, 유기 발광 표시 장치(800)는 디스플레이 패널(810), 데이터 드라이버(820), 스캔 드라이버(830), 발광 제어 드라이버(840), 타이밍 컨트롤러(850) 및 독출 회로(860)를 포함할 수 있다.
- [0079] 디스플레이 패널(810)은 복수의 데이터 라인들을 통하여 데이터 드라이버(820)와 연결되고, 복수의 스캔 라인들을 통하여 스캔 드라이버(830)와 연결되며, 복수의 발광 제어 라인들을 통하여 발광 제어 드라이버(840)에 연결될 수 있다. 디스플레이 패널(810)은 상기 복수의 데이터 라인들을 통하여 독출 회로(860)와 더욱 연결될 수 있다. 일 실시예에서, 디스플레이 패널(810)은 상기 복수의 데이터 라인들의 일 단들에서 데이터 드라이버(820)와 연결되고, 상기 복수의 데이터 라인들의 타 단들에서 독출 회로(860)와 연결될 수 있다. 다른 실시예에서, 데이터 드라이버(820)와 독출 회로(860)는 일체로 구성될 수 있고, 디스플레이 패널(810)은 상기 복수의 데이터 라인들의 일 단들에서 일체로 구성된 데이터 드라이버(820) 및 독출 회로(860)에 연결될 수 있다. 디스플레이 패널(810)은 상기 복수의 데이터 라인들 및 상기 복수의 스캔 라인들의 교차부마다 위치되는 복수의 화소 회로(PX)들을 포함할 수 있다.
- [0080] 데이터 드라이버(820)는 상기 복수의 데이터 라인들을 통하여 디스플레이 패널(810)에 발광 데이터 전압 및 비 발광 데이터 전압을 포함하는 데이터 신호(SDATA)를 인가하고, 스캔 드라이버(830)는 상기 복수의 스캔 라인들을 통하여 디스플레이 패널(810)에 스캔 신호(SSCAN)을 인가할 수 있다. 상기 발광 데이터 전압은 화소 회로 산포 보상 전압을 포함할 수 있고, 디스플레이 패널(810)에 포함된 복수의 화소 회로(PX)들 간의 문턱 전압 편차가 상기 화소 회로 산포 보상 전압에 의해 보상될 수 있다.
- [0081] 발광 제어 드라이버(840)는 상기 복수의 발광 제어 라인들을 통하여 디스플레이 패널(810)에 발광 제어 신호로서 패널 산포 보상 전압(VPDC)을 인가할 수 있다. 서로 다른 디스플레이 패널들 간의 문턱 전압 편차가 패널 산포 보상 전압(VPDC)에 의해 보상될 수 있다. 한편, 상기 서로 다른 디스플레이 패널들 간의 문턱 전압 편차가 데이터 신호(SDATA)가 아닌 패널 산포 보상 전압(VPDC)에 의해 보상되므로, 본 발명의 실시예에 따른 유기 발광 표시 장치(800)는 데이터 드라이버(820)의 데이터 라인 충방전 소비전력을 감소시킬 수 있다.
- [0082] 독출 회로(860)는 복수의 화소 회로들(PX)에서 흐르는 전류를 측정할 수 있다. 예를 들어, 독출 회로(860)는 상기 복수의 데이터 라인들을 통하여 고전원 전압(ELVDD)을 인가하고, 상기 복수의 데이터 라인들을 통하여 복수의 화소 회로들(PX)에 제공되는 전류(IM)를 측정함으로써, 복수의 화소 회로들(PX)에서 흐르는 상기 전류를 측정할 수 있다. 한편, 이러한 독출 회로(860)에 의한 전류 측정 동작은 유기 발광 표시 장치(800)의 제조 시 수행될 수 있다. 또한, 실시예에 따라, 유기 발광 표시 장치(800)의 구동 중 소정의 주기로 이러한 독출 회로(860)에 의한 전류 측정 동작이 더욱 수행될 수 있다.
- [0083] 타이밍 컨트롤러(850)는 유기 발광 표시 장치(800)의 동작을 제어할 수 있다. 예를 들어, 타이밍 컨트롤러(850)는 소정의 제어 신호들을 데이터 드라이버(820), 스캔 드라이버(830), 발광 제어 드라이버(840) 및 독출 회로(860)에 제공함으로써 유기 발광 표시 장치(800)의 동작을 제어할 수 있다. 일 실시예에서, 타이밍 컨트롤러(850)는 독출 회로(860)에 의해 측정된 전류에 기초하여 상기 화소 회로 산포 보상 전압 및 패널 산포 보상 전압(VPDC)을 결정 및 저장할 수 있다. 또한, 타이밍 컨트롤러(850)는 상기 저장된 화소 회로 산포 보상 전압에 기초하여 데이터 드라이버(820)를 제어하고, 저장된 패널 산포 보상 전압(VPDC)에 기초하여 발광 제어 드라이버(840)를 제어할 수 있다.
- [0084] 도 11은 본 발명의 실시예들에 따른 유기 발광 표시 장치를 포함하는 전자 기기를 나타내는 블록도이다.
- [0085] 도 11을 참조하면, 전자 기기(1000)는 프로세서(1010), 메모리 장치(1020), 저장 장치(1030), 입출력 장치(1040), 파워 서플라이(1050) 및 유기 발광 표시 장치(1060)를 포함할 수 있다. 전자 기기(1000)는 비디오 카드, 사운드 카드, 메모리 카드, USB 장치 등과 통신하거나, 또는 다른 시스템들과 통신할 수 있는 여러 포트(port)들을 더 포함할 수 있다.

- [0086] 프로세서(1010)는 특정 계산들 또는 태스크(task)들을 수행할 수 있다. 실시예에 따라, 프로세서(1010)는 마이크로프로세서(microprocessor), 중앙 처리 장치(CPU) 등일 수 있다. 프로세서(1010)는 어드레스 버스(address bus), 제어 버스(control bus) 및 데이터 버스(data bus) 등을 통하여 다른 구성 요소들에 연결될 수 있다. 실시예에 따라서, 프로세서(1010)는 주변 구성요소 상호연결(Peripheral Component Interconnect; PCI) 버스와 같은 확장 버스에도 연결될 수 있다.
- [0087] 메모리 장치(1020)는 전자 기기(1000)의 동작에 필요한 데이터들을 저장할 수 있다. 예를 들어, 메모리 장치(1020)는 EPROM(Erasable Programmable Read-Only Memory), EEPROM(Electrically Erasable Programmable Read-Only Memory), 플래시 메모리(Flash Memory), PRAM(Phase Change Random Access Memory), RRAM(Resistance Random Access Memory), NFGM(Nano Floating Gate Memory), PoRAM(Polymer Random Access Memory), MRAM(Magnetic Random Access Memory), FRAM(Ferroelectric Random Access Memory) 등과 같은 비휘발성 메모리 장치 및/또는 DRAM(Dynamic Random Access Memory), SRAM(Static Random Access Memory), 모바일 DRAM 등과 같은 휘발성 메모리 장치를 포함할 수 있다.
- [0088] 저장 장치(1030)는 솔리드 스테이트 드라이브(Solid State Drive; SSD), 하드 디스크 드라이브(Hard Disk Drive; HDD), 씨디롬(CD-ROM) 등을 포함할 수 있다. 입출력 장치(1040)는 키보드, 키패드, 터치패드, 터치스크린, 마우스 등과 같은 입력 수단, 및 스피커, 프린터 등과 같은 출력 수단을 포함할 수 있다. 파워 서플라이(1050)는 전자 기기(1000)의 동작에 필요한 파워를 공급할 수 있다. 유기 발광 표시 장치(1060)는 상기 버스들 또는 다른 통신 링크를 통해서 다른 구성 요소들에 연결될 수 있다.
- [0089] 유기 발광 표시 장치(1060)는, 발광 제어 라인을 통하여 패널 산포 보상 전압을 인가하여 디스플레이 패널들 간의 문턱 전압 편차를 보상함으로써, 데이터 라인의 충방전 소비전력을 감소시킬 수 있다. 또한, 유기 발광 표시 장치(1060)는, 발광 데이터 전압으로서 음의 전압을 이용하고, 비발광 데이터 전압으로서 양의 전압을 이용함으로써, 데이터 라인의 충방전 소비전력을 더욱 감소시킬 수 있다.
- [0090] 실시예에 따라, 전자 기기(1000)는 디지털 TV(Digital Television), 3D TV, 개인용 컴퓨터(Personal Computer; PC), 가정용 전자기기, 노트북 컴퓨터(Laptop Computer), 태블릿 컴퓨터(Tablet Computer), 휴대폰(Mobile Phone), 스마트 폰(Smart Phone), 개인 정보 단말기(personal digital assistant; PDA), 휴대형 멀티미디어 플레이어(portable multimedia player; PMP), 디지털 카메라(Digital Camera), 음악 재생기(Music Player), 휴대용 게임 콘솔(portable game console), 네비게이션(Navigation) 등과 같은 유기 발광 표시 장치(1060)를 포함하는 임의의 전자 기기일 수 있다.

산업상 이용가능성

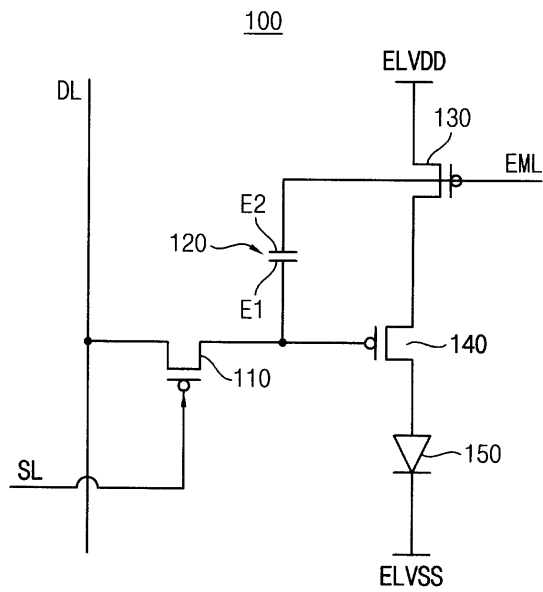
- [0091] 본 발명은 임의의 유기 발광 표시 장치 및 이를 포함하는 전자 기기에 적용될 수 있다. 예를 들어, 본 발명은 TV, 디지털 TV, 3D TV, PC, 가정용 전자기기, 노트북 컴퓨터, 태블릿 컴퓨터, 휴대폰, 스마트 폰, PDA, PM, 디지털 카메라, 음악 재생기, 휴대용 게임 콘솔, 네비게이션 등에 적용될 수 있다.
- [0092] 이상에서는 본 발명의 실시예들을 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

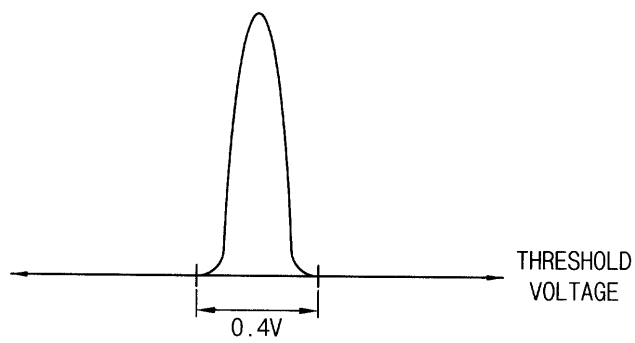
- [0093] 100, 500: 화소 회로
- 110, 510: 스위칭 트랜지스터
- 120, 520: 저장 커패시터
- 130, 530: 발광 제어 트랜지스터
- 140, 540: 구동 트랜지스터
- 150, 550: 유기 발광 다이오드
- 560: 모니터링 트랜지스터

도면

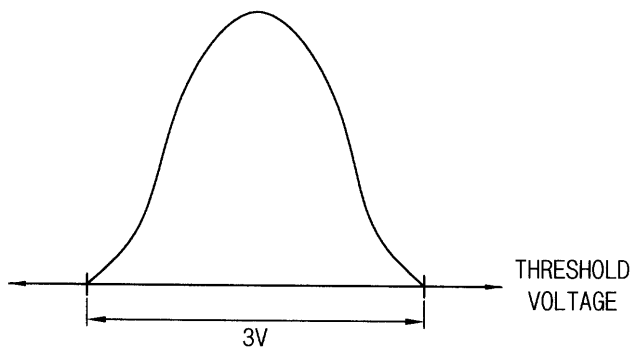
도면1



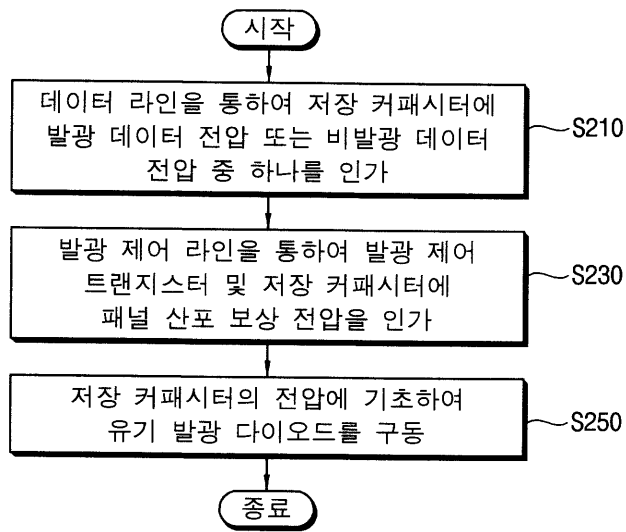
도면2a



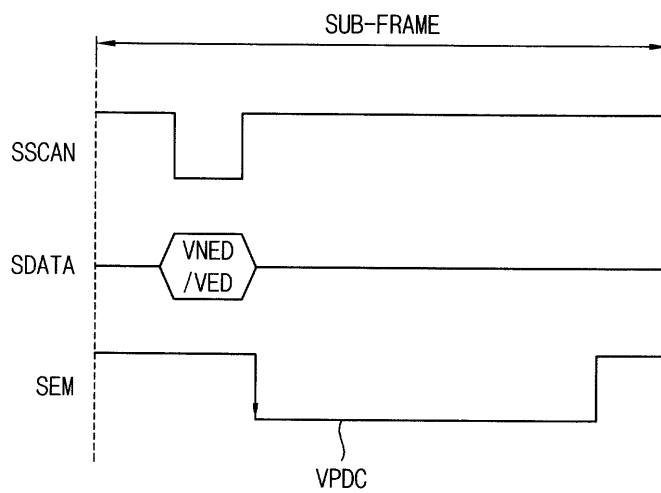
도면2b



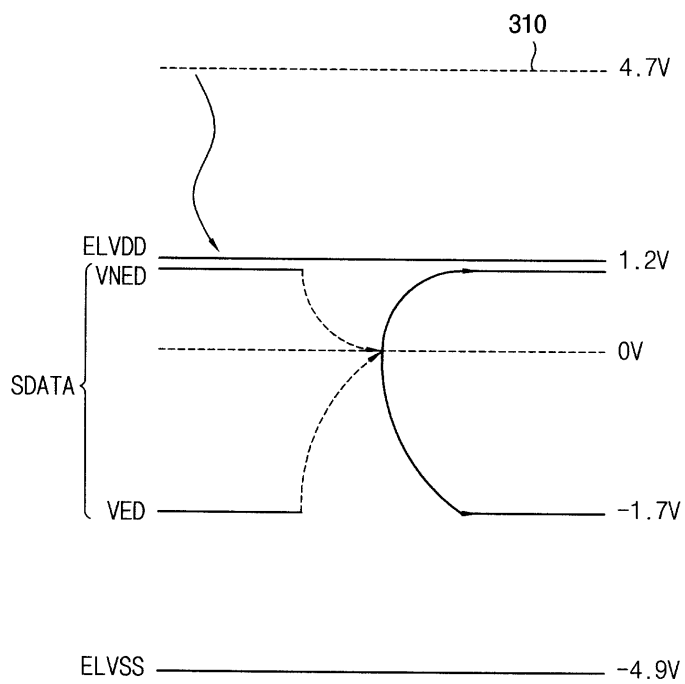
도면3



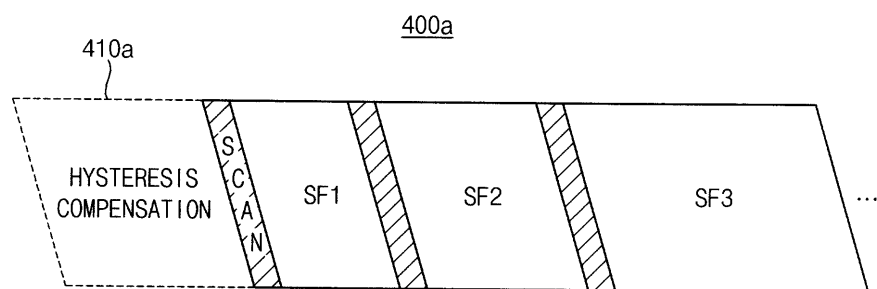
도면4



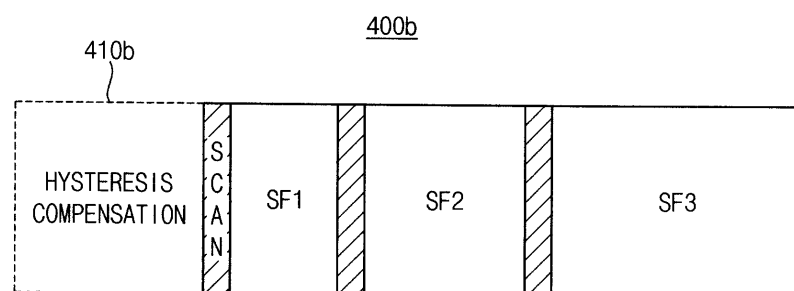
도면5



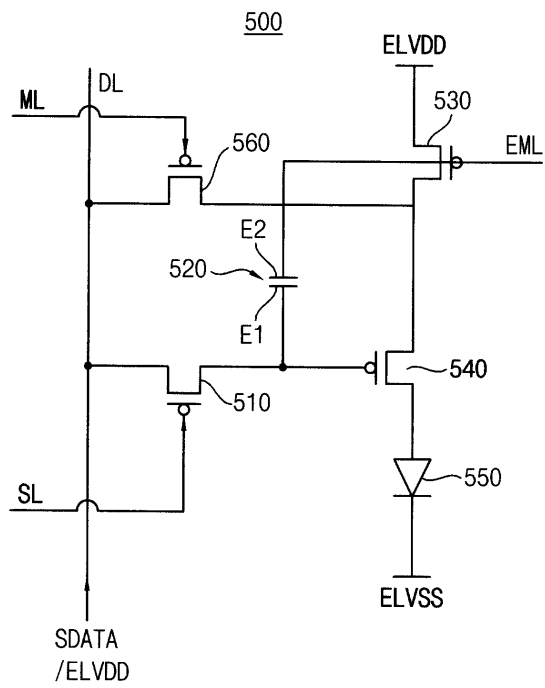
도면6



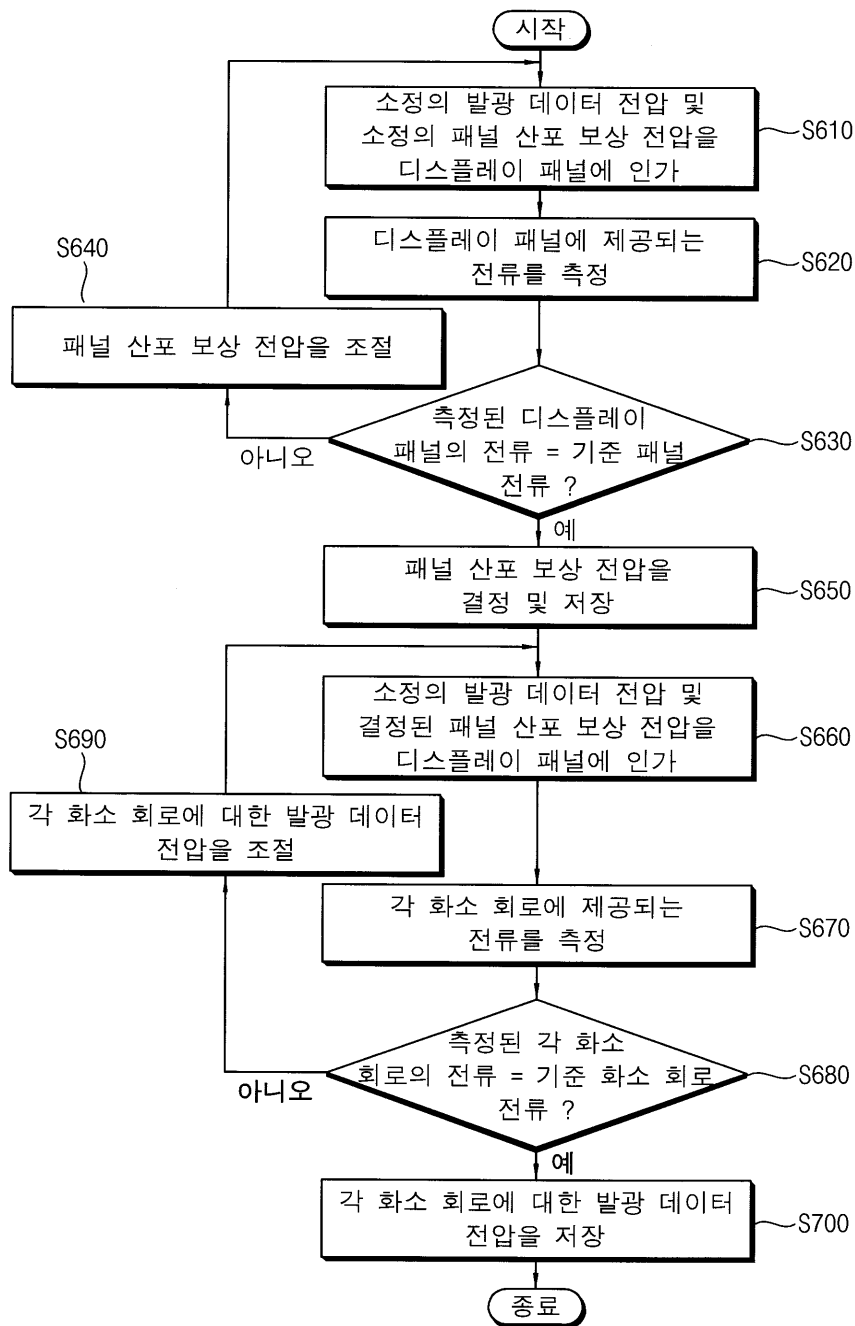
도면7



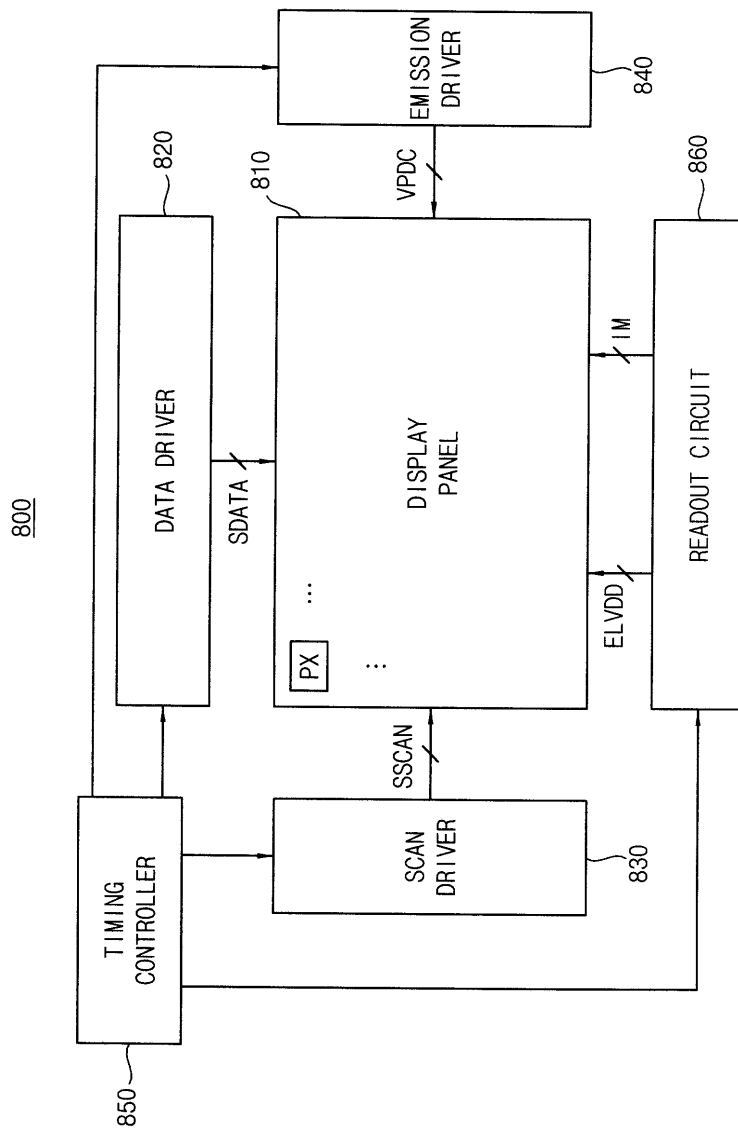
도면8



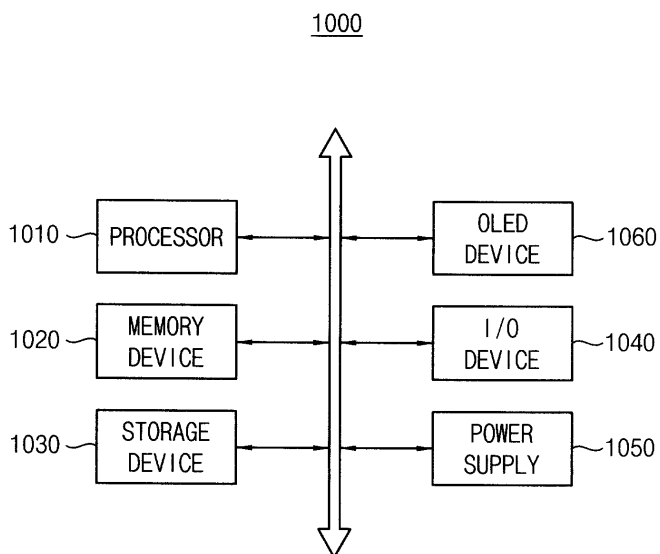
도면9



도면10



도면11



专利名称(译)	标题：OLED显示装置的像素电路及其驱动方法		
公开(公告)号	KR1020140099077A	公开(公告)日	2014-08-11
申请号	KR1020130011856	申请日	2013-02-01
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	PAK SANG JIN 박상진		
发明人	박상진		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3291 G09G2300/0814 G09G2300/0819 G09G2320/045		
代理人(译)	PARK , YOUNG WOO		
外部链接	Espacenet		

摘要(译)

有机发光显示装置的像素电路包括具有第一电极和第二电极的存储电容器;开关晶体管,具有连接到扫描线的栅极端子,连接到数据线的第一端子,以及连接到存储电容器的第一电极的第二端子;发光控制晶体管,其栅极端子连接到发光控制线,第一端子和第二端子连接到第一电源电压;驱动晶体管,其栅极端子连接到存储电容器的第一电极,第一端子和第二端子连接到发光控制晶体的第二端子;和有机发光二极管,其具有连接到驱动晶体的第二端子的阳极和连接到第二电源电压的阴极。存储电容器的第二电极连接到发光控制线,并且面板分布的补偿电压通过发光控制线施加到存储电容器的第二电极。因此,本发明可以降低数据线充电和放电时的功耗。

