



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0094761
(43) 공개일자 2012년08월27일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01)

(21) 출원번호 10-2011-0014222

(22) 출원일자 2011년02월17일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

김나영

경기도 용인시 기흥구 삼성2로 95 (농서동)

강기녕

경기도 용인시 기흥구 삼성2로 95 (농서동)

(뒷면에 계속)

(74) 대리인

특허법인가산

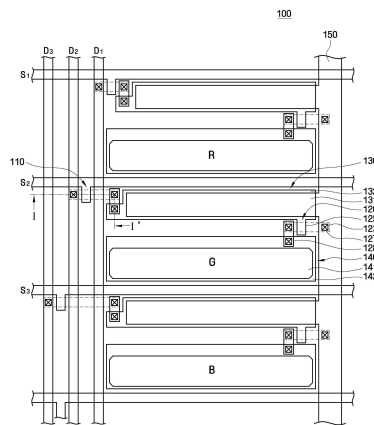
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 유기 전계 발광 표시 장치

(57) 요약

RC 지연이 감소된 유기 전계 발광 표시 장치가 제공된다. 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치는 서로 교차하는 복수의 주사선과 복수의 데이터선, 상기 주사선과 상기 데이터선에 의해 정의되는 영역에 형성된 복수의 화소 및 상기 화소에 선택적으로 전압을 공급하기 위한 적어도 하나 이상의 박막 트랜지스터를 포함하되, 상기 화소의 일 측에 상기 복수의 데이터선이 연속적으로 형성되어 있으며, 연속적으로 형성된 제n 데이터선과 제n-1 데이터선의 사이에 박막 트랜지스터가 형성된다.

대 표 도 - 도1



(72) 발명자

이왕조

경기도 용인시 기흥구 삼성2로 95 (농서동)

최인호

경기도 용인시 기흥구 삼성2로 95 (농서동)

오진곤

경기도 용인시 기흥구 삼성2로 95 (농서동)

특허청구의 범위

청구항 1

서로 교차하는 복수의 주사선과 복수의 데이터선;

상기 주사선과 상기 데이터선에 의해 정의되는 영역에 형성된 복수의 화소; 및

상기 화소에 선택적으로 전압을 공급하기 위한 적어도 하나 이상의 박막 트랜지스터를 포함하되,

상기 화소의 일 측에 상기 복수의 데이터선이 연속적으로 형성되어 있으며,

연속적으로 형성된 제 n 데이터선과 제 $n-1$ 데이터선의 사이에 제1 박막 트랜지스터가 형성된 유기 전계 발광 표시 장치.

청구항 2

제1항에 있어서,

상기 화소가 상기 제1 박막 트랜지스터에 의해 제 n 데이터선과 연결되는 유기 전계 발광 표시 장치.

청구항 3

제1항에 있어서,

상기 화소가 열방향의 길이보다 행방향의 길이가 긴 형태로 형성된 유기 전계 발광 표시 장치.

청구항 4

제3항에 있어서,

상기 데이터선이 열방향으로 형성된 유기 전계 발광 표시 장치.

청구항 5

제1항에 있어서,

동일한 색상을 나타내는 화소가 제1 방향으로 연속적으로 배열되고, 상기 제1 방향을 따라 복수의 데이터선이 연속적으로 형성되어 있으며, 각각의 화소는 상기 데이터선중 어느 하나와 연결되는 유기 전계 발광 표시 장치.

청구항 6

제5항에 있어서,

상기 데이터선은 제1 데이터선 및 제2 데이터선으로 구성되고, 상기 화소가 제1 데이터선 및 제2 데이터선에 교대로 연결되는 유기 전계 발광 표시 장치.

청구항 7

제1항에 있어서,

상기 제1 박막 트랜지스터가 상기 주사선에 인가되는 선택 신호에 응답하여 상기 데이터선에 인가되는 데이터 전압을 스위칭하는 스위칭 소자인 유기 전계 발광 표시 장치.

청구항 8

제1항에 있어서,

상기 제1 박막 트랜지스터는 2 개의 게이트 전극을 포함하고,

상기 2 개의 게이트 전극의 사이에 상기 제 $n-1$ 데이터선이 위치하는 유기 전계 발광 표시 장치.

청구항 9

서로 교차하는 복수의 주사선과 복수의 데이터선;
 상기 주사선과 상기 데이터선에 의해 정의되는 영역에 형성된 복수의 화소; 및
 상기 화소에 선택적으로 전압을 공급하기 위한 적어도 하나 이상의 박막 트랜지스터를 포함하되,
 서로 다른 n 개의 색상을 나타내는 화소들이 제1 방향으로 교대로 배열되어 있고,
 상기 제1 방향을 따라 상기 화소의 일 측에 n 개의 데이터선이 연속적으로 형성되어 있으며,
 상기 연속적으로 형성된 데이터선의 사이에 제1 박막 트랜지스터가 형성된 유기 전계 발광 표시 장치.

청구항 10

제9항에 있어서,
 상기 화소가 제 n 데이터선에 연결되는 경우 상기 제1 박막 트랜지스터가 제 n 데이터선과 제 $n-1$ 데이터선의 사이에 형성되는 유기 전계 발광 표시 장치.

청구항 11

제9항에 있어서,
 상기 제1 방향으로 적색 화소, 녹색 화소 및 청색 화소가 연속적으로 배열되어 있고 상기 적색 화소, 녹색 화소 및 청색 화소가 각각 서로 다른 데이터선에 연결된 유기 전계 발광 표시 장치.

청구항 12

제9항에 있어서,
 상기 화소가 열방향의 길이보다 행방향의 길이가 더 긴 형태로 형성된 유기 전계 발광 표시 장치.

청구항 13

제9항에 있어서,
 상기 제1 방향이 열방향인 유기 전계 발광 표시 장치.

청구항 14

제9항에 있어서,
 3 이상의 박막 트랜지스터와 상기 박막 트랜지스터와 전기적으로 연결되는 2 이상의 캐패시터를 포함하는 유기 전계 발광 표시 장치.

청구항 15

제9항에 있어서,
 상기 제1 박막 트랜지스터가 상기 주사선에 인가되는 선택 신호에 응답하여 상기 데이터선에 인가되는 데이터 전압을 스위칭하는 스위칭 소자인 유기 전계 발광 표시 장치.

청구항 16

서로 교차하는 복수의 주사선과 복수의 데이터선;
 상기 주사선과 상기 데이터선에 의해 정의되는 영역에 형성된 복수의 화소;
 상기 화소에 공통 전원을 공급하는 공통 전원선; 및
 상기 화소에 선택적으로 전압을 공급하기 위한 적어도 하나 이상의 박막 트랜지스터를 포함하되,
 상기 화소의 일 측에 상기 화소로부터 먼 곳에서부터 순차적으로 상기 복수의 데이터선 및 상기 공통 전원선이 연속적으로 형성되어 있고,

연속적으로 형성된 제 n 데이터선과 제 $n-1$ 데이터선의 사이에 제1 박막 트랜지스터가 형성된 유기 전계 발광 표시 장치.

청구항 17

제16항에 있어서,

상기 화소와 가장 인접하여 형성된 제1 데이터선과 연결되는 상기 제1 박막 트랜지스터가 상기 제1 데이터선과 상기 공통 전압선 사이에 형성된 유기 전계 발광 표시 장치.

청구항 18

제16항에 있어서,

상기 제1 박막 트랜지스터는 2 개의 게이트 전극을 포함하고, 상기 2 개의 게이트 전극 사이에 상기 제 $n-1$ 데이터선이 위치하는 유기 전계 발광 표시 장치.

명세서

기술 분야

[0001] 본 발명은 유기 전계 발광 표시 장치에 관한 것으로, 보다 상세하게는 RC 지연이 감소된 유기 전계 발광 표시 장치에 대한 것이다.

배경 기술

[0002] 핸드폰, 노트북, PDA와 같은 휴대용 디스플레이의 수요가 증가함에 따라 평판 표시 장치(Flat Panel Display Device)의 발전이 요구되고 있다. 특히, 상기 평판 표시 장치 중에서 유기 전계 발광 소자를 이용한 유기 전계 발광 표시 장치의 개발이 활발해지고 있는데, 상기 유기 전계 발광 소자는 스스로가 발광하는 자발광 소자로서, 액정 표시 장치(LCD) 등에서 필요한 백라이트를 필요로하지 않기 때문에 박형화에 적합함과 동시에, 시야각 특성 및 고응답속도의 특성이 있다.

[0003] 한편, 최근에는 패널이 대형화되고 고화질을 요구함에 따라 data writing 시간이 줄어들게 된다. 따라서, 데이터 라인의 RC를 최소화하여 writing 시간을 확보하는 것이 중요한 문제가 되어 유기 전계 발광 표시 장치의 RC 지연을 감소시키기 위한 다양한 구조가 제안되고 있다.

발명의 내용

해결하려는 과제

[0004] RC 지연을 감소시키기 위해 하나의 화소에 복수개의 데이터선이 동시에 지나가는 구조를 채용하였으나 이 경우 데이터선과 트랜지스터가 연결되는 부위에서 기생 캐패시턴스가 발생하여 데이터선의 RC 값이 증가하게 된다.

[0005] 본 발명이 해결하려는 과제는, RC 지연이 감소된 유기 전계 발광 표시 장치를 제공하고자 하는 것이다.

[0006] 본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0007] 상기 과제를 달성하기 위한 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치는, 서로 교차하는 복수의 주사선과 복수의 데이터선, 상기 주사선과 상기 데이터선에 의해 정의되는 영역에 형성된 복수의 화소 및 상기 화소에 선택적으로 전압을 공급하기 위한 적어도 하나 이상의 박막 트랜지스터를 포함하되, 상기 화소의 일 측에 상기 복수의 데이터선이 연속적으로 형성되어 있으며, 연속적으로 형성된 제 n 데이터선과 제 $n-1$ 데이터선의 사이에 제1 박막 트랜지스터가 형성된다.

[0008] 상기 과제를 달성하기 위한 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치는, 서로 교차하는 복수의 주사선과 복수의 데이터선, 상기 주사선과 상기 데이터선에 의해 정의되는 영역에 형성된 복수의 화소 및 상기 화소에 선택적으로 전압을 공급하기 위한 적어도 하나 이상의 박막 트랜지스터를 포함하되, 서로 다른 n

개의 색상을 나타내는 화소들이 제1 방향으로 연속적으로 배열되어 있고, 상기 제1 방향을 따라 상기 화소의 일 측에 n개의 데이터선이 연속적으로 형성되어 있으며, 상기 연속적으로 형성된 데이터선의 사이에 박막 트랜지스터가 형성된다.

[0009] 상기 과제를 달성하기 위한 본 발명의 또 다른 실시예에 따른 유기 전계 발광 표시 장치는, 서로 교차하는 복수의 주사선과 복수의 데이터선, 상기 주사선과 상기 데이터선에 의해 정의되는 영역에 형성된 복수의 화소, 상기 화소에 공통 전원을 공급하는 공통 전원선 및 상기 화소에 선택적으로 전압을 공급하기 위한 적어도 하나 이상의 박막 트랜지스터를 포함하되, 상기 화소의 일 측에 상기 화소로부터 먼 곳에서부터 순차적으로 상기 복수의 데이터선 및 상기 공통 전원선이 연속적으로 형성되어 있고, 연속적으로 형성된 제n 데이터선과 제n-1 데이터선의 사이에 제1 박막 트랜지스터가 형성된다.

[0010] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

도면의 간단한 설명

[0011] 도 1은 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 평면도이다.

도 2는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 하나의 화소가 D1 데이터선과 연결된 경우에 대한 등가 회로도이다.

도 3은 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 하나의 화소가 D2 데이터선과 연결된 경우에 대한 등가 회로도이다.

도 4는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 하나의 화소가 D3 데이터선과 연결된 경우에 대한 등가 회로도이다.

도 5는 도 1의 I-I' 선을 따라 절단한 단면도이다.

도 6은 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 평면도이다.

도 7은 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 하나의 화소가 D1 데이터선과 연결된 경우에 대한 등가 회로도이다.

도 8은 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 하나의 화소가 D2 데이터선과 연결된 경우에 대한 등가 회로도이다.

도 9는 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치의 하나의 화소가 D3 데이터선과 연결된 경우에 대한 등가 회로도이다.

도 10은 도 6의 II-II' 선을 따라 절단한 단면도이다.

도 11은 본 발명의 또 다른 실시예에 따른 유기 전계 발광 표시 장치의 평면도이다.

도 12는 본 발명의 또 다른 실시예에 따른 유기 전계 발광 표시 장치의 평면도이다.

발명을 실시하기 위한 구체적인 내용

[0012] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 도면에서 표시된 구성요소의 크기 및 상대적인 크기는 설명의 명료성을 위해 과장된 것일 수 있다.

[0013] 소자(elements) 또는 층이 다른 소자 또는 층의 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층의 바로 위뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접 위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않은 것을 나타낸다. "및/또는"은 언급된 아이템들의 각각 및 하나 이상의 모든 조합을 포함한다.

[0014] 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관 관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에

더하여 사용시 또는 동작 시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다.

- [0015] 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭하며, "및/또는"은 언급된 아이템들의 각각 및 하나 이상의 모든 조합을 포함한다.
- [0016] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 및/또는 "이루어지다(made of)"는 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.
- [0017] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않음은 물론이다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있음은 물론이다.
- [0018] 본 명세서에서 기술하는 실시예들은 본 발명의 이상적인 개략도인 평면도 및 단면도를 참고하여 설명될 것이다. 따라서, 제조 기술 및/또는 허용 오차 등에 의해 예시도의 형태가 변형될 수 있다. 따라서, 본 발명의 실시예들은 도시된 특정 형태로 제한되는 것이 아니라 제조 공정에 따라 생성되는 형태의 변화도 포함하는 것이다. 따라서, 도면에서 예시된 영역들은 개략적인 속성을 가지며, 도면에서 예시된 영역들의 모양은 소자의 영역의 특정 형태를 예시하기 위한 것이고, 발명의 범주를 제한하기 위한 것은 아니다.
- [0019] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않는 한 이상적으로 또는 과도하게 해석되지 않는다.
- [0020] 이하, 도 1 내지 도 5를 참조하여 본 발명의 일 실시예에 따른 유기 전계 발광 표시 소자에 대해 설명한다. 도 1은 본 발명의 일 실시예에 따른 유기 전계 발광 표시 소자의 평면도이다. 도 2 내지 도 4는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 하나의 화소에 대한 회로등가도이다. 도 5는 도 1의 I-I'선을 따라 절단한 단면도이다.
- [0021] 도 1 내지 도 5를 참조하면, 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(100)는 복수의 주사선(S1, S2, S3), 복수의 데이터선(D1, D2, D3) 및 공통 전원선(150)을 포함하고, 주사선(S1, S2, S3)과 데이터선(D1, D2, D3)에 의해 정의되는 영역에 화소가 형성된다. 도 1에서는 설명의 편의를 위하여, 3개의 데이터선(D1, D2, D3), 3개의 주사선(S1, S2, S3) 및 1개의 공통 전원선(150)에 의하여 구동되는 3개의 화소를 도시하였다.
- [0022] 주사선(S1, S2, S3)은 제1 방향으로 배치되어 주사 신호를 전달하는 역할을 한다.
- [0023] 데이터선(D1, D2, D3)은 제1 방향의 주사선(S1, S2, S3)과 교차되는 제2 방향으로 배치되고, 데이터 신호를 전달하는 역할을 한다. 데이터선(D1, D2, D3)은 상기 화소의 일 측에 복수의 데이터선(D1, D2, D3)이 연속적으로 형성되어 있다. 즉, 하나의 화소에 복수의 데이터선(D1, D2, D3)이 동시에 지나가게 되는 것이다.
- [0024] 상기 화소는 서로 상이한 n개의 색상을 나타내는 화소가 제2 방향으로 교대로 배열될 수 있다. 이 때, 상기 화소는 각각 상기 화소의 일 측에 연속적으로 형성된 n개의 데이터선 중 어느 하나와 연결될 수 있으며, 화소가 나타내는 색상별로 서로 다른 데이터선과 연결된다. 도 1은 적색, 녹색 및 청색을 나타내는 3개의 화소가 제2 방향으로 교대로 배열되고 상기 화소의 일 측에 적색, 녹색 및 청색 화소에 상응하는 3개의 데이터선이 제2 방향으로 연속적으로 형성된 경우를 예시한다. 이 때, 제1 방향은 행방향이고 제2 방향은 열방향일 수 있다.
- [0025] 한편, 상기 화소는 열방향의 길이보다 행방향의 길이가 긴 형태로 형성될 수 있다. 상기 화소가 열방향보다 행방향으로 긴 형태를 갖는 경우 주사선이 열방향으로 데이터선이 행방향으로 배치된다면 주사선의 증가로 1H 시간이 감소하여 데이터 charging 시간이 감소되는 문제가 발생한다. 그러나, 도 1과 같이 주사선을 행방향으로 데이터선을 종방향으로 배치하면 1H 시간이 증가하여 데이터 charging 시간을 확보할 수 있다.
- [0026] 도 1을 참조하면, 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(100)는 하나의 화소에 제1 박막 트랜지스터(110), 제2 박막 트랜지스터(120), 제1 캐패시터(130) 및 유기 발광 소자(140)를 포함한다.
- [0027] 제1 박막 트랜지스터(110)는 상기 주사선(S1, S2, S3)에 인가되는 선택 신호에 응답하여 상기 데이터선(D1,

D2, D3)에 인가되는 데이터 전압을 스위칭함으로써 발광시키고자 하는 화소를 선택하는 스위칭 소자로 작용한다.

- [0028] 제1 박막 트랜지스터(110)는 제1 게이트 전극(115), 제1 소스 전극(117b), 제1 드레인 전극(118) 및 제1 액티브층(113)을 포함한다. 도 5를 참조하여 제1 박막 트랜지스터(110)의 구조에 대해 구체적으로 설명한다.
- [0029] 도 5에 도시된 바와 같이, 기판(111) 상에 버퍼층(112)이 형성된다. 기판(111)은 유리, 석영, 세라믹, 플라스틱 등의 절연성 물질 또는 금속 등으로 형성될 수 있다. 버퍼층(112)은 불순물의 침투를 방지하고 표면을 평탄화하는 역할을 하며, 이러한 역할을 수행할 수 있는 것이라면 그 재료에 구애받지 않는다. 버퍼층(112)은 반드시 필요한 것은 아니며, 기판(111)의 종류 및 공정 조건에 따라 생략될 수 있다.
- [0030] 제1 액티브층(113)은 버퍼층(112)상에 형성된다. 제1 액티브층(113)은 비정질 실리콘 또는 다결정 실리콘 등으로 형성될 수 있으며, 다결정 실리콘으로 형성되는 경우 비정질 실리콘으로 형성되는 경우에 비해 높은 전하 이동도를 얻을 수 있다. 제1 액티브층(113)은 불순물이 도핑되지 않는 제1 채널 영역(113b), 제1 채널 영역(113b)의 양쪽으로 p형 또는 n형의 불순물이 도핑된 제1 소스 영역(113a) 및 제1 드레인 영역(113c)을 포함한다. 불순물은 트랜지스터의 종류에 따라 달라질 수 있다.
- [0031] 제1 액티브층(113) 상에 게이트 절연막(114)이 형성될 수 있으며, 게이트 절연막(114)은 실리콘 질화물 또는 실리콘 산화물 등으로 형성될 수 있다.
- [0032] 제1 게이트 전극(115)은 게이트 절연막(114) 상에 형성되며, 채널 영역(113b)과 중첩된다. 제1 게이트 전극(115)은 주사선과 전기적으로 연결된다. 도 1은 제1 게이트 전극(115)이 하나인 구조를 예시하고 있으나, 본 실시예는 이에 한정되지 않으며, 제1 게이트 전극은 당업자의 필요에 따라 2개 이상 형성될 수 있다.
- [0033] 게이트 절연막(114) 상에 제1 게이트 전극(115)을 덮는 층간 절연막(116)이 형성된다.
- [0034] 제1 소스 전극(117b) 및 제1 드레인 전극(118)은 층간 절연막(116) 상에 형성되며, 층간 절연막(116) 내에 형성된 콘택홀(116a, 116b)을 통하여 제1 액티브층(113)의 제1 소스 영역(113a) 및 제1 드레인 영역(113c)과 전기적으로 연결된다. 한편, 층간 절연막(116) 상에 형성된 배선(117a, 117c)은 데이터선을 의미한다.
- [0035] 여기서, 제1 소스 전극(117b)은 데이터선(D1, D2, D3)과 전기적으로 연결될 수 있으며, 도 5는 데이터선(D2)이 콘택홀(161a)에 의해 제1 액티브층(113)의 제1 소스 영역(113a)과 전기적으로 연결되어 데이터선(D2)이 곧 제1 소스 전극(117b)이 된 경우를 예시한다. 제1 드레인 전극(118)은 제1 캐패시터(130)의 제1 하부 전극(132)과 콘택홀(161c)을 통하여 전기적으로 연결된다. 이와 같은 구조로 상기 화소는 제1 박막 트랜지스터(110)에 의해 상기 화소의 일 측에 연속적으로 형성된 복수의 데이터선(D1, D2, D3) 중 어느 하나와 전기적으로 연결된다. 또한, 제1 박막 트랜지스터(110)는 주사선에 인가되는 게이트 전압에 의해 구동되어 데이터선에 인가되는 데이터 전압을 제2 박막 트랜지스터(120)로 전달하는 역할을 하게 된다.
- [0036] 제1 박막 트랜지스터(110)는 상기 화소의 일 측에 연속적으로 형성된 제n 데이터선과 제n-1 데이터선의 사이에 형성된다. 이 경우, 상기 화소는 제1 박막 트랜지스터(110)에 의해 제n 데이터선과 연결된다. 여기서, n은 2 이상의 정수를 의미하며, 제1 데이터선과 연결되는 제1 박막 트랜지스터는 화소 영역 내에 형성된다. 게이트 전극이 2개 형성되는 구조에서는 제1 박막 트랜지스터(110)가 제n 데이터선에 연결되는 경우 제n-1 데이터선은 2개의 게이트 전극 사이에 위치하게 된다.
- [0037] 도 1은 상기 n이 3인 경우를 예시한다. 보다 구체적으로, 제2 방향으로 적색 화소, 녹색 화소 및 청색 화소가 교대로 형성되고, 적색, 녹색 및 청색 화소의 일 측에 제3 데이터선(D3), 제2 데이터선(D2) 및 제1 데이터선(D1)이 연속적으로 형성되어 있다. 이 때, 제1 데이터선(D1)과 연결되는 제1 박막 트랜지스터(110)는 화소 영역 내에 형성되고, 제2 데이터선(D2)과 연결되는 제1 박막 트랜지스터(110)는 제2 데이터선(D2)과 제1 데이터선(D1)의 사이에 형성되며, 제3 데이터선(D3)과 연결되는 제1 박막 트랜지스터(110)는 제3 데이터선(D3)과 제2 데이터선(D2)의 사이에 형성된다.
- [0038] 도 2는 하나의 화소가 제1 데이터선(D1)과 연결된 경우에 대한 회로도이기도이며, 도 3은 하나의 화소가 제2 데이터선(D2)과 연결된 경우에 대한 회로도이기도하고, 도 4는 하나의 화소가 제3 데이터선(D3)과 연결된 경우에 대한 회로도이기도하다. n개의 데이터선이 상기 화소의 일 측에 연속적으로 형성될 때, 제n 데이터선과 연결되는 제1 박막 트랜지스터가 화소 영역 내에 형성되는 경우 액티브층과 n-1개의 데이터선이 절연층을 사이에 두고 중첩되어 위치않는 기생 캐패시턴스로 작용하게 된다. 이에 의해 data RC 값이 증가하고 data 값의 왜곡을 가져오게 된다. 그러나, 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(100)는 제1 박막 트랜지스터가 제n 데이터선과 연결되는 경우 제n 데이터선과 제n-1 데이터선의 사이에 제1 박막 트랜지스터를 형

성하여 제1 박막 트랜지스터와 제1 내지 제n-1 데이터선의 사이에서 기생 캐패시턴스가 발생하지 않도록 하여 data RC 값의 증가로 인한 RC 지연을 개선하였다.

- [0039] 제2 박막 트랜지스터(120)는 선택된 유기 발광 소자(140)를 구동시키는 구동 트랜지스터로서 작용한다. 제2 박막 트랜지스터(120)는 제2 게이트 전극(125), 제2 소스 전극(127), 제2 드레인 전극(128) 및 제2 액티브층(123)을 포함한다. 제2 박막 트랜지스터(120)의 구조는 상술한 제1 박막 트랜지스터(110)의 구조와 동일하므로 여기서는 자세한 설명을 생략한다.
- [0040] 제2 게이트 전극(125)은 제1 캐퍼시터(130)의 제1 하부 전극(132)과 연결되어 있으며, 제2 소스 전극(127)은 컨택홀을 통하여 공통 전원선(150)과 연결되고, 제2 드레인 전극(128)은 컨택홀을 통하여 유기 발광 소자(140)의 화소 전극(142)과 연결된다. 이와 같은 구조에 의하여 선택 신호에 의하여 제1 트랜지스터(110)가 턴온되면 데이터 전압이 제2 트랜지스터(120)의 게이트 전극(125)으로 전달되고 화소 전극층(142)에 소정에 전류가 인가되게 된다.
- [0041] 제1 캐퍼시터(130)는 층간 절연막(116)을 사이에 두고 배치된 제1 하부 전극(132) 및 제1 상부 전극(131)을 포함한다. 제1 하부 전극(132)은 제1 트랜지스터(110)의 드레인 전극(118)과 컨택홀(116c)을 통하여 연결되어 있으며, 제1 상부 전극(131)은 공통 전원선(150)과 연결되어 있다. 이와 같은 구조에 의하여 제1 박막 트랜지스터(110)로부터 전달된 데이터 전압과 공통 전원선(150)으로부터 제2 박막 트랜지스터(120)에 인가되는 공통 전압의 차에 해당하는 전압이 제1 캐퍼시터(130)에 저장되고, 제1 캐퍼시터(130)에 저장된 전압에 상응하는 전류가 제2 박막 트랜지스터(120)를 통해 유기 발광 소자(140)로 흘러 유기 발광 소자(140)가 발광하게 된다.
- [0042] 유기 발광 소자(140)는 정공 주입 전극인 양(+)극에 해당하는 화소 전극(미도시), 전자 주입 전극인 음(-)극에 해당하는 화소 전극(142), 양극과 음극 사이에 배치된 유기 발광층(141)을 포함하는 구조를 가진다. 전공과 전자가 각각 양극과 음극으로부터 유기 발광층 내부로 주입되고 주입된 전공과 전자가 결합한 엑시톤(exiton)이 여기상태로부터 기저상태로 떨어질때 발광이 이루어진다. 화소 전극(142)은 투명한 도전성 물질로 형성될 수 있으며, 구체적으로 예를 들어, ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ZnO 또는 In_2O_3 등의 물질을 사용할 수 있다.
- [0043] 다음으로, 도 6 내지 도 10을 참조하여 본 발명의 다른 실시예에 다른 유기 전계 발광 표시 장치(200)에 대해 설명한다. 도 6은 본 발명의 다른 실시예에 다른 유기 전계 발광 표시 장치(200)의 평면도이다. 도 7 내지 도 9는 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치(200)의 하나의 화소에 대한 회로등가도이다. 도 10은 도 6의 II-II'선을 따라 절단한 단면도이다.
- [0044] 도 6을 참조하면, 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치(200)는 제1 방향의 복수의 주사선(S1, S2, S3), 상기 제1 방향과 교차하는 제2 방향의 복수의 데이터선(D1, D2, D3), 공통 전원선(270) 및 전원 전압선(280)을 포함하고, 주사선(S1, S2, S3)과 데이터선(D1, D2, D3)에 의해 정의되는 영역에 화소가 형성된다. 도 6에서는 설명의 편의를 위하여, 3개의 데이터선(D1, D2, D3), 3개의 주사선(S1, S2, S3), 1개의 공통 전원선(270) 및 1개의 전원 전압선(280)에 의해 구동되는 3개의 화소만을 도시하였다.
- [0045] 주사선(S1, S2, S3), 데이터선(D1, D2, D3) 및 공통 전원선(270)은 상술한 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(100)와 동일하므로 여기서는 그 설명을 생략한다.
- [0046] 상기 화소는 서로 상이한 색상을 나타내는 화소가 제2 방향을 따라 교대로 배열될 수 있으며, 도 6은 적색 화소, 녹색 화소 및 청색 화소가 제2 방향을 따라 교대로 배열된 경우를 나타낸다.
- [0047] 본 실시예에 따른 유기 전계 발광 표시 장치(200)는 상기 화소의 일 측에 복수의 데이터선(D1, D2, D3)이 연속적으로 형성되어 있다. 즉, 제2 방향으로 배치된 복수의 화소의 일 측에 상기 복수의 화소에 상응하는 복수의 데이터선(D1, D2, D3)이 동시에 연속적으로 형성되며, 상기 화소는 각각 상기 복수의 데이터선(D1, D2, D3) 중 어느 하나와 제1 박막 트랜지스터(210)를 통하여 연결된다. 이 때, 상기 제2 방향은 열방향일 수 있다.
- [0048] 본 실시예에 따른 유기 전계 발광 표시 장치의 하나의 화소는 제1 박막 트랜지스터(210), 제2 박막 트랜지스터(220), 제3 박막 트랜지스터(230), 제1 캐퍼시터(240), 제2 캐퍼시터(250) 및 유기 발광 소자(260)를 포함한다.
- [0049] 제1 박막 트랜지스터(210)는 상기 화소의 일 측에 연속적으로 형성된 복수의 데이터선(D1, D2, D3)의 사이에 형성될 수 있다. 즉, 상기 화소가 제n 데이터선과 연결되는 경우 제n 데이터선과 제n-1 데이터선의 사이에 형

성될 수 있다. 보다 구체적으로, 화소가 제1 데이터선(D1)과 연결되는 경우 제1 박막 트랜지스터(210)는 화소 내에 형성되고, 화소가 제2 데이터선(D2)과 연결되는 경우에는 제2 데이터선(D2)과 제1 데이터선(D1)의 사이에 형성되며, 화소가 제3 데이터선과 연결되는 경우 제3 데이터선(D3)과 제2 데이터선(D2)의 사이에 형성된다. 도 6은 열방향으로 적색 화소, 녹색 화소 및 청색 화소가 순차적으로 형성되고, 이들이 각각 연속적으로 형성된 제1 내지 제3 데이터선에 연결된 경우를 예시한다.

[0050] 도 10을 참조하면, 제1 박막 트랜지스터(210)는 제1 액티브층(213), 제1 게이트 전극(215a, 215b), 제1 소스 전극(217b) 및 제1 드레인 전극(218)을 포함한다. 제1 소스 전극(217b) 및 제1 드레인 전극(218)은 상술한 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(100)의 제1 박막 트랜지스터(110)의 구조와 동일하므로 여기서는 자세한 설명을 생략한다.

[0051] 제1 게이트 전극(215a, 215b)는 2개 이상 형성될 수 있으며, 도 6은 제1 게이트 전극(215a, 215b)이 2개 형성된 듀얼 게이트(dual gate)구조를 예시한다. 당업자의 필요에 따라 제1 게이트 전극은 하나만 생성되어도 무방하다.

[0052] 제1 박막 트랜지스터(210)가 제_n 데이터선에 연결되는 경우 2 개의 제1 게이트 전극(215a, 215b)의 사이에 제_{n-1} 데이터선이 위치할 수 있다. 이러한 듀얼 게이트 구조에 의해 전류의 누설(leakage)을 줄일 수 있을 뿐만 아니라 선택되지 않은 데이터선에 의한 기생 캐패시턴스가 발생하지 않도록 할 수 있다.

[0053] 제1 액티브층(213)은 비정질 실리콘 또는 다결정 실리콘 등으로 형성될 수 있다. 제1 액티브층(213)은 불순물이 도핑되지 않은 제1 채널 영역(213b, 213d), 제1 채널 영역(213b, 213d)의 양쪽으로 p형 또는 n형의 불순물이 도핑된 제1 소스 영역(213a) 및 제1 드레인 영역(213e)을 포함한다. 또한, 채널 영역 사이에 불순물이 도핑된 영역(213c)을 더 포함할 수 있다.

[0054] 제2 박막 트랜지스터(220)는 제2 액티브층(223), 제2 게이트 전극(225), 제2 소스 전극(227) 및 제2 드레인 전극(228)을 포함한다. 제2 게이트 전극(225)은 제2 캐패시터(250)의 제2 하부 전극(252)과 콘택홀에 의해 전기적으로 연결되어 있으며, 제2 소스 전극(227)은 콘택홀을 통하여 공통 전원선(270)과 연결되어 있고, 제2 드레인 전극(228)은 콘택홀을 통하여 유기 발광 소자(260)와 연결된다. 제2 액티브층(223)은 제1 캐패시터의 하부 전극(242)과 연결되어 형성되어 있다. 이와 같은 구조에 의해 데이터 전압과 공통 전압이 제2 박막 트랜지스터(220)에 전달되고 데이터 전압과 공통 전압의 차에 의한 전류가 화소 전극(262)에 흐르게 된다.

[0055] 제3 박막 트랜지스터(230)는 제3 액티브층(233), 제3 게이트 전극(235), 제3 소스 전극(237) 및 제3 드레인 전극(238)을 포함한다. 제3 게이트 전극(235)은 전원 전압선(280)과 콘택홀을 통하여 연결되어 있으며, 제3 소스 전극(237)은 제2 캐패시터(250)의 하부 전극(252)과 콘택홀을 통하여 연결되어 있다. 제3 드레인 전극은 제2 드레인 전극(228)과 중첩되어 형성되므로 결국 제3 드레인 전극은 제2 드레인 전극(228)과 동일한 것으로 콘택홀을 통하여 유기 발광 소자(260)에 연결된다. 이와 같은 구조로 인해 전원 전압선(280)에 인가된 신호에 의해 제3 박막 트랜지스터(230)는 스위칭되며, 제3 박막 트랜지스터(230)는 제2 박막 트랜지스터(220)의 문턱 전압(threshold voltage)을 감지하고 감지된 문턱 전압은 제2 캐패시터(250)에 저장된다.

[0056] 제2 박막 트랜지스터(220) 및 제3 박막 트랜지스터(230)의 구조도 제1 박막 트랜지스터(110)의 구조와 동일하므로 여기서는 자세한 설명을 생략한다.

[0057] 제1 캐패시터(240)는 게이트 절연막(214)을 사이에 두고 제1 상부 전극(241)과 제1 하부 전극(242)이 중첩되어 형성된다. 제1 상부 전극(241)은 제1 내지 제3 게이트 전극(215a, 215b, 225, 235)과 동일한 물질로 동일한 층 상에 형성될 수 있다. 제1 하부 전극(242)은 비정질 실리콘 또는 다결정 실리콘 상에 불순물을 도핑하여 형성할 수 있으며, 도핑되는 불순물의 농도를 높게 함으로써 저항을 낮출 수 있다. 제1 하부 전극(242)은 제1 내지 제3 액티브층(213, 223, 233)과 동일한 층 상에 형성될 수 있으며, 불순물의 농도는 제1 내지 제3 액티브층(213, 223, 233)보다 높을 수 있다.

[0058] 제2 캐패시터(250)는 게이트 절연막(214)을 사이에 두고 제1 상부 전극(241)과 제2 하부 전극(252)이 중첩되어 형성된다. 제2 캐패시터(250)와 제1 캐패시터(240)는 상부 전극이 동일하게 형성될 수 있으며, 하부 전극이 별도로 분리되어 형성됨으로 인해 제1 캐패시터(240)와 제2 캐패시터(250)로 분리된다. 제2 하부 전극(252)은 불순물이 도핑된 비정질 실리콘 또는 다결정 실리콘으로 형성될 수 있다.

[0059] 유기 발광 소자(260)는 양(+)극에 해당하는 화소 전극(미도시), 음(-)극에 해당하는 화소 전극(262), 양극과 음극 사이에 배치된 유기 발광층(261)을 포함하는 구조를 가진다.

[0060] 이어서, 도 11을 참조하여 본 발명의 또 다른 실시예에 따른 유기 전계 발광 표시 장치(300)에 대해

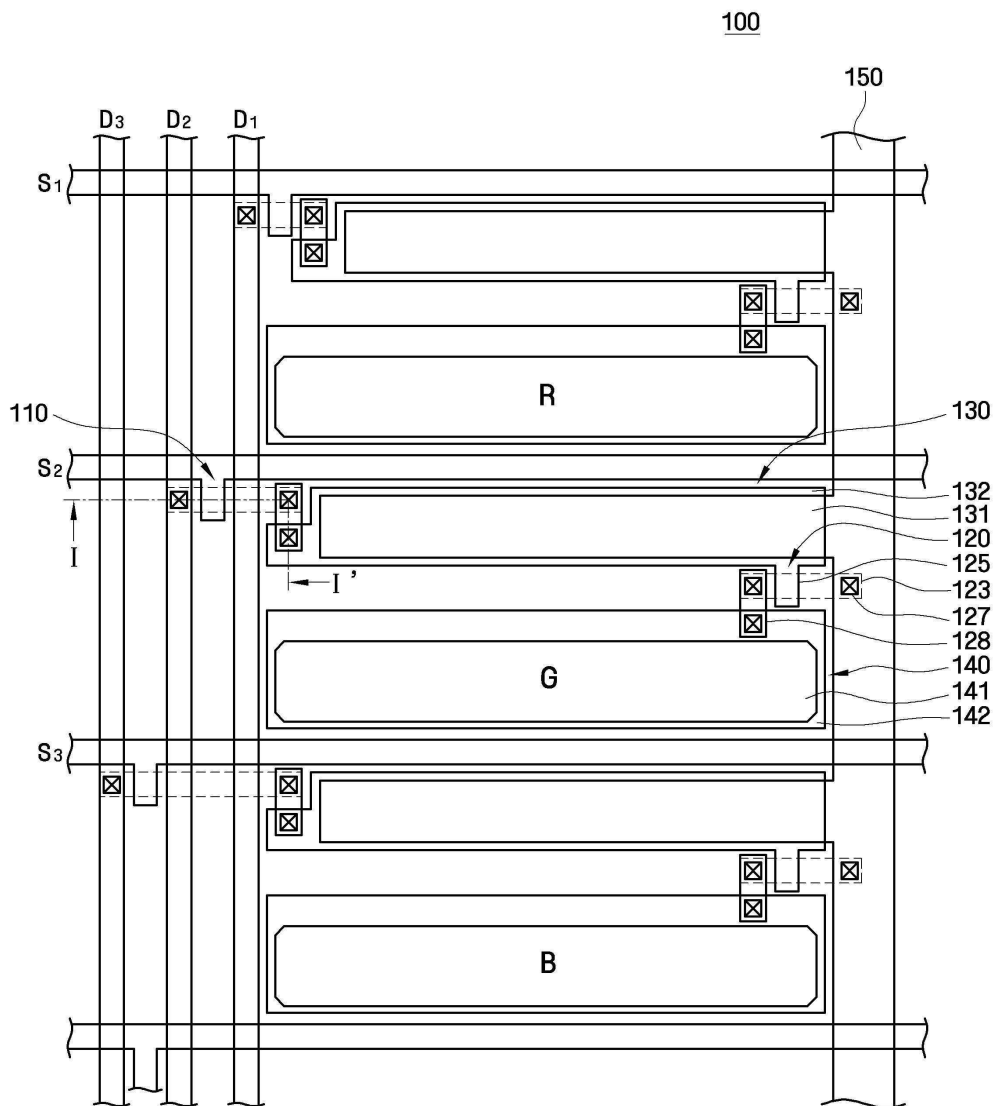
설명한다. 도 11은 본 발명의 또 다른 실시예에 의한 유기 전계 발광 표시 장치(300)에 대한 평면도이다.

- [0061] 도 11을 참조하면, 본 실시예에 따른 유기 전계 발광 표시 장치(300)는 제1 방향의 복수의 주사선(S1, S2), 상기 제1 방향과 교차되는 제2 방향의 복수의 데이터선(D1, D2) 및 공통 전원선(350)을 포함하고, 주사선(S1, S2)과 데이터선(D1, D2)에 의해 정의되는 영역에 화소가 형성된다. 도 11에서는 설명의 편의를 위하여, 2개의 데이터선(D1, D2), 2개의 주사선(S1, S2) 및 1개의 공통 전원선(350)에 의하여 구동되는 2개의 화소만을 도시하였다.
- [0062] 상기 화소의 일 측에는 복수의 데이터선(D1, D2)이 연속적으로 형성되어 있으며, 상기 화소 각각은 복수의 데이터선(D1, D2)중 어느 하나와 제1 박막 트랜지스터(310)에 의해 전기적으로 연결된다.
- [0063] 상기 화소는 동일한 색상을 나타내는 화소가 제2 방향으로 연속적으로 배열되어 있을 수 있으며, 이 때 상기 화소의 일 측에 2 이상의 데이터선이 연속적으로 형성되어 하나의 화소에 2 이상의 데이터선이 동시에 지나갈 수 있다. 이 때 상기 제2 방향은 열방향일 수 있다.
- [0064] 상기 화소는 상기 n개의 데이터선에 교대로 연결될 수 있다. 구체적으로, 홀수행 또는 홀수열에 위치하는 화소가 제n 데이터선에 연결되면 짝수행 또는 짝수열에 존재하는 화소는 제n-1 데이터선에 연결될 수 있다. 도 11은 2 이상의 적색 화소가 열방향으로 연속적으로 형성되고 홀수행에 위치하는 적색 화소는 제1 데이터선(D1)에 연결되고 짝수행에 위치하는 적색 화소는 제2 데이터선(D2)에 연결된 경우를 예시한다.
- [0065] 이와 같이 하나의 색상을 나타내는 화소에 2 이상의 데이터선이 동시에 지나가는 경우 data charging 시간이 단축된다.
- [0066] 도 11을 참조하면, 본 실시예의 하나의 화소는 제1 박막 트랜지스터(310), 제2 박막 트랜지스터(320), 제1 캐패시터(330) 및 유기 발광 소자(340)를 포함한다. 제1 박막 트랜지스터(310), 제2 박막 트랜지스터(320), 제1 캐패시터(330) 및 유기 발광 소자(340)는 상술한 본 발명의 일 실시예에 의한 유기 전계 발광 표시 소자(100)와 동일한 바, 여기서는 자세한 설명을 생략한다.
- [0067] 제1 박막 트랜지스터(310)는 제1 액티브층(313) 및 제1 게이트 전극(315)을 포함한다. 도 11은 제1 게이트 전극(315)이 하나인 경우이나 이에 제한되는 것은 아니며 2개 이상 형성될 수 있다.
- [0068] 상기 적색 화소가 제n 데이터선과 연결되는 경우 제1 박막 트랜지스터(310)는 제n 데이터선과 제n-1 데이터선의 사이에 형성된다. 보다 구체적으로, 적색 화소가 제1 데이터선(D1)과 연결되는 경우에는 제1 박막 트랜지스터(310)는 상기 적색 화소 내에 형성되며, 제1 데이터선(D1)은 컨택홀을 통하여 제1 액티브층(313)의 소스 영역(미도시)과 연결된다. 상기 적색 화소가 제2 데이터선(D2)과 연결되는 경우에는 제1 박막 트랜지스터(310)는 제2 데이터선(D2)과 제1 데이터선(D1)의 사이에 형성된다. 또한, 제1 게이트 전극이 2개 형성되는 경우, 상기 화소가 제n 데이터선에 연결될 때, 제n-1 데이터선은 2개의 제1 게이트 전극의 사이에 위치할 수 있다.
- [0069] 이와 같은 구조에 의해 제n 데이터선과 제1 박막 트랜지스터(310)의 사이에서 제1 박막 트랜지스터(310)의 액티브층과 제1 내지 제n-1 데이터선이 절연막을 사이에 두고 중첩되어 발생하는 기생 캐패시턴스의 발생을 막을 수 있다.
- [0070] 다음으로, 도 12를 참조하여 본 발명의 또 다른 실시예에 따른 유기 전계 발광 표시 장치(400)를 설명한다. 도 12는 본 발명의 또 다른 실시예에 따른 유기 전계 발광 표시 장치(400)의 평면도이다.
- [0071] 도 12를 참조하면, 본 실시예에 따른 유기 전계 발광 표시 장치(400)는 제1 방향의 복수의 주사선(S1, S2, S3), 상기 제1 방향과 교차하는 제2 방향의 복수의 데이터선(D1, D2, D3) 및 공통 전원선(450)을 포함하고, 주사선(S1, S2, S3)과 데이터선(D1, D2, D3)에 의해 정의되는 영역에 화소가 형성된다. 도 12에서는 설명의 편의를 위하여, 3개의 데이터선(D1, D2, D3), 3개의 주사선(S1, S2, S3) 및 1 개의 공통 전원선(250)에 의해 구동되는 3개의 화소만을 도시하였다.
- [0072] 데이터선(D1, D2, D3) 및 공통 전원선(450)은 상기 화소의 일 측에 연속적으로 형성될 수 있으며, 상기 화소와 먼 곳에서부터 순차적으로 복수의 데이터선(D1, D2, D3) 및 공통 전원선(450)이 형성될 수 있다. 이 때, 상기 화소는 서로 다른 색상을 나타내는 화소가 제2 방향을 따라 교대로 배열될 수 있다.
- [0073] 본 실시예에 따른 유기 전계 발광 표시 장치(400)의 하나의 화소는 제1 박막 트랜지스터(410), 제2 박막 트랜지스터(420), 제1 캐패시터(430) 및 유기 발광 소자(440)를 포함한다.

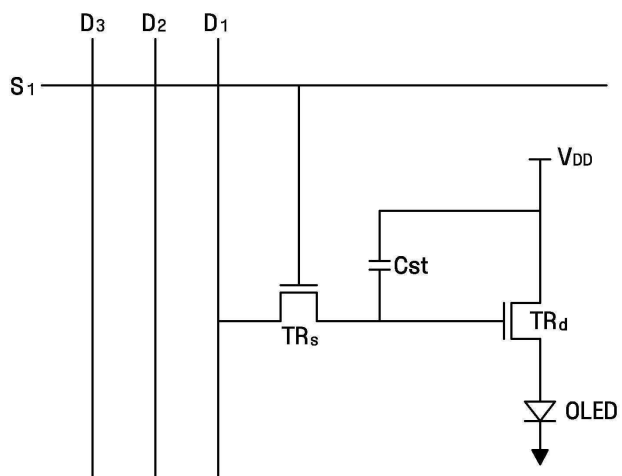
- [0074] 제1 박막 트랜지스터(440)는 제 n 데이터선과 제 $n-1$ 데이터선의 사이에 형성되어 제 n 데이터선과 상기 화소를 연결할 수 있다. 이 때, 제1 데이터선(D1)과 상기 화소 사이에는 공통 전원선(450)이 형성되어 있으므로 제1 데이터선(D1)과 연결되는 제1 트랜지스터(410)는 제1 데이터선(D1)과 공통 전원선(450)의 사이에 형성된다.
- [0075] 이와 같이 제1 트랜지스터(410)를 제 n 데이터선과 제 $n-1$ 데이터선의 사이에 형성함으로써 화소 내에 제1 트랜지스터(410)를 형성하는 경우에 비해 $n-1$ 개의 데이터선 및 전원 전압선(450)과 제1 트랜지스터(410)의 액티브층의 중첩에 의한 기생 캐패시턴스가 발생하지 않도록 할 수 있다.
- [0076] 상기 제1 트랜지스터(410)의 구조는 상술한 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치(200)와 동일한 바 여기서는 자세한 설명을 생략한다. 또한, 제2 박막 트랜지스터(420), 제1 캐패시터(430) 및 유기 발광 소자(440)도 상술한 본 발명의 일 실시예에 의한 유기 전계 발광 표시 장치(100)와 동일하므로 여기서는 자세한 설명을 생략한다.
- [0077] 도 12에서는 하나의 화소에 두 개의 박막 트랜지스터 및 하나의 캐패시터를 포함하는 2Tr-1Cap 구조의 능동 구동형 유기 전계 발광 표시 장치를 도시하였으나 본 발명은 이에 한정되는 것은 아니다. 본 발명에 따른 유기 전계 발광 표시 장치는 3 이상의 박막 트랜지스터와 2 이상의 캐패시터를 구비할 수 있으며, 별도의 배선이 더 형성되어 다양한 구조를 가질 수 있도록 형성될 수 있다. 구체적으로 예를 들어, 상기 화소와 공통 전원선(450)의 사이에는 전원 전압선 등이 형성될 수 있다.
- [0078] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였으나, 본 발명은 상기 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 제조될 수 있으며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

도면

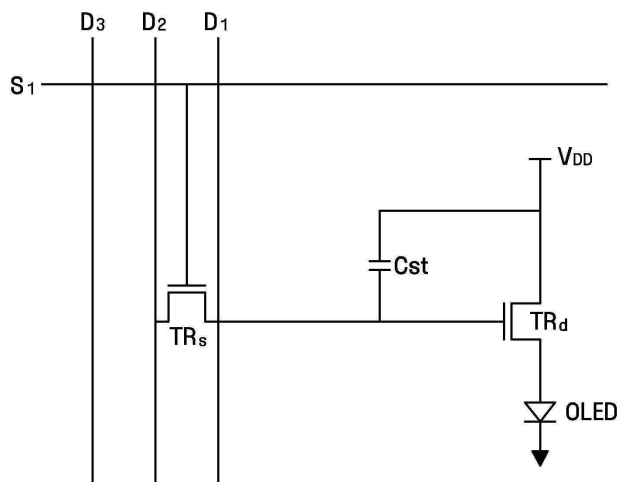
도면1



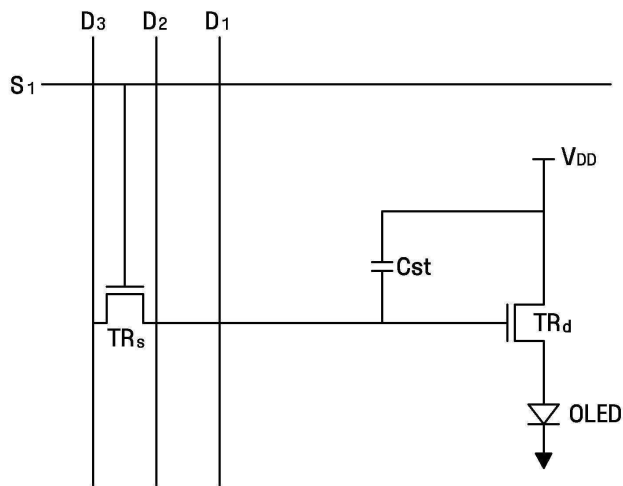
도면2



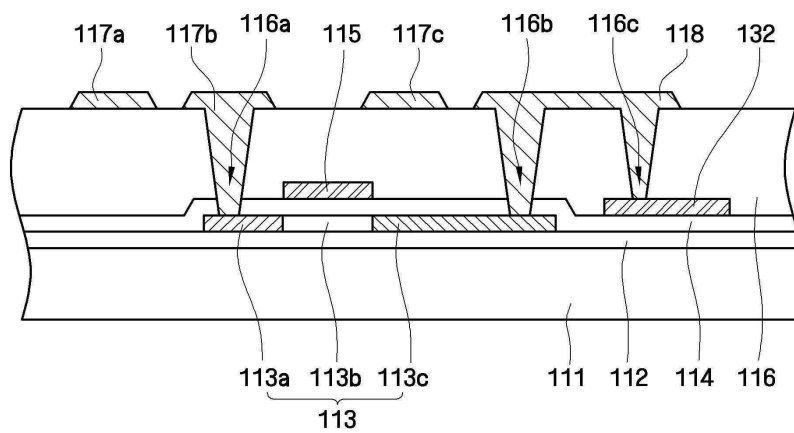
도면3



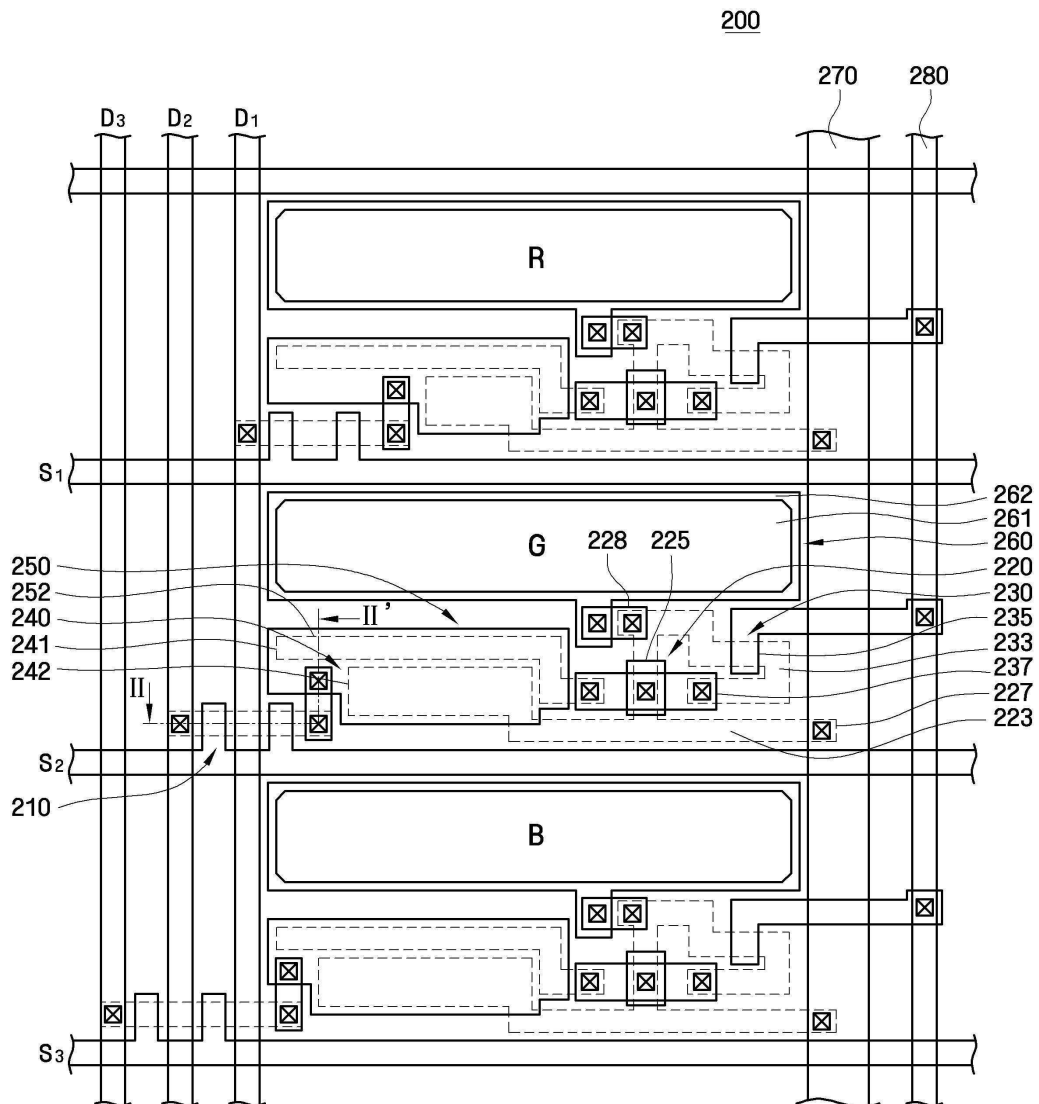
도면4



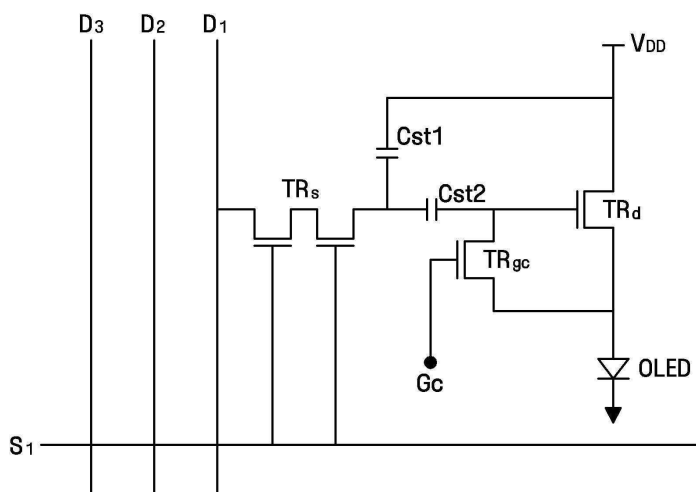
도면5



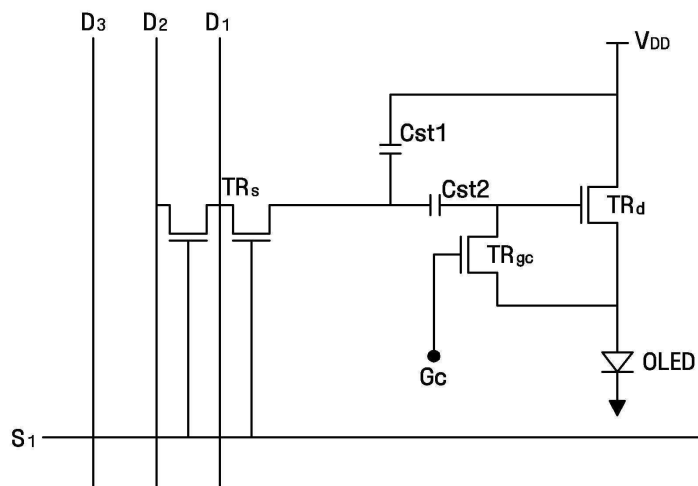
도면6



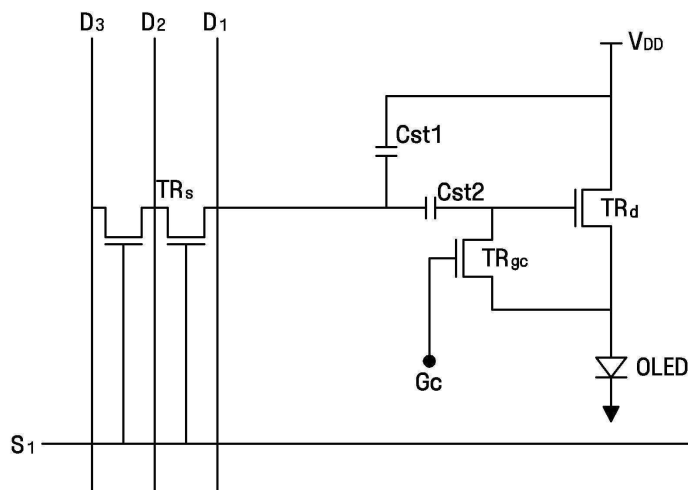
도면7



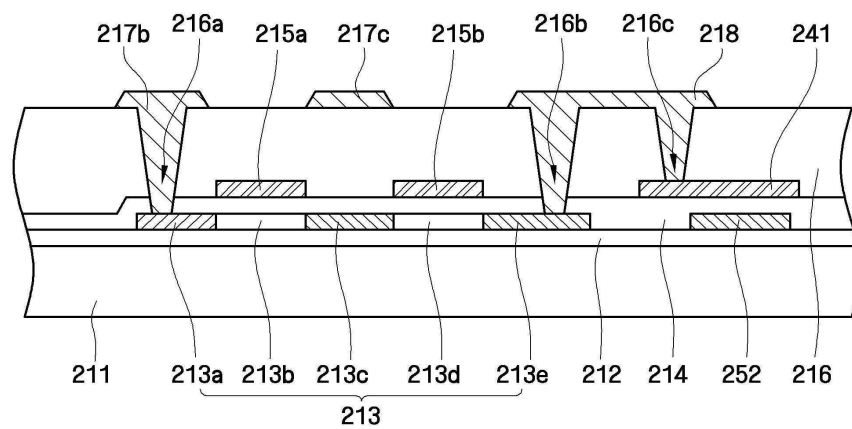
도면8



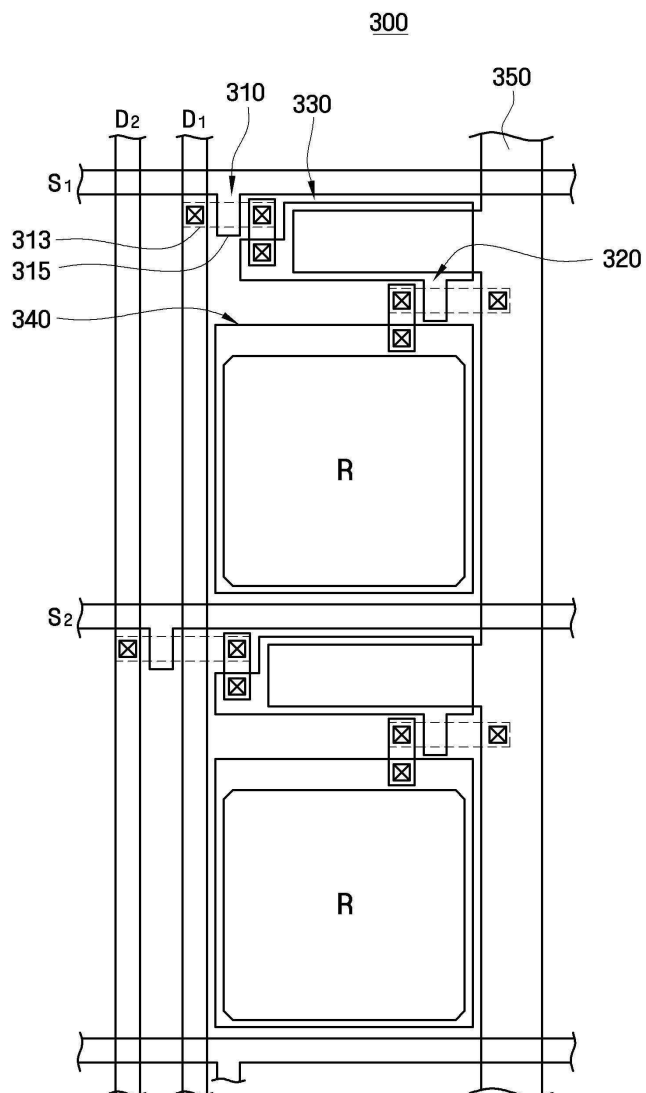
도면9



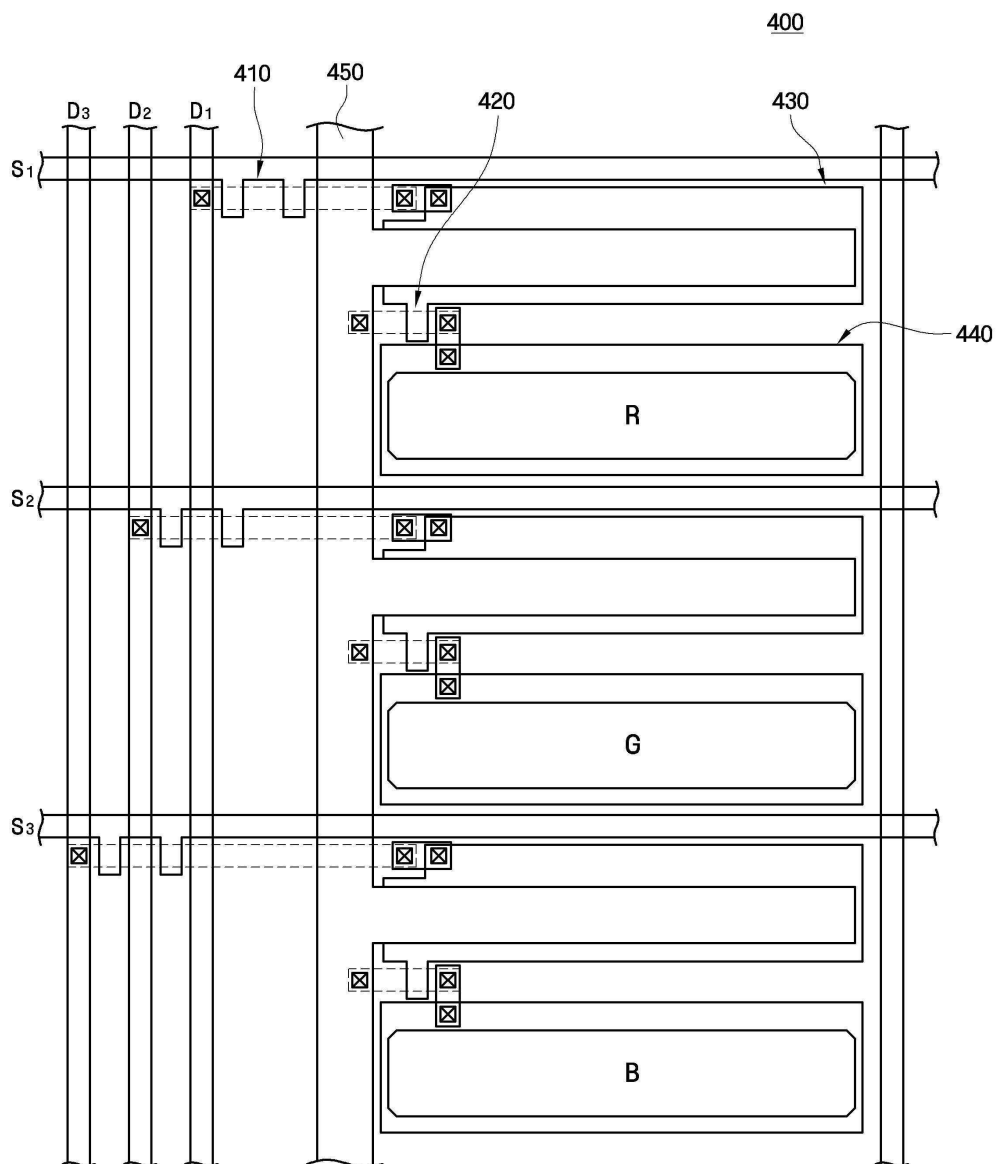
도면10



도면11



도면12



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020120094761A	公开(公告)日	2012-08-27
申请号	KR1020110014222	申请日	2011-02-17
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM NA YOUNG 김나영 KANG KI NYENG 강기녕 LEE WANG JO 이왕조 CHOI IN HO 최인호 OH JIN GON 오진곤		
发明人	김나영 강기녕 이왕조 최인호 오진곤		
IPC分类号	G09G3/30 G09G3/3233 H01L27/12 H01L27/32		
CPC分类号	H01L27/3262 H01L27/3211 H01L27/3276 G09G3/32 H01L27/12 H01L27/124 G09G3/3233 G09G2320/0223 G09G2300/0852		
其他公开文献	KR101922445B1		
外部链接	Espacenet		

摘要(译)

提供一种具有减少的RC延迟的有机电致发光显示装置。根据本发明实施例的有机发光显示装置包括多条扫描线和彼此交叉的多条数据线，多个像素形成在由扫描线和数据线限定的区域中，其中，多条数据线连续形成在像素的一侧，薄膜晶体管形成在第n条数据线和连续形成的第 (n-1) 条数据线之间。

