



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년04월08일
(11) 등록번호 10-1966847
(24) 등록일자 2019년04월02일

(51) 국제특허분류(Int. Cl.)

H01L 51/52 (2006.01)

(21) 출원번호 10-2013-0031852

(22) 출원일자 2013년03월26일

심사청구일자 2017년12월28일

(65) 공개번호 10-2014-0117041

(43) 공개일자 2014년10월07일

(56) 선행기술조사문헌

KR1020100076603 A*

KR1020110123984 A*

KR1020120074847 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김영준

경기 과천시 번영로 55, 101동 406호 (금촌동, 새
꽃마을아파트)

조보경

경기 용인시 기흥구 탑실로 15, 109동 1005호 (공
세동, 탑실마을대주피오레1단지)

(74) 대리인

특허법인(유한)유일하이스트

전체 청구항 수 : 총 12 항

심사관 : 김우영

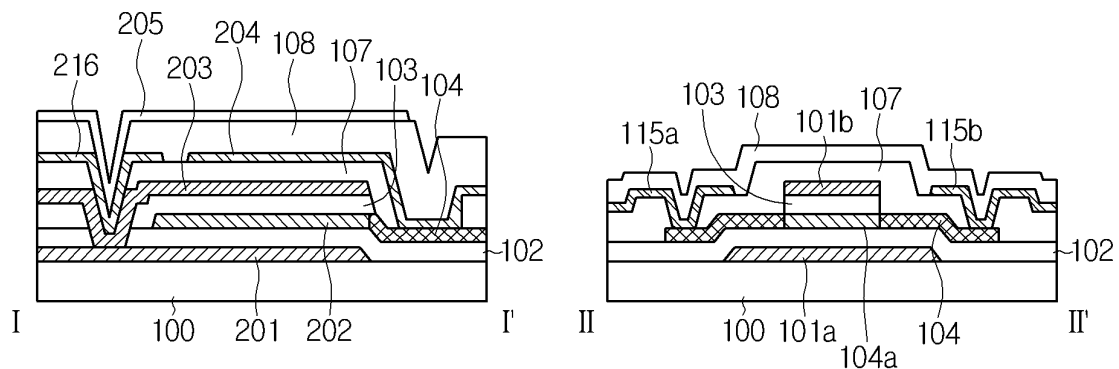
(54) 발명의 명칭 유기발광 다이오드 표시장치 및 그의 제조방법

(57) 요약

본 발명은 유기발광 다이오드 표시장치 및 이의 제조방법을 개시한다. 개시된 본 발명의 유기발광 다이오드 표시 장치는, 화소 영역을 구획하기 위해 교차 배열된 스캔 라인과 데이터 라인 및 전원 라인; 상기 스캔 라인과 데이 터 라인의 교차 영역에 배치된 스위칭 박막 트랜지스터; 상기 화소 영역에 배치된 유기발광 다이오드; 상기 전원

(뒷면에 계속)

대표도 - 도3e



라인과 유기발광 다이오드 사이에 배치된 구동 박막 트랜지스터; 및 상기 유기발광 다이오드와 인접하며, 상기 데이터 라인으로부터 공급되는 데이터 신호를 충전하는 스토리지 커패시터를 포함하고, 상기 스토리지 커패시터는 복수개의 스토리지 전극들이 서로 교대로 적층 배치된 복수개의 스토리지 커패시터로 구성된 것을 특징으로 한다.

본 발명에 따른 유기발광 다이오드 표시장치 및 그의 제조방법은, 공정 추가 없이 화소 영역의 스토리지 커패시터의 커패시턴스 값을 증가시킬 수 있어, 스토리지 커패시터 면적을 줄여 개구율을 향상시킬 수 있는 효과가 있다.

명세서

청구범위

청구항 1

화소 영역을 구획하기 위해 교차 배열된 스캔 라인과 데이터 라인 및 전원 라인;

상기 스캔 라인과 데이터 라인의 교차 영역에 배치된 스위칭 박막 트랜지스터;

상기 화소 영역에 배치된 유기발광 다이오드;

상기 전원 라인과 유기발광 다이오드 사이에 배치된 구동 박막 트랜지스터; 및

상기 유기발광 다이오드와 인접하며, 상기 데이터 라인으로부터 공급되는 데이터 신호를 충전하는 스토리지 커패시터를 포함하고,

상기 스토리지 커패시터는 복수개의 스토리지 전극들이 서로 교대로 적층 배치된 복수개의 스토리지 커패시터로 구성되며,

상기 스토리지 커패시터는 제1 내지 제5 스토리지 전극들을 포함하고, 상기 제1 내지 제5 스토리지 전극들 사이에 각각 제1 내지 제4 스토리지 커패시터가 형성된 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 2

제1항에 있어서, 상기 구동 박막 트랜지스터와 유기발광 다이오드 사이에 접속되어, 상기 구동 박막 트랜지스터의 그라운드 상태를 제어하는 센서 박막 트랜지스터를 더 포함하는 유기발광 다이오드 표시장치.

청구항 3

제1항에 있어서, 상기 스위칭 박막 트랜지스터와 구동 박막 트랜지스터의 채널층은 산화물 반도체층으로 형성된 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 4

삭제

청구항 5

제1항에 있어서, 상기 제1, 3 및 5 스토리지 전극들은 서로 전기적으로 연결되고, 상기 제2 및 제4 스토리지 전극들은 서로 전기적으로 연결되어, 상기 제1 내지 4 스토리지 커패시터들이 병렬 연결된 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 6

제1 항에 있어서, 상기 스위칭 박막 트랜지스터 및 구동 박막 트랜지스터는 각각 채널층을 사이에 두고 제1 게이트 전극과 제2 게이트 전극이 배치된 듀얼 게이트 전극 구조인 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 7

유기발광 다이오드 영역과 스토리지 커패시터 영역이 구획된 기판을 제공하는 단계;

상기 기판 상에 제1 게이트 전극 및 제1 스토리지 전극을 형성하는 단계;

상기 제1 게이트 전극이 형성된 기판 상에 제1 게이트 절연막과 산화물 반도체층을 형성하고, 상기 제1 게이트 전극과 대응되는 제1 게이트 절연막 상에 채널층과 상기 제1 스토리지 전극과 대응되는 제1 게이트 절연막 상에 제2 스토리지 전극을 형성하는 단계;

상기 채널층이 형성된 기판 상에 제2 게이트 절연막과 금속막을 연속적으로 형성하고, 상기 채널층과 대응되는 제2 게이트 절연막 상에 제2 게이트 전극을 형성하고, 상기 스토리지 커패시터 영역에서는 상기 제2 스토리지 전극과 대응되는 제2 게이트 절연막 상에 제3 스토리지 전극을 형성하는 단계;

상기 제2 게이트 전극이 형성된 기판 상에 증간절연막을 형성한 다음, 콘택홀 공정을 진행한 후, 상기 채널층과 전기적으로 접속되는 소스/드레인 전극을 형성하며, 상기 제 3 스토리지 전극과 대응되는 증간절연막 상에는 제 4 스토리지 전극을 형성하는 단계; 및

상기 소스/드레인 전극이 형성된 기판 상에 보호막을 형성한 다음, 상기 제4 스토리지 전극과 대응되는 보호막 상에 제5 스토리지 전극을 형성하는 단계를 포함하는 유기발광 다이오드 표시장치 제조방법.

청구항 8

제7항에 있어서, 상기 채널층은 산화물 반도체층으로 형성된 것을 특징으로 하는 유기발광 다이오드 표시장치 제조방법.

청구항 9

제7항에 있어서, 상기 제 2 게이트 전극과 제 3 스토리지 전극 형성 공정은,

상기 금속막을 식각하여 제2 게이트 전극과 제3 스토리지 전극을 형성하는 습식각 공정과,

상기 제2 게이트 절연막과 제3 스토리지 전극 하부에 형성된 제2 게이트 절연막을 패터닝하는 건식각 공정을 포함하는 유기발광 다이오드 표시장치 제조방법.

청구항 10

제9항에 있어서, 상기 제2 게이트 절연막을 제거하는 건식 공정은, 플라즈마에 의해 하부에 형성된 채널층을 도전성 반도체패턴으로 형성하는 것을 특징으로 하는 유기발광 다이오드 표시장치 제조방법.

청구항 11

제7항에 있어서, 상기 스토리지 커패시터 영역은 상기 제1 내지 제5 스토리지 전극들을 포함하고, 상기 제1 내지 제5 스토리지 전극들 사이에 각각 형성된 제1 내지 제4 스토리지 커패시터의 합의 크기를 갖는 것을 특징으로 하는 유기발광 다이오드 표시장치 제조방법.

청구항 12

제11항에 있어서, 상기 제1, 3 및 5 스토리지 전극들은 서로 전기적으로 연결되고, 상기 제2 및 제4 스토리지 전극들은 서로 전기적으로 연결되어, 상기 제1 내지 4 스토리지 커패시터들이 병렬 연결된 것을 특징으로 하는 유기발광 다이오드 표시장치 제조방법.

청구항 13

제7항에 있어서, 상기 제2 스토리지 전극은 채널층으로 형성된 것을 특징으로 하는 유기발광 다이오드 표시장치 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 다이오드 표시장치 및 그의 제조방법에 관한 것이다.

배경 기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 평판표시장치들이 개발되고 있다.

[0003] 이러한 평판표시장치에는 액정표시장치(Liquid Crystal Display, LCD), 전계방출표시장치(Field Emission Display, FED), 플라즈마 디스플레이 패널(Plasma Display Panel, PDP 및 유기발광 다이오드 표시장치(Organic Light Emitting Diode display, OLED) 등이 있다.

[0004] 상기 유기발광 다이오드 표시장치는 전극 사이의 얇은 발광층을 이용한 자발광 소자로 종이와 같이 박막화가 가능한 장점이 있다. 유기발광 다이오드 표시장치는 3색(R, G, B) 서브 화소(pixel)로 구성된 다수의 화소 영역들이 매트릭스 형태로 배열되고, 셀 구동부 어레이와 유기발광 어레이가 형성된 기판이 인캡슐레이션(Encapsulation)된 구조로 그 기판을 통해 빛을 방출함으로써 화상을 표시한다.

[0005] 상기 유기발광 다이오드 표시장치에서 색상을 표현하기 위해서는 적(R), 녹(G), 청(B)의 빛을 각각 발광하는 유기 발광층들을 사용하는데, 유기 발광층들은 두 개의 전극 사이에 형성되어 유기발광 다이오드(OLED)를 형성한다.

[0006] 또한, 상기 유기발광 다이오드 표시장치는 비디오 신호가 공급되는 데이터 라인과 구동신호가 공급되는 게이트 라인, 유기발광 다이오드에 전원을 공급하는 전원 라인 등이 서로 교차되어, 화소 영역을 정의한다. 상기 화소 영역에는 스위칭 박막트랜지스터, 구동 박막트랜지스터, 스토리지 커패시터 및 유기발광 다이오드(OLED)가 배치된다.

[0007] 하지만, 최근에는 고해상도 및 고속 응답 특성 요구에 따라 상기 유기발광 다이오드 표시장치의 화소 영역이 좁아지고 있어, 화소 영역의 개구율 확보가 문제되고 있다. 또한, 고속 응답 특성의 요구에 따라 빠른 응답특성을 갖는 박막트랜지스터의 구현과 화면 품질을 개선하기 위해 화소 영역에서 데이터 신호(비디오 신호)를 충분히 충전할 수 있도록 대용량 스토리지 커패시터가 요구되고 있다.

[0008] 특히, 대용량 커패시터를 구현하기 위해 스토리지 커패시터 영역의 면적을 넓히면 상대적으로 화소 영역에 형성되는 유기발광 다이오드(OLED) 영역을 좁게 형성해야 하는 문제가 발생된다. 상기 유기발광 다이오드(OLED) 영역이 좁게 형성되면 화소 영역의 개구율이 낮아져 양질의 화면 품질을 구현하는데 문제가 있다.

[0009] 따라서, 종래 기술에서는 화소 영역의 개구율을 높이면서 대용량 스토리지 커패시터를 구현하는데, 한계가 있었다.

발명의 내용

해결하려는 과제

[0010] 본 발명은, 화소 영역에 형성되는 듀얼 게이트 구조를 갖는 박막 트랜지스터들을 형성하여, 스위칭 소자들의 고속 응답 특성을 구현한 유기발광 다이오드 표시장치 및 그의 제조방법을 제공하는데 그 목적이 있다.

[0011] 또한, 본 발명은, 화소 영역에 형성되는 스토리지 커패시터 영역에 다수의 스토리지 전극들을 적층하여, 동일한 면적 대비 큰 스토리지 커패시터를 구현할 수 있는 유기발광 다이오드 표시장치 및 그의 제조방법을 제공하는데 다른 목적이 있다.

과제의 해결 수단

- [0012] 상기와 같은 종래 기술의 과제를 해결하기 위한 본 발명의 유기발광 다이오드 표시장치는, 화소 영역을 구획하기 위해 교차 배열된 스캔 라인과 데이터 라인 및 전원 라인; 상기 스캔 라인과 데이터 라인의 교차 영역에 배치된 스위칭 박막 트랜지스터; 상기 화소 영역에 배치된 유기발광 다이오드; 상기 전원 라인과 유기발광 다이오드 사이에 배치된 구동 박막 트랜지스터; 및 상기 유기발광 다이오드와 인접하며, 상기 데이터 라인으로부터 공급되는 데이터 신호를 충전하는 스토리지 커패시터를 포함하고, 상기 스토리지 커패시터는 복수개의 스토리지 전극들이 서로 교대로 적층 배치된 복수개의 스토리지 커패시터로 구성된 것을 특징으로 한다.
- [0013] 또한, 유기발광 다이오드 표시장치 제조방법은, 유기발광 다이오드 영역과 스토리지 커패시터 영역이 구획된 기판을 제공하는 단계; 상기 기판 상에 제1 게이트 전극 및 제1 스토리지 전극을 형성하는 단계; 상기 제1 게이트 전극이 형성된 기판 상에 제1 게이트 절연막과 산화물 반도체층을 형성하고, 상기 제1 게이트 전극과 대응되는 제1 게이트 절연막 상에 채널층과 상기 제1 스토리지 전극과 대응되는 제1 게이트 절연막 상에 제2 스토리지 전극을 형성하는 단계; 상기 채널층이 형성된 기판 상에 제2 게이트 절연막과 금속막을 연속적으로 형성하고, 상기 채널층과 대응되는 제2 게이트 절연막 상에 제2 게이트 전극을 형성하고, 상기 스토리지 커패시터 영역에서는 상기 제2 스토리지 전극과 대응되는 제2 게이트 절연막 상에 제3 스토리지 전극을 형성하는 단계; 상기 제2 게이트 전극이 형성된 기판 상에 층간절연막을 형성한 다음, 콘택홀 공정을 진행한 후, 상기 채널층과 전기적으로 접속되는 소스/드레인 전극을 형성하며, 상기 제3 스토리지 전극과 대응되는 층간절연막 상에는 제4 스토리지 전극을 형성하는 단계; 및 상기 소스/드레인 전극이 형성된 기판 상에 보호막을 형성한 다음, 상기 제4 스토리지 전극과 대응되는 보호막 상에 제5 스토리지 전극을 형성하는 단계를 포함한다.

발명의 효과

- [0014] 본 발명에 따른 유기발광 다이오드 표시장치 및 그의 제조방법은, 본 발명은, 화소 영역에 형성되는 듀얼 게이트 구조를 갖는 박막 트랜지스터들을 형성하여, 스위칭 소자들의 빠른 응답 특성을 구현한 효과가 있다.
- [0015] 또한, 본 발명에 따른 유기발광 다이오드 표시장치 및 그의 제조방법은, 공정 추가 없이 화소 영역의 스토리지 커패시터의 커패시턴스 값을 증가시킬 수 있어, 스토리지 커패시터 면적을 줄여 개구율을 향상시킬 수 있는 효과가 있다.
- [0016] 또한, 본 발명에 따른 유기발광 다이오드 표시장치 및 그의 제조방법은, 화소 영역에 형성되는 스토리지 커패시터 영역에 다수의 스토리지 전극들을 적층하여, 동일한 면적 대비 큰 스토리지 커패시턴스를 구현할 수 있는 효과가 있다.

도면의 간단한 설명

- [0017] 도 1은 본 발명의 유기발광 다이오드 표시장치의 화소 구조를 도시한 도면이다.
- 도 2는 상기 도 1의 등가 회로도이다.
- 도 3a 내지 도 3e는 상기 도 1의 I-I' 및 II-II'를 따라 유기발광 다이오드 표시장치의 제조 공정을 도시한 도면이다.
- 도 4a 및 도 4b는 본 발명의 유기발광 다이오드 표시장치에 사용되는 듀얼 게이트 전극 구조를 갖는 박막트랜지스터의 커패시터 연결 구조를 설명하기 위한 도면이다.
- 도 5는 본 발명의 유기발광 다이오드 표시장치의 스토리지 커패시터 영역의 병렬 구조를 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0018] 이하, 본 발명의 실시예들은 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되어지는 것이다. 따라서, 본 발명은 이하 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고 도면들에 있어서, 장치의 크기 및

두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성 요소들을 나타낸다.

- [0019] 도 1은 본 발명의 유기발광 다이오드 표시장치의 화소 구조를 도시한 도면이고, 도 2는 상기 도 1의 등가 회로 도이다.
- [0020] 도 1 및 도 2를 참조하면, 본 발명의 유기발광 다이오드 표시장치는 복수개의 데이터 라인(Vdata)과 스캔 라인(Scan) 및 전원 라인들(VDD)이 교차되어 매트릭스 형태의 화소 영역을 정의한다. 상기 각각의 화소 영역은 적(R), 녹(G), 청(B) 및 백(W)색 광을 발광할 수 있고, 이들은 서브 픽셀로 명명될 수 있다. 또한, 서브 픽셀들 3개 또는 4개를 하나의 단위로 하여 픽셀로 명명될 수 있다.
- [0021] 또한, 상기 데이터 라인(Vdata)과 인접하며 평행하게 기준전압 라인(Vref)이 배치될 수 있고, 상기 기준전압 라인(Vref)은 화소 영역에 배치되는 구동 박막트랜지스터(DR-Tr)에 접속되어 구동 박막트랜지스터(DR-Tr)의 그라운드 상태를 제어한다.
- [0022] 상기 스캔 라인(Scan)과 데이터 라인(Vdata)이 교차되는 영역에는 스위칭 박막트랜지스터(SW-Tr)가 배치되고, 상기 기준전압 라인(Vref)과 접속된 센싱 라인(Sense)과 상기 데이터 라인(Vdate)의 교차 영역에는 센서 트랜지스터(S-Tr) 및 구동 트랜지스터(DR-Tr)가 각각 배치된다.
- [0023] 또한, 상기 화소 영역에는 적(R), 녹(G), 청(B) 및 백(W)색 광을 발생하는 유기발광 다이오드(OLED)가 배치될 수 있고, 이들을 제어하는 구동 트랜지스터(DR-Tr)를 제어하기 위해 데이터 신호(비디오 신호)를 충전하는 스토리지 커패시터(Cst)가 배치될 수 있다.
- [0024] 상기 스위칭 박막트랜지스터(SW-Tr)는 스캔 라인(Scan)에서 공급되는 게이트 구동신호에 응답하여, 턴온(Turn-On)되어 데이터 라인(Vdata)으로부터 공급되는 데이터 신호를 스토리지 커패시터(Cst)에 충전한다. 상기 스토리지 커패시터(Cst)에 충전되는 데이터 신호에 응답하여 상기 구동 박막트랜지스터(DR-Tr)가 턴온되며, 상기 구동 박막트랜지스터(DR-Tr)의 동작에 따라 상기 전원 라인(VDD)으로부터 유기발광 다이오드(OLED)에 공급되는 전류량이 조절된다.
- [0025] 상기 센서 트랜지스터(S-Tr)는 구동 박막트랜지스터(DR-Tr)와 유기발광 다이오드(OLED) 사이에 접속되어, 상기 구동 박막트랜지스터(DR-Tr)의 그라운드(Ground) 상태를 제어한다.
- [0026] 상기 도 1과 도 2에서는 박막트랜지스터들이 N-Type 트랜지스터인 것을 일례로 도시하였지만, 이는 일 실시예로써, P-Type 박막 트랜지스터들로 형성할 수 있다.
- [0027] 앞서 설명한 본 발명의 유기발광 다이오드 표시장치의 화소는 다음과 같이 동작할 수 있다.
- [0028] 상기 스캔 라인(Scan)을 통해 스캔 신호가 스위칭 박막트랜지스터(SW-Tr)에 공급되면, 스위칭 박막트랜지스터(SW-Tr)는 턴-온(Turn-On) 된다. 다음, 상기 데이터 라인(Vdata)을 통해 공급되는 데이터 신호는 상기 스위칭 트랜지스터(SW-Tr)를 통해, 스토리지 커패시터(Cst)에 저장된다.
- [0029] 다음으로, 스캔 신호가 차단되어 스위칭 박막트랜지스터(SW-Tr)가 턴-오프(turn-off) 되면 구동 박막트랜지스터(DR-Tr)는 스토리지 커패시터(Cst)에 저장된 데이터 전압에 대응하여 턴-온(Turn-On) 된다.
- [0030] 다음으로, 상기 구동 박막트랜지스터(DR-Tr)의 동작에 따라 상기 전원 라인(VDD)을 통해 유기발광 다이오드(OLED)에 흐르는 전류가 제어된다. 구체적으로 상기 유기발광 다이오드(OLED)에 흐르는 전류는 상기 스토리지 커패시터(Cst)에 저장된 데이터 신호에 따라 제어된다.
- [0031] 상기 유기발광 다이오드(OLED)는 애노드 전극과 캐소드 전극 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)으로 구성될 수 있는데, 상기 유기 화합물층은 정공주입층(Hole Injection Layer, HIL), 정공수송층(Hole Transport Layer, HTL), 발광층(Emission Layer, EML), 전자수송층(Electron Transport Layer, ETL) 및 전자주입층(Electron Injection Layer, EIL)을 포함한다.
- [0032] 애노드 전극과 캐소드 전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.
- [0033] 또한, 도 1에 도시된 바와 같이, 유기발광 다이오드(OLED)의 개구 영역은 스토리지 커패시터(Cst) 영역에 따라 증가 또는 감소될 수 있다. 따라서, 유기발광 다이오드(OLED)의 개구 영역을 크게 하면, 구조적으로 스토리지

커패시터(Cst) 영역을 좁게 형성된다. 하지만, 상기 스토리지 커패시터(Cst)는 데이터 라인(Vdata)에서 공급되는 데이터 신호를 충분히 충전할 수 있도록 큰 값으로 설계되는 것이 바람직하기 때문에 개구율 확보를 위해 스토리지 커패시터(Cst) 영역을 줄이는 데는 한계가 있다.

- [0034] 따라서, 본 발명에서는 유기발광 다이오드 표시장치의 스토리지 커패시터(Cst)의 구조를 다수개의 스토리지 전극들이 적층하여 동일 면적 내에서 다수개의 스토리지 커패시터가 형성될 수 있도록 하였다. 또한, 다수개의 스토리지 커패시터들이 서로 병렬 연결 구조를 갖도록 하여, 형성되는 스토리지 커패시터들의 합이 전체 스토리지 커패시터의 커패시턴스 값이 되도록 하였다.
- [0035] 이와 관련된 본 발명의 스토리지 커패시터의 구조는 도 3a 내지 도 3f의 제조 공정에서 상세히 설명한다.
- [0036] 도 3a 내지 도 3e는 상기 도 1의 I-I' 및 II-II'를 따라 유기발광 다이오드 표시장치의 제조 공정을 도시한 도면이다.
- [0037] 도 1 및 도 3a 내지 도 3e를 참조하면, 본 발명의 유기발광 다이오드 표시장치는, 기판(100) 상에 금속막을 형성한 다음, 마스크 공정을 진행하여, 구동 박막트랜지스터(DR-Tr) 영역에 제1 게이트 전극(101a)을 형성한다. 이때, 본 발명의 유기발광 다이오드 표시장치의 스토리지 커패시터(Cst) 영역에는 제1 스토리지 전극(201)이 형성된다.
- [0038] 상기 제1 게이트 전극(101a)과 제1 스토리지 전극(201)은 알루미늄(aluminium; Al), 알루미늄 합금(Al alloy), 텅스텐(tungsten; W), 구리(copper; Cu), 니켈(nickel; Ni), 크롬(chromium; Cr), 몰리브덴(molybdenum; Mo), 티타늄(titanium; Ti), 백금(platinum; Pt), 탄탈(tantalum; Ta) 등과 같은 저저항 불투명 도전물질을 사용할 수 있다. 또한, 인듐-틴-옥사이드(Indium Tin Oxide; ITO), 인듐-징크-옥사이드(Indium Zinc Oxide; IZO) 등의 투명한 도전물질과 불투명 도전물질이 적층된 다층 구조로 형성할 수 있다.
- [0039] 상기와 같이, 제1 게이트 전극(101a) 및 제1 스토리지 전극(201)이 기판(100) 상에 형성되면, 도 3b에 도시된 바와 같이, 제1 게이트 절연막(102)과 산화물 반도체층을 순차적으로 기판(100)의 전면에 형성한다.
- [0040] 그런 다음, 마스크 공정을 진행하여 상기 제1 게이트 전극(101a)과 대응되는 제1 게이트 절연막(102) 상에는 채널층(104a)을 형성하고, 상기 제1 스토리지 전극(201) 상부에는 산화물 반도체층으로 형성된 제2 스토리지 전극(202)을 형성한다.
- [0041] 상기 산화물 반도체층은 인듐(In), 아연(Zn), 갈륨(Ga) 또는 하프늄(Hf) 중 적어도 하나를 포함하는 비정질 산화물로 이루어질 수 있다. 예컨대 스퍼터링(sputtering) 공정으로 Ga-In-Zn-O 산화물 반도체를 형성할 경우, In_2O_3 , Ga_2O_3 및 ZnO로 형성된 각각의 타겟을 이용하거나, Ga-In-Zn 산화물의 단일 타겟을 이용할 수 있다. 또한, 스퍼터링(sputtering) 공정으로 Hf-In-Zn-O 산화물 반도체를 형성할 경우, HfO_2 , In_2O_3 및 ZnO로 형성된 각각의 타겟을 이용하거나, Hf-In-Zn 산화물의 단일 타겟을 이용할 수 있다.
- [0042] 상기와 같이, 스토리지 커패시터(Cst) 영역에 제2 스토리지 전극(202)이 형성되고, 구동 박막트랜지스터(DR-Tr) 영역에 채널층(104a)이 형성되면, 도 3c에 도시된 바와 같이, 기판(100)의 전면에 제2 게이트 절연막(103)과 금속막을 순차적으로 형성한다.
- [0043] 그런 다음, 마스크 공정을 진행하여, 상기 채널층(104a)과 대응되는 영역에 제2 게이트 전극(101b)을 형성한다. 상기 제2 게이트 전극(101b)은 상기 제2 게이트 절연막(103) 상에 형성되는데, 이는 상기 제2 게이트 전극(101b)을 형성하기 위한 습식각 공정과 채널층(104a) 상에 패터닝된 제2 게이트 절연막(103)을 형성하기 위한 건식각 공정이 연속적으로 진행되어 형성된다.
- [0044] 상기 스토리지 커패시터(Cst) 영역에서도 상기 제2 스토리지 전극(202) 상에 제2 게이트 절연막(103)과 제3 스토리지 전극(203)이 연속 식각되어 형성된다.
- [0045] 상기 제3 스토리지 전극(203)은 콘택홀을 통해 기판(100) 상에 형성되어 있는 제1 스토리지 전극(201)과 전기적으로 접촉된다.
- [0046] 상기 제2 게이트 전극(101b)과 제3 스토리지 전극(203)을 형성하기 위해 사용하는 금속막은 상기 제1 게이트 전극(101a) 형성시 사용했던 금속막과 동일한 금속을 사용할 수 있다.
- [0047] 또한, 상기 제2 게이트 전극(101b)과 패터닝된 제2 게이트 절연막(103)을 형성할 때, 건식각 공정에서 사용되는

플라즈마에 의해 노출된 채널층(104a)은 산소 결함이 발생되어 도전성 반도체패턴(104)이 된다.

- [0048] 즉, 도면에 도시된 바와 같이, 상기 제2 게이트 전극(101b)의 양측 영역에 노출된 채널층(104a)은 건식각 공정에 노출되어, 도전성 반도체패턴(104)으로 변환되고, 스토리지 커패시터(Cst) 영역에서도 제3 스토리지 전극(203)에 의해 차단되지 않은 채널층(104a)은 플라즈마에 의해 도전성 반도체패턴(104)이 된다.
- [0049] 즉, 상기 제 2 스토리지 전극(202)은 상기 제3 스토리지 전극(203)과 오버랩되는 영역에서는 산화물 반도체층으로 형성되어 있으나, 상기 제3 스토리지 전극(203)과 오버랩되지 않은 영역에서는 도전성 반도체패턴(104)의 특성을 갖는다.
- [0050] 이와 같이, 상기 제2 게이트 절연막(103) 상에 제2 게이트 전극(101b) 및 제3 스토리지 전극(203)이 형성되면, 도 3d에 도시한 바와 같이, 기판(100)의 전면에 층간절연막(107)을 형성한다. 그런 다음, 상기 제2 게이트 전극(101b)과 대응되는 채널층(104a)의 양측 가장자리에 도전성 반도체패턴(104)으로 형성된 영역을 노출하는 콘택홀 공정을 진행한다.
- [0051] 상기 스토리지 커패시터(Cst) 영역에서도 상기 제 3 스토리지 전극(203) 일부와 상기 제 2 스토리지 전극(202)과 일체로 형성된 도전성 반도체패턴(104) 영역 일부를 노출하는 콘택홀을 형성한다.
- [0052] 그런 다음, 도 3e에 도시한 바와 같이, 기판(100)의 전면에 소스/드레인 금속막을 형성하고, 마스크 공정을 진행하여 제2 게이트 전극(101b) 영역의 도전성 반도체패턴(104)과 접촉되는 소스/드레인 전극(115a, 115b)을 형성한다.
- [0053] 상기 소스/드레인 금속은, 몰리브덴(Mo), 티타늄(Ti), 탄탈륨(Ta), 텅스텐(W), 구리(Cu), 크롬(Cr), 알루미늄(Al), 이들의 조합으로부터 형성되는 합금 중 어느 하나를 이용할 수 있다.
- [0054] 상기 스토리지 커패시터(Cst) 영역에서는 상기 제3 스토리지 전극(203)과 중첩되도록 상기 층간절연막(107) 상에 제4 스토리지 전극(204)을 형성한다. 즉, 상기 제4 스토리지 전극(204)은 상기 소스/드레인 전극(115a, 115b)과 동시에 형성된다.
- [0055] 또한, 상기 제 4 스토리지 전극(204)은 상기 제2 스토리지 전극(202)과 일체로 형성되며, 층간절연막(107)의 일부가 제거되어 노출된 도전성 반도체패턴(104)과 전기적으로 접촉된다.
- [0056] 또한, 상기 노출된 제 3 스토리지 전극(203)과 전기적 접촉을 위해 상기 제4 스토리지 전극(204)과 전기적으로 분리된 연결패턴(216)을 형성한다. 상기 연결패턴(216)은 이후 형성될 제5 스토리지 전극(205)과 제3 스토리지 전극(203)을 전기적으로 연결하는 기능을 한다.
- [0057] 상기와 같이, 제4 스토리지 전극(204) 및 소스/드레인 전극(115a, 115b)들이 기판(100) 상에 형성되면, 상기 기판(100) 전면에 보호막(108)을 형성하고, 콘택홀 공정에 따라 상기 연결패턴(216)의 일부를 노출한다.
- [0058] 그런 다음, 유기발광 다이오드(OLED)의 전극(애노드 또는 캐소드) 형성시, 상기 제4 스토리지 전극(204)과 대응되는 보호막(108) 상에 제5 스토리지 전극(205)을 형성한다. 상기 제5 스토리지 전극(205)은 상기 연결패턴(216)과 전기적으로 연결된다.
- [0059] 따라서, 본 발명의 유기발광 다이오드 표시장치의 스토리지 커패시터(Cst)는 기판(100) 상에 형성된 제1, 3 및 5 스토리지 전극들(201, 203, 205)과 제2 및 제 4 스토리지 전극(202, 204)이 서로 교대로 중첩되어, 4개의 병렬 연결된 스토리지 커패시터들(도 5의 C1 내지 C4)을 형성한다.
- [0060] 또한, 이들 스토리지 커패시터들의 연결 구조는 도 5에 도시된 바와 같이, 제1 내지 제4 스토리지 커패시터들(C1, C2, C3, C4)이 수직 방향으로 서로 중첩 배치되어 있지만, 서로 병렬 구조로 연결된다. 따라서, 본 발명의 유기발광 다이오드 표시장치의 스토리지 커패시터 전체 크기는 제1 내지 제4 스토리지 커패시터들(C1, C2, C3, C4)의 합으로 구현된다.
- [0061] 따라서, 스토리지 커패시터 영역이 종래 기술과 동일한 면적으로 형성될 경우, 본 발명에서는 4개의 스토리지 커패시터들의 합이 되어 훨씬 큰 스토리지 커패시턴스를 얻을 수 있다. 이로 인하여, 데이터 신호의 충전 특성을 개선할 수 있다.
- [0062] 또한, 본 발명의 유기발광 다이오드 표시장치는 종래 기술의 스토리지 커패시터 영역보다 좁은 면적으로 동일 또는 큰 스토리지 커패시턴스 값을 구현할 수 있어, 유기발광 다이오드(OLED) 영역의 개구율을 향상시킬 수 있다.

- [0063] 도 4a 및 도 4b는 본 발명의 유기발광 다이오드 표시장치에 사용되는 듀얼 게이트 전극 구조를 갖는 박막트랜지스터의 커패시터들의 연결 구조를 설명하기 위한 도면이다.
- [0064] 도 4a 도 4b를 참조하면, 본 발명의 유기발광 다이오드 표시장치에는 듀얼 게이트 구조를 갖는 박막 트랜지스터가 형성된다. 상기 듀얼 게이트 구조의 박막 트랜지스터의 게이트 전극 영역에서 형성되는 커패시터들의 구조를 보면, 제1 게이트 전극(101a)과 채널층(104a) 사이에 하부 커패시터(C_{bottom})가 형성되고, 제2 게이트 전극(101b)과 채널층(104a) 사이에 상부 커패시터(C_{Top})가 형성된다.
- [0065] 특히, 문제가 되는 것은 도전성 반도체패턴(104)는 제2 게이트 전극(101b)과 중첩되어 있지 않고, 상기 도전성 반도체패턴(104) 사이에 산화물 반도체층으로 형성된 채널층(104a)이 형성되어 있는데, 이러한 채널층(104a)과 제1 및 제2 게이트 전극(101a, 101b) 등과 커패시턴스가 형성되는가를 확인하는 것이다.
- [0066] 도 4bdp 도시된 바와 같이, 상기 하부 커패시터(C_{bottom})와 상부 커패시터(C_{Top})의 커패시턴스 값을 보면 각각 20.0f[F]와 45.0f[F]의 값을 갖는 것을 볼 수 있다.
- [0067] 또한, 구동 박막트랜지스터(DR-Tr)의 게이트 전극 영역의 전체 커패시턴스 값을 보면, 70.0f[F]으로 상기 하부 커패시터(C_{bottom})와 상부 커패시터(C_{Top})의 합에 대응되는 커패시턴스 값이 나타나는 것을 볼 수 있다.
- [0068] 따라서, 박막 트랜지스터의 채널층(104a)과 게이트 전극들(101a, 101b) 사이에도 커패시터가 형성된다는 것을 알 수 있다.
- [0069] 본 발명에서는 유기발광 다이오드 표시장치의 스토리지 커패시터 영역에 금속물질로 형성되는 전극들과 산화물 반도체층으로 형성되는 채널층들이 교대로 적층되어 있지만, 이들 사이에서도 각각 스토리지 커패시턴스가 형성된다는 것을 알 수 있다.
- [0070] 도 5는 본 발명의 유기발광 다이오드 표시장치의 스토리지 커패시터 영역의 병렬 구조를 도시한 도면이다.
- [0071] 도 5를 참조하면, 본 발명의 유기발광 다이오드 표시장치의 화소 영역에는 스토리지 커패시터(Cst) 영역이 형성되어 있고, 도 3e에 도시된 바와 같이, 스토리지 커패시터(Cst)의 구조는 기판(100) 상에 제1 내지 제5 스토리지 전극들(201, 202, 203, 204, 205)이 순차적으로 적층 배치되어 있다.
- [0072] 상기 제1 내지 제5 스토리지 전극들(201, 202, 203, 204, 205) 사이에는 각각 제1, 제2 게이트 절연막(102, 103), 층간절연막(107) 및 보호막(108)들이 교대로 배치되어 있다.
- [0073] 따라서, 상기 제1 스토리지 전극(201)과 제2 스토리지 전극(202) 사이에는 제1 스토리지 커패시터(C1)가 형성되고, 상기 제2 스토리지 전극(202)과 제3 스토리지 전극(203) 사이에는 제2 스토리지 커패시터(C2)가 형성되며, 사익 제3 스토리지 전극(203)과 제4 스토리지 전극(204) 사이에는 제3 스토리지 커패시터(C3)가 형성되고, 상기 제4 스토리지 전극(204)과 제5 스토리지 전극(205) 사이에는 제4 스토리지 커패시터(C4)가 형성된다.
- [0074] 또한, 도 4a 및 도 4b에서 설명한 바와 같이, 상기 제1 내지 제4 스토리지 커패시터들(C1, C2, C3, C4)은 서로 병렬 구조로 연결되어 있어, 본 발명의 유기발광 다이오드 표시장치의 스토리지 커패시턴스(Cst) 값은 상기 제1 내지 제4 스토리지 커패시터들(C1, C2, C3, C4)의 합으로 나타난다. 특히, 제2 스토리지 전극(202)이 산화물 반도체로된 채널층이지만, 인접한 도전성 반도체패턴(104)과 함께 도체 특성을 갖고, 전극으로 사용될 수 있는 것을 보았다.
- [0075] [수학식 1]
- [0076]
$$\text{스토리지 커패시터(Cst)} = \text{제1 스토리지 커패시터(C1)} + \text{제2 스토리지 커패시터(C2)} + \text{제3 스토리지 커패시터(C3)} + \text{제4 스토리지 커패시터(C4)}$$
- [0077] 즉, 상기 수학식 1의 관계가 성립한다.
- [0078] 따라서, 본 발명에서는 종래 기술과 동일한 면적으로 스토리지 커패시터가 형성되더라도 훨씬 큰 스토리지 커패시턴스를 얻을 수 있다. 또한, 종래 기술보다 좁은 면적으로 스토리지 커패시터를 형성하더라도, 요구되는 스토리지 커패시턴스 값을 얻을 수 있다.
- [0079] 이와 같이, 본 발명의 유기발광 다이오드 표시장치는 스토리지 커패시터 영역의 면적을 좁게 형성하더라도 큰 스토리지 커패시턴스를 확보할 수 있어, 상대적으로 유기발광 다이오드 영역을 확장 형성할 수 있다. 즉, 화소

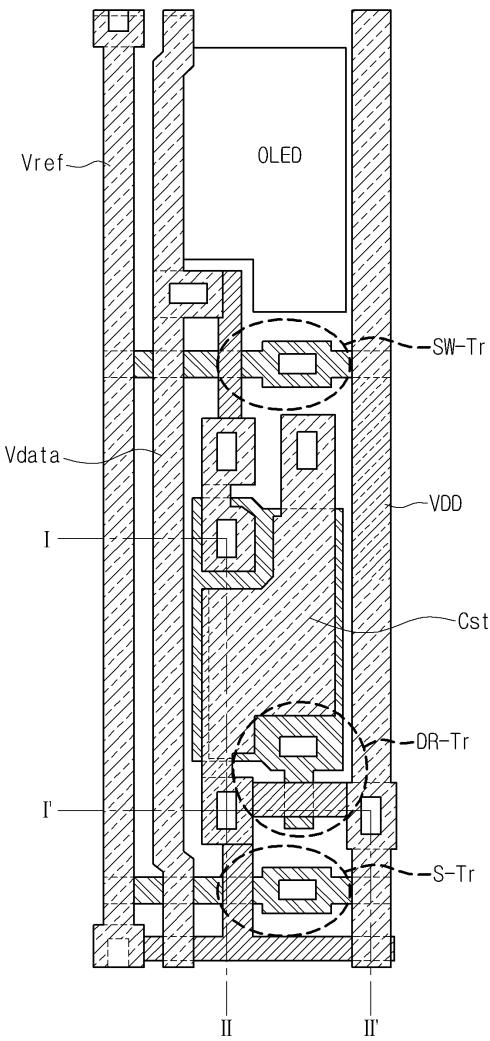
영역의 개구율을 넓힐 수 있는 효과가 있다.

부호의 설명

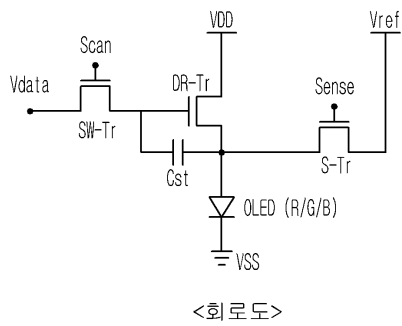
- [0080]
- | | |
|-----------------|-----------------|
| 100: 기판 | 101a: 제1 게이트 전극 |
| 101b: 제2 게이트 전극 | 102: 제1 게이트 절연막 |
| 103: 제2 게이트 절연막 | 104a: 채널층 |
| 107: 층간절연막 | 108: 보호막 |
| 201: 제1 스토리지 전극 | 202: 제2 스토리지 전극 |
| 203: 제3 스토리지 전극 | 204: 제4 스토리지 전극 |
| 205: 제5 스토리지 전극 | |

도면

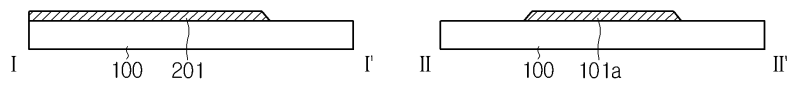
도면1



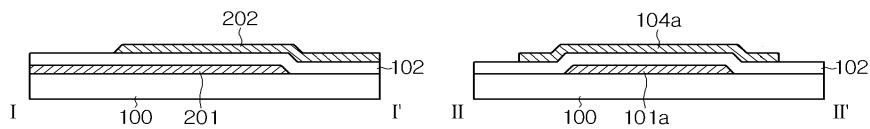
도면2



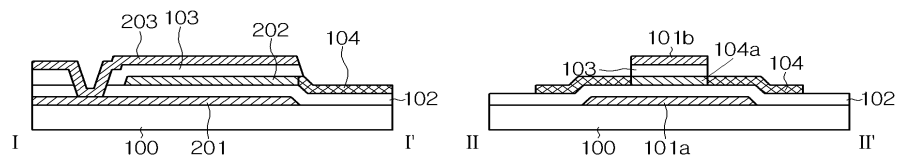
도면3a



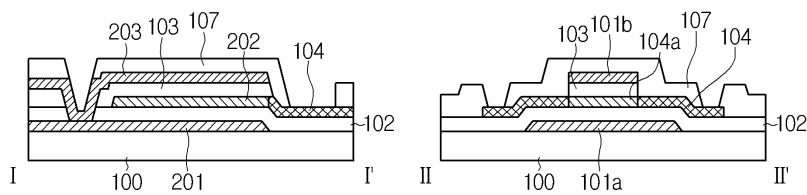
도면3b



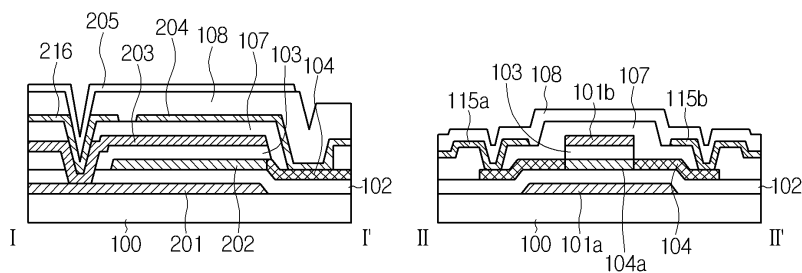
도면3c



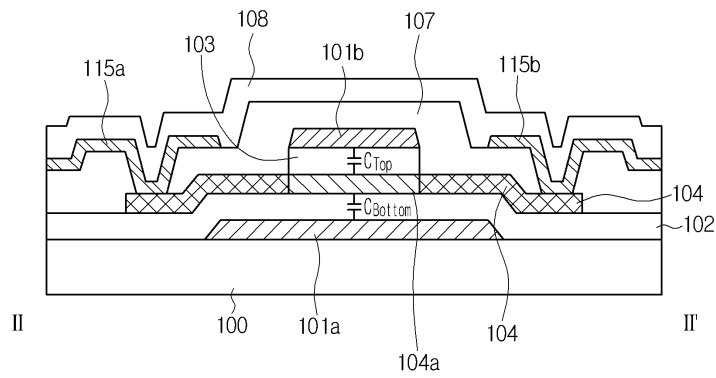
도면3d



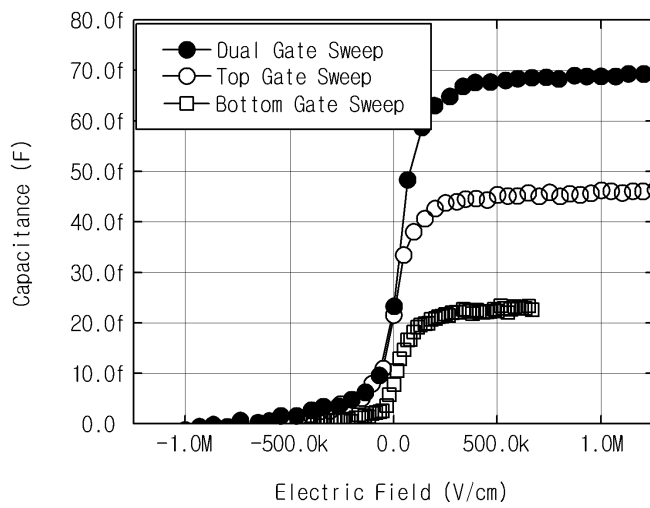
도면3e



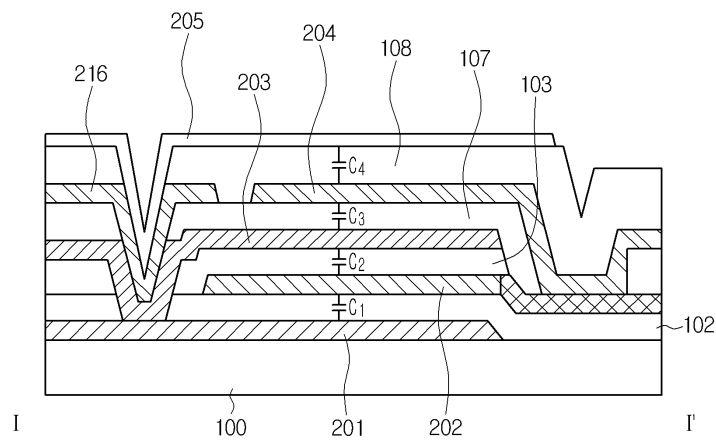
도면4a



도면4b



도면5



专利名称(译)	OLED显示装置及其制造方法		
公开(公告)号	KR101966847B1	公开(公告)日	2019-04-08
申请号	KR1020130031852	申请日	2013-03-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김영준 조보경		
发明人	김영준 조보경		
IPC分类号	H01L51/52		
CPC分类号	H01L51/5296 H01L51/56 H01L2251/56		
审查员(译)	김우영		
其他公开文献	KR1020140117041A		
外部链接	Espacenet		

摘要(译)

本发明公开了一种有机发光二极管显示器及其制造方法。公开的有机发光二极管显示装置包括：扫描线，数据线和电源线，其交叉布置以划分像素区域；以及开关薄膜晶体管设置在扫描线和数据线的交叉点处；有机发光二极管设置在像素区域中；驱动薄膜晶体管设置在电源线和有机发光二极管之间；以及与所述有机发光二极管相邻并且被配置为对从所述数据线提供的数据信号进行充电的存储电容器，其中，所述存储电容器包括其中交替地堆叠有多个存储电极的多个存储电容器。 做吧 根据本发明的有机发光二极管显示器及其制造方法可以在不增加工艺的情况下增加像素区域中的存储电容器的电容值，从而减小了稻草电容器的面积并提高了开口率。

