



(51) 국제특허분류(Int. Cl.)

H01L 51/50 (2006.01)

(21) 출원번호 10-2011-0114093

(22) 출원일자 2011년11월03일

심사청구일자 2016년10월31일

(65) 공개번호 10-2013-0049057

(43) 공개일자 2013년05월13일

(56) 선행기술조사문헌

KR1020020062228 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

최상무

경기도 용인시 수지구 신봉2로 26 110동 2004호
(신봉동, LG신봉자이1차아파트)

정진구

경기도 수원시 영통구 봉영로 1526 716동 702호
(영통동, 살구골7단지아파트)

(뒷면에 계속)

(74) 대리인

특허법인 고려

전체 청구항 수 : 총 4 항

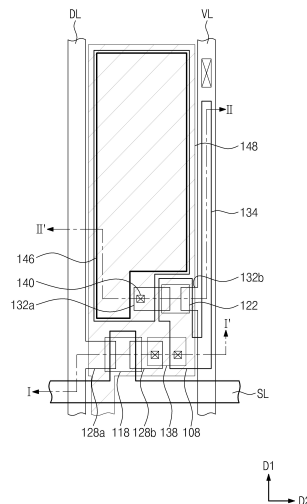
심사관 : 복상문

(54) 발명의 명칭 유기 전계 발광 표시 장치

(57) 요약

유기 전계 발광 표시 장치를 제공한다. 유기 전계 발광 표시 장치는, 기관, 기관 상에 배치되며, 화소 전극, 유기 발광층 및 공통 전극을 포함하는 유기 발광 다이오드, 기관 상에 배치되며, 발광 다이오드로 스캔 신호를 제공하는 스캔 배선, 기관 상에 배치되며, 발광 다이오드로 데이터 신호를 제공하는 데이터 배선 및 기관 상에 배치되며, 발광 다이오드로 전원을 인가하는 전원 배선을 포함한다. 공통 전극은 스캔 배선, 데이터 배선 및 전원 배선 중 적어도 일부를 노출시키는 개구를 갖는다.

대표도 - 도2b



(72) 발명자

최준호

경기도 용인시 기흥구 사은로126번길 33 204동 90
1호 (보라동, 민속마을신창미션힐아파트)

김성민

경기도 안양시 동안구 평촌동 푸른마을대우아파트

명세서

청구범위

청구항 1

기관;

상기 기관 상에 배치되며, 화소 전극, 유기 발광층 및 공통 전극을 포함하는 유기 발광 다이오드;

상기 기관 상에 배치되며, 상기 발광 다이오드로 스캔 신호를 제공하고, 제1 방향으로 연장하는 스캔 배선;

상기 기관 상에 배치되며, 상기 발광 다이오드로 데이터 신호를 제공하고, 제1 방향과 교차하는 제2 방향으로 연장하는 데이터 배선; 및

상기 기관 상에 배치되며, 상기 발광 다이오드로 전원을 인가하는 전원 배선을 포함하되,

상기 공통 전극은 상기 스캔 배선, 상기 데이터 배선 및 상기 전원 배선 중 적어도 일부와 중첩하는 개구를 갖는 유기 전계 발광 표시 장치.

청구항 2

삭제

청구항 3

제1항에 있어서,

상기 발광 다이오드는 다수 개이며,

각각의 발광 다이오드는 상기 스캔 배선과, 상기 데이터 배선과, 상기 전원 배선과 전기적으로 연결되는 유기 전계 발광 표시 장치.

청구항 4

제3항에 있어서,

상기 공통 전극은 하나의 판 상으로 제공되며, 상기 다수의 발광 다이오드들은 상기 공통 전극을 공유하는 유기 전계 발광 표시 장치.

청구항 5

제3항에 있어서,

상기 스캔 배선, 상기 데이터 배선 및 상기 전원 배선과 전기적으로 연결된 스위칭 트랜지스터; 및

상기 전원 배선 및 상기 발광 다이오드와 전기적으로 연결된 구동 트랜지스터를 더 포함하는 유기 전계 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치에 관련된 것으로서, 더욱 상세하게는 유기 전계 발광 표시 장치에 관련된 것이다.

배경 기술

[0002] 유기 전계 발광 표시 장치는 유기 발광층에 캐소드 및 애노드를 통하여 주입된 전자와 정공이 재결합하여 여기자를 형성하고, 형성된 여기자로부터의 에너지에 의해 특정한 파장의 빛이 발생하는 현상을 이용한 표시 장치이다.

[0003] 상기 유기 전계 발광 표시 장치는 구동 방법에 따라 수동 구동 방식과 능동 구동 방식으로 나뉘는데, 상기 능동

구동 방식의 유기 전계 발광 표시 장치는 상기 유기 박막을 포함하는 유기 발광 다이오드를 구동하기 위하여 두 개의 박막 트랜지스터 즉, 유기 발광 다이오드에 구동 전류를 인가하는 구동 트랜지스터 및 상기 구동 트랜지스터에 데이터 신호를 전달하여 상기 구동 트랜지스터의 온/오프를 결정하는 스위칭 트랜지스터를 포함한다. 상기 유기 발광 다이오드는 화소 전극, 유기 발광층 및 공통 전극을 포함할 수 있다.

[0004] 또한, 상기 유기 전계 발광 표시 장치는 상기 구동 트랜지스터 및 스위칭 트랜지스터와 전기적으로 연결된 배선들이 포함할 수 있다. 이때, 배선들과 상기 유기 발광 다이오드 사이에 기생 커패시턴스가 생성되는데, 이는 상기 유기 발광 다이오드의 구동 속도를 저하시키고 소비 전력을 증가시킬 수 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명이 이루고자 하는 일 기술적 과제는 구동 속도가 향상되고 소비 전력이 감소된 유기 전계 발광 표시 장치를 제공하는 데 있다.

[0006] 본 발명이 해결하고자 하는 과제는 이상에서 언급한 과제에 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0007] 본 발명의 개념에 따른 일 실시예는 유기 전계 발광 표시 장치를 제공한다. 상기 유기 전계 발광 표시 장치는, 기관, 상기 기관 상에 배치되며, 화소 전극, 유기 발광층 및 공통 전극을 포함하는 유기 발광 다이오드, 상기 기관 상에 배치되며, 상기 발광 다이오드로 스캔 신호를 제공하는 스캔 배선, 상기 기관 상에 배치되며, 상기 발광 다이오드로 데이터 신호를 제공하는 데이터 배선 및 상기 기관 상에 배치되며, 상기 발광 다이오드로 전원을 인가하는 전원 배선을 포함하되, 상기 공통 전극은 상기 스캔 배선, 상기 데이터 배선 및 상기 전원 배선 중 적어도 일부를 노출시키는 개구를 갖는다.

[0008] 본 발명의 일 실시예에 따르면, 상기 스캔 배선은 제1 방향으로 연장하며, 상기 데이터 배선은 상기 제1 방향과 교차하는 제2 방향으로 연장하며, 상기 전원 배선은 상기 스캔 배선과 이격되어 제1 방향으로 연장할 수 있다.

[0009] 본 발명의 다른 실시예에 따르면, 상기 발광 다이오드는 다수 개이며, 각각의 발광 다이오드는 상기 스캔 배선과, 상기 데이터 배선과, 상기 전원 배선과 전기적으로 연결될 수 있다.

[0010] 본 발명의 또 다른 실시예에 따르면, 상기 공통 전극은 하나의 판 상으로 제공되며, 상기 다수의 발광 다이오드들은 상기 공통 전극을 공유할 수 있다.

[0011] 본 발명의 또 다른 실시예에 따르면, 상기 유기 전계 발광 표시 장치는, 상기 스캔 배선, 상기 데이터 배선 및 상기 전원 배선과 전기적으로 연결된 스위칭 트랜지스터 및 상기 전원 배선 및 상기 발광 다이오드와 전기적으로 연결된 구동 트랜지스터를 더 포함할 수 있다.

발명의 효과

[0012] 본 발명의 개념에 따른 실시예들에 따르면, 공통 전극이 스캔 배선, 데이터 배선 및 전원 배선 중 적어도 일부를 노출시키는 개구를 가짐으로써, 상기 공통 전극과 상기 스캔 배선, 상기 데이터 배선 및 상기 전원 배선 사이의 기생 커패시턴스를 감소시킬 수 있다. 따라서, 상기 유기 전계 발광 표시 장치의 전기적 퍼포먼스가 향상될 수 있다.

도면의 간단한 설명

[0013] 도 1은 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치를 설명하기 위한 레이아웃이다.

도 2a 및 도 2b는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치를 설명하기 위한 평면도들이다.

도 3a 및 도 3b는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치를 설명하기 위한 단면도들이다.

도 4a 내지 12b는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 제조 방법을 설명하기 위한 단면도들이다.

발명을 실시하기 위한 구체적인 내용

- [0014] 이상의 본 발명의 목적들, 다른 목적들, 특징들 및 이점들은 첨부된 도면과 관련된 이하의 바람직한 실시예들을 통해서 쉽게 이해될 것이다. 그러나 본 발명은 여기서 설명되는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.
- [0015] **(유기 전계 발광 표시 장치)**
- [0016] 도 1은 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치를 설명하기 위한 레이아웃이다.
- [0017] 도 1을 참조하면, 유기 전계 발광 표시 장치는, 영상을 표시하기 위한 화소부(10), 스캔 드라이브(scan drive, 20) 및 구동 드라이브(driving drive, 30)를 포함할 수 있다.
- [0018] 상기 스캔 드라이브(20)는 다수의 스캔 배선들(SL₁, SL₂, SL_n)에 의해 상기 화소부(10)와 전기적으로 연결될 수 있다. 상기 스캔 드라이브(20)는 상기 스캔 배선들(SL₁, SL₂, SL_n)을 통해 상기 화소부(10)로 스캔 신호를 보낼 수 있다. 상기 스캔 배선들(SL₁, SL₂, SL_n)은 일 방향으로 연장할 수 있다.
- [0019] 상기 데이터 드라이브(30)는 다수의 데이터 배선들(DL₁, DL₂, DL_n)에 의해 상기 화소부(10)와 전기적으로 연결될 수 있다. 상기 데이터 드라이브(30)는 상기 데이터 배선들(DL₁, DL₂, DL_n)을 통해 상기 화소부(10)로 데이터 신호를 보낼 수 있다.
- [0020] 상기 데이터 배선들(DL₁, DL₂, DL_n)은 상기 스캔 배선들(SL₁, SL₂, SL_n)과 교차하며 연장할 수 있다. 상기 데이터 배선들(DL₁, DL₂, DL_n) 및 상기 스캔 배선들(SL₁, SL₂, SL_n)은 서로 교차할 수 있다.
- [0021] 상기 유기 전계 발광 표시 장치는 상기 화소부(10)로 전원을 인가하는 전원 배선(VL)을 더 포함할 수 있다.
- [0022] 상기 화소부(10)는 다수의 화소들(PX)을 포함할 수 있다. 화소들(PX) 각각은 상기 데이터 배선들(DL₁, DL₂, DL_n) 중 대응되는 데이터 배선과, 상기 스캔 배선들(SL₁, SL₂, SL_n) 중 대응되는 스캔 배선과, 상기 전원 배선들(VL) 중 대응되는 전원 배선(VL)과 각각 전기적으로 연결될 수 있다. 상기 화소(PX)는 스위칭 트랜지스터(TRs), 구동 트랜지스터(TRd) 및 유기 발광 다이오드(OLED)를 포함할 수 있다.
- [0023] 상기 유기 전계 발광 표시 장치의 구동을 간략하게 설명하면, 상기 스캔 드라이브(20)로부터 스캔 신호가, 상기 데이터 드라이브(30)로부터 데이터 신호가 각각 스캔 배선(SL₁, SL₂, SL_n) 및 데이터 배선(DL₁, DL₂, DL_n)을 따라 상기 화소로 전달된다. 상기 스캔 신호 및 상기 데이터 신호를 받는 상기 화소(PX)의 스위칭 트랜지스터(TRs)는 상기 구동 트랜지스터(TRd)를 온/오프할 수 있다. 상기 구동 트랜지스터(TRd)는 상기 데이터 신호에 따른 구동 전류를 상기 유기 발광 다이오드(OLED)에 공급한다. 상기 구동 전류를 공급받은 유기 발광 다이오드(OLED)는 상기 구동 전류에 대응되는 색을 발현시킬 수 있다. 한편, 화소부(10)는 커패시터(C)를 더 포함할 수 있으며, 상기 커패시터(C)는 상기 데이터 신호에 대응되는 전압을 저장할 수 있다.
- [0024] 상세하게 도시되어 있지는 않지만, 상기 유기 전계 발광 표시 장치는 상기 구동 트랜지스터(TRd)의 문턱 전압을 보상하기 위하여, 추가적으로 다수의 박막 트랜지스터들 및 커패시터들을 더 포함할 수 있다.
- [0025] 도 2a는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치를 설명하기 위한 평면도이며, 도 2b는 도 2a의 유기 전계 발광 표시 장치의 일부를 확대한 평면도이다. 도 3a는 도 2b의 유기 전계 발광 표시 장치를 I-I'로 절단한 단면도이며, 도 3b는 도 2b의 유기 전계 발광 표시 장치를 II-II'로 절단한 단면도이다.
- [0026] 도 2a, 도 2b, 도 3a 및 도 3b를 참조하면, 유기 전계 발광 표시 장치는 기판(100) 상에 배치된 스캔 배선들(SL₁, SL₂, SL_n), 데이터 배선들(DL₁, DL₂, DL_n), 전원 배선들(VL) 및 화소들(PX)을 포함할 수 있다.
- 상기 데이터 배선들(DL₁, DL₂, DL_n)은 서로 등간격으로 이격되어 제1 방향(D1)으로 연장될 수 있다. 상기 스캔 배선들(SL₁, SL₂, SL_n)은 서로 등간격으로 이격되어 상기 제1 방향(D1)과 수직인 제2 방향(D2)으로 연장될 수 있다.

일 예로, 상기 전원 배선들(VL)은 서로 등간격으로 이격되어 상기 제1 방향(D1)으로 연장하며, 상기 데이터 배선들(DL₁, DL₂, DL_n)과 나란히 배치될 수 있다. 다른 예로, 상기 전원 배선들(VL)은 서로 등간격으로 이격되어 상기 제2 방향(D2)으로 연장하며, 상기 스캔 배선들(SL₁, SL₂, SL_n)과 나란히 배치될 수 있다. 본 발명에서 상기 스캔 배선들(SL₁, SL₂, SL_n), 데이터 배선들(DL₁, DL₂, DL_n) 및 전원 배선들(VL)의 연장 방향을 한정하는 것은 아니다.

상기 기판(100) 상에는 상기 스캔 배선들(SL₁, SL₂, SL_n), 상기 데이터 배선들(DL₁, DL₂, DL_n) 및 상기 전원 배선들(VL)이 서로 교차할 수 있다.

상기 화소들(PX) 각각은 스위칭 트랜지스터(TRs), 구동 트랜지스터(TRd), 커패시터(도시되지 않음) 및 유기 발광 다이오드(OLED)를 포함할 수 있다.

상기 스위칭 트랜지스터(TRs)는 박막 트랜지스터일 수 있다. 일 측면에 따르면, 상기 스위칭 트랜지스터(TRs)는, 제1 게이트 전극(106), 상기 제1 게이트 전극(106)과 이격되어 배치되는 제1 반도체 패턴(118), 상기 제1 게이트 전극(106) 및 상기 제1 반도체 패턴(118) 사이에 배치되는 제1 게이트 절연막(112a), 상기 제1 반도체 패턴(118)의 적어도 일부에 겹쳐(overlap) 배치되는 제1 소스/드레인 전극(128a) 및 제2 소스/드레인 전극(128b)을 포함할 수 있다. 상기 제1 게이트 전극(106)은 상기 스캔 배선(SL)과 전기적으로 연결될 수 있고, 상기 제1 소스/드레인 전극(128a)은 상기 데이터 배선(DL)과 전기적으로 연결될 수 있으며, 상기 제2 소스/드레인 전극(128b)은 상기 전원 배선(VL)과 전기적으로 연결될 수 있다.

상기 구동 트랜지스터(TRd)는 박막 트랜지스터일 수 있다. 일 측면에 따르면, 상기 구동 트랜지스터(TRd)는, 제2 게이트 전극(110), 상기 제2 게이트 전극(110)과 이격되어 배치되는 제2 반도체 패턴(122), 상기 제2 게이트 전극(110) 및 상기 제2 반도체 패턴(122) 사이에 배치되는 제2 게이트 절연막(112b), 상기 제2 반도체 패턴(122)의 적어도 일부에 겹쳐 배치되는 제1 소스/드레인 전극(132a) 및 제2 소스/드레인 전극(132b)을 포함할 수 있다. 또한, 상기 제2 게이트 전극(110)은 상기 전원 배선(VL)과 전기적으로 연결될 수 있다. 또한, 상기 제2 게이트 전극(110)은 상기 스위칭 트랜지스터(TRs)의 제2 소스/드레인 전극(128b)과 전기적으로 연결될 수 있다. 상기 제1 소스/드레인 전극(132a)은 상기 유기 발광 다이오드(OLED)와 전기적으로 연결될 수 있으며, 상기 제2 소스/드레인 전극(132b)은 상기 전원 배선(VL)과 전기적으로 연결될 수 있다.

[0027] 삭제

[0028] 삭제

[0029] 삭제

[0030] 삭제

[0031] 삭제

[0032] 상기 유기 발광 다이오드(OLED)는 화소 전극(140), 상기 화소 전극(140)과 마주하는 공통 전극(148) 및 상기 화소 전극(140)과 공통 전극(148) 사이에 배치되는 유기 발광층(146)을 포함할 수 있다.

[0033] 상기 화소 전극(140)은 광 투과성이 우수한 ITO(Indium Tin Oxide)나 IZO(Indium Zinc Oxide)로 이루어질 수 있다. 상기 화소 전극(140)은 상기 유기 발광층(146)으로 정공을 공급하는 애노드(anode)로 기능할 수 있다.

[0034] 상기 공통 전극(148)은 광 투과성이 우수한 ITO 또는 IZO로 이루어질 수 있다. 상기 공통 전극(148)은 상기 유기 발광층(146)으로 전자를 공급하는 캐소드(cathode)로 기능할 수 있다. 상기 공통 전극(148)에 대한 상세한 설명은 이후에서 상세하게 하기로 한다.

[0035] 상기 유기 발광층(146)은 유기 전계 발광층으로, 광을 생성하는 하나 이상의 층으로 이루어질 수 있다. 상세하

게 도시되어 있지는 않지만 일 측면에 따르면, 상기 유기 발광층(146)은 정공 수송층, 발광층, 전자 수송층 및 절연층을 포함할 수 있다. 상기 발광층은 청색 발광층, 녹색 발광층 및 적색 발광층 등의 다수의 발광층들을 포함할 수 있다.

[0036] 이하에서, 상기 공통 전극(148)에 대한 설명을 하기로 한다.

[0037] 본 발명의 일 실시예에 따르면, 상기 공통 전극(148)은 상기 기관(100)을 전반적으로 덮는 판 상의 막이며, 개구(150)를 포함할 수 있다. 더욱 상세하게 설명하면, 상기 다수의 유기 발광 다이오드는 다수의 화소 전극들(140), 유기 발광층들(146) 및 하나의 공통 전극(148)을 포함할 수 있다.

[0038] 상기 공통 전극(148)의 개구(150)는 상기 스캔 배선(SL), 상기 데이터 배선(DL) 및 상기 전원 배선(VL)의 적어도 일부를 노출시킬 수 있다. 상기 개구(150)는 다수 개일 수 있으며, 본 발명에서 상기 개구(150)의 수량 또는 형상을 한정하지 않는다.

[0039] 본 발명의 다른 측면에 따르면, 상기 개구(150) 부분에 상기 공통 전극(148)보다 실질적으로 얇은 두께의 도전막이 잔류할 수 있다. 또 다른 측면에 따르면, 상기 개구(150) 부분에 도전 파티클이 잔류할 수 있다.

[0040] 상기 스캔 배선(SL), 상기 데이터 배선(DL) 및 상기 전원 배선(VL)이 배치된 부분에 대응되는 공통 전극(148)의 면적을 최소화함으로써, 상기 스캔 배선(SL), 상기 데이터 배선(DL) 또는 상기 전원 배선(VL)과 상기 공통 전극(148) 사이의 기생 커패시턴스 생성을 억제할 수 있다. 이러한 기생 커패시턴스의 생성을 억제함으로써, 상기 유기 전계 발광 유기 장치의 구동 속도가 향상되고 소비 전력이 감소될 수 있다.

[0041] (유기 전계 발광 표시 장치의 제조 방법)

[0042] 도 4a 내지 도 12b는 본 발명의 유기 전계 발광 표시 장치의 제조 방법을 설명하기 위한 단면도들이다. 도 4a 내지 도 12a는 도 2b에서 I-I'로 절단하여 유기 전계 발광 표시 장치를 제조하는 방법을 설명하기 위한 단면도들이며, 도 4b 내지 도 12b는 도 2b에서 II-II'로 절단하여 유기 전계 발광 표시 장치를 제조하는 방법을 설명하기 위한 단면도들이다.

[0043] 도 4a 및 도 4b를 참조하면, 기관(100) 상에 제1 절연막(102)을 형성한 후, 상기 제1 절연막(102) 상에 제1 도전 패턴(104), 제2 도전 패턴(106), 제3 도전 패턴(108), 제4 도전 패턴(110) 및 제5 도전 패턴(111)을 형성할 수 있다.

[0044] 상기 제1 절연막(102)은 실리콘 산화물, 실리콘 질화물 또는 실리콘 산질화물로 형성될 수 있다. 상기 제1 절연막(102) 상에 제1 도전막(도시되지 않음)을 형성할 수 있다. 상기 제1 도전막은 알루미늄, 은, 구리, 몰리브덴, 크롬, 탄탈륨, 티타늄 및 이들의 합금으로 형성될 수 있다.

[0045] 상기 제1 도전막 상에 마스크를 형성하고, 상기 마스크를 이용하는 식각 공정을 수행하여 상기 제1 내지 제5 도전 패턴들(104, 106, 108, 110, 111)을 형성할 수 있다. 상기 제1 도전 패턴(104)은 제2 방향(D2)으로 연장할 수 있으며, 데이터 배선(DL, 도 2b를 참조)으로 기능할 수 있다. 상기 제2 도전 패턴(106)은 스위칭 트랜지스터(TRs, 도 2b 참조)의 제1 게이트 전극으로 기능할 수 있다. 평면적으로 보면, 상기 제2 도전 패턴(106)은 상기 제1 도전 패턴(104)으로부터 돌출된 부분일 수 있다.

[0046] 상기 제3 도전 패턴(108)은 상기 전원 배선(VL, 도 2b 참조)으로부터 연장된 부분일 수 있다. 상기 제4 도전 패턴(110)은 구동 트랜지스터(TRd)의 제2 게이트 전극으로 기능할 수 있다. 상기 제5 도전 패턴(111)은 데이터 라인(DL, 도 2 참조)로 기능할 수 있다.

[0047] 도 5a 및 도 5b를 참조하면, 상기 제1 절연막(102), 상기 제1 내지 제5 도전 패턴들(104, 106, 108, 110, 111) 상에 제2 절연막(112)을 형성할 수 있다.

[0048] 상기 제2 절연막(112)은 게이트 절연막으로 기능할 수 있다. 상기 제2 절연막(112)은 실리콘 산화물 또는 실리콘 질화물로 형성될 수 있다.

[0049] 도 6a 및 도 6b를 참조하면, 상기 제2 절연막(112) 상에 반도체층(114) 및 오믹층(116)을 순차적으로 형성할 수 있다.

[0050] 상기 반도체층(114)은 비정질 반도체 또는 다결정 반도체로 형성될 수 있다. 상기 오믹층(116)은 실리사이드(silicide)로 형성될 수 있다.

- [0051] 도 7a 및 도 7b를 참조하면, 상기 반도체층(114) 및 오믹층(116)을 식각하여, 제1 반도체 패턴(118) 및 제2 반도체 패턴(122), 예비 제1 오믹 패턴(120) 및 예비 제2 오믹 패턴(124)을 형성할 수 있다.
- [0052] 상기 제1 반도체 패턴(118) 및 상기 예비 제1 오믹 패턴(120)은 상기 제1 게이트 전극(106)의 상부에 형성될 수 있다. 상기 제1 게이트 전극(106) 및 상기 제1 반도체 패턴(118) 사이에 배치된 제2 절연막(112)을 제1 게이트 절연막(112a)이라 한다.
- [0053] 상기 제2 반도체 패턴(122) 및 상기 예비 제2 오믹 패턴(124)은 상기 제2 게이트 전극(110)의 상부에 형성될 수 있다. 상기 제2 게이트 전극(110) 및 상기 제2 반도체 패턴(122) 사이에 배치된 제2 절연막(112)을 제2 게이트 절연막(112b)이라 한다.
- [0054] 도 8a 및 도 8b를 참조하면, 상기 제2 절연막(112), 상기 예비 제1 오믹 패턴(120) 및 예비 제2 오믹 패턴(124) 상에 제2 도전막(126)을 형성할 수 있다. 상기 제2 도전막(126)은 알루미늄 또는 알루미늄 합금과 같은 금속으로 형성될 수 있다.
- [0055] 도 9a 및 도 9b를 참조하면, 상기 제2 도전막(126), 예비 제1 오믹 패턴(120) 및 예비 제2 오믹 패턴(124)을 식각할 수 있다. 상기 제2 도전막(126)을 식각하여, 제6 도전 패턴(130), 제7 도전 패턴(128b), 제8 도전 패턴(134) 및 제9 도전 패턴(132b)이 형성될 수 있으며, 상기 예비 제1 오믹 패턴(120) 및 예비 제2 오믹 패턴(124)을 식각하여, 제1 오믹 패턴들(120a, 120b) 및 제2 오믹 패턴들(124a, 124b)을 형성할 수 있다.
- [0056] 상기 제1 오믹 패턴들(120a, 120b)은 상기 제1 반도체 패턴(118)의 중앙 부위를 노출시키며 형성될 수 있다. 상기 제2 오믹 패턴들(124a, 124b)은 상기 제2 반도체 패턴(122)의 중앙 부위를 노출시키며 형성될 수 있다.
- 상기 제6 도전 패턴(130)은 제1 방향(D1)으로 연장하는 데이터 배선(DL, 도 2b 참조)과 연결될 수 있다. 상기 제6 도전 패턴(130)은 상기 데이터 배선(DL)으로부터 연장되어 상기 제1 오믹 패턴들 중 하나(120a)를 덮으며 형성될 수 있다. 상기 제1 오믹 패턴들 중 하나(120a)를 덮는 제6 도전 패턴(130) 부분은 스위칭 트랜지스터(TRs)의 제1 소스/드레인 전극(128a)으로 기능할 수 있다.
- 상기 제7 도전 패턴(128b)은 상기 제1 오믹 패턴들 중 다른 하나(120b)를 덮으며 형성될 수 있다. 상기 제7 도전 패턴(128b)은 스위칭 트랜지스터(TRs)의 제2 소스/드레인 전극으로 기능할 수 있다.
- 상기 제8 도전 패턴(134)은 상기 전원 배선(VL, 도 2b 참조)과 전기적으로 연결되는 부분이다. 상기 제8 도전 패턴(134)은 상기 전원 배선(VL)으로부터 연장되어 상기 제2 오믹 패턴들 중 하나(124b)를 덮으며 형성될 수 있다. 상기 제2 오믹 패턴들 중 하나(124b)를 덮는 제8 도전 패턴(134) 부분은 상기 구동 트랜지스터(TRd)의 제2 소스/드레인 전극(132b)으로 기능할 수 있다.
- 상기 제9 도전 패턴(132a)은 상기 제2 오믹 패턴들 중 다른 하나(124a)를 덮으며 형성될 수 있다. 상기 제9 도전 패턴(132a)은 상기 구동 트랜지스터(TRd)의 제1 소스/드레인 전극으로 기능할 수 있다.
- 이로써, 상기 기판(100) 상에 상기 제1 게이트 전극(106), 상기 제1 게이트 절연막(112a), 상기 제1 반도체 패턴(118), 상기 제1 오믹 패턴들(120a, 120b), 상기 제1 소스/드레인 전극(128a) 및 상기 제2 소스/드레인 전극(128b)을 포함하는 스위칭 트랜지스터(TRs)를 형성할 수 있다.
- 또한, 상기 기판(100) 상에 상기 제2 게이트 전극(110), 상기 제2 게이트 절연막(112b), 상기 제2 반도체 패턴(122), 상기 제2 오믹 패턴들(124a, 124b), 상기 제1 소스/드레인 전극(132a) 및 상기 제2 소스/드레인 전극(132b)을 포함하는 구동 트랜지스터(TRd)를 형성할 수 있다.
- 상세하게 도시되어 있지는 않지만, 상기 스위칭 트랜지스터(TRs)의 제1 소스/드레인 전극(128a)과 연결된 데이터 배선(DL) 및 상기 제1 게이트 전극(106)과 연결된 스캔 배선(SL)을 형성할 수 있다. 또한, 상기 구동 트랜지스터(TRd)의 제2 소스/드레인 전극(132b)과 연결된 전원 배선(VL)을 형성할 수 있다.
- 도 10a 및 도 10b를 참조하면, 상기 스위칭 트랜지스터(TRs) 및 구동 트랜지스터(TRd)가 형성된 기판(100)을 덮으며, 제1 콘택 홀(H1), 제2 콘택 홀(H2) 및 제3 콘택 홀(H3)을 갖는 제3 절연막(136)을 형성할 수 있다.
- 상기 제3 절연막(136)은 실리콘 산화물, 실리콘 질화물 또는 실리콘 산질화물로 형성될 수 있다. 상기 제1 콘택 홀(H1)은 상기 스위칭 트랜지스터(TRs)의 제2 소스/드레인 전극(128b)을 부분적으로 노출시키며, 상기 제2 콘택 홀(H2)은 상기 제3 도전 패턴(108)을 노출시킬 수 있다. 상기 제3 콘택 홀(H3)은 상기 구동 트랜지스터(TRd)의 제1 소스/드레인 전극(132a)을 부분적으로 노출시킬 수 있다.

이어서, 상기 제1 내지 제3 콘택 홀들(H1, H2, H3)이 형성된 제3 절연막(136) 상에 제4 도전막(도시되지 않음)을 컨포멀하게 형성한 후 패터닝하여 제10 도전 패턴(138) 및 화소 전극(140)을 형성할 수 있다.

상기 제10 도전 패턴(138)은 상기 제1 및 제2 콘택 홀들(H1, H2)의 내측벽을 따라 연장되어 상기 스위칭 트랜지스터(TRs) 제2 소스/드레인 전극(128b) 및 상기 제3 도전 패턴(108)을 전기적으로 연결시킬 수 있다. 상기 화소 전극(140)은 상기 구동 트랜지스터(TRd)의 제1 소스/드레인 전극(132a)과 전기적으로 연결될 수 있다.

도 11a 및 도 11b를 참조하면, 상기 제3 절연막(136), 상기 제10 도전 패턴(138) 및 상기 화소 전극(140)이 형성된 기판(100) 상에 제4 절연막(142)을 형성할 수 있다. 상기 제4 절연막(142)은 상기 제10 도전 패턴(138) 및 상기 화소 전극(140)이 형성된 제1 내지 제3 콘택 홀들(H1, H2, H3)을 완전하게 매립하며 형성될 수 있다.

도 12a 및 도 12b를 참조하면, 상기 화소 전극(140)과 접하는 유기 발광층(146)을 형성할 수 있다.

상기 제4 절연막(142)을 식각하여 상기 화소 전극(140)을 부분적으로 노출시키는 리세스(144)를 형성한 후, 상기 리세스(144)를 매립하는 유기 발광층(146)을 형성할 수 있다.

도 3a 및 도 3b를 다시 참조하면, 상기 스캔 배선(SL, 도 2b 참조), 데이터 배선(DL, 도 2b 참조) 및 전원 배선(VL, 도 2b 참조)의 적어도 일부분들에 대응되는 개구(150)를 갖는 공통 전극(148)을 형성할 수 있다.

[0057] 삭제

[0058] 삭제

[0059] 삭제

[0060] 삭제

[0061] 삭제

[0062] 삭제

[0063] 삭제

[0064] 삭제

[0065] 삭제

[0066] 삭제

[0067] 삭제

[0068] 삭제

[0069] 삭제

[0070] 삭제

[0071] 삭제

[0072] 상세하게 도시되어 있지는 않지만 일 예에 따르면, 상기 스캔 배선(SL), 데이터 배선(DL) 및 전원 배선(VL)에 대응되는 부분의 적어도 일부에 공통 전극(148) 형성 방지막을 형성한 후, 상기 공통 전극(148)을 형성할 수 있다. 상기 공통 전극(148) 형성 방지막에 의해 상기 공통 전극(148)은, 상기 스캔 배선(SL), 데이터 배선(DL) 및 전원 배선(VL)에 대응되는 부분에 형성되지 않는다. 다른 예에 따르면, 상기 공통 전극(148)이 형성될 부분에 공통 전극(148) 형성 촉진막을 형성한 후, 상기 공통 전극(148)을 형성할 수 있다.

[0073] 상기와 같은 공정을 수행하여 상기 공통 전극(148)을 형성하는데 있어서, 상기 개구(150) 부위에 상기 공통 전극(148)으로 사용되는 도전막이 얇게 잔류할 수 있다. 혹은 상기 개구(150) 부위에 상기 공통 전극(148)으로 사용되는 도전 파티클이 잔류할 수도 있다.

[0074] 이로써, 상기 스캔 배선(SL), 상기 데이터 배선(DL) 및 상기 전원 배선(VL) 상에 배치되는 상기 공통 전극(148)의 면적을 감소시킴으로써, 상기 스캔 배선(SL), 상기 데이터 배선(DL) 및 상기 전원 배선(VL)과 상기 공통 전극(148) 사이에서 발생하는 기생 커패시턴스를 감소시킬 수 있다.

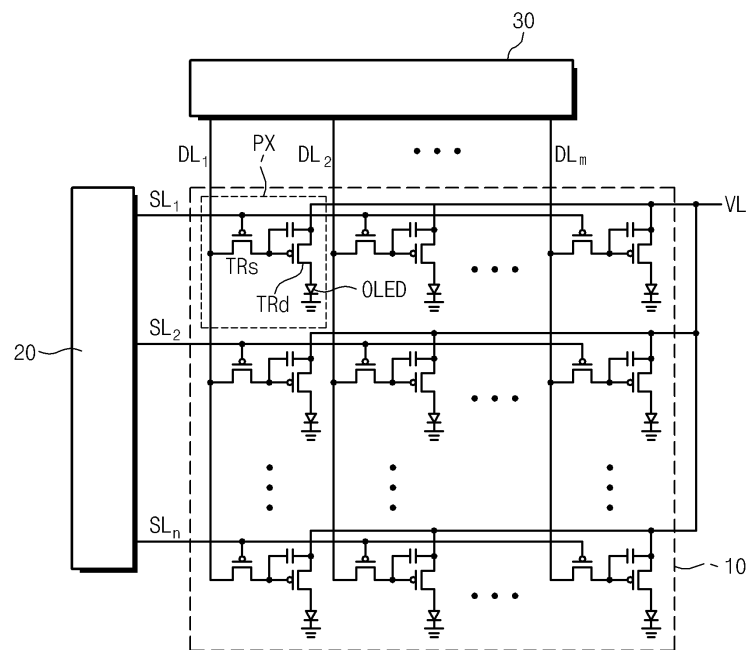
[0075] 이상, 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징으로 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예에는 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

부호의 설명

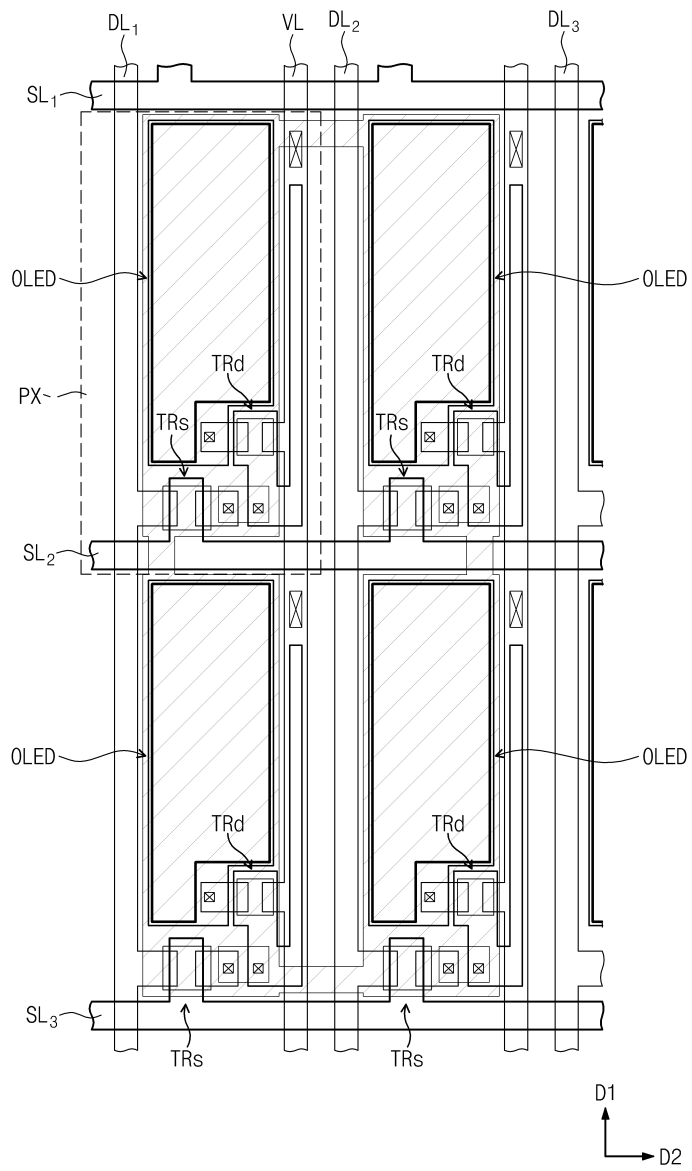
[0076]	SL: 스캔 배선	DL: 데이터 배선
	VL: 전원 배선	TRs: 스위칭 트랜지스터
	TRd: 구동 트랜지스터	140: 화소 전극
	146: 유기 발광층	148: 공통 전극
	150: 개구	

도면

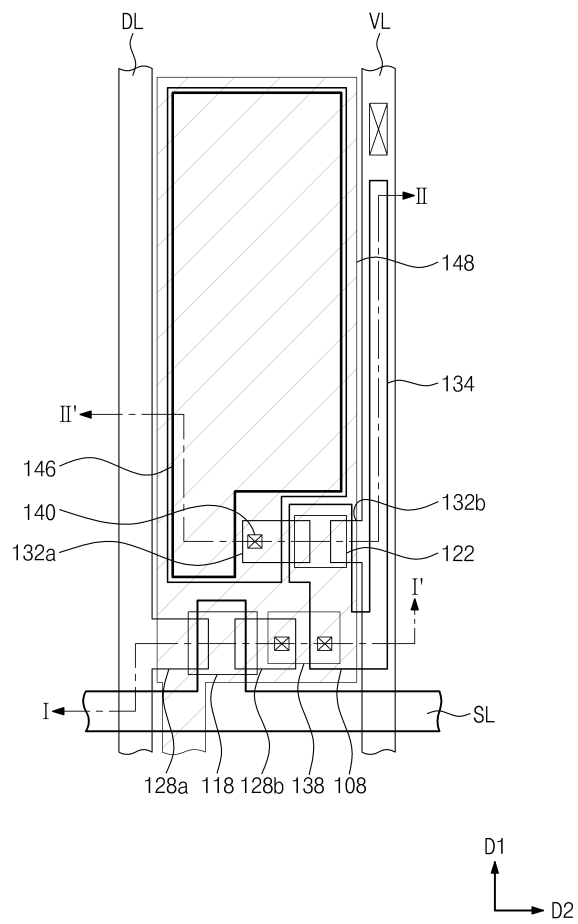
도면1



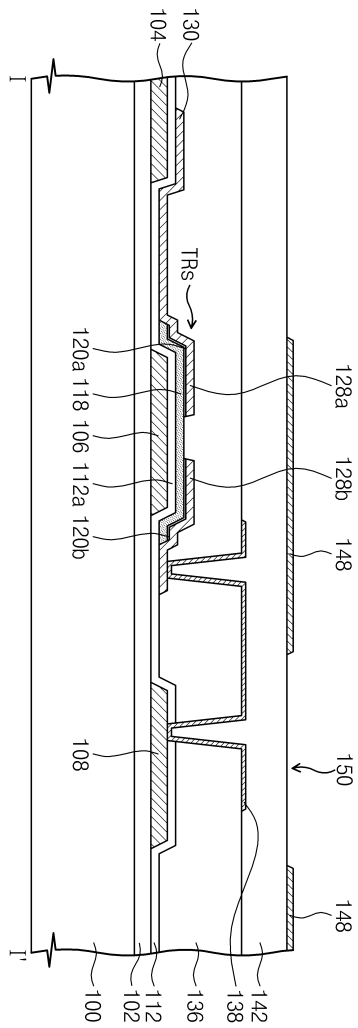
도면2a



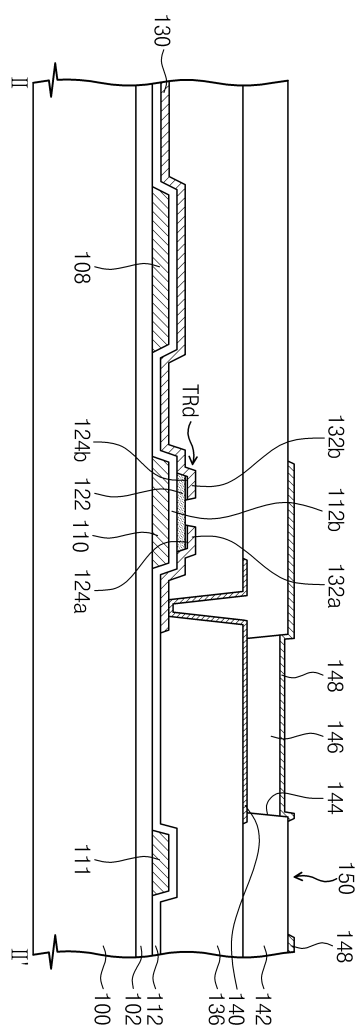
도면2b



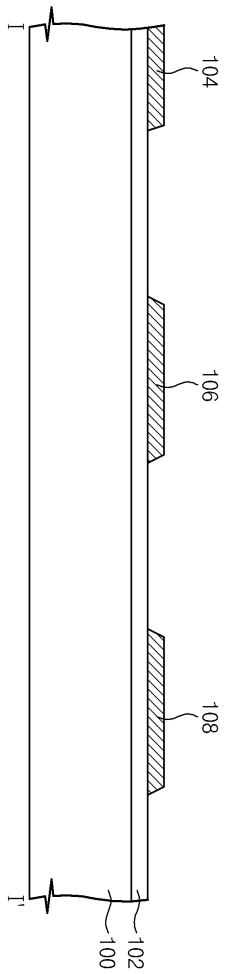
도면3a



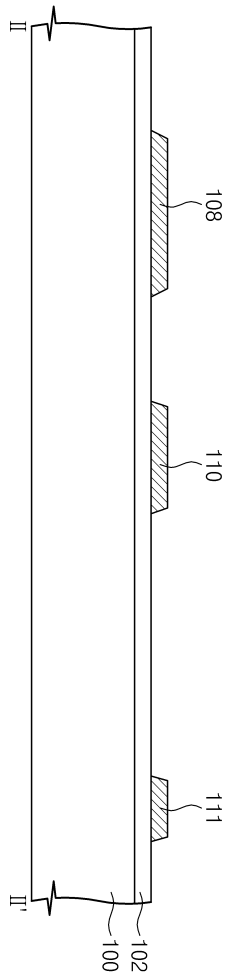
도면3b



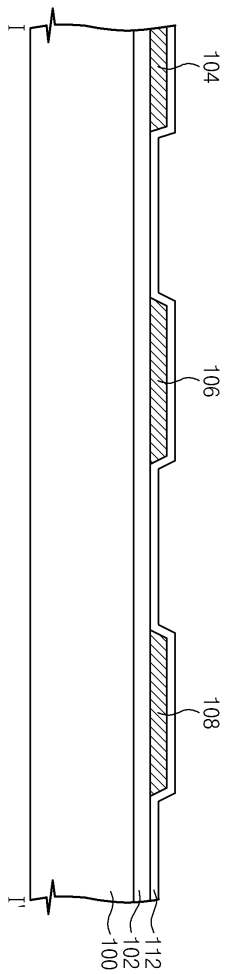
도면4a



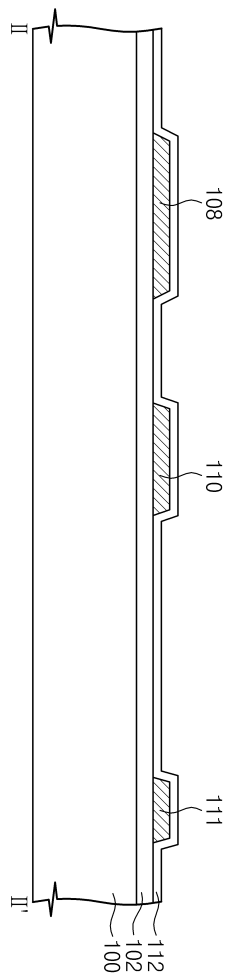
도면4b



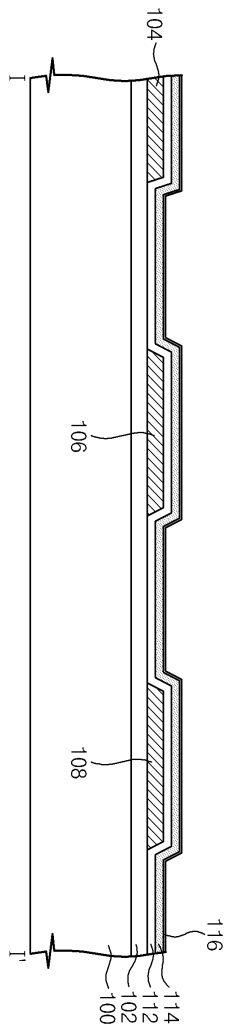
도면5a



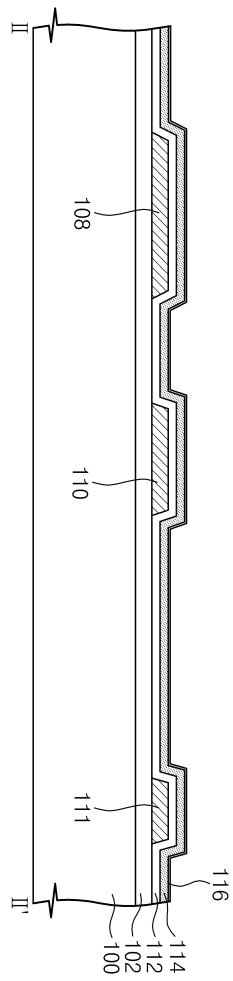
도면5b



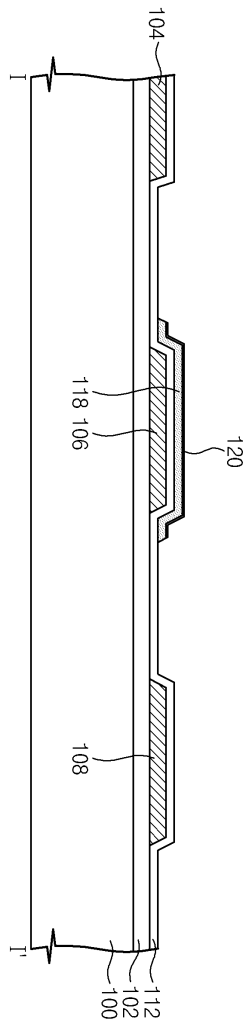
도면6a



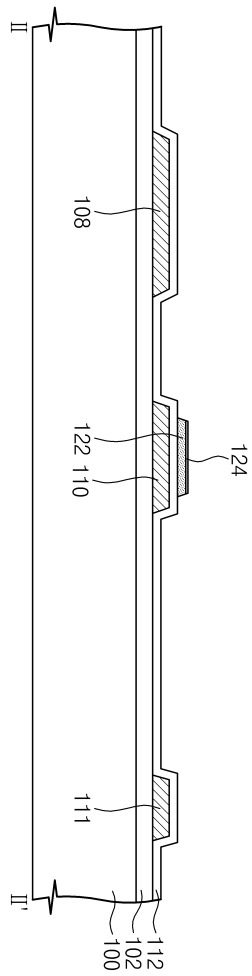
도면6b



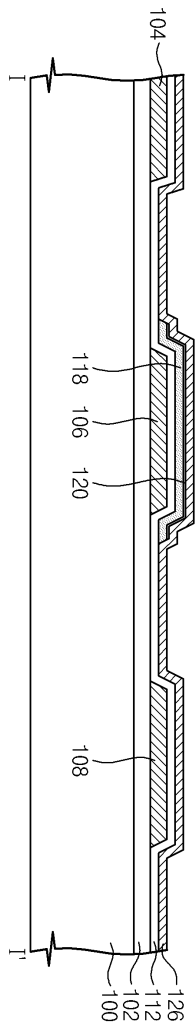
도면7a



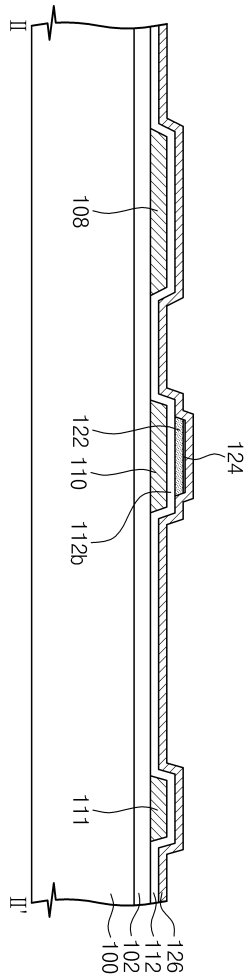
도면7b



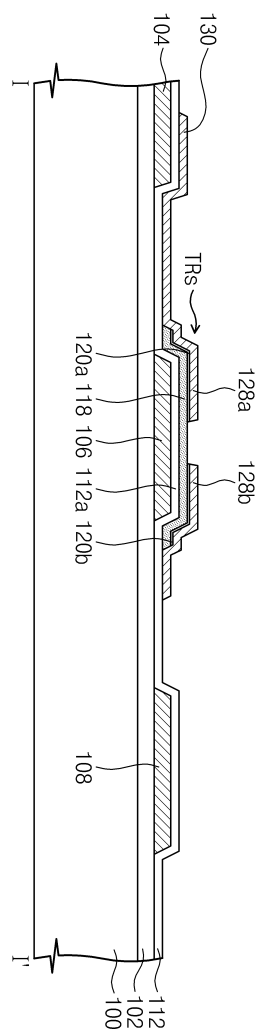
도면8a



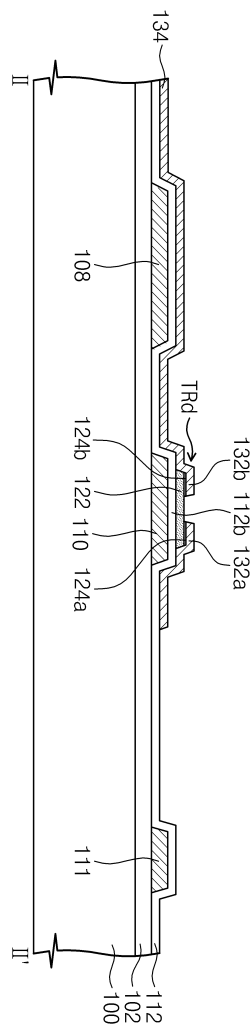
도면8b



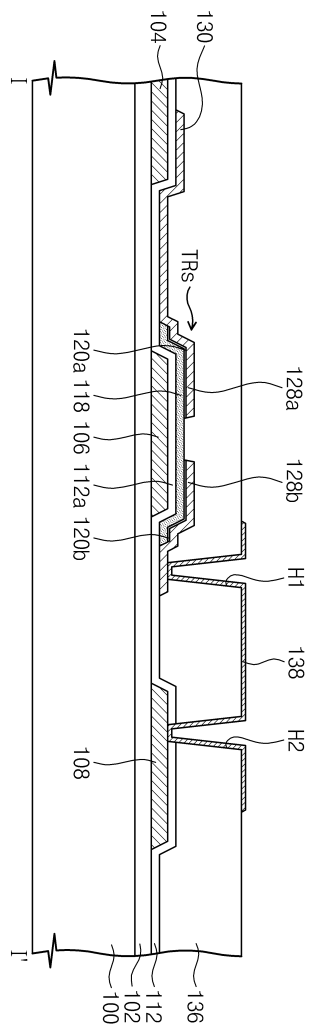
도면9a



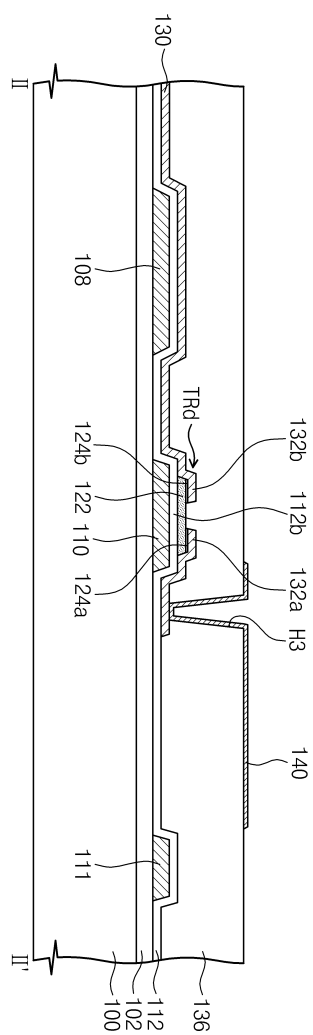
도면9b



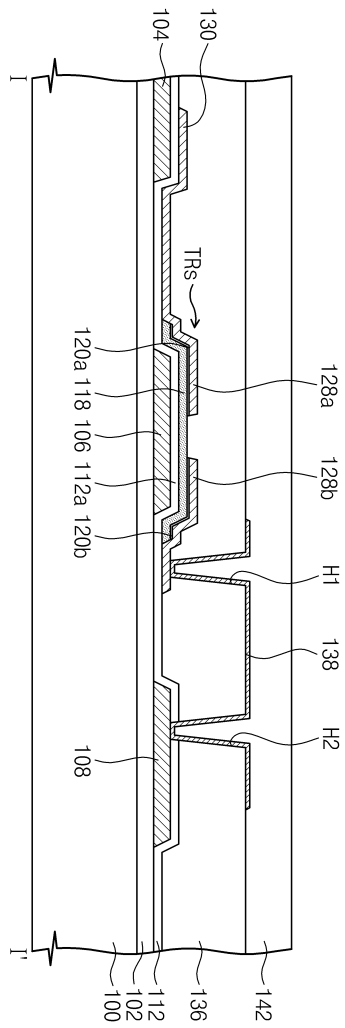
도면10a



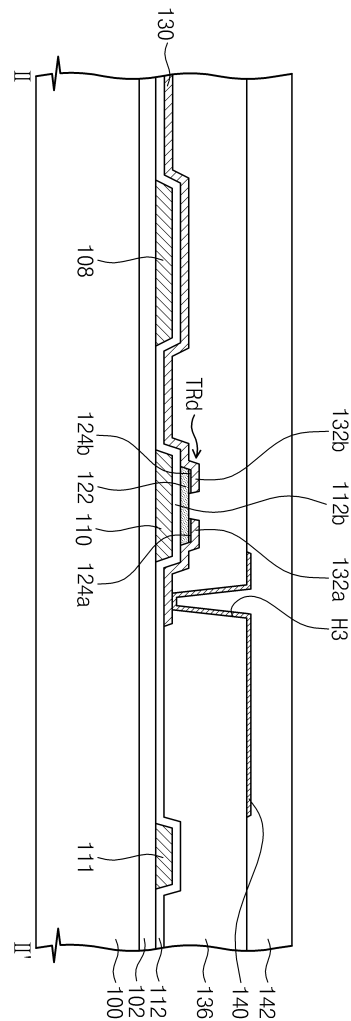
도면10b



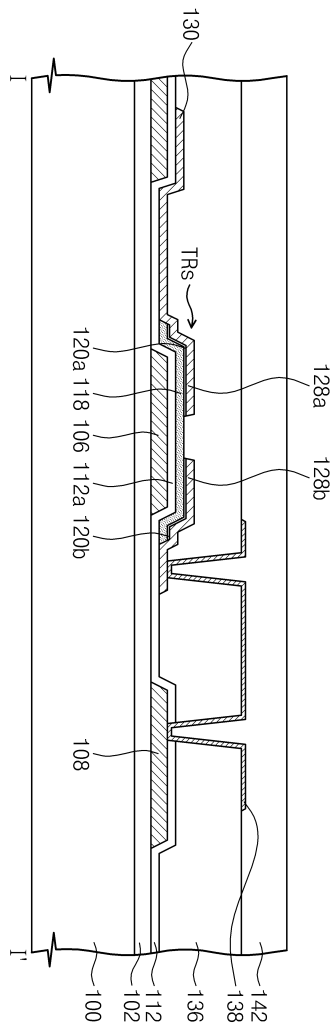
도면11a



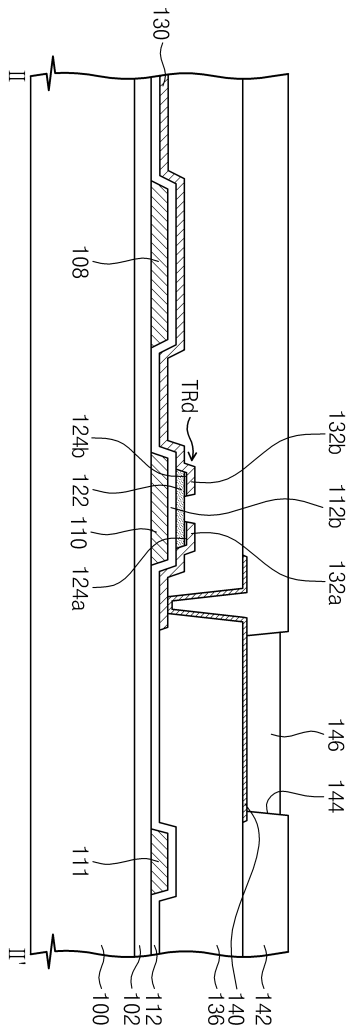
도면11b



도면12a



도면12b



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR101830179B1	公开(公告)日	2018-02-21
申请号	KR1020110114093	申请日	2011-11-03
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	CHOI SANGMOO 최상무 CHUNG JINKOO 정진구 CHOI JUNHO 최준호 KIM SEONG MIN 김성민		
发明人	최상무 정진구 최준호 김성민		
IPC分类号	H01L51/50		
CPC分类号	G09G3/32 H01L27/3276 H01L27/326 H01L27/3262 H01L51/5225 H01L51/5234		
其他公开文献	KR1020130049057A		
外部链接	Espacenet		

摘要(译)

提供一种有机电致发光显示装置。有机发光显示器包括基板，包括像素电极的有机发光二极管，有机发光层和公共电极，设置在基板上并向发光二极管提供扫描信号的扫描线，并且包括用于向发光二极管提供数据信号的数据线和用于向发光二极管供电的电源线，电源线设置在基板上。公共电极具有暴露出扫描布线，数据布线和电源布线的至少一部分的开口。 专利号10-1830179

