



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년12월06일
(11) 등록번호 10-1678333
(24) 등록일자 2016년11월15일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2310/0262 (2013.01)
(21) 출원번호 10-2015-7020583
(22) 출원일자(국제) 2013년12월20일
심사청구일자 2015년07월28일
(85) 번역문제출일자 2015년07월28일
(65) 공개번호 10-2015-0103186
(43) 공개일자 2015년09월09일
(86) 국제출원번호 PCT/CN2013/090103
(87) 국제공개번호 WO 2014/101719
국제공개일자 2014년07월03일
(30) 우선권주장
201210587996.1 2012년12월31일 중국(CN)
(56) 선행기술조사문헌
EP02146337 A1
JP11272233 A
JP2003202833 A
US20030132931 A1

(73) 특허권자
쿤산 뉴 플랫폼 패널 디스플레이 테크놀로지 센터
씨오., 엘터디.
중국 지양수 215300 쿤산, 디벨롭먼트 존, 포토일렉트릭 인더스트리얼 파크, 푸 춘 리버 로드, 넘버 320
쿤산 고-비전텍스 옵토-일렉트로닉스 씨오., 엘터디.
중국 지양수 215300 쿤산, 디벨롭먼트 존, 룡텡 로드, 넘버 1, 빌딩 4
(72) 발명자
주, 후이
중국, 장쑤 215300, 쿤산 시티 뉴 앤드 하이-테크 인더스트리얼 디벨롭먼트 존, 첸셴 로드, 넘버 188
치우, 용
중국, 베이징 100085, 하이디안 디스트릭트, 상디, 이스트 로드 1가, 후안양 플라자 1층
(뒷면에 계속)
(74) 대리인
조철현, 황태웅, 김재천

전체 청구항 수 : 총 20 항

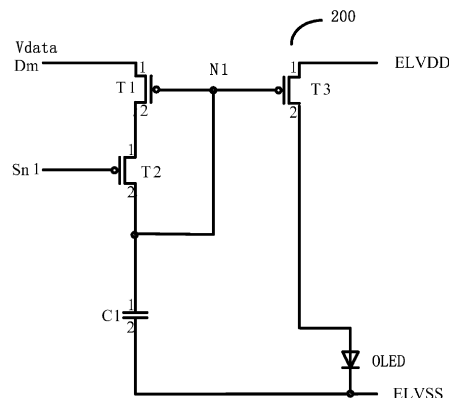
심사관 : 김재문

(54) 발명의 명칭 화소회로, 디스플레이 장치 및 그 구동방법

(57) 요약

본 발명은 화소회로, 디스플레이 장치 및 그 구동방법에 관한 것으로서, 상기 화소회로는 제1전원(ELVDD), 제2전원(ELVSS), 유기발광 다이오드(OLED), 제1콘덴서(C1), 제1트랜지스터(T1), 제2트랜지스터(T2), 제3트랜지스터(T3)를 포함하고, 상기 제1트랜지스터(T1)는 상기 제3트랜지스터(T3)의 문턱전압을 보상하는 것을 특징으로 한다. 상기 화소회로의 구동방법은 순서에 따라 스캔 라인(Sn1, Sn2, Sn3)에서 스캔신호를 상기 화소회로에 가하여 상기 화소회로의 발광을 구동한다. 상기 화소회로 및 그 구동방법은 능동 매트릭스 유기발광 다이오드의 응답 특성을 개선할 수 있어 디스플레이 장치가 고른 영상 품질을 구비한 영상을 디스플레이할 수 있도록 한다.

대표도 - 도2



(52) CPC특허분류

G09G 2320/043 (2013.01)

(72) 발명자

후양, 시우치

중국, 장쑤 215300, 쿤산 시티 뉴 앤드 하이-테크
인더스트리얼 디벨롭먼트 존, 첸펑 로드, 넘버 188

가오, 시아오유

중국, 장쑤 215300, 쿤산 시티 뉴 앤드 하이-테크
인더스트리얼 디벨롭먼트 존, 첸펑 로드, 넘버 188

후, 시밍

중국, 장쑤 215300, 쿤산 시티 뉴 앤드 하이-테크
인더스트리얼 디벨롭먼트 존, 첸펑 로드, 넘버 188

한, 져젠

중국, 장쑤 215300, 쿤산 시티 뉴 앤드 하이-테크
인더스트리얼 디벨롭먼트 존, 첸펑 로드, 넘버 188

명세서

청구범위

청구항 1

제1전원, 제2전원, 유기발광 다이오드, 제1콘덴서, 제1트랜지스터, 제2트랜지스터, 제3트랜지스터를 포함하고, 상기 유기발광 다이오드의 음극은 상기 제2전원과 서로 결합하며;
상기 제1콘덴서는 한 노드와 상기 제2전원 사이에 결합하며;
상기 제1트랜지스터, 제2트랜지스터, 제3트랜지스터는 각각 제어단, 제1전극과 제2전극을 구비하며;
상기 제1트랜지스터는 그 제어단이 상기 노드와 서로 결합하고, 그 제1전극은 한 데이터 신호를 수신하며;
상기 제2트랜지스터는 그 제어단이 한 제1스캔신호를 수신하며; 그 제1전극은 상기 제1트랜지스터의 제2전극과 서로 결합하며; 그 제2전극은 상기 노드와 서로 결합하며;
상기 제3트랜지스터는 그 제어단이 상기 노드와 서로 결합하고; 그 제1전극은 상기 제1전원과 서로 결합하고; 그 제2전극은 상기 유기발광 다이오드의 양극과 서로 결합하며;
상기 제1트랜지스터는 상기 제3트랜지스터의 문턱전압을 상각하여 상기 제3트랜지스터의 문턱전압을 보상하는 것을 특징으로 하는 화소회로.

청구항 2

삭제

청구항 3

제1항에 있어서,
상기 화소회로는 TFT 기판에 설치되고;
상기 제1트랜지스터는 상기 제3트랜지스터와 TFT 기판에서 대칭되게 설치되는 것을 특징으로 하는 화소회로.

청구항 4

제1항에 있어서,
제4트랜지스터를 더 포함하고;
상기 제4트랜지스터는 그 제어단이 한 제2스캔신호를 수신하고, 그 제1전극이 상기 제3트랜지스터의 제2전극과 서로 결합하며, 그 제2전극은 상기 유기발광 다이오드의 양극과 서로 결합하는 것을 특징으로 하는 화소회로.

청구항 5

제4항에 있어서,
제5트랜지스터 및 제3전원을 더 포함하고;
상기 제5트랜지스터는 한 제3스캔신호를 수신하는 제어단, 상기 노드와 서로 결합하는 제1전극 및 상기 제3전원과 서로 결합하는 제2전극을 구비하는 것을 특징으로 하는 화소회로.

청구항 6

제5항에 있어서,
상기 제3전원의 전압은 상기 제2전원의 전압과 같거나 그보다 낮은 것을 특징으로 하는 화소회로.

청구항 7

제5항에 있어서,

제6트랜지스터를 더 포함하고, 상기 제6트랜지스터는 상기 제3스캔신호를 수신하는 제어단, 상기 유기발광 다이오드 양극과 서로 결합하는 제1전극 및 상기 제2전원과 서로 결합하는 제2전극을 구비하는 것을 특징으로 하는 화소회로.

청구항 8

제1항에 있어서,

상기 제2트랜지스터의 제어단과 상기 노드 사이에 결합되는 제2콘덴서를 더 포함하는 것을 특징으로 하는 화소회로.

청구항 9

제7항에 있어서,

상기 제1트랜지스터, 제2트랜지스터, 제3트랜지스터, 제4트랜지스터, 제5트랜지스터, 제6트랜지스터는 P채널 금속산화물 반도체 트랜지스터인 것을 특징으로 하는 화소회로.

청구항 10

화소회로는 제1트랜지스터, 제2트랜지스터, 제3트랜지스터, 저장 콘덴서와 유기발광 다이오드를 포함하고, 상기 화소회로는 데이터 라인, 스캔 라인에서 오는 신호를 통하여 구동되는 화소회로의 구동방법으로서,

(a 단계) 제1스캔신호를 제1스캔 라인에 가하여 상기 제2트랜지스터가 통하도록 함으로써 데이터 라인에서 오는 데이터 신호가 상기 제1트랜지스터와 상기 제2트랜지스터를 거쳐 한 노드에 제공되며, 상기 노드 부위의 전압은 상기 저장 콘덴서에 저장되고; 그중, 상기 제1트랜지스터의 제어단과 상기 저장 콘덴서의 한 단자는 공동으로 상기 노드와 서로 결합하고;

(b 단계) 상기 데이터 신호는 상기 제3트랜지스터를 거쳐 상기 유기발광 다이오드에 제공되며;

(c 단계)상기 유기발광 다이오드는 상기 데이터 신호와 상응하는 밝기의 빛을 발하는 것을 특징으로 하는 화소회로의 구동방법.

청구항 11

제10항에 있어서,

상기 화소회로는 제4트랜지스터를 더 포함하고;

상기 방법은, 상기 (a 단계) 이후에 제2스캔신호를 한 제2스캔 라인에 제공하여 상기 제4트랜지스터가 통하도록 함으로써, 상기 (b 단계)가 수행되는 것을 특징으로 하는 화소회로의 구동방법.

청구항 12

제11항에 있어서,

상기 화소회로는 제5트랜지스터를 더 포함하고;

제1스캔신호를 가하기 전에 제3스캔신호를 가하여 상기 제5트랜지스터가 통하도록 함으로써 상기 노드를 초기화시키는 것을 특징으로 하는 화소회로의 구동방법.

청구항 13

삭제

청구항 14

제10항에 있어서,

상기 화소회로는 TFT 기판에 설치되며;

상기 제1트랜지스터와 제3트랜지스터는 TFT 기판에서 대칭되게 설치되는 것을 특징으로 하는 화소회로의 구동방

법.

청구항 15

스캔 라인에 스캔신호를 가하는 스캔 드라이버;

데이터 라인에 데이터신호를 가하는 데이터 드라이버;

상기 데이터 라인과 스캔 라인 사이에 연결되는 화소회로를 포함하고;

상기 화소회로가 제1전원, 제2전원, 유기발광 다이오드, 제1콘덴서, 제1트랜지스터, 제2트랜지스터, 제3트랜지스터를 포함하는 디스플레이 장치에 있어서,

상기 유기발광 다이오드는 양극과 음극을 구비하고 그 음극은 상기 제2전원에 연결되며;

상기 제1콘덴서는 한 노드와 상기 제2전원 사이에 결합하며;

상기 제1트랜지스터, 제2트랜지스터, 제3트랜지스터는 각각 제어단, 제1전극과 제2전극을 구비하고;

상기 제1트랜지스터는 그 제어단이 상기 노드와 서로 결합하고, 그 제1전극은 상기 데이터 라인과 서로 결합하며;

상기 제2트랜지스터는 그 제어단이 한 제1스캔 라인과 서로 결합하고; 그 제1전극은 상기 제1트랜지스터의 제2전극과 서로 결합하며; 그 제2전극은 상기 노드와 서로 결합하며;

상기 제3트랜지스터는 그 제어단이 상기 노드와 서로 결합하고; 그 제1전극은 상기 제1전원과 서로 결합하며, 그 제2전극은 상기 유기발광 다이오드의 양극과 서로 결합하며;

상기 제1트랜지스터는 상기 제3트랜지스터의 문턱전압을 상각하여 상기 제3트랜지스터의 문턱전압을 보상하는 것을 특징으로 하는 디스플레이 장치.

청구항 16

삭제

청구항 17

제15항에 있어서,

상기 디스플레이 장치는 TFT 기판을 더 포함하고, 상기 화소회로는 상기 TFT 기판 위에 설치되며;

상기 제1트랜지스터와 상기 제3트랜지스터는 TFT 기판에서 대칭되게 설치되는 것을 특징으로 하는 디스플레이 장치.

청구항 18

제15항에 있어서,

제4트랜지스터를 더 포함하고, 그 제어단은 한 제2스캔 라인과 서로 결합하고, 그 제1전극은 상기 제3트랜지스터의 제2전극과 서로 결합하며, 그 제2전극은 상기 유기발광 다이오드의 양극과 서로 결합하는 것을 특징으로 하는 디스플레이 장치.

청구항 19

제15항에 있어서,

제5트랜지스터 및 제3전원을 더 포함하고;

상기 제5트랜지스터는 한 제3스캔 라인과 서로 결합하는 제어단, 상기 노드와 서로 결합하는 제1전극 및 상기 제3전원과 서로 결합하는 제2전극을 구비하는 것을 특징으로 하는 디스플레이 장치.

청구항 20

제19항에 있어서,

상기 제3전원의 전압은 상기 제2전원의 전압보다 낮거나 제2전원의 전압과 같은 것을 특징으로 하는 디스플레이 장치.

청구항 21

제19항에 있어서,

공동으로 상기 제3스캔 라인과 서로 결합하는 제어단, 상기 유기발광 다이오드 양극과 서로 결합하는 제1전극 및 상기 제2전원과 서로 결합하는 제2전극을 구비하는 제6트랜지스터를 더 포함하는 것을 특징으로 하는 디스플레이 장치.

청구항 22

제15항에 있어서,

상기 제2트랜지스터의 제어단과 상기 노드 사이에 결합하는 제2콘덴서를 더 포함하는 것을 특징으로 하는 디스플레이 장치.

청구항 23

제21항에 있어서,

상기 제1트랜지스터, 제2트랜지스터, 제3트랜지스터, 제4트랜지스터, 제5트랜지스터, 제6트랜지스터는 P채널 금속산화물 반도체 트랜지스터인 것을 특징으로 하는 디스플레이 장치.

발명의 설명

기술 분야

[0001] 본 발명은 화소회로, 디스플레이 장치 및 그 구동방법에 관한 것으로, 특히 구동 트랜지스터 문턱전압을 보상할 수 있는 유기발광 다이오드의 화소회로, 디스플레이 장치 및 그 구동방법에 관한 것이다.

배경 기술

[0002] 근년에 들어, 음극선관(CRT)보다 중량이 더욱 가볍고 체적이 더욱 작은 각종 유형의 평판 디스플레이 장치가 개발되었다. 각종 유형의 평판 디스플레이 장치에서, TFT(박막 트랜지스터) 기판을 갖고 있는 능동 매트릭스 유기발광 디스플레이 장치는 자기 발광(self-luminous)의 유기발광 다이오드(OELD)로 영상을 디스플레이하는데 통상적으로 응답시간이 짧고, 저전력 소모로 구동하며 상대적으로 더욱 좋은 밝기와 색 순도를 가지는 특성이 있어 유기발광 디스플레이 장치는 이미 차세대 디스플레이 장치로 주목받고 있다.

[0003] 도 1에서 기존의 능동 매트릭스 유기발광 디스플레이 장치(100)의 회로도를 도시하였다. 그중, 능동 매트릭스 유기발광 디스플레이 장치(100)는 데이터 드라이버와 스캔 드라이버(도면에 미도시)를 포함하고, 데이터 드라이버는 횡방향으로 배열된 여러 갈래의 데이터 라인(DA1...Dam)을 제어하고, 스캔 드라이버는 종방향으로 배열된 여러 갈래의 스캔 라인(SC1...Scn)을 제어한다. 그중 여러 갈래의 데이터 라인(DA1...Dam)과 여러 갈래의 스캔 라인(SC1...Scn)이 교차하는 구역에 여러 개의 화소회로(110)가 형성된다.

[0004] 도 1을 참조하면, 화소회로(110)는 유기발광 다이오드(OLED1), 저장 콘덴서(C11), 스위치 트랜지스터(T11)와 구동 트랜지스터(T12), 제1전원(ELVDD1)과 제2전원(ELVSS1)을 포함한다. 그중 트랜지스터(T11)와 (T12)는 모두 PMOS 트랜지스터(P채널 금속산화물 반도체 트랜지스터)이다. 그중, 스위치 트랜지스터(T11)의 그리드는 그중의 한 스캔 라인(SC1)에 연결되고, 그 소스는 그중의 한 데이터 라인(DA1)에 연결되며, 그 드레인은 제2트랜지스터(T12)의 그리드에 연결되고; 구동 트랜지스터(T12)의 소스는 고전압전원(ELVDD1)에 연결되며, 그 드레인은 발광 다이오드(OLED1)의 양극에 연결되고; 발광다이오드(OLED1)의 음극은 저전압전원(ELVSS1)에 연결되며; 저장 콘덴서(C11)의 제1단자는 제1전원(ELVDD1)에, 제2단자는 제2트랜지스터(T12)의 그리드에 연결된다.

[0005] 스캔 드라이버는 순서대로 스캔 신호를 스캔 라인(SC1)에서 라인(SCn)까지 인가하며, 데이터 드라이버는 디스플레이 대기 영상데이터를 데이터 라인(DA1)으로부터 DAm까지 데이터 신호를 가한다. 그 교차구역 내에 있는 화소회로(100)는 그와 연결된 스캔 라인과 데이터 라인의 신호에 의해 유기발광 다이오드를 거쳐 흐르는 구동 전류를 제공하게 된다.

[0006] 도 1에서 보여주는 화소회로(110)를 예로 들면, 스캔 드라이버가 스캔신호를 스캔 라인 SC1에 가할 때, 스위치 트랜지스터(T11)는 통하게 되고 이때 데이터 라인(DA1) 위의 데이터 신호의 전압은 스위치 트랜지스터(T11)를 통하여 저장 콘덴서(C11)에 저장된다. 구동 트랜지스터(T12)는 저장 콘덴서(C11)에 저장된 전압에 의해 구동전류(I_OLED1)를 제공하여 유기발광 다이오드(OLED1)를 구동시켜 그에 대응하는 밝기의 빛을 내게 한다.

[0007] 그중, 구동전류의 공식은 아래와 같다:

[0008]
$$I_{OLED1} = \frac{1}{2} \mu_{12} \times C_{ox12} \times W_{12} / L_{12} (V_{GS12} - V_{TH12})^2 \quad (\text{식1})$$

[0009] 그중에서, μ_{12} 는 구동 트랜지스터(T12)의 캐리어 이동도이고, C_{ox12} 는 구동 트랜지스터(T12)의 단위면적제어단 산화층의 전기 용량(capacitance)이며, W_{12} 는 구동 트랜지스터(T12)의 채널너비이고, L_{12} 는 구동 트랜지스터 T12의 채널길이이며; V_{GS12} 는 구동 트랜지스터(T12)의 그리드와 소스 사이의 전압차이며, V_{TH12} 는 구동 트랜지스터(T12)의 문턱전압이다. 즉 다시 말하면, 데이터 라인 DA1 위에서 온 데이터 전압의 크기에 따라, 유기발광 다이오드(OLED1)를 홀러 지나는 구동전류를 제어함으로써 예정된 그레이 스케일을 나타낼 수 있다.

[0010] 대형 능동 매트릭스 유기발광 디스플레이 장치에 있어, 그것이 수많은 화소회로를 포함하고 있으며 매 화소회로마다 모두 구동 트랜지스터를 포함해야 하며 서로 다른 구동 트랜지스터 사이의 전기 차이는 그 위의 문턱전압을 서로 다르게 한다. 그리하여 상기 공식 1로부터 알수 있는 바와 같이, 화소회로(110)에 제공하는 데이터 전압이 같을 때, 유기발광 다이오드 부위에 제공되는 구동전류는 구동 트랜지스터의 문턱전압이 서로 다름에 따라 다를 수가 있다. 이렇게 되면 여러 화소회로가 디스플레이하는 영상의 품질 균일성과 일치성이 떨어지는 문제가 존재한다.

발명의 내용

해결하려는 과제

[0011] 상기 문제를 감안하여, 본 발명의 주요 목적은 구동 트랜지스터의 문턱전압의 차이를 보상할 수 있는 새로운 화소회로 구조를 제공하는데 있다. 본 발명은 기대하는 밝기를 제공할 수 있는 화소회로와 상기 화소회로를 사용하는 능동 매트릭스 유기발광 디스플레이 장치를 제공하고 있는데, 상기 화소회로는 능동 매트릭스 유기발광 다이오드의 응답 특성을 개선하여 균일한 영상 품질을 구비한 영상을 디스플레이 할 수 있다.

과제의 해결 수단

[0012] 상기 목적을 달성하기 위한 본 발명의 과제의 해결 수단은 하기를 통하여 구현된다:

[0013] 본 발명은 제1전원, 제2전원, 유기발광 다이오드, 제1콘덴서, 제1트랜지스터, 제2트랜지스터, 제3트랜지스터를 포함하는 화소 회로를 제공한다.

[0014] 상기 유기발광 다이오드의 음극은 상기 제2전원과 서로 결합하며;

[0015] 상기 제1콘덴서는 하나의 노드와 상기 제2전원 사이에 결합하며;

[0016] 상기 제1트랜지스터, 제2트랜지스터, 제3트랜지스터는 각각 제어단, 제1전극과 제2전극을 구비한다.

[0017] 상기 제1트랜지스터는 그 제어단이 상기 노드와 서로 결합하고, 그 제1전극은 한 데이터 신호를 수신한다.

[0018] 상기 제2트랜지스터는 그 제어단이 제1 스캔신호를 수신하며, 그 제1전극은 상기 제1트랜지스터의 제2전극과 서로 결합하며, 그 제2전극은 상기 노드와 서로 결합한다.

[0019] 상기 제3트랜지스터는 그 제어단이 상기 노드와 서로 결합하고, 그 제1전극은 상기 제1전원과 서로 결합하고, 그 제2전극은 상기 유기발광 다이오드의 양극과 서로 결합한다.

[0020] 상기 제1트랜지스터는 상기 제3트랜지스터의 문턱전압을 보상한다.

[0021] 그중에서, 상기 제1트랜지스터는 상기 제3트랜지스터와 채널너비가 근접하고, 또한 상기 화소회로에서 근거리로 설치된다.

[0022] 그중에서, 상기 화소회로는 TFT 기판에 설치된다.

[0023] 상기 제1트랜지스터와 상기 제3트랜지스터는 TFT 기판에서 대칭되게 설치된다.

- [0024] 그중, 제4 트랜지스터를 더 포함하며;
- [0025] 상기 제4트랜지스터는 그 제어단이 한 제2 스캔신호를 수신하고, 그 제1 전극이 상기 제3트랜지스터의 제2전극과 서로 결합하며, 그 제2전극은 상기 유기발광 다이오드의 양극과 서로 결합한다.
- [0026] 그중 제5트랜지스터 및 제3전원을 더 포함하며;
- [0027] 상기 제5트랜지스터는 제3스캔신호를 수신하는 제어단, 상기 노드와 서로 결합하는 제1전극 및 상기 제3전원과 서로 결합하는 제2전극을 구비한다.
- [0028] 그중, 상기 제3전원의 전압은 상기 제2전원의 전압과 같거나 상기 제2전원의 전압보다 낮다.
- [0029] 그중 제6트랜지스터를 더 포함하고, 상기 제6트랜지스터는 상기 제3스캔신호를 수신하는 제어단, 상기 유기발광 다이오드 양극과 서로 결합하는 제1전극 및 상기 제2전원과 서로 결합하는 제2전극을 구비한다.
- [0030] 그중 상기 제2트랜지스터의 제어단과 상기 노드 사이에 결합되는 제2 콘덴서를 더 포함한다.
- [0031] 그중, 상기 제1트랜지스터, 제2트랜지스터, 제3트랜지스터, 제4트랜지스터, 제5트랜지스터, 제6트랜지스터는 P 채널 금속산화물 반도체 트랜지스터이다.
- [0032] 본 발명은 추가로 화소회로를 구동하는 방법을 제공하는데, 그중, 상기 화소회로는 제1트랜지스터, 제2트랜지스터, 제3트랜지스터, 저장 콘덴서와 유기발광 다이오드를 포함하고, 상기 화소회로는 데이터 라인, 스캔 라인에서 오는 신호를 통하여 구동되며;
- [0033] 상기 방법에는 제1스캔신호를 제1스캔 라인에 가하여 상기 제2트랜지스터가 통하도록 함으로써 데이터 라인에서 오는 데이터 신호가 상기 제1트랜지스터와 상기 제2트랜지스터를 거쳐 하나의 노드에 제공되며, 동시에 상기 노드의 전압은 상기 저장 콘덴서에 저장되며, 그중, 상기 제1트랜지스터의 제어단과 상기 저장 콘덴서의 한 단자는 공동으로 상기 노드와 서로 결합하며;
- [0034] 상기 데이터 신호는 상기 제3트랜지스터를 거쳐 상기 유기발광 다이오드에 제공되고;
- [0035] 상기 유기발광 다이오드는 상기 데이터 신호와 상응하는 발기의 빛을 발하며;
- [0036] 그중, 상기 화소회로는 제4트랜지스터를 더 포함한다.
- [0037] 상기 방법은 또한 제2스캔신호를 한 제2스캔 라인에 제공하여 상기 제4트랜지스터가 통하도록 함으로써 상기 데이터 신호가 상기 제3트랜지스터를 거쳐 상기 유기발광 다이오드에 제공되도록 하는 것을 포함한다.
- [0038] 그중, 상기 화소회로는 제5트랜지스터를 더 포함하며;
- [0039] 제1스캔신호를 가하기 전에 제3스캔신호를 가하여 상기 제5트랜지스터가 통하도록 함으로써 상기 노드를 초기화시킨다.
- [0040] 그중, 상기 제1트랜지스터는 상기 제3트랜지스터와 채널너비가 근접하며, 화소회로에서 근거리로 설치된다.
- [0041] 그중, 상기 화소회로는 TFT 기판에 설치되며;
- [0042] 상기 제1트랜지스터와 제3트랜지스터는 TFT 기판에서 대칭되게 설치된다.
- [0043] 그중, 스캔 드라이버는 스캔 라인에 스캔신호를 가하고;
- [0044] 데이터 드라이버는 데이터 라인에 데이터 신호를 가하며;
- [0045] 화소회로는 상기 데이터 라인과 스캔 라인 사이에 연결되며;
- [0046] 상기 화소회로는 제1전원, 제2전원, 유기발광 다이오드, 제1콘덴서, 제1트랜지스터, 제2트랜지스터, 제3트랜지스터를 포함하는데,
- [0047] 상기 유기발광 다이오드는 양극과 음극을 구비하고, 그 음극은 상기 제2전원에 연결되고; 상기 제1콘덴서는 한 노드와 상기 제2전원 사이에 결합하며;
- [0048] 상기 제1트랜지스터, 제2트랜지스터, 제3트랜지스터는 각각 제어단, 제1전극과 제2전극을 구비하며;
- [0049] 상기 제1트랜지스터는 그 제어단이 상기 노드와 서로 결합하고, 그 제1전극은 상기 데이터 라인과 서로 결합하며;

- [0050] 상기 제2트랜지스터는 그 제어단이 한 제1스캔 라인과 서로 결합하고; 그 제1전극은 상기 제1트랜지스터의 제2전극과 서로 결합하며; 그 제2전극은 상기 노드와 서로 결합하며;
- [0051] 상기 제3트랜지스터는 그 제어단이 상기 노드와 서로 결합하고; 그 제1전극은 상기 제1전원과 서로 결합하며, 그 제2전극은 상기 유기발광 다이오드의 양극과 서로 결합하며;
- [0052] 상기 제1트랜지스터는 상기 제3트랜지스터의 문턱전압을 보상한다.
- [0053] 그중, 상기 제1트랜지스터는 상기 제3트랜지스터와 채널너비가 근접하고 상기 화소회로에서 근거리로 설치된다.
- [0054] 그중, 상기 디스플레이 장치는 TFT 기판을 포함하고, 상기 화소회로는 상기 TFT 기판 위에 설치되며;
- [0055] 제1트랜지스터와 제3트랜지스터는 TFT 기판에서 대칭되게 설치된다.
- [0056] 그중, 제4트랜지스터를 포함하고 그 제어단은 한 제2스캔 라인과 서로 결합하고, 그 제1전극은 상기 제3트랜지스터의 제2전극과 서로 결합하며, 그 제2전극은 상기 유기발광 다이오드의 양극과 서로 결합한다.
- [0057] 그중, 제5트랜지스터 및 제3전원을 포함하며;
- [0058] 상기 제5트랜지스터는 한 제3스캔 라인과 서로 결합하는 제어단, 상기 노드와 서로 결합하는 제1전극 및 상기 제3전원과 서로 결합하는 제2전극을 구비한다.
- [0059] 그중, 상기 제3전원의 전압은 상기 제2전원의 전압보다 낮거나 제2전원의 전압과 같다.
- [0060] 그중, 공동으로 상기 제3스캔 라인과 서로 결합하는 제어단, 상기 유기발광 다이오드 양극과 서로 결합하는 제1전극 및 상기 제2전원과 서로 결합하는 제2전극을 구비하는 제6트랜지스터를 포함하며,
- [0061] 그중, 상기 제2 트랜지스터의 제어단과 상기 노드 사이에 결합하는 제2콘덴서를 포함하며,
- [0062] 그중, 상기 제1트랜지스터, 제2트랜지스터, 제3트랜지스터, 제4트랜지스터, 제5트랜지스터, 제6트랜지스터는 P 채널 금속산화물 반도체 트랜지스터이다.

도면의 간단한 설명

- [0063] 도 1은 기존의 능동 매트릭스 유기발광 디스플레이 장치의 화소 회로도이다.
- 도 2는 본 발명의 제1실시예에 따른 화소회로 예시도이다.
- 도 3 은 도 2에 도시한 화소회로에 따른 구동방법의 신호 시간순서도이다.
- 도 4 는 본 발명의 제2 실시예에 따른 화소회로 예시도이다.
- 도 5는 도 4에 도시한 화소회로에 따른 구동방식의 신호 시간순서도이다.
- 도 6은 본 발명 제3실시예에 따른 화소회로 예시도이다.
- 도 7은 도 6에 도시한 화소회로에 따른 구동방법의 신호 시간순서도이다.
- 도 8은 본 발명의 제4실시예에 따른 화소회로 예시도이다.
- 도 9는 본 발명 제5실시예에 따른 화소회로 예시도이다.
- 도 10은 본 발명의 능동 매트릭스 유기발광 디스플레이 장치 예시도이다.

발명을 실시하기 위한 구체적인 내용

- [0064] 아래에 첨부도면 및 본 발명의 실시예를 결부하여 본 발명의 화소회로 및 그 구동방법에 대하여 추가로 상세하게 설명하기로 한다.
- [0065] 우선 언급할 점은 본 발명에서 말하는 "결합"은 소자와 소자 사이의 직접적인 연결을 포함하기도 하고, 소자와 소자 사이에 기타 소자부품을 이용하여 서로 연결하는 것을 포함하기도 한다.
- [0066] 설명의 편의를 위하여 도 2와 도 3을 결부하여 본 발명의 한 실시예의 화소회로 및 그 구동방법에 대하여 설명하기로 한다.
- [0067] 도 2는 본 발명의 제1실시예에 따른 화소회로(200)의 예시도이다.

- [0068] 도 2를 참조하면, 화소회로(200)은 제1트랜지스터(T1), 제2트랜지스터(T2), 제3트랜지스터(T3), 콘덴서(C1), 유기발광 다이오드(OLED)를 포함한다. 그중, 트랜지스터(T1) 내지 (T3)은 모두 제어단, 제1전극(1)과 제2전극(2)를 포함한다. 트랜지스터(T1)의 제1전극은 데이터 라인(Dm)에 결합하고, 제어단은 한 노드(N1)에 결합하며, 제2전극은 제2트랜지스터(T2)의 제1전극에 결합하며; 제2트랜지스터(T2)의 제어단은 제1스캔 라인(Sn1)에 결합하여 제1스캔 라인(Sn1)에서 오는 제1스캔신호를 수신하고, 그 제1전극은 제2트랜지스터(T1)의 제2전극과 서로 결합하며; 그 제2전극은 노드(N1)에 결합하며; 콘덴서(C1)의 제1단자는 노드(N1)에 결합하며, 제2단자는 제2전원(ELVSS)에 결합하며; 제3트랜지스터(T3)의 제어단은 노드(N1)에 결합하고, 그 제1전극은 제1전원(ELVDD)에 결합하며, 제2전극은 발광다이오드(OLED)의 양극에 결합하며; 발광다이오드(OLED)의 음극은 제2전원(ELVSS)에 결합한다. 바람직하게는, 제어단은 트랜지스터(T1-T3)의 게이트일 수 있고, 제1전극은 트랜지스터(T1-T3)의 소스일 수 있으며, 제2전극은 트랜지스터(T1-T3)의 드레인일 수 있다. 마찬가지로, 하기의 트랜지스터(T4, T5, T6)의 제어단은 트랜지스터(T4-T6)의 게이트일 수 있고, 제1전극은 트랜지스터(T1-T3)의 드레인일 수 있으며, 제2전극은 트랜지스터(T1-T3)의 소스일 수 있다.
- [0069] 도 3은 도 2에 도시된 화소회로(200)의 구동방법에 따른 신호 시간순서도이다. 그중, 도 3에 도시된 신호 시간순서도는 제1단계와 제2단계를 포함한다. 그중 제1단계 (t1)은 데이터 쓰기 단계이고, 제2단계 (t2)는 정상 발광 단계이다. 도 2에서 도시한 화소회로(200)중의 트랜지스터 (T1-T3)가 모두 PMOS트랜지스터인 경우를 예로 들었기에, 그 제어단에 낮은 레벨신호를 가할 때 트랜지스터는 통하게 된다.
- [0070] 도 3에서 도시한 바와 같이 제1단계 즉 스캔신호를 스캔 라인(Sn1)에 가하는 시간단계(t1) 기간에, 제1트랜지스터(T1)와 제2트랜지스터 (T2)는 저레벨 스캔신호(Sn1)에 응답하여 통하게 된다. 그러므로, 제1트랜지스터(T1)와 제2트랜지스터(T2)는 데이터 라인(Dm)에서 오는 데이터신호 Vdata를 노드 (N1)에 제공한다. 이해할 수 있는 바와 같이, 이때 노드(N1)의 전압값은 데이터신호 Vdata와 제1트랜지스터(T1)의 문턱전압 사이의 차이값에 상응하는 전압이다. 즉, $V_{data}-|V_{TH1}|$ 로, 다시 말해서 $V_{data}+V_{TH1}$ 과 같다. 또한 노드 (N1) 부의 전압도 콘덴서(C1)중에 저장된다. 즉 다시 말하면, 데이터 라인(Dm) 상의 데이터신호 Vdata는 화소회로(200)에 읽혀진다.
- [0071] 제2단계(t2)에서, 즉 제1스캔 라인(Sn1)의 레벨이 하이레벨로 전이된 후, 발광다이오드(OLED)는 정상적인 발광 단계에 진입한다. 이때, 제1전원(ELVDD)의 전류는 제3트랜지스터(T3)를 거쳐 발광다이오드(OLED)의 양극에 유입된다.
- [0072] 그중, OLED에 유입되는 구동전류는 하기의 식에서 표시한 바와 같다.
- [0073]
$$I_{OLED}=1/2 \mu_3 \times C_{ox3} \times W_3/L_3 \times (V_{GS3}-V_{TH3})^2 \quad (\text{식2}).$$
- [0074] 그중, μ_3 은 제3트랜지스터(T3)의 캐리어 이동도이고; C_{ox3} 은 제3트랜지스터(T3)의 단위면적 제어단 산화층의 전기 용량이며, W_3 은 제3트랜지스터(T3)의 채널너비이고, L_3 은 제3트랜지스터(T3)의 채널길이이다. V_{GS3} 은 제3트랜지스터 그리드와 소스 사이의 전압차이고, V_{TH3} 은 제3트랜지스터(T3)의 문턱전압이다.
- [0075] 이때, 제3트랜지스터가 통하게 됨으로써, 그 게이트 소스의 전압 V_{GS3} 은 노드(N1)부위의 전압(즉 $V_{data}+V_{TH1}$)과 제1전원전압(V_{dd}) 사이의 차, 즉 $V_{data}+V_{TH1}-V_{dd}$ 이다. 따라서 상기의 식으로부터 계산을 통하여 추가로 하기의 식을 얻을 수 있다.
- [0076]
$$I_{OLED}=1/2 \mu_3 \times C_{ox3} \times W_3/L_3 \times (V_{data}+V_{TH1}-V_{dd}-V_{TH3})^2 \quad (\text{식3}).$$
- [0077] 이로부터 알 수 있는 바와 같이, 적절한 전기 특성의 제1트랜지스터 (T1)의 설치를 통하여 제3트랜지스터(T3)의 문턱전압이 (OLED)의 구동전류에 대한 영향을 줄일 수 있다.
- [0078] 바람직하게는, 만약 전기특성이 최대한도로 근접한 트랜지스터(T1)와 (T3)을 설치한다면, 제3트랜지스터(T3)의 문턱전압은 거의 0으로 상각할 수 있으며, 이로써 OLED에 유입하는 구동전류는 제3 트랜지스터(T3)의 문턱전압의 영향을 받지 않을 수 있게 된다. 즉 그 전류의 값은 하기의 식에서 표시한 것과 같다.
- [0079]
$$I_{OLED}=1/2 \mu_3 \times C_{ox3} \times W_3/L_3 \times (V_{data}-V_{dd})^2 \quad (\text{식4}).$$
- [0080] 그중, 전기특성이 최대한도로 근접한 제1트랜지스터(T1)와 제3트랜지스터(T3)를 설치함에 있어, 될 수 있도록 채널의 너비와 길이가 비슷한 두개의 트랜지스터를 설치하여 그것들을 근거리로 화소회로(200)에 설치할 수 있다.

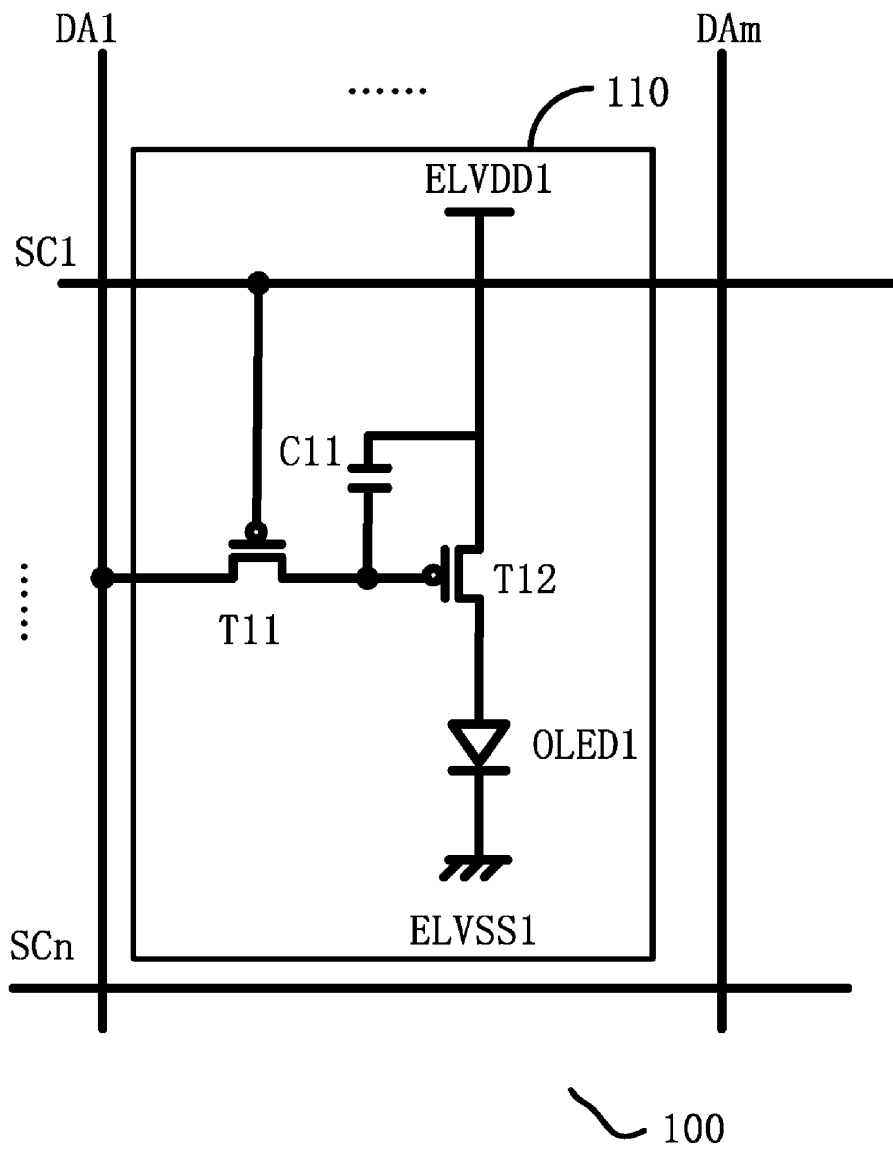
- [0081] 바람직하게는, 화소회로(200)를 TFT 기판에 설치할 때, 제1트랜지스터(T1)와 제3트랜지스터(T3)를 대칭되게 설치함으로써 그 문턱전압이 최대한도로 근접되게 할 수 있다.
- [0082] 도 4에서 도시한 것은 본 발명의 제2 실시예에 따른 화소회로(300)의 예시도이다. 도 2에서 도시한 화소회로와 다른 점은, 추가로 제4트랜지스터(T4)를 포함하고, 그 제어단은 제2스캔 라인(Sn2)에 결합하여 제2스캔 라인(Sn2)에서 오는 제2스캔신호를 수신하며; 그 제1전극은 제3트랜지스터(T3)의 제2전극에 결합하고, 그 제2전극은 발광다이오드(OLED)의 양극에 결합한다.
- [0083] 도 5에서 도시한 것은 도 4에서 도시한 화소회로(300)을 구동하는 구동방법의 신호 시간순서도이다. 도 3에서 도시한 신호 시간순서도와 다른 점은 제2단계(t2)에서 스캔신호를 제2스캔 라인(Sn2)에 제공하는 것이다. 이때, 제3트랜지스터(T3)와 제4트랜지스터(T4)는 공동으로 통하게 되어 데이터신호를 제3트랜지스터(T3)와 제4트랜지스터(T4)를 통하여 발광다이오드(OLED)에 제공한다. 이로써 발광다이오드(OLED)는 정상적인 발광단계에 진입하게 된다.
- [0084] 이해할 수 있는 것은 화소회로(300)에 제4트랜지스터(T4)를 설치하면 제2스캔 라인(Sn2)을 통하여 제4트랜지스터(T4)의 통하는 시간과 차단하는 시간을 제어할 수 있으며, 따라서 제4트랜지스터(T4)를 통하여 발광다이오드(OLED)의 발광시간을 제어할 수 있다. 즉 트랜지스터(T4)가 차단되었을 때, 발광다이오드(OLED)는 빛을 발하지 않고; 트랜지스터(T4)가 통했을 때, 발광다이오드(OLED)는 빛을 발한다. 그러나 도 2에서 도시한 화소회로(200)중의 발광 다이오드(OLED)는 제3트랜지스터(T3)가 지속적으로 통하게 되어 계속 빛을 발하는 상태에 처하게 된다. 따라서 화소회로(300)의 발광 효과는 더욱 안정해진다.
- [0085] 도 6은 본 발명의 제3실시예에 따른 화소회로(400)의 예시도이다. 도 4에서 도시한 화소회로(300)과의 다른 점은, 추가로 제5트랜지스터(T5)를 포함하며, 그 제어단은 제3스캔 라인(Sn3)에 결합하여 제3스캔 라인(Sn3)에서 오는 제3스캔신호를 수신하고; 그 제1전극은 노드(N1)에 결합하고, 그 제2전극은 제3전원에 결합하는 것이다. 그중, 제3전원의 전압 $V_{init} \leq V_{ELVSS}$ 이다.
- [0086] 본 분야의 기술인원이라면, V_{init} 의 값이 V_{ELVSS} 와 같을 때, 상기 제5트랜지스터의 소스는 제2전원 ELVSS에 결합할 수 있음을 이해할 수 있을 것이다.
- [0087] 도 7은 도 6에서 도시한 화소회로(400)의 신호를 구동할 때의 신호 시간순서도를 표시한 것이다. 그는 추가로 제1단계 전의 초기화 단계를 포함하고 있다.
- [0088] 초기화 단계, 즉 스캔신호를 스캔 라인 Sn3에 제공하는 t0의 시간구간 기간에, 제5트랜지스터(T5)는 통하게 되고, 이로써 제3전원 V_{init} 의 전압이 노드(N1)과 OLED의 양극에 공급된다.
- [0089] 즉, 제5트랜지스터(T5)의 초기화 시간구간 기간에 노드(N1)과 OLED의 양극에 고정된 전압을 제공함으로써 노드(N1)과 콘덴서(C1)의 전압이 모두 V_{init} 로 초기화된다.
- [0090] 바람직하게는 초기화 전압(V_{init})을 제2전원(ELVSS)의 전압과 동일하게 설치할 수 있다.
- [0091] 도 8은 본 발명의 제4실시예에 따른 화소회로(500)의 예시도이다. 도 6에서 도시한 회로와 다른 점은 제6트랜지스터(T6)를 더 포함하는 것이다.
- [0092] 제6트랜지스터(T6)은 OLED의 양극과 제2전원(ELVSS)사이에 결합하고, 제6트랜지스터(T6)의 제어단과 제5트랜지스터(T5)의 제어단은 공동으로 스캔 라인(Sn3)에 결합하여 제3스캔신호를 수신하도록 하며; 그 제1전극과 제2전극은 각각 OLED의 양극과 음극에 서로 결합하며, 저레벨 스캔신호를 스캔 라인(Sn3)에 제공하는 시간 구간에, 제6트랜지스터(T6)가 통하게 된다. 그의 제1전극과 제2전극이 각각 OLED의 양극과 음극에 서로 결합되므로, 구동전류가 유기발광 다이오드(OLED)에 제공되는 것을 방지할 수 있다.
- [0093] 도 9는 본 발명의 제5실시예에 따른 화소회로(600)의 예시도이다. 도 8에 도시한 회로와 다른 점은, 제2콘덴서(C2)를 더 포함하는 것이다. 제2콘덴서(C2)는 제2트랜지스터(T2)의 제어단과 노드(N1)사이에 결합된다.
- [0094] 이해할 수 있는 것은 스캔 라인(Sn1)의 스캔신호가 저레벨에서 하이레벨로 전이하는 시간구간에는 V_{data} 가 이미 노드(N1)에 저장되어 있기에 스캔 라인(Sn1)의 전압이 하이레벨로 바뀐 후 해당 전압은 제2콘덴서(C2)의 커플링 작용으로 노드(N1)의 전위를 향상시키고, 상응하게 제3트랜지스터(T3)의 제어단 전압 $V_{data} + V_{TH1}$ 을 제고하였고, 상응하게 전압은 제2콘덴서(C2)에 저장된다. $V_{data} < V_{dd}$ 이기에, 식4에서 알 수 있는 바와 같이, 제3트랜지스터(T3)의 제어단 전압값이 올라감에 따라 그와 V_{dd} 사이의 차이값은 감소된다. 이렇게 되면 화소회로(600)에 임혀

지는 데이터 신호의 전압이 아주 작게 읽혀 질 때, 즉 발광 그레이 스케일이 아주 낮을 때, 유기발광 다이오드 OLED를 흘러지나는 구동전류는 추가로 작아지게 되고, 따라서 화소회로의 서로 다른 그레이 스케일 사이의 대비도를 제고시켰다.

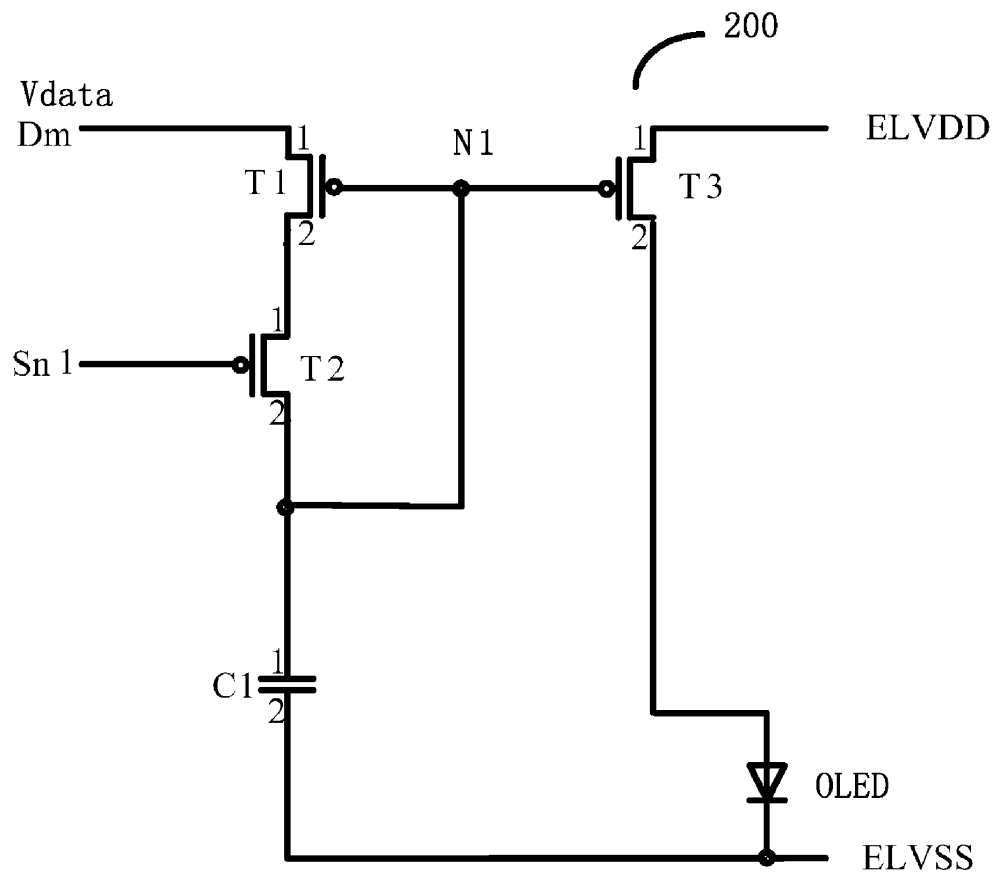
- [0095] 언급해야 할 점은 상기 실시예에 따른 화소회로 중의 제1트랜지스터(T1), 제2트랜지스터(T2), 제3트랜지스터(T3), 제4트랜지스터(T4), 제5트랜지스터(T5), 제6트랜지스터(T6)는 모두 P채널 금속산화물 반도체 트랜지스터를 예로 들어 설명하였다. 본 분야의 기술인원이라면 본 발명의 화소회로 중의 트랜지스터(T1-T6)는 또한 N채널 금속산화물 반도체 트랜지스터로 구현할 수 있음을 이해할 수 있을 것이다.
- [0096] 도 10에서 도시한 것은 본 발명의 실시예의 화소회로를 포함한 능동 매트릭스 유기발광 디스플레이 장치(600)이다.
- [0097] 도 10을 참조하면, 디스플레이 장치(700)는 제1전원(ELVDD), 제2전원 (ELVSS), 스캔 드라이버(702), 데이터 드라이버(703) 및 매트릭스형식으로 배치된 스캔 라인 Sn1, Sn2와 Sn3 및 데이터 라인 D1 내지 Dm의 교차구역에 위치하는 여러 개의 화소회로(701)를 포함한다. 그중, 제1전원(ELVDD)과 제2전원(ELVSS)는 상응하는 행선(n갈래)와 열선(m갈래)을 통하여 여러 개의 화소회로 (701)에게 상응한 전원전압을 제공한다.
- [0098] 매 화소회로(701)는 각각 상응한 스캔 라인(예를 들면 Sn2, Sn2와 Sn3)과 데이터 라인에 결합한다. 예를 들면 제i행과 제j열의 화소회로 (701)는 제i행의 스캔 라인(Si1, Si2)과 (Si3) 및 제j행의 데이터 라인 (Dj)에 결합한다.
- [0099] 스캔 드라이버(702)는 외부에서 제공(예를 들면 한 타이머 제어유닛에서 제공)하는 스캔신호와 상응하는 스캔신호를 발생시키며 스캔제어기(702)가 발생한 스캔신호를 각각 스캔 라인(Si1)내지 (Sin)를 통하여 순서에 따라 화소회로(701)에 제공한다.
- [0100] 데이터 드라이버(703)는 외부에서 제공(예를 들면 한 타이머 제어유닛에서 제공)하는 데이터와 데이터 제어신호와 상응하는 데이터 신호를 발생시키며, 데이터 드라이버(703)에서 발생한 데이터 신호를 데이터 라인(D1) 내지 (Dm)를 통하여 스캔신호와 동기화하여 화소회로(701)에 제공한다. 그중, 화소회로(701)는 상기 어느 하나의 실시예에서 보여준 화소회로일 수 있다. 이해할 수 있는 것은, 화소회로의 실시예가 다름에 따라, 각 행 스캔 라인의 수량도 상응하게 다르게 설정할 수 있다.
- [0101] 특정된 예시 실시예를 결부하여 본 발명을 설명하였지만 본 발명은 공개된 실시예에만 제한된 것이 아니며, 이와 반대로 본 발명은 특허청구항 및 그 동등물의 기술적 사상과 범위 내에 포함된 각종 수정과 동등한 배치를 포함하고 있다고 이해해야 할 것이다.
- [0102] 상기 실시예는 단지 본 발명 과제의 해결 수단을 설명한 것으로서 그에 한정되지 아니하며, 비교적 훌륭한 실시예를 참조하여 본 발명에 대한 상세한 설명을 하였음에도 불구하고 그 어떤 소속기술 분야의 통상적인 지식을 구비한 자라면 본 발명의 기술적 사상과 범위를 벗어나지 않는 한 약간의 변동과 수식을 실행할 수 있으므로, 본 발명의 보호범위는 특허청구범위에 따라 정해진 것으로 보아야 한다.

도면

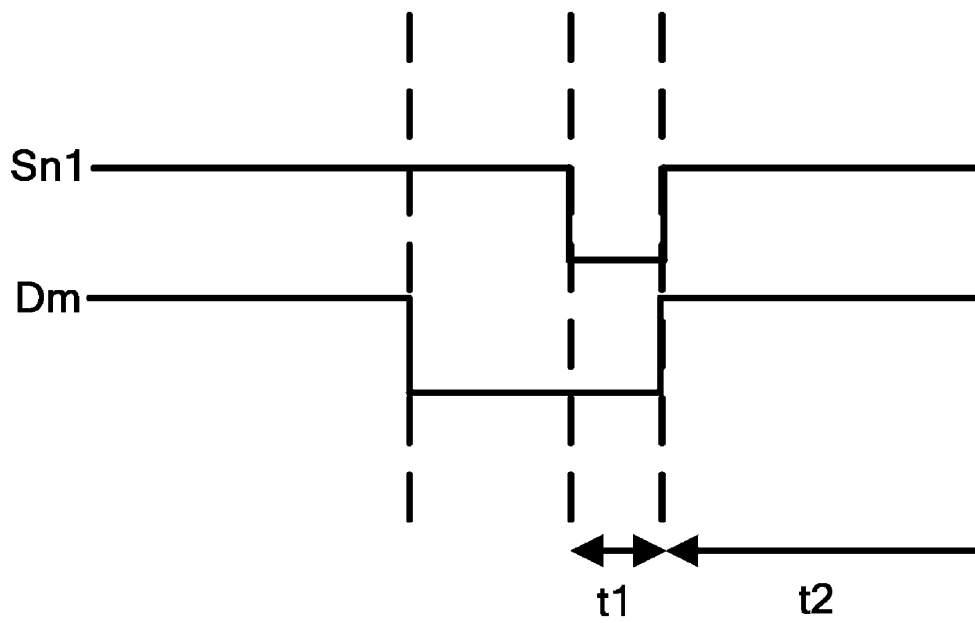
도면1



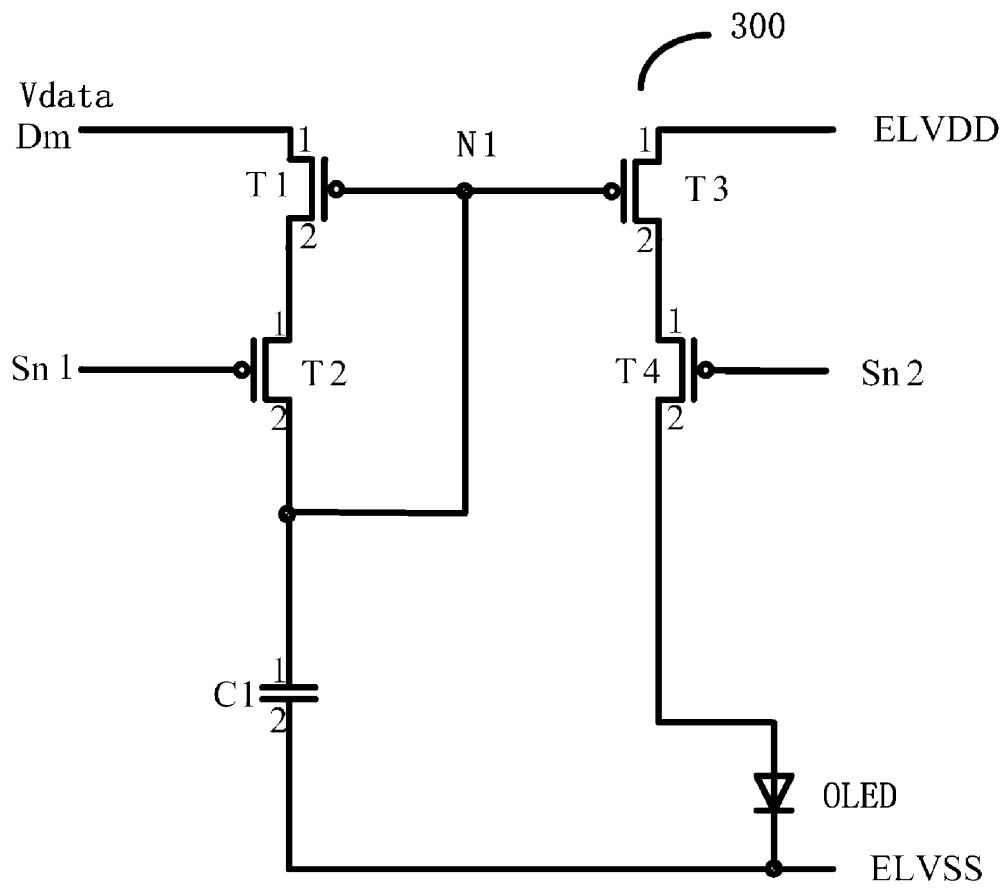
도면2



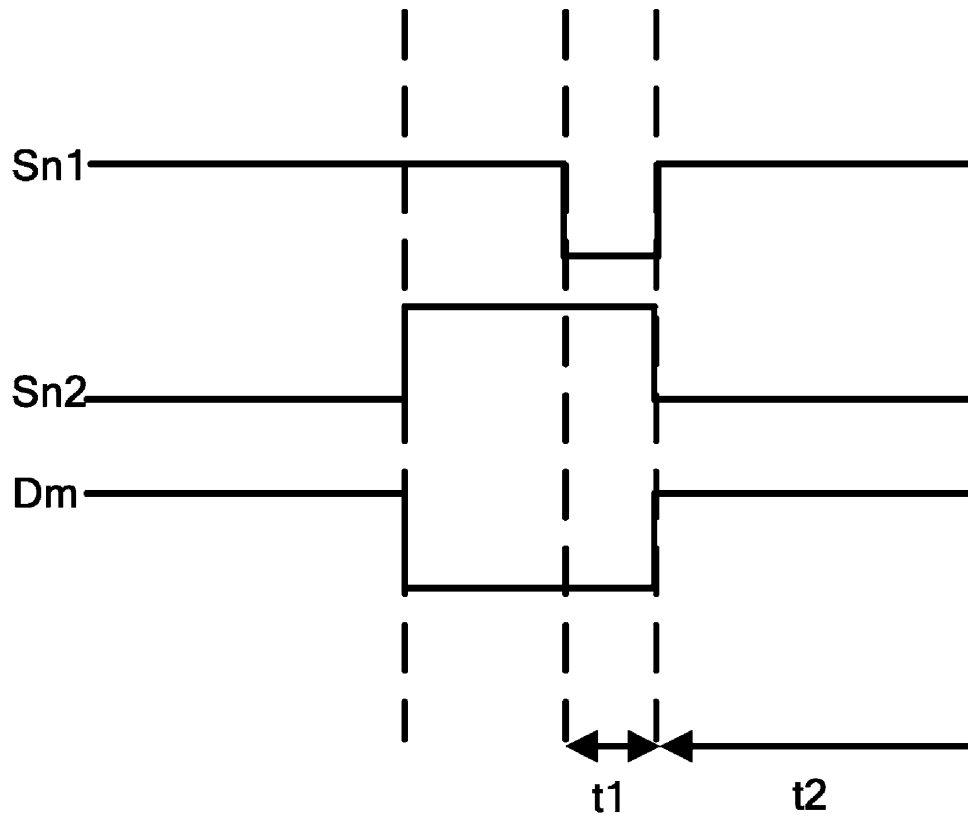
도면3



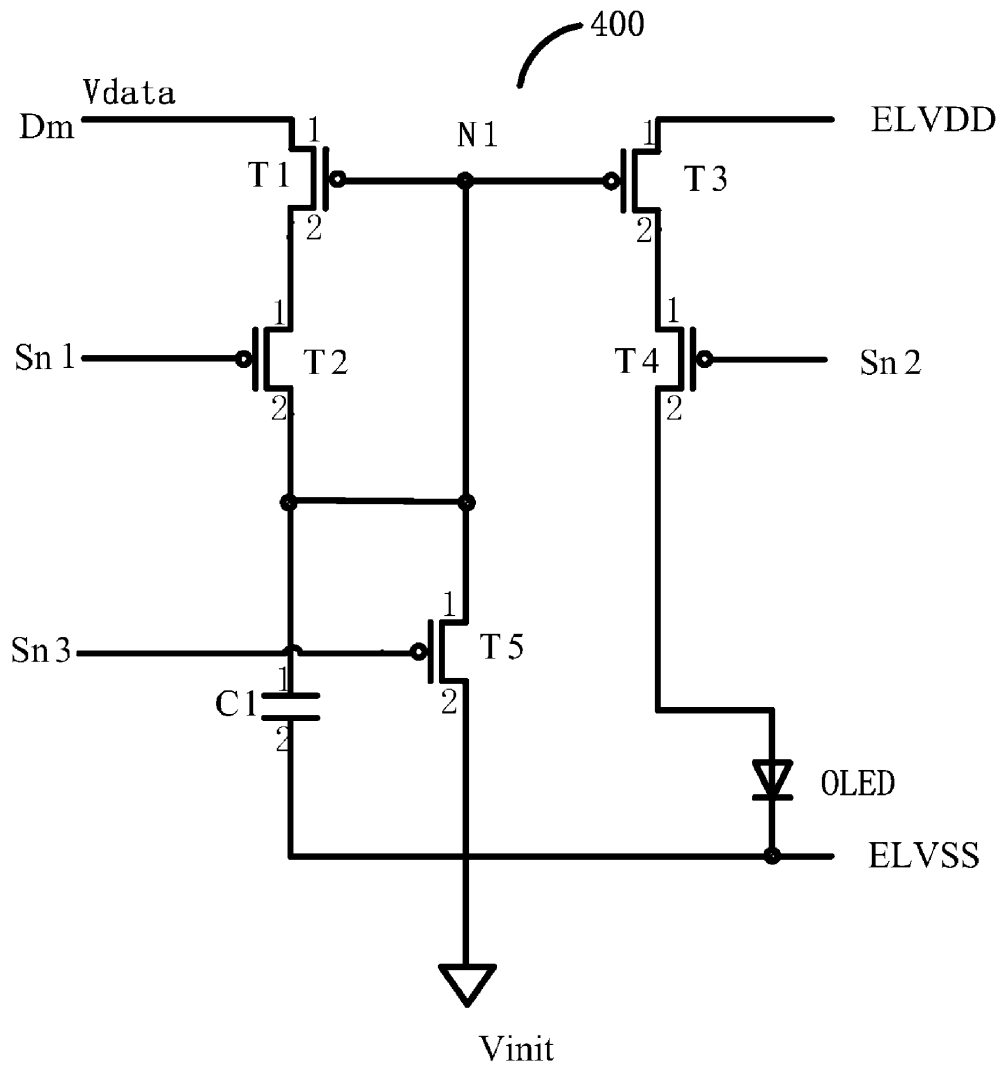
도면4



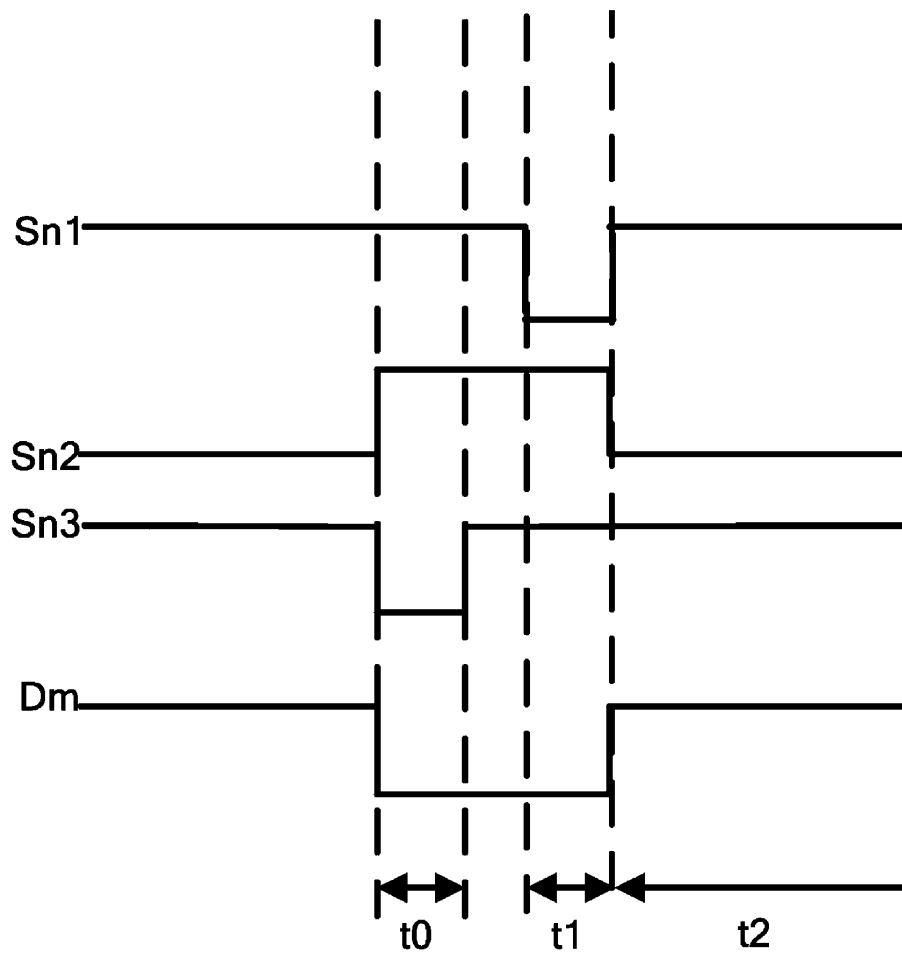
도면5



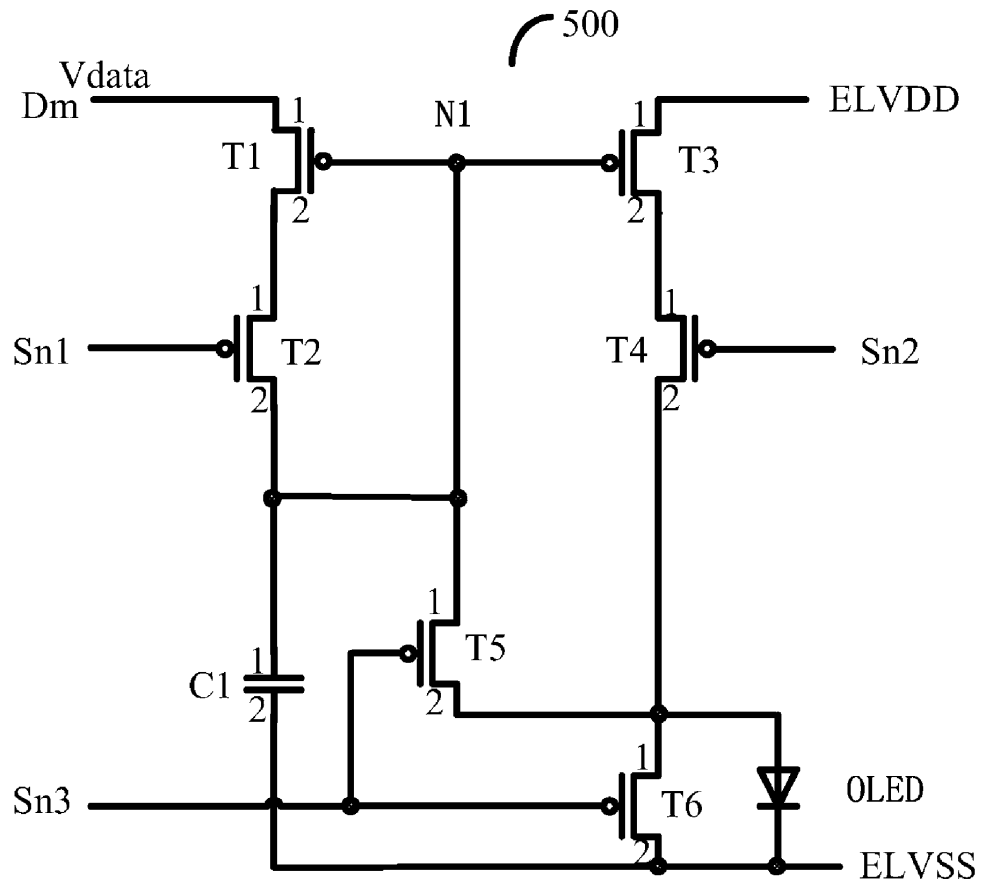
도면6



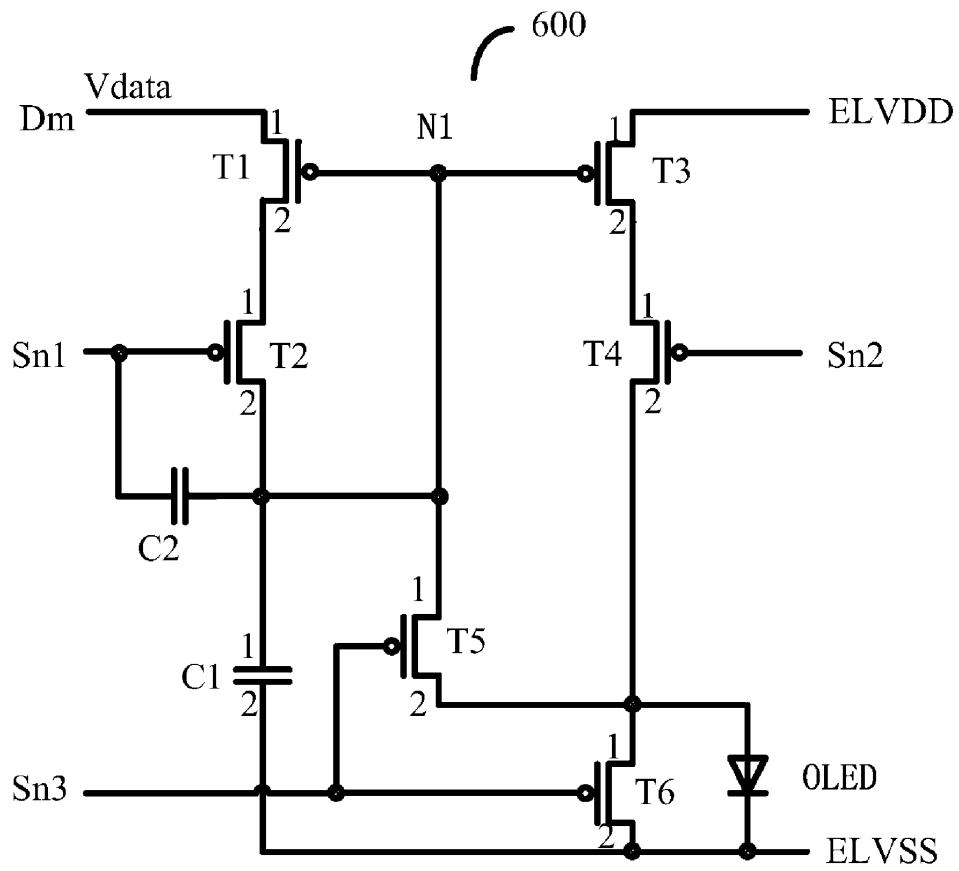
도면7



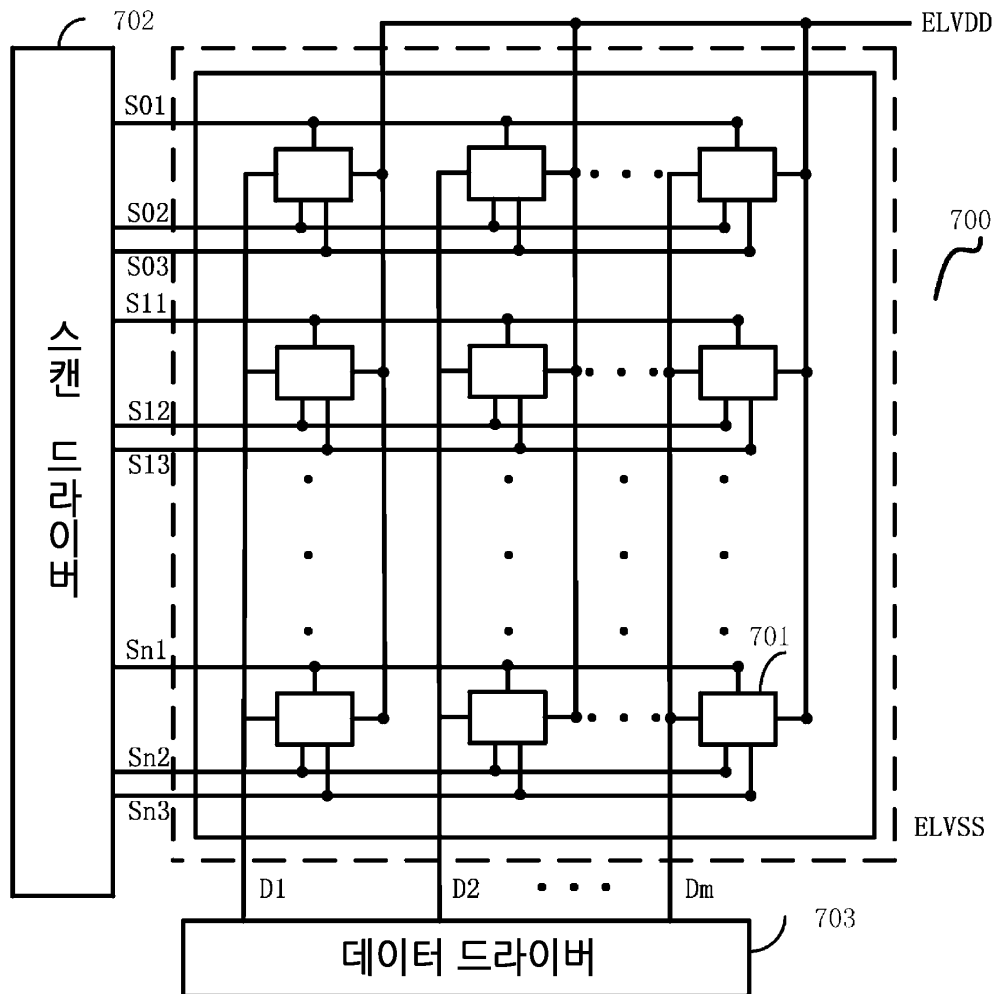
도면8



도면9



도면10



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 10

【변경전】

상기 화소회로는 제1트랜지스터, 제2트랜지스터, 제3트랜지스터, 저장 콘덴서와 유기발광 다이오드를 포함하고

【변경후】

화소회로는 제1트랜지스터, 제2트랜지스터, 제3트랜지스터, 저장 콘덴서와 유기발광 다이오드를 포함하고

专利名称(译)	标题：像素电路，显示装置及其驱动方法		
公开(公告)号	KR101678333B1	公开(公告)日	2016-12-06
申请号	KR1020157020583	申请日	2013-12-20
[标]申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司 昆山国显光电有限公司		
申请(专利权)人(译)	昆山新型平板显示技术中心ssioh，萨尔瓦多孵化园. 诺克斯光电昆山高清ssioh，萨尔瓦多孵化园.		
当前申请(专利权)人(译)	昆山新型平板显示技术中心ssioh，萨尔瓦多孵化园. 诺克斯光电昆山高清ssioh，萨尔瓦多孵化园.		
[标]发明人	ZHU HUI 주후이 QIU YONG 치우용 HUANG XIUQI 후앙시우치 GAO XIAOYU 가오시아오유 HU SIMING 후시밍 HAN ZHENZHEN 한젠젠		
发明人	주,후이 치우,용 후앙,시우치 가오,시아오유 후,시밍 한,젠젠		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3233 G09G2320/043 G09G2310/0262 G09G3/3258 G09G3/3291 G09G2300/0814 G09G2300/0819 G09G2300/0842 G09G2300/0852 G09G2300/0861 G09G2310/0251 G09G2330/028		
代理人(译)	Jocheolhyeon 黄某大雄 Gimjaecheon		
优先权	201210587996.1 2012-12-31 CN		
其他公开文献	KR1020150103186A		
外部链接	Espacenet		

摘要(译)

像素电路包括第一电源ELVDD，第二电源ELVSS，有机发光二极管OLED，第一电容器C1，第二晶体管T2和第三晶体管T3。第一晶体管T1补偿第三晶体管T3的阈值电压。像素电路的驱动方法依次将扫描信号施加到扫描线 (Sn1，Sn2，Sn3) 中的像素电路，以驱动像素电路的发光。像素电路及其驱动方法可以改善有源矩阵有机发光二极管的响应特性，使得显示装置可以显示具有均匀图像质量的图像。 缝后

