



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년09월23일
(11) 등록번호 10-1659665
(24) 등록일자 2016년09월19일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/52 (2006.01)
(21) 출원번호 10-2014-0160885
(22) 출원일자 2014년11월18일
심사청구일자 2014년11월18일
(65) 공개번호 10-2015-0061572
(43) 공개일자 2015년06월04일
(30) 우선권주장
JP-P-2013-244958 2013년11월27일 일본(JP)
(56) 선행기술조사문헌
US20060220056 A1
KR1020110048686 A
KR1020130009520 A
JP2010027934 A

(73) 특허권자
가부시키가이샤 재팬 디스플레이
일본국 도쿄토 미나토쿠 니시신바시 3쵸메 7반 1
고
(72) 발명자
오하라, 히로키
105-0003 일본국 도쿄토 미나토쿠 니시신바시 3쵸
메 7반 1고 가부시키가이샤 재팬 디스플레이 내
사토, 토시히로
105-0003 일본국 도쿄토 미나토쿠 니시신바시 3쵸
메 7반 1고 가부시키가이샤 재팬 디스플레이 내
(74) 대리인
특허법인청맥

전체 청구항 수 : 총 7 항

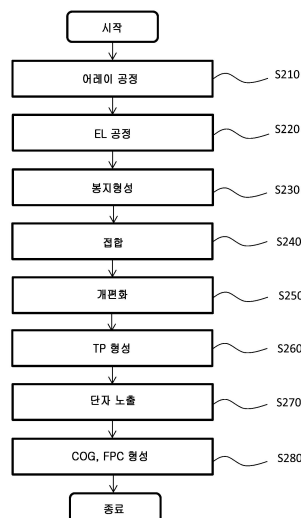
심사관 : 퇴_김한수

(54) 발명의 명칭 유기 EL 표시장치 및 그 제조 방법

(57) 요약

본 발명의 과제는, 수율을 향상시키고, 또한 화질을 향상시킨 유기 EL 표시장치 및 그 제조 방법을 제공하는 것이다. 본 발명은, 유기 EL 발광층을 포함하는 복수의 화소를 구비하는 표시부와, 유기 EL 발광층에 접속된 복수의 단자를 구비하는 단자부를 구비하는 유기 EL 표시장치의 제조 방법이며, 제1 기판 상에 각 화소에 대응시켜 TFT 구동회로층 및 TFT 구동 회로층에 접속된 복수의 단자를 형성하고, TFT 구동 회로층 상에 TFT 구동 회로층에 접속된 유기 EL 발광층을 형성하고, 유기 EL 발광층 상에 봉지막을 형성하고, 제1 기판에 대향하는 위치에, 상기 표시부를 덮는 제2 기판을 접착하고, 제2 기판 상에 터치 패널의 센서 기판 및 전극층을 형성하고, 상기 센서 기판 및 상기 전극층의 상방에서 에칭 처리를 행함으로써, 상기 봉지막의 일부를 제거하여 상기 복수의 단자를 노출시키는 것을 포함한다.

대표도 - 도3



명세서

청구범위

청구항 1

유기 EL 발광층을 포함하는 복수의 화소를 구비하는 표시부와, 상기 유기 EL 발광층에 각각 접속된 복수의 단자를 구비하는 단자부를 구비하는 유기 EL 표시장치 제조 방법이며,

제1 기판 상에 상기 복수의 화소에 각각 대응시켜 TFT 구동 회로층 및 상기 TFT 구동 회로층에 접속된 상기 복수의 단자를 각각 형성하고,

상기 TFT 구동 회로층 상에 상기 TFT 구동 회로층에 각각 접속된 상기 유기 EL 발광층을 형성하고,

상기 유기 EL 발광층 상에 봉지막을 형성하고,

상기 제1 기판에 대향하는 위치에, 상기 표시부를 덮는 제2 기판을 접착하고,

상기 제2 기판 상에 터치 패널의 센서 기판 및 전극층을 형성하고,

상기 전극층을 최상층으로 한 상태에서 상방에서 에칭 처리를 실시하는 것에 의해, 상기 봉지막의 일부를 제거하여 상기 복수의 단자를 노출시키는 것을 특징으로 하는 유기 EL 표시장치의 제조 방법.

청구항 2

제1항에 있어서,

상기 전극층에 포함되는 전극을, ITO를 이용하여 형성하는 것을 특징으로 하는 유기 EL 표시장치의 제조 방법.

청구항 3

제1항 또는 제2항에 있어서,

상기 전극층을 형성하는 것은, 상기 전극층에 포함되는 전극과 외부 회로를 접속하는 인회 배선을 형성하는 것을 포함하고,

상기 인회 배선은, 상기 전극에 이용되는 재료보다도 고도전성의 재료를 이용하는 것을 특징으로 하는 유기 EL 표시장치의 제조 방법.

청구항 4

제3항에 있어서,

상기 인회 배선과 상기 제1 기판의 이면을 전기적으로 접속하는 고열전도성의 필름을 형성하는 것을 더 포함하는 것을 특징으로 하는 유기 EL 표시장치의 제조 방법.

청구항 5

제1항에 있어서,

상기 센서 기판의 표면에는 상기 에칭 처리에 의해 복수의 오목부가 형성되는 것을 특징으로 하는 유기 EL 표시장치의 제조 방법.

청구항 6

삭제

청구항 7

제2항에 있어서,

상기 에칭 처리에 불소계 가스를 이용하는 것을 특징으로 하는 유기 EL 표시장치의 제조 방법.

청구항 8

제7항에 있어서,

상기 봉지막으로, 질화 실리콘막을 이용하는 것을 특징으로 하는 유기 EL 표시장치의 제조 방법.

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

발명의 설명

기술 분야

[0001] 본 발명은 유기 EL(electro-luminescence) 발광층의 봉지 수단을 구비한 유기 EL 표시장치 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 최근, 디스플레이 패널의 박형화, 고휘도화, 고속화를 목적으로, 유기 EL 표시장치의 개발이 이루어지고 있다. 유기 EL 표시장치는, 유기 발광 다이오드 (organic light-emitting diode)로 구성된 화소를 구비한 표시장치이다. 기계적인 동작이 없기 때문에 반응 속도가 빠르고, 각 화소 자체가 발광하기 때문에 고휘도 표시가 가능해짐과 동시에, 백라이트가 불필요하게 되어 박형화가 가능해 지므로, 차세대 표시장치로 기대되고 있다.

[0003] 도 1은, 유기 EL 표시장치(10)의 적층 구조의 일 예를 도시하는 종단면도이다. 도 1에 도시하는 바와 같이, 유기 EL 발광층(1)은, 유리 등의 경질한 기판(2) 상에 형성된다. 유기 EL 발광층(1)은, 도 1에 있어서는 상세한 도시를 생략하였으나, 예를 들어, 기판(2) 측으로부터 순서대로, TFT(Tin Film Transistor) 구동 회로층, 반사 전극, 정공 주입층, 정공 수송층, 발광층, 전자 수송층, 전자 주입층, 투명 전극이 적층되는 것으로 구성될 수 있다.

[0004] 유기 EL 발광층(1)은, 분위기 중의 수분에 노출되면 급속히 열화하기 때문에, 외기로부터 밀폐될 필요가 있다. 그래서, 도 1에 도시하는 바와 같이, 유기 EL 발광층(1)의 표면은, 예를 들어, CVD성막된 질화 실리콘(SiN) 막 등으로 이루어진 투명한 봉지막(3)에 의해서 덮여져 있다. 또한, 봉지막(3)의 표면은 투명한 수지(4,5)에 의해 덮여 있을 수도 있다. 이하에서는, 도 1에 도시하는 유기 EL 발광층(1) 및 봉지막(3)이 형성된 기판(7)을 「제1 기판(7)」으로 한다. 이와 같은 제1 기판(7) 상에, 수지(4,5)를 개재하여 유리 등의 경질 투명 부재로 이루어진 대향 기판(6)이 접촉되는 것으로 유기 EL 표시장치(10)가 구성된다.

[0005] 이와 같은 구성을 구비한 유기 EL 표시장치(10)는, 도 2에 도시하는 바와 같이, 화상을 표시하기 위한 영역으로서 유기 EL 발광층(1)을 포함하는 복수의 화소가 배치되는 표시부(12)와, 외부 회로와 전기적인 접속을 행하는 복수의 단자(13a)가 배치되는 영역인 단자부(13)를 구비한다. 도 2는, 유기 EL 표시장치(10)의 개략 구성을 도

시하는 사시도이며, 표시부(12) 및 단자부(13)를 구비하는 제1 기판(7)의 구성과, 제1 기판(7)에 대향하여 배치되는 제2 기판(8) 및 제3 기판(9)의 구성을 도시한 것이다. 여기에서, 도 2에 도시하는 제2 기판(8) 및 제3 기판(9)은, 도 1에 도시하는 대향 기판(6)에 대응한다. 대향 기판(6)은, 도시한 구성에 한정되지 않고, 유기 EL 표시장치(10)의 사양에 따라 다른 복수의 기판을 포함하여 구성될 수도 있다. 제2 기판(8)은, 개개의 화소에 대응하여 형성된 컬러 필터를 구비한 컬러 필터 기판일 수도 있다. 제3 기판(9)은, 터치 패널 기능을 갖는 센서 디바이스 등을 구비한 터치 패널일 수도 있다.

[0006] 도 2에 도시하는 바와 같이, 단자부(13)에 있어서, 복수의 단자(13a)는, 도 1에 도시하는 봉지막(3), 수지(4,5), 및 제2 기판(8) 및 제3 기판(9)을 포함하는 대향 기판(6)에 덮이지 않고 노출되어 형성된다. 복수의 단자(13a)가 노출된 단부는, 예를 들어, 플렉시블 프린트 회로기판(FPC: Flexible printed circuit) 등의 구동 신호를 공급하는 외부 회로에 접속된다. 또한, 복수의 단자(13a)는, 기판(2) 상에 형성된 배선 등을 개재하여 유기 EL 발광층(1)에 접속된다.

[0007] 이와 같이, 유기 EL 표시장치(10)의 제조 공정에 있어서, 유기 EL 발광층(1)을 덮는 봉지막(3)이 기판(2)의 전면을 덮어 형성되는 경우, 단자부(13)에 있어서 복수의 단자(13a)를 봉지막(3)에서 노출시키는 처리(이하, 「단자 노출」이라고도 한다.)를 행할 필요가 있다.

[0008] 복수의 단자(13a)를 노출시키는 방법으로는, 종래, 단자부(13) 상에 봉지막(3)을 형성한 후, 테이프 박리나 에칭(드라이 또는 웨트)에 의해 단자부(13) 상의 봉지막(3)을 제거하는 방법이 알려져 있다. 단자부(13) 상의 봉지막(3)을 에칭에 의해 제거하는 경우, 제1 기판(7)에 제2 기판(8)을 접합한 후, 에칭을 행한다. 이에 의해, 단자부(13) 이외는 제2 기판(8) 자체가 하드 마스크가 되기 때문에, 표시부(12)의 봉지막(3)을 에칭하지 않고, 단자부(13)의 봉지막(3)을 제거할 수 있다.

[0009] 여기에서, 봉지막(3)에는, 예를 들어, 5 μ m 이하의 SiN막, 또는 1 μ m 정도의 아크릴 적층막(예를 들어, SiN/유기 수지막(아크릴)/ SiN, SiN/SiO(또는 a/Si)/유기 수지막(아크릴)/SiN)을 이용할 수 있다. 이와 같은 SiN막 또는 아크릴 적층막으로 이루어진 봉지막(3)에 대하여 플라즈마를 이용한 에칭 처리를 행하면, 제1 기판(7)에 형성된 유기 EL 발광층(1)에, 열에 의한 대미지를 줄 우려가 있었다. 예를 들어, 제1 기판(7)의 온도가 100℃ 이상이 되면, 유기 EL 발광층(1)에 포함되는 유기 EL 재료에는 열화나 결정화가 생기고, 유기 EL 표시장치(10)의 신뢰성을 손상시킬 우려가 있었다.

[0010] 이와 같은 열에 의한 표시장치로의 영향을 저감시키기 위해서, 종래의 표시장치에는, 예를 들어, 발광 패널과 확산판 사이에, 선 형상 또는 메쉬 형상의 금속재로 이루어진 방열판을 배치하는 구성으로 하는 것이 있다(예를 들어, 특허문헌 1 「특허공개 2007-328339호 공보」 참조).

[0011] 그러나, 상술한 종래의 표시장치와 같이, 발광 패널 측에 방열판을 구비한 구성의 경우에는, 방열판에 의해 유기 EL 발광층(1)에 대한 열의 영향을 저감시킬 수 없는 우려가 있었다. 즉, 발광 패널에 대응하는 제1 기판(7)에 형성된 봉지막(3)을 에칭하는 것에 의해 제거하여 단자 노출의 처리를 행하는 경우, 접촉된 제2 기판(8) 측에서 에칭 처리를 행하기 때문에, 제2 기판(8)을 통해 유기 EL 발광층(1)으로 열이 전해질 우려가 있었다.

[0012] 또한, 이와 같은 에칭법을 이용하지 않고, 예를 들어, 박리법에 의해 단자부(13)를 덮는 봉지막(3)을 제거하는 경우는, 박리 경계가 불균일해지고, 박리 잔류물이 생길 우려가 있었다. 또한, 단자부(13)를 덮지 않는 봉지막(3)을, 마스크를 이용하여 형성하는 경우, 마스크의 크리닝에 별도의 공정이 필요하게 되고, 위치 맞춤에는 높은 정밀도가 요구되기 때문에, 제조 공정이 복잡화하고, 수율이 저하될 우려가 있었다.

발명의 내용

해결하려는 과제

[0013] 본 발명은, 간단한 제조 공정에 의해, 종래의 제조 공정을 대폭으로 변경하지 않고, 수율을 향상시켜 제조할 수 있는 유기 EL 표시장치 및 그 제조 방법을 제공하는 것을 과제로 한다.

과제의 해결 수단

[0014] 본 발명의 일 실시예에 따른 유기 EL 표시장치의 제조 방법은, 유기 EL 발광층을 포함하는 복수의 화소를 구비하는 표시부와, 상기 유기 EL 발광층에 각각 접속된 복수의 단자를 구비하는 단자부를 구비하는 유기 EL 표시장치 제조 방법이며, 제1 기판 상에 상기 복수의 화소에 각각 대응시켜 TFT 구동 회로층 및 상기 TFT 구동 회로층에 접속된 상기 복수의 단자를 각각 형성하고, 상기 TFT 구동 회로층 상에 상기 TFT 구동 회로층에 각각 접속된

상기 유기 EL 발광층을 형성하고, 상기 유기 EL 발광층 상에 봉지막을 형성하고, 상기 제1 기판에 대향하는 위치에, 상기 표시부를 덮는 제2 기판을 접착하고, 상기 제2 기판 상에 터치 패널의 센서 기판 및 전극층을 형성하고, 상기 센서 기판 및 상기 전극층의 상방에서 에칭 처리를 실시하는 것에 의해, 상기 봉지막의 일부를 제거하여 상기 복수의 단자를 노출시키는 것을 포함한다. 상기 에칭 처리는, 상기 센서 기판 또는 상기 전극층을 마스크로 상기 봉지막을 에칭하는 처리일 수도 있다.

[0015] 상기 전극층에 포함되는 전극은, ITO를 이용하여 형성할 수도 있다. 그 경우, 상기 에칭 처리에 불소계 가스를 이용할 수도 있다. 또한, 봉지막으로, 질화 실리콘막을 이용할 수도 있다.

[0016] 상기 전극층을 형성하는 것은, 상기 전극층에 포함되는 전극과 외부 회로를 접속하는 인회 배선을 형성하는 것을 포함하고, 상기 인회 배선은, 상기 전극에 이용되는 재료보다도 고도전성의 재료를 이용할 수 있다.

[0017] 상기 인회 배선과 상기 제1 기판의 이면을 전기적으로 접속하는 고열전도성의 필름을 형성할 수 있다.

[0018] 상기 센서 기판의 표면에는 상기 에칭 처리에 의해 복수의 오목부가 형성될 수 있다.

[0019] 또한, 본 발명의 일 실시예에 따른 유기 EL 표시장치는, 유기EL 발광층을 포함하는 화소를 구비하는 표시부와, 상기 유기 EL 발광층에 각각 접속된 복수의 단자를 구비하는 단자부를 구비하는 제1 기판과, 상기 제1 기판에 대향하는 위치에, 상기 표시부를 덮어 배치된 제2 기판과, 상기 제2 기판 상에 배치된 센서 기판 및 전극층을 포함하는 터치 패널을 구비하고, 상기 센서 기판의 표면에는 복수의 오목부를 구비한다. 상기 복수의 오목부는, 상기 전극층의 형상을 따라 형성될 수도 있다. 상기 센서 기판에 불소가 첨가될 수도 있다.

발명의 효과

[0020] 본 발명의 유기 EL 표시장치가 제조 방법에 따르면, 간단한 제조 공정에 의해 제조 원가를 저감하면서, 수율을 향상시키고, 또한 화질을 향상시킨 유기 EL 표시장치를 제공할 수 있다.

도면의 간단한 설명

[0021] 도 1은 본 발명의 일 실시예에 따른 유기 EL 표시장치의 적층 구조의 개략 구성을 나타내는 단면도이다.

도 2는 본 발명의 일 실시예에 따른 유기 EL 표시장치의 개략 구성을 도시하는 사시도이다.

도 3은, 본 발명의 일 실시예에 따른 유기 EL 표시장치의 제조 공정을 도시하는 흐름도이다.

도 4는 본 발명의 일 실시예에 따른 유기 EL 표시장치의 개략 구성을 도시하는 단면도이다.

도 5는, 본 발명의 일 실시예에 따른 유기 EL 표시장치의 개략 구성을 도시하는 단면도이다.

도 6은 본 발명의 일 실시예에 따른 유기 EL 표시장치의 제조 공정을 설명하기 위한 도면이다.

도 7은 본 발명의 일 실시예에 따른 유기 EL 표시장치의 제조 공정을 설명하기 위한 도면이다.

도 8은 본 발명의 일 실시예에 따른 유기 EL 표시장치의 제조 공정을 설명하기 위한 도면이다.

도 9는 본 발명의 일 실시예에 따른 유기 EL 표시장치의 개략 구성을 도시하는 단면도이다.

도 10은 종래의 유기 EL 표시장치의 제조 공정을 도시하는 흐름도이다.

발명을 실시하기 위한 구체적인 내용

[0022] 이하, 도면을 참조하여 본 발명의 실시예를 상세히 설명한다. 또한, 본 발명은 이하의 실시예에 한정되는 것은 아니며, 그 요지를 이탈하지 않는 범위에서 다양하게 변경 가능한 것은 당연한 것이다.

[0023] (유기 EL 표시장치(10)의 구성)

[0024] 먼저, 도 1 및 도 2를 참조하고, 본 발명의 일 실시예에 따른 유기 EL 표시장치(10)의 개략 구성에 대하여 설명한다. 도 1은, 유기 EL 표시장치(10)의 적층 구조의 개략 구성을 도시하는 단면도이다. 도 2는, 유기 EL 표시장치(10)의 개략 구성을 도시하는 사시도이다. 또한, 도 1 및 도 2를 참조하여 상술한 구성에 대해서는, 이하, 그 상세한 설명을 생략한다.

[0025] 도 1에 도시하는 바와 같이, 본 발명의 일 실시예에 따른 유기 EL 표시장치(10)는, 유기 EL 발광층(1)을 포함하

는 복수의 화소가 배치된 제1 기판(7)과, 제1 기판(7)에 대향하여 배치되는 대향 기판(6)을, 댐재(4) 및 충전재(5)를 개재하여 접합한 구성을 갖는다. 이 때, 유기 EL 발광층(1)은, 봉지막(3)에 의해 덮여져 형성된다.

[0026] 또한, 도 2에 도시하는 바와 같이, 유기 EL 표시장치(10)는, 유기 EL 발광층(1)을 포함하는 복수의 화소가 배치된 표시부(1,2)와, 외부 소자의 전기적인 접속을 행하기 위한 복수의 단자(13a)가 배치되는 영역인 단자부(13)를 포함한다. 단자부(13)에 있어서, 봉지막(3)은, 복수의 단자(13a)가 노출되도록 그 일부가 제거되어 형성된다.

[0027] 이와 같은 구성을 구비하는 본 발명의 일 실시예에 따른 유기 EL 표시장치(10)의 제조 공정에 대하여, 이하, 도 3 내지 도 9를 참조하여 설명한다. 또한, 본 발명의 일 실시예에 따른 유기 EL 표시장치(10)의 비교로, 도 10에 도시하는 종래의 유기 EL 표시장치의 제조 공정을 참조하여 설명한다.

[0028] (유기 EL 표시장치(10)의 제조 공정)

[0029] 도 3은, 본 발명의 일 실시예에 따른 유기 EL 표시장치(10)의 제조 공정을 도시하는 흐름도이다. 도 4 및 도 5는, 본 발명의 일 실시예에 따른 유기 EL 표시장치(10)의 개략 구성을 도시하는 단면도이며, 도 2에 도시하는 A-A' 선의 단면도에 대응한다. 도 6 내지 도 8은, 본 발명의 일 실시예에 따른 유기 EL 표시장치(10)의 제조 공정을 설명하기 위한 도이다. 도 9는, 본 발명의 일 실시예에 따른 유기 EL 표시장치(10)의 개략 구성을 도시하는 단면도이며, 도 2에 도시하는 B-B' 선의 단면도에 대응한다. 도 10은, 종래의 유기 EL 표시장치의 제조 공정을 도시하는 흐름도이다. 이하, 도 3에 도시하는 흐름도를 토대로, 본 발명의 일 실시예에 따른 유기 EL 표시장치(10)의 제조 공정을 순서대로 설명한다.

[0030] (1) 어레이 공정(S210)

[0031] 먼저, 도 3에 도시하는 어레이 공정(S210)에 있어서, 제조용 기판(미도시) 상에, 각 유기 EL 표시장치(10)의 형성 영역에 대응시켜, 각각 복수의 배선 및 복수의 배선에 각각 접속되는 발광 제어 소자(TFT)를 구비하는 TFT 구동 회로층을 형성한다. 여기에서, 제조용 기판은, 후술하는 공정에 있어서 복수의 유기 EL 표시장치(10)가 개편화되어서 취출되는 기판이며, 각 유기 EL 표시장치(10)에 있어서는 도 1에 도시하는 기판(2)에 대응한다.

[0032] TFT 구동 회로층은, 각 화소에 포함되는 유기 EL 발광층(1)의 발광을 제어하는 발광 제어 소자를 포함한다. 발광 제어 소자는, 각 화소의 선택 및 발광량의 조정을 행하는 구동 회로(X드라이버, Y드라이버, 시프트 레지스터 등)와, 각 구동 회로에 전원 전압이나 구동 신호를 공급함과 동시에 접지로의 접지를 행하는 복수의 배선에 접속된다.

[0033] TFT 구동 회로층 상에는, 예를 들어, 평탄화막으로, CVD법에 의해 산화 실리콘이나 질화 실리콘 등으로 이루어진 절연층(미도시)을 형성한다. 절연층 상에는, 도 2에 도시하는 단자부(13)에 대응하는 영역에, 복수의 단자(13a)를 형성한다. 복수의 단자(13a)는, 절연층 내부에 형성된 콘택트 홀 및 콘택트 홀 내에 형성된 배선 등을 개재하여 각 발광 제어 소자에 접속되어 있는 배선 패턴의 단부에 각각 접속된다.

[0034] (2) EL 공정(S220)

[0035] 다음으로, EL 공정(S220)에 있어서, 상술한 유기 EL 발광층(1) 중, TFT 구동 회로층을 제외한, 예를 들어, 반사 전극, 정공 주입층, 정공 수송층, 발광층, 전자 수송층, 전자 주입층, 투명 전극이 적층된 구조를 형성한다. 유기 EL 발광층(1)은, 도 2에 도시하는 표시부(12)에 대응하는 영역에, 각 화소에 대응시켜, 공지의 방법을 이용하여 형성한다.

[0036] (3) 봉지 형성(S230)

[0037] 다음으로, 봉지 형성의 공정(S230)에 있어서, 유기 EL 발광층(1) 및 복수의 단자(13a)를 덮는 봉지막(3)을 형성한다. 봉지막(3)에는, 5 μ m 이하의 질화 실리콘(SiN) 후막, 또는 1 μ m정도의 아크릴 적층막(SiN/유기 수지막(아크릴)/SiN이나 SiN/SiO₂(or a-Si)/유기 수지막(아크릴)/SiN)을 형성한다. 봉지막(3)은, CVD법 등의 공지의 방법을 이용하여 제조용 기판의 전면을 덮어 형성한다. 또한, 여기까지의 구성이, 도 1에 도시하는 제1 기판(7)의

구성에 대응한다.

- [0038] 질소나 수분으로부터 유기 EL 발광층(1)을 보호하는 봉지막(3)은, 단층 구조나 적층 구조가 적용된다. 단층 구조에서는 질화 실리콘(SiN)이 이용되고, 5 μ m 이하의 막 두께로 형성된다. 한편, 적층 구조에서는 2층 적층 구조, 3층 적층 구조 및 그들의 반복 구조가 이용된다. 일 예로, 3층 적층 구조에서는, 제1 무기막/수지/제2 무기막이 이용되고, 제1 무기막과 유기 수지막의 사이에, 박막의 무기막을 더 형성할 수 있다. 제1 무기막 및 제2 무기막에는 SiN 함유 무기막이 적합하고, 구체적으로는 SiN, SiOM(SiOxNy), SiO₂(SiOx)가 있다. 또한, 수지는, 유기 수지로는 아크릴 수지, 폴리 이미드 수지, 에폭시 수지 등이 적합하고, 무기 수지로는, 실록산 등의 실리콘 수지 등이 적합하다. 예를 들어, 막 두께는, Si 함유 무기막으로 200 ~ 600nm, 유기 수지로는 200 ~ 800nm가 적합하다.
- [0039] 다음으로 봉지막(3)이 형성된 제조용 기판 상에, 경화 전의 점도가 비교적 높은 수지를 디스펜서에 의해 도포하여 댜재(4)를 형성한다. 댜재(4)는, 예를 들어, 에폭시계 수지, 아크릴계 수지 등의, UV경화형 또는 열경화형의 투명 수지를 이용하여 형성할 수 있다. 댜재(4)는, 표시부(12)와 단자부(13)의 사이의 경계 부재, 및 인접하는 복수의 유기 EL 표시장치(10) 사이의 경계 부재로 기능하는 댜크층이다. 그 때문에, 댜재(4)의 형상은, 표시부(12)를 둘러싸는 액자 형상으로 할 수도 있다. 댜재(4)를 표시부(12)와 단자부(13)의 사이에 형성하는 것으로, 후술하는 제조 공정에 있어서 댜재(4)의 내측에 충전되는 충전재(5)가 단자부(13)에 유출하지 않도록 구성할 수 있다. 이와 같이, 댜재(4)는, 충전재(5)의 영역을 확정하는 것일 수도 있으므로, 댜재(4)에 이용하는 수지는 충전재(5)에 이용하는 수지보다도 경화 전의 점도가 높은 수지를 이용하도록 한다.
- [0040] 이와 같이 형성된 복수의 댜재(4)의 내측의 표시부(12) 상에, 각각 충전재(5)로 경화 전의 점도가 비교적 낮은 수지를 소정의 피치로 점 형상으로 적하한다. 충전재(5)로는, 예를 들어, 에폭시계 수지, 아크릴계 수지 등의 UV 경화형 또는 열 경화형의 투명수지를 이용할 수 있다.
- [0041] (4) 제1 기판(7)과 제2 기판(8)의 접합(S240)
- [0042] 다음으로, 접합 공정(S240)에 있어서, 감압 하의 챔버 내에서, 제1 기판(7)에 대응하는 제조용 기판 상에, 제2 기판(8)에 대응하는 제조용 기판을 접합하고, 양 기판과 댜재(4)에 의해 둘러싸인 공간 전역에 충전재(5)를 눌러 퍼트리고, 대기압 하에서 댜재(4) 및 충전재(5)를 경화시켜 접착시킨다. 여기에서, 제2 기판(8)에 대응하는 제조용 기판은, 유기 EL 표시장치(10)의 각 화소에 대응시켜 컬러 필터가 형성된 것으로 한다. 컬러 필터는 제2 기판(8)의, 제1 기판(7)과 대향하는 면에 형성된다. 제2 기판(8)에 형성된 각 컬러 필터가, 제1 기판(7) 상의 각 화소 영역에 대응하도록 위치 맞춤을 하면서 제1 기판(7)과 제2 기판(8)을 접합한다.
- [0043] 또한, 도시하지 않지만, 제2 기판(8)에 대응하는 제조용 기판은, 개개의 유기 EL 표시장치(10)의 표시부(12)를 덮는 크기로 구비되고, 또한, 제2 기판(8)의 단자부(13) 측의 단부가 단자부(13) 상을 덮지 않는 형상을 가질 수도 있다. 예를 들어, 제2 기판(8)에 대응하는 제조용 기판은, 도 4에 도시하는 제2 기판(8)과 같이, 단자부(13) 측의 단부가 단자부(13) 상에 돌출하지 않는 형상으로 하고, 제2 기판(8)의 단자부(13) 측의 단과, 센서 기판(11)의 단자부(13) 측의 단이 거의 동일면 상에 갖추어진 형상을 할 수도 있다. 또한, 제2 기판(8)에 대응하는 제조용 기판은, 접합 공정(S240)에 있어서, 제1 기판(7)에 대응하는 제조용 기판의 전면을 덮어 접합된 후, 후술하는 개편화 공정(S250)에 있어서 개개의 유기 EL 표시장치(10)마다 단자부(13) 상을 덮지 않는 형상으로 각각 절단될 수도 있다. 이와 같이, 제2 기판(8)은, 단자부(13) 상에 있어서는 봉지막(3)에서 노출하는 복수의 단자(13a)를 덮지 않는 형상으로 형성한다.
- [0044] 제1 기판(7)에 대응하는 제조용 기판과 제2 기판(8)에 대응하는 제조용 기판을 위치 맞춤을 행하여 접합한 후, 댜재(4) 및 충전재(5)를 경화시키는 것으로, 제1 기판(7)에 대응하는 제조용 기판과 제2 기판(8)에 대응하는 제조용 기판을 서로 접착시킨다. 예를 들어, 댜재(4)에 자외선 경화형의 수지를 이용하고, 충전재(5)에 열경화형의 수지를 이용한 경우에는, 제2 기판(8)을 통하여 댜재(4)에 자외선을 조사한 후, 가열로 내에서 충전재(5)를 열경화할 수도 있다. 이와 같은 접합 공정(S240)에 의해, 제1 기판(7)에 대응하는 제조용 기판과 제2 기판(8)에 대응하는 제조용 기판이 접착된 구조체를 얻을 수 있다.
- [0045] (5) 개편화(S250)
- [0046] 다음으로, 개편화 공정(S250)에 있어서, 스크라이브 브레이크(scribe break) 등의 공지의 방법을 이용하여, 제1

기관(7)에 대응하는 제조용 기관과 제2 기관(8)에 대응하는 제조용 기관이 접촉된 구조체를, 개개의 유기 EL 표시장치(10)에 대응하는 영역마다 각각 절단한다. 또한, 개편화 공정(S250) 후, 도 3에 도시하는 흐름도에는 도시하지 않지만, 유기 EL 표시장치(10)의 사양에 따라 제2 기관(8) 상에 편광판을 형성 할 수도 있다.

[0047] (6) 터치 패널(TP)의 형성(S260)

[0048] 개편화 공정(S250) 후, 제2 기관(8) 상에 각각 터치 패널(9)의 구조 중, 센서 기관(11) 및 ITO층(12)을 형성한다(S260). 본 발명의 일 실시예에 이용되는 터치 패널(9)은, 예를 들어, 저항막 방식 또는 정전 용량 방식의 터치 패널이다. 터치 패널(9)은, 도 4에 도시하는 바와 같이, 센서 기관(11)과, 센서 기관(11) 상에 형성되는 ITO층(12)을 포함한다.

[0049] 터치 패널(9)은, 일반적으로, ITO층(12)을 구비한 센서 기관(11) 상에, 하드 코트 기관(미도시)이 형성되고, 또한 케이스(미도시)가 형성되어 그 구조가 완성된다. 그러나, 본 공정(S260)에 있어서는, 터치 패널(9)의 구조 중, 센서 기관(11) 상에 ITO층(12)이 형성된 구조까지를 형성한다. 따라서, 후술하는 단자 노출의 공정(S270)에 있어서는, ITO층(12)이 최상층에 있는 상태로 봉지막(3)의 에칭 처리가 이루어진다.

[0050] ITO층(12)에는, ITO로 이루어진 투명 전극이 소정의 패턴으로 형성된다. 예를 들어, ITO층(12)에 포함되는 투명 전극이 격자 형상으로 형성되고, 외부IC 등에 의해 제어된다. 또한, 터치 패널(9)에 사용되는 투명 전극이 ITO이기 때문에, 이하, ITO층(12)을 구비하는 구성을 서술하지만, ITO에 한정되지 않고, 센서 기관(11) 상에 형성되는 전극으로, 예를 들어, IZO(Indium Zinc Oxide), Ag와이어(Agwire), Ag나노 입자(Ag nanoparticle), 그래핀(Graphene), CNT(Carbon nanotube) 등의 재료를 이용할 수 있다.

[0051] 센서 기관(11) 및 ITO층(12)은, 제2 기관(8)의 단자부(13) 측의 단에서 돌출하지 않는 형상, 즉, 복수의 단자(13a)의 노출 부분까지 덮지 않는 형상으로 한다. 이와 같이, 센서 기관(11) 및 ITO층(12)을 단자부(13) 상의 단자(13a)를 덮지 않는 형상으로 하는 것으로, 후술하는 단자 노출 공정(S270)에 있어서, 단자부(13) 상의 봉지막(3)을 제거하는 것을 물리적으로 저해하지 않는 형상으로 할 수 있다.

[0052] 예를 들어, 센서 기관(11) 및 ITO층(12)은, 도 4에 도시하는 바와 같이, 제2 기관(8)의 단자부(13) 측의 단과, 센서 기관(11)의 단자부(13) 측의 단이 거의 동일면 상에 갖추어진 형상으로 형성할 수도 있다. 또한, 복수의 단자(13a)와 외부 회로(FBC: 플렉시블 프린트 기관)(16)가 접속되는 영역 이외의 단자부(13)의 영역에 대해서는 봉지막(3)을 제거할 필요는 없다. 그 때문에, 도 5에 도시하는 바와 같이, 외부 회로(16)에 직접 접속되지 않는 영역 상을 센서 기관(11)에 의해 덮는 구성으로 할 수 있다. 이 때, 도 5에는 도시하지 않지만, 센서 기관(11) 상의 ITO층(12)에 대해서도 센서 기관(11)의 형상에 맞추어서 제2 기관(8)의 단에서 연장된 형상으로 형성할 수 있다.

[0053] (7) 단자 노출 공정(S270)

[0054] 다음으로, 단자부(13)에 있어서 복수의 단자(13a)를 덮는 봉지막(3)을 제거하여 복수의 단자(13a)를 각각 노출시키는 단자 노출의 처리를 행한다(S270). 도 6에 도시하는 바와 같이, 단자 노출 처리는, 개편화된 구조(이하, 「셀」이라고도 한다.)를 트레이(20)에 올리고, 드라이 에칭 프로세서에 의한 일괄 처리를 행한다. 도 6은, 개편화된 복수의 셀(10')이 트레이(20) 상에 배치된 구성을 도시한 것이다. 또한, 도 6은 이미 단자부(13) 상의 봉지막(3)이 제거된 구조를 도시한다.

[0055] 트레이(20)의 재질은, 열전도성이 높은 알루미늄 합금(A5052 등)을 이용하고, 또한, 알루미이트 처리하여 코팅한 것을 이용한다. 또한, 트레이(20)는 일반적인 에칭 장치에 구비되어 있는 칠러(chiller)(미도시)에 의해 20℃ 정도로 냉각된다. 트레이(20)에 패널 온도를 열 이동시킴으로써, 에칭 처리에 의한 열을 단시간으로 방열할 수 있다. 이와 같은 장치를 이용하여 트레이(20)를 냉각하면서 에칭 처리를 행하는 것으로, 유기 EL 발광층(1)을 구성하는 유기 재료에 대하여 열에 의한 열화가 생기는 것을 방지하고, 유기 EL 발광층(1)의 신뢰성을 손상시키지 않도록 할 수 있다.

[0056] 여기에서, 도 10에 도시하는 종래의 제조 공정 흐름도를 참조한다. 종래의 단자 노출 처리(S270)는, 제1 기관(7)과 제2 기관(8)을 접합하여 개편화 한 후이며, 터치 패널(9)의 형성 공정(S260)보다도 전에 이루어진다. 따라서, 종래의 단자 노출 처리(S270)에 의하면, 직접적으로 에칭 처리에 의한 열의 영향을 받는 것은, 절연성 유리 기관에 컬러 필터 등이 형성된 제2 기관(8)이 된다. 이와 같이, 제2 기관(8)이 최상층에 있는 경우에 에칭

처리를 행하면, 에칭 처리에 의한 플라즈마 열을 절연성 유리 기판이 직접적으로 받기 때문에, 열전도되지 않고 패널 온도가 상승할 우려가 있다. 또한, 종래의 단자 노출 처리(S270)에 의하면, 제2 기판(8)부터 유기 EL 발광층(1)을 구비하는 제1 기판(7)까지의 거리가 가깝기 때문에, 플라즈마 처리에 의한 열이 유기 EL 발광층(1)에 직접적으로 영향을 미칠 우려가 있다.

[0057] 한편, 본 발명의 일 실시예에 따른 유기 EL 표시장치(10)의 제조 공정에 있어서는, 터치 패널(9)의 형성 공정(S260) 후의 공정에 있어서, 단자 노출 처리(S270)가 이루어진다. 즉, 터치 패널(9)의 구조 중, ITO층(12)의 형성 후에 단자 노출 처리(S270)가 이루어지기 때문에, 에칭 처리에 의한 플라즈마 열을 직접적으로 받는 것은 최상층에 배치된 ITO층(12)이 된다. 이 때, ITO층(12)에는 격자 형상의 ITO로 이루어진 투명 전극이 형성되어 있기 때문에 열전도 되기 쉽다. 따라서, 에칭 처리에 의한 플라즈마 열은, 최상층에 배치된 ITO층(12)의 격자 형상의 전극에 의해 방열시킬 수 있다.

[0058] 또한, 본 발명의 일 실시예에 따른 제조 공정에 의하면, 센서 기판(11) 및 ITO층(12)을 형성한 후에 단자 노출 처리(S270)를 행하기 때문에, 에칭 처리에 의한 열을 직접적으로 받기 쉬운 최상층부와와의 사이에 거리를 만들 수 있다. 또한, 에칭 처리에 의한 열을 직접적으로 받는 센서 기판(11) 아래에는, 열전도율이 낮은 유리기판(산화 실리콘)으로 이루어진 제2 기판(8)이나 수지(4,5) 등이 배치되어 있기 때문에, 열을 유기 EL 발광층(1)에 전달되기 어렵게 할 수 있다. 따라서, 본 발명의 일 실시예에 따른 유기 EL 표시장치(1)의 제조 공정에 의하면, 종래의 단자 노출 처리(S270)과 비교하여, 유기 EL 발광층(1)이 받는 열에 의한 대미지를 저감시키며 봉지막(3)을 제거할 수 있다.

[0059] 이와 같은 단자 노출 처리에 사용하는 에칭 가스는, 불소계 가스(예를 들어, SF_6 , CF_4 , NF_3 등) 및 산소(O_2)의 단체(單體) 가스 또는 혼합 가스이다. 또한, 아르곤(Ar)이나 질소(N_2)를 첨가하는 경우도 있다. 이와 같은 에칭 가스를 이용하는 것에 의해, 봉지막(3)에 질화 실리콘(SiN)막을 이용하는 경우에 있어서는, ITO에 대응하는 SiN 의 선택비를 높게할 수 있다. 그 결과, ITO층(12)으로의 에칭에 의한 대미지를 작게 할 수 있다.

[0060] 여기에서, ITO층(12)은 염소계 에칭 가스에 의해 에칭되지만, 불소계 가스에 의해서는 거의 에칭되지 않는 특징을 구비한다. 따라서, 본 발명에 있어서는, 염소계의 에칭 가스는 이용하지 않고, 불소계 가스를 이용한다. 예를 들어, 에칭 가스로 SF_6/O_2 의 혼합 가스를 이용한 경우, ITO층(12)은 거의 에칭되지 않지만, 센서 기판(11)은 에칭이 진행되기 때문에, 센서 기판(11)에 있어서는 약간의 막 감소가 일어난다. 이 때, 도 7(a)에 도시하는 에칭 처리 전의 구성에 있어서는 평탄했던 센서 기판(11)의 표면 K1에, 도 7(b)에 도시하는 바와 같이, 종방향 또는 횡방향의 격자 형상으로 배열된 ITO층(12)의 형상을 따라 막 감소가 생기고, 복수의 오목부 K2가 형성된다. 또한, 센서 기판(11)의 주성분이 산화 실리콘(SiO_2)의 유리여도, 폴리 이미드 수지(P1)와 같은 플렉시블 기판이여도 마찬가지로, ITO층(12)이 배치된 위치를 제외한 위치에 약간의 막 감소가 생긴다.

[0061] 또한, 에칭 처리 전의 단자부(13)에 있어서는, 도 8(a)에 일 예로 도시하는 바와 같이, 단자 전극(22) 상에 2층의 ITO막(31,32)이 형성되고, ITO막(21) 상에 봉지막(3)이 형성된 구성을 구비한다. 여기에서, 배선(21)에 접속된 단자 전극(22)은, 발광 제어 소자(TFT)의 소스/드레인 전극의 형성과 동시에 형성될 수 있다. 단자 전극(22)상의 ITO막(31,32)은, 유기 EL 발광층(1)의 투명 전극의 형성과 동시에 형성될 수 있다. 봉지막(3)을 에칭하여 제거하는 것으로, 단자부(13)에 있어서도, 도 8(b)에 도시하는 바와 같이, 기판(2)의 표면 상에는 막 감소에 의해 오목부 K2가 형성되는 경우가 있다.

[0062] 또한, 봉지막(3)에 대한 에칭 처리에 의해, 센서 기판(11) 등에 대해서는 에칭 가스에 의한 도핑이 생길 수 있다. 예를 들어, 에칭 가스에 SF_6 를 이용한 경우에는 S(유황)이나 F(불소)가 도핑될 가능성이 있다. 그러나, ITO층(12)에 대하여 불소를 도핑하는 것은, 불소가 도너가 되기 때문에, 저 저항화를 위해 적절하다.

[0063] 이와 같이, 본 발명의 일 실시예에 따른 제조 공정에 의하면, 에칭 처리가 이루어지지 않은 센서 기판과 비교해, 센서 기판(11)은 예를 들어 불소 도핑에 의해 불소 농도가 높아지는 경우가 있다. 또한, 센서 기판(11)상의 ITO층(12)은, 플라즈마 열에 의한 온도 상승에 의해 표면이 결정화하는 경우가 있다. 또한, ITO층(12)의 인회 배선에 금속(메탈)을 사용하는 경우에는 에칭 가스에 산소를 사용하는 것에 의해 배선의 표면에 산화막이 형성될 수 있다. 따라서, 이와 같은 특징이 센서 기판(11) 및 ITO층(12) 상에 보이는 경우에는, 본 발명과 같이, 센서 기판(11) 및 ITO층(12)의 형성 후에 봉지막(3)을 제거한 것을 알 수 있다. 또한, 도 7(b) 및 도 8(b)에 도시하는 오목부 K2가 센서 기판(11) 상에 볼 수 있는 경우에도, 센서 기판(11) 및 ITO층(12)의 형성 후에 봉지막(3)을 제거한 것을 알 수 있다. 또한, 동일한 특징은, 프로세서 가스에, SF_6/O_2 에 한정되지 않고, CF_4

나 NF₃등을 사용하는 경우에도 확인할 수 있다.

- [0064] ITO층(12)의 전극과 외부 IC를 접속하는 인회 배선에는, ITO로 이루어진 투명전극보다도 고도전성의 재료를 이용하는 것으로 한다. 이에 의해, 표시부(12)에 받는 열을 표시부(12)에서 외부 IC로 이어지는 인회 배선에 의해 방출하는 것이 가능해 진다. 예를 들어, ITO의 열전도율은, 약 8W/mK이지만, 알루미늄은 약 200W/mK이기 때문에, 인회 배선에는 알루미늄을 이용할 수 있다. 이와 같이, 표시부(12)에 있어서 투명 도전막을 ITO 등으로 형성하고, 외부로 이어지는 인회 배선을 고도전성 및 고열전도성의 메탈로 구성하는 것으로, 표시부(12) 상에서 주변으로 열이 전달되기 쉬워 진다. 또한, 인회 배선은 액자 형상의 블랙 매트릭스의 아래에 형성되기 때문에, 투명할 필요는 없다.
- [0065] 또한, 센서 기관(11)의 인회 배선의 일부 또는 전부를, 금속(알루미늄, 마그네슘 등)제(製)의 트레이(20) 또는 에칭 챔버 내의 부재에 접속시키는 구성으로 할 수도 있다. 이와 같은 구성을 구비하는 것으로, 에칭 처리 시의 패널 온도를 저감시키는 것이 가능해 진다. 또한, 트레이(20)에 접속시키는 구성의 경우는 칠러에 의해 20℃ 정도로 냉각되어 있으므로 보다 효과적이다.
- [0066] 또한, ITO층(12)의 투명 전극과, 제1 기관(7)의 이면을 전기적으로 접속하는 것으로, 에칭 처리에 의한 열의 방열 효과를 얻을 수 있다. 도 9에 도시하는 바와 같이, 기관의 적층 구조의 단부를 덮도록 고열전도성의 필름(17)을 배치하여 ITO층(12)의 인회 배선과 제1 기관(7)의 이면을 접속할 수도 있다. 이 때, ITO층(12)의 인회 배선이 고열전도성의 필름(17)에 접속되도록 형성하고, 센서 기관(11)의 ITO층(12)의 투명 전극과, 제1 기관(7)의 이면을 접속시킨다. 이와 같은 구성을 구비하는 것으로, 에칭 처리 시에 패널 온도가 상승하더라도, 냉각된 트레이(20)와 제1 기관(7)의 이면이 접촉하고 있기 때문에, 단부에 배치된 고열전도성의 필름(17)을 방열 경로로서 방열 효과를 더욱 기대할 수 있다. 점착성을 갖지 않는 필름인 경우는, 점착제를 이용하여 배치하면 된다.
- [0067] 또한, 터치 패널(9)에 사용되는 전극을 ITO로 하여 ITO층(12)을 구비하는 구성에 대하여 상술했지만, 센서 기관(11) 상에 형성되는 전극에는, ITO 외에도, 예를 들어, 상술의 IZO, Ag와이어, Ag 나노 입자, 그래핀(Graphene), CNT(Carbon nanotube) 등의 재료를 이용할 수 있다. 이들 재료를 이용하여 센서 기관(11) 상에 전극을 형성한 경우에도, 상술한 ITO층(12)과 마찬가지로, 패널 온도를 저감시키는 효과를 얻을 수 있다. 또한, 에칭 처리에 이용하는 에칭 가스 및 인회 배선에 이용하는 재료 등에 대해서도, 각각 전극 재료에 따라 결정하는 것으로, 상술한 ITO층(12)과 동일한 방열 효과를 얻을 수 있다.
- [0068] 단자 노출 처리(S270) 후, 터치 패널(9)의 센서 기관(11) 및 ITO층(12) 상에는, 하드 코트 기관(미도시)이 형성되고, 또한, 케이스(미도시)가 형성된다. 상술한 바와 같이, 단자 노출 처리(S270)에 의해 센서 기관(11)의 표 면에는 막 감소에 의한 오목부 K2가 형성되기 때문에, 센서 기관(11)에 대한 하드 코트 기관의 밀착성을 높이는 것도 가능해 진다.
- [0069] (8) COG, FPC 형성 공정(S280)
- [0070] 상술한 단자 노출 공정(S270)에 의해, 단자부(13) 상의 봉지막(3)은 일부 제거되고, 복수의 단자(13a)가 노출된다. 노출된 복수의 단자(13a)는, 도 4 및 도 5에 도시하는 바와 같이, COG 실장 방식에 의해, 이방성 도전막(ACF : Anisotropic Conuctive Film)(15)을 개재하여 FPC(16)를 접속한다(S280). 또한, 도시하지 않지만, 터치 패널(9)에 있어서도 외부 IC 등과의 접속이 형성된다. 이와 같은 공정에 의해, 본 발명의 일 실시예에 따른 유기 EL 표시장치(10)는 형성된다.
- [0071] 이상과 같이, 본 발명의 일 실시예에 따른 유기 EL 표시장치(10)의 제조 방법에 의하면, 터치 패널(9)의 센서 기관(11) 및 ITO층(12)을 형성한 후에 단자부(13)를 덮는 봉지막(3)을 제거하는 에칭 처리를 실시하는 것으로, 종래의 제조 공정을 대폭으로 변경하지 않고, 에칭 처리의 열을 ITO층(12)에 의해 방열시킬 수 있다. 따라서, 패널 온도의 상승에 의해 유기 EL 발광층(1)이 받는 대미지를 저감시킬 수 있다. 본 발명의 일 실시예에 따른 유기 EL 표시장치(10)의 제조 방법에 의하면, 유기 EL 발광층(1)의 신뢰성을 향상시킬 수 있기 때문에, 화질을 향상시킨 유기 EL 표시장치(10)를 제공하는 것이 가능해 진다.
- [0072] 따라서, 본 발명의 일 실시예에 따른 유기 EL 표시장치(10)의 제조 방법에 의하면, 간단한 제조 공정에 의해 제조 원가를 저감하면서, 수율을 향상시키고, 또한 화질을 향상시킨 유기 EL 표시장치(10)를 제공할 수 있다.
- [0073] 이상, 본 발명자에 의해 이루어진 발명을, 상기 실시예를 토대로 구체적으로 설명하였으나, 본 발명은, 상기 실

시에에 한정되는 것은 아니며, 그 요지를 이탈하지 않는 범위에서 다양하게 변경 가능한 것은 당연한 것이다.

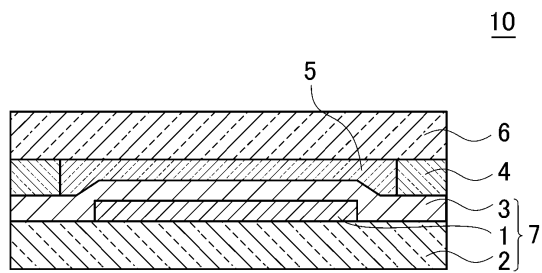
부호의 설명

[0074]

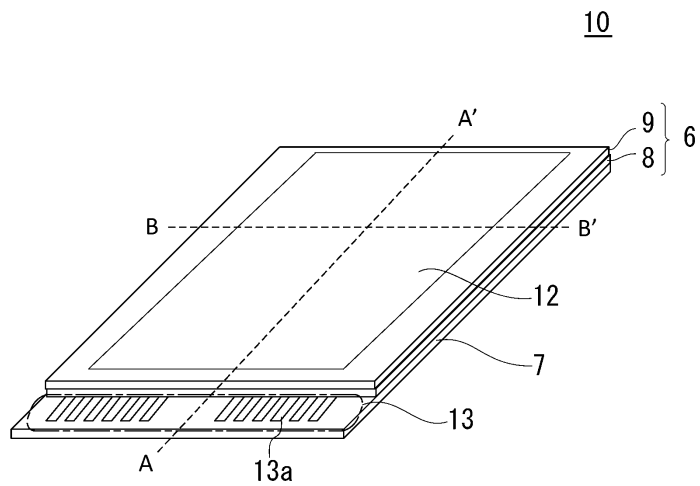
- | | |
|---------------|----------|
| 1 : 유기 EL 발광층 | 2 : 기판 |
| 3 : 봉지막 | 4 : 댐재 |
| 5: 충전재 | 6 : 대향기판 |
| 9 : 터치 패널 | 12 : 표시부 |
| 13: 단자부 | |

도면

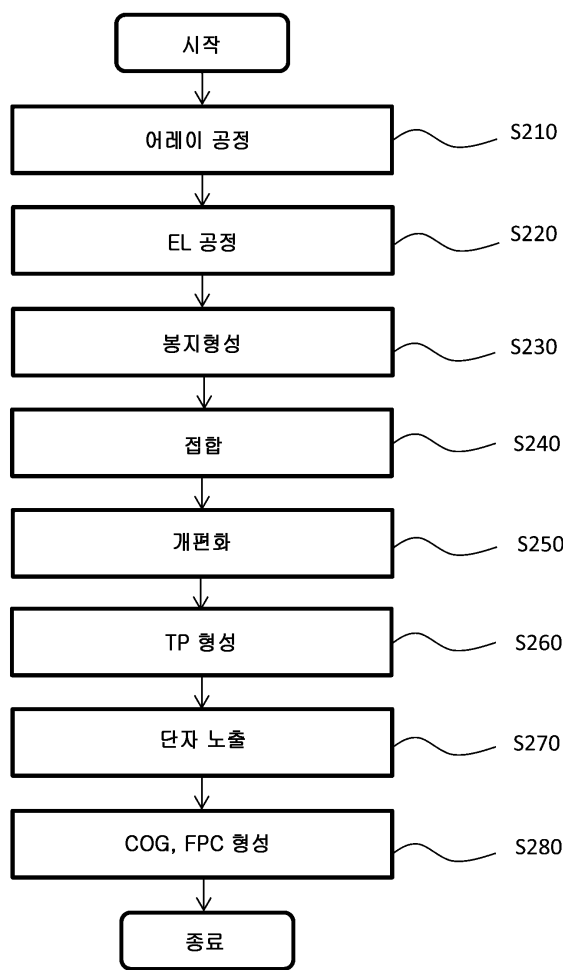
도면1



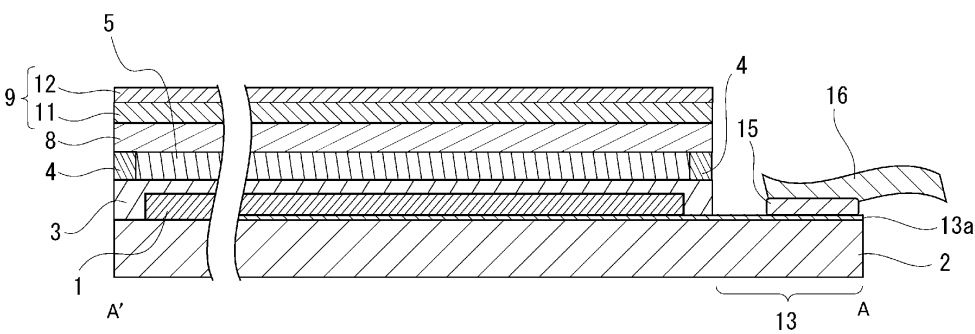
도면2



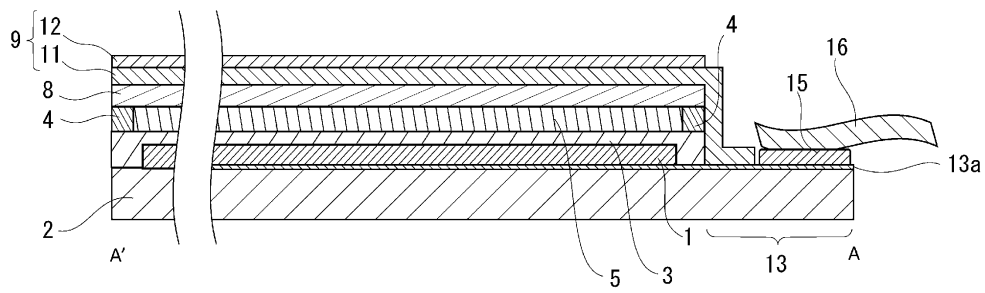
도면3



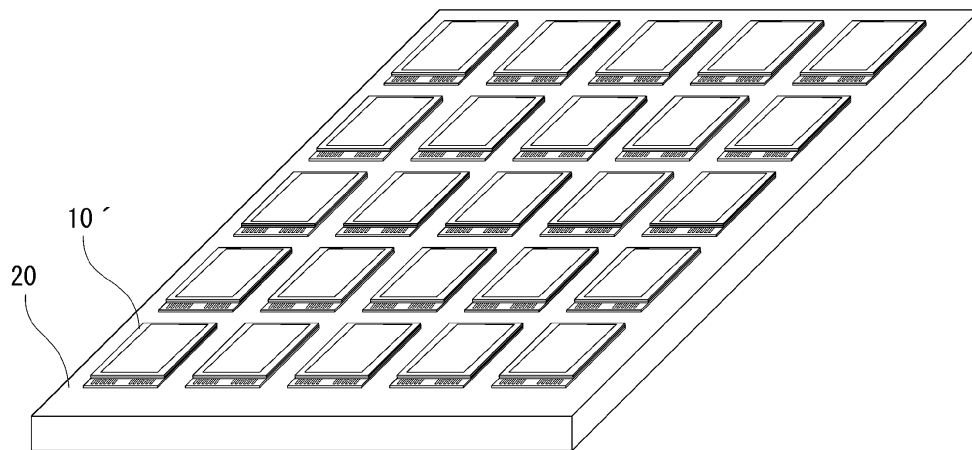
도면4



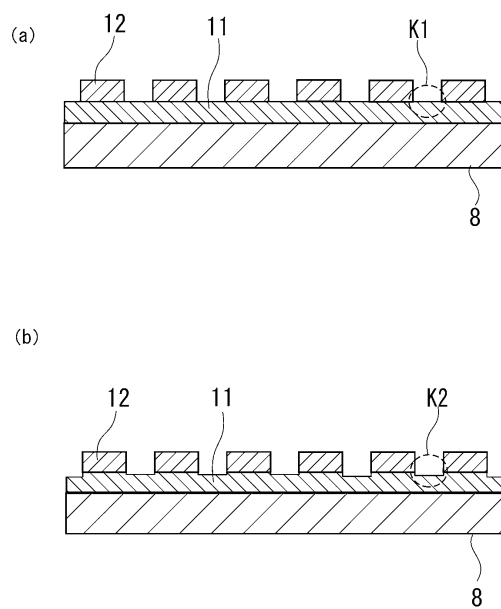
도면5



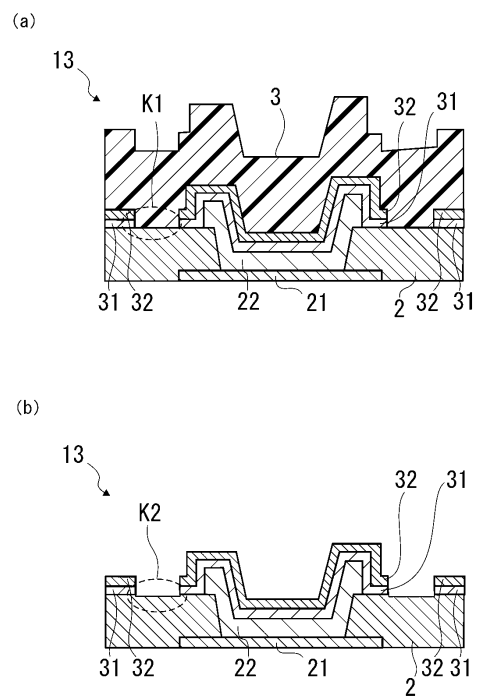
도면6



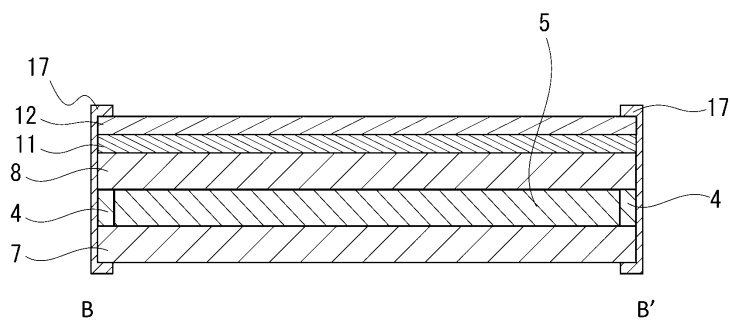
도면7



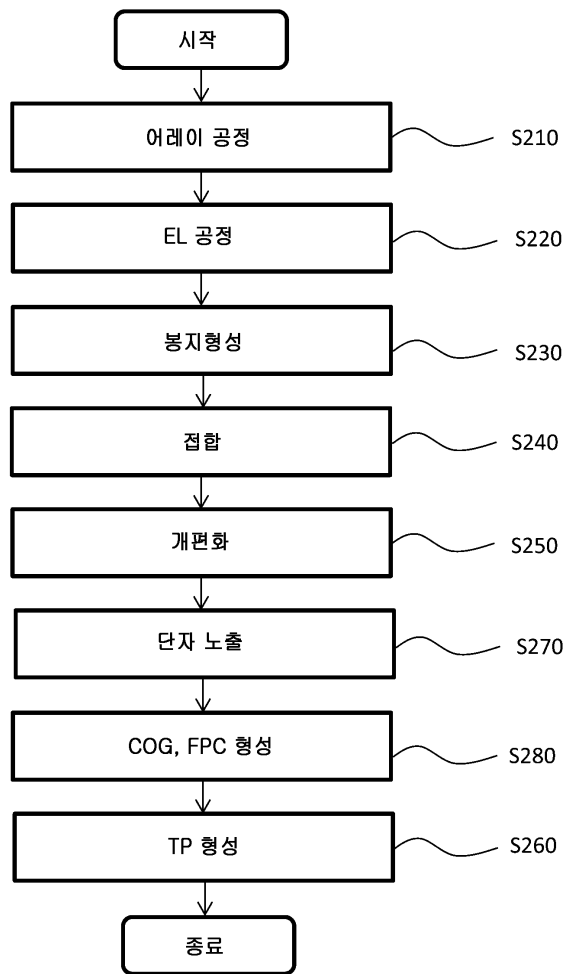
도면8



도면9



도면10



专利名称(译)	标题：有机EL显示装置及其制造方法		
公开(公告)号	KR101659665B1	公开(公告)日	2016-09-23
申请号	KR1020140160885	申请日	2014-11-18
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	株式会社日本排气量		
当前申请(专利权)人(译)	株式会社日本排气量		
[标]发明人	OHARA HIROKI 오하라히로키 SATO TOSHIHIRO 사토토시히로		
发明人	오하라,히로키 사토,토시히로		
IPC分类号	H01L27/32 H01L51/52		
CPC分类号	H01L27/323 H01L27/3258 H01L27/3276 H01L51/5234 H01L2227/323 H01L27/3253 H01L51/5206 H01L51/5246 H01L51/56		
优先权	2013244958 2013-11-27 JP		
其他公开文献	KR1020150061572A		
外部链接	Espacenet		

摘要(译)

本发明提供一种有机电致发光显示装置及其制造方法，该有机电致发光显示装置可提高产量和屏幕质量。本发明涉及一种有机电致发光显示装置的制造方法，包括：显示部分，包括具有有机电致发光（EL）层的多个像素；端子部分包括连接到有机EL层的多个端子。形成与第一基板上的每个像素对应的薄膜晶体管（TFT）驱动电路层和与TFT驱动电路层连接的端子。连接到TFT驱动电路层的有机EL层形成在TFT驱动电路层上，并且封装膜形成在有机EL层上。用于覆盖显示部分的第二基板粘合到面对第一基板的位置，并且触摸板的传感器基板和电极层形成在第二基板上。从传感器基板的上侧和电极层进行蚀刻处理，从而去除一部分封装膜以暴露端子。

