



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년12월03일

(11) 등록번호 10-1574390

(24) 등록일자 2015년11월27일

(51) 국제특허분류(Int. Cl.)

H01L 51/52 (2006.01) G06F 3/041 (2006.01)

H01L 51/56 (2006.01)

(21) 출원번호 10-2013-0114146

(22) 출원일자 2013년09월25일

심사청구일자 2013년09월25일

(65) 공개번호 10-2014-0042698

(43) 공개일자 2014년04월07일

(30) 우선권주장

201210372282.9 2012년09월28일 중국(CN)

(56) 선행기술조사문헌

KR100870229 B1

US07420212 B2

(73) 특허권자

보에 테크놀로지 그룹 컴퍼니 리미티드

중국 베이징 100016, 차오양 디스트릭트, 지우시 양치아오 로드 10호

(72) 발명자

마, 잔지에

중국 100176 베이징 비디에이 디저로드 9호

(74) 대리인

장수길, 김성운, 백만기

전체 청구항 수 : 총 16 항

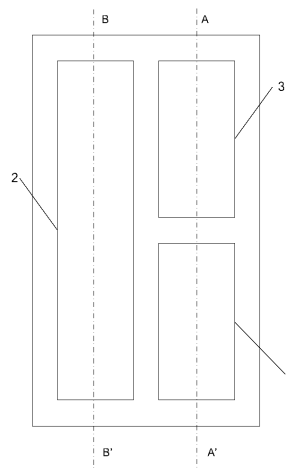
심사관 : 이희봉

(54) 발명의 명칭 유기 발광 다이오드, 터치 디스플레이 장치 및 그의 제조 방법

(57) 요약

본 발명은 OLED, 터치 디스플레이 장치 및 그의 제조 방법을 제공한다. OLED는: 기판; 기판상의 제1 도전 전극으로서 작용하는 화소 전극; 화소 전극과 동일한 층에 배치된 제1 신호 전극 및 제2 신호 전극; 제1 신호 전극 및 제2 신호 전극을 덮는 절연층; 절연층과 동일층에 있고 화소 전극을 덮는 EL층; 적어도 EL층을 덮는 제2 도전 전극; 및 적어도 제2 도전 전극을 덮는 봉지층을 포함한다.

대표도 - 도1



명세서

청구범위

청구항 1

기관;

상기 기관상의 제1 도전 전극으로서 작용하는 화소 전극;

상기 화소 전극과 동일한 층에 배치된 제1 신호 전극 및 제2 신호 전극;

상기 제1 신호 전극 및 제2 신호 전극을 덮는 절연층;

상기 화소 전극을 덮는 EL층 - 상기 EL층 및 상기 화소 전극을 겹친층(laminated layer)이 상기 절연층과 동일한 층에 존재함 -;

적어도 상기 EL층을 덮는 제2 도전 전극; 및

적어도 상기 제2 도전 전극을 덮는 봉지층(encapsulating layer)

을 포함하고,

상기 제1 신호 전극, 상기 제2 신호 전극 및 상기 화소 전극은 서로 절연되어 있는 유기 발광 다이오드.

청구항 2

제1항에 있어서,

상기 제1 도전 전극은 상기 유기 발광 다이오드의 애노드이고, 상기 제2 도전 전극은 상기 유기 발광 다이오드의 캐소드인 유기 발광 다이오드.

청구항 3

제2항에 있어서,

상기 애노드와 상기 EL층 사이에 배치된 정공 수송층을 더 포함하는 유기 발광 다이오드.

청구항 4

제2항에 있어서,

상기 캐소드와 상기 EL층 사이에 배치된 전자 수송층을 더 포함하는 유기 발광 다이오드.

청구항 5

제1항에 있어서,

상기 절연층은 유기 절연층인 유기 발광 다이오드.

청구항 6

제1항에 있어서,

상기 제1 신호 전극 및 제2 신호 전극의 바로 위에 위치한 상기 제2 도전 전극의 부분이 제거된 유기 발광 다이오드.

청구항 7

기관상에 제1 도전막을 형성하는 단계;

단일 패터닝 공정을 통해 화소 전극뿐만 아니라 제1 신호 전극 및 제2 신호 전극을 형성하는 단계 - 상기 화소 전극은 제1 도전 전극으로서 작용함 -;

상기 화소 전극뿐만 아니라 상기 제1 신호 전극 및 제2 신호 전극을 덮는 절연층을 형성하는 단계;

상기 화소 전극 위의 상기 절연층에 비아 홀을 형성하는 단계;

상기 비아 홀에 EL층을 형성하는 단계;

상기 EL층 및 상기 절연층을 덮는 제2 도전막을 형성하는 단계 - 상기 제2 도전막은 제2 도전 전극으로서 작용함 -; 및

적어도 상기 제2 도전 전극을 덮는 봉지층을 형성하는 단계

를 포함하고,

상기 제1 신호 전극, 상기 제2 신호 전극 및 상기 화소 전극은 서로 절연되어 있는 유기 발광 다이오드의 제조 방법.

청구항 8

제7항에 있어서,

상기 제2 도전 전극에 대해 패터닝 공정을 수행하여 상기 제1 신호 전극 및 제2 신호 전극의 바로 위에 위치한 상기 제2 도전 전극의 부분을 제거하는 단계를 더 포함하는 유기 발광 다이오드의 제조 방법.

청구항 9

제7항 또는 제8항에 있어서,

상기 제1 도전 전극과 상기 EL층 사이에 정공 수송층을 형성하는 단계, 및

상기 제2 도전 전극과 상기 EL층 사이에 전자 수송층을 형성하는 단계

를 더 포함하는 유기 발광 다이오드의 제조 방법.

청구항 10

어레이로 배열된 복수의 디스플레이 소자를 포함하는 터치 디스플레이 장치로서,

상기 각 디스플레이 소자는 게이트 라인 및 데이터 라인에 의해 둘러싸인 화소 소자를 포함하고, 상기 화소 소자는 제1항 내지 제6항 중 어느 한 항의 유기 발광 다이오드를 포함하는 터치 디스플레이 장치.

청구항 11

제10항에 있어서,

서로에 대해 평행하게 배열된 복수의 제1 감지 라인 및 서로에 대해 평행하게 배열된 복수의 제2 감지 라인을 더 포함하며, 상기 제1 감지 라인들 및 제2 감지 라인들은 서로 교차하지만 서로 전기적으로 연결되지 않으며, 상기 유기 발광 다이오드의 상기 제1 신호 전극이 상기 제1 감지 라인들에 전기적으로 연결되고 상기 유기 발광 다이오드의 상기 제2 신호 전극이 상기 제2 감지 라인들에 전기적으로 연결된 터치 디스플레이 장치.

청구항 12

제11항에 있어서,

상기 복수의 제1 감지 라인은 상기 데이터 라인과 동일한 층에 존재하며, 상기 복수의 제2 감지 라인은 상기 게이트 라인과 동일한 층에 존재하는 터치 디스플레이 장치.

청구항 13

제11항에 있어서,

상기 복수의 제1 감지 라인은 상기 게이트 라인과 동일한 층에 존재하며, 상기 복수의 제2 감지 라인은 상기 데이터 라인과 동일한 층에 존재하는 터치 디스플레이 장치.

청구항 14

기관상에 금속 도전막을 형성하고 패터닝 공정을 통해 게이트 전극, 게이트 라인 및 종 방향 감지 라인을 형성하는 단계;

상기 기관을 덮는 게이트 절연층을 형성하는 단계;

상기 게이트 절연층 상에 활성층을 형성하는 단계;

상기 기관상에 금속 도전막을 형성하고 패터닝 공정을 통해 소스 전극, 드레인 전극, 데이터 라인 및 횡 방향 감지 라인을 형성하는 단계;

상기 기관을 덮는 패시베이션층을 형성하는 단계;

상기 드레인 전극, 상기 횡 방향 감지 라인 및 상기 종 방향 감지 라인 위에 상기 패시베이션층을 통과하는 비아 홀들을 형성하는 단계;

상기 패시베이션층 상에 제1 도전막을 형성하고 단일 패터닝 공정을 통해 제1 도전 전극으로서 작용하는 화소 전극뿐만 아니라 제1 신호 전극 및 제2 신호 전극을 형성하는 단계 - 상기 화소 전극은 상기 드레인 전극 위의 상기 비아 홀을 통해 상기 드레인 전극에 전기적으로 연결되고, 상기 제1 신호 전극은 상기 횡 방향 감지 라인의 상기 비아 홀을 통해 상기 횡 방향 감지 라인에 전기적으로 연결되며, 상기 제2 신호 전극은 상기 종 방향 감지 라인의 상기 비아 홀을 통해 상기 종 방향 감지 라인에 전기적으로 연결됨 -;

상기 화소 전극뿐만 아니라 상기 제1 신호 전극 및 상기 제2 신호 전극을 덮는 절연층을 형성하는 단계;

상기 화소 전극 위의 상기 절연층에 비아 홀을 형성하는 단계;

상기 비아 홀에 EL층을 형성하는 단계;

상기 EL층 및 상기 절연층을 덮는 제2 도전막을 형성하는 단계 - 상기 제2 도전막은 제2 도전 전극으로서 작용함 -; 및

적어도 상기 제2 도전 전극을 덮는 봉지층을 형성하는 단계

를 포함하고,

상기 제1 신호 전극, 상기 제2 신호 전극 및 상기 화소 전극은 서로 절연되어 있는 터치 디스플레이 장치의 제조 방법.

청구항 15

제14항에 있어서,

상기 제2 도전 전극에 대해 패터닝 공정을 수행하여 상기 제1 신호 전극 및 상기 제2 신호 전극 바로 위에 위치한 상기 제2 도전 전극의 부분을 제거하는 단계를 더 포함하는 터치 디스플레이 장치의 제조 방법.

청구항 16

제14항 또는 제15항에 있어서,

상기 제1 도전 전극과 상기 EL층 사이에 정공 수송층을 형성하는 단계; 및

상기 제2 도전 전극과 상기 EL층 사이에 전자 수송층을 형성하는 단계

를 더 포함하는 터치 디스플레이 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명의 실시예는 디스플레이 기술 분야에 관한 것이며, 더 구체적으로는, 유기 발광 다이오드(OLED), 터치 디스플레이 장치 및 그의 제조 방법에 관한 것이다.

배경 기술

[0002] 평판 디스플레이(FPD) 장치는 소형 및 휴대용이라는 장점으로 인해 광범위하게 사용된다. 향후 FPD에 있어서

주요 기술은 유기 발광 다이오드(OLED) 디스플레이 기술이다. 전체 백라이트 방식으로 작동되는 액정 디스플레이(LCD) 기술에 비해, OLED 디스플레이는 OLED의 모든 화소가 발광할 수 있도록 자체-발광 방식으로 작동된다. 그 결과, OLED 디스플레이는 전력 소비 및 두께를 감소시키면서도 시야각 및 콘트라스트를 현저하게 증가시킬 수 있다.

[0003] 현대적 입력 방식으로서 터치 스크린은 각종 휴대용 전자 제품에서 주요 입력 장치로서 사용되어 왔으며 종래의 기계적 키패드 입력 장치를 점진적으로 교체하고 있다. 그러한 전자 제품에는 결국 전체-터치 비-키패드 입력 방식이 실현될 것으로 기대된다. 터치 스크린 기술은 다양한 개발 단계를 거쳤으며, 이는 주로 저항막(resistive) 터치 스크린, 정전용량(capacitive) 터치 스크린, 광학 감지(optical sensing) 터치 스크린 및 전자기 감지(electromagnetic sensing) 터치 스크린을 포함한다. 현재의 주류 터치 스크린은 저항막 터치 스크린이지만; 정전용량 터치 스크린이 급속하게 따라잡고 있다. 정전용량 터치 스크린은 일반적으로 자기 정전용량(self-capacitance) 터치 스크린, 표면형 정전용량(surface capacitance) 터치 스크린, 투영형 정전용량(projected capacitance) 터치 스크린 등을 포함한다.

발명의 내용

해결하려는 과제

[0004] 한편, OLED로 제조된 종래의 터치 스크린은 대부분 추가형(add-on) 정전용량 터치 스크린이며, 이는 고가이고 터치 감도가 낮으며 신뢰성이 낮은 단점을 갖는다.

[0005] 본 발명의 실시예는 제품의 터치 감도를 개선할 수 있고 제조 원가를 감소시킬 수 있는, OLED, 터치 디스플레이 장치 및 그의 제조 방법을 제공한다.

과제의 해결 수단

[0006] 상기 목적을 달성하기 위해, 본 발명의 실시예는 하기 기술적 해결책을 제공한다.

[0007] 본 발명의 양태는:

[0008] 기관;

[0009] 기관상의 제1 도전 전극으로서 작용하는 화소 전극;

[0010] 화소 전극과 동일한 층 상에 배치된 제1 신호 전극 및 제2 신호 전극;

[0011] 제1 신호 전극 및 제2 신호 전극을 덮는(overlying) 절연층;

[0012] 화소 전극을 덮는 EL층 - EL층 및 화소 전극을 겹친층(laminated layer)이 절연층과 동일한 층에 존재함 -;

[0013] 적어도 EL층을 덮는 제2 도전 전극; 및

[0014] 적어도 제2 도전 전극을 덮는 봉지층

[0015] 을 포함하는 OLED를 제공한다.

[0016] 예로서, 제1 도전 전극은 유기 발광 다이오드의 애노드(anode)이고, 제2 도전 전극은 유기 발광 다이오드의 캐소드(cathode)이다.

[0017] 예로서, OLED는 애노드와 EL층 사이에 배치된 정공 수송층을 추가로 포함한다.

[0018] 예로서, OLED는 캐소드와 EL층 사이에 배치된 전자 수송층을 추가로 포함한다.

[0019] 예로서, 절연층은 유기 절연층이다.

[0020] 예로서, 제1 신호 전극 및 제2 신호 전극 위에 상응하게 배치된 제2 도전 전극의 부분이 제거된다.

[0021] 본 발명의 제2 양태는:

[0022] 기관상에 제1 도전막을 형성하는 단계;

[0023] 단일 패터닝 공정을 통해 화소 전극뿐만 아니라 제1 신호 전극 및 제2 신호 전극을 형성하는 단계 - 상기 화소 전극은 제1 도전막으로서 작용함 -;

- [0024] 화소 전극뿐만 아니라 제1 신호 전극 및 제2 신호 전극을 덮는 절연층을 형성하는 단계;
- [0025] 화소 전극 위의 절연층에 비아 홀을 형성하는 단계;
- [0026] 비아 홀에 EL층을 형성하는 단계;
- [0027] EL층 및 절연층을 덮는 제2 도전막을 형성하는 단계 - 상기 제2 도전막은 제2 도전 전극으로서 작용함 -;
- [0028] 적어도 제2 도전 전극을 덮는 봉지층을 형성하는 단계
- [0029] 를 포함하는 유기 발광 다이오드의 제조 방법을 제공한다.
- [0030] 예로서, 상기 방법은 제2 도전 전극에 대해 패터닝 공정을 수행하여 제1 신호 전극 및 제2 신호 전극 바로 위에 위치한 제2 도전 전극의 부분을 제거하는 단계를 추가로 포함한다.
- [0031] 예로서, 상기 방법은 제1 도전 전극과 EL층 사이에 정공 수송층을 형성하고, 제2 도전 전극과 EL층 사이에 전자 수송층을 형성하는 단계를 추가로 포함한다.
- [0032] 본 발명의 제3 양태는:
- [0033] 어레이로 배열된 복수의 디스플레이 소자를 포함하는 터치 디스플레이 장치를 제공하며, 여기서 각 디스플레이 소자는 게이트 라인 및 데이터 라인에 의해 둘러싸인 화소 소자를 포함하며, 화소 소자는 상술한 임의의 OLED를 포함한다.
- [0034] 예로서, 터치 디스플레이 장치는, 서로에 대해 평행하게 배열된 복수의 제1 감지 라인 및 서로에 대해 평행하게 배열된 복수의 제2 감지 라인을 추가로 포함하며, 제1 감지 라인들 및 제2 감지 라인들은 서로 교차하지만 서로 전기적으로 연결되지 않으며, OLED의 제1 신호 전극은 제1 감지 라인들에 전기적으로 연결되고, OLED의 제2 신호 전극은 제2 감지 라인들에 전기적으로 연결된다.
- [0035] 예로서, 제1 감지 라인들은 데이터 라인과 동일한 층에 존재하며, 제2 감지 라인들은 게이트 라인과 동일한 층에 존재한다.
- [0036] 예로서, 제1 감지 라인들은 게이트 라인과 동일한 층에 존재하며, 제2 감지 라인들은 데이터 라인과 동일한 층에 존재한다.
- [0037] 본 발명의 제4 양태는:
- [0038] 기판상에 금속 도전막을 형성하고 패터닝 공정을 통해 게이트 전극, 게이트 라인 및 종 방향 감지 라인을 형성하는 단계;
- [0039] 기판을 덮는 게이트 절연층을 형성하는 단계;
- [0040] 게이트 절연층 상에 활성층을 형성하는 단계;
- [0041] 기판상에 금속 도전막을 형성하고 패터닝 공정을 통해 소스 전극, 드레인 전극, 데이터 라인 및 횡 방향 감지 라인을 형성하는 단계;
- [0042] 기판을 덮는 패시베이션층을 형성하는 단계;
- [0043] 드레인 전극, 횡 방향 감지 라인 및 종 방향 감지 라인 위에 패시베이션층을 통과하는 비아 홀을 형성하는 단계;
- [0044] 패시베이션층 상에 제1 도전막을 형성하고 단일 패터닝 공정을 통해 제1 도전 전극으로서 작용하는 화소 전극뿐만 아니라 제1 신호 전극 및 제2 신호 전극을 형성하는 단계 - 여기서 화소 전극은 드레인 전극 위의 비아 홀을 통해 드레인 전극에 전기적으로 연결되고, 제1 신호 전극은 횡 방향 감지 라인 위의 비아 홀을 통해 횡 방향 감지 라인에 전기적으로 연결되고, 제2 신호 전극은 종 방향 감지 라인 위의 비아 홀을 통해 종 방향 감지 라인에 전기적으로 연결됨 -;
- [0045] 화소 전극뿐만 아니라 제1 신호 전극 및 제2 신호 전극을 덮는 절연층을 형성하는 단계;
- [0046] 화소 전극 위의 절연층에 비아 홀을 형성하는 단계;
- [0047] 비아 홀에 EL층을 형성하는 단계;

- [0048] EL층 및 절연층을 덮는 제2 도전막을 형성하는 단계 - 여기서 제2 도전막은 제2 도전 전극으로서 작용함 -;
- [0049] 적어도 제2 도전 전극을 덮는 봉지층을 형성하는 단계
- [0050] 를 포함하는 터치 디스플레이 장치의 제조 방법을 제공한다.
- [0051] 예로서, 상기 방법은 제2 도전 전극에 대해 패터닝 공정을 수행하여 제1 신호 전극 및 제2 신호 전극의 바로 위에 위치한 제2 도전 전극의 부분을 제거하는 단계를 추가로 포함한다.
- [0052] 예로서, 상기 방법은:
- [0053] 제1 도전 전극과 EL층 사이에 정공 수송층을 형성하는 단계; 및
- [0054] 제2 도전 전극과 EL층 사이에 전자 수송층을 형성하는 단계
- [0055] 를 추가로 포함한다.

도면의 간단한 설명

- [0056] 본 발명의 실시예의 기술적 해결책을 명확하게 예시하기 위해, 실시예의 도면들을 하기에 간략히 설명하고자 하며; 설명된 도면들은 본 발명의 일부 실시예에 관련된 것일 뿐이며 따라서 본 발명을 제한하지 않음이 명백하다.
- 도 1은 본 발명의 실시예에 따른 OLED의 상면도를 개략적으로 예시하고;
- 도 2는 본 발명의 실시예에 따른, 도 1의 A-A' 선을 따르는 OLED의 단면을 개략적으로 예시하고;
- 도 3은 본 발명의 실시예에 따른, 도 1의 B-B' 선을 따르는 OLED의 단면을 개략적으로 예시하고;
- 도 4는 본 발명의 실시예에 따른 OLED의 투영 정전용량의 등가 회로이고;
- 도 5는 본 발명의 실시예에 따른, 터치될 때의 OLED의 투영 정전용량의 등가 회로이고;
- 도 6은 본 발명의 다른 실시예에 따른, 터치될 때의 OLED의 투영 정전용량의 등가 회로이고;
- 도 7은 본 발명의 실시예에 따른 OLED를 제조하는 방법의 흐름도를 개략적으로 예시하고;
- 도 8은 본 발명의 실시예에 따른 터치 스크린 장치의 상면도를 개략적으로 예시하고;
- 도 9는 본 발명의 실시예에 따른 도 7의 C-C'선을 따르는 터치 스크린 장치의 단면을 개략적으로 예시하고;
- 도 10은 본 발명의 실시예에 따른 터치 스크린 장치를 제조하는 방법의 흐름도를 개략적으로 예시하고;
- 도 11은 본 발명의 실시예에 따른 터치 스크린 장치의 정공 수송층 및 전자 수송층을 개략적으로 예시한다.

발명을 실시하기 위한 구체적인 내용

- [0057] 본 발명의 실시예의 목적, 기술적 상세사항 및 장점을 명백하게 하기 위해, 본 발명의 실시예에 관련된 도면들과 연계하여 실시예의 기술적 해결책을 명확하고 완전히 이해가능한 방법으로 설명하고자 한다. 설명된 실시예는 단지 일부일 뿐이며 본 발명의 실시예 전부가 아님이 명백하다. 본 명세서에 설명된 실시예를 기초로, 당업자는 임의의 창의적인 작업이 없이도, 본 발명의 범위 이내이어야 하는 다른 실시예(들)을 수득할 수 있다.
- [0058] 다르게 정의되지 않으면, 본 명세서에 사용된 모든 기술 및 과학 용어는 본 발명이 속하는 분야의 당업자에 의해 통상적으로 이해되는 바와 동일한 의미를 갖는다. 본 발명의 특허 출원의 상세설명 및 청구항에 사용된 용어 "제1" 및 "제2" 등은 임의의 순서, 양 또는 중요도를 나타내고자 하는 것이 아니라 다양한 구성요소들을 구별하고자 하는 것이다. 또한, "a, an" 등과 같은 용어는 양을 제한하고자 하는 것이 아니며 적어도 하나가 존재함을 나타낸다. 용어 "포함한다", "포함하는"("comprises", "comprising", "includes", "including" 등)은 이들 용어 전에 언급된 구성요소 또는 대상물이 이들 용어 이후에 제시된 구성요소 또는 대상물 및 그의 균등물을 포괄함을 명시하고자 하는 것이며, 다른 구성요소 또는 대상물을 배제하지 않는다. 용어 "연결된다(connect)", "연결된(connected)" 등은 물리적 연결 또는 기계적 연결을 정의하고자 하는 것이 아니며, 직접 또는 간접의 전기적 연결을 포함할 수 있다. "상(on)", "하(under)", "좌(left)", "우(right)" 등은 상대적인 위치 관계를 나타내기 위해 사용될 뿐이며, 설명된 대상물의 위치가 변경될 경우, 상대적 위치 관계는 이에 따라 변경될 수 있다.

- [0059] 도 1, 2 및 3(여기서, 도 2는 도 1의 A-A' 선을 따르는 OLED의 단면이고, 도 3은 도 1의 B-B' 선을 따르는 OLED의 단면임)에 예시된 바와 같이, 본 발명의 실시예에 의해 제공된 OLED는:
- [0060] 기관(1); 기관(1) 상의 제1 도전 전극으로서 작용하는 화소 전극(2); 화소 전극(2)과 동일한 층에 배치된 제1 신호 전극(3) 및 제2 신호 전극(4) - 여기서 제1 신호 전극(3)은 종 방향으로 연장된 제1 감지 라인을 연결하기 위해 사용되고, 제2 신호 전극(4)은 횡 방향으로 연장된 제2 감지 라인을 연결하기 위해 사용되며, 제1 감지 라인 및 제2 감지 라인은 서로 교차하지만 서로 전기적으로 연결되지 않음(제1 및 제2 감지 라인은 도면에 예시되지 않음) -; 제1 신호 전극(3) 및 제2 신호 전극(4)을 덮는 절연층(5); 화소 전극(2)을 덮는 전계발광(EL) 층(6) - EL층(6) 및 화소 전극(2)을 겹친층(laminated layer)이 절연층(5)과 동일한 층에 존재함(즉, 도 3에 도시된 바와 같이, EL층(6)의 상부 표면이 절연층(5)의 상부 표면과 동일한 높이임) -; 적어도 EL층(6)을 덮는 제2 도전 전극(7); 및 적어도 제2 도전 전극(7)을 덮는 봉지층(8)을 포함한다.
- [0061] 당업자는 도면이 오직 예시적임을 이해할 것이다. 또한, 용어 "종 방향으로", "종 방향", "횡 방향으로" 및 "횡 방향"은 제1 감지 라인과 제2 감지 라인의 상대적 위치 관계를 예시하기 위해 사용될 뿐이다. 따라서, 제1 감지 라인이 종 방향 감지 라인이면 제2 감지 라인은 횡 방향 감지 라인이고; 반대로, 제1 감지 라인이 횡 방향 감지 라인이면 제2 감지 라인은 종 방향 감지 라인임이 이해될 수 있다. 도 1에 예시된 평면도에서의 위치에 있어서, 제1 신호 전극(3)은 제2 신호 전극(4)의 위 또는 아래에 배치될 수 있다.
- [0062] 선택적으로, 제1 도전 전극, 즉 화소 전극(2)은 OLED의 애노드이며, 제2 도전 전극(7)은 OLED의 캐소드이다. OLED는 애노드와 EL층 사이에 배치된 정공 수송층 및 캐소드와 EL층 사이에 배치된 전자 수송층을 추가로 포함한다.
- [0063] 절연층(5)은 유기 절연층일 수 있다.
- [0064] 실시예에서, 제2 도전 전극(7)은 제1 신호 전극(3) 및 제2 신호 전극(4)과 함께 각각 투영형 커패시터를 형성하는데, 등가 회로는 도 4에 도시된 바와 같고, 여기서 C_X는 제2 도전 전극(7)과 제1 신호 전극(3) 사이에 형성된 커패시터를 나타내고, C_Y는 제2 도전 전극(7)과 제2 신호 전극(4) 사이에 형성된 커패시터를 나타내고, C_{XY}는 제1 신호 전극(3)과 제2 신호 전극(4) 사이에 형성된 커패시터를 나타낸다. 손가락이 제2 도전 전극(7) 위의 봉지층(8)을 터치할 경우, 손가락과 제2 도전 전극(7) 사이에 커패시터(C_F)가 형성되는데, 등가 회로는 도 5에 도시된 바와 같다. OLED의 캐소드(즉, 제2 도전 전극(7))는 일정하게 유지되는 DC 전압 신호를 제공하며, 따라서, 커패시터(C_F)의 도입으로 인해 전체 용량이 변경될 경우, 즉 등가 회로가 도 4에서 도 5로 변경될 경우, 제1 신호 전극(3) 및 제2 신호 전극(4) 상의 전압 신호가 변경된다(이는, 손가락을 그라운드로 간주할 수 있고, 이 경우 커패시터(C_X 및 C_Y) 상의 전하가 커패시터(C_F)로 충전되어 제1 신호 전극(3) 및 제2 신호 전극(4) 상의 전압을 변경시킬 것이기 때문이다). 이 원리는 OLED가 터치되고 있는지 여부를 결정하기 위해 사용될 수 있다.
- [0065] 또한, 제1 신호 전극(3) 및 제2 신호 전극(4) 바로 위에 위치한 제2 도전 전극(7)의 부분이 제거되고(도면에 예시되지 않음), 따라서 봉지층(8)이 제1 신호 전극(3) 및 제2 신호 전극(4) 위의 절연층(5) 바로 위에 형성된다(즉, 제2 도전 전극(7)의 제거된 부분에 형성된다). 이 경우, 제2 도전 전극(7)과, 제1 신호 전극(3)뿐만 아니라 제2 신호 전극(4) 사이에 커패시터가 형성되지 않는다. 터치할 경우, 터치하는 물체의 면적이 일반적으로 단일 화소 소자의 면적보다 더 크므로, 터치하는 물체는 제1 신호 전극(3) 및 제2 신호 전극(4)과 함께 각각 커패시터를 형성하는데, 등가 회로는 도 6에 도시된 바와 같고(여기서 터치하는 물체는 예시적으로 손가락으로 예시됨), 여기서 C_M는 손가락과 제1 신호 전극(3) 사이에 형성된 커패시터를 나타내고, C_N는 손가락과 제2 신호 전극(4) 사이에 형성된 커패시터를 나타내고, C_{MN}는 제1 신호 전극(3)과 제2 신호 전극(4) 사이에 형성된 커패시터를 나타낸다. 터치는 제1 신호 전극(3) 및 제2 신호 전극(4) 상의 전류 신호를 변경시키며, 이는 OLED가 터치되고 있는지 여부를 결정하기 위해 사용될 수 있다.
- [0066] 본 발명의 실시예에 의해 제공된 OLED에 의하면, 터치를 위해 사용된 투영 정전용량은 OLED의 제조 중에 동시에 형성되며, 각 화소 소자에 대해 종 방향 및 횡 방향의 2개의 별개의 신호 감지 소자가 형성되고, 이는 제품의 터치 감도를 개선할 수 있다. 또한, 투영 정전용량으로서의 신호 전극 및 LED의 화소 전극이 동일한 층에 형성되므로 제품 원가가 감소한다.
- [0067] 도 7에 예시된 바와 같이, 본 발명의 실시예는 OLED의 제조 방법을 제공한다. 일반적으로, 이 제조 방법은 제1 및 제2 전극 층, 및 제1 및 제2 전극 층 사이에 개재된 EL층을 형성하는 단계뿐만 아니라 제1 및 제2 신호 전극 및 절연층을 형성하는 단계를 포함한다. 예로서, 이 방법은 하기 단계들을 포함한다:

- [0068] S101: 기관상에 제1 도전막 층을 형성하는 단계.
- [0069] S102: 단일 패터닝 공정을 통해 제1 도전 전극으로서 작용하는 화소 전극뿐만 아니라 제1 신호 전극 및 제2 신호 전극을 형성하는 단계.
- [0070] 예를 들어, 제1 도전막 층이 기관의 전체 표면에 형성될 수 있고, 제1 도전막은 두께가 100 Å 내지 1000 Å 인 도전성 재료로 제조된다. 이어서, 제1 도전막 상에 포토레지스트층을 도포하고, 마스크를 이용하여 노광, 현상, 식각 및 박리를 포함하는 패터닝 공정을 수행함으로써 화소 전극, 제1 신호 전극 및 제2 신호 전극을 형성한다.
- [0071] S103: 화소 전극뿐만 아니라 제1 신호 전극 및 제2 신호 전극을 덮는 절연층을 형성하는 단계.
- [0072] 예를 들어, CVD(Chemical Vapor Deposition)을 이용하여 기관상에 두께가 1000 Å 내지 6000 Å 인 절연층을 연속적으로 피착할 수 있다. 절연층은 예를 들어 유기 절연층이며 이 층은 증착, 스핀-코팅 또는 롤러 코팅과 같은 종래의 방법을 통해 형성될 수 있다.
- [0073] S104: 화소 전극 위의 절연층에 비아 홀을 형성하는 단계.
- [0074] S105: 비아 홀에 EL층을 형성하는 단계.
- [0075] 예를 들어, 기관을 진공 챔버 내에 배치하고 화소 전극 위에 다수의 유기막을 피착하여 EL층을 형성하는데, 여기서 평균 막 두께는 $350 \text{ Å} \pm 25 \text{ Å}$ 이다.
- [0076] 선택적으로, 단계 S105 이전에, 제1 도전 전극과 EL층 사이에 정공 수송층을 형성하는 단계를 추가로 포함할 수 있고, 정공 수송층의 재료는 예를 들어, N,N,N', N'-테트라페닐-1, 1'-비페닐-4, 4'-디아민(TPD), $C_{73}H_{52}N_4$ (TAD) 등과 같은 방향족 디아민이다.
- [0077] 선택적으로, 단계 S105 이후에, 제2 도전 전극과 EL층 사이에 전자 수송층을 형성하는 단계를 추가로 포함할 수 있고, 전자 수송층의 재료는 예를 들어 8-히드록시퀴놀린 알루미늄(Alq3), 8-히드록시퀴놀린 아연(Znq2) 등이다.
- [0078] S106: 제2 도전 전극으로서 EL층 및 절연층을 덮는 제2 도전막을 형성하는 단계.
- [0079] 제2 도전 전극과 EL층 사이에 전자 수송층이 형성되는 경우, 단계 S106에서 형성된 제2 도전 전극이 전자 수송층을 덮고 있음을 주목한다.
- [0080] 선택적으로, 단계 S106은: 제2 도전 전극에 대해 패터닝 공정을 수행하여 제1 및 제2 신호 전극 바로 위에 위치한 제2 도전 전극의 부분을 제거하는 단계를 추가로 포함할 수 있다. 이 선택적 단계로 형성된 OLED의 등가 회로가 도 6에 예시되어 있다. 이 선택적 단계는 또한 제2 도전 전극을 형성하기 위한 패터닝 공정을 이용하여 수행될 수 있으며 추가 노광 공정을 필요로 하지 않는다.
- [0081] S107: 제2 도전 전극을 덮는 봉지층을 형성하는 단계.
- [0082] 본 발명의 실시예에 의해 제공된 OLED의 제조 방법에서, 터치를 위해 사용된 투영 정전용량은 OLED의 제조 중에 동시에 형성되고, 각 화소 소자에 대해 종 방향 및 횡 방향의 2개의 별개 신호 감지 소자가 형성되며, 이는 제품의 터치 감도를 개선할 수 있다. 또한, 투영 정전용량으로서의 신호 전극 및 LED의 화소 전극이 동일한 층에 형성되므로 제품 원가가 감소한다.
- [0083] 본 발명의 다른 실시예는 도 8 및 9에 예시된 바와 같은(도 9는 도 8의 C-C' 선을 따르는 터치 디스플레이 장치의 단면을 개략적으로 예시함) 터치 디스플레이 장치를 추가로 제공하며, 이는: 아래로 배열된 복수의 디스플레이 소자를 포함하며, 각 디스플레이 소자는 게이트 라인 및 데이터 라인에 의해 둘러싸인 화소 소자를 포함하고, 적어도 일부의 디스플레이 소자의 화소 소자는 상기 실시예에 의해 제공된 OLED를 포함한다. 터치 디스플레이 장치는 서로에 대해 평행하게 배열된 복수의 제1 감지 라인(14) 및 서로에 대해 평행하게 배열된 복수의 제2 감지 라인(15)을 추가로 포함하며, 제1 감지 라인들(14) 및 제2 감지 라인들(15)은 서로 교차하지만 서로 전기적으로 연결되지 않는다. OLED의 제1 신호 전극(16)은 제1 감지 라인들(14)에 전기적으로 연결되며, OLED의 제2 신호 전극(17)은 제2 감지 라인들(15)에 전기적으로 연결된다. 바람직하게는, 제1 신호 전극(16)은 비아 홀을 통해 제1 감지 라인들(14)에 전기적으로 연결되며, 제2 신호 전극(17)은 다른 비아 홀을 통해 제2 감지 라인들(15)에 전기적으로 연결된다.
- [0084] 일반적으로, 각 화소 소자는 기관(11) 상의 TFT, TFT를 덮는 패시베이션층(13), 패시베이션층(13)의 비아 홀을

통해 TFT의 드레인 전극에 전기적으로 연결된 OLED를 추가로 포함할 수 있다. 제1 도전 전극으로서 작용하는 OLED의 화소 전극은 드레인 전극에 연결된다.

[0085] 선택적으로, 제1 감지 라인은 데이터 라인과 동일한 층에 존재하며 제2 감지 라인은 게이트 라인과 동일한 층에 존재한다. 즉, 제1 감지 라인은 패시베이션층(13)과, TFT의 게이트를 덮는 게이트 절연층(12) 사이에 배치되고, 제2 감지 라인은 기판(11)과 게이트 절연층(12) 사이에 배치된다.

[0086] 이와 달리, 제1 감지 라인은 게이트 라인과 동일한 층에 존재하며 제2 감지 라인은 데이터 라인과 동일한 층에 존재한다. 즉, 제2 감지 라인은 패시베이션층과, TFT의 게이트를 덮는 게이트 절연층 사이에 배치되고, 제1 감지 라인은 기판과 게이트 절연층 사이에 배치된다(도면에는 미도시).

[0087] 본 발명의 실시예에 의해 제공된 투영 정전용량을 갖는 OLED의 작동 원리에 따르면, 제1 및 제2 감지 라인은 서로 교차하지만 서로 전기적으로 연결되지 않으므로, 캐소드 위에서 터치가 발생할 경우, 2개의 감지 라인은 서로에 대해 수직인 종 방향 및 횡 방향으로(예를 들어, X 및 Y 방향으로) 제1 및 제2 신호 전극 상에서 전압 변동 신호를 생성하여, 터치 위치를 찾아낼 수 있다.

[0088] 본 발명의 실시예에 의해 제공된 터치 디스플레이 장치에서, 터치를 위해 사용된 투영 정전용량은 OLED의 제조 중에 동시에 형성되고, 각 화소 소자에 대해 종 방향 및 횡 방향의 2개의 별개의 신호 감지 소자가 형성되며, 이는 제품의 터치 감도를 개선할 수 있다. 또한, 투영 정전용량으로서의 신호 전극 및 LED의 화소 전극이 동일한 층에 형성되므로 제품 원가가 감소한다.

[0089] 또한, 실시예의 각 디스플레이 소자는 적색, 녹색 및 청색의 3가지 화소 소자를 포함할 수 있다. 비록 적색, 녹색 및 청색의 3원색을 갖는 화소 소자의 예가 예시적으로 설명되었지만, 디스플레이 소자는 다른 색상의 추가 화소 소자를 분명히 가질 수 있다. 바람직하게는, 본 발명의 실시예에 의해 제공된 OLED는 디스플레이 소자에 포함된 적색, 녹색 및 청색의 3개의 화소 소자에 선택적으로 배치된다. 적색, 녹색 및 청색의 3개의 화소 소자가 동일한 발광 면적을 갖는 경우, 휘도는 서로 상이할 수 있다. 그 결과, 적색, 녹색 및 청색의 3개의 화소 소자의 발광 면적은 발광 휘도의 균일성을 보장하도록 비례하여 구성된다. 예로서, 동일한 발광 면적을 갖는 화소 소자에 있어서, 녹색 발광 재료가 더 높은 휘도를 생성한다. 따라서, 녹색 화소 소자의 EL층의 면적은 제조 중에 일반적으로 축소된다. 더 바람직하게는, 본 발명의 실시예에 의해 제공된 OLED는 녹색 화소 소자에 구성된다. 이에 의하여, 투영 정전용량을 형성하기 위한 신호 전극이 OLED의 화소 전극 층에서 특정 발광 면적을 차지한다 하더라도 디스플레이 장치의 휘도에 대한 영향을 최소화할 수 있다. 물론, 적색 또는 청색 화소 소자가 본 발명의 실시예에 의해 제공된 OLED를 사용하는 것도 또한 실현 가능하다. 더욱 바람직하게는, 모든 녹색 화소 중에서, 해상도, 감지 면적 및 커패시터 감도 등과 같은 실제 요건에 따라 이들 중 일부에 터치 커패시터를 배치하기로 결정할 수도 있다. 즉, 터치 커패시터를 갖는 녹색 화소 소자 및 터치 커패시터를 갖지 않는 녹색 화소 소자의 수 및 위치 관계는 실제 요건에 따라 결정될 수 있다.

[0090] 본 발명의 다른 실시예는 터치 디스플레이 장치의 제조 방법을 제공한다. 일반적으로, 이 제조 방법은 제1 및 제2 전극 층, 및 제1 및 제2 전극 층 사이에 샌드위치된 EL층을 형성하는 단계, 데이터 라인 및 게이트 라인을 형성하는 단계뿐만 아니라 제1 및 제2 신호 전극 및 절연층을 형성하는 단계를 포함한다. 예로서, 도 10에 도시된 바와 같이, 이 방법은 하기 단계들을 포함한다:

[0091] S201: 기판상에 금속 도전막을 형성하고 패터닝 공정을 통해 게이트 전극, 게이트 라인 및 종 방향 감지 라인을 형성하는 단계.

[0092] 예를 들어, 마그네트론 스퍼터링을 이용함으로써 기판상에 두께가 1000 Å 내지 7000 Å인 금속 도전막 층을 형성할 수 있다. 금속 도전막을 제조하기 위한 금속 재료는 일반적으로 몰리브덴, 알루미늄, 알루미늄 니켈 합금, 몰리브덴 텅스텐 합금, 크롬, 구리 등일 수 있다. 금속 도전막은 상기 재료로 제조된 박막층을 복수개 조합한 구조일 수 있다. 이어서, 마스크를 이용하여 노광, 현상, 식각 및 박리를 포함하는 패터닝 공정을 수행함으로써 기판상의 특정 영역 상에 게이트 전극, 게이트 라인 및 종 방향 감지 라인을 형성한다. 금속 도전막은 PECVD(Plasma Enhanced Chemical Vapor Deposition), 마그네트론 스퍼터링, 열 증착 및 다른 종래의 막 제조 방법에 의해 형성될 수 있다.

[0093] S202: 기판을 덮는 게이트 절연층을 형성하는 단계.

[0094] 예를 들어, CVD를 이용함으로써 기판상에 두께가 1000 Å 내지 6000 Å인 게이트 절연층의 막을 연속적으로 피착한다. 게이트 절연층의 재료는 일반적으로 실리콘 질화물이지만, 실리콘 산화물 및 실리콘 산화질화물일 수도 있다. 게이트 절연층의 막은 피착, 스핀-코팅 또는 롤러-코팅과 같은 종래의 제조 방법에 의해 형성될 수

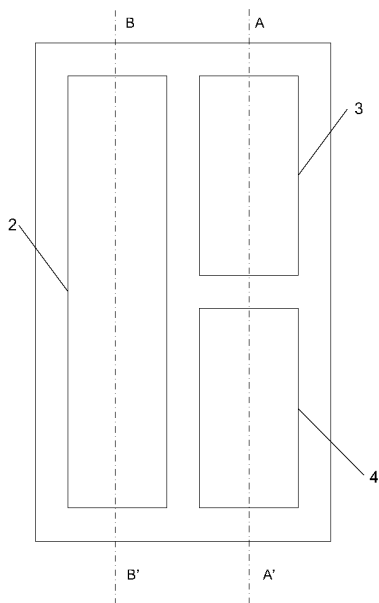
있다.

- [0095] S203: 게이트 절연층 상에 활성층을 형성하는 단계.
- [0096] 예를 들어, CVD를 이용하여 게이트 절연층 상에 총 두께가 1000 Å 내지 6000 Å인 비정질 실리콘(a-Si) 막 및 n+ 비정질 실리콘 막을 피착할 수 있다. 다르게는, 게이트 절연층 상에 금속 산화물 반도체 막을 피착할 수 있다. 활성층용 마스크를 사용하여 a-Si 막을 노광시킬 수 있고, 이어서 이를 건식 식각하여 게이트 절연층 상에 활성층을 형성한다. 또한, 활성층으로서 게이트 절연층 상에 피착되는 것이 금속 산화물 반도체 막일 경우, 활성층은 금속 산화물 반도체 막에 대한 패터닝 공정을 통해 형성될 수 있다. 즉, 포토레지스트를 도포한 후, 마스크를 사용하여 금속 산화물 반도체 막을 노광, 현상 및 식각하여 활성층을 형성할 수 있다.
- [0097] S204: 기판상에 금속 도전막을 형성한 다음 패터닝 공정을 통해 소스 전극, 드레인 전극, 데이터 라인 및 횡 방향 감지 라인을 형성하는 단계.
- [0098] 예를 들어, 게이트 전극의 제조 방법과 유사하게, 두께가 1000 Å 내지 7000 Å인 금속 도전막을 기판상에 형성할 수 있다. 금속 도전막을 제조하기 위한 금속 재료는 일반적으로 몰리브덴, 알루미늄, 알루미늄 니켈 합금, 몰리브덴 텅스텐 합금, 크롬, 구리 등일 수 있다. 금속 도전막은 상기 재료로 제조된 박막층을 복수개 조합한 구조일 수 있다. 이어서, 마스크를 이용하여 노광, 현상, 식각 및 박리를 포함하는 패터닝 공정을 수행함으로써 소스 전극, 드레인 전극, 데이터 라인 및 횡 방향 감지 라인을 형성한다. 이 막들은 PECVD, 마그네트론 스퍼터링, 열 증착 및 다른 종래의 막 제조 방법에 의해 형성될 수 있다.
- [0099] S205: 기판을 덮는 패시베이션층을 형성하는 단계.
- [0100] 예를 들어, 기판의 전체 표면상에 두께가 1000 Å 내지 6000 Å인 패시베이션층을 피착한다. 패시베이션층의 재료는 이산화 규소와 같은 산화물일 수 있다. 이 경우에, 패시베이션층은 게이트 전극, 소스 전극, 드레인 전극, 제2 감지 라인 또는 제1 감지 라인을 덮는다.
- [0101] S206: 드레인 전극, 횡 방향 감지 라인 및 종 방향 감지 라인 위에 각각 패시베이션층을 통과하는 비아 홀을 형성하는 단계.
- [0102] S207: 패시베이션층 상에 제1 도전막 층을 형성하고 단일 패터닝 공정을 통해 제1 도전 전극으로서 작용하는 화소 전극뿐만 아니라 제1 신호 전극 및 제2 신호 전극을 형성하는 단계.
- [0103] 화소 전극은 드레인 전극 위의 비아 홀을 통해 드레인 전극에 전기적으로 연결되며, 제1 신호 전극은 제1 감지 라인 위의 비아 홀을 통해 제1 감지 라인에 전기적으로 연결되며, 제2 신호 전극은 제2 감지 라인 위의 비아 홀을 통해 제2 감지 라인에 전기적으로 연결된다. 제1 감지 라인은 횡 방향 감지 라인이며 제2 감지 라인은 종 방향 감지 라인이다. 이와 달리, 제2 감지 라인은 횡 방향 감지 라인이며 제1 감지 라인은 종 방향 감지 라인이다. 용어 "종 방향" 및 "횡 방향"은 상대적인 위치를 의미하며 제1 감지 라인 및 제2 감지 라인의 상대적 위치 관계를 예시하기 위해 사용될 뿐임이 이해될 수 있다. 따라서, 만일 제1 감지 라인이 종 방향 감지 라인이면 제2 감지 라인은 횡 방향 감지 라인이고; 반대로, 만일 제1 감지 라인이 횡 방향 감지 라인이면 제2 감지 라인은 종 방향 감지 라인임이 이해될 수 있다.
- [0104] 단계 S207에 후속하는 단계들에 대해서는 단계 S101 내지 S107을 참조하기 바라며, 여기서는 상술하지 않을 것이다.
- [0105] S208: 화소 전극뿐만 아니라 제1 신호 전극 및 제2 신호 전극을 덮는 절연층을 형성하는 단계.
- [0106] S209: 화소 전극 위의 절연층에 비아 홀을 형성하는 단계.
- [0107] S210: 비아 홀에 EL층을 형성하는 단계.
- [0108] 예를 들어, 기판을 진공 챔버에 배치하고 다수의 유기 막을 화소 전극 위에 피착하여 EL층을 형성하는데, 여기서 평균 막 두께는 350 Å ± 25 Å이다.
- [0109] 선택적으로, 단계 S210 이전에, 제1 도전 전극과 EL층 사이에 정공 수송층을 형성하는 단계를 추가로 포함할 수 있고, 정공 수송층의 재료는 예를 들어 N,N,N', N'-테트라페닐-1, 1'-비페닐-4, 4'-디아민(TPD), C₇₃H₅₂N₄(TAD) 등과 같은 방향족 디아민이다.
- [0110] 단계 S210 이후에, 제2 도전 전극과 EL층 사이에 전자 수송층을 형성하는 단계를 추가로 포함할 수 있고, 전자 수송층의 재료는 8-히드록시퀴놀린 알루미늄(Alq3), 8-히드록시퀴놀린 아연(Znq2) 등이다.

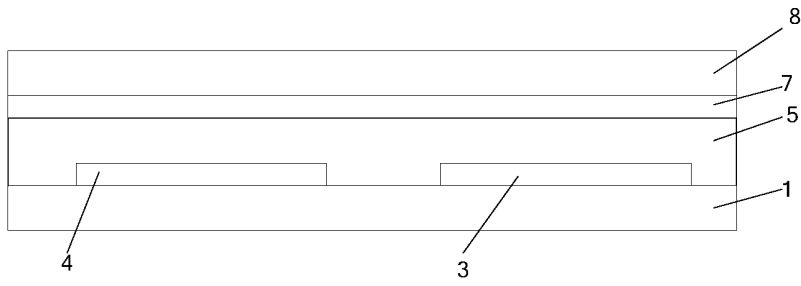
- [0111] S211: 제2 도전 전극으로서 EL층 및 절연층을 덮는 제2 도전막을 형성하는 단계.
- [0112] 제2 도전 전극과 EL층 사이에 전자 수송층이 형성되는 경우, 단계 S211에서 형성된 제2 도전 전극이 전자 수송층을 덮고 있음을 주목한다.
- [0113] 선택적으로, 단계 S211은: 제2 도전 전극에 대해 패터닝 공정을 수행하여 제1 및 제2 신호 전극 바로 위에 위치한 제2 도전 전극의 부분을 제거하는 단계를 추가로 포함할 수 있다. 이 선택적 단계를 이용하여 형성된 OLED의 등가 회로가 도 6에 예시되어 있다. 이 선택적 단계는 또한 제2 도전 전극을 형성하기 위한 패터닝 공정을 이용하여 수행될 수도 있으며 추가 노광 공정을 필요로 하지 않는다.
- [0114] S212: 제2 도전 전극을 덮는 봉지층을 형성하는 단계.
- [0115] 본 발명의 실시예에 의해 제공된 바와 같은 터치 디스플레이 장치의 제조 방법에서, 터치를 위해 사용된 투영 정전용량은 OLED의 제조 중에 동시에 형성되고, 각 화소 소자에 대해 종 방향 및 횡 방향의 2개의 별개의 신호 감지 소자가 형성되며, 이는 터치 스크린 제품의 감도를 개선할 수 있다. 또한, 투영 정전용량으로서의 신호 전극 및 LED의 화소 전극이 동일한 층에 형성되므로 제품 원가가 감소된다.
- [0116] 상술한 것은 본 발명의 예시적 실시예에 관한 것일 뿐이며 본 발명의 범위를 제한하지 않고; 본 발명의 범위는 첨부 청구항에 의해 정의된다.

도면

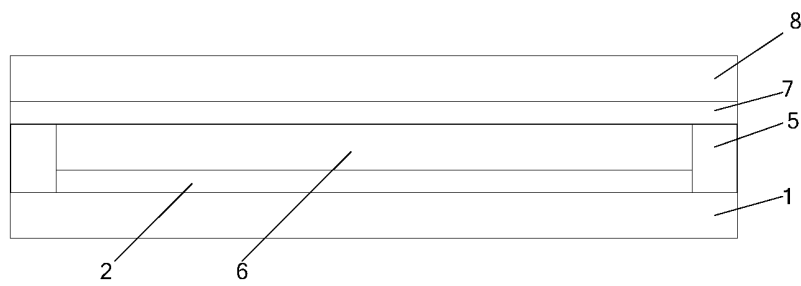
도면1



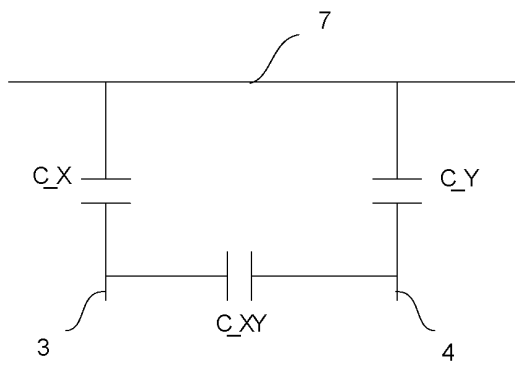
도면2



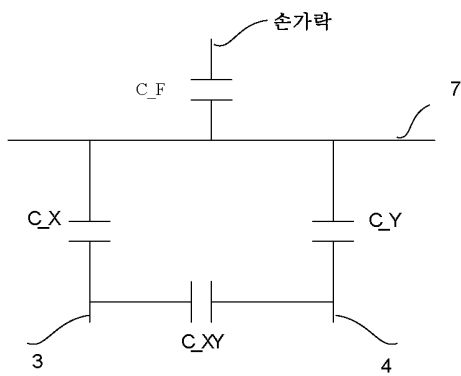
도면3



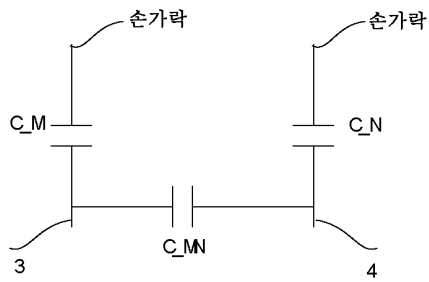
도면4



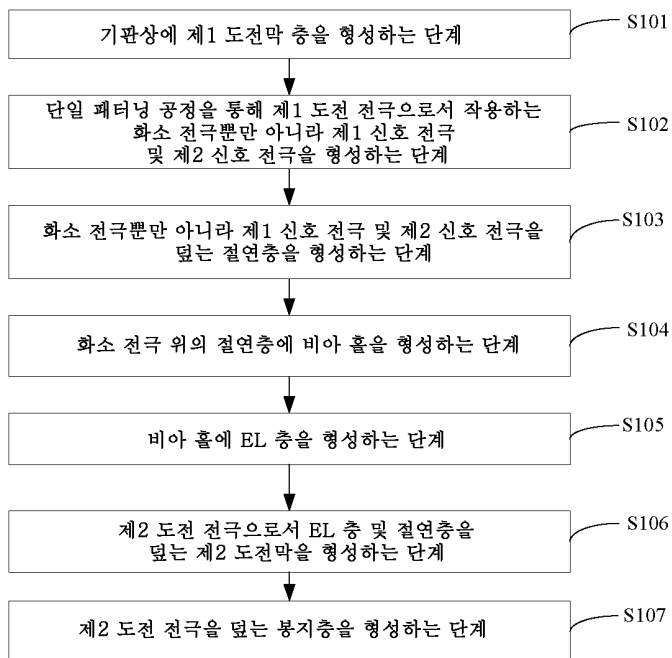
도면5



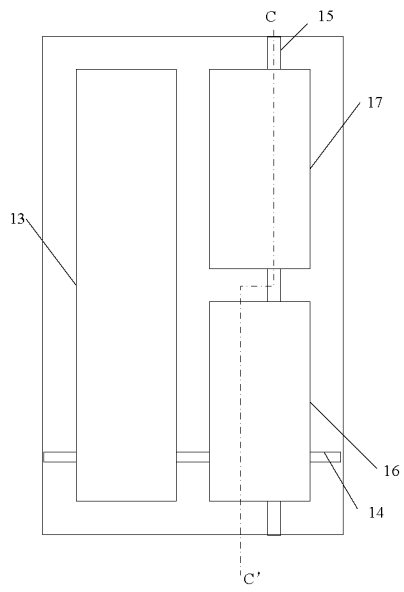
도면6



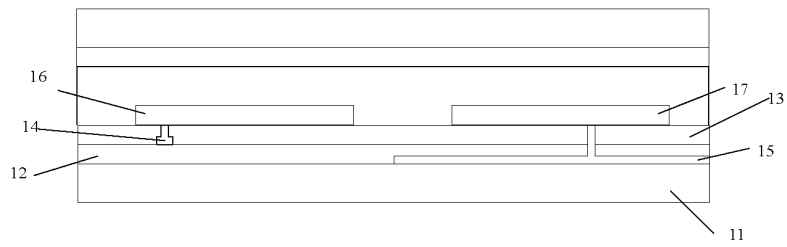
도면7



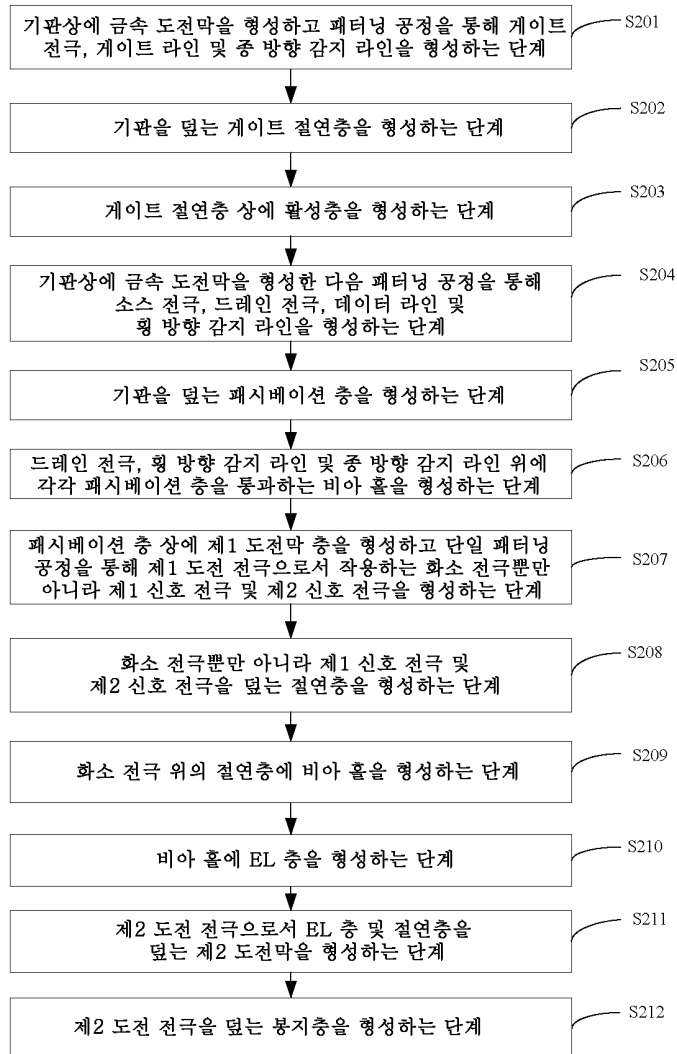
도면8



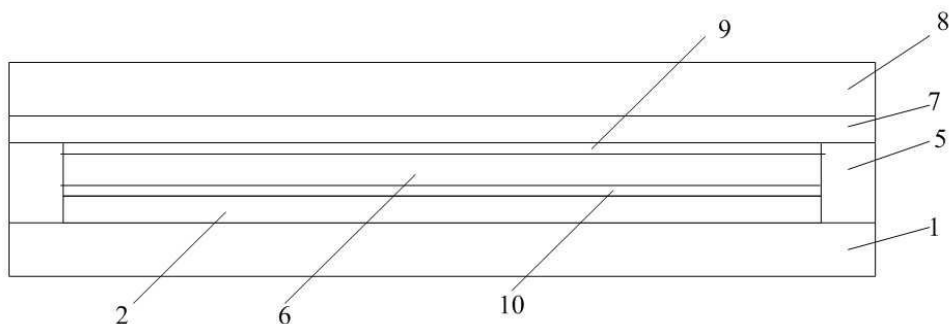
도면9



도면10



도면11



专利名称(译)	标题：有机发光二极管，触摸显示装置及其制造方法		
公开(公告)号	KR101574390B1	公开(公告)日	2015-12-03
申请号	KR1020130114146	申请日	2013-09-25
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	博科技集团股份有限公司		
当前申请(专利权)人(译)	博科技集团股份有限公司		
[标]发明人	MA ZHANJIE 마잔지에		
发明人	마,잔지에		
IPC分类号	H01L51/52 G06F3/041 H01L51/56		
CPC分类号	H01L51/52 H01L51/5012 H01L51/56 H03K17/962 H01L27/32 H01L27/3265 H03K2217/960795 H01L29/04 H01L27/323		
代理人(译)	Jangsugil Gimseongun Baekmangi		
优先权	201210372282.9 2012-09-28 CN		
其他公开文献	KR1020140042698A		
外部链接	Espacenet		

摘要(译)

本发明提供一种OLED，触控显示装置及其制造方法。OLED包括：基板；像素电极，用作基板上的第一导电电极；第一信号电极和第二信号电极，与像素电极设置在同一层上；绝缘层，覆盖第一信号电极和第二信号电极；EL层，与绝缘层位于同一层，覆盖像素电极；第二导电电极，至少覆盖EL层；以及至少覆盖第二导电电极的密封层。COPYRIGHT KIPO 2014

