

(19)대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/30 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년05월17일 10-0580975 2006년05월10일
--	-------------------------------------	--

(21) 출원번호	10-2004-0097805	(65) 공개번호	10-2005-0052374
(22) 출원일자	2004년11월26일	(43) 공개일자	2005년06월02일

(30) 우선권주장 JP-P-2003-00399941 2003년11월28일 일본(JP)

(73) 특허권자 산요덴키가부시키가이샤
일본 오사카후 모리구치시 게이한 혼도오리 2쵸메 5반 5고

(72) 발명자 다카이가즈마사
일본 기후켄 가카미가하라시 히가시아마 4-31

(74) 대리인 장수길
이중희
구영창

심사관 : 최정운

(54) 표시 장치의 구동 시스템

요약

본 발명은 전류 변환 회로의 출력 전류값에 기인한 표시 얼룩의 발생을 방지한 표시 장치의 구동 시스템을 제공한다. 본 발명의 표시 장치의 구동 시스템은, m행 및 n열의 매트릭스로 배치되며 전류 구동 소자를 포함하는 복수의 화소와, 외부로부터 입력되는 디지털 표시 신호 D1~Dn을 그에 따른 아날로그 전류로 변환하여 출력하는 n개의 전류 변환 회로 DAC1~DACn과, 디지털 표시 신호 D1~Dn을 n개의 전류 변환 회로 DAC1~DACn에 선택적으로 입력하기 위한 제1 셀렉터 회로(10)와, n개의 전류 변환 회로 DAC1~DACn의 전류 출력을 각 열의 화소군에 선택적으로 공급하기 위한 제2 셀렉터 회로(20)를 구비한다.

대표도

도 1

색인어

셀렉터 회로, 유기 EL 소자, 화소

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 유기 EL 표시 장치의 구동 시스템을 도시하는 블록도.

도 2는 도 1의 유기 EL 표시 장치의 구동 시스템에서, 각 열의 화소군과 이들을 구동하는 전류 변환 회로 DAC1~DACn의 대응 관계의 일례를 도시한 도면.

도 3은 본 발명의 실시예에 따른 유기 EL 표시 장치의 구동 시스템에서, 제1 및 제2 셀렉터 회로(10, 20)의 전환 상태의 일례를 도시하는 도면.

도 4는 종래예의 유기 EL 표시 장치의 구동 시스템을 도시하는 블록도.

도 5는 도 4의 유기 EL 표시 장치의 구동 시스템에서, 각 열의 화소군과 이들을 구동하는 전류 변환 회로 DAC1~DACn의 대응 관계를 도시한 도면.

<도면의 주요 부분에 대한 부호의 설명>

10 : 제1 셀렉터 회로

20 : 제2 셀렉터 회로

P11, P12... : 화소

DAC1... DACn : 전류 변환 회로

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 표시 장치의 구동 시스템에 관한 것으로, 특히 전류 프로그램 방식의 구동 회로를 갖는 표시 장치의 구동 시스템에 관한 것이다.

최근, 유기 일렉트로 루미네센스(Organic Electro Luminescence: 이하, 「유기 EL」이라고 약칭함) 소자를 이용한 유기 EL 표시 장치는, CRT나 LCD를 대신하는 표시 장치로서 주목받고 있다. 특히, 유기 EL 소자를 구동시키는 스위칭 소자로서 박막 트랜지스터를 구비한 액티브 매트릭스형의 유기 EL 표시 장치가 개발되고 있다. 이러한 유기 EL 소자는 LCD와는 달리, 그것에 흘리는 전류에 따른 휘도에 의해 자발광하는 소자이다.

그와 같은 유기 EL 표시 장치의 구동 시스템으로서는 여러가지가 있지만, 그 중 하나로 전류 프로그램 방식이 있다. 이 방식은 상술한 유기 EL 소자의 전류 대 휘도 특성을 이용하여, 디지털 표시 신호에 따른 휘도를 얻기 위해서, 그 디지털 표시 신호에 따른 전류값을 전류 변환 회로(전류 DAC라고도 함)에 의해서 설정하고, 그 전류를 전류 변환 회로로부터 각 화소로 하는 것이다.

그리고, 특히 고정밀도의 유기 EL 표시 장치에서는, 화소로의 전류 프로그램 기간을 확보하기 위해서, 각 열의 화소군에 대응하여 복수의 전류 변환 회로를 설치하고 있다. 이러한 구동 방식은 각 열의 화소군에 1개씩 채널을 할당한 것으로, 다 채널 전류 DAC 방식이라고 하고 있다.

도 4는 종래예의 유기 EL 표시 장치의 구동 시스템을 도시하는 블록도이다. 각각 유기 EL 소자를 포함하는 복수의 화소 P11, P12, ...가 m행 및 n열의 매트릭스로 배치되어 있다. 그리고 각 열의 화소군마다 대응하여, n개의 전류 변환 회로 DAC1~DACn이 배치되어 있다. 이들의 전류 변환 회로 DAC1~DACn은, 각각에 입력되는 디지털 표시 신호 D1~Dn을 이들에 따른 전류값을 갖는 전류 I1~In으로 변환하여, 각 열의 화소군에 공급한다.

예를 들면, 최초의 1수평 주사 기간에는, 화소 P11, P12, ..., I1n에 순차적으로, 전류 I1, I2, ..., In이 공급되고, 다음의 1수평 주사 기간에는 화소 P21, P22, ..., I2n에 순차적으로, 전류 I1, I2, ..., In이 공급된다. 그리고, 이러한 수평 주사가 남은 모든 라인에 대하여 반복되어, 1 필드의 주사 기간이 종료한다.

도 5는 이 유기 EL 표시 장치의 구동 시스템에서, 각 열의 화소군과 이들을 구동하는 전류 변환 회로 DAC1~DACn의 대응 관계를 도시한 도면이다. 이 도면에서도 알 수 있듯이, 각 열의 화소군은 동일한 전류 변환 회로에 의해서 구동된다. 예를 들면, n번째의 필드에서, 1열째의 화소군은 도 4 중 「1」로 표시된 전류 변환 회로 DAC1에 의해서 구동되고, 2열째의 화소군은 도 4 중 「2」로 표시된 전류 변환 회로 DAC2에 의해서 구동된다. 그리고, n+1번째의 필드, n+2번째의 필드에 대해서도 이 대응 관계는 완전히 동일하다.

특허 문헌 1 : 일본 특개 2003-150118호 공보

발명이 이루고자 하는 기술적 과제

일반적으로, n개의 전류 변환 회로 DAC1~DACn은 LSI로 구성되지만, 그 제조 변동 때문에, n개의 전류 변환 회로 DAC1~DACn의 출력 전류값에 변동이 발생한다. 이 출력 전류의 변동은 전류 구동 소자인 유기 EL 소자의 휘도의 변동에 직결된다.

그런데, 도 4에 도시한 종래의 표시 장치의 구동 시스템에서는, 각 열의 화소군은 항상 동일한 전류 변환 회로에 의해서 구동되기 때문에, 임의의 열에 대응한 전류 변환 회로의 출력 전류값이 다른 것에 비하여 이상하게 커지거나, 또는 작아지거나 하면, 그 열의 화소군에 대응한 라인에 명암의 표시 얼룩이 나타나게 된다.

일반적으로, 그와 같은 라인의 표시 얼룩은 휘도의 변동이 1% 이하이면 사람의 눈에 시인되지 않는다고는 하지만, 그와 같은 변동을 억제하는 것은 LSI의 제조 기술 상 곤란하다.

발명의 구성 및 작용

본 발명의 표시 장치의 구동 시스템은, m행 및 n열의 매트릭스로 배치되고 전류 구동 소자를 포함하는 복수의 화소와, 외부로부터 입력되는 디지털 표시 신호를 그에 따른 아날로그 전류로 변환하여 출력하는 n개의 전류 변환 회로와, 상기 디지털 표시 신호를 상기 n개의 전류 변환 회로에 선택적으로 입력하기 위한 제1 셀렉터 회로와, 상기 n개의 전류 변환 회로의 전류 출력을 각 열의 화소군에 선택적으로 공급하기 위한 제2 셀렉터 회로를 구비하는 것을 특징으로 하는 것이다.

또한, 상기 구성에서, 상기 제1 셀렉터 회로 및 제2 셀렉터 회로는, 1필드 기간 내에 상기 n개의 전류 변환 회로의 출력이 동일한 열의 화소군에 항상 공유되지 않도록, 상기 n개의 전류 변환 회로에의 디지털 표시 신호의 입력 및 상기 n개의 전류 변환 회로로부터 상기 각 열의 화소군에의 전류 출력을 1수평 주사 기간마다 전환하는 것을 특징으로 하는 것이다.

또한, 상기 제1 셀렉터 회로 및 제2 셀렉터 회로는, 상기 n개의 전류 변환 회로에의 디지털 표시 신호의 입력 및 상기 n개의 전류 변환 회로로부터 상기 각 열의 화소군에의 전류 출력을 1 필드 기간마다 전환하는 것을 특징으로 하는 것이다.

<실시 형태>

다음으로, 본 발명의 실시예에 대하여 도면을 참조하면서 설명한다. 도 1은 본 발명의 실시예에 따른 유기 EL 표시 장치의 구동 시스템을 도시하는 블록도이다.

각각 유기 EL 소자를 포함하는 복수의 화소 P11, P12, ...가, m행 및 n열의 매트릭스로 배치되어 있다. 그리고, n개의 전류 변환 회로 DAC1~DACn이 배치되어 있다. 이들의 전류 변환 회로 DAC1~DACn은, 제1 셀렉터 회로(10)를 통하여 입력되는 디지털 표시 신호 D1~Dn을 이들에 따른 전류값을 갖는 전류 I1~In으로 변환하는 것이다. 제1 셀렉터 회로(10)는, 수평 주사 클럭 CKH, 수직 주사 클럭 CKV 및 입출력 패턴 선택 신호 SEL에 의해서, 1수평 주사 기간마다, 혹은 1 필드 기간마다, 디지털 표시 신호 D1~Dn을 어느 하나의 전류 변환 회로 DAC1~DACn에 입력할지를 선택하도록 제어되고 있다.

또한, 전류 변환 회로 DAC1~DACn으로부터 출력되는 전류 I1~In은, 제2 셀렉터 회로(20)를 통하여 선택된 각 열의 화소군에 공급된다. 여기서 각 열의 화소군은, 예를 들면 제1열째의 화소군은, 화소군(P11, P21, P31, ..., Pm1)을 가리키고, 제2열째의 화소군은, 화소군(P12, P22, P32, ..., Pm2)을 가리키고, 제n열의 화소군은, 화소군(P1n, P2n, P3n, ..., Pmn)

을 가리킨다. 그리고, 제2 셀렉터 회로(20)는 수평 주사 클럭 CKH, 수직 주사 클럭 CKV 및 입출력 패턴 선택 신호 SEL에 의해서, 1수평 주사 기간마다, 혹은 1 필드 기간마다, 전류 변환 회로 DAC1~DACn으로부터 출력되는 전류 I1~In을 어느 하나의 화소군에 공급할지를 선택하도록 제어되고 있다.

그리고, 전류 변환 회로 DAC1~DACn의 입출력 전환의 구체적인 양태로서는, 제1 셀렉터 회로(10) 및 제2 셀렉터 회로(20)는 1 필드 기간 내에 전류 변환 회로 DAC1~DACn으로부터 출력되는 전류 I1~In이, 동일한 열의 화소군에 항상 공유되지 않도록, 전류 변환 회로 DAC1~DACn에의 디지털 표시 신호 D1~Dn의 입력 및 전류 변환 회로 DAC1~DACn으로부터 각 열의 화소군에의 전류 출력을 1수평 주사 기간마다 전환하는 것이 적합하다. 또한, 이에 덧붙여서, 제1 셀렉터 회로(10) 및 제2 셀렉터 회로(20)는, 전류 변환 회로 DAC1~DACn에의 디지털 표시 신호 D1~Dn의 입력 및 전류 변환 회로 DAC1~DACn으로부터 각 열의 화소군에의 전류 출력을 1 필드 기간마다 전환하는 것이 적합하다.

도 2는 유기 EL 표시 장치의 구동 시스템에서, 각 열의 화소군과 이들을 구동하는 전류 변환 회로 DAC1~DACn의 대응 관계의 일례를 도시한 도면이다. 도 2에서, m행 n열의 화소 배치가 도시되고 있지만, 각 화소에는 그 화소에 전류를 공급하는 전류 변환 회로의 번호가 부여되어 있다. 예를 들면, 1행 1열째의 화소 P11에는, 전류 변환 회로 DAC1로부터 전류가 공급된다. 1행 2열째의 화소 P12에는, 전류 변환 회로 DAC2로부터 전류가 공급된다.

그리고, 이 예에서는 1수평 기간마다 2 채널씩, 전류 변환 회로 DAC1~DACn과 화소의 관계가 시프트되도록 제어되고 있다. 예를 들면, n번째의 필드(n)에서, 제1행째의 라인 주사에서는, 1, 2, 3, 4, ..., n의 순서로 전류 변환 회로 DAC1~DACn이 할당되어 있다.

제2행째의 라인 주사에서는, 전류 변환 회로 DAC1~DACn의 화소에 대한 할당이 2 채널만큼 시프트되어 있다. 즉, 전류 변환 회로 DAC1은, 2행 1열째의 화소 P21이 아닌, 2행 3열째의 화소 P23에 전류를 공급한다. 마찬가지로, 전류 변환 회로 DAC2는, 2행 4열째의 화소 P24에 전류를 공급한다. 도 3은 이 제2행째 라인 주사 시의 제1 및 제2 셀렉터 회로(10, 20)의 전환 상태를 도시하는 도면이다. 전류 변환 회로 DAC1에는, 디지털 표시 신호 D3이 입력되고, 이것을 전류로 변환하여, 2행 3열째의 화소 P23에 공급하고 있다. 전류 변환 회로 DAC1에는 디지털 표시 신호 D4가 입력되고, 이것을 전류로 변환하여, 2행 4열째의 화소 P24에 공급하고 있다.

이와 같이, 디지털 표시 신호 D1이 제1열의 화소군에 공급되고, 디지털 표시 신호 D2에 따른 전류가 제2열의 화소군에 공급되고, 디지털 표시 신호 D3에 따른 전류가 제3 열의 화소군에 공급된다고 하는 관계는, 종래와 동일하지만, 디지털 표시 신호를 전류로 변환하는 전류 변환 회로가 갱신되어 있다.

그리고 3행째의 라인에는, 전류 변환 회로 DAC1~DACn의 화소에 대한 할당이 2채널만큼 더 시프트되고 있다. 이렇게 해서, 전류 변환 회로 DAC1~DACn의 화소에 대한 할당은 1수평 주사마다 2 채널씩 로테이션되어가지만, 도중에 그 로테이션을 중지하여, 제1행째와 동일한 할당 관계로 되돌아가도 된다. 이 예에서는, 제5행째의 라인 주사 시에는, 제1행째와 동일한 할당 관계로 되돌아가고 있다. 또, 본 실시예에서는, 설명을 쉽게 하기 위해서, 제5행째 로테이션을 하는 예를 나타내었지만, 단순히 로테이션을 계속해도 된다.

그리고, 필드 (n)의 주사가 종료하고, 다음의 n+1번째의 필드 (n)에서는, 4 채널씩, 전류 변환 회로 DAC1~DACn과 화소의 관계가 시프트된 상태에서부터, 제1행째의 라인의 주사가 개시된다. 즉, 제1행째의 라인에서는, 전류 변환 회로 DAC1은 1행 5열째의 화소 P15에 전류를 공급한다. 마찬가지로, 전류 변환 회로 DAC2는 1행 6열째의 화소 P16에 전류를 공급한다. 그리고, 제2행째의 라인 주사에서는 앞의 필드 (n)과 마찬가지로, 전류 변환 회로 DAC1~DACn의 화소에 대한 할당이 2 채널만큼 시프트되어 있다. 예를 들면, 전류 변환 회로 DAC1은 2행 7열째의 화소 P27에 전류를 공급한다.

이와 같이, 제1 셀렉터 회로(10) 및 제2 셀렉터 회로(20)를 1수평 주사 기간마다 전환함으로써, 전류 변환 회로 DAC1~DACn의 출력 전류 특성의 변동의 영향이 각 열의 화소군 간에 분산되기 때문에, 열 단위로 나타나는 선 형상의 표시 얼룩이 경감된다. 또한, 제1 셀렉터 회로(10) 및 제2 셀렉터 회로(20)를 1 필드 주사마다 전환함으로써, 1수평 주사 기간마다의 전환만으로는 잔존하는 패턴이 평균화되고, 또한 표시 얼룩이 시인되기 어려워진다.

또한, 전류 변환 회로 DAC1~DACn의 출력 전류 특성의 변동은 랜덤하게 발생하기 때문에, 제1 셀렉터 회로(10) 및 제2 셀렉터 회로(20)의 입출력 패턴의 전환은, 입출력 패턴 선택 신호 SEL에 따라서 임의로 설정되도록 구성하는 것이 바람직하다. 이에 의해, 복수의 표시 장치마다 표시 얼룩을 억제하여, 최적의 표시가 얻어진다.

발명의 효과

본 발명의 표시 장치의 구동 시스템에 따르면, 전류 변환 회로의 출력 전류값에 기인한 표시 얼룩의 발생을 방지할 수 있다.

(57) 청구의 범위

청구항 1.

m행 및 n열의 매트릭스로 배치되며 전류 구동 소자를 포함하는 복수의 화소와,

외부로부터 입력되는 디지털 표시 신호를 그에 따른 아날로그 전류로 변환하여 출력하는 n개의 전류 변환 회로와,

상기 디지털 표시 신호를 상기 n개의 전류 변환 회로에 선택적으로 입력하기 위한 제1 셀렉터 회로와,

상기 n개의 전류 변환 회로의 전류 출력을 각 열의 화소군에 선택적으로 공급하기 위한 제2 셀렉터 회로를 구비하는 것을 특징으로 하는 표시 장치의 구동 시스템.

청구항 2.

제1항에 있어서,

상기 제1 셀렉터 회로 및 제2 셀렉터 회로는, 1 필드 기간 내에 상기 n개의 전류 변환 회로의 출력이 동일한 열의 화소군에 항상 공유되지 않도록, 상기 n개의 전류 변환 회로로의 디지털 표시 신호의 입력 및 상기 n개의 전류 변환 회로로부터 상기 각 열의 화소군으로의 전류 출력을 1수평 주사 기간마다 전환하는 것을 특징으로 하는 표시 장치의 구동 시스템.

청구항 3.

제2항에 있어서,

상기 제1 셀렉터 회로 및 제2 셀렉터 회로는, 상기 n개의 전류 변환 회로에의 디지털 표시 신호의 입력 및 상기 n개의 전류 변환 회로로부터 상기 각 열의 화소군으로의 전류 출력을 1 필드 기간마다 전환하는 것을 특징으로 하는 표시 장치의 구동 시스템.

청구항 4.

제1항에 있어서,

상기 제1 셀렉터 회로 및 제2 셀렉터 회로는 입출력 패턴 선택 신호에 따라, 상기 n개의 전류 변환 회로로의 디지털 표시 신호의 입력 및 상기 n개의 전류 변환 회로로부터 상기 각 열의 화소군으로의 전류 출력을 임의로 전환 가능한 것을 특징으로 하는 표시 장치의 구동 시스템.

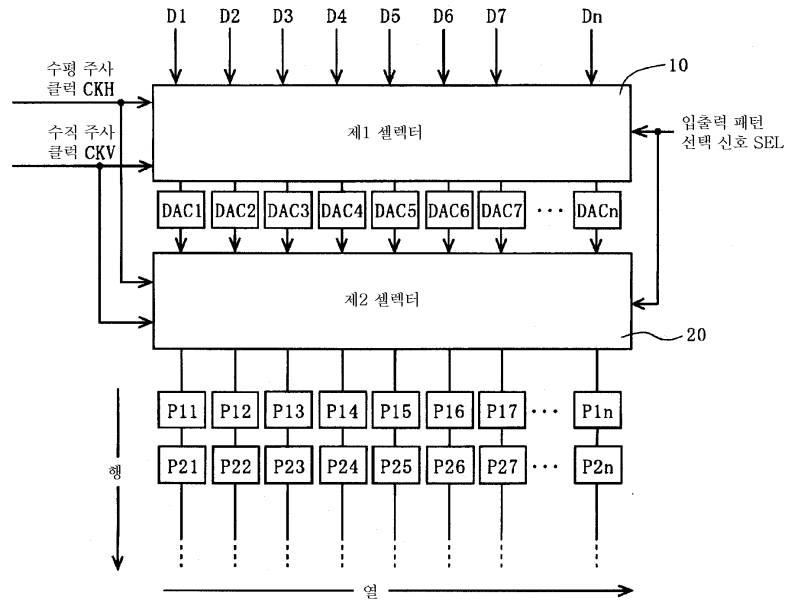
청구항 5.

제1항 내지 제4항 중 어느 한 항에 있어서,

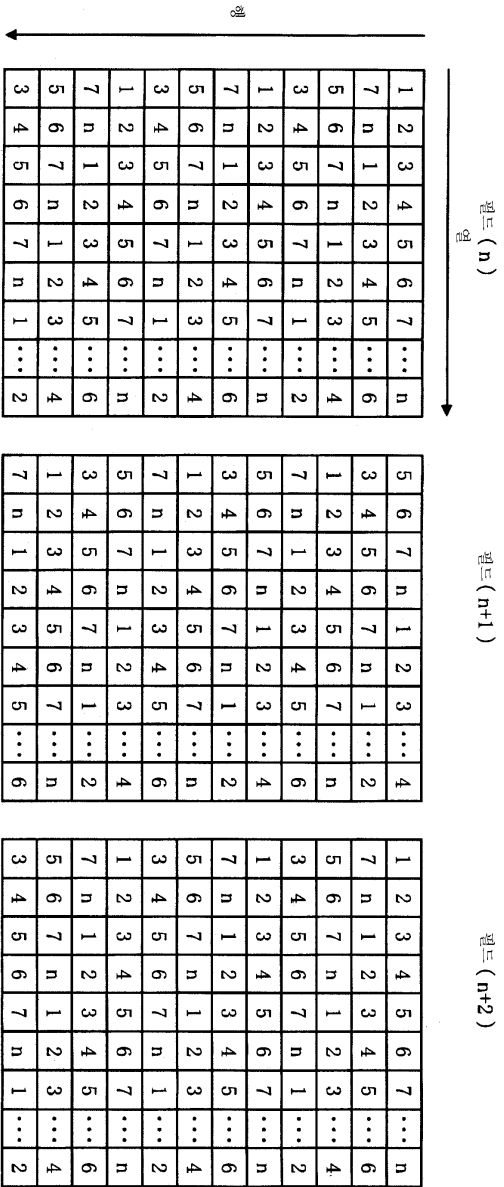
상기 전류 구동 소자가 유기 EL 소자인 것을 특징으로 하는 표시 장치의 구동 시스템.

도면

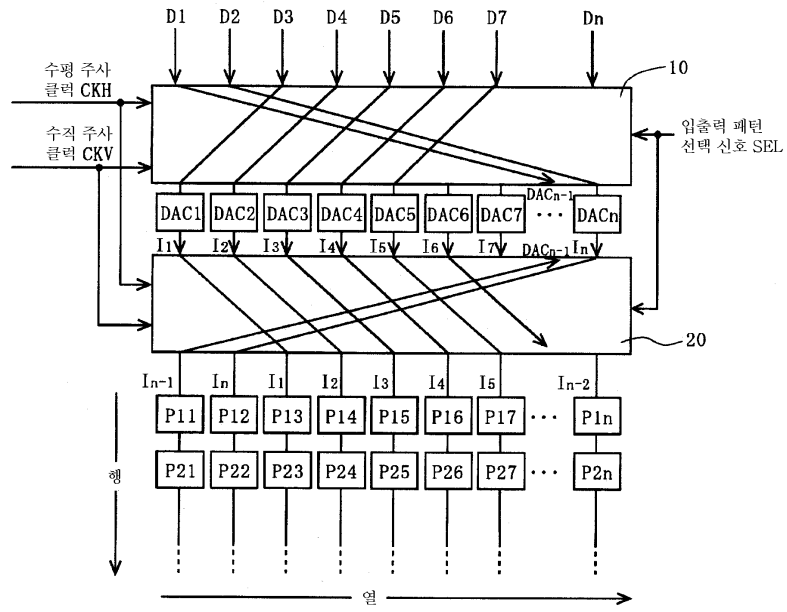
도면1



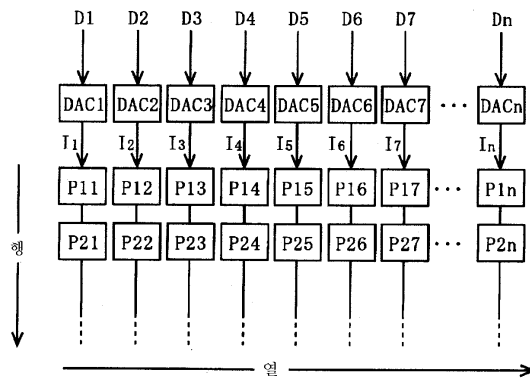
도면2



도면3



도면4



도면5

The diagram illustrates a sequence of three 10x10 grids, each representing a row in a larger structure. The grids are labeled as follows:

- Grid 1 (Left):** Labeled "행 2 (n)". It contains the sequence: 1, 2, 3, 4, 5, 6, 7, ..., n.
- Grid 2 (Middle):** Labeled "행 2 (n+1)". It contains the sequence: 1, 2, 3, 4, 5, 6, 7, ..., n.
- Grid 3 (Right):** Labeled "행 2 (n+2)". It contains the sequence: 1, 2, 3, 4, 5, 6, 7, ..., n.

Arrows above the grids indicate a progression from left to right, suggesting a sequence of operations or states.

专利名称(译)	显示装置的驱动系统		
公开(公告)号	KR100580975B1	公开(公告)日	2006-05-17
申请号	KR1020040097805	申请日	2004-11-26
[标]申请(专利权)人(译)	三洋电机株式会社 山洋电气株式会社		
申请(专利权)人(译)	三洋电机有限公司是分租		
当前申请(专利权)人(译)	三洋电机有限公司是分租		
[标]发明人	TAKAI KAZUMASA		
发明人	TAKAI,KAZUMASA		
IPC分类号	G09G3/30 H01L51/50 G09G3/20 G09G3/32 H05B33/14		
CPC分类号	G09G2310/027 G09G3/3283 G09G2320/0233 G09G2310/0297		
代理人(译)	LEE , JUNG HEE CHANG, SOO KIL		
优先权	2003399941 2003-11-28 JP		
其他公开文献	KR1020050052374A		
外部链接	Espacenet		

摘要(译)

本发明提供一种显示装置的驱动系统，其防止由于电流转换电路的输出电流值而出现显示不均匀。本发明的显示装置的驱动系统包括以m行n列的矩阵排列的多个像素，并且包括电流驱动元件和从外部输入的与其对应的模拟电流的数字显示信号D1至Dn并输出第一选择器电路10，用于选择性地输入n个数字电流显示电路DAC1至DACn和数字显示信号D1至Dn至n个电流转换电路DAC1至DACn，以及第二选择器电路（20），用于选择性地输出提供每列的像素组。1 指数方面 选择器电路，有机EL元件，像素

