



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0024552
(43) 공개일자 2011년03월09일

(51) Int. Cl.

H01L 51/50 (2006.01) H05B 33/06 (2006.01)

(21) 출원번호 10-2009-0082594

(22) 출원일자 2009년09월02일

심사청구일자 2009년09월02일

(71) 출원인

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 농서동 산24번지

(72) 발명자

이정민

경기 용인시 기흥구 농서동 산24번지

이충호

경기 군포시 광정동 을지아파트 616동 203호

(74) 대리인

팬코리아특허법인

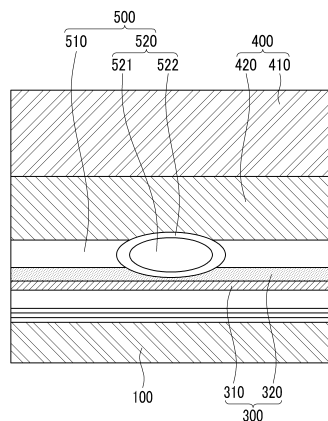
전체 청구항 수 : 총 14 항

(54) 표시 장치

(57) 요약

표시 장치는 배선부가 형성된 배선 기판, 상기 배선 기판에 실장된 집적 회로 칩 및 상기 배선부로부터 연장되어 상기 배선 기판과 상기 집적 회로 칩 사이에 위치하며, 상기 집적 회로 칩과 연결되는 패드부를 포함하며, 상기 패드부는 상기 배선부로부터 연장되는 제1 도전층 및 상기 제1 도전층 상에 위치하며, 상기 제1 도전층 대비 경도가 작은 제2 도전층을 포함한다.

대표도 - 도8



특허청구의 범위

청구항 1

배선부가 형성된 배선 기판;

상기 배선 기판에 실장된 집적 회로 칩; 및

상기 배선부로부터 연장되어 상기 배선 기판과 상기 집적 회로 칩 사이에 위치하며, 상기 집적 회로 칩과 연결되는 패드부

를 포함하며,

상기 패드부는,

상기 배선부로부터 연장되는 제1 도전층; 및

상기 제1 도전층 상에 위치하며, 상기 제1 도전층 대비 경도가 작은 제2 도전층을 포함하는 표시 장치.

청구항 2

제1항에서,

상기 집적 회로 칩은,

회로 칩 본체부; 및

상기 회로 칩 본체부로부터 연장되어 상기 패드부와 연결되는 연결 단자

를 포함하는 표시 장치.

청구항 3

제2항에서,

상기 집적 회로 칩과 상기 패드부 사이에 위치하며, 상기 배선 기판에 상기 집적 회로 칩을 실장시키는 이방성 도전 필름(anisotropic conductive film, ACF)을 더 포함하는 표시 장치.

청구항 4

제3항에서,

상기 이방성 도전 필름은 상기 연결 단자와 상기 제2 도전층 사이를 직접 연결하는 도전성 볼(conductive ball)을 포함하는 표시 장치.

청구항 5

제4항에서,

상기 도전성 볼은,

초탄성 재료(hyper elastic material)를 포함하는 중심부; 및

상기 중심부를 감싸며, 금(Au), 은(Ag) 및 구리(Cu) 중 하나 이상을 포함하는 외곽부

를 포함하는 표시 장치.

청구항 6

제5항에서,

상기 제1 도전층은 복수개의 층을 포함하며, 상기 복수개의 층 중 상기 제2 도전층과 이웃한 층은 티타늄(Ti)을 포함하는 표시 장치.

청구항 7

제6항에서,

상기 제2 도전층은 상기 제1 도전층 대비 전기 전도도가 높은 표시 장치.

청구항 8

제7항에서,

상기 제2 도전층은 금(Au), 은(Ag) 및 구리(Cu) 중 하나 이상을 포함하는 표시 장치.

청구항 9

제8항에서,

상기 도전성 볼은 상기 제2 도전층과 상기 연결 단자 사이에서 가압되어 압축된 표시 장치.

청구항 10

제9항에서,

상기 제2 도전층 및 상기 연결 단자는 상기 도전성 볼에 의해 파이며,

상기 제2 도전층의 두께는 상기 도전성 볼에 의해 파이는 홈의 두께 대비 두꺼운 표시 장치.

청구항 11

제10항에서,

상기 제2 도전층은 상기 제1 도전층 상에서 상기 도전성 볼과 대응하는 영역에만 형성되는 표시 장치.

청구항 12

제11항에서,

상기 배선부는 박막트랜지스터를 형성하는 소스 전극 및 드레인 전극을 포함하며,

상기 제1 도전층은 상기 소스 전극 및 드레인 전극과 동일한 물질인 표시 장치.

청구항 13

제12항에서,

상기 배선 기관은,

상기 드레인 전극과 전기적으로 연결되는 제1 전극;

상기 제1 전극 상에 위치하는 유기 발광층; 및

상기 유기 발광층 상에 위치하는 제2 전극

을 더 포함하는 표시 장치.

청구항 14

제13항에서,

상기 배선 기관 대비 작은 넓이를 가지는 봉지 기관을 더 포함하며,

상기 집적 회로 칩은 상기 봉지 기관과 이웃하여 노출된 배선 기관의 가장자리 영역에 실장되는 표시 장치.

명 세 서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 표시 장치에 관한 것으로서, 보다 상세하게는 집적 회로 칩이 실장된 표시 장치에 관한 것이다.

배경 기술

[0002] 표시 장치는 이미지를 표시하는 장치로서, 최근 유기 발광 표시 장치(organic light emitting diode display)가 주목 받고 있다.

[0003] 유기 발광 표시 장치는 자체 발광 특성을 가지며, 액정 표시 장치(liquid crystal display device)와 달리 별도의 광원을 필요로 하지 않으므로 두께와 무게를 줄일 수 있다. 또한, 유기 발광 표시 장치는 낮은 소비 전력, 높은 휘도 및 높은 반응 속도 등의 고품위 특성을 나타낸다.

[0004] 유기 발광 표시 장치와 같은 표시 장치는 유리 또는 플라스틱과 같은 기판 상에 소자를 형성함으로써 제조할 수 있는데, 표시 장치를 작동시키기 위한 여러 가지 신호를 생성하는 집적 회로 칩(integrated circuit chip)들이 표시 장치를 형성되는 기판의 소정 영역에 실장될 수 있다. 이때, 집적 회로 칩이 실장되는 위치에 따라 COG(Chip On Glass) 또는 COF(Chip On FPCB(Flexible Printed Circuit Board)) 등으로 나뉜다. 여기서 COG는 기판 상에 집적 회로 칩을 실장하는 것을 말하며, COF는 폴리마이드(Polyimide) 등의 필름에 집적 회로 칩을 실장하는 것을 말한다.

[0005] 이 중, 기판 상에 집적 회로 칩을 실장하는 COG의 경우, 기판에 형성된 패드와 집적 회로 칩의 단자 사이에 인터포저(interposer) 역할을 하는 이방성 도전 필름(Anisotropic Conductive Film, ACF)을 개재하여 기판 상에 집적 회로 칩을 실장하였다. 이 때, 기판의 패드와 집적 회로 칩의 단자 사이의 직접적인 연결은 이방성 도전 필름에 포함된 도전성 볼(conductive ball)에 의해 수행되며, 기판과 집적 회로 칩 사이의 접촉은 이방성 도전 필름에 포함되어 도전성 볼을 감싸고 있는 접착층에 의해 수행되었다. 이 도전성 볼은 기판의 패드와 집적 회로 칩의 단자 사이에서 압축되어 있는데, 우수한 탄성 복원력을 가지고 있어서 패드 및 단자와의 접촉 면적이 패드 및 단자에 의한 압력에 따라 증가하여 도전성 볼과 패드 사이 및 도전성 볼과 단자 사이의 접촉 저항이 도전성 볼에 인가되는 압력이 증가함에 따라 저하되었다.

[0006] 그런데, 일정 압력 이상의 압력이 도전성 볼에 인가될 경우, 압축된 도전성 볼의 탄성 복원력이 기판과 집적 회로 칩 사이의 접촉을 수행하는 접착층의 고정 능력 한계를 초과함으로써, 접착층이 도전성 볼의 압축된 형태를 고정시키지 못해 도전성 볼의 형태가 복원되어 도전성 볼과 패드 사이 및 도전성 볼과 단자 사이의 접촉 저항이 증가되는 문제가 있었다.

발명의 내용

해결 하고자하는 과제

[0007] 본 발명은 전술한 배경기술의 문제점을 해결하기 위한 것으로서, 도전성 볼의 압축된 형태를 고정시켜 기판과 집적 회로 칩 사이의 접촉 저항이 증가되는 것을 억제하는 표시 장치를 제공하고자 한다.

과제 해결수단

[0008] 본 발명의 발명자들은 상술한 바와 같은 일정 압력 이상의 압력이 도전성 볼에 인가될 경우, 도전성 볼의 탄성 복원력에 의해 접착층이 도전성 볼의 압축된 형태를 고정시키지 못하는 문제를 발견하였고, 특히 멤스(microelectromechanical systems, MEMS) 기술의 발전에 따라 배선 기판의 패드 폭이 마이크로 미터 단위에서 나노 미터 단위로 변하면서 상술한 문제에 의해 배선 기판과 집적 회로 칩간의 단선이 자주 발생하는 것을 발견하였다. 이를 해결하기 위해, 본 발명의 발명자들은 심도 있는 연구와 실험을 통해 하기와 같은 해결 수단을 발명하였다.

[0009] 본 발명의 일 측면은 배선부가 형성된 배선 기판, 상기 배선 기판에 실장된 집적 회로 칩 및 상기 배선부로부터 연장되어 상기 배선 기판과 상기 집적 회로 칩 사이에 위치하며, 상기 집적 회로 칩과 연결되는 패드부를 포함하며, 상기 패드부는 상기 배선부로부터 연장되는 제1 도전층 및 상기 제1 도전층 상에 위치하며, 상기 제1 도전층 대비 경도가 작은 제2 도전층을 포함하는 표시 장치를 제공한다.

[0010] 상기 집적 회로 칩은 회로 칩 본체부 및 상기 회로 칩 본체부로부터 연장되어 상기 패드부와 연결되는 연결 단자를 포함할 수 있다.

[0011] 상기 집적 회로 칩과 상기 패드부 사이에 위치하며, 상기 배선 기판에 상기 집적 회로 칩을 실장시키는 이방성

도전 필름(anisotropic conductive film, ACF)을 더 포함할 수 있다.

- [0012] 상기 이방성 도전 필름은 상기 연결 단자와 상기 제2 도전층 사이를 직접 연결하는 도전성 볼(conductive ball)을 포함할 수 있다.
- [0013] 상기 도전성 볼은 초탄성 재료(hyper elastic material)를 포함하는 중심부 및 상기 중심부를 감싸며, 금(Au), 은(Ag) 및 구리(Cu) 중 하나 이상을 포함하는 외곽부를 포함할 수 있다.
- [0014] 상기 제1 도전층은 복수개의 층을 포함하며, 상기 복수개의 층 중 상기 제2 도전층과 이웃한 층은 티타늄(Ti)을 포함할 수 있다.
- [0015] 상기 제2 도전층은 상기 제1 도전층 대비 전기 전도도가 높을 수 있다.
- [0016] 상기 제2 도전층은 금(Au), 은(Ag) 및 구리(Cu) 중 하나 이상을 포함할 수 있다.
- [0017] 상기 도전성 볼은 상기 제2 도전층과 상기 연결 단자 사이에서 가압되어 압축될 수 있다.
- [0018] 상기 제2 도전층 및 상기 연결 단자는 상기 도전성 볼에 의해 파이며, 상기 제2 도전층의 두께는 상기 도전성 볼에 의해 파이는 홈의 두께 대비 두꺼울 수 있다.
- [0019] 상기 제2 도전층은 상기 제1 도전층 상에서 상기 도전성 볼과 대응하는 영역에만 형성될 수 있다.
- [0020] 상기 배선부는 박막트랜지스터를 형성하는 소스 전극 및 드레인 전극을 포함하며, 상기 제1 도전층은 상기 소스 전극 및 드레인 전극과 동일한 물질일 수 있다.
- [0021] 상기 배선 기판은 상기 드레인 전극과 전기적으로 연결되는 제1 전극, 상기 제1 전극 상에 위치하는 유기 발광층 및 상기 유기 발광층 상에 위치하는 제2 전극을 더 포함할 수 있다.
- [0022] 상기 배선 기판 대비 작은 넓이를 가지는 봉지 기판을 더 포함하며, 상기 집적 회로 칩은 상기 봉지 기판과 이웃하여 노출된 배선 기판의 가장자리 영역에 실장될 수 있다.

효 과

- [0023] 본 발명에 따르면, 제1 도전층 대비 경도가 작은 제2 도전층을 가지는 패드부를 포함함으로써, 기판과 집적 회로 칩 사이의 접촉 저항이 최소화된 표시 장치가 제공된다.

발명의 실시를 위한 구체적인 내용

- [0024] 이하, 첨부한 도면을 참고로 하여 본 발명의 여러 실시예들에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예들에 한정되지 않는다.
- [0025] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0026] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.
- [0027] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다. 층, 막, 영역, 판 등의 부분이 다른 부분 “상에” 있다고 할 때, 이는 다른 부분 “바로 상에” 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.
- [0028] 또한, 이하에는 표시 장치로서, 유기 발광층을 포함하는 유기 발광 표시 장치를 실시예로서 설명하나, 이에 한정되지 않고, 본 발명에 따른 표시 장치는 액정 표시 장치, 플라즈마 표시 패널, 전계 방출 표시 장치 등의 표시 장치일 수 있다.
- [0029] 또한, 첨부 도면에서는, 하나의 화소에 두개의 박막 트랜지스터(thin film transistor, TFT)와 하나의 축전 소자(capacitor)를 구비하는 2Tr-1Cap 구조의 능동 구동(active matrix, AM)형 유기 발광 표시 장치를 도시하고 있지만, 본 발명은 이에 한정되는 것은 아니다. 따라서 유기 발광 표시 장치는 박막 트랜지스터의 개수, 축전 소자의 개수 및 배선의 개수가 한정되지 않는다. 한편, 화소는 이미지를 표시하는 최소 단위를 말하며, 유기

발광 표시 패널은 복수의 화소들을 통해 이미지를 표시한다.

- [0030] 이하, 도1 내지 도 8을 참조하여 본 발명의 일 실시예에 따른 표시 장치를 설명한다.
- [0031] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타낸 사시도이다.
- [0032] 도 1에 도시된 바와 같이, 본 발명의 일 실시예에 따른 표시 장치는 배선 기관(100), 봉지 기관(200), 패드부(300, 도 5에 도시됨), 집적 회로 칩(400) 및 이방성 도전 필름(anisotropic conductive film, ACF)(500)을 포함한다.
- [0033] 봉지 기관(200)은 배선 기관(100) 대비 작은 넓이를 가지며, 배선 기관(100)을 덮고 있다. 봉지 기관(200)은 유리, 석영, 세라믹 또는 플라스틱 등으로 이루어진 절연성 기관으로 형성된다. 봉지 기관(200)은 배선 기관(100)의 가장자리 영역을 노출하며, 노출된 배선 기관(100)의 가장자리 영역에서 집적 회로 칩(400)이 봉지 기관(200)과 이웃하여 이방성 도전 필름(500)에 의해 배선 기관(100)에 실장된다.
- [0034] 도 2는 도 1의 II-II 선을 따른 단면도이다.
- [0035] 도 2에 도시된 바와 같이, 배선 기관(100)은 기관 본체부(110), 배선부(120) 및 유기 발광 소자(130)를 포함한다.
- [0036] 기관 본체부(110)는 유리, 석영, 세라믹 또는 플라스틱 등으로 이루어진 절연성 기관으로 형성된다. 그러나 본 발명의 일 실시예가 이에 한정되는 것은 아니며, 기관 본체부(110)는 스테인리스 강 등으로 이루어진 금속성 기관으로 형성될 수도 있다.
- [0037] 기관 본체부(110)와 봉지 기관(200) 사이에는 기관 본체부(110) 상에 형성된 배선부(120) 및 유기 발광 소자(130)가 위치하고 있다.
- [0038] 배선부(120)는 제1 및 제2 박막 트랜지스터(10, 20)(도 3에 도시)를 포함하며, 유기 발광 소자(130)를 구동한다. 유기 발광 소자(130)는 배선부(120)로부터 전달받은 구동 신호에 따라 빛을 방출한다.
- [0039] 유기 발광 소자(130) 및 배선부(120)의 구체적인 구조는 도 3 및 도 4에 나타나 있으나, 본 발명의 실시예가 도 3 및 도 4에 도시된 구조에 한정되는 것은 아니다. 유기 발광 소자(130) 및 배선부(120)는 해당 기술 분야의 전문가가 용이하게 변형 실시할 수 있는 범위 내에서 다양한 구조로 형성될 수 있다.
- [0040] 이하, 도 3 및 도 4를 참조하여, 표시 장치(101)의 내부 구조에 대해 상세히 설명한다.
- [0041] 도 3은 본 발명의 일 실시예에 따른 표시 장치의 화소의 구조를 나타낸 배치도이다. 도 4는 도 3의 IV-IV 선을 따른 단면도이다.
- [0042] 도 3 및 도 4에 도시한 바와 같이, 표시 장치(101)는 하나의 화소마다 각각 형성된 스위칭 박막 트랜지스터(10), 구동 박막 트랜지스터(20), 축전 소자(80), 그리고 유기 발광 소자(organic light emitting diode, OLED)(130)를 포함한다. 여기서, 스위칭 박막 트랜지스터(10), 구동 박막 트랜지스터(20) 및 축전 소자(80)를 포함하는 구성을 배선부(120)라 한다. 그리고, 배선부(120)는 기관 본체부(110)의 일 방향을 따라 배치되는 게이트 라인(151), 게이트 라인(151)과 절연 교차되는 데이터 라인(171) 및 공통 전원 라인(172)을 더 포함한다. 여기서, 하나의 화소는 게이트 라인(151), 데이터 라인(171) 및 공통 전원 라인(172)을 경계로 정의될 수 있으나, 반드시 이에 한정되는 것은 아니다.
- [0043] 유기 발광 소자(130)는 제1 전극(710)과, 제1 전극(710) 상에 형성된 유기 발광층(720)과, 유기 발광층(720) 상에 형성된 제2 전극(730)을 포함한다. 여기서, 제1 전극(710)은 정공 주입 전극인 양(+)극이며, 제2 전극(730)은 전자 주입 전극인 음(-)극이 된다. 그러나 본 발명의 일 실시예가 반드시 이에 한정되는 것은 아니며, 표시 장치(101)의 구동 방법에 따라 제1 전극(710)이 음극이 되고, 제2 전극(730)이 양극이 될 수도 있다. 제1 전극(710) 및 제2 전극(730)으로부터 각각 정공과 전자가 유기 발광층(720) 내부로 주입되며, 유기 발광층(720) 내부로 주입된 정공과 전자가 결합한 엑시톤(exiton)이 여기상태로부터 기저상태로 떨어질 때 유기 발광층(720)의 발광이 이루어진다.
- [0044] 또한, 본 발명의 일 실시예에 따른 표시 장치(101)에서 유기 발광 소자(130)는 봉지 기관(200) 방향으로 빛을 방출한다. 즉, 유기 발광 소자(130)는 전면 발광형이다. 여기서, 유기 발광 소자(130)가 봉지 기관(200) 방향으로 빛을 방출하기 위해, 제1 전극(710)이 광 반사성 도전 물질로 이루어지고, 제2 전극(730)이 광 투과성 도전 물질로 이루어진다.

- [0045] 축전 소자(80)는 층간 절연막(161)을 사이에 두고 배치된 한 쌍의 축전판(158, 178)을 포함한다. 여기서, 층간 절연막(161)은 유전체가 되며, 축전 소자(80)에서 축전된 전하와 양 축전판(158, 178) 사이의 전압에 의해 축전 소자(80)의 축전 용량이 결정된다.
- [0046] 스위칭 박막 트랜지스터(10)는 스위칭 반도체층(131), 스위칭 게이트 전극(152), 스위칭 소스 전극(173) 및 스위칭 드레인 전극(174)을 포함한다. 구동 박막 트랜지스터(20)는 구동 반도체층(132), 구동 게이트 전극(155), 구동 소스 전극(176) 및 구동 드레인 전극(177)을 포함한다.
- [0047] 스위칭 박막 트랜지스터(10)는 발광시키고자 하는 화소를 선택하는 스위칭 소자로서 사용된다. 스위칭 게이트 전극(152)은 게이트 라인(151)에 연결된다. 스위칭 소스 전극(173)은 데이터 라인(171)에 연결된다. 스위칭 드레인 전극(174)은 스위칭 소스 전극(173)으로부터 이격 배치되며 어느 한 축전판(158)과 연결된다.
- [0048] 구동 박막 트랜지스터(20)는 선택된 화소 내의 유기 발광 소자(130)의 유기 발광층(720)을 발광시키기 위한 구동 전원을 제1 전극(710)에 인가한다. 구동 게이트 전극(155)은 스위칭 드레인 전극(174)과 연결된 축전판(158)과 연결된다. 구동 소스 전극(176) 및 다른 한 축전판(178)은 각각 공통 전원 라인(172)과 연결된다. 구동 드레인 전극(177)은 컨택홀(contact hole)을 통해 유기 발광 소자(130)의 제1 전극(710)과 연결된다.
- [0049] 스위칭 소스 전극(173), 스위칭 드레인 전극(174), 구동 소스 전극(176) 및 구동 드레인 전극(177)은 동일한 층에 형성되어 있으며, 후술할 패드부(300)의 제1 도전층(310)과 동일한 물질로 구성되어 있다. 즉, 스위칭 소스 전극(173), 스위칭 드레인 전극(174), 구동 소스 전극(176) 및 구동 드레인 전극(177)은 패드부(300)의 제1 도전층(310)과 동일한 공정에 의해 함께 형성되어 상호 연결되어 있다.
- [0050] 이와 같은 구조에 의하여, 스위칭 박막 트랜지스터(10)는 게이트 라인(151)에 인가되는 게이트 전압에 의해 작동하여 데이터 라인(171)에 인가되는 데이터 전압을 구동 박막 트랜지스터(20)로 전달하는 역할을 한다. 공통 전원 라인(172)으로부터 구동 박막 트랜지스터(20)에 인가되는 공통 전압과 스위칭 박막 트랜지스터(10)로부터 전달된 데이터 전압의 차에 해당하는 전압이 축전 소자(80)에 저장되고, 축전 소자(80)에 저장된 전압에 대응하는 전류가 구동 박막 트랜지스터(20)를 통해 유기 발광 소자(130)로 흘러 유기 발광 소자(130)가 발광하게 된다.
- [0051] 도 5는 도 1의 A 부분을 확대한 평면도이다. 도 6은 도 5의 B 부분을 확대한 평면도이다.
- [0052] 도 5 및 도 6에 도시된 바와 같이, 패드부(300)는 배선부(120)로부터 연장된 박막 배선(TW)과 연결되어 있다. 보다 상세하게는 박막 배선(TW)은 스위칭 소스 전극(173), 스위칭 드레인 전극(174), 구동 소스 전극(176) 및 구동 드레인 전극(177)과 패드부(300)의 제1 도전층(510) 사이를 연결한다. 패드부(300)는 집적 회로 칩(400)과 대응하여 위치하고 있으며, 후술할 이방성 도전 필름(500)에 의해 집적 회로 칩(400)과 연결되어 있다.
- [0053] 도 7은 도 5의 VII-VII 선을 따른 단면도이다. 도 8은 도 7의 C 부분을 확대한 단면도이다.
- [0054] 도 7 및 도 8에 도시된 바와 같이, 패드부(300)는 제1 도전층(310) 및 제2 도전층(320)을 포함한다.
- [0055] 제1 도전층(310)은 박막 배선(TW)에 의해 배선부(120)로부터 연장되어 있으며, 배선부(120)의 스위칭 소스 전극(173), 스위칭 드레인 전극(174), 구동 소스 전극(176) 및 구동 드레인 전극(177)과 동일한 물질로 구성된다. 제1 도전층(310)은 제2 도전층(320)으로부터 순서대로 적층된 제1 서브층, 제2 서브층 및 제3 서브층을 포함한다. 제1 서브층은 티타늄(Ti)으로 구성되고, 제2 서브층은 알루미늄(Al)으로 구성되며, 제3 서브층은 티타늄으로 구성되어 있다. 즉, 제1 도전층(310)은 복수개의 층을 포함하며, 복수개의 층 중 제2 도전층(320)과 이웃한 제1 서브층은 티타늄으로 구성된다.
- [0056] 다른 실시예에서, 제1 도전층(310)을 구성하는 물질은 한정되지 않으며, 단지 박막트랜지스터를 형성하는 소스 전극 및 드레인 전극과 동일한 물질이면 충분하다.
- [0057] 제2 도전층(320)은 제1 도전층(310) 대비 전기 전도도가 높으며, 경도가 작은 물질로 구성되어 있다. 제2 도전층(320)은 후술할 이방성 도전 필름(500)의 도전성 볼(520)에 의해 파여져 있으며, 제2 도전층(320)의 두께는 도전성 볼(520)이 제2 도전층(320)에 충분히 파고 들어갈 수 있도록 도전성 볼(520)에 의해 파이는 홈의 두께 대비 두껍다. 제2 도전층(320)은 금(Au), 은(Ag) 및 구리(Cu) 중 하나 이상을 포함하며, 제1 도전층(310) 상에서 도전성 볼(520)과 대응하는 영역에만 형성되어 있다. 이와 같은 제2 도전층(320)의 기술적 특징을 포함하는 본 발명은 어떤 원인의 해명에 의한 발명으로서, 이 해명 과정을 중시해야 함을 우선적으로 밝히는 바이며, 이 원인에 대해서는 후술한다.

- [0058] 집적 회로 칩(400)은 회로 칩 본체부(410) 및 회로 칩 본체부(410)로부터 연장되어 패드부(300)와 연결되는 연결 단자(420)를 포함한다. 집적 회로 칩(400)은 패드부(300)와 연결되어 유기 발광 소자(130)의 발광을 제어한다. 보다 상세하게는 집적 회로 칩(400)은 이방성 도전 필름(500)에 의해 패드부(300)와 연결되어 스위칭 소스 전극(173) 및 구동 소스 전극(176)에 신호를 전달하여 유기 발광층(720)을 발광시킨다. 집적 회로 칩(400)의 연결 단자(420)는 이방성 도전 필름(500)의 도전성 볼(520)에 의해 패드부(300)와 연결된다.
- [0059] 이방성 도전 필름(500)은 집적 회로 칩(400)과 패드부(300) 사이를 연결하여 집적 회로 칩(400)을 배선 기판(100)에 실장하는 역할을 한다. 이방성 도전 필름(500)은 접착층(510) 및 도전성 볼(520)을 포함한다.
- [0060] 접착층(510)은 집적 회로 칩(400)과 배선 기판(100) 사이에 위치하며, 집적 회로 칩(400)과 배선 기판(100) 사이를 접착하는 역할을 한다. 접착층(510) 내에는 복수개의 도전성 볼(520)이 위치하고 있으며, 접착층(510)은 이웃하는 도전성 볼(520)간의 단락을 방지한다.
- [0061] 도전성 볼(520)은 접착층(510) 내에 분산되어 있으며, 복수개의 도전성 볼(520) 중 집적 회로 칩(400)의 연결 단자(420)와 패드부(300)의 제2 도전층(320) 사이에 위치하는 도전성 볼(520)은 연결 단자(420)와 제2 도전층(320) 사이를 직접 연결한다. 도전성 볼(520)은 우수한 탄성 복원력을 가지는 초탄성 재료(hyper elastic material)를 포함하는 중심부(521) 및 중심부(521)를 감싸며 전기 전도성이 우수한 금, 은 및 구리 중 하나 이상을 포함하는 외곽부(522)를 포함한다. 집적 회로 칩(400)의 연결 단자(420)와 패드부(300)의 제2 도전층(320) 사이에 위치하는 도전성 볼(520)은 연결 단자(420)와 제2 도전층(320)에 의해 가압되어 압축된 상태이며, 탄성 복원력에 의해 연결 단자(420) 및 제2 도전층(320) 방향으로 접촉 압력을 가하고 있는 상태이다. 연결 단자(420)와 제2 도전층(320)과 접하는 도전성 볼(520)의 외곽부(522)는 연결 단자(420) 및 제2 도전층(320) 각각을 파고들어 연결 단자(420) 및 제2 도전층(320) 각각에 홈을 형성하고 있으며, 연결 단자(420) 및 제2 도전층(320) 각각과 면 접촉을 이루고 있다.
- [0062] 이와 같이 본 발명의 일 실시예에 따른 표시 장치(101)는 도전성 볼(520)이 연결 단자(420) 및 제2 도전층(320) 각각과 면 접촉을 이루고 있으며, 연결 단자(420) 및 제2 도전층(320) 방향으로 접촉 압력을 가하고 있는 상태이므로, 연결 단자(420)와 도전성 볼(520) 사이 및 제2 도전층(320)과 도전성 볼(520) 사이의 접촉 저항이 최소화된 상태이다. 즉, 집적 회로 칩(400)과 패드부(300) 사이에서 접촉 저항이 최소화됨으로써, 집적 회로 칩(400)과 패드부(300) 사이의 전자의 이동도가 증가된 상태이다.
- [0063] 이하, 도 9 내지 도 11을 참조하여 본 발명의 일 실시예에 따른 표시 장치(101)가 발명된 원인을 자세히 설명한다.
- [0064] 도 9 내지 도 11은 본 발명의 일 실시예에 따른 표시 장치가 발명된 원인을 설명하기 위한 도면이다.
- [0065] 우선, 도 9는 패드부(300)가 제1 도전층(310)만을 포함한 경우에, 섭씨 210도의 환경에서 접착 압력을 변화시키며, 이방성 도전 필름(500)을 이용해 배선 기판(100)에 집적 회로 칩(400)을 접착하였을 때의 도전성 볼(520), 패드부(300) 및 연결 단자(420)의 변형을 측정된 실험 데이터를 나타내었다.
- [0066] 도 9에 도시된 바와 같이, 접착 압력을 각각 65MPa, 75MPa 및 85MPa로 실험하였는데, 접착 압력에 따라 도전성 볼(520), 패드부(300) 및 연결 단자(420)의 변형량을 측정하여 도 9의 표로 나타내었다. 이 표에서, δ 는 패드부(300)와 연결 단자(420) 사이의 거리이고, Bump는 연결 단자(420)가 도전성 볼(520)에 의해 파인 홈의 두께이며, Pad는 패드부(300)가 도전성 볼(520)에 의해 파인 홈의 두께이다.
- [0067] 도 9의 표에 나타난 바와 같이, 접착 압력 75MPa 내지 85MPa 사이에서 도전성 볼(520)의 탄성 복원력이 접착층(510)의 고정 능력 한계를 초과하여 접착층(510)이 도전성 볼(520)의 압축된 상태를 고정시켜주지 못함으로써, 압력의 증가에 따라 계속 줄어들어야 하는 패드부(300)와 연결 단자(420) 사이의 거리 δ 가 85MPa일 때 오히려 증가한 것을 확인하였다.
- [0068] 접착 압력이 85MPa일 때, 접착 압력이 75MPa일 때와 대비하여 도전성 볼(520)이 더 압축되었다는 것은 도전성 볼(520)에 의해 연결 단자(420)와 패드부(300)에 파인 홈의 두께(bump, pad)를 보면 알 수 있다. 표에서 나타난 바와 같이, 접착 압력이 85MPa일 때, 접착 압력이 75MPa인 경우와 대비하여 도전성 볼(520)에 의해 연결 단자(420)와 패드부(300)에 파인 홈의 두께가 더 크다.
- [0069] 이와 같은 현상을 Dassault Systemes사의 SIMULIA에서 판매하는 구조/전기/열 해석 툴인 ABAQUS를 사용하여 시뮬레이션(simulation)한 것을 도 10에 나타내었다.
- [0070] 도 10에는 65 내지 85MPa의 접착 압력에서 연결 단자(420), 도전성 볼(520) 및 패드부(300)의 변형이 도시되어

있다. 도 10과 같이 ABAQUS 툴을 이용한 시뮬레이션의 경우 접촉층(510)이 일정 압력 이후로는 도전성 볼(520)의 압축된 상태를 고정시켜주지 못하는 설정이 ABAQUS 툴에 들어가 있지 않으므로, 85MPa의 접촉 압력에서 도전성 볼(520)의 압축이 더 발생하여 연결 단자(420)와 패드부(300) 사이의 거리가 줄어드는 것을 볼 수 있다.

[0071] 도 11에는 ABAQUS 툴을 이용한 시뮬레이션에서 측정된 표(simulation)와 실험에서 측정된 표(test)를 나타내었다. 여기서, δ 는 패드부(300)와 연결 단자(420) 사이의 거리이고, Bump는 연결 단자(420)가 도전성 볼(520)에 의해 파인 홈의 두께이며, Pad는 패드부(300)가 도전성 볼(520)에 의해 파인 홈의 두께이다.

[0072] 도 11에 나타난 바와 같이, 접촉 압력이 85MPa일 때, 실험의 경우에는 앞에서 설명한 δ 가 2.0 μ m였는데, 시뮬레이션의 경우에는 δ 가 1.6 μ m이었다. 이를 비교해볼 때, 도전성 볼(520)이 75Mpa 내지 85MPa에서 대략 0.4 μ m 정도 원래의 형상으로 복원된 것을 확인할 수 있었다. 접촉 압력이 증가할수록 도전성 볼(520)과 패드부(300) 사이의 접촉 압력(contact pressure)이 증가하는데, 시뮬레이션과 실험 결과로 볼 때 탄성 복원력에 의한 도전성 볼(520)의 복원을 억제하는 접촉층(510)의 고정 능력이 접촉 압력이 85MPa일 때 임계 값인 것을 알 수 있었다.

[0073] 즉, 접촉 압력이 클수록 도전성 볼(520)과 패드부(300)간의 접촉 압력이 커져서 도전성 볼(520)이 더 압축된다. 도전성 볼(520)이 압축됨에 따라 도전성 볼(520)과 패드부(300)의 사이에서 금(Au)과 티타늄(Ti) 사이의 계면의 밀착 압력이 커지게 되며, 도전성 볼(520)과 패드부(300) 사이의 접촉 저항은 작아진다. 그러나, 도전성 볼(520)의 중심부(521)의 스트레스(stress)도 도전성 볼(520)에 인가되는 압력의 증가에 따라 증가됨으로써, 도전성 볼(520)의 탄성 복원력도 증가된다. 이와 같은 도전성 볼(520)의 탄성 복원력이 문제가 되는 경우라면 접촉 압력은 가능하면 크게 하고 중심부(521)의 스트레스는 가능하면 작게 할 경우, 도전성 볼(520)의 탄성 복원력이 도전성 볼(520)에 가해지는 압력에 비선형적으로 대응할 수 있다.

[0074] 따라서, 본 발명에 따른 표시 장치(101)의 패드부(300)는 접촉 압력에 따라 도전성 볼(520)이 압축되면서 패드부(300)로 파고 들어갈 수 있도록 패드부(300)가 제1 도전층(310) 및 제1 도전층(310) 대비 경도가 더 작은 제2 도전층(320)을 포함하도록 구성하였다.

[0075] 요컨대, 본 발명은 상술한 바와 같은 원인의 해명에 의한 발명으로서, 단순히 패드부(300)를 복수개의 층으로 구성한 것이 아니라, 해명 과정으로서 실험 및 시뮬레이션을 통해 도전성 볼(520)과 패드부(300) 간의 관계를 고려하여 패드부(300)를 복수개의 층으로 구성한 것이다.

[0076] 이상과 같이 본 발명의 일 실시예에 따른 표시 장치(101)는 제2 도전층(320)이 제1 도전층(310) 대비 전기 전도도가 크고 경도가 작은 물질로 구성되어 있고, 제2 도전층(320)의 두께가 도전성 볼(520)에 의해 파이는 홈의 두께 대비 두껍기 때문에, 접촉 압력에 의해 도전성 볼(520)이 압축되면서 패드부(300)의 제2 도전층(320)으로 용이하게 파고 들어갈 수 있다. 이와 같이, 접촉 압력에 의해 도전성 볼(520)이 압축되면서 제2 도전층(320)을 용이하게 파고 들어감으로써, 도전성 볼(520)과 패드부(300)간의 접촉 압력 및 접촉 면적이 커지는 동시에 도전성 볼(520)의 탄성 복원력은 접촉 압력의 증가에 비선형적으로 대응하기 때문에 도전성 볼(520)과 패드부(300) 사이 및 도전성 볼(520)과 연결 단자(420) 사이의 접촉 저항이 최소화된다. 즉, 집적 회로 칩(400)과 패드부(300) 사이의 전자의 이동도가 증가되는 동시에, 집적 회로 칩(400)과 패드부(300)간의 단선도 방지된다.

[0077] 또한, 제2 도전층(320)이 제1 도전층(310) 상에서 도전성 볼(520)과 대응하는 영역에만 형성되어 있음으로써, 제2 도전층(320)을 간단한 도금 공정(plating process) 등을 이용해 소스 전극 및 드레인 전극으로부터 연장된 제1 도전층(310) 상에 형성할 수 있기 때문에 적은 제조 비용으로 본 발명을 구현할 수 있다. 이와 같이, 박막 트랜지스터를 형성하는 소스 전극 및 드레인 전극과 동일한 물질로 형성되는 어떠한 패드부에도 본 발명을 적용할 수 있기 때문에, 표시 장치의 소스 전극 및 드레인 전극을 구성하는 물질의 종류에 상관없이 다양한 표시 장치의 패드부에 본 발명을 적용하여 집적 회로 칩(400)과 배선 기관(100) 사이의 접촉 저항을 최소화시켜 집적 회로 칩(400)과 배선 기관(100)간의 단선을 방지할 수 있다. 즉, 본 발명은 상술한 원인이 발생하는 어떠한 표시 장치에도 적용할 수 있을 정도로 범용성이 큰 발명인 동시에 간단히 상술한 원인을 해결할 수 있는 원천적인 발명이다.

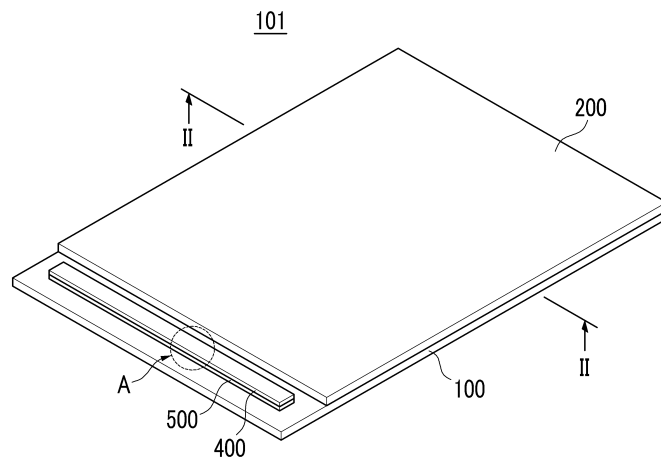
[0078] 본 발명을 앞서 기재한 바에 따라 바람직한 실시예를 통해 설명하였지만, 본 발명은 이에 한정되지 않으며 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에 종사하는 자들은 쉽게 이해할 것이다.

도면의 간단한 설명

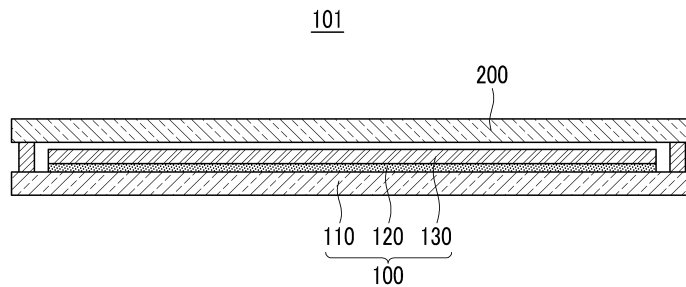
- [0079] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타낸 사시도이다.
- [0080] 도 2는 도 1의 II-II 선을 따른 단면도이다.
- [0081] 도 3은 본 발명의 일 실시예에 따른 표시 장치의 화소의 구조를 나타낸 배치도이다.
- [0082] 도 4는 도 3의 IV-IV 선을 따른 단면도이다.
- [0083] 도 5는 도 1의 A 부분을 확대한 평면도이다.
- [0084] 도 6은 도 5의 B 부분을 확대한 평면도이다.
- [0085] 도 7은 도 5의 VII-VII 선을 따른 단면도이다.
- [0086] 도 8은 도 7의 C 부분을 확대한 단면도이다.
- [0087] 도 9 내지 도 11은 본 발명의 일 실시예에 따른 표시 장치가 발명된 원인을 설명하기 위한 도면이다.

도면

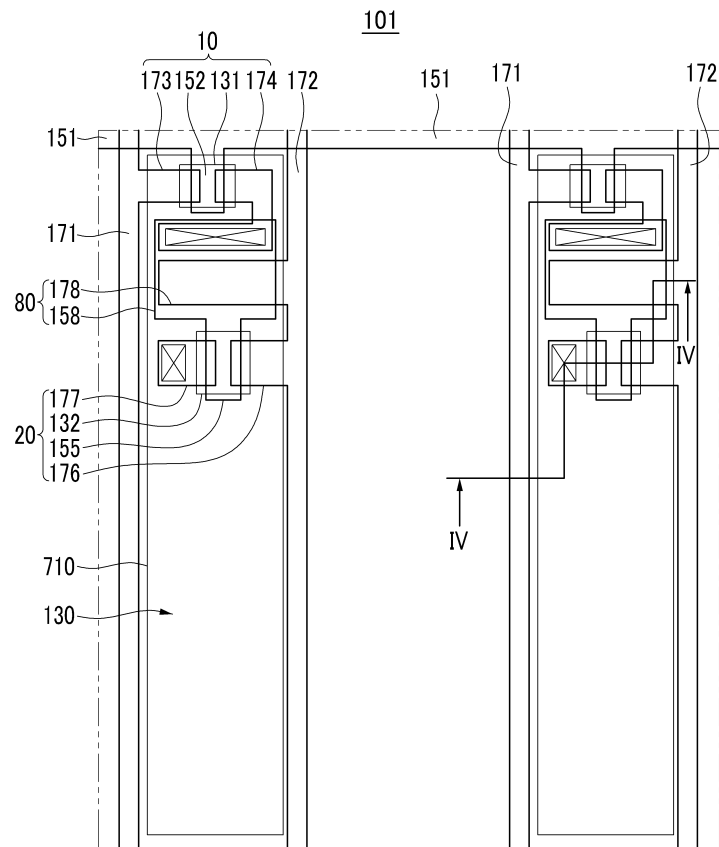
도면1



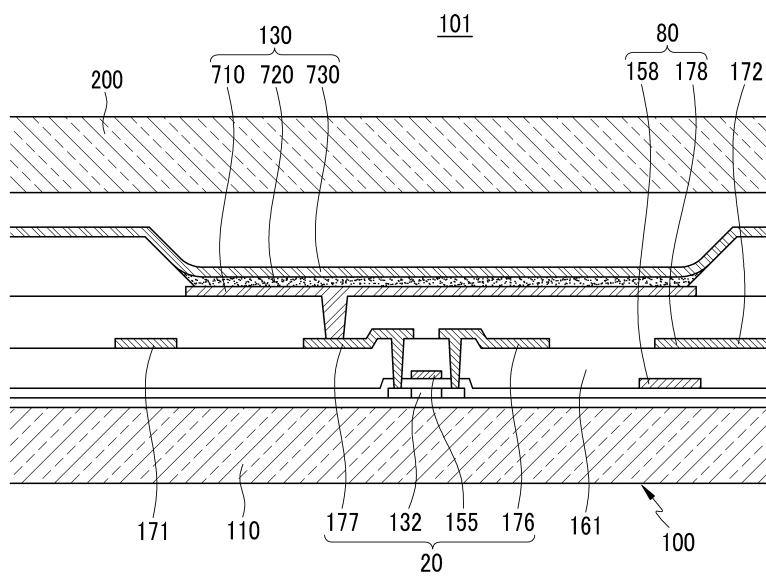
도면2



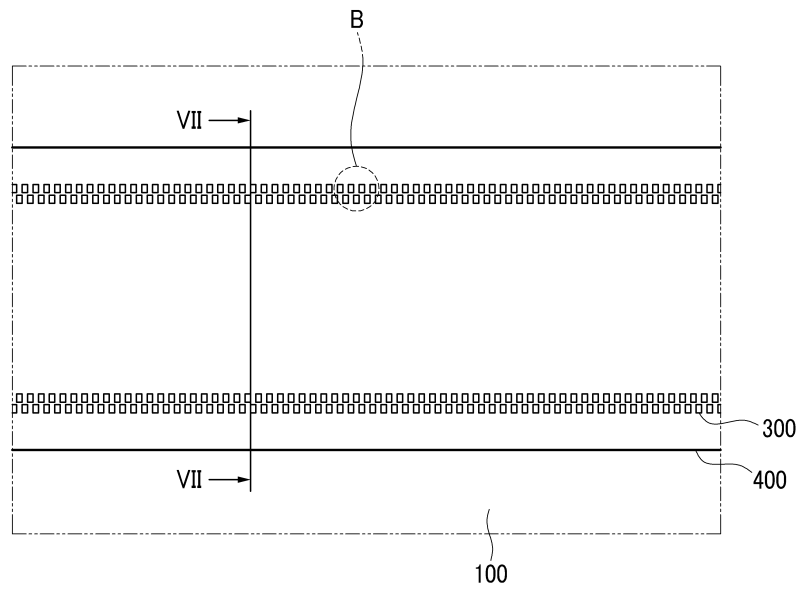
도면3



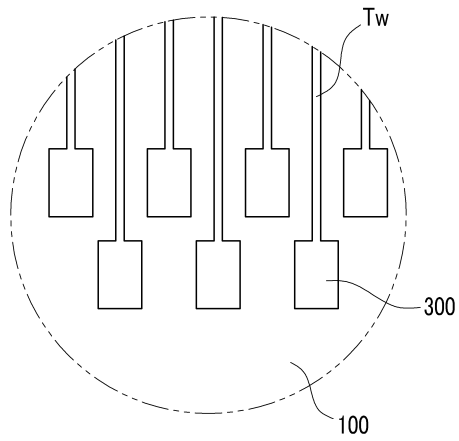
도면4



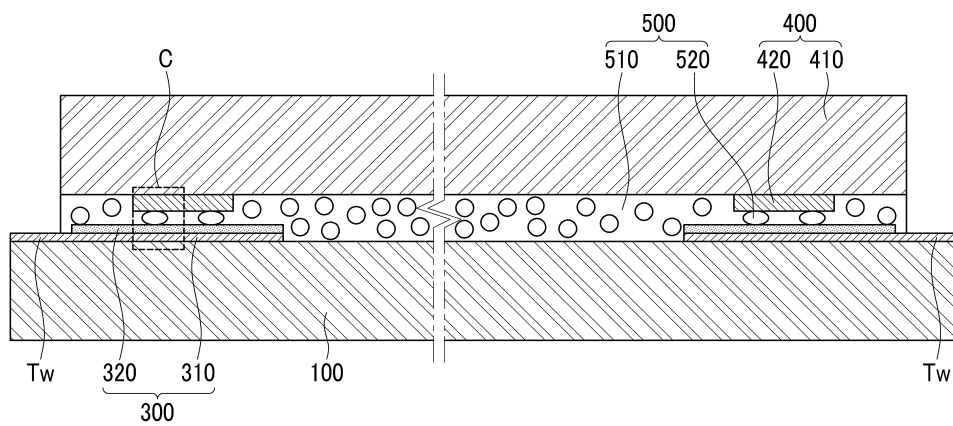
도면5



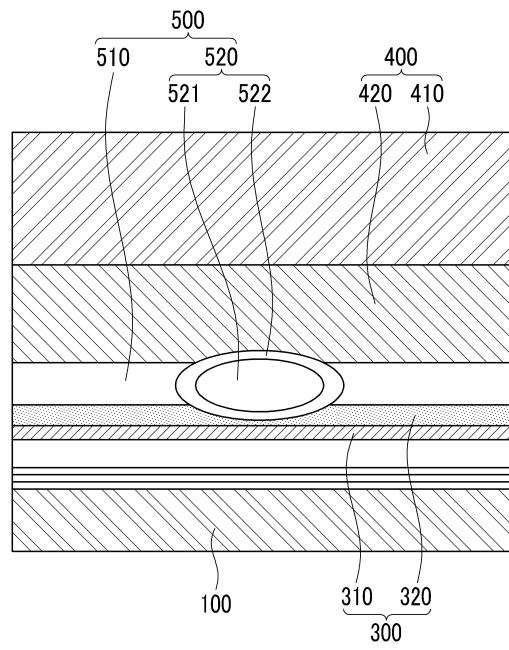
도면6



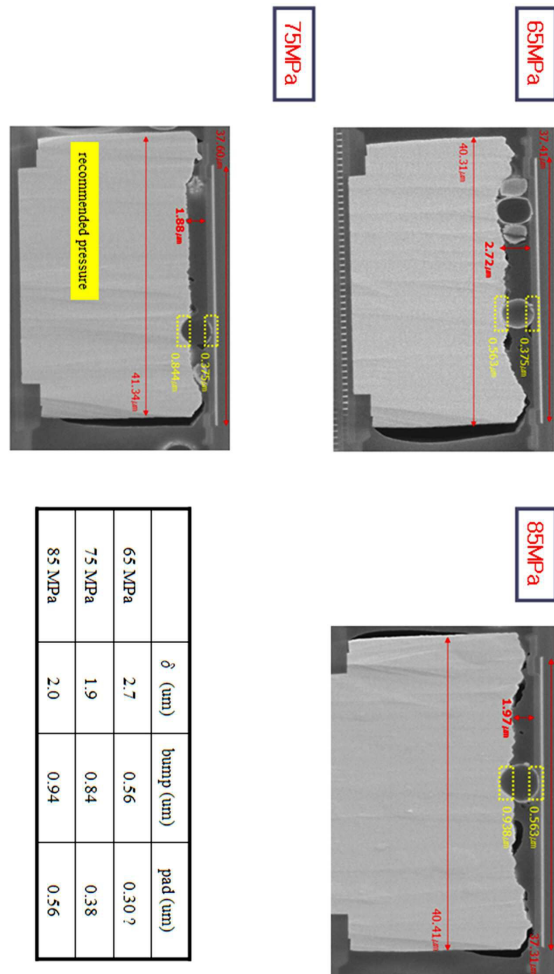
도면7



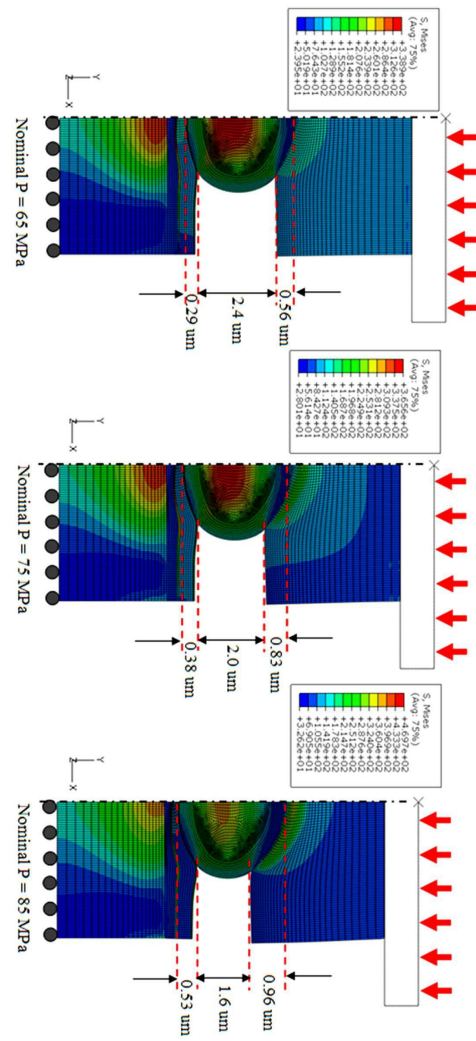
도면8



도면9



도면10



도면11

Simulation

Nominal P (MPa)	Real P (MPa)	δ (um)	bump (um)	pad (um)	Real P/Nominal P (%)
65	19.5	2.4	0.56	0.29	30
70	21.7	2.1	0.71	0.34	31
75	24.0	2.0	0.83	0.38	32
80	26.8	1.8	0.90	0.45	33.5
85	30.0	1.6	0.96	0.53	35

Test

	δ (nm)	bump (um)	pad (um)
65 MPa	2.7	0.56	0.30?
75 MPa	1.9	0.84	0.38
85 MPa	2.0	0.94	0.56

专利名称(译)	显示设备		
公开(公告)号	KR1020110024552A	公开(公告)日	2011-03-09
申请号	KR1020090082594	申请日	2009-09-02
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	LEE JUNG MIN 이정민 LEE CHOONG HO 이충호		
发明人	이정민 이충호		
IPC分类号	H01L51/50 H05B33/06		
CPC分类号	H05K2201/0133 H05K2201/0338 H01L27/3276 H05K2201/0221 H05K2201/10674 H05K3/323 H01L23/4922		
其他公开文献	KR101041146B1		
外部链接	Espacenet		

摘要(译)

该显示装置包括：布线板，其上形成有布线部分；集成电路芯片，安装在布线板上；以及焊盘部分，从布线部分延伸并位于布线板和集成电路芯片之间，焊盘部分连接到集成电路芯片，焊盘部分包括从布线部分延伸的第一导电层和位于第一导电层上并具有比第一导电层低的硬度的第二导电层。

