

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.

H05B 33/10 (2006.01)
H01L 21/00 (2006.01)
C23C 14/04 (2006.01)
H01L 27/28 (2006.01)

(11) 공개번호 10-2006-0035665
(43) 공개일자 2006년04월26일

(21) 출원번호	10-2006-0020444(분할)
(22) 출원일자	2006년03월03일
(62) 원출원	특허10-2001-0011102 원출원일자 : 2001년03월05일
	심사청구일자 2006년03월03일

(30) 우선권주장	JP-P-2000-00061274 2000년03월06일	일본(JP)
	JP-P-2000-00087696 2000년03월27일	일본(JP)

(71) 출원인
가부시키가이샤 한도오따이 에네루기 켄큐쇼
일본국 가나가와Ken 아쓰기시 하세 398

(72) 발명자
야마자키 순페이
일본국 가나가와Ken 아쓰기시 하세 398반치 가부시키가이샤한도오따이
에네루기 켄큐쇼 내
히로키 마사아키
일본국 가나가와Ken 아쓰기시 하세 398반치 가부시키가이샤한도오따이
에네루기 켄큐쇼 내
이시마루 노리코
일본국 가나가와Ken 아쓰기시 하세 398반치 가부시키가이샤한도오따이
에네루기 켄큐쇼 내

(74) 대리인
황의만

심사청구 : 있음

(54) 박막 형성 방법 및 EL 표시장치 제작방법

요약

EL 총을 형성하는 재료를 증착법에 의해 소망의 위치에 선택적으로 증착하여 EL 총을 형성하는 방법이 제공된다. EL 총을 형성하는 재료를 증착할 때 샘플 보트(boat)(111)와 기판(110) 사이에 마스크(113)가 제공된다. 마스크(113)에 전압을 인가함으로써, EL 총을 형성하는 재료의 진행 방향이 제어되어 소망의 위치에 선택적으로 증착할 수 있다.

대표도

도 1

색인어

EL 층, 샘플 보트, 마스크, 화소, 화소 전극

명세서

도면의 간단한 설명

도 1(A) 및 도 1(B)는 본 발명에 따른 유기 EL 재료의 증착방법을 나타내는 도면.

도 2는 화소부의 단면 구조를 나타내는 도면.

도 3(A)~도 3(C)는 화소부의 상면 구조 및 구성을 나타내는 도면.

도 4(A)~도 5(E)는 EL 표시장치의 제작공정을 나타내는 도면.

도 5(A)~도 5(D)는 EL 표시장치의 제작공정을 나타내는 도면.

도 6(A)~도 6(C)는 EL 표시장치의 제작공정을 나타내는 도면.

도 7(A) 및 도 7(B)는 EL 표시장치의 화소부의 TFT의 단면 구조를 나타내는 도면.

도 8(A) 및 도 8(B)는 EL 표시장치의 화소부의 TFT의 단면 구조를 나타내는 도면.

도 9는 EL 표시장치의 외관을 나타내는 도면.

도 10은 EL 표시장치의 회로 블록 구성을 나타내는 도면.

도 11(A) 및 도 11(B)는 액티브 매트릭스형 EL 표시장치의 단면 구조를 나타내는 도면.

도 12(A) 및 도 12(B)는 마스크 패턴을 나타내는 도면.

도 13(A) 및 도 13(B)는 유기 EL 재료의 증착 패턴을 나타내는 도면.

도 14는 패시브형 EL 표시장치의 단면 구조를 나타내는 도면.

도 15(A)~도 15(F)는 전자장치의 예를 나타내는 도면.

도 16(A) 및 도 16(B)는 전자장치의 예를 나타내는 도면.

도 17(A) 및 도 17(B)는 본 발명에 따른 유기 EL 재료의 증착방법을 나타내는 도면.

<도면의 주요 부분에 대한 부호의 설명>

110: 기판 111: 샘플 보트 112: 전극

113: 마스크 114: 전극 118: 차단부

119: 뱅크 120: 전극 121: 증착실

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 전계 발광(electroluminescence: EL)이 얻어지는 발광성 유기재료(이후, 유기 EL 재료라 함)가 양극과 음극 사이에 끼워진 구조로 된 EL 소자를 절연체 상에 형성한 자기 발광 장치, 그 자기 발광 장치를 표시부(디스플레이 또는 표시 모니터)로서 구비한 전자장치(전기 기기), 및 그의 제작방법에 관한 것이다. 이 EL 표시장치는 OLED(유기 발광 다이오드)라고도 불린다.

최근, 발광성 유기재료의 전계 발광 현상을 이용한 자기 발광 장치로서 EL 소자를 사용한 표시장치(EL 표시장치)의 개발이 활발히 행해지고 있다. EL 표시장치는 자기 발광형이기 때문에, 액정표시장치의 경우와 달리, 백라이트(backlight)가 필요하지 않다. 또한, EL 표시장치는 시야각이 넓기 때문에 전자장치의 표시부로서 유망시되어 있다.

EL 표시장치는 패시브형(단순 매트릭스형)과 액티브형(액티브 매트릭스형)의 2종류가 있고, 이들 모두가 활발히 개발되고 있다. 현재는, 특히 액티브 매트릭스형 EL 표시장치가 주목받고 있다. EL 소자의 중심이라 할 수 있는 EL 층을 이루는 EL 재료에 관해서는, 저분자계 유기 EL 재료와 고분자계(폴리머계) 유기 EL 재료가 연구되고 있다.

EL 재료의 성막 방법에는 잉크젯법, 증착법, 스픈 코팅법 등이 있다. 이들 중 증착법에 있어서는, 마스크를 이용하여 성막 위치를 제어하는데, 이때, EL 재료가 마스크를 통과하지 않고, 마스크 상에 성막되어 버리는 문제가 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기 문제점을 감안하여 이루어진 것으로, 본 발명의 목적은 EL 재료를 마스크를 이용하여 전계에 의해 제어하는 증착법에서 EL 재료를 낭비 없이 선택적으로 성막하는 수단을 제공하는 데 있다. 본 발명의 다른 목적은 성막 위치를 제어하는 정밀도를 향상시키는 데 있다. 본 발명의 또 다른 목적은 그러한 수단을 이용한 자기 발광 장치 및 그의 제작방법을 제공하는 데 있다. 본 발명의 또 다른 목적은 그러한 자기 발광 장치를 표시부로서 구비한 전자장치(전기 기기)를 제공하는 데 있다.

상기 목적들을 달성하기 위해, 본 발명에서는, 성막이 행해질 화소 전극과 마스크에 전압이 인가된다.

본 발명에 따르면, EL 재료는 샘플 보트(boat)에 제공되어 있고, EL 재료를 기화(氣化) 및 대전(帶電)시킴으로써, EL 재료가 기화에 의해 샘플 보트의 개구부로부터 배출되고, 기판에 도달하기 전에, 마스크에 인가된 전압에 의해 발생한 전계에 의해 진행 방향이 제어되고, 이것에 의해, EL 재료의 증착 위치가 제어될 수 있다.

다수의 마스크가 사용될 수 있다. 예를 들어, 제1 마스크와 제2 마스크 각각에 인가된 전압에 의해 전계를 발생시켜, EL 재료의 진행 방향을 제어하고, EL 재료의 증착 위치를 제어한다.

발명의 구성 및 작용

이하, 본 발명의 실시형태를 도 1(A) 및 도 1(B)를 참조하여 설명한다.

도 1(A)는 본 발명에 따라 EL 재료를 성막하는 모습을 개략적으로 나타낸다. 도 1(A)에서, 기판(110)상의 화소 전극은 접지 전위에 접속되어 있고, 샘플 보트(boat)(111) 안에는 EL 재료가 수용되어 있다.

적색 EL 층을 형성할 때는, 샘플 보트(111)에는 적색으로 발광하는 EL 재료(이하, 적색 EL 재료라 함)가 수용되고, 녹색 EL 층을 형성할 때는, 샘플 보트(111)에는 녹색으로 발광하는 EL 재료(이하, 녹색 EL 재료라 함)가 수용되고, 청색 EL 층을 형성할 때는, 샘플 보트(111)에는 청색으로 발광하는 EL 재료(이하, 청색 EL 재료라 함)가 수용된다.

본 발명에 따르면, 샘플 보트(111) 내의 EL 재료가 전극(120)에 의한 저항 가열에 의해 기화되어 배출된다. 배출될 때, EL 재료는 전극(112)에 인가된 부(負)의 전압으로 인해 부로 대전(帶電)된 입자가 된다. 이 입자는 도전성 재료로 된 마스크(113)의 틈새를 통하여 기판(110)상의 화소 전극상에 증착된다. 서로 다른 전압이 인가되는 전극(112, 120)들 사이에는 절연물이 제공되어 있다.

도 1(A)에서 부호 117로 나타낸 부분의 확대도인 도 1(B)에 도시된 바와 같이, EL 재료의 진행 방향은 EL 재료가 마스크(113)를 통과할 때 마스크(113)의 차단부(118)들에 의해 제어된다. 마스크(113)에서, 차단부(118)들은, 구리, 철, 알루미

늄, 탄탈, 티탄 또는 텉스텐과 같은 도전성 재료로 된 다수의 도전 와이어가 서로 평행하게 배치된 구조(줄무늬 형상)이나, 망상 구조이거나, 또는 판형 구조이다. 증기 상태의 EL 재료는 차단부(118)에 인가된 부의 전압에 의해 발생한 전계에 반발하여, 차단부(118)들 사이의 틈새를 통과하여 기판 상에 증착된다.

도 1(A) 및 도 1(B)에서는 차단부(118)의 단면이 원형인 경우를 나타내지만, 본 발명은 이것에 한정되지 않고, 직사각형, 타원형 또는 다각형 단면일 수도 있다.

마스크(113)의 차단부(118)에는, 증기 상태의 EL 재료가 마스크(113)의 차단부(118)에 반발하게 하는 전위를 그 EL 재료에 제공하는 전압이 인가된다. 이전에 의해, EL 재료가 마스크(113)의 차단부(118)들 사이의 틈새를 통과할 수 있다. 여기서는, 증기 상태의 EL 재료는 부의 전압이 인가된 전극(112)에 의해 발생한 전계에 의해 대전되고, 마스크(113)의 차단부(118)에는 전극(115)에 의해 부의 전압이 인가되어 전계를 발생시킨다. 이전에 의해, 증기 상태인 EL 재료의 하전(荷電)입자가 차단부에 전기적으로 반발하여, 차단부들 사이의 틈새를 통과하게 된다.

도 1(A)에 도시된 바와 같은 구조로 하고, 차단부(118)에 인가되는 부의 전압을 수십 V 이상 10 kV 이하의 범위로 적절히 제어함으로써, 증착 위치를 높은 정밀도로 제어할 수 있다.

마스크(113)와 기판 사이의 거리, 차단부(118)들 사이의 거리 등은 실시자에 의해 적절히 설정될 수 있다. 예를 들어, 차단부(118)들 사이의 거리는 기판 위에 형성된 화소 전극의 화소 피치와 동일할 수도 있다.

또한, 마스크(113)를 정확하게 위치시키기 위해, 마스크(113)는 2개의 도전성 판을 적층하고, 이들을 방전 가공법에 의해 동시에 절단하여, 슬릿형 또는 원형의 구멍을 형성함으로써 형성될 수 있다.

또한, 여기서는 1개의 마스크를 사용하는 경우를 설명하였지만, 2개 이상의 마스크에 전압을 인가하여 EL 재료의 비상(飛翔) 방향을 제어할 수도 있다. 또한, 일평면에서 2개 이상의 마스크를 조합시킨 것에 전압을 인가하여 증기 상태의 EL 재료의 비상 방향을 제어할 수도 있다.

먼저, 샘플 보트(111)에 적색 EL 재료를 넣고, 그 재료를 증착시켜 화소 상에 줄무늬 형상의 적색 EL 층을 형성한다.

그 다음, 마스크를 1화소열만큼 화살표 k의 방향으로 이동시킨 후, 샘플 보트(111)로부터 녹색 EL 재료를 증착시켜 녹색 EL 층을 형성한다. 그리고, 마스크를 1화소열만큼 화살표 k의 방향으로 더 이동시키고, 마찬가지의 방법으로 증착을 행하여 청색 EL 층을 형성한다.

즉, 마스크를 화살표 k의 방향으로 이동시키면서, 적색, 녹색 및 청색으로 발광하는 화소열을 각 색마다 3회로 나누어 증착함으로써, 3색의 줄무늬 형상의 EL 층이 형성된다. 여기서 형성되는 EL 층의 두께는 10 nm ~ 10 μm인 것이 바람직하다.

본 명세서에서 말하는 화소열은 뱅크(119)에 의해 분할된 화소의 열을 가리킨다. 뱅크(119)는 화소열들 사이의 틈을 채우도록 화소열의 소스 배선 위에 형성된다. 즉, 뱅크가 화소열을 분할하기 때문에, 화소 상에 형성된 EL 층은 인접 화소열과 구별하여 형성될 수 있다. 따라서, 화소열은 소스 배선을 따라 배열된 다수의 화소로 나타내어질 수 있다. 여기서는, 뱅크가 소스 배선 위에 형성된 경우를 설명하였지만, 뱅크가 게이트 배선 위에 형성될 수도 있다. 이 경우에는, 게이트 배선을 따라 배열된 다수의 화소를 화소열이라 부른다.

따라서, 화소 전극 상의 화소부(도시되지 않음)는, 다수의 소스 배선 또는 다수의 게이트 배선 위에 제공된 줄무늬 형상의 뱅크에 의해 분할된 다수의 화소열의 집합체로서 간주될 수 있다. 또한, 화소 전극 상의 화소부는, 적색으로 발광하는 줄무늬 형상의 EL 층이 위에 형성된 화소열, 녹색으로 발광하는 줄무늬 형상의 EL 층이 위에 형성된 화소열, 및 청색으로 발광하는 줄무늬 형상의 EL 층이 위에 형성된 화소열로 이루어진 것으로도 간주될 수 있다.

줄무늬 형상의 뱅크가 다수의 소스 배선 또는 다수의 게이트 배선 위에 제공되어 있기 때문에, 실질적으로, 화소부는 다수의 소스 배선 또는 다수의 게이트 배선으로 분할된 다수의 화소열의 집합체로서 간주될 수도 있다.

또한, 본 실시형태에서는, 마스크를 통과한 증기 상태의 EL 재료를 더 제어하여 소망의 위치에 선택적으로 증착시키는 전계를 발생시키기 위해, 기판(110)상에 형성된 화소 전극(양극)에 전압을 인가하는 것이 바람직하다.

또한, 샘플 보트(111), 마스크(113) 및 기판(110)이 수용된 증착실(121)의 내부 측면에 전극(114)에 의해 부의 전압을 인가함으로써, 부로 대전된 증기 상태의 EL 재료가 증착실의 내면에 반발하게 될 수 있으므로, 증기 상태의 EL 재료가 증착실의 내면에의 부착 없이 증착될 수 있다.

[실시예 1]

본 실시예에서는, 샘플 보트 내에서 기화된 EL 재료(이하, 증기 상태의 EL 재료라 함)를 전계를 이용하여 제어하여 기판상에 성막하는 방법에 대하여 도 1(A) 및 도 1(B)를 참조하여 설명한다.

도 1(A) 및 도 1(B)에서, 부호 110은 기판을 나타낸다. 샘플 보트(111)에는 EL 충용 재료가 수용되어 있다.

적색 EL 충을 형성할 때는 샘플 보트(111)에는 적색으로 발광하는 EL 재료(이하, 적색 EL 재료라 함)이 수용되고, 녹색 EL 충을 형성할 때는 샘플 보트(111)에는 녹색으로 발광하는 EL 재료(이하, 녹색 EL 재료라 함)이 수용되고, 청색 EL 충을 형성할 때는 샘플 보트(111)에는 청색으로 발광하는 EL 재료(이하, 청색 EL 재료라 함)이 수용된다.

본 실시예에서는, EL 재료로서, 적색으로 발광하는 EL 충에는, Alq를 호스트 재료로 하여 적색 형광 암료 DCM을 첨가한 것을 사용하고, 녹색으로 발광하는 EL 충에는, 알루미늄과 8-히드록시퀴놀린의 착체(錯體)인 Alq를 사용하고, 청색으로 발광하는 EL 충에는, 아연과 벤족사졸의 착체($Zn(oxz)_2$)를 사용한다.

상기한 EL 재료들은 단지 예일 뿐이고, 공지의 다른 EL 재료가 사용될 수도 있다. 또한, 발광색을 적색, 녹색 및 청색으로 하여 EL 재료를 선택하지만, 본 발명이 이것에 한정되는 것은 아니고, 황색, 오렌지색 및 회색과 같은 색이 사용될 수도 있다.

본 실시예에서는, 먼저, 샘플 보트에 적색 EL 재료를 넣는다. 기판 상에 적색 EL 충을 형성한 후, 녹색 EL 재료가 수용된 샘플 보트를 사용하여 기판 상에 녹색 EL 충을 형성한다. 이어서, 마지막으로, 청색 EL 재료가 수용된 샘플 보트를 사용하여 기판 상에 청색 EL 충을 형성한다.

상기한 바와 같이 적색, 녹색 및 청색 EL 재료를 3회로 나누어 증착함으로써, EL 충들이 형성될 수 있다.

각 색의 EL 재료는 전극(120)을 사용한 저항 가열에 의해 샘플 보트에서 기화된다. EL 재료가 샘플 보트(111)로부터 배출될 때, 전극(112)에 의해 발생한 전계에 의해 대전된다. 이때, EL 재료는 기화에 의해 얻어진 보다 높은 운동 에너지에 의해 배출되어 마스크(113)에 도달한다.

마스크(113)에는 전압이 인가되어 있기 때문에, 마스크(113) 부근에 전계가 발생된다. 마스크(113)에 도달한 EL 충용의 증기 상태의 EL 재료는 마스크(113)에 의해 발생한 전계에 의해 제어된 후 마스크(113)를 통과하여 기판(110) 상에 증착된다.

샘플 보트(111) 내의 적색 EL 재료를 증착시킴으로써, 화소 상에 줄무늬 형상의 적색 EL 충이 형성된다. 여기서, 마스크를 화살표 k의 방향으로 1화소열만큼 이동시키고, 마찬가지의 방식으로 샘플 보트(111)로부터 녹색 EL 재료를 증착시켜, 적색 EL 충 옆에 녹색 EL 충을 형성한다. 마스크를 화살표 k의 방향으로 1화소열만큼 더 이동시키고, 샘플 보트(111)로부터 청색 EL 재료를 증착시켜, 녹색 EL 충 옆에 청색 EL 충을 형성한다. 즉, 마스크를 화살표 k의 방향으로 이동시키면서, 적색, 녹색 및 청색으로 발광하는 화소열을 3회로 나누어 증착시킴으로써, 3색의 줄무늬 형상의 EL 충이 형성된다. 여기서 형성되는 EL 충의 두께는 100 nm~1 μm 인 것이 바람직하다.

본 명세서에서 말하는 화소열은 소스 배선 위에 형성된 뱅크(119)에 의해 분할되어 형성된 화소열을 가리킨다. 따라서, 화소열은 소스 배선을 따라 배열된 다수의 화소로서 나타내어질 수도 있다. 여기서는 뱅크가 소스 배선 위에 형성된 경우를 설명하지만, 뱅크가 게이트 배선 위에 형성될 수도 있다. 이 경우, 게이트 배선을 따라 배열된 다수의 화소를 화소열이라 부른다.

따라서, 화소부(도시되지 않음)는 다수의 소스 배선 또는 다수의 게이트 배선 위에 제공된 줄무늬 형상의 뱅크에 의해 분할된 다수의 화소열의 집합체로서 간주될 수 있다. 또한, 화소부는, 적색으로 발광하는 줄무늬 형상의 EL 층이 위에 형성된 화소열, 녹색으로 발광하는 줄무늬 형상의 EL 층이 위에 형성된 화소열, 및 청색으로 발광하는 줄무늬 형상의 EL 층이 위에 형성된 화소열로 이루어진 것으로도 간주될 수 있다.

줄무늬 형상의 뱅크가 다수의 소스 배선 또는 다수의 게이트 배선 위에 제공되어 있기 때문에, 실질적으로, 화소부는 다수의 소스 배선 또는 다수의 게이트 배선에 의해 분할된 다수의 화소열의 집합체로서 간주될 수도 있다.

또한, 본 실시예에서는, 마스크를 통과한 증기 상태의 EL 재료를 더 제어하여 소망의 위치에 선택적으로 증착시키는 전계를 발생시키기 위해, 기판(110)상에 형성된 화소 전극(양극)에 전압을 인가하는 것이 바람직하다.

[실시예 2]

도 2는 본 실시예에 따른 EL 표시장치의 화소부의 단면도이다. 도 3(A)는 그 화소부의 상면도이고, 도 3(B)는 그의 회로 구성을 나타낸다. 실제로는, 다수의 화소가 매트릭스 형태로 배열되어, 화소부(화상 표시부)가 형성된다. 도 2는 도 3(A)의 A-A'선에 따른 단면도이다. 따라서, 도 2, 도 3(A), 도 3(B) 및 도 3(C)에서 공통의 부호가 사용되기 때문에 그들 도면이 적절히 참조될 수 있다. 도 3(A)의 상면도에는 2개의 화소가 도시되어 있고, 2개의 화소는 동일 구조이다.

도 2에서, 부호 11은 기판을 나타내고, 12는 하지(下地)가 되는 절연막(이하, 하지막이라 함)을 나타낸다. 기판(11)으로서는, 유리, 유리 세라믹, 석영, 규소, 세라믹, 금속 또는 플라스틱이 사용될 수 있다.

특히, 가동(可動) 이온을 함유하는 기판 또는 도전성 기판이 사용되는 경우에는 하지막(12)을 사용하는 것이 효과적이지만, 석영 기판에는 하지막(12)을 마련하지 않아도 좋다. 하지막(12)으로서는, 규소를 함유하는 절연막이 사용될 수 있다. 본 명세서에서 "규소를 함유하는 절연막"은 산화규소막, 질화규소막 또는 질화산화규소막(SiO_xN_y 로 표현됨)과 같은, 규소 및 산소 또는 질소를 소정의 비율로 함유하는 절연막을 가리킨다.

TFT의 열화(劣化) 및 EL 소자의 열화를 방지하기 위해, 하지막(12)이 방열 효과를 가지게 함으로써 TFT에 의해 발생한 열을 발산시키는 것이 효과적이다. 하지막(12)이 방열 효과를 가지게 하기 위해서는, 어떠한 공지의 재료라도 사용될 수 있다.

여기서는, 하나의 화소내에 2개의 TFT가 형성되어 있다. 스위칭용 TFT(201)는 n채널형 TFT로 형성되고, 전류 제어용 TFT(202)는 p채널형 TFT로 형성되어 있다.

그러나, 스위칭용 TFT를 n채널형 TFT로, 전류 제어용 TFT를 p채널형 TFT로 한정할 필요는 없다. 스위칭용 TFT를 p채널형 TFT로, 전류 제어용 TFT를 n채널형 TFT로 할 수도 있고, 또는, 양 TFT를 모두 n채널형 TFT로 형성하거나, 양 TFT를 모두 p채널형 TFT로 형성할 수도 있다.

스위칭용 TFT(201)는 소스 영역(13), 드레인 영역(14), LDD 영역(15a~15d), 고농도 불순물 영역(16), 및 채널 형성 영역(17a, 17b)을 포함하는 활성층, 게이트 절연막(18), 게이트 전극(19a, 19b), 제1 층간절연막(20), 소스 배선(21) 및 드레인 배선(22)을 가지도록 형성된다.

도 3(A)~도 3(C)에 도시된 바와 같이, 스위칭용 TFT(201)는, 게이트 전극(19a, 19b)이 상이한 재료(게이트 전극(19a, 19b)보다 낮은 저항의 재료)로 형성된 게이트 배선(211)을 통해 서로 전기적으로 접속되어 있는 이중 게이트 구조를 가진다. 물론, 이중 게이트 구조 대신에, 스위칭용 TFT(201)가 단일 게이트 구조 또는 3중 게이트 구조와 같은 멀티게이트 구조(직렬로 접속된 2개 이상의 채널 형성 영역을 가지는 활성층을 포함하는 구조)를 가질 수도 있다. 멀티게이트 구조는 오프 전류값을 감소시키는데 매우 효과적이다. 본 실시예에서는, 화소의 스위칭 소자(201)를 멀티게이트 구조로 함으로써, 오프 전류값이 작은 스위칭 소자를 실현하고 있다.

활성층은 결정 구조를 함유하는 반도체막으로 형성된다. 활성층은 단결정 반도체막, 다결정 반도체막 또는 미(微)결정 반도체막일 수도 있다. 게이트 절연막(18)은 규소를 함유하는 절연막일 수 있다. 게이트 전극, 소스 배선, 및 드레인 배선으로서는, 어떠한 도전막이라도 사용될 수 있다.

또한, 스위칭용 TFT(201)에서는, LDD 영역(15a~15d)은 게이트 절연막(18)을 사이에 두고 게이트 전극(19a, 19b)과 겹치지 않도록 제공된다. 그러한 구조는 오프 전류값을 감소시키는데 매우 효과적이다.

채널 형성 영역과 LDD 영역 사이에 오프셋 영역(채널 형성 영역과 동일 조성의 반도체층으로 형성되고, 게이트 전압이 인가되지 않는 영역)을 제공하는 것이 오프 전류값을 감소시키기는데 더욱 바람직하다. 또한, 2개 이상의 게이트 전극을 가지는 멀티게이트 구조의 경우에는, 채널 형성 영역들 사이에 제공된 고농도 불순물 영역이 오프 전류값을 감소시키는데 효과적이다.

전류 제어용 TFT(202)는, 소스 영역(31), 드레인 영역(32) 및 채널 형성 영역(34)을 포함하는 활성층, 게이트 절연막(18), 게이트 전극(35), 제1 충간절연막(20), 소스 배선(36) 및 드레인 배선(37)을 가지도록 형성된다. 도면에서는 게이트 전극(35)이 단일 게이트 구조로 되어 있지만, 멀티게이트 구조일 수도 있다.

도 2에 도시된 바와 같이, 스위칭용 TFT(201)의 드레인은 전류 제어용 TFT(202)의 게이트에 접속되어 있다. 구체적으로는, 전류 제어용 TFT(202)의 게이트 전극(35)이 드레인 배선(22)(접속 배선이라고도 함)을 통해 스위칭용 TFT(201)의 드레인 영역(14)에 전기적으로 접속되어 있다. 소스 배선(36)은 전원 공급선(212)에 접속된다.

전류 제어용 TFT(202)는 EL 소자(203)에서 흐르는 전류의 양을 제어하기 위한 소자이다. 그러나, EL 소자(203)의 열화를 고려하면, EL 소자(203)에서 다량의 전류가 흐르는 것은 바람직하지 않다. 따라서, 전류 제어용 TFT(202)에서 과잉의 전류가 흐르는 것을 방지하기 위해, 채널 길이(L)를 길게 설계하는 것이 바람직하다. 1화소당 채널 길이는 0.5~2 μm(바람직하게는, 1~1.5 μm)인 것이 바람직하다.

스위칭용 TFT(201)에 형성되는 LDD 영역의 길이(폭)는 0.5~3.5 μm, 대표적으로는, 2.0~2.5 μm일 수 있다.

도 3(A)~도 3(C)에 도시된 바와 같이, 전류 제어용 TFT(202)의 게이트 전극(35)을 포함하는 배선은 부호 50으로 나타낸 영역에서 절연막을 사이에 두고 전류 제어용 TFT(202)의 전원 공급선(212)과 겹쳐 있다. 여기서, 이 영역(50)에 보유용량이 형성된다. 반도체막(51), 게이트 절연막과 동일 층의 절연막(도시되지 않음), 및 전원 공급선(212)으로 형성된 용량(커패시터)이 보유용량으로 사용될 수도 있다.

이 보유용량(50)은 전류 제어용 TFT(202)의 게이트 전극(35)에 인가된 전압을 보유하기 위한 용량으로서 기능한다.

또한, 흐를 수 있는 전류의 양을 증가시키는 관점에서 보면, 전류 제어용 TFT(202)의 활성층(특히, 채널 형성 영역)의 두께를 두껍게(바람직하게는 50~100 nm, 보다 바람직하게는, 60~80 nm) 하는 것이 효과적이다. 반대로, 스위칭용 TFT(201)에서는, 오프 전류값을 감소시키는 관점에서 보면, 활성층(특히, 채널 형성 영역)의 두께를 얇게(바람직하게는 20~50 nm, 보다 바람직하게는, 25~40 nm) 하는 것도 효과적이다.

제1 패시베이션막(38)이 10 nm~10 μm, 바람직하게는, 200~500 nm의 두께로 형성된다. 그의 재료로서는, 규소를 함유하는 절연막(특히, 질화산화규소막 또는 질화규소막이 바람직함)이 사용될 수 있다.

각각의 TFT를 덮어 TFT에 의해 형성되는 단차(段差)를 평탄화하기 위해 제1 패시베이션막(38)상에 제2 충간절연막(39)(평탄화막이라고도 함)이 형성된다. 제2 충간절연막(39)으로서는, 폴리아미드 수지, 폴리아미드 수지, 아크릴 수지 또는 BCB(벤조시클로부텐)과 같은 유기 수지막이 바람직하다. 물론, 충분한 평탄화가 가능하다면, 무기 막도 사용될 수 있다.

TFT에 의해 형성되는 단차를 제2 충간절연막(39)에 의해 평탄화하는 것은 매우 중요하다. 후에 형성되는 EL 층이 매우 얇기 때문에, 단차의 존재가 발광 불량을 야기할 수 있다. 따라서, EL 층이 형성되는 표면을 가능한 한 평탄하게 하기 위해, 화소 전극을 형성하기 전에 평탄화를 행하는 것이 바람직하다.

제2 충간절연막(39)과 제1 패시베이션막(38)에 콘택트 홀을 형성한 후, 그렇게 형성된 개구부에서 전류 제어용 TFT(202)의 드레인 배선(37)에 접속되도록 투명 도전막으로 된 화소 전극(40)(EL 소자의 양극에 대응함)이 형성된다.

본 실시예에서는, 화소 전극으로서, 산화인듐과 산화주석의 화합물로 형성된 도전막이 사용된다. 이 화합물에 소량의 갈륨이 첨가될 수도 있다. 또한, 산화인듐과 산화아연의 화합물 또는 산화아연과 산화갈륨의 화합물이 사용될 수도 있다.

화소 전극을 형성한 후, 수지 재료로 된 뱅크가 형성된다. 뱅크 a(41a) 및 뱅크 b(41b)는 레지스트 재료를 사용하여 상이한 선택비를 가지는 유기 수지막을 패터닝함으로써 형성된다. 여기서는, 뱅크 a(41a) 및 뱅크 b(41b)를 적층한 후 에칭함으로써, 에칭 속도의 차이에 의해 도 2에 도시된 형상이 형성될 수 있다. 이때의 에칭 속도는 (뱅크 a를 형성하는 수지의 에칭 속도) > (뱅크 b를 형성하는 수지의 에칭 속도)의 관계가 확립되도록 한다. 뱅크 a(41a)와 뱅크 b(41b)는 화소들 사이에 도 3(C)에 도시된 바와 같이 줄무늬 형상으로 형성된다. 도 3(C)에서의 h1은 0.5~3 μm 이고, EL 층, 음극 및 보호 전극을 적층하여 형성된 막보다 두께가 더 두꺼운 것이 바람직하다. 본 실시예에서는 뱅크가 소스 배선(21)을 따라 형성되었지만, 게이트 배선(211)을 따라 형성될 수도 있다.

그 다음, 도 1(A) 및 도 1(B)를 참조하여 설명된 바와 같은 박막 형성 방법에 의해 EL 층(42)이 형성된다. 여기서는 하나의 화소만을 나타내지만, 실제로는, 도 1(A) 및 도 1(B)에 도시된 바와 같이, R(적색), G(녹색), 및 B(청색) 각각에 대응하는 EL 층이 형성된다.

먼저, 샘플 보트(111)에 수용된 EL 재료가 전극(120)을 사용한 저항 가열에 의해 기화된다. 이 증기 상태의 EL 재료는 샘플 보트(111)로부터 배출되는 순간에, 샘플 보트(111)의 개구부에 부착된 전극(112)에 의해 발생한 전계의 영향으로 대전되어 하전(荷電) 입자가 된다. 이들 하전 입자의 진행 방향은 마스크(113)를 통과할 때 차단부(118)에 인가된 전압에 의해 발생한 마스크(113) 부근의 전계에 의해 제어된다.

샘플 보트(111)와 마스크(113) 사이에 전극을 제공하여, 그 전극에 의해 발생한 전계에 의해 샘플 보트(111)로부터 배출된 증기 상태의 EL 재료의 전하를 제어할 수도 있다.

그 결과, 증기 상태의 EL 재료는 차단부(118)를 사이 틈새를 통하여, 기판 상 피형성면에 증착된다.

본 명세서에서 사용된 마스크의 차단부는 마스크의 도전성 재료로 형성된 부분을 가리키고, 도전성 재료의 예로서는, 티탄, 탄탈, 텅스텐 및 알루미늄을 들 수 있다. 또한, 마스크의 개구부가 차단부들 사이의 틈새를 가리킨다.

또한, 여기서 EL 재료가 형성될 표면(피형성면)은 화소 전극 또는 유기 막의 표면의 일부로서, 박막이 형성될 면을 말한다.

마스크에 인가되는 전압은 수 10 V 이상 10 kV 이하, 바람직하게는, 10 V~1 kV이다. 실시자는 각 전극에 대한 전압을 상기 범위에서 적절히 설정할 수 있다.

본 실시예에서는, 먼저, 샘플 보트(111)에 수용된 적색 EL 재료를 기화시켜 증착함으로써, 적색으로 발광하는 화소열을 화소 상에 형성한다. 그 다음, 마스크를 측방(화살표 k로 나타낸 방향)으로 이동시킨 후, 샘플 보트(111)에 수용된 녹색 EL 재료를 증착하여, 녹색으로 발광하는 화소열을 형성한다. 그 다음, 마스크를 측방(화살표 k로 나타낸 방향)으로 더 이동시킨 후, 샘플 보트(111)에 수용된 청색 EL 재료를 증착하여, 청색으로 발광하는 화소열을 형성한다.

EL 재료가 수용된 샘플 보트(111)는 EL 재료의 종류를 바꿀 때마다 함께 변경될 수 있고, 또는 샘플 보트(111)를 바꾸지 않고, 사용될 EL 재료만을 교체할 수도 있다.

또한, 여기에 설명된 샘플 보트(111)와 마스크는 따로따로 제공될 수도 있고, 또는 하나의 장치로 일체적으로 형성될 수도 있다.

상기한 바와 같이, 마스크를 이동시키면서, 적색, 녹색 및 청색으로 발광하는 화소열을 3회로 나누어 증착함으로써, 3색의 줄무늬 형상의 EL 층이 형성된다.

EL 층을 형성하는 EL 재료로서는, 저분자계 재료가 사용될 수도 있다. 대표적인 저분자계 EL 재료로는, 트리스(8-퀴놀리놀레이트) 알루미늄 착체(Alq) 및 비스(벤조퀴놀리놀레이트) 베릴륨 착체(BeBq)가 있다.

본 실시예에서는, EL 재료로서, 적색으로 발광하는 EL 층에는, Alq를 호스트 재료로 하여 적색 형광 암료 DCM을 첨가한 것을 사용하고, 녹색으로 발광하는 EL 층에는, 알루미늄과 8-히드록시퀴놀린의 착체인 Alq를 사용하고, 청색으로 발광하는 EL 층에는, 아연과 벤족사졸의 착체($\text{Zn}(\text{oxz})_2$)를 사용한다.

그러나, 상기는 본 실시예의 EL 층으로서 사용될 수 있는 EL 재료의 예일 뿐이고, 본 발명이 이것에 한정되는 것은 아니다.

즉, 여기에 열거되지 않은 고분자계 유기 EL 재료가 코팅 방법으로 사용될 수 있고, 저분자계 재료에 추가하여 고분자계 재료를 사용하여 EL 층을 형성할 수도 있다.

또한, EL 층(42)을 형성할 때, 수분과 산소의 존재에 의해 EL 층이 쉽게 열화되므로, 수분과 산소를 거의 함유하지 않은 질소 또는 아르곤과 같은 불활성 가스 중에서 처리를 행하는 것이 바람직하다.

상기와 같이 EL 층(42)을 형성한 후, 차광성 도전막으로 된 음극(43), 보호 전극(44) 및 제2 패시베이션막(45)이 형성된다. 본 실시예에서는, 음극(43)으로서 MgAg로 된 도전막이 사용되고, 보호 전극(44)으로서 알루미늄으로 된 도전막이 사용되고, 제2 패시베이션막(45)으로서는 두께 $10\text{ nm} \sim 10\text{ }\mu\text{m}$ (바람직하게는, $20\text{~}500\text{ nm}$)의 질화규소막이 사용된다.

상기한 바와 같이, EL 층은 열에 약하기 때문에, 음극(43) 및 제2 패시베이션막(45)을 가능한 한 낮은 온도(실온 내지 120°C 의 온도 범위가 바람직함)에서 형성하는 것이 바람직하다. 따라서, 이 경우, 플라스마 CVD법, 진공 증착법 또는 스픈 코팅법이 바람직한 성막 방법이다.

이 단계까지 완성된 것을 액티브 매트릭스 기판이라 부른다. 이 액티브 매트릭스 기판에 대향하여 대향 기판(도시되지 않음)이 제공된다. 본 실시예에서는, 대향 기판으로서 유리 기판이 사용되지만, 플라스틱 또는 세라믹으로 형성된 기판도 사용될 수 있다.

액티브 매트릭스 기판과 대향 기판이 밀봉재(도시되지 않음)에 의해 서로 접합되어, 밀폐 공간(도시되지 않음)이 형성된다. 본 실시예에서는, 이 밀폐 공간에 아르곤 가스를 채운다. 물론, 이 밀폐 공간 내부에 산화바륨과 같은 건조제 또는 산화방지제를 배치할 수도 있다.

또한, 본 실시예의 구성은 실시예 1의 구성과 자유롭게 조합될 수 있다.

[실시예 3]

여기서는, 도 3(C)에 도시된 뱅크 a 및 뱅크 b로 이루어진 뱅크를 형성하는 방법에 대하여 설명한다. 뱅크 a와 뱅크 b는 모두 포지티브형이다.

먼저, 화소 전극을 형성한 후, 뱅크 a가 될 멜라민 수지로 된 유기 수지막을 형성한다. 멜라민 수지에 염료를 혼합하여, 유기 수지막이 반사방지막으로서 기능하게 한다. 이들은 디메틸아세트아미드와 같은 용매에 용해시킨 후에 사용될 수 있다. 염료를 선택하는데 있어서는, 노광(露光)에 사용되는 광의 스펙트럼에 가까운 위치에 발광 스펙트럼을 가지는 염료를 선택할 필요가 있다.

그 다음, 멜라민 수지막 상에 폴리이미드막을 적층한다. 여기서, 폴리이미드 대신에, 감광성 폴리이미드 또는 노볼락 수지가 사용될 수도 있다. 이것이 뱅크 b를 형성하는 것이다.

여기서 형성된 유기 수지막은 2층을 가진다. 그 다음, 유기 수지막을 노광시켜 패터닝한다. 패터닝을 위한 현상액으로서는, 수용성의 것을 사용하는 것이 바람직하다. 본 실시예에서는, 테트라메틸 암모늄 히드록사이드가 사용될 수 있는데, 이는 수용성이고 알칼리성이므로 본 실시예에 적합하다. 그러나, 현상액이 이것에 한정되지 않고, 다른 공지의 현상액도 사용될 수 있다.

현상액을 사용하여 현상함으로써, 뱅크 a와 뱅크 b가 도 3(C)에 도시된 바와 같은 형상으로 된다. 이것은, 뱅크 a에 염료를 혼합함으로써 노광에 대한 그의 강도가 변화하여, 현상액에 의해 등방적으로 에칭되기 때문이다. 여기에 도시된 h2는 $0.5\text{~}3\text{ }\mu\text{m}$ 인 것이 바람직하다.

뱅크 a와 뱅크 b는 상기한 바와 같은 유기 수지막의 적층 구조에 한정되지 않는다. 뱅크들은, 뱅크 a가 산화규소 또는 질화규소와 같은 무기 막으로 형성된 후, 뱅크 b가 폴리이미드 수지, 폴리아미드 수지 또는 감광성 수지와 같은 유기 수지막으로 형성되도록 형성되거나, 또는 뱅크 a에 사용된 재료와 뱅크 b에 사용된 재료가 반대로 될 수도 있다.

본 실시예의 구성은 실시예 1 및 2의 구성과 자유롭게 조합될 수 있다.

[실시예 4]

본 실시예에서는, 화소부와 그 화소부 주변에 형성되는 구동회로부의 TFT를 동시에 형성하는 방법에 대하여 도 4~도 6을 참조하여 설명한다. 설명을 간단히 하기 위해, 구동회로에 대해서는 기본 회로인 CMOS 회로를 나타내는 것으로 한다.

먼저, 도 4(A)에 도시된 바와 같이, 유리 기판(300)상에 하지막(301)을 300 nm의 두께로 형성한다. 본 실시예에서는, 하지막(301)으로서, 두께 100 nm의 질화산화규소막을 두께 200 nm의 질화산화규소막에 적층하여 사용한다. 이때, 유리 기판(300)과 접하는 막 중의 질소 농도를 10~25 중량%로 하는 것이 좋다. 물론, 하지막 없이 석영 기판 상에 직접 소자를 형성할 수도 있다.

다음에, 하지막(301)상에 공자의 성막 방법에 의해 비정질 규소막(도시되지 않음)을 50 nm의 두께로 형성한다. 비정질 규소막에 한정할 필요는 없고, 비정질 구조를 포함하는 반도체막(미(微)결정 반도체막을 포함)을 사용할 수도 있다. 또한, 비정질 규소-게르마늄 막과 같은, 비정질 구조를 함유하는 화합물 반도체막도 사용될 수 있다. 또한, 막 두께는 20~100 nm일 수 있다.

그 다음, 비정질 규소막을 공자의 방법으로 결정화하여, 결정성 규소막(다결정 규소막이라고도 함)(302)을 형성한다. 공자의 결정화 방법에는, 전기로를 이용한 열 결정화법, 레이저를 이용한 레이저 어닐 결정화법, 및 적외선 램프를 이용한 램프 어닐 결정화법이 있다. 본 실시예에서는, XeCl 가스를 이용한 엑시머 레이저광을 사용하여 결정화한다.

본 실시예에서는, 선형으로 가공된 펄스 발진형 엑시머 레이저광을 사용하지만, 직사각형이어도 좋고, 연속 발진형 아르곤레이저광이나 연속 발진형 엑시머 레이저광을 사용할 수도 있다.

본 실시예에서는, 결정성 규소막을 TFT의 활성층으로 사용하지만, 비정질 규소막을 사용하는 것도 가능하다. 또한, 오프전류를 감소시킬 필요가 있는 스위칭 용 TFT의 활성층을 비정질 규소막으로 형성하고, 전류 제어 TFT의 활성층을 결정성 규소막으로 형성하는 것도 가능하다. 비정질 규소막에서는 캐리어 이동도가 낮기 때문에 전류가 흐르기 어렵고, 오프전류가 쉽게 흐르지 않는다. 즉, 전류가 쉽게 흐르지 않는 비정질 규소막과 전류가 쉽게 흐르는 결정성 규소막 모두의 이점이 취해질 수 있다.

다음에, 도 4(B)에 도시된 바와 같이, 결정성 규소막(302)상에 산화규소막으로 된 보호층(303)을 130 nm의 두께로 형성한다. 이 두께는 100~200 nm(바람직하게는, 130~170 nm)의 범위 내에서 선택될 수 있다. 또한, 규소를 함유하는 절연막이라면, 다른 막이 사용될 수도 있다. 이 보호층(303)은, 불순물 첨가 중에 결정성 규소막이 플라즈마에 직접 노출되지 않도록 하기 위해 그리고 불순물의 정밀한 농도 제어를 가능하게 하기 위해 형성된다.

그 다음, 보호층(303)상에 레지스트 마스크(304a, 304b)를 형성하고, 그 보호층(303)을 통해 n형 도전형을 부여하는 불순물 원소(이하, n형 불순물 원소라 함)을 첨가한다. n형 불순물 원소로서는, 대표적으로는, 주기율표 15족에 속하는 원소가 사용되고, 전형적으로는 인 또는 비소가 사용될 수 있다. 본 실시예에서는, 질량 분리 없이 포스핀(PH_3)을 플라즈마 여기

하는 플라즈마 도핑법을 사용하여 인을 1×10^{18} 원자/ cm^3 의 농도로 첨가한다. 물론, 질량 분리를 행하는 이온 주입법이 사용될 수도 있다.

이 공정에 의해 형성된 n형 불순물 영역(305)에는 n형 불순물 원소가 $2 \times 10^{16} \sim 5 \times 10^{19}$ 원자/ cm^3 (대표적으로는, $5 \times 10^{17} \sim 5 \times 10^{18}$ 원자/ cm^3)의 농도로 도입되도록 도즈량을 조절한다.

다음에, 도 4(C)에 도시된 바와 같이, 보호층(303)과 레지스트 마스크(304a, 304b)를 제거하고, 첨가된 주기율표 15족 원소의 활성화를 행한다. 활성화 수단으로서는 공자의 활성화 기술이 사용될 수 있지만, 본 실시예에서는 엑시머 레이저광 조사로 활성화를 행한다. 물론, 펄스 발진형 엑시머 레이저이나 연속 발진형 엑시머 레이저가 사용될 수도 있고, 엑시머 레이저광에 한정할 필요는 없다. 첨가된 불순물 원소의 활성화가 목적이므로, 결정성 규소막이 용융되지 않을 정도의 에너지로 조사하는 것이 바람직하다. 레이저광 조사는 보호층(303)이 있는 채로 행할 수도 있다.

레이저광에 의한 불순물 원소의 활성화 시에 열처리에 의한 활성화를 병용하여도 좋다. 열처리에 의해 활성화를 행하는 경우, 기판의 내열성을 고려하여 약 450~550°C의 온도로 열처리를 행하는 것이 바람직하다.

이 공정에 의해, n형 불순물 영역(305)의 단부, 즉, n형 불순물 영역(305)의 주변의 n형 불순물 원소가 첨가되지 않은 영역과의 경계부(접합부)가 명확하게 된다. 이것은 후에 TFT가 완성된 시점에서 LDD 영역과 채널 형성 영역 사이에 매우 양호한 접합부가 형성될 수 있다는 것을 의미한다.

다음에, 도 4(D)에 도시된 바와 같이, 결정성 규소막의 불필요한 부분을 제거하여, 섬 형상의 반도체막(이하, 활성층이라함)(306~309)을 형성한다.

그 다음, 도 4(E)에 도시된 바와 같이, 활성층(306~309)을 덮도록 게이트 절연막(310)을 형성한다. 게이트 절연막(310)으로서는, 규소를 함유하는 절연막을 10~200 nm, 바람직하게는, 50~150 nm의 두께로 형성한다. 단층 구조 또는 적층 구조가 사용될 수 있다. 본 실시예에서는, 두께 110 nm의 질화산화규소막을 사용한다.

그 후, 두께 200~400 nm의 도전막을 형성하고, 패터닝하여, 게이트 전극(311~315)을 형성한다. 이들 게이트 전극(311~315)의 각 단부는 테이퍼 형상으로 될 수도 있다. 본 실시예에서는, 게이트 전극과, 게이트 전극에 전기적으로 접속된 인출 배선(이하, 게이트 배선이라 함)을 서로 다른 재료로 형성한다. 구체적으로는, 게이트 배선을 게이트 전극보다 저항이 낮은 재료로 형성한다. 그리하여, 게이트 전극에는 미세가공이 가능한 재료를 사용하고, 게이트 배선에는 낮은 배선 저항을 제공할 수 있지만 미세가공에는 적합하지 않은 재료를 사용한다. 물론, 게이트 전극과 게이트 배선을 동일한 재료로 형성하는 것도 가능하다.

게이트 전극을 단층의 도전막으로 형성할 수 있지만, 필요에 따라, 2층, 3층 또는 그 이상의 적층막으로 형성하는 것이 바람직하다. 게이트 전극의 재료로서는, 어떠한 공지의 도전성 재료라도 사용할 수 있다. 그러나, 미세가공이 가능한 재료, 구체적으로는, 2 μ m 이하의 선폭으로 패터닝될 수 있는 재료를 사용하는 것이 바람직하다.

대표적으로는, 탄탈(Ta), 티탄(Ti), 몰리브덴(Mo), 텅스텐(W), 크롬(Cr) 및 규소(Si)로부터 선택된 원소로 된 막, 상기 원소의 질화물로 된 막(대표적으로는, 질화탄탈막, 질화텅스텐막 또는 질화티탄막), 상기 원소들을 조합한 합금막(대표적으로는, Mo-W 합금, Mo-Ta 합금), 또는 상기 원소의 규화물막(대표적으로는, 규화텅스텐막 또는 규화티탄막)을 사용할 수 있다. 물론, 이들 막을 단층 또는 적층으로 사용할 수 있다.

본 실시예에서는 두께 50nm의 질화탄탈(TaN)막과 두께 350 nm의 탄탈(Ta)막으로 된 적층막을 사용한다. 이 막은 스퍼터링법에 의해 형성될 수 있다. 스퍼터링 가스로서 Xe, Ne 등의 불활성 가스가 첨가되면, 응력으로 인한 막의 벗겨짐이 방지될 수 있다.

이때, 게이트 전극(312)은 게이트 절연막(310)을 사이에 두고 n형 불순물 영역(305)의 일부와 겹치도록 형성된다. 이 겹침부분이 후에 게이트 전극과 겹치는 LDD 영역이 된다. 또한, 게이트 전극(313, 314)은 단면도에서는 2개의 전극으로 보이지만, 실제로는 서로 전기적으로 접속되어 있다.

다음에, 도 5(A)에 도시된 바와 같이, 게이트 전극(311~315)을 마스크로 하여 자기정합적으로 n형 불순물 원소(본 실시예에서는 인)를 첨가한다. 이렇게 형성되는 불순물 영역(316~323)에는 인이 n형 불순물 영역(305)의 1/10~1/2(대표적으로는 1/4~1/3)의 농도로 첨가되도록 조절한다. 구체적으로는, $1 \times 10^{16} \sim 5 \times 10^{18}$ 원자/cm³(전형적으로는, $3 \times 10^{17} \sim 3 \times 10^{18}$ 원자/cm³)의 농도가 바람직하다.

다음에, 도 5(B)에 도시된 바와 같이, 게이트 전극을 덮는 모양으로 레지스트 마스크(324a~324d)를 형성하고, n형 불순물 원소(본 실시예에서는 인)를 첨가하여, 고농도로 인을 함유하는 불순물 영역(325~329)을 형성한다. 여기서도, 포스핀(PH_3)을 사용한 이온 도핑법으로 행하고, 이들 영역의 인 농도가 $1 \times 10^{20} \sim 1 \times 10^{21}$ 원자/cm³(대표적으로는, $2 \times 10^{20} \sim 5 \times 10^{21}$ 원자/cm³)이도록 조절한다.

이 공정에 의해 n채널형 TFT의 소스 영역 또는 드레인 영역이 형성되고, 스위칭용 TFT에서는, 도 5(A)의 공정에서 형성된 n형 불순물 영역(319~321)의 일부가 남는다. 이 잔류 영역이 도 5의 스위칭용 TFT(201)의 LDD 영역(15a~15d)에 대응한다.

다음에, 도 5(C)에 도시된 바와 같이, 레지스트 마스크(324a~324d)를 제거하고, 새로운 레지스트 마스크(332)를 형성한다. 그 다음, p형 불순물 원소(본 실시예에서는 붕소)를 첨가하여, 고농도로 붕소를 함유하는 불순물 영역(333~336)을 형성한다. 여기서는, 디보란(B_2H_6)을 사용한 이온 도핑법에 의해 붕소를 $3\times10^{20}\sim3\times10^{21}$ 원자/ cm^3 (대표적으로는, $5\times10^{20}\sim1\times10^{21}$ 원자/ cm^3)의 농도로 첨가하여 불순물 영역(333~336)을 형성한다.

불순물 영역(333~336)에는 이미 인이 $1\times10^{20}\sim1\times10^{21}$ 원자/ cm^3 의 농도로 첨가되어 있지만, 여기서 첨가되는 붕소가 인의 적어도 3배 이상의 농도로 첨가되므로, 이미 형성된 n형 불순물 영역이 p형으로 완전히 반전되어 p형 불순물 영역으로서 기능한다.

다음에, 레지스트 마스크(332)를 제거한 후, 각각의 농도로 활성층에 첨가된 n형 및 p형 불순물 원소를 활성화시킨다. 활성화 수단으로서는, 노 어닐법, 레이저 어닐법 또는 램프 어닐법이 이용될 수 있다. 본 실시예에서는, 전기로에서 질소 분위기 하에 550°C 로 4시간 열처리를 행한다.

이때, 분위기 중의 산소를 극력 제거하는 것이 중요하다. 이것은, 산소가 소량이라도 존재하면 게이트 전극의 노출된 표면이 산화되어 저항을 증가시키고, 후에 게이트 전극과의 오믹 콘택트(ohmic contact)를 형성하는 것을 어렵게 하기 때문이다. 따라서, 상기 활성화 공정에서의 분위기 중의 산소 농도는 1 ppm 이하, 바람직하게는, 0.1 ppm 이하로 하는 것이 바람직하다.

활성화 공정을 종료한 후, 도 5(D)에 도시된 바와 같이, 두께 300 nm의 게이트 배선(337)을 형성한다. 이 게이트 배선(337)의 재료로서는, 알루미늄(Al) 또는 구리(Cu)를 주성분(조성으로서 50~100%를 차지)으로 하는 금속이 사용될 수 있다. 도 3에 도시된 바와 같이, 게이트 배선(211)은 스위칭용 TFT의 게이트 전극(19a, 19b)(도 4(E)의 게이트 전극(313, 314)에 대응함)과의 전기적 접속을 제공하도록 배치된다.

이러한 구조로 함으로써 게이트 배선의 배선 저항을 크게 감소시킬 수 있으므로, 대면적의 화상 표시 영역(화소부)을 형성할 수 있다. 즉, 본 실시예에 따른 화소 구조는 대각선 크기가 10인치 이상(또는 30인치 이상)인 표시 화면을 가지는 EL 표시장치를 실현하는데 유리하다.

다음에, 도 6(A)에 도시된 바와 같이, 제1 층간절연막(338)을 형성한다. 제1 층간절연막(338)으로서는, 규소를 함유하는 절연막을 단층으로 사용하지만, 2종류 이상의 규소를 포함하는 절연막들을 조합시킨 적층막이 사용될 수도 있다. 또한, 막 두께는 $400\text{ nm}\sim1.5\ \mu\text{m}$ 로 하면 좋다. 본 실시예에서는, 두께 200 nm의 질화산화규소막 상에 두께 800 nm의 산화규소막을 적층한 구조로 한다.

그리고, 3~100%의 수소를 함유하는 분위기에서 $300\sim450^\circ\text{C}$ 로 1~12시간 열처리를 행하여, 수소화 처리를 행한다. 이 공정은 열적으로 여기된 수소에 의해 반도체막 중의 댱글링 결합(dangling bond)을 수소 종단하는 공정이다. 수소화의 다른 수단으로서, 플라즈마 수소화(플라즈마에 의해 활성화된 수소를 사용)를 행할 수도 있다.

또한, 수소화 처리는 제1 층간절연막(338)의 형성 도중에 삽입될 수도 있다. 즉, 두께 200 nm의 질화산화규소막을 형성한 후, 상기와 같이 수소화 처리를 행하고, 그 다음, 두께 800 nm의 나머지 산화규소막을 형성할 수도 있다.

다음에, 제1 층간절연막(338)과 게이트 절연막(310)에 콘택트 홀을 형성하고, 소스 배선(339~342) 및 드레인 배선(343~345)을 형성한다. 본 실시예에서는, 이 전극을, 두께 100 nm의 티탄막, 두께 300 nm의 티탄 함유 알루미늄막 및 두께 150 nm의 티탄막을 스퍼터링법에 의해 연속적으로 형성한 3층 구조의 적층막으로 한다. 물론, 다른 도전막을 사용할 수도 있다.

다음에, 제1 패시베이션막(346)을 $50\sim500\text{ nm}$ (대표적으로는 200~300 nm)의 두께로 형성한다. 본 실시예에서는, 제1 패시베이션막(346)으로서 두께 300 nm의 질화산화규소막을 사용한다. 이것은 질화규소막으로 대체될 수도 있다.

질화산화규소막을 형성하기 전에 H_2 또는 NH_3 와 같은 수소 함유 가스를 사용한 플라즈마 처리를 행하는 것이 효과적이다. 이 전(前)처리에 여기된 수소가 제1 층간절연막(338)에 공급되고, 열처리를 행함으로써 제1 패시베이션막(346)의 막 질이 향상된다. 그와 동시에, 제1 층간절연막(338)에 첨가된 수소가 아래쪽으로 확산하여, 활성층을 효과적으로 수소화할 수 있다.

다음에, 도 6(B)에 도시된 바와 같이, 유기 수지로 된 제2 층간절연막(347)을 형성한다. 유기 수지로서는, 폴리아미드, 폴리아미드, 아크릴 수지, BCB(벤조시클로부텐) 등을 사용할 수 있다. 특히, 제2 층간절연막(347)은 주로 평탄화를 위해 사용되므로, 평탄성이 우수한 아크릴 수지가 바람직하다. 본 실시예에서는, TFT에 의해 형성되는 단차부를 평탄화하는데 충분한 두께로 아크릴 수지막을 형성한다. 그 두께는 바람직하게는 1~5 μm (더 바람직하게는 2~4 μm)로 하는 것이 좋다.

그 후, 제2 층간절연막(347)과 제1 패시베이션막(346)에 콘택트 홀을 형성한 다음, 드레인 배선(345)에 전기적으로 접속되는 화소 전극(348)을 형성한다. 본 실시예에서는, 인듐 주석 산화물(ITO)막을 110 nm의 두께로 형성하고, 패터닝하여, 화소 전극을 형성한다. 또한, 산화인듐에 2~20%의 산화아연(ZnO)을 혼합한 화합물 또는 산화아연과 산화갈륨으로 된 화합물도 투명 전극으로서 사용될 수 있다. 이 화소 전극이 EL 소자의 양극이 된다.

그 다음, 도 6(C)에 도시된 바와 같이, 수지 재료로 된 뱅크 a(349a) 및 뱅크 b(349b)를 형성된다. 뱅크 a(349a) 및 뱅크 b(349b)는 아크릴 수지막, 폴리아미드 막 등을 전체 두께 1~2 μm 로 적층하고 패터닝하여 형성된다. 뱅크 a(349a)를 형성하기 위한 막의 재료는 뱅크 b(349b)를 형성하기 위한 막의 재료보다 동일 예칭액에 대하여 높은 예칭속도를 가지는 것이 요구된다. 도 6에 도시한 바와 같이, 뱅크 a(349a)와 뱅크 b(349b)는 줄무늬 형상이 되도록 화소들 사이에 형성된다. 본 실시예에서는 그 뱅크들이 소스 배선(341)을 따라 형성되지만, 게이트 배선(337)을 따라 형성될 수도 있다.

그 다음, 도 1을 참조하여 설명된 바와 같은 박막 형성 방법으로 EL 층(350)을 형성한다. 여기서는 하나의 화소만을 나타내지만, 실제로는 도 1에 도시된 바와 같이 R(적색), G(녹색) 및 B(청색)의 각 색에 대응하는 EL 층들이 형성된다.

먼저, 샘플 보트에 수용된 EL 재료가 전극으로부터의 저항 가열에 의해 기화(증발)되어, 증기 상태의 EL 재료로 된다. 이 증기 상태의 EL 재료를 의도적으로 대전(帶電)시킨 후 배출한다. 배출된 증기 상태의 EL 재료는 전압이 인가된 마스크를 통과한 후 기판(110)상의 화소부에 증착된다. 증기 상태의 EL 재료는 마스크를 통과할 때, 마스크 부근의 전계에 의해 그 EL 재료의 진행 방향이 제어된다.

본 실시예에서는, 먼저, 샘플 보트로부터 증기 상태의 EL 재료로서 적색 EL 재료를 배출시켜, 화소 상에 적색으로 발광하는 화소열을 형성한다. 그 다음, 마스크를 옆 방향으로 이동시킨 후, 샘플 보트로부터 녹색 EL 재료를 증착시켜, 녹색으로 발광하는 화소열을 형성한다. 그리고, 마스크를 옆 방향으로 더 이동시키고 샘플 보트로부터 청색 EL 재료를 증착시켜, 청색으로 발광하는 화소열을 형성한다.

상기한 바와 같이, 마스크를 이동시키면서 적색, 녹색 및 청색의 각 색으로 발광하는 화소열을 3회로 나누어 증착함으로써, 3색의 줄무늬 형상의 EL 층이 형성된다.

본 실시예에서는, 하나의 화소만을 나타내지만, 이때, 동일 색으로 발광하는 EL 층들이 동시에 형성된다.

본 실시예에서는, EL 재료로서, 적색 EL 층에는, Alq를 호스트 재료로 하여 적색 형광 안료 DCM을 첨가한 것을 사용하고, 녹색으로 발광하는 EL 층에는, 알루미늄과 8-히드록시퀴놀린의 착체(錯體)인 Alq를 사용하고, 청색으로 발광하는 EL 층에는, 아연과 벤족사졸의 착체($\text{Zn}(\text{oxz})_2$)를 사용하며, 모두 두께는 50 nm이다.

EL 재료(350)로서는, 공지의 재료가 사용될 수 있다. 공지의 재료로서는, 구동 전압을 고려하면 유기 재료가 바람직하다. 본 실시예에서는, EL 층(350)이 상기 EL 층만을 가지는 단층 구조이지만, 필요에 따라, 전자 주입층, 전자 수송층, 정공 수송층, 정공 주입층, 전자 차단층 또는 정공 소자층을 구비할 수도 있다. 또한, 본 실시예에서는, EL 소자의 음극(351)으로서 MgAg 전극이 사용되는 경우를 설명하지만, 다른 공지의 재료도 사용될 수 있다.

또한, 각 색에 대하여 EL 층을 증착하지만, EL 층의 전자 주입층, 전자 수송층, 정공 수송층, 정공 주입층, 전자 차단층 또는 정공 소자층이 EL 층의 색에 관계 없이 동일 재료를 스펀 코팅법이나 증착법에 의해 동시에 형성될 수도 있다.

EL 층(350)을 형성한 후, 진공 증착법으로 음극(MgAg 전극)(351)을 형성한다. EL 층(350)의 두께는 80~200 nm(전형적으로는 100~120 nm)인 것이 바람직하고, 음극(351)의 두께는 180~300 nm(전형적으로는 200~250 nm)인 것이 바람직하다.

그리고, 음극(351)상에 보호 전극(352)을 제공한다. 보호 전극(352)으로서는, 알루미늄을 주성분으로 하는 도전막이 사용될 수 있다. 보호 전극(352)은 마스크를 사용하여 진공 증착법에 의해 형성된다.

마지막으로, 질화규소막으로 된 제2 패시베이션막(353)을 300 nm의 두께로 형성한다. 실제로는 보호 전극(352)이 EL 층을 수분 등으로부터 보호하지만, 제2 패시베이션막(353)을 추가 형성함으로써 EL 소자의 신뢰성이 더욱 향상될 수 있다.

도 7은 화소부의 TFT로서 스위칭용 n채널형 TFT의 단면 구조를 나타낸다.

먼저, 도 7에 도시된 스위칭용 TFT에 관하여, 도 7(A)는 LDD 영역(15a~15d)이 게이트 절연막(18)을 사이에 두고 게이트 전극(19a, 19b)과 겹치지 않도록 제공된 구조를 나타낸다. 이러한 구조는 오프 전류값을 낮추는데 매우 효과적이다.

한편, 도 7(B)에 도시된 구조에서는 이들 LDD 영역(15a~15d)이 제공되지 않는다. 도 7(B)의 구조로 하는 경우에는, 도 7(A)의 구조가 형성되는 경우에 비하여 공정 수가 감소될 수 있기 때문에, 생산 효율이 향상될 수 있다.

본 실시예에서는, 도 7(A)와 도 7(B)에 도시된 구조 모두가 스위칭용 TFT로서 사용될 수 있다.

도 8은 화소부의 TFT로서 전류 제어용 n채널형 TFT의 단면 구조를 나타낸다. 도 8(A)에 도시된 전류 제어용 TFT에서는, 드레인 영역(32)과 채널 형성 영역(34) 사이에 LDD 영역(33)이 제공되어 있다. 여기서는 LDD 영역(33)이 게이트 절연막(18)을 사이에 두고 게이트 전극(35)과 겹쳐 있는 구조를 나타내지만, 도 8(B)에 도시된 바와 같이 LDD 영역(33)이 제공되지 않는 구조로 할 수도 있다.

전류 제어용 TFT는 EL 소자를 발광시키기 위한 전류를 공급할 뿐만 아니라, 그 전류 공급량을 제어하여 계조 표시를 가능하게 한다. 따라서, 핫 캐리어 주입으로 인한 열화에 대한 대책을 강구하여, 전류가 흐르게 될 때라도 그러한 열화를 방지할 필요가 있다.

핫 캐리어 주입으로 인한 열화에 관해서는, LDD 영역이 게이트 전극과 겹치는 구조가 매우 효과적이라는 것은 알려져 있다. 따라서, 도 8(A)에 도시된 바와 같이 LDD 영역이 게이트 절연막(18)을 사이에 두고 게이트 전극(35)과 겹치는 구조가 좋다. 여기서는, 오프 전류 대책으로서, LDD 영역이 게이트 전극과 겹치지 않는 구조를 나타내지만, 반드시 LDD 영역의 일부가 게이트 전극과 겹치지 않아야 하는 것은 아니다. 또한, 경우에 따라서는, 도 8(B)에 도시된 바와 같이, 이러한 LDD 영역이 제공되지 않을 수도 있다.

본 실시예의 경우, 도 6(C)에 도시된 바와 같이, n채널형 TFT(205)의 활성층은 소스 영역(355), 드레인 영역(356), LDD 영역(357) 및 채널 형성 영역(358)을 포함한다. LDD 영역(357)은 게이트 절연막(310)을 사이에 두고 게이트 전극(312)과 겹쳐 있다.

LDD 영역을 드레인 영역 쪽에만 형성한 것은 동작 속도를 낮추지 않도록 하기 위한 배려이다. 또한, n채널형 TFT(205)에 대해서는, 오프 전류를 크게 고려할 필요는 없지만, 동작 속도는 중요하다. 따라서, 저항 성분을 가능한 한 작게 하기 위해, LDD 영역(357)이 게이트 전극과 완전히 겹치는 것이 바람직하다. 즉, 소위 오프셋이 없는 것이 바람직하다.

이렇게 하여, 도 6(C)에 도시된 바와 같은 구조를 가지는 액티브 매트릭스 기판이 완성된다. 뱅크(349)를 형성한 후 패시베이션막(353)을 형성할 때까지의 공정을 멀티체임버형 또는 인라인(in-line)형 박막 형성 장치를 사용하여 장치를 대기해 노출시키지 않고 연속적으로 진행시키는 것이 효과적이다.

그런데, 본 실시예의 액티브 매트릭스 기판은, 최적의 구조를 가지는 TFT를 화소부 뿐만 아니라 구동회로부에도 배치함으로써, 매우 높은 신뢰성을 나타내고, 그의 동작 특성도 향상될 수 있다.

먼저, 동작 속도를 극력 낮추지 않도록 주의하면서 핫 캐리어 주입을 감소시키는 구조를 가지는 TFT를, 구동회로부를 형성하는 CMOS 회로의 n채널형 TFT(205)로서 사용한다. 여기서 말하는 구동회로로서는, 시프트 레지스터, 버퍼, 레벨 시프터, 샘플링 회로(샘플-앤파-홀드 회로) 등이 포함된다. 디지털 구동을 행하는 경우에는, D/A 컨버터와 같은 신호 변환 회로가 추가로 포함될 수도 있다.

실제로는, 도 6(C)에 도시된 공정까지 완료된 후, 기밀성이 높은 유리, 석영 또는 플라스틱과 같은 커버재로 장치를 패키징(봉입)하여, 장치가 외부 공기에 노출되지 않도록 하는 것이 바람직하다. 이때, 커버재의 내측에 산화바륨과 같은 흡습제 또는 산화방지제를 배치하는 것이 바람직하다.

폐키징과 같은 처리에 의해 기밀성을 높인 후, 절연체 상에 형성된 소자 또는 회로로부터 인출된 단자를 외부 신호 단자에 접속하기 위한 커넥터(가요성 인쇄 회로: FPC)를 부착하여, 제품으로서 완성한다. 이 상태, 즉, 출하 가능한 상태로 된 장치를 여기서는 EL 표시장치(또는 EL 모듈)이라 부른다.

여기서, 본 실시예에 따른 액티브 매트릭스형 EL 표시장치의 구성을 도 9의 사시도를 참조하여 설명한다. 본 실시예에 따른 액티브 매트릭스형 EL 표시장치는 유리 기판(601)상에 형성된 화소부(602), 게이트측 구동회로(603) 및 소스측 구동회로(604)를 포함한다. 화소부의 스위칭용 TFT(605)는 n채널형 TFT이고, 게이트측 구동회로(603)에 접속된 게이트 배선(606)과 소스측 구동회로(604)에 접속된 소스 배선(607)의 교차점에 배치되어 있다. 스위칭용 TFT(605)의 드레인은 전류 제어용 TFT(608)의 게이트에 접속되어 있다.

또한, 전류 제어용 TFT(608)의 소스측은 전원 공급선(609)에 접속된다. 본 실시예와 같은 구조에서는, 전원 공급선(609)에는 접지 전위(어스 전위)가 부여되어 있다. 또한, 전류 제어용 TFT(608)의 드레인은 EL 소자(610)에 접속되어 있다. EL 소자(610)의 양극에는 소정의 전압(3~12 V, 바람직하게는 3~5 V)이 인가된다.

또한, 외부 입출력 단자인 FPC(611)는 구동회로부에 신호를 전달하기 위한 접속 배선(612, 613)과, 전원 공급선(609)에 접속된 접속 배선(614)을 구비하고 있다.

도 10은 도 9에 도시된 EL 표시장치의 회로 구성의 일 예를 나타낸다. 본 실시예에 따른 EL 표시장치는 소스측 구동회로(801), 게이트측 구동회로 A(807), 게이트측 구동회로 B(811) 및 화소부(806)를 가진다. 여기서의 구동회로부는 소스측 구동회로와 게이트측 구동회로를 포함하는 총칭이다.

소스측 구동회로(801)는 시프트 레지스트(802), 레벨 시프터(803), 버퍼(804) 및 샘플링 회로(샘플-앤파-홀드 회로) (805)를 구비하고 있다. 게이트측 구동회로 A(807)는 시프트 레지스터(808), 레벨 시프터(809) 및 버퍼(810)를 구비하고 있고, 게이트측 구동회로 B(811)도 유사한 구조이다.

여기서, 시프트 레지스터(802, 808)의 구동 전압은 5~16 V(대표적으로는, 10 V)이다. 회로를 형성하는 CMOS 회로에 사용되는 n채널형 TFT에 대해서는, 도 6(C)에서 부호 205로 나타낸 구조가 적합하다.

레벨 시프터(803, 809) 및 버퍼(804, 810)에 대해서도, 시프트 레지스터의 경우와 마찬가지로, 도 6(C)에 도시된 n채널형 TFT(205)를 포함하는 CMOS 회로가 적합하다. 게이트 배선을 이중 게이트 구조 또는 삼중 게이트 구조와 같은 멀티게이트 구조로 하는 것은 각 회로의 신뢰성을 향상시키는데 효과적이다.

화소부(806)에는, 도 5에 도시된 바와 같은 구조의 화소들이 배치된다.

상기 구성을 도 4~도 6에 나타낸 제작공정에 따라 TFT를 제작함으로써 쉽게 실현될 수 있다. 또한, 본 실시예에서는 화소부 및 구동회로부의 구성만을 나타내지만, 본 실시예의 제작공정에 따르면, 신호 분할 회로, D/A 컨버터 회로, 연산 증폭기 회로 및 y보정회로와 같은 다른 논리회로를 동일 절연체 상에 형성할 수 있다. 또한, 메모리부, 마이크로프로세서 등을 형성할 수도 있는 것으로 고려된다.

또한, 커버재를 포함하는 본 실시예에 따른 EL 모듈을 도 11(A) 및 도 11(B)를 참조하여 설명한다. 필요에 따라, 도 9 및 도 10에 사용된 부호가 여기서도 사용된다.

도 11(A)는 도 9에 도시된 상태에 밀봉 구조를 부가한 상태를 나타내는 상면도이다. 점선으로 나타낸 부호 602, 603, 604는 각각 화소부, 게이트측 구동회로 및 소스측 구동회로를 나타낸다. 본 실시예에 따른 밀봉 구조는 도 9에 도시된 상태에 대하여 커버재(1101) 및 밀봉재(도시되지 않음)를 설치한 구조이다.

도 11(B)는 도 11(A)의 A-A'선을 따라 취한 단면도이다. 도 11(A)와 도 11(B)에서 동일 부호는 동일 구성요소를 나타낸다.

도 11(B)에 도시된 바와 같이, 기판(601)상에는 화소부(602)와 게이트측 구동회로(603)가 형성되어 있다. 화소부(602)는 다수의 화소로 형성되어 있고, 각각의 화소는 전류 제어용 TFT(202)와 여기에 전기적으로 접속된 화소 전극(346)을 포함한다. 게이트측 구동회로(603)는 n채널형 TFT(205)와 p채널형 TFT(206)가 상보적으로 조합된 CMOS 회로를 사용하여 형성된다.

화소 전극(348)은 EL 소자의 양극으로서 기능한다. 뱅크 a(349a)와 뱅크 b(349b)가 화소 전극(348)들 사이의 간극에 형성되고, 뱅크 a(349a) 및 뱅크 b(349b)의 내측에 EL 층(350)과 음극(351)이 형성되며, 그 위에 보호 전극(352)과 제2 패시베이션막(353)이 형성된다. 물론, 앞에서 설명된 바와 같이, EL 소자의 구조는 반대로 될 수도 있고, 화소 전극이 음극일 수도 있다.

본 실시예에서는, 보호 전극(352)이 화소열에서 공통의 배선으로도 기능하고, 접속 배선(612)을 통해 FPC(611)에 전기적으로 접속되어 있다. 또한, 화소부(602)와 게이트측 구동회로(603)에 포함된 모든 소자들이 제2 패시베이션막(353)으로 덮여 있다. 제2 패시베이션막(353)은 생략될 수도 있지만, 각 소자가 외부로부터 차단되도록 제2 패시베이션막을 제공하는 것이 바람직하다.

커버재(1101)는 밀봉재(1104)에 의해 부착되어 있다. 커버재(1101)와 발광 소자 사이에 공간을 확보하기 위해, 수지막으로 된 스페이서가 제공될 수도 있다. 밀봉재(1104)의 내부(1103)는 질소 또는 아르곤과 같은 불활성 가스로 채워진 밀폐 공간이다. 또한, 이 밀폐 공간(1103) 내부에 산화바륨으로 대표되는 흡습제를 제공하는 것도 효과적이다.

또한, 밀폐 공간(1103)내에 충전재(filler)를 제공할 수도 있다. 충전재로서는, PVC(폴리비닐 클로라이드), 에폭시 수지, 실리콘 수지, PVB(폴리비닐 부티랄) 또는 EVA(에틸렌 비닐 아세테이트)가 사용될 수 있다.

본 실시예에서는, 커버재(1101)로서, 유리, 플라스틱 또는 세라믹이 사용될 수 있다.

밀봉재(1104)로서는, 광 경화성 수지를 사용하는 것이 바람직하지만, EL 층의 내열성이 허용된다면, 열 경화성 수지를 사용할 수도 있다. 밀봉재(1104)는 수분과 산소를 가능한 한 적게 투과시키는 재료인 것이 바람직하다. 또한, 밀봉재(1104)의 내측에 흡습제를 첨가하여 배치할 수도 있다.

이상과 같은 방식을 사용하여 EL 소자를 봉입함으로써, EL 소자가 외부로부터 완전히 차단될 수 있고, 수분 및 산소와 같은, 산화에 의한 EL 층의 열화를 초래할 수 있는 물질의 침입이 방지될 수 있다. 따라서, 신뢰성이 높은 EL 표시장치가 제작될 수 있다. 본 실시예에서는, 각각 적색, 녹색 및 청색으로 발광하는 3종류의 줄무늬 형상의 EL 층들을 길이방향으로 형성한 경우를 설명하지만, 횡방향으로 형성할 수도 있다.

본 실시예의 구성은 실시예 1~3의 어느 구성과도 자유롭게 조합될 수 있다.

[실시예 5]

액티브 매트릭스형 EL 표시장치를 도 11(A)에 도시된 바와 같이 배치하는 경우, 화소열을 길이방향으로 줄무늬 형상으로 형성하거나 또는 델타 배열이 되도록 형성할 수도 있다.

여기서, 기판 상에 적색, 녹색 및 청색의 화소를 줄무늬 형상으로 형성하는 경우를 설명한다. 화소의 색의 수는 반드시 3개 일 필요는 없고, 1개 또는 2개일 수도 있다. 또한, 색이 이들 적색, 녹색 및 청색에 한정되는 것은 아니고, 황색, 오렌지색 및 회색과 같은 다른 색이 사용될 수도 있다.

기판, EL 재료가 수용된 샘플 보트, 및 증기 상태의 EL 재료를 제어하기 위한 마스크의 위치 관계는 도 1(A)에 도시된 바와 같다.

먼저, 샘플 보트에 수용된 적색 EL 층용 EL 재료를 기화시키고, 샘플 보트로부터 증기 상태의 EL 재료를 배출시킨다. 이 때, 마스크에는 소정의 전압이 인가되어 있기 때문에, 배출된 증기 상태의 EL 재료는 마스크에 도달할 때 전계에 의해 제어되고, 마스크를 통하여, 화소부의 소망의 위치에 도달한다. 이렇게 하여, 화소부의 소망의 위치에서의 증착이 제어될 수 있다. 마스크에 인가되는 전압은 수십 V 이상 10 kV 이하이다.

먼저, 적색 EL 재료를 증착시킨다. 마스크에는 전압이 인가되어 있기 때문에, EL 재료는 화소부의 소망의 위치에 선택적으로 증착될 수 있다.

화소부(704)에 줄무늬 형상의 EL 층을 형성하기 위한 마스크로서는, 도 12(A)에 도시된 줄무늬용 마스크(500)가 사용될 수 있다. 또한, 마스크로서는, 델타 배열로 화소를 형성할 수 있는 마스크가 사용될 수도 있다.

본 실시예에서는, 먼저, 도 12(A)에 도시된 줄무늬용 마스크(500)를 이용하여 적색 EL 재료를 증착시킨다. 그 다음, 줄무늬용 마스크(500)를 화살표 i의 방향으로 1화소열 만큼 측방향으로 이동시킨 후, 녹색 EL 재료를 증착시킨다. 그 후, 마스크(500)를 다시 화살표 i의 방향으로 1화소열 만큼 측방향으로 더 이동시키고, 청색 EL 재료를 증착시킨다. 이렇게 하여, 화소부에 줄무늬 형상의 적색, 녹색 및 청색 EL 층들이 형성된다.

마스크를 이용하여 화소부에 적색, 녹색 및 청색 EL 재료를 형성함으로써, 도 13(A)에 도시된 바와 같이, 화소부에 줄무늬 형상의 화소들이 형성될 수 있다.

화소부(704)에 줄무늬 형상의 EL 층을 형성하기 위한 마스크로서는 도 12(A)에 도시된 줄무늬용 마스크(500)가 사용될 수 있고, 화소를 델타 배열로 형성하기 위한 마스크로서는, 도 12(B)에 도시된 델타 배열용 마스크(501)가 사용될 수 있다.

도 13(A)에서, 적색으로 발광하는 EL 층(704a), 녹색으로 발광하는 EL 층(704b) 및 청색으로 발광하는 EL 층(704c)이 형성되어 있다. 뱅크(도시되지 않음)는 절연막을 사이에 두고 소스 배선 위에 소스 배선을 따라 길이방향으로 형성되어 줄무늬를 형성한다.

여기서의 EL 층은 EL 층, 전하 주입층 또는 전하 수송층과 같은 발광에 기여하는 유기 EL 재료의 층을 가리킨다. EL 층이 단일의 EL 층인 경우도 있을 수 있다. 한편, 예를 들어, 정공 주입층과 EL 층을 적층한 경우에는, 그 적층막 전체를 EL 층이라 부른다.

여기서, 한 라인에서 동일 색의 인접한 화소들 사이의 상호 거리(D)는 EL 층의 막 두께(t)의 5배 이상(바람직하게는 10배 이상)으로 하는 것이 바람직하다. 이것은, $D < 5t$ 인 경우, 화소들 사이에 크로스토크(cross-talk)의 문제가 야기될 가능성이 있기 때문이다. 거리 D가 너무 멀면, 고정세(高精細)한 화상이 얻어질 수 없기 때문에, $5t < D < 50t$ (바람직하게는 $5t < D < 35t$)의 관계가 충족되는 것이 바람직하다.

또한, EL 층은, 줄무늬 형상의 뱅크가 측방향으로 형성되고 적색, 녹색 및 청색으로 발광하는 EL 층 각각이 측방향으로 형성되도록 형성될 수 있다. 이때, 뱅크(도시되지 않음)는 절연막을 사이에 두고 게이트 배선 위에 게이트 배선을 따라 형성된다.

이 경우에도, 한 라인에서 동일 색의 인접한 화소들 사이의 상호 거리(D)는 EL 층의 막 두께(t)의 5배 이상(바람직하게는 10배 이상)으로 하는 것이 바람직하다. $5t < D < 50t$ (바람직하게는 $5t < D < 35t$)의 관계가 충족되는 것이 바람직하다.

본 실시예와 같이, EL 층이 증착법에 의해 형성될 때 증기 상태의 EL 재료를 전기적으로 제어함으로써, 증착 위치가 제어될 수 있다.

본 실시예의 구성은 실시예 1~4의 어느 구성과도 자유롭게 조합될 수 있다.

[실시예 6]

본 실시예에서는, 패시브형(단순 매트릭스형) EL 표시장치에 본 발명을 이용한 경우를 도 14를 사용하여 설명한다. 도 14에서, 부호 1301은 플라스틱으로 된 기판을 나타내고, 1302는 투명 도전막으로 된 양극을 나타낸다. 본 실시예에서, 투명 도전막으로서, 산화인듐 및 산화아연의 화합물이 증착법에 의해 형성된다. 도 14에는 도시되지 않았지만, 다수의 양극이 지면(紙面)에 평행한 방향으로 줄무늬 형상으로 배치되어 있다.

또한, 뱅크 a(1303a)와 뱅크 b(1303b)로 이루어진 뱅크가 지면에 수직인 방향으로 줄무늬 형상으로 배치된 음극(1305)들 사이의 공간을 채우도록 형성된다.

이어서, EL 재료로 된 EL 층(1304a~1304c)이 도 1에 도시된 바와 같이 증착법에 의해 형성된다. 부호 1304a는 적색을 발광하는 EL 층이고, 1304b는 녹색을 발광하는 EL 층이고, 1304c는 청색을 발광하는 발광층이다. 사용되는 유기 EL 재료는 실시예 1에서 사용된 것과 유사할 수 있다. 이들 EL 층은 뱅크 a(1303a)와 뱅크 b(1303b)에 의해 형성된 홈을 따라 형성되므로, 지면에 수직인 방향으로 줄무늬 형상으로 배치된다.

본 실시예에서는, EL 재료가 양극 상에 증착되는 위치가 마스크를 사용하여 제어되고, 양극에 전압을 인가함으로써 추가로 제어될 수도 있다.

다음에, 도 14에는 도시되지 않았지만, 지면에 수직인 방향으로 길이방향을 가지는 다수의 음극 및 보호 전극이 양극(1302)에 직교하도록 줄무늬 형상으로 배치된다. 본 실시예에서, 음극(1305)은 MgAg로 되어 있고, 보호 전극(1306)은 알루미늄 합금막이며, 모두 다 중착법에 의해 형성된다. 또한, 도면에는 도시되지 않았지만, 보호 전극(1306)에 소정의 전압을 인가하기 위해, 후에 FPC가 부착되는 부분까지 연장되어 있다.

또한, 여기에서는 나타내지 않았지만, 보호 전극(1306)을 형성한 후, 패시베이션막으로서 질화규소막이 형성될 수도 있다.

그리하여, 기판(1301)상에 EL 소자가 형성된다. 본 실시예에서는 하측의 전극이 투광성의 양극이므로, EL 층(1304a~1304c)에서 발생한 광이 하면(기판(1301))으로부터 방사된다. 그러나, EL 소자 구조는 반전될 수 있고, 하측의 전극이 차광성 음극으로 될 수 있다. 이 경우, EL 층(1304a~1304c)에서 발생한 광이 상면(기판(1301)의 반대쪽)으로 방사된다.

다음에, 커버재(1307)로서 세라믹 기판을 준비한다. 본 실시예의 구조에서는 커버재가 차광성일 수 있기 때문에 세라믹 기판이 사용되지만, 앞에서 설명된 반전된 EL 소자 구조의 경우에는 커버재가 투광성인 것이 좋기 때문에 플라스틱 또는 유리로 된 기판이 사용될 수도 있음을 물론이다.

이렇게 커버재(1307)을 준비한 후, 그 커버재가 자외선 경화 수지로 된 밀봉재(1309)로 접합된다. 밀봉재(1309)의 내부(1308)는 질소 또는 아르곤과 같은 불활성 가스로 채워진 밀폐 공간이다. 또한, 이 밀폐 공간(1308) 내에 산화바륨으로 대표되는 흡습제를 제공하는 것도 효과적이다. 마지막으로, 이방(異方) 도전성 막(FPC)(1311)이 부착되고, 패시브형 EL 표시장치가 완성된다.

본 실시예의 구성은 실시예 1~5의 어느 구성과도 자유롭게 조합될 수 있다.

[실시예 7]

본 발명을 실시하여 액티브 매트릭스형 EL 표시장치를 제조하는 경우, 기판으로서 실리콘 기판(실리콘 웨이퍼)을 사용하는 것이 효과적이다. 기판으로서 실리콘 기판을 사용하는 경우, 종래의 IC, LSI 등에 이용되는 MOSFET의 제조 기술을 이용하여, 화소부에 형성되는 스위칭용 소자 및 전류 제어용 소자를 제조하거나 또는 구동회로부에 형성되는 구동용 소자를 제조할 수 있다.

MOSFET는 IC 및 LSI에서 실적이 있는 바와 같이 매우 적은 편차를 가지는 회로를 형성할 수 있다. 특히, 전류값에 의해 계조 표시를 행하는 아날로그 구동의 액티브 매트릭스형 EL 표시장치에 효과적이다.

실리콘 기판은 투광성이 아니기 때문에, EL 층으로부터의 광이 기판의 반대측으로 방사되는 구조로 할 필요가 있다. 본 실시예의 EL 표시장치는 구조적으로는 도 14와 유사하다. 그러나, TFT 대신에 MOSFET가 화소부(602) 및 구동회로부(603)를 형성하는데 사용되는 점이 다르다.

본 실시예의 구성은 실시예 1~6의 어느 구성과도 자유롭게 조합하여 실시할 수 있다.

[실시예 8]

본 발명을 실시하여 형성된 EL 표시장치는 자기 발광형 장치이기 때문에 액정표시장치에 비해 밝은 장소에서의 시인성(視認性)이 우수하고, 또한 시야각이 넓다. 따라서, 각종 전자장치의 표시부로서 사용될 수 있다. 예를 들어, 대화면으로 TV 방송을 시청하기 위해, 대각선 길이 30인치 이상(전형적으로는 40인치 이상)의 EL 디스플레이(케이싱에 EL 표시장치를 합체한 디스플레이)의 표시부에 본 발명의 EL 표시장치를 사용하는 것이 좋다.

퍼스널 컴퓨터용 디스플레이, TV 방송 수신용 디스플레이, 또는 광고용 디스플레이와 같은, 정보를 표현(표시)하는 모든 디스플레이가 EL 디스플레이에 포함된다. 또한, 본 발명의 EL 표시장치는 다른 각종 전자장치의 표시부로서 사용될 수 있다.

그러한 전자장치의 예로서는, 비디오 카메라; 디지털 카메라; 고글형 디스플레이(헤드 장착형 디스플레이); 자동차 내비게이션 시스템; 음향 재생 장치(자동차 오디오 시스템, 오디오 콤포넌트 시스템 등); 노트북형 퍼스널 컴퓨터; 게임기; 휴대형 정보 단말기(모바일 컴퓨터, 휴대 전화기, 휴대형 게임기, 전자 책 등); 기록 매체를 구비한 화상 재생 장치(구체적으로는,

디지털 비디오 디스크(DVD)와 같은 기록 매체를 재생하고, 그 화상을 표시할 수 있는 디스플레이를 구비한 장치)를 들 수 있다. 특히, 휴대형 정보 단말기는 비스듬한 방향에서 보는 일이 많기 때문에, 시야각이 매우 중요시 된다. 따라서, EL 표시 장치를 사용하는 것이 바람직하다. 이들 전자장치의 예를 도 15 및 도 16에 나타낸다.

도 15(A)는 케이싱(2001), 지지대(2002) 및 표시부(2003)를 포함하는 EL 디스플레이이다. 본 발명은 표시부(2003)에 사용될 수 있다. EL 디스플레이는 백라이트가 필요 없는 자기 발광형 장치이기 때문에, 그의 표시부가 액정표시장치보다 얇게 될 수 있다.

도 15(B)는 본체(2101), 표시부(2102), 음성 입력부(2103), 조작 스위치(2104), 배터리(2105) 및 수상(受像)부(2106)를 포함하는 비디오 카메라이다. 본 발명의 EL 표시장치는 표시부(2102)에 사용될 수 있다.

도 15(C)는 본체(2201), 신호 케이블(2202), 헤드 고정 밴드(2203), 표시부(2204), 광학계(2205) 및 EL 표시장치(2206)를 포함하는 헤드 장착형 EL 디스플레이의 일부(우측)이다. 본 발명은 EL 표시장치(2206)에 사용될 수 있다.

도 15(D)는 본체(2301), 기록 매체(DVD 등)(2302), 조작 스위치(2303), 표시부 a(2304) 및 표시부 b(2305)를 포함하는, 기록 매체를 구비한 화상 재생 장치(구체적으로는, DVD 재생 장치)이다. 표시부 a는 주로 화상 정보를 표시하는데 사용되고, 표시부 b는 주로 문자 정보를 표시하는데 사용되며, 본 발명의 EL 표시장치는 표시부 a와 표시부 b에 사용될 수 있다. 기록 매체를 구비한 화상 재생 장치로서 가정용 게임기가 포함된다.

도 15(E)는 본체(2401), 카메라부(2402), 수상부(2403), 조작 스위치(2404) 및 표시부(2405)를 포함하는 모바일 컴퓨터이다. 본 발명의 EL 표시장치는 표시부(2405)에 사용될 수 있다.

도 15(F)는 본체(2501), 케이싱(2502), 표시부(2503) 및 키보드(2504)를 포함하는 퍼스널 컴퓨터이다. 본 발명의 EL 표시장치는 표시부(2503)에 사용될 수 있다.

장래에 유기 EL 재료의 발광 휘도가 높아지면, 출력된 화상 정보를 포함하는 광이 렌즈 등에 의해 확대 투영될 수 있다. 그러면, 본 발명의 EL 표시장치를 프린트형 또는 리어형 프로젝터에 사용하는 것이 가능하게 될 것이다.

상기 전자장치는 인터넷 또는 CATV(케이블 텔레비전)와 같은 전자 통신 회선을 통해 제공되는 정보를 표시하는데 더욱 자주 사용되고, 특히, 동화상 정보를 표시하는 기회가 증가된다. 유기 EL 재료의 응답 속도가 매우 높기 때문에, EL 표시장치는 동화상 표시를 행하는데 유리하다. 그러나, 화소들 사이의 윤곽이 흐려져, 전체 동화상이 흐려질 수 있다. 따라서, 화소들 사이의 윤곽을 명료하게 하는 능력 때문에 전자장치의 표시부에 본 발명의 EL 표시장치를 사용하는 것이 매우 효과적이다.

또한, EL 표시장치의 발광부는 전력을 소비하기 때문에, 발광부를 가능한 한 작게 하도록 정보를 표시하는 것이 바람직하다. 따라서, 휴대형 정보 단말기, 특히 휴대 전화기 및 오디오 재생 장치와 같이, 주로 문자 정보를 표시하는 표시부에 EL 표시장치를 사용하는 경우, 비발광부를 배경으로 하고, 발광부에 문자 정보를 형성하여 구동하는 것이 바람직하다.

도 16(A)는 본체(2601), 음성 출력부(2602), 음성 입력부(2603), 표시부(2604), 조작 스위치(2605) 및 안테나(2606)를 포함하는 휴대 전화기이다. 본 발명의 EL 표시장치는 표시부(2604)에 사용될 수 있다. 표시부(2604)에서 검은색 배경에 백색 문자를 표시함으로써, 휴대 전화기의 소비전력을 줄일 수 있다.

도 16(B)는 본체(2701), 표시부(2702) 및 조작 스위치(2703, 2704)를 포함하는 오디오 재생 장치, 구체적으로는, 자동차 오디오 시스템이다. 본 발명의 EL 표시장치는 표시부(2702)에 사용될 수 있다. 또한, 본 실시예에서는 자동차용 오디오 재생 장치를 나타내지만, 이동형 및 가정용 오디오 재생 장치에도 사용될 수 있다. 표시부(2704)에서 검은색 배경에 백색 문자를 표시함으로써, 소비전력이 감소될 수 있다. 이것은 특히 이동형 오디오 재생 장치에 효과적이다.

따라서, 본 발명의 적용 범위는 매우 넓고, 본 발명을 모든 분야의 전자장치에 적용할 수 있다. 또한, 실시예 1~7에서 설명된 EL 표시장치의 어느 구성이라도 본 실시예의 전자장치에 사용될 수 있다.

[실시예 9]

본 실시예에서는, 다수의 마스크 부근의 전계를 이용하여 샘플 보트에서 기화된 EL 재료(이하, 증기 상태의 EL 재료라 함)를 제어하고 기판 상에 EL 재료를 성막하는 방법에 대하여 도 17(A) 및 도 17(B)를 참조하여 설명한다.

도 17에서, 부호 1010은 기판을 나타낸다. 샘플 보트(1011)에는 EL 재료가 수용되어 있다.

또한, 여기서 설명되는 샘플 보트(1011), 제1 마스크 및 제2 마스크는 따로따로 제공되거나 또는 하나의 장치로서 일체로 형성될 수도 있다.

적색 EL 층을 형성할 때는, 샘플 보트(1011)에는 적색으로 발광하는 EL 재료(이하, 적색 EL 재료라 함)이 수용된다. 녹색 EL 층을 형성할 때는, 샘플 보트(1011)에는 녹색으로 발광하는 EL 재료(이하, 녹색 EL 재료라 함)이 수용된다. 청색 EL 층을 형성할 때는, 샘플 보트(1011)에는 청색으로 발광하는 EL 재료(이하, 청색 EL 재료라 함)이 수용된다.

본 실시예에서는, EL 재료로서, 적색으로 발광하는 EL 층에는, Alq를 호스트 재료로 하여 적색 형광 안료 DCM을 첨가한 것을 사용하고, 녹색으로 발광하는 EL 층에는, 알루미늄과 8-히드록시퀴놀린의 착체인 Alq를 사용하고, 청색으로 발광하는 EL 층에는, 아연과 벤족사졸의 착체($Zn(oxz)_2$)를 사용한다.

상기한 EL 재료들은 단지 예일 뿐이고, 공지의 다른 EL 재료가 사용될 수도 있다. 또한, 발광색을 적색, 녹색 및 청색으로 하여 EL 재료를 선택하지만, 본 발명이 이것에 한정되는 것은 아니고, 황색, 오렌지색 및 회색과 같은 색이 사용될 수도 있다.

본 실시예에서는, 먼저, 샘플 보트에 적색 EL 재료를 넣는다. 기판 상에 적색 EL 층을 형성한 후, 녹색 EL 재료가 수용된 샘플 보트를 사용하여 기판 상에 녹색 EL 층을 형성한다. 이어서, 마지막으로, 청색 EL 재료가 수용된 샘플 보트를 사용하여 기판 상에 청색 EL 층을 형성한다.

상기한 바와 같이, 적색, 녹색 및 청색 EL 재료를 3회로 나누어 중착합으로써, 3색의 EL 층들이 형성될 수 있다.

먼저, 샘플 보트(1011)에 수용된 EL 재료가 전극(1020)을 사용한 저항 가열에 의해 기화된다. 이 증기 상태의 EL 재료는 샘플 보트(1011)로부터 배출되는 순간에, 샘플 보트(1011)의 개구부에 부착된 전극(1012)에 의해 발생한 전계의 영향으로 대전되어 하전 입자가 된다. 이들 하전 입자의 진행 방향은 마스크들을 통과할 때 제1 차단부(1018) 및 제2 차단부(1019b)에 인가된 전압에 의해 발생한 마스크들 부근의 전계에 의해 제어된다.

샘플 보트(1011)와 마스크(1013) 사이에 전극을 제공하여, 이 전극에 의해 발생한 전계에 의해 샘플 보트(1011)로부터 배출되는 증기 상태의 EL 재료의 전하를 제어할 수 있다.

그 결과, 증기 상태의 EL 재료가 제1 차단부 및 제2 차단부의 틈새를 통과하여 기판의 표면에 중착된다.

제1 마스크(1013)에서, 제1 차단부(1018)는 구리, 철, 알루미늄, 탄탈, 티탄 또는 텅스텐과 같은 도전성 재료로 된 다수의 도전 와이어가 서로 평행하게 배치된 구조(줄무늬 형상)이거나, 망상 구조이거나, 또는 판형 구조이다. 제2 마스크(1019a)에서, 제2 차단부(1019b)는, 구리, 철, 알루미늄, 탄탈, 티탄 또는 텅스텐과 같은 도전성 재료로 된 다수의 도전 와이어가 서로 평행하게 배치된 구조(줄무늬 형상)이거나, 망상 구조이거나, 또는 판형 구조이다. 증기 상태의 EL 재료는 제1 차단부(1018)에 인가된 부의 전압에 의해 발생한 전계에 반발하여, 제1 차단부(1018)들 사이의 틈새를 통과하고, 또한, 제2 차단부(1019b)에 인가된 부의 전압에 의해 발생한 전계에 반발하여 제2 차단부(1019b)들 사이의 틈새를 통과하여, 기판 상에 중착된다.

도 17(A) 및 도 17(B)는 제1 차단부와 제2 차단부의 단면이 원형인 경우를 나타내지만, 본 발명은 이것에 한정되지 않고, 직사각형, 타원형 또는 다각형 단면일 수도 있다.

제1 마스크(1013)의 제1 차단부(1018)에는, 증기 상태의 EL 재료가 제1 마스크(1013)의 제1 차단부(1018)에 반발하게 하는 전위를 그 EL 재료에 제공하는 전압이 인가된다. 이것에 의해, 그 EL 재료가 제1 마스크(1013)의 제1 차단부(1018)들 사이의 틈새를 통과할 수 있다. 여기서는, 증기 상태의 EL 재료는 부의 전압이 인가된 전극(1012)에 의해 발생한 전계에 의해 대전되고, 제1 마스크(1013)의 제1 차단부(1018)에는 전극(1015a)에 의해 부의 전압이 인가되어 전계를 발생시킨다. 또한, 제2 마스크(1019a)의 제2 차단부(1019b)에는 전극(1015b)에 의해 부의 전압이 인가되어 전계가 발생된다. 이들에 의해, 증기 상태인 EL 재료의 하전 입자가 제1 차단부와 제2 차단부에 전기적으로 반발하여, 제1 차단부와 제2 차단부들 사이의 틈새를 통과하게 된다.

도 17(A)에 도시된 바와 같은 구조로 하고, 제1 차단부(1018)에 인가되는 부의 제1 전압과 제2 차단부(1019b)에 인가되는 부의 제2 전압을 수 10 V 이상 10 kV 이하의 범위에서 적절히 제어함으로써, 증착 위치가 높은 정밀도로 제어될 수 있다.

제1 마스크(1013)와 제2 마스크(1019a) 사이의 거리, 제2 마스크(1019a)와 기판 사이의 거리, 제1 차단부(1018)들 사이의 거리, 제2 차단부(1019b)들 사이의 거리 등은 실시가 적절히 설정할 수 있다. 예를 들어, 제1 차단부(1018)들 사이의 거리, 제2 차단부(1019b)들 사이의 거리는 기판 위에 형성되는 화소 전극의 화소 퍼치와 동일할 수도 있다.

또한, 마스크의 개구부가 제1 차단부 및 제2 차단부 사이의 틈새를 가리킨다.

또한, 여기서 EL 재료가 형성될 표면(피형성면)은 화소 전극 또는 유기 막의 표면의 일부로서, 박막이 형성될 면을 말한다.

또한, 샘플 보트(1011), 제1 및 제2 마스크, 및 기판(1010)이 수용된 증착실(1021)의 내부 측면에 전극(1014)에 의해 부의 전압을 인가함으로써, 부로 대전된 증기 상태의 EL 재료가 증착실의 내면에 반발하게 될 수 있으므로, 증기 상태의 EL 재료가 증착실의 내면에의 부착 없이 증착될 수 있다.

샘플 보트(1011) 내의 적색 EL 재료를 증착시킴으로써, 화소 상에 줄무늬 형상의 적색 EL 층이 형성된다. 여기서, 마스크를 화살표 k의 방향으로 1화소열만큼 이동시키고, 마찬가지의 방식으로 샘플 보트(1011)로부터 녹색 EL 재료를 증착시켜, 적색 EL 층 옆에 녹색 EL 층을 형성한다. 마스크를 화살표 k의 방향으로 1화소열만큼 더 이동시키고, 샘플 보트(1011)로부터 청색 EL 재료를 증착시켜, 녹색 EL 층 옆에 청색 EL 층을 형성한다. 즉, 마스크를 화살표 k의 방향으로 이동시키면서, 적색, 녹색 및 청색으로 발광하는 화소열을 3회로 나누어 증착시킴으로써, 3색의 줄무늬 형상의 EL 층이 형성된다. 여기서 형성되는 EL 층의 두께는 100 nm~1 μm인 것이 바람직하다.

EL 재료가 수용된 샘플 보트(1011)는 EL 재료의 종류를 바꿀 때마다 변경될 수 있고, 또는 샘플 보트(111)는 바꾸지 않고, 사용될 EL 재료만을 교체할 수도 있다.

여기서 말하는 화소열은 소스 배선 위에 형성된 뱅크(도시되지 않음)에 의해 분할된 화소의 열을 가리킨다. 따라서, 화소열은 소스 배선을 따라 배열된 다수의 화소로 나타내어질 수도 있다. 여기서는, 뱅크가 소스 배선 위에 형성된 경우를 설명하였지만, 뱅크가 게이트 배선 위에 형성될 수도 있다. 이 경우에는, 게이트 배선을 따라 배열된 다수의 화소를 화소열이라 부른다.

따라서, 화소부(도시되지 않음)는, 다수의 소스 배선 또는 다수의 게이트 배선 위에 제공된 줄무늬 형상의 뱅크에 의해 분할된 다수의 화소열의 집합체로서 간주될 수 있다. 또한, 화소부는, 적색으로 발광하는 줄무늬 형상의 EL 층이 위에 형성된 화소열, 녹색으로 발광하는 줄무늬 형상의 EL 층이 위에 형성된 화소열, 및 청색으로 발광하는 줄무늬 형상의 EL 층이 위에 형성된 화소열로 이루어진 것으로도 간주될 수 있다.

줄무늬 형상의 뱅크가 다수의 소스 배선 또는 다수의 게이트 배선 위에 제공되어 있기 때문에, 실질적으로, 화소부는 다수의 소스 배선 또는 다수의 게이트 배선으로 분할된 다수의 화소열의 집합체로서 간주될 수도 있다.

또한, 제1 마스크 및 제2 마스크를 통과한 증기 상태의 EL 재료를 더 제어하여 소망의 위치에 선택적으로 증착시키는 전계를 발생시키기 위해, 기판(1010)상에 형성된 화소 전극(양극)에 전압을 인가하는 것이 바람직하다.

또한, 제1 마스크(1013) 및 제2 마스크(1019a)를 정밀하게 위치맞춤하기 위해, 제1 마스크(1013) 및 제2 마스크(1019a)는 2개의 도전성 판을 적층하고, 이들을 방전 방법으로 동시에 절단하여 슬릿형 또는 원형의 구멍들을 형성함으로써 제조될 수도 있다.

본 실시예의 구성은 실시예 1~8의 어느 구성과도 자유롭게 조합될 수 있다.

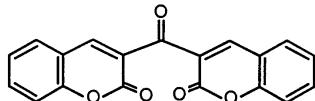
[실시예 10]

본 발명에 따르면, 발광으로서 삼중항 여기자(삼중항 화합물이라고도 함)로부터의 인광을 이용할 수 있는 EL 재료를 사용하는 것도 가능하다. 발광으로서 형광을 사용할 수 있는 EL 재료를 사용하는 자기 발광 장치는 외부 발광 양자 효율을 현저하게 향상시킬 수 있다. 이것에 의해, EL 소자의 소비전력을 줄이고, 수명을 연장시키고, 중량을 가볍게 할 수 있다.

하기 논문들은 삼중향 여기자를 이용함으로써 외부 발광 양자 효율이 개선되는 것을 보고하였다.

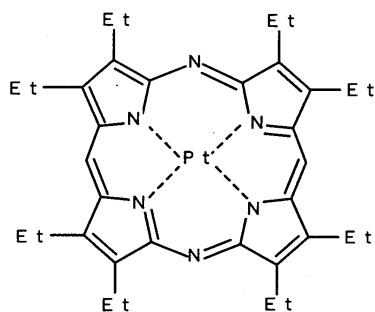
T. Tsutsui, C. Adachi 및 S. Saito의 문헌 [Photochemical Processes in Organized Molecular Systems, ed. K. Honda (Elsevier Sci. Pub., Tokyo, 1991), p. 437]에 보고된 EL 재료(쿠마린 안료)의 구조식은 다음과 같다.

화학식 1



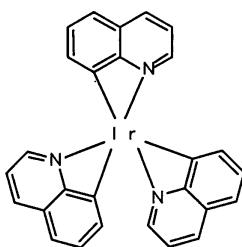
M. A. Baldo, D. F. O'Brien, Y. You, A. Shoustikov, S. Sibley, M. E. Thompson 및 S. R. Forrest의 문헌 [Nature 395 (1998), p. 151]에 보고된 EL 재료(Pt 착체)의 구조식은 다음과 같다.

화학식 2



M. A. Baldo, S. Lamansky, P. E. Burrows, M. E. Thompson 및 S. R. Forrest의 문헌 [Appl. Phys. Lett., 75 (1999), p. 4] 및 T. Tsutsui, M. J. Yang, M. Yahiro, K. Nakamura, T. Watanabe, T. Tsuji, Y. Fukuda, T. Wakimoto 및 S. Mayaguchi의 문헌 [Jpn. Appl. Phys., 38(12B)(1999) L1502]에 보고된 EL 재료(Ir 착체)의 구조식은 다음과 같다.

화학식 3



상기 삼중향 여기자로부터의 인광을 사용할 수 있다면, 원칙적으로, 일중향 여기자로부터의 발광을 사용할 때보다 3~4배 큰 외부 발광 양자 효율이 실현될 수 있다.

본 실시예의 구성은 실시예 1~9의 어느 구성과도 자유롭게 조합될 수 있다.

발명의 효과

본 발명에 의하면, 마스크를 통해 피형성면에 증착법으로 EL 재료를 성막할 때, EL 재료가 마스크를 통과할 수 없어 마스크 상에 증착되는 사태를 피할 수 있다. 또한, 본 발명에 의하면, 다수의 마스크를 사용함으로써 성막 위치의 위치맞춤 정밀도를 향상시킬 수 있다.

또한, 전기적 반발에 의해 EL 재료가 마스크 상에 증착되는 것을 방지할 수 있기 때문에, 마스크를 여러번 사용할 수 있다. 또한, 부정확한 위치맞춤의 문제점 없이 EL 재료를 정밀하게 성막할 수 있으므로, EL 재료를 사용한 EL 표시장치의 생산 수율이 향상될 수 있고, 비용을 줄일 수 있다. 또한, 증기 상태의 EL 재료의 증착 위치를 증착 직전에 제어할 수 있기 때문에, 종래의 증착 방법이 사용될 수 있고, 본 발명이 광범위하게 적용될 수 있다.

(57) 청구의 범위

청구항 1.

전계 발광(electroluminescence) 재료가 수용된 샘플 보트, 전극이 제공된 기판, 및 상기 샘플 보트와 상기 기판 사이의 마스크를 준비하고;

상기 샘플 보트 내에서 상기 전계 발광 재료를 증기 상태로 만들고;

증기 상태의 전계 발광 재료를 상기 샘플 보트로부터 상기 기판 쪽으로 배출시키고;

상기 증기 상태의 전계 발광 재료를 상기 전극에 대응하는 상기 마스크의 개구부를 통해 통과시켜, 상기 기판 위의 상기 전극 상에 상기 전계 발광 재료를 증착하여 박막을 형성하고;

상기 마스크에 전압을 인가하여 상기 전계 발광 재료의 증착 위치를 제어하고;

상기 전극에 전압을 인가하여 상기 전계 발광 재료의 증착 위치를 제어하는 것을 특징으로 하는 박막 형성 방법.

청구항 2.

전계 발광 재료가 수용된 샘플 보트, 전극이 제공된 기판, 및 상기 샘플 보트와 상기 기판 사이의 마스크를 준비하고;

상기 샘플 보트 내에서 상기 전계 발광 재료를 증기 상태로 만들고;

증기 상태의 전계 발광 재료를 상기 샘플 보트로부터 상기 기판 쪽으로 배출시키고;

상기 증기 상태의 전계 발광 재료를 상기 전극에 대응하는 상기 마스크의 개구부를 통해 통과시켜, 상기 기판 위의 상기 전극 상에 상기 전계 발광 재료를 증착하여 박막을 형성하고;

상기 마스크에 전압을 인가하여 상기 전계 발광 재료의 증착 위치를 제어하고;

상기 전계 발광 재료가 상기 샘플 보트 내에서 증기 상태로 되어 상기 샘플 보트로부터 상기 기판 쪽으로 배출될 때 상기 증기 상태의 전계 발광 재료를 대전(帶電)시키는 것을 특징으로 하는 박막 형성 방법.

청구항 3.

기판 위에 다수의 화소를 포함하는 EL 표시장치를 제작하는 방법으로서,

샘플 보트 내에서 전계 발광 재료를 증기 상태로 만드는 단계;

증기 상태의 전계 발광 재료를 상기 샘플 보트로부터 상기 기판 쪽으로 배출시키는 단계;

상기 증기 상태의 전계 발광 재료를 상기 샘플 보트와 상기 기판 사이에 제공된 마스크의 개구부를 통해 통과시키는 단계를 포함하고;

상기 전계 발광 재료의 증착 위치를 제어하도록 상기 마스크에 전압이 인가되고,

상기 다수의 화소 각각이 다수의 화소 전극을 포함하고, 상기 전계 발광 재료가 상기 다수의 화소 전극 위에 선택적으로 증착되고,

상기 전계 발광 재료의 증착 위치를 제어하도록 상기 화소 전극에 전압이 인가되는 것을 특징으로 하는 EL 표시장치 제작방법.

청구항 4.

샘플 보트 내에서 전계 발광 재료를 증기 상태로 만드는 단계;

증기 상태의 전계 발광 재료를 상기 샘플 보트로부터 기판 위의 화소 전극 쪽으로 배출시키는 단계;

상기 증기 상태의 전계 발광 재료를 상기 샘플 보트와 상기 기판 사이에 제공된 마스크의 개구부를 통해 통과시키는 단계를 포함하고;

상기 전계 발광 재료의 증착 위치를 제어하도록 상기 마스크에 전압이 인가되고,

상기 전계 발광 재료가 상기 샘플 보트 내에서 증기 상태로 되어 상기 샘플 보트로부터 배출될 때 상기 증기 상태의 전계 발광 재료가 대전(帶電)되는 것을 특징으로 하는 EL 표시장치 제작방법.

청구항 5.

전계 발광 재료가 수용된 샘플 보트, 전극이 제공된 기판, 및 상기 샘플 보트와 상기 기판 사이의 마스크를 준비하고;

상기 샘플 보트 내에서 상기 전계 발광 재료를 증기 상태로 만들고;

증기 상태의 전계 발광 재료를 상기 샘플 보트로부터 상기 기판 쪽으로 배출시키고;

상기 증기 상태의 전계 발광 재료를 상기 전극에 대응하는 상기 마스크의 개구부를 통해 통과시켜, 상기 기판 위의 상기 전극 상에 상기 전계 발광 재료를 증착하여 박막을 형성하고;

상기 마스크에 전압을 인가하여 상기 전계 발광 재료의 진행 방향을 제어함으로써 상기 전계 발광 재료의 증착 위치를 제어하는 것을 특징으로 하는 박막 형성 방법.

청구항 6.

제 5 항에 있어서, 상기 마스크가 다수의 차단부를 가지고 있고, 상기 마스크의 상기 개구부가 상기 차단부들 사이의 틈새인 것을 특징으로 하는 박막 형성 방법.

청구항 7.

제 5 항에 있어서, 적어도 하나의 추가 마스크가 상기 샘플 보트와 상기 기판 사이에 제공되고, 마스크들 각각에 상이한 전압이 인가되는 것을 특징으로 하는 박막 형성 방법.

청구항 8.

제 5 항에 있어서, 상기 전극이 화소 전극인 것을 특징으로 하는 박막 형성 방법.

청구항 9.

제 5 항에 있어서, 상기 전계 발광 재료가 저분자계 재료인 것을 특징으로 하는 박막 형성 방법.

청구항 10.

제 5 항에 있어서, 상기 박막의 두께가 $10 \text{ nm} \sim 10 \mu\text{m}$ 인 것을 특징으로 하는 박막 형성 방법.

청구항 11.

제 5 항에 있어서, 상기 마스크가, 도전성 재료로 형성된 망상 구조, 도전성 재료로 형성된 판형 구조, 또는 도전성 재료로 형성된 줄무늬 구조인 것을 특징으로 하는 박막 형성 방법.

청구항 12.

제 5 항의 박막 형성 방법을 사용하여 제작된 발광장치.

청구항 13.

제 5 항에 있어서, 상기 전계 발광 재료의 증착 위치를 제어하도록 상기 전극에 전압이 인가되는 것을 특징으로 하는 박막 형성 방법.

청구항 14.

제 5 항에 있어서, 상기 전계 발광 재료가 상기 샘플 보트 내에서 증기 상태로 되어 상기 샘플 보트로부터 상기 기판 쪽으로 배출될 때 상기 증기 상태의 전계 발광 재료가 대전되는 것을 특징으로 하는 박막 형성 방법.

청구항 15.

기판 위에 다수의 화소를 포함하는 EL 표시장치를 제작하는 방법으로서,

샘플 보트 내에서 전계 발광 재료를 증기 상태로 만드는 단계;

증기 상태의 전계 발광 재료를 상기 샘플 보트로부터 상기 기판 쪽으로 배출시키는 단계;

상기 증기 상태의 전계 발광 재료를 상기 샘플 보트와 상기 기판 사이에 제공된 제1 마스크의 개구부를 통해 통과시키는 단계를 포함하고;

상기 전계 발광 재료의 증착 위치를 제어하도록 상기 제1 마스크에 전압이 인가되고,

상기 다수의 화소 각각이 다수의 화소 전극을 포함하고, 상기 전계 발광 재료가 그의 진행 방향을 제어함으로써 상기 다수의 화소 전극 위에 선택적으로 증착되는 것을 특징으로 하는 EL 표시장치 제작방법.

청구항 16.

제 4 항 또는 제 15 항에 있어서, 적어도 하나의 제2 마스크가 상기 샘플 보트와 상기 기판 사이에 제공되고, 상기 제1 및 제2 마스크들 각각에 상이한 전압이 인가되는 것을 특징으로 하는 EL 표시장치 제작방법.

청구항 17.

제 4 항 또는 제 15 항에 있어서, 상기 제1 및 제2 마스크가, 도전성 재료로 형성된 망상 구조, 도전성 재료로 형성된 판형 구조, 또는 도전성 재료로 형성된 줄무늬 구조인 것을 특징으로 하는 EL 표시장치 제작방법.

청구항 18.

제 4 항 또는 제 15 항에 있어서, 상기 EL 표시장치가, 비디오 카메라, 헤드 장착형 디스플레이, 화상 재생 장치, 모바일 컴퓨터, 퍼스널 컴퓨터, 휴대 전화기, 음향 재생 장치로 이루어진 군에서 선택되는 전자장치에 설치되는 것을 특징으로 하는 EL 표시장치 제작방법.

청구항 19.

제 4 항 또는 제 15 항에 있어서, 상기 전계 발광 재료의 증착 위치를 제어하도록 상기 화소 전극에 전압이 인가되는 것을 특징으로 하는 EL 표시장치 제작방법.

청구항 20.

전계 발광 재료가 수용된 샘플 보트, 전극이 제공된 기판, 및 상기 샘플 보트와 상기 기판 사이의 마스크를 준비하고;

상기 샘플 보트 내에서 상기 전계 발광 재료를 증기 상태로 만들고;

증기 상태의 전계 발광 재료를 상기 샘플 보트로부터 상기 기판 쪽으로 배출시키고;

상기 마스크에 전압을 인가하고;

상기 증기 상태의 전계 발광 재료를 상기 전극에 대응하는 상기 마스크의 개구부를 통해 통과시켜, 상기 기판 위의 상기 전극 상에 상기 전계 발광 재료를 증착하여 박막을 형성하는 것을 특징으로 하는 박막 형성 방법.

청구항 21.

제 20 항에 있어서, 상기 전계 발광 재료가 상기 샘플 보트 내에서 증기 상태로 되어 상기 샘플 보트로부터 상기 기판 쪽으로 배출될 때 상기 증기 상태의 전계 발광 재료가 대전되는 것을 특징으로 하는 박막 형성 방법.

청구항 22.

제 20 항에 있어서, 상기 마스크의 상기 개구부가 차단부들의 틈새인 것을 특징으로 하는 박막 형성 방법.

청구항 23.

제 20 항에 있어서, 상기 마스크가 다수개 제공되고, 다수의 마스크들 각각에 상이한 전압이 인가되는 것을 특징으로 하는 박막 형성 방법.

청구항 24.

제 20 항에 있어서, 상기 전극이 화소 전극인 것을 특징으로 하는 박막 형성 방법.

청구항 25.

제 20 항에 있어서, 상기 전계 발광 재료가 저분자계 재료인 것을 특징으로 하는 박막 형성 방법.

청구항 26.

제 20 항에 있어서, 상기 박막의 두께가 $10 \text{ nm} \sim 10 \mu\text{m}$ 인 것을 특징으로 하는 박막 형성 방법.

청구항 27.

제 20 항에 있어서, 상기 마스크가, 도전성 재료로 형성된 도전성 와이어, 도전성 재료로 형성된 망상 구조, 도전성 재료로 형성된 판형 구조, 또는 서로 평행하게 배치된 다수의 도전성 와이어인 것을 특징으로 하는 박막 형성 방법.

청구항 28.

제 20 항에 있어서, 상기 전계 발광 재료가 유기 재료인 것을 특징으로 하는 박막 형성 방법.

청구항 29.

전계 발광 재료가 수용된 샘플 보트가 안에 제공되어 있는 성막실 내에 기판을 배치하는 단계;

상기 전계 발광 재료를 기화시키는 단계;

개구부를 가진 마스크가 상기 샘플 보트와 상기 기판 사이에 배치된 상태에서, 기화된 전계 발광 재료를 상기 기판 쪽으로 보내는 단계; 및

상기 기화된 전계 발광 재료를 상기 마스크의 상기 개구부를 통과시켜 상기 전계 발광 재료를 상기 기판 위에 형성하는 단계를 포함하고;

상기 기화된 전계 발광 재료가 상기 마스크에 도달하기 전에 대전되는 것을 특징으로 하는 발광장치 제작방법.

청구항 30.

전계 발광 재료가 수용되고 개구부를 가진 샘플 보트를 성막실 내에 제공하는 단계;

상기 전계 발광 재료를 가열 및 기화시켜, 상기 전계 발광 재료를 상기 개구부를 통해 상기 샘플 보트로부터 배출시키는 단계;

개구부를 가진 마스크가 상기 샘플 보트와 상기 기판 사이에 배치된 상태에서, 기화된 전계 발광 재료를 상기 기판 쪽으로 보내는 단계; 및

상기 기화된 전계 발광 재료를 상기 마스크의 상기 개구부를 통과시켜 상기 전계 발광 재료를 상기 기판 위에 형성하는 단계를 포함하고;

상기 기화된 전계 발광 재료가, 상기 샘플 보트의 상기 개구부에 제공된 전극을 통해 전압을 인가함으로써 대전되는 것을 특징으로 하는 발광장치 제작방법.

청구항 31.

전계 발광 재료가 수용된 샘플 보트가 안에 제공되어 있는 성막실 내에 기판을 배치하는 단계;

상기 전계 발광 재료를 기화시키는 단계;

개구부를 가진 마스크가 상기 샘플 보트와 상기 기판 사이에 배치된 상태에서, 기화된 전계 발광 재료를 상기 기판 쪽으로 보내는 단계;

상기 마스크에 전압을 인가하는 단계; 및

상기 기화된 전계 발광 재료를 상기 마스크의 상기 개구부를 통과시켜 상기 전계 발광 재료를 상기 기판 위에 형성하는 단계를 포함하고;

상기 기화된 전계 발광 재료가 상기 마스크에 도달하기 전에 대전되는 것을 특징으로 하는 발광장치 제작방법.

청구항 32.

전계 발광 재료가 수용되고 개구부를 가진 샘플 보트를 성막실 내에 제공하는 단계;

상기 전계 발광 재료를 가열 및 기화시켜, 상기 전계 발광 재료를 상기 개구부를 통해 상기 샘플 보트로부터 배출시키는 단계;

개구부를 가진 마스크가 상기 샘플 보트와 상기 기판 사이에 배치된 상태에서, 기화된 전계 발광 재료를 상기 기판 쪽으로 보내는 단계;

상기 마스크에 전압을 인가하는 단계; 및

상기 기화된 전계 발광 재료를 상기 마스크의 상기 개구부를 통과시켜 상기 전계 발광 재료를 상기 기판 위에 형성하는 단계를 포함하고;

상기 기화된 전계 발광 재료가, 상기 샘플 보트의 상기 개구부에 제공된 전극을 통해 전압을 인가함으로써 대전되는 것을 특징으로 하는 발광장치 제작방법.

청구항 33.

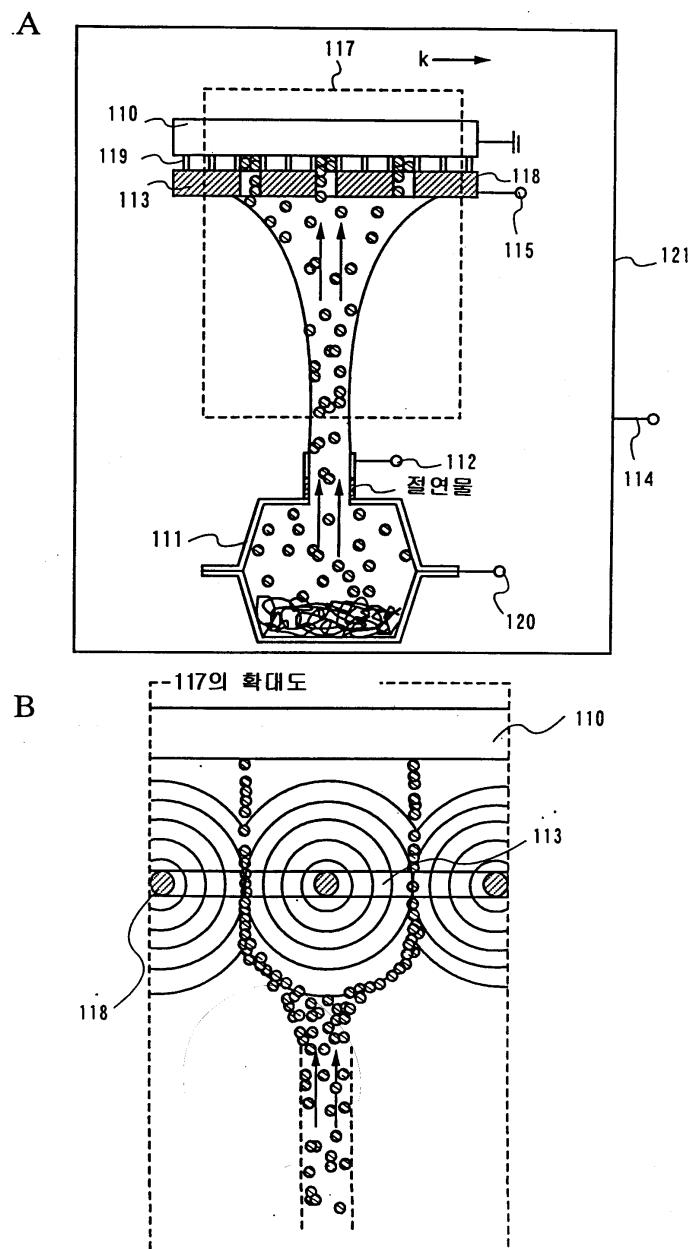
제 29 항 내지 제 32 항 중 어느 한 항에 있어서, 상기 발광장치가 액티브 매트릭스형 발광장치인 것을 특징으로 하는 발광장치 제작방법.

청구항 34.

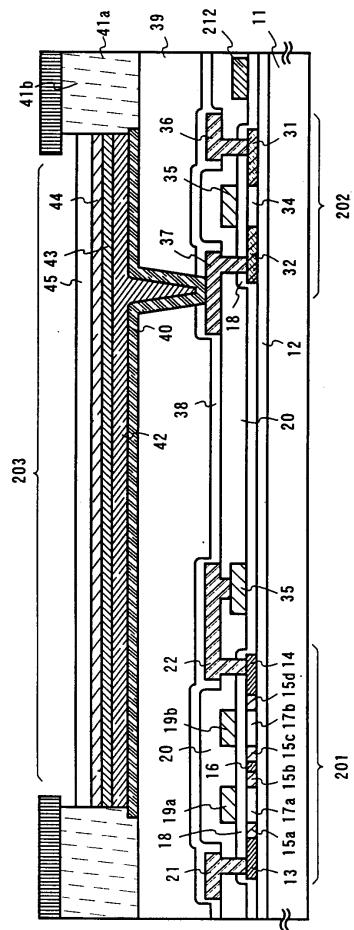
제 29 항 내지 제 32 항 중 어느 한 항에 있어서, 상기 발광장치가 패시브형 발광장치인 것을 특징으로 하는 발광장치 제작방법.

도면

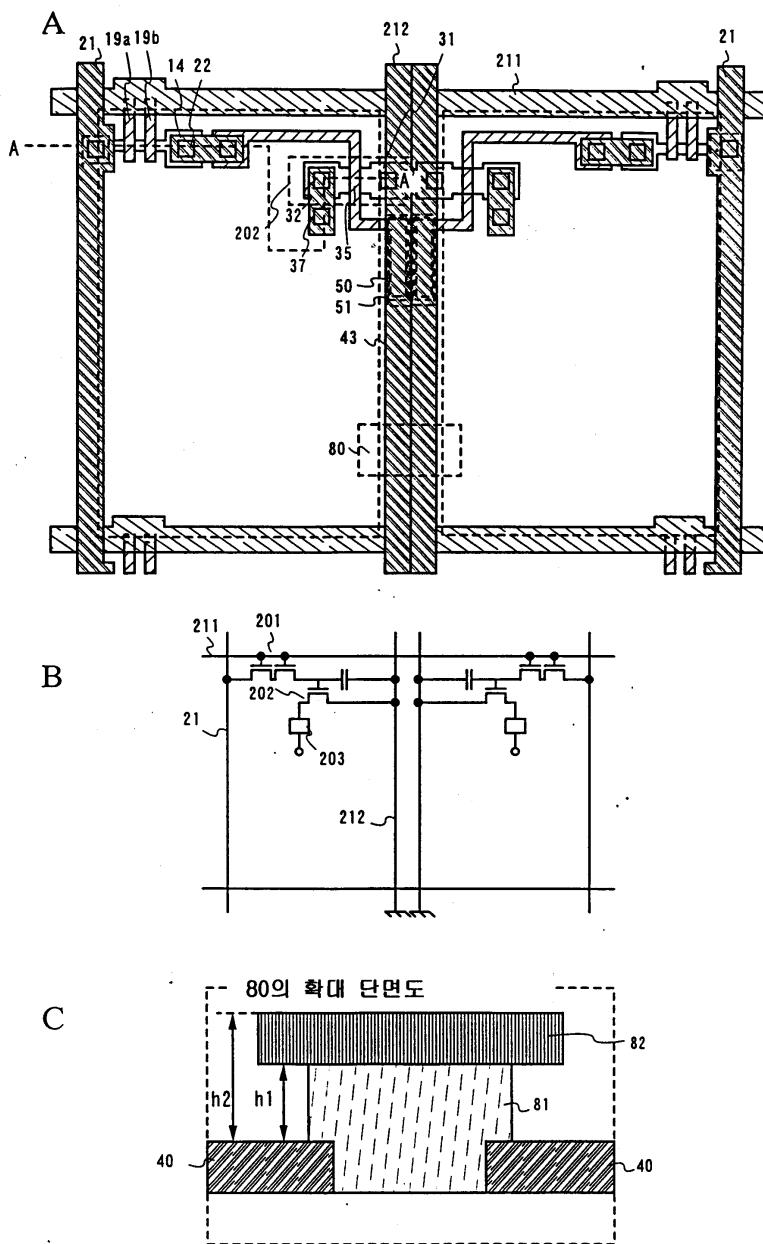
도면1



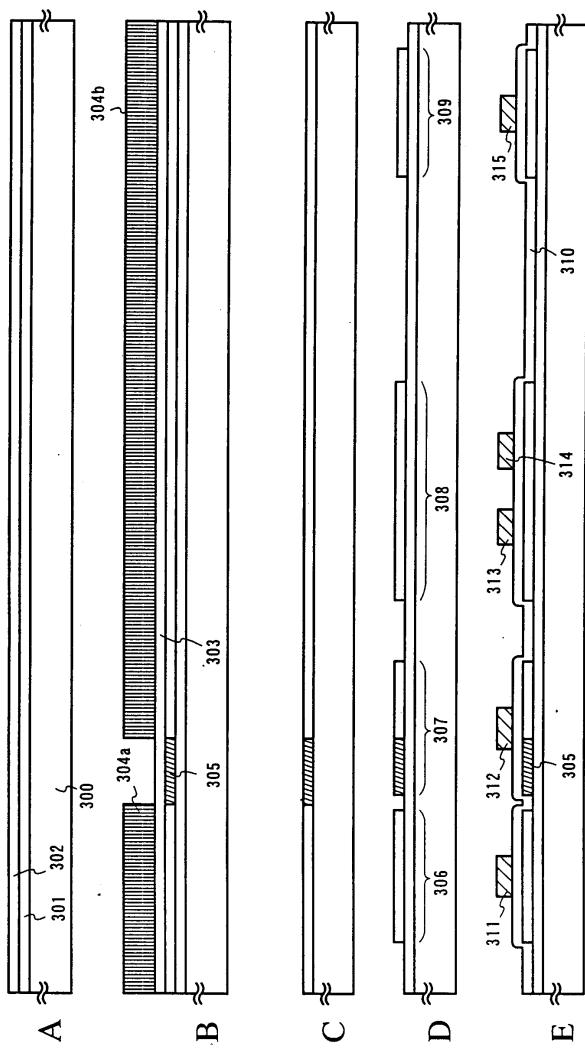
도면2



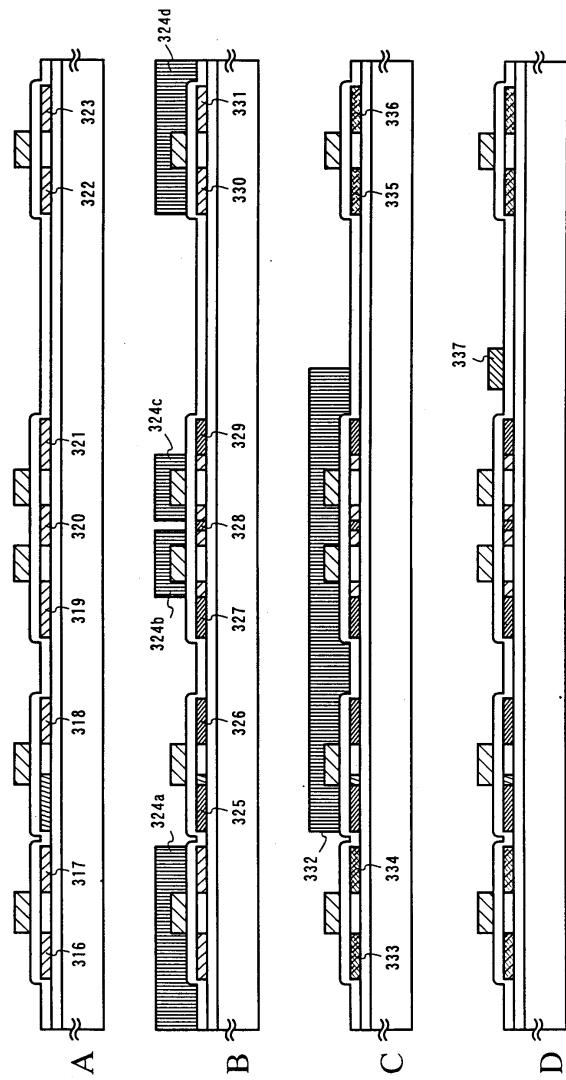
도면3



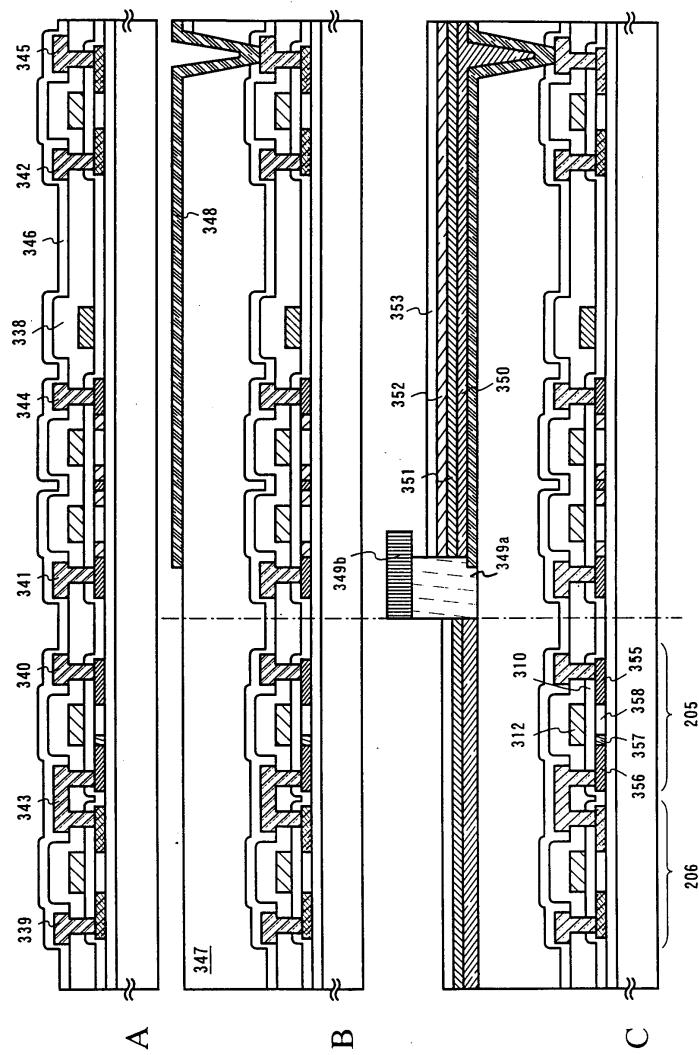
도면4



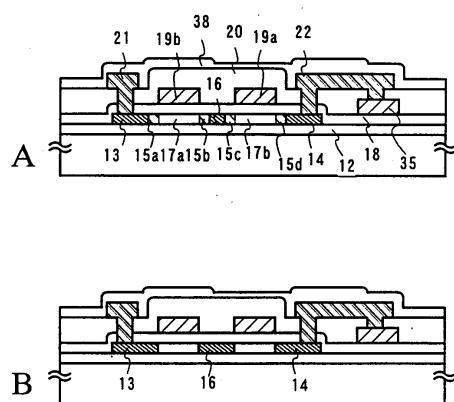
도면5



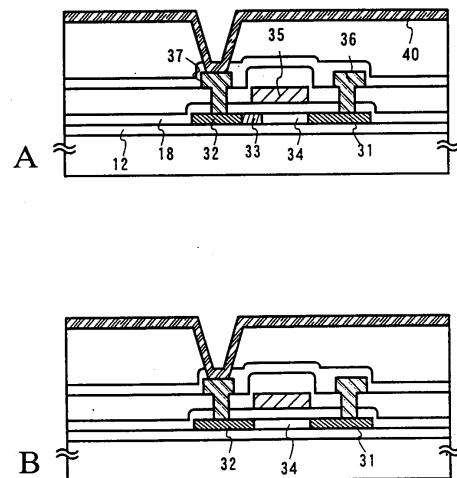
도면6



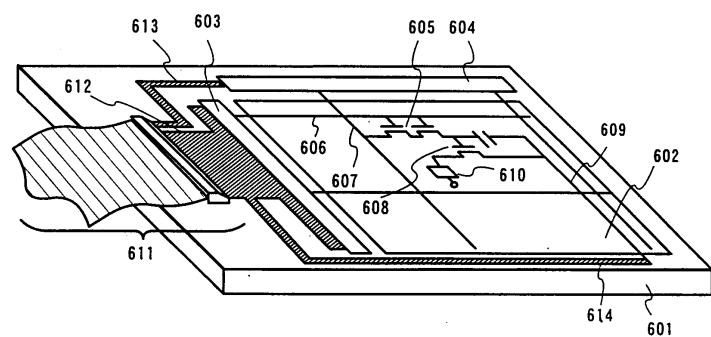
도면7



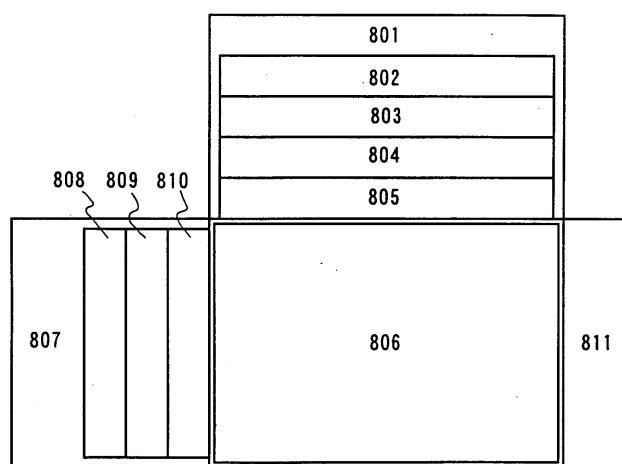
도면8



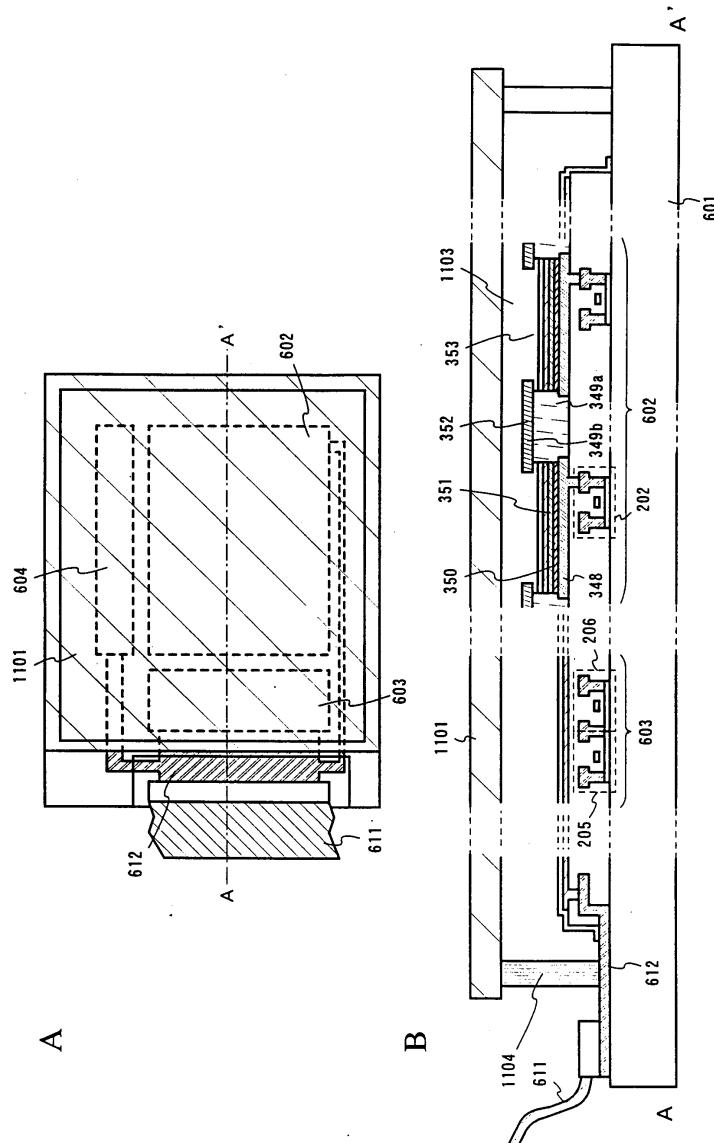
도면9



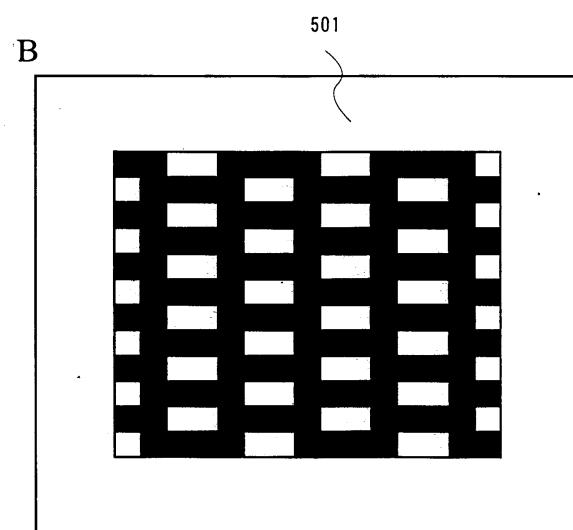
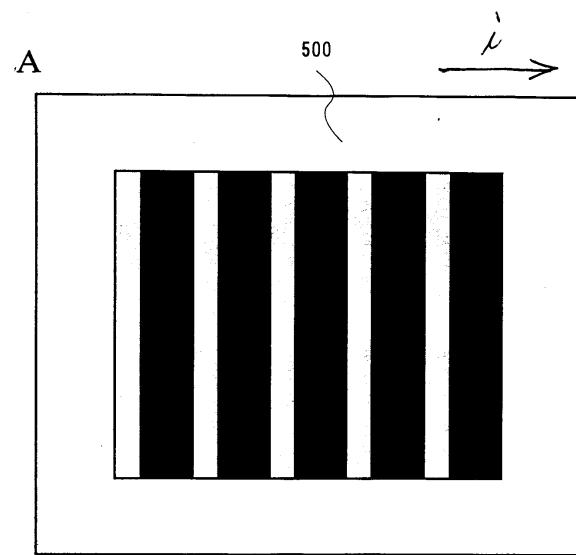
도면10



도면11

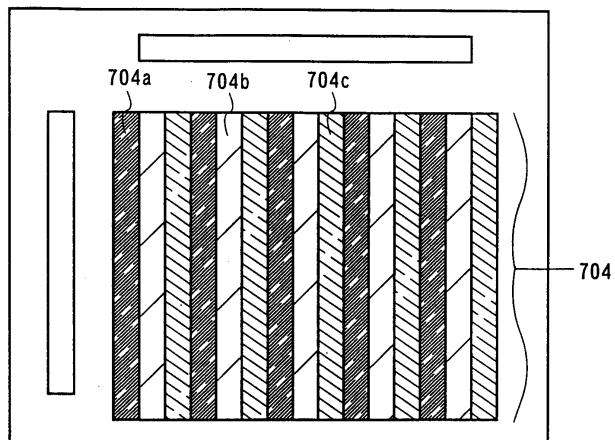


도면12

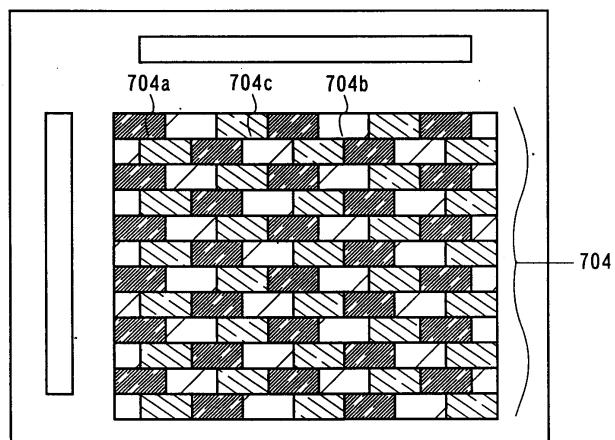


도면13

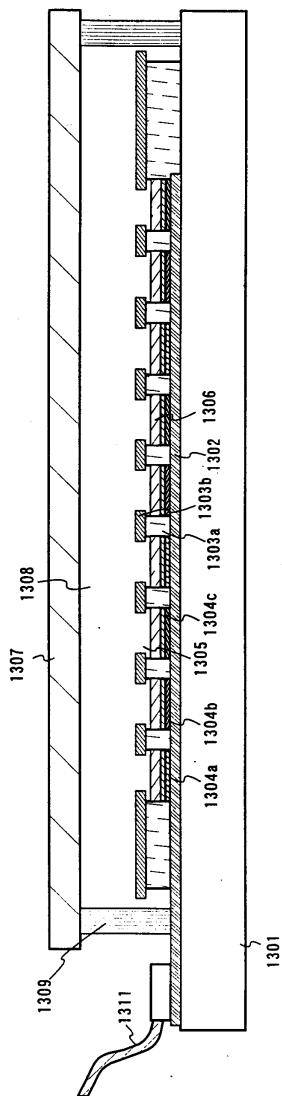
A



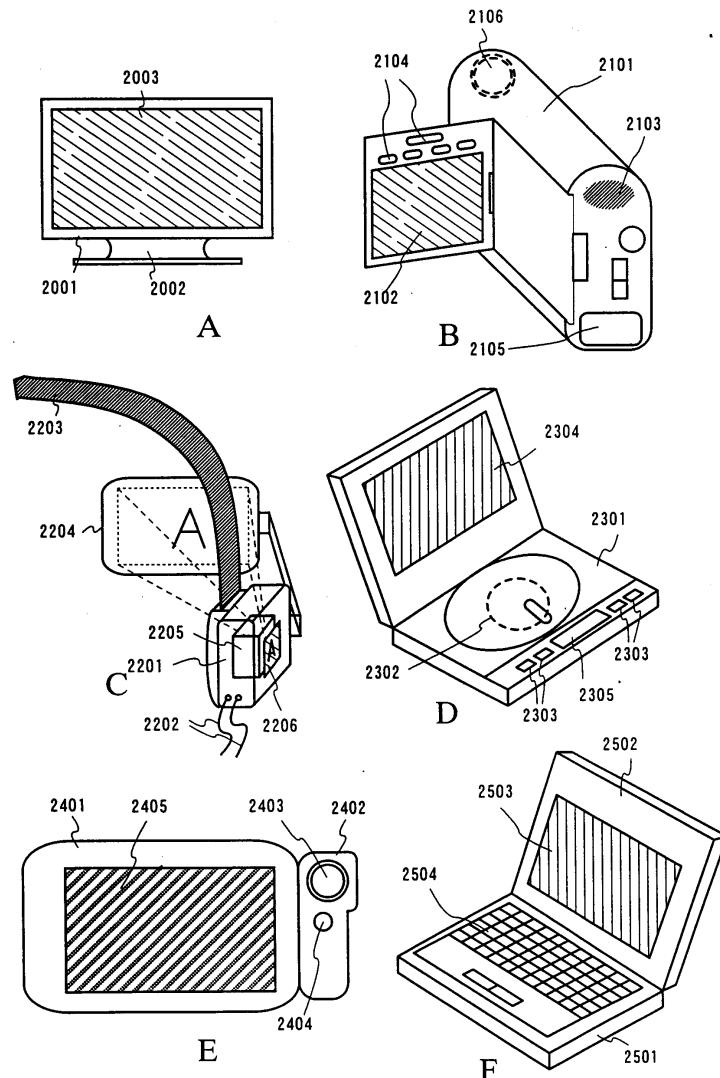
B



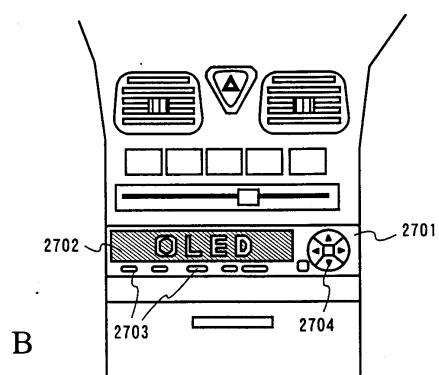
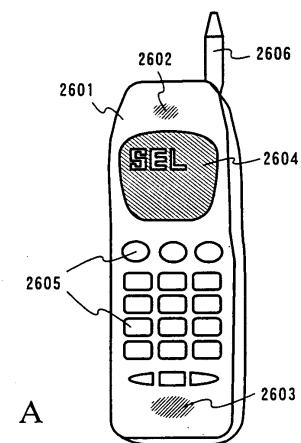
도면14



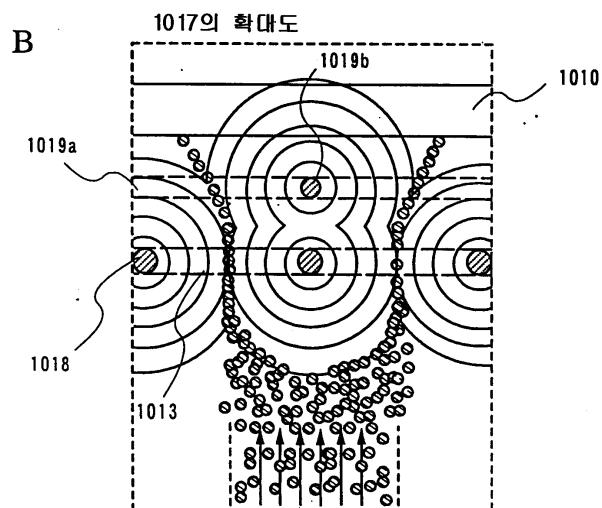
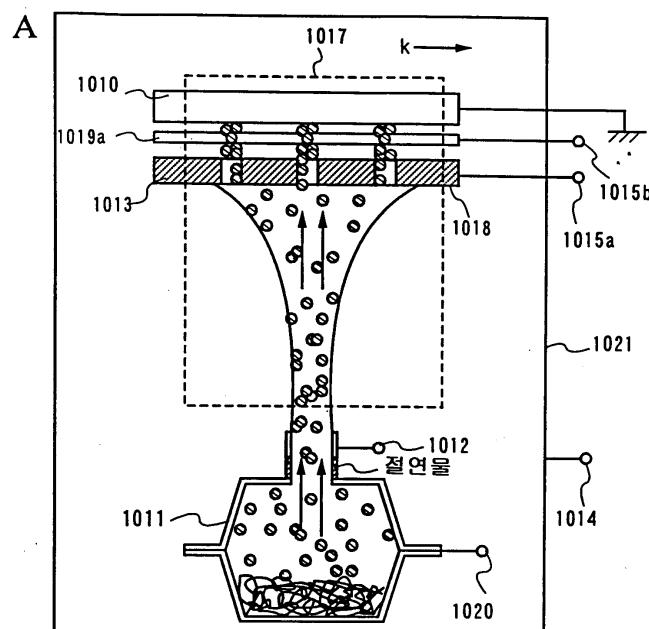
도면15



도면16



도면17



专利名称(译)	薄膜形成方法和EL显示器件制造方法		
公开(公告)号	KR1020060035665A	公开(公告)日	2006-04-26
申请号	KR1020060020444	申请日	2006-03-03
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社绒布器肯kyusyo极限戴哦		
当前申请(专利权)人(译)	株式会社绒布器肯kyusyo极限戴哦		
[标]发明人	YAMAZAKI SHUNPEI 야마자키순페이 HIROKI MASAACKI 히로키마사아키 ISHIMARU NORIKO 이시마루노리코		
发明人	야마자키순페이 히로키마사아키 이시마루노리코		
IPC分类号	H05B33/10 H01L21/00 C23C14/04 H01L27/28 H01L27/32 H01L51/00 H01L51/30 H01L51/40		
CPC分类号	H01L27/32 H01L51/0078 H01L27/3244 H01L51/0085 H01L51/001 C23C14/042 H01L51/56 H01L27/3281 H01L51/0011 H01L51/0065 H01L51/0077 H01L51/0087 Y10S438/942 H01L27/3211 F24F7/10 F24F13/0209 F24F13/0245 F24F13/0281 F24F13/068		
优先权	2000061274 2000-03-06 JP 2000087696 2000-03-27 JP		
其他公开文献	KR100764185B1		
外部链接	Espacenet		

摘要(译)

提供一种通过气相沉积方法在所需位置选择性地沉积用于形成EL层的材料以形成EL层的方法。当沉积形成EL层的材料时，在样品舟111和基板110之间提供掩模113。通过向掩模113施加电压，可以控制用于形成EL层的材料的行进方向并选择性地沉积在期望的位置。1指针方面EL层，样品船，面罩，像素，

