

(19)대한민국특허청(KR)

(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
H05B 33/00

(11) 공개번호 10-2005-0086073
(43) 공개일자 2005년08월30일

(21) 출원번호 10-2004-0012404
(22) 출원일자 2004년02월24일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 박원규
경기도성남시분당구구미동88번지까치주공아파트207-903
박성천
경기도수원시팔달구영통동1032-1301호

(74) 대리인 박상수

심사청구 : 있음

(54) 노이즈가 방지되는 표시장치

요약

본 발명은 표시장치에 관한 것으로써, 상세하게는 표시장치의 전원전압라인에 전원전압의 노이즈를 방지할 수있는 전원전압의 노이즈방지수단이 구비된 표시장치에 관한 것이다

상기와 같은 목적을 달성하기 위한 본 발명의 구성은 상기 디스플레이 패널은 상기 전원전압라인과 상기 캐소드전압라인에 연결되는 캐패시터를 구비하는 노이즈방지수단을 구비하며, 상기 노이즈방지수단은 전원전압라인영역과 캐소드전압라인영역을 포함하는 절연기관과; 반도체패턴과; 상기 반도체패턴을 포함한 상기 절연기관상에 형성된 게이트 절연막과; 게이트메탈과; 제 1 콘택홀과 상기 게이트를 노출시키는 제 2 콘택홀을 구비한 층간 절연막과; 상기 층간절연막의 제 1 콘택홀을 통해 상기 반도체패턴과 콘택되고, 상기 전원전압라인영역의 층간 절연막상에 형성된 제 1 소스/드레인메탈과; 상기 캐소드전압라인영역의 층간절연막상에 형성된 제 2 소스/드레인메탈을 포함하되, 상기 캐패시터는 상기 게이트메탈과 반도체패턴이 중첩되므로써 형성되는 제 1 캐패시터와, 상기 게이트메탈과 제 1 소스/드레인 메탈을 중첩시켜 형성되는 제 2 캐패시터 인것을 특징으로 한다.

대표도

도 4

색인어

유기전계발광표시장치, 전원전압라인, 캐소드전압라인, 캐패시터, 노이즈

명세서

도면의 간단한 설명

도 1은 종래의 표시장치를 나타낸 블럭도,

도 2는 본 발명에 따른 실시예에 따른 표시장치의 평면도,

도 3은 본 발명의 실시예에 따른 전원의 노이즈를 감소하는 표시장치의 등가회로도,

도 4는 본 발명의 제 1 실시예에 따른 전원의 노이즈를 감소하는 표시장치의 단면도,

도 5는 본 발명의 제 2 실시예에 따른 전원의 노이즈를 감소하는 표시장치의 단면도,

도 6은 본 발명의 제 3 실시예에 따른 전원의 노이즈를 감소하는 표시장치의 단면도이다.

* 도면의 주요부분에 대한 부호의 설명 *

110 : 전원전압라인 140 : 캐소드전압라인

181 : 제 1 소스/드레인메탈 182 : 제 2 소스/드레인메탈

183 : 층간절연막 184 : 게이트

185 : 게이트절연막 186 : 반도체패턴

187 : 버퍼 188 : 절연기관

189 : 콘택홀 191 : 캐패시터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 표시장치에 관한 것으로서, 상세하게는 표시장치의 전원라인에서 노이즈를 방지할 수 있는 전원의 노이즈를 감소하는 표시장치에 관한 것이다.

최근 휴대 전화나 노트북 퍼스널 컴퓨터를 비롯한 휴대 정보 단말기(PDA)의 보급에 수반하여, 소비 전력이 작은 표시 장치로서 액정 표시 장치(LCD)나 일렉트로 루미네스(EL)등의 표시장치가 이용되고 있다. 이와같은 표시수단중, 유기 EL 소자를 발광원으로 하는 유기EL표시장치 또는 액정표시장치에서는 패널내의 다수개의 화소를 배치하여 구동제어함으로써 각 화소가 발광 또는 오프되어 소정의 화상을 표시하게 된다.

통상적으로 유기전계발광표시장치는 전원전압과 캐소드전압을 상기 화소의 구동전원으로 상기 패널에 공급하게 되며, 이러한 구동전원의 공급을 위해서 DC-DC컨버터가 채용된다. 상기 DC-DC 컨버터는 2.8~3.3V의 저전압을 +5V ~ -6V로 승압 또는 감압하여 디스플레이 패널로 출력한다.

도 1은 종래의 유기전계발광표시장치를 나타낸 블럭도이다.

제어부(40)는 화상제어신호를 출력하고, DC-DC컨버터(50)는 상기 제어부(40)의 제어에 의해 전원전압과 캐소드전압을 출력하고, 연결수단(40)은 상기 제어부(40)의 제어신호를 스캔드라이버(30)와 데이터드라이버(10)에 전달하고, DC-DC 컨버터(50)의 출력전압을 전원전압라인(21)과 캐소드전압라인(22)에 각각 전달한다. 아울러, 스캔드라이버(30)는 선택신호를 출력하고, 데이터드라이버(10)는 데이터신호를 출력하고, 디스플레이 패널(20)은 다수개의 단위화소(23)를 포함하여 소정의 화상을 표시하며, 상기 단위화소(23)는 상기 스캔드라이버(30)와 데이터드라이버(10)에서 출력된 선택신호와 데이터신호에 상응하여 소정의 색상을 발광한다. 여기서 상기 단위화소(23)는 전원전압라인(21)과 캐소드전압라인(22)에 각각 연결된다.

제어부(40)에서 구동제어신호가 인가되면 DC-DC 컨버터(50)는 전원전압과 캐소드전압을 전원전압라인(21)과 캐소드전압라인(22)에 인가한다. 또한 상기 제어부(40)는 화소데이터신호 및 구동신호를 상기 연결수단(40)을 통해 데이터드라이버(10)와 스캔드라이버(30)에 인가한다.

그러므로 스캔드라이버(30)는 선택신호를 상기 디스플레이패널(20)의 각 단위화소(23)에 출력하고, 데이터드라이버(10)는 데이터신호를 각 단위화소(23)에 전달하고, 각 단위화소에 상기 전원전압라인(21)과 캐소드전압라인(22)을 통해 해당 전압이 인가된다. 따라서 상기 디스플레이패널(20)의 각 단위화소(23)는 상기 데이터신호에 상응하는 세기로써 발광하므로 전체 디스플레이 패널(20)은 소정의 화상을 표시한다.

이와 같은 종래의 표시장치에 있어서, 상기 디스플레이 패널에 전원전압과 캐소드전압을 전달하는 전원전압라인과 캐소드전압라인은 많은 전류가 흘러 전압강하 및 기타 신호에 의한 노이즈에 매우 취약하다. 이런 노이즈가 패널내부에 삽입되면 작은 노이즈라 하더라도 패널의 표시품질에 직접적인 영향을 끼치게 되어 상기 디스플레이 패널에서 표시되는 화상의 화질이 떨어지는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 상기와 같은 문제점을 해결하고자 안출된 본 발명은 디스플레이 패널내부에서 전원전압라인 및 캐소드전압라인과, 게이트메탈, 소스/드레인메탈을 중첩시켜 노이즈 방지수단을 형성함으로써 전원의 노이즈를 감소하는 표시장치를 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명의 구성은 소정의 색을 구현하는 다수개의 단위화소와, 전원전압을 전달하는 전원전압라인과, 캐소드전압을 전달하는 캐소드전압라인을 포함하는 디스플레이 패널에 있어서, 상기 디스플레이 패널은 상기 전원전압라인과 상기 캐소드전압라인에 연결되는 캐패시터를 구비하여 상기 전원라인의 노이즈를 방지하는 것을 특징으로 한다.

여기서, 상기 노이즈방지수단은 전원전압라인영역과 캐소드전압라인영역을 포함하는 절연기관과; 상기 절연기관중 상기 전원전압라인영역과, 캐소드전압라인영역상에 형성된 반도체패턴과; 상기 반도체패턴을 포함한 상기 절연기관상에 형성된 게이트 절연막과; 상기 게이트 절연막상에서 형성되는 게이트메탈과; 상기 게이트메탈을 포함한 게이트 절연막상에 형성되고, 상기 반도체패턴을 노출시키는 제 1 콘택홀과 상기 게이트를 노출시키는 제 2 콘택홀을 구비한 층간 절연막과; 상기 층간절연막의 제 1 콘택홀을 통해 상기 반도체패턴과 콘택되고, 상기 전원전압라인영역의 층간 절연막상에 형성된 제 1 소스/드레인메탈과; 상기 층간절연막의 제 2 콘택홀을 통해 상기 게이트메탈에 콘택되고, 상기 캐소드전압라인영역의 층간절연막상에 형성된 제 2 소스/드레인메탈을 포함하되, 상기 캐패시터는 상기 게이트메탈과 반도체패턴이 중첩되므로써 형성되는 제 1 캐패시터와, 상기 게이트메탈과 제 1 소스/드레인 메탈을 중첩시켜 형성되는 제 2 캐패시터 인것을 특징으로 한다.

또한, 상기 노이즈방지수단은 전원전압라인영역과 캐소드전압라인영역을 포함하는 절연기관과; 상기 절연기관중 상기 전원전압라인영역과, 캐소드전압라인영역상에 형성된 반도체패턴과; 상기 반도체패턴을 포함한 상기 절연기관상에 형성된 게이트 절연막과; 상기 게이트 절연막상에서 형성된 게이트메탈과; 상기 게이트 절연막상에 형성되고, 상기 반도체패턴을 노출시키는 제 1 콘택홀과 상기 게이트메탈을 노출시키는 제 2 콘택홀을 구비한 층간 절연막과; 상기 제 1 콘택홀을 통해 상기 반도체패턴에 콘택되고, 상기 층간절연막의 제 1 콘택홀을 통해 상기 반도체패턴과 콘택되고, 상기 전원전압라인영역의 층간 절연막상에 형성된 제 1 소스/드레인메탈과; 상기 제 2 콘택홀을 통해 상기 게이트메탈에 콘택되고, 상기 캐소드전압라인영역의 층간절연막상에 형성되는 제 2 소스/드레인메탈을 포함하되, 상기 캐패시터는 상기 게이트메탈과 상기 반도체패턴을 중첩시켜 형성하는 것을 특징으로 한다.

여기서, 상기 게이트메탈은 상기 제 1 소스/드레인 메탈과 중첩되지 않는 범위에서 형성되는 것을 특징으로 한다.

또한, 상기 노이즈방지수단은 전원전압라인영역과 캐소드전압라인영역을 포함하는 절연기관과; 상기 절연기관중 상기 전원전압라인영역과, 캐소드전압라인영역상에 형성된 반도체패턴과; 상기 반도체패턴을 포함한 상기 절연기관상에 형성된 게이트 절연막과; 상기 전원전압라인영역에서 상기 게이트 절연막상에 형성되는 제 1 게이트메탈과; 상기 캐소드전압라인영역에서 상기 게이트 절연막상에 형성되는 제 2 게이트메탈과; 상기 게이트 절연막상에 형성되고, 상기 전원전압라인영역에서 상기 제 1 게이트메탈을 노출시키는 제 1 콘택홀과, 상기 전원전압라인영역에서 상기 반도체패턴을 노출시키

는 제 2 콘택홀과, 상기 제 2 게이트메탈을 노출시키는 제 3 콘택홀을 구비한 층간 절연막과; 상기 제 1 콘택홀을 통해 상기 제 1 게이트메탈과 콘택되고, 상기 제 2 콘택홀을 통해 상기 반도체패턴과 콘택되고, 상기 전원전압라인영역의 층간 절연막상에 형성된 제 1 소스/드레인메탈과; 상기 제 3 콘택홀을 통해 상기 게이트메탈과 콘택되고, 상기 캐소드전압라인영역의 층간절연막상에 형성된 제 2 소스/드레인메탈을 포함하되, 상기 캐패시터는 상기 게이트메탈과 반도체패턴을 중첩시키므로써 형성되는 것을 특징으로 한다.

그리고, 상기 제 2 게이트메탈은 상기 제 1 소스/드레인메탈과 중첩되지 않는 범위에서 형성되는 것을 특징으로 한다.

아울러, 상기 제 1 게이트메탈은 상기 제 1 소스/드레인메탈과 중첩되는 것을 특징으로 한다.

이하, 본 발명의 바람직한 실시예를 첨부된 도면을 참조하여 상세히 설명한다.

도 2는 본 발명에 따른 유기전계발광표시장치를 나타낸 평면도이고, 도 3은 본 발명의 실시예에 따른 유기전계발광표시장치의 등가회로도이다.

도 2 및 도 3을 참조하면, 전원전압입력단(171, 도 3참조)과 캐소드전압입력단(172, 도 3참조)은 DC-DC 컨버터로부터 전달되는 전원이 입력되고, 상부전원전압라인(110)과 하부전원전압라인(120)은 상기 전원전압입력단(171)로부터 입력되는 전원전압을 전달하고, 화소영역(160)은 다수개의 단위화소(161)를 포함하여 소정의 화상을 구현하고, 스캔드라이버(140)는 선택신호를 상기 화소영역(160)의 단위화소(161)에 전달하고, 데이터드라이버(150)는 데이터신호를 상기 화소영역(160)에 전달하고, 캐소드전압라인(130)은 상기 캐소드전압입력단(172)로부터 입력되는 캐소드전압을 상기 화소영역(160)에 인가한다. 그리고, 노이즈 방지수단(190)은 상기 전원전압라인(110)과 캐소드전압라인(130)에 연결되어 디스플레이 패널에 포함된다. 여기서 상기 노이즈방지수단(190)은 캐패시터인것이 바람직하다.

전원전압입력단(171)과 캐소드전압입력단(172)을 통해 전원전압(ELVDD)과 캐소드전압(ELVSS)이 각각 전원전압라인(110, 120)과 캐소드전압라인(130)에 각각 전달되면, 전원전압 및 캐소드전압은 상기 단위화소(161)에 인가된다.

그리고, 상기 전원전압라인(110, 120)과 캐소드전압라인(130)이 형성되는 일정영역에서 상기 전원전압라인(110, 120)과 상기 캐소드전압라인(130)에 연결되는 노이즈방지수단(190)은 상기 전원전압라인(110, 120)과 캐소드전압라인(130)에 연결되어 상기 각 라인(110, 120, 130)을 통하는 전원의 노이즈를 방지한다.

아울러, 상기 단위화소(161)는 상기 스캔드라이버(140)로부터 선택신호와 데이터드라이버(150)로부터 데이터신호가 전달되므로써 소정의 색상으로 발광한다.

도 4는 본 발명의 제 1 실시예에 따른 표시장치의 전원라인을 나타낸 단면도이다.

도 4를 참조하면, 유리기관과 같은 투명 또는 반투명한 절연기관(188)이 제공되고, 상기 절연기관(188)은 후속공정에서 전원전압라인(110, 120) 및 캐소드전압라인(130)이 형성되는 영역을 구비한다.

그리고, 상기 절연기관(188)상에 산화막과 같은 버퍼층(187)을 형성하고, 상기 버퍼층(187)상에 폴리실리콘막(Poly-Si layer)과 같은 도전막을 형성한 다음 패터닝하여 반도체패턴(186)을 각 단위화소를 구성하는 박막트랜지스터의 반도체층(도시되지 않음)을 형성함과 동시에 형성한다.

또한 상기 반도체패턴(186)을 포함한 버퍼층(187)상에 실리콘 산화막(SiO₂) 또는 실리콘 질화막(SiNx)으로 형성되는 게이트 절연막(185)을 증착하고, 상기 게이트 절연막(185)에 게이트전극물질을 증착 및 패터닝하여 상기 반도체패턴(186)과 중첩되도록 게이트메탈(184)을 박막트랜지스터의 게이트전극(도시되지 않음)을 형성함과 동시에 형성한다. 그리고, 상기 게이트메탈(184)을 포함하는 상기 게이트 절연막(185)상에 실리콘 산화막(SiO₂) 또는 실리콘 질화막(SiNx)으로 형성되는 층간 절연막(183)을 형성한다.

또한, 상기 층간 절연막(183)상에 콘택홀(189a, 189b)을 형성하기 위하여 상기 층간절연막(183)상에 감광막을 증착하고 노광공정 및 현상공정과 식각공정을 순차적으로 진행하여 상기 층간절연막(183)에 상기 반도체패턴(186)과 게이트메탈(184)을 노출시키는 제 1 및 제 2 콘택홀(189a, 189b)을 형성한다. 이때, 박막트랜지스터의 반도체층을 노출시켜 주기 위한 콘택홀(도시되지 않음)도 동시에 형성된다.

그리고 상기 제 1 및 제 2 콘택홀(189a, 189b)을 포함한 층간절연막(183) 상에 소스/드레인 전극물질을 증착한 다음 패터닝하여 상기 제 1 콘택홀(189a)을 통해 상기 반도체패턴(186)과 콘택하는 제 1 소스/드레인메탈(181)과, 상기 제 2 콘택홀(189b)을 통해 상기 게이트메탈(184)과 콘택하는 제 2 소스/드레인메탈(182)을 형성한다. 이때 도면상에는 도시되지 않았으나 박막트랜지스터의 반도체층과 콘택홀을 통해 연결되는 소스/드레인 전극이 형성된다.

그러므로 제 1 소스/드레인메탈(181)과 게이트메탈(184)이 중첩되고, 상기 게이트메탈은 제 2 소스/드레인메탈(182)에 연결되므로써 제 1 소스/드레인메탈(181)과 제 2 소스/드레인메탈(182)이 전극이 되는 제 1 캐패시터(191)이다.

즉, 일반적인 캐패시터는 양전극과 상기 양전극사이의 실리콘 산화막(SiO_2) 또는 실리콘 질화막(SiN_x)으로 형성되는 유전체를 포함하며, 본 발명에서는 제 1 소스/드레인메탈(181)과 게이트메탈(184)이 중첩되고, 제 2 소스/드레인메탈(182)이 상기 제 2 콘택홀(189b)을 통해 연결되므로써 상기 제 1 및 제 2 소스/드레인메탈(181, 182)이 상기 제 1 캐패시터(191)의 전극에 해당되고, 상기 실리콘 산화막 또는 실리콘 질화막으로 형성되는 층간절연막(183)이 유전체에 해당되어 제 1 캐패시터(191)를 형성한다.

또한, 상기 반도체패턴(186)은 게이트메탈(184)과 중첩되고, 상기 반도체패턴(186)은 제 1 소스/드레인메탈(181)과 연결되고, 상기 게이트메탈(184)은 제 2 소스/드레인메탈(182)에 연결됨에 따라 제 1 소스/드레인메탈(181)과 제 2 소스/드레인메탈(182)이 전극이 되는 제 2 캐패시터(192)가 형성된다.

즉, 상기 제 2 캐패시터(192)는 제 1 소스/드레인메탈(181)과 제 2 소스/드레인메탈(182)이 전극이 되고, 실리콘 산화막(SiO_2) 또는 실리콘 질화막(SiN_x)으로 형성되는 게이트절연막(185)이 유전체에 해당된다.

따라서 본 발명의 제 1 실시예에서는 상기 반도체패턴(186)과 게이트메탈(184), 제 1 소스/드레인메탈(181)과 게이트메탈(184)이 중첩되어 제 1 및 제 2 캐패시터(191, 192)를 구성하여 노이즈방지수단(190)을 형성함에 따라 전원라인(110, 120, 130)에 인가되는 전압의 노이즈를 방지한다.

도 5는 본 발명의 제 2 실시예에 따른 표시장치의 전원라인을 나타낸 단면도이다.

도 5를 참조하면, 전원전압라인(110, 120) 및 캐소드전압라인(130)이 형성되는 영역을 구비하는 절연기관(188)과, 상기 절연기관(188)상에 산화막과 같은 버퍼층(187)을 형성하고, 상기 버퍼층(187)상에 이온도핑된 폴리실리콘으로 반도체패턴(186)을 형성한다.

또한 상기 반도체패턴(186)을 포함한 버퍼층(187)상에 실리콘 산화막(SiO_2) 또는 실리콘 질화막(SiN_x)으로 형성되는 게이트 절연막(185)을 증착하고, 상기 게이트 절연막(185)상에 상기 반도체패턴(186)과 중첩되도록 형성되는 게이트메탈(184)과, 상기 게이트메탈(184)을 포함하는 상기 게이트 절연막(185)상에 실리콘 산화막(SiO_2) 또는 실리콘 질화막(SiN_x)으로 형성되는 층간 절연막(183)을 형성한다. 그리고, 상기 층간 절연막(183)상에 상기 반도체패턴(186)과 게이트메탈(184)에 각각 콘택할 수 있는 제 1 및 제 2 콘택홀(189c, 189d)을 형성한다.

그리고 상기 제 1 콘택홀(189c)을 통해 상기 반도체패턴(186)과 콘택하는 제 1 소스/드레인메탈(181)과, 상기 제 2 콘택홀(189d)을 통해 상기 게이트메탈(184)과 콘택하는 제 2 소스/드레인메탈(182)을 형성한다.

따라서 상기 반도체패턴(186)과 게이트메탈(184)이 중첩되고, 상기 반도체패턴(186)은 전원전압라인(110, 120)의 제 1 소스/드레인메탈(181)에 제 1 콘택홀(189c)을 통해 연결되고, 상기 게이트메탈(184)은 캐소드전압라인(130)의 제 2 소스/드레인메탈(182)에 연결되므로써 상기 반도체패턴(186)과 상기 게이트메탈(184)사이에는 상기 제 1 및 제 2 소스/드레인메탈(181, 182)을 전극으로 하는 캐패시터(193)가 형성되어 노이즈방지수단(190)을 구성한다.

또한, 본 발명의 제 2 실시예에서는 소스/드레인메탈(181)과 게이트메탈(184)간의 쇼트를 방지할 수 있도록 상기 게이트(184)를 상기 제 1 소스/드레인 메탈(181)과 중첩되지 않는 범위내에 형성함이 바람직하다.

또한, 게이트절연막(185)의 손상에 의한 쇼트가 발생하더라도, 상기 반도체패턴(186)은 폴리실리콘(Poly-Si)으로 형성되고, 상기 게이트메탈(184)이 상기 제 1 소스/드레인메탈(181)과 중첩되지 않음에 따라 게이트메탈(184)을 통해 흐르는 전류는 제 1 소스/드레인 메탈(181)로 바로 흐르지 않고 반도체 패턴(186)을 경유하여 흐르게 된다. 하지만 상기 반도체패턴(186)은 저항이 크므로 이를 통한 누설전류는 크지 않는 장점이 있다.

도 6은 본 발명에 따른 전원의 노이즈가 감소하는 표시장치의 제 3 실시예를 나타낸 단면도이다.

도 6을 참조하면, 상술한 제 1 및 제 2 실시예에서 설명한 바와 같이 절연기판(188), 버퍼층(187), 반도체패턴(186)이 형성되고, 상기 반도체패턴(186)을 포함하여 버퍼층(187)상에 게이트절연막(185)이 형성된다. 또한 상기 게이트 절연막(185)상에 게이트전극물질을 증착 및 패터닝하여 상기 반도체패턴(186)상부에 게이트메탈(184)을 형성한다. 여기서 상기 반도체패턴(186)은 폴리실리콘으로 형성된다.

상기 게이트메탈(184)은 상기 전원전압라인영역(110, 120)에서 상기 제 1 소스/드레인메탈(181)에 중첩되는 제 1 게이트메탈(184a)과, 상기 캐소드전압라인영역(130)에서 상기 제 2 소스/드레인메탈(182)에 중첩되는 제 2 게이트메탈(184b)로 형성된다.

또한, 상기 제 1 및 제 2 게이트메탈(184a, 184b)을 포함하는 게이트절연막(185)상에 층간절연막(183)이 형성되며, 상기 층간절연막(183)은 제 1 게이트메탈(184a)에 콘택되는 제 1 콘택홀(189e)과, 상기 반도체패턴(186)에 콘택되는 제 2 콘택홀(189f)과, 상기 제 2 게이트메탈(184b)에 콘택되는 제 3 콘택홀(189g)을 포함한다.

그리고 상기 제 1 내지 제 3 콘택홀(189e, 189f, 189g)을 포함한 층간절연막(183)상에 소스/드레인 전극물질을 증착한 다음 패터닝하여 상기 제 1 콘택홀(189e)과 제 2 콘택홀(189f)을 통해 각각 제 1 게이트메탈(184a)과 반도체패턴(186)과 콘택하는 제 1 소스/드레인메탈(181)과, 상기 제 3 콘택홀(189g)을 통해 상기 제 2 게이트메탈(184b)과 콘택하는 제 2 소스/드레인메탈(182)을 형성한다. 여기서 상기 제 1 소스/드레인메탈(181)은 전원전압라인영역(110, 120)에 형성되고, 상기 제 2 소스/드레인메탈(182)은 캐소드전압라인영역(130)에 형성된다.

아울러, 전원전압라인영역(110, 120)의 제 1 소스/드레인메탈(181)과 제 2 콘택홀(189f)을 통해 연결되는 상기 반도체패턴(186)과 캐소드전압라인영역(130)의 제 2 소스/드레인메탈(182)과 연결되는 제 2 게이트메탈(184b)은 중첩되어 캐패시터(194)를 형성하여 노이즈방지수단(190)을 구성하므로 상기 전원전압라인(110, 120)과 캐소드전압라인(130)을 통해 전달되는 전압의 노이즈가 방지된다.

상기와 같은 본 발명의 제 3 실시예에서는 제 1 게이트메탈(184a)과 제 2 게이트메탈(184b)을 형성함에 따라 하나로 구성된 게이트메탈을 포함하는 전원라인보다 저항이 작아져서 전압강하(IR Drop)가 적다. 또한, 제 2 게이트메탈(184b)은 캐소드전압라인영역(130)에서 상기 제 1 소스/드레인메탈(181)과 중첩되지 않는 범위에서 구성되므로 층간절연막(183)의 손상시에 발생될 수 있는 쇼트(Short)를 방지한다.

그리고 게이트절연막(185)의 손상에 의한 쇼트발생시, 반도체패턴(186)은 저항인 폴리실리콘으로 형성됨에 따라 쇼트로 인한 과도한 누설전류는 메탈간의 쇼트보다는 매우 적게 흐르는 장점을 가지고 있다. 반도체 패턴(186) 형성시 패턴모양을 독립적인 여러개로 쪼개놓고 게이트절연막의 손상에 의해 쇼트가 발생시, 쇼트발생부위만을 끊어 내어 그 부분만 캐패시터가 형성이 안되도록 설계가 가능하다.

상기 발명의 상세한 설명은 본 발명의 특정 실시예를 예로 들어서 설명하였으나, 본 발명은 이에 한정되는 것은 아니며, 본 발명의 개념을 이탈하지 않는 범위 내에서 이 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의하여 여러 가지 형태로 변형 또는 변경 실시하는 것 또한 본 발명의 개념에 포함되는 것은 물론이다.

발명의 효과

상술한 바와 같이 본 발명은 전원전압라인과 캐소드전압라인영역에 노이즈방지수단을 형성함에 따라 DC-DC 컨버터의 출력단에 구성되는 캐패시터의 용량을 줄이게 되어 크기가 작은 캐패시터를 사용할 수 있고, 패널내부에 유입되는 노이즈를 패널내부에서 직접제거하므로 표시장치의 화질이 향상되는 효과가 있다.

(57) 청구의 범위

청구항 1.

소정의 색을 구현하는 다수개의 단위화소와, 전원전압을 전달하는 전원전압라인과, 캐소드전압을 전달하는 캐소드전압라인을 포함하는 디스플레이 패널에 있어서, 상기 디스플레이 패널은

상기 전원전압라인과 상기 캐소드전압라인에 연결되는 캐패시터를 구비하여 상기 전원라인의 노이즈를 방지하는 노이즈 방지수단을 포함하는 것을 특징으로 하는 표시장치.

청구항 2.

제 1 항에 있어서, 상기 노이즈방지수단은

전원전압라인영역과 캐소드전압라인영역을 포함하는 절연기관과;

상기 절연기관중 상기 전원전압라인영역과, 캐소드전압라인영역상에 형성된 반도체패턴과;

상기 반도체패턴을 포함한 상기 절연기관상에 형성된 게이트 절연막과;

상기 게이트 절연막상에서 형성되는 게이트메탈과;

상기 게이트메탈을 포함한 게이트 절연막상에 형성되고, 상기 반도체패턴을 노출시키는 제 1 콘택홀과 상기 게이트를 노출시키는 제 2 콘택홀을 구비한 층간 절연막과;

상기 층간절연막의 제 1 콘택홀을 통해 상기 반도체패턴과 콘택되고, 상기 전원전압라인영역의 층간 절연막상에 형성된 제 1 소스/드레인메탈과;

상기 층간절연막의 제 2 콘택홀을 통해 상기 게이트메탈에 콘택되고, 상기 캐소드전압라인영역의 층간절연막상에 형성된 제 2 소스/드레인메탈을 포함하되,

상기 캐패시터는 상기 게이트메탈과 반도체패턴이 중첩되므로써 형성되는 제 1 캐패시터와, 상기 게이트메탈과 제 1 소스/드레인 메탈을 중첩시켜 형성되는 제 2 캐패시터 인것을 특징으로 하는 전원의 노이즈를 감소하는 표시장치.

청구항 3.

제 1 항에 있어서, 상기 노이즈방지수단은,

전원전압라인영역과 캐소드전압라인영역을 포함하는 절연기관과;

상기 절연기관중 상기 전원전압라인영역과, 캐소드전압라인영역상에 형성된 반도체패턴과;

상기 반도체패턴을 포함한 상기 절연기관상에 형성된 게이트 절연막과;

상기 게이트 절연막상에서 형성된 게이트메탈과;

상기 게이트 절연막상에 형성되고, 상기 반도체패턴을 노출시키는 제 1 콘택홀과 상기 게이트메탈을 노출시키는 제 2 콘택홀을 구비한 층간 절연막과;

상기 제 1 콘택홀을 통해 상기 반도체패턴에 콘택되고, 상기 층간절연막의 제 1 콘택홀을 통해 상기 반도체패턴과 콘택되고, 상기 전원전압라인영역의 층간 절연막상에 형성된 제 1 소스/드레인메탈과;

상기 제 2 콘택홀을 통해 상기 게이트메탈에 콘택되고, 상기 캐소드전압라인영역의 층간절연막상에 형성되는 제 2 소스/드레인메탈을 포함하되,

상기 캐패시터는 상기 게이트메탈과 상기 반도체패턴을 중첩시켜 형성하는 것을 특징으로 하는 전원의 노이즈를 감소하는 표시장치.

청구항 4.

제 3 항에 있어서, 상기 게이트메탈은

상기 제 1 소스/드레인 메탈과 중첩되지 않는 범위에서 형성되는 것을 특징으로 하는 전원의 노이즈를 감소하는 표시장치.

청구항 5.

제 1 항에 있어서, 상기 노이즈방지수단은,

전원전압라인영역과 캐소드전압라인영역을 포함하는 절연기관과;

상기 절연기관중 상기 전원전압라인영역과, 캐소드전압라인영역상에 형성된 반도체패턴과;

상기 반도체패턴을 포함한 상기 절연기관상에 형성된 게이트 절연막과;

상기 전원전압라인영역에서 상기 게이트 절연막상에 형성되는 제 1 게이트메탈과;

상기 캐소드전압라인영역에서 상기 게이트 절연막상에 형성되는 제 2 게이트메탈과;

상기 게이트 절연막상에 형성되고, 상기 전원전압라인영역에서 상기 제 1 게이트메탈을 노출시키는 제 1 콘택홀과, 상기 전원전압라인영역에서 상기 반도체패턴을 노출시키는 제 2 콘택홀과, 상기 제 2 게이트메탈을 노출시키는 제 3 콘택홀을 구비한 층간 절연막과;

상기 제 1 콘택홀을 통해 상기 제 1 게이트메탈과 콘택되고, 상기 제 2 콘택홀을 통해 상기 반도체패턴과 콘택되고, 상기 전원전압라인영역의 층간 절연막상에 형성된 제 1 소스/드레인메탈과;

상기 제 3 콘택홀을 통해 상기 게이트메탈과 콘택되고, 상기 캐소드전압라인영역의 층간절연막상에 형성된 제 2 소스/드레인메탈을 포함하되,

상기 캐패시터는 상기 게이트메탈과 반도체패턴을 중첩시키므로써 형성되는 것을 특징으로 하는 전원의 노이즈를 감소하는 표시장치.

청구항 6.

제 5 항에 있어서, 상기 제 2 게이트메탈은

상기 제 1 소스/드레인메탈과 중첩되지 않는 범위에서 형성되는 것을 특징으로 하는 전원의 노이즈를 감소하는 표시장치.

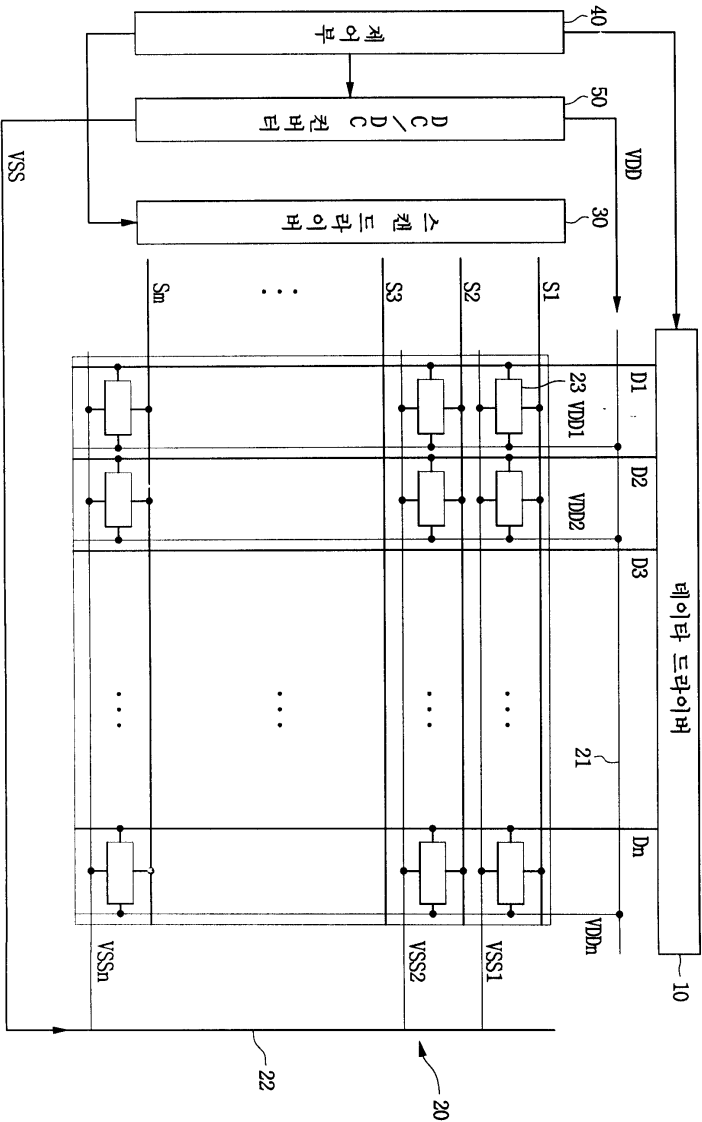
청구항 7.

제 5 항에 있어서, 상기 제 1 게이트메탈은

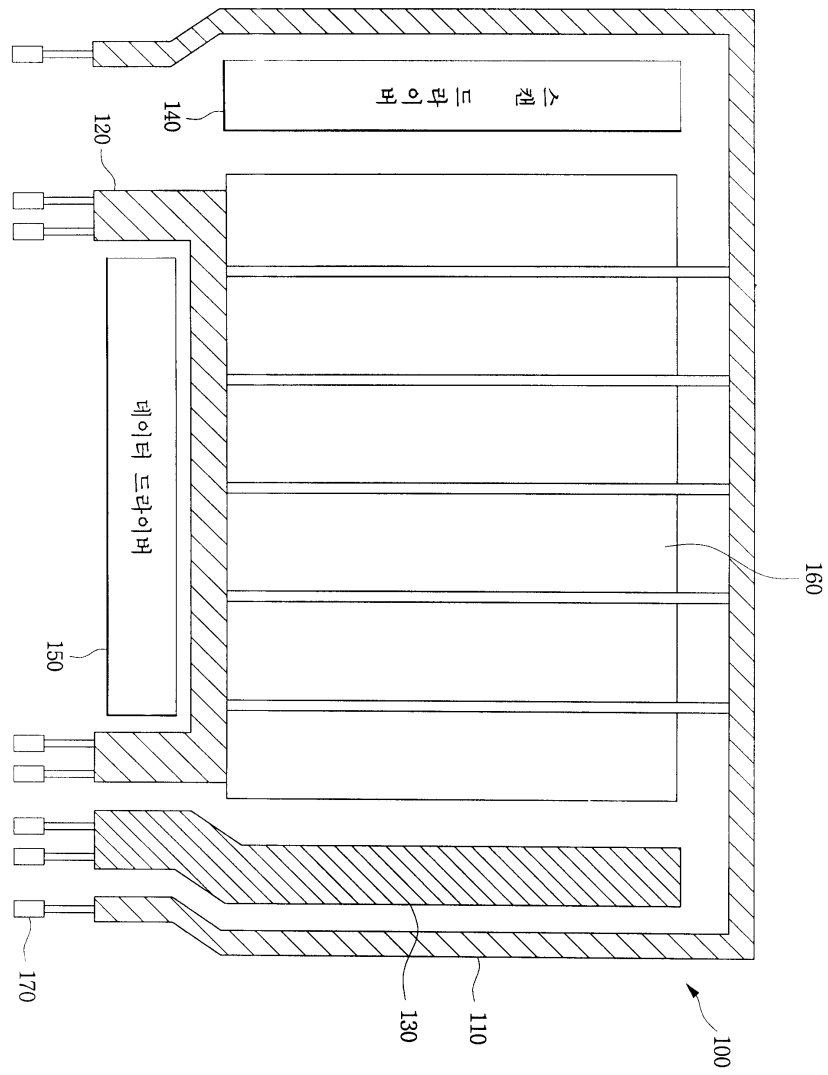
상기 제 1 소스/드레인메탈과 중첩되는 것을 특징으로 하는 전원의 노이즈를 감소하는 표시장치.

도면

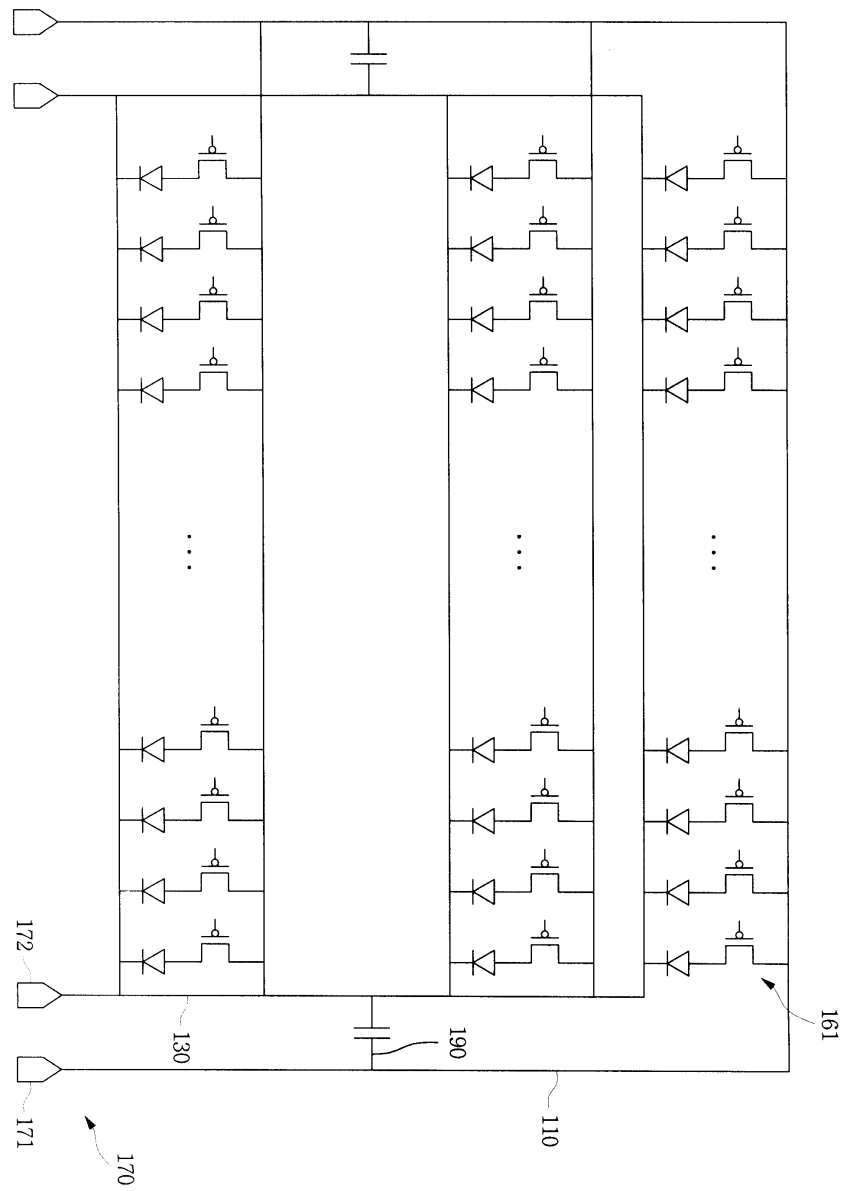
도면1



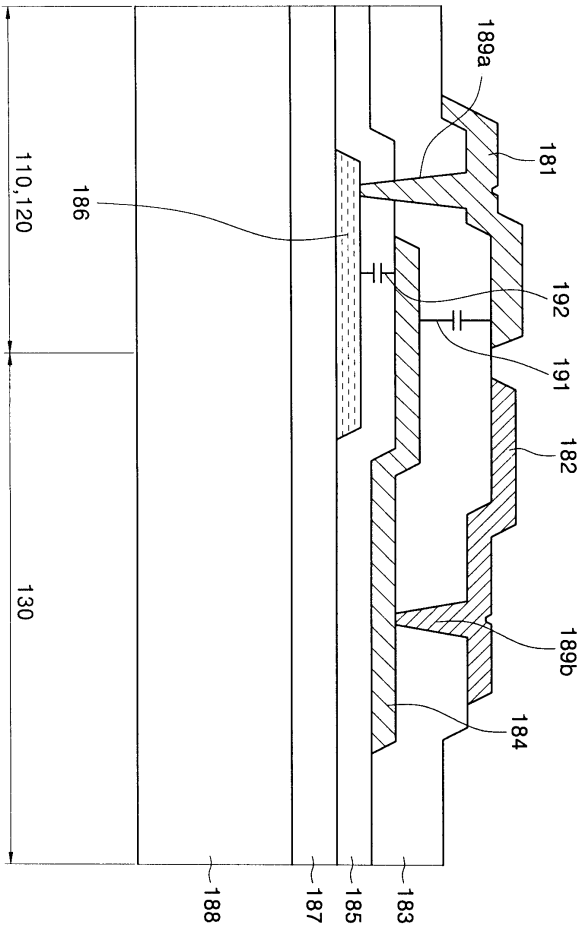
도면2



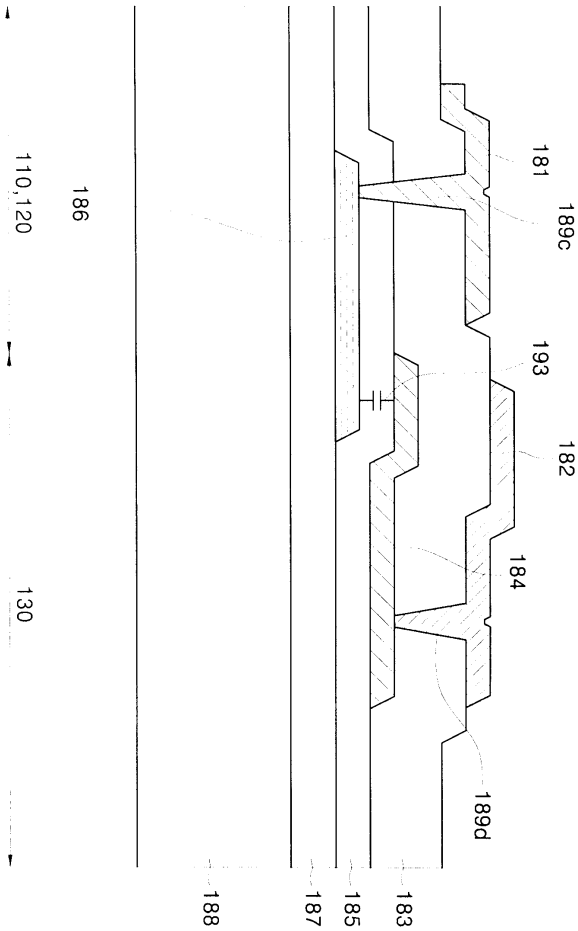
도면3



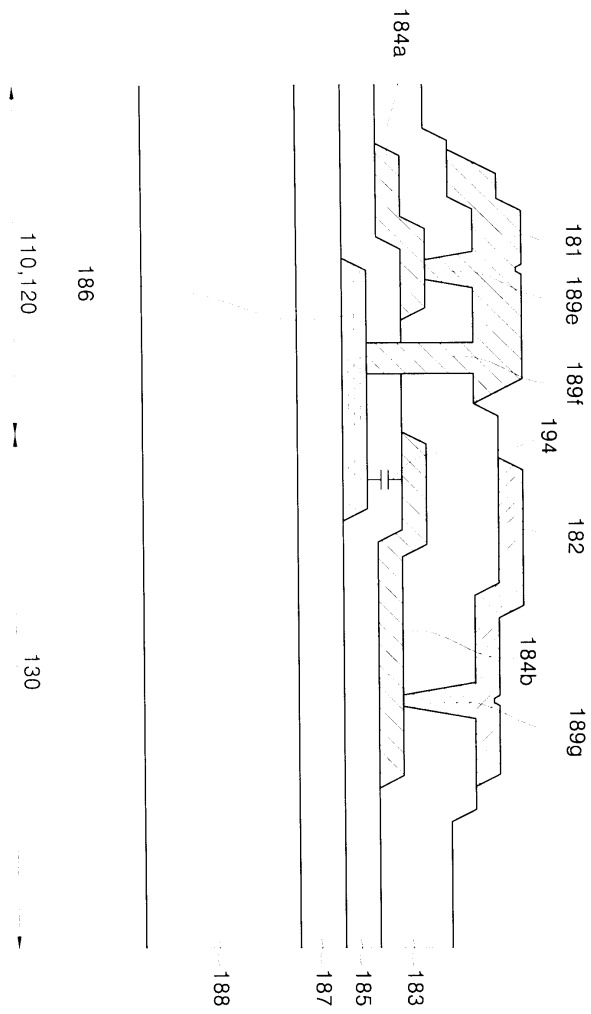
도면4



도면5



도면6



专利名称(译)	防噪音显示		
公开(公告)号	KR1020050086073A	公开(公告)日	2005-08-30
申请号	KR1020040012404	申请日	2004-02-24
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KWAK WONKYU 곽원규 PARK SUNGCHON 박성천		
发明人	곽원규 박성천		
IPC分类号	H05B33/00		
代理人(译)	PARK, 常树		
其他公开文献	KR100611746B1		
外部链接	Espacenet		

摘要(译)

本发明涉及一种显示装置的写入，具体的显示装置，设置有噪声防止电源电压的装置，以避免对电源电压根据实现上述目的的显示装置的电源电压线中的噪声，显示面板包括噪声防止装置，其包括连接到电源电压线和阴极电压线的电容器，并且噪声防止装置包括电源电压线区域和阴极电压线区域，绝缘基板;半导体图案;形成在包括半导体图案的绝缘基板上的栅极绝缘膜;门金属;一种层间绝缘膜，具有第一接触孔和暴露栅极的第二接触孔;形成在电源电压线区域的层间绝缘层上的第一源/漏金属，第一源/漏金属通过层间绝缘层的第一接触孔与半导体图案接触;包括：第二源极/漏极形成的阴极电压线区域，其中，所述电容器是形成在doemeurosseo重叠栅极金属和半导体图案的第一电容器的层间绝缘层中的金属，和栅极金属作为第一源极/漏极金属并且通过重叠第一电容器和第二电容器形成第二电容器。4 指数方面 有机电致发光显示器，电源电压线，阴极电压线，电容器，噪声

