

(19)  
(12)

(KR)  
(A)

(51) 。 Int. Cl. 7  
G09G 3/36

(11)  
(43)

2002 - 0060604  
2002 07 18

(21) 10 - 2002 - 0001401  
(22) 2002 01 10

(30) JP - P - 2001 - 00003051 2001 01 10 (JP)  
JP - P - 2001 - 00153097 2001 05 22 (JP)

(71) 가 가  
가 가  
가 22 22

(72) 630 - 8115 2 4 - 15 - 907

(74)

:

(54)

, (A)가 (A) 가  
EL , 가 , 가  
, (B), 가 (B) 가

1 , 1 .  
2 , 1 SRAM 1 .  
3 , 1 , 1 .  
4 , 1 , 가 .  
5 , 2 1 .  
6 , 5 , , 가 .  
7 , 3 1 .  
8 , 3 , 가 D/A .  
9 , 4 1 .  
10 , 9 , , 가 .  
11 , 9 가 , .  
12 , 5 1 .  
13 , 6 4 .  
14 , 13 가 .  
15 , 7 4 .  
16 , 8 2 .  
17 , .  
18 , 17 .  
19 , .  
20 , 19 .  
21 , .  
22 , 21 .  
23 , 21 .

, EL(Electro Luminescence)

, EL , FED(Field Emission Device)

EL

가

가

96 - 194205 ( : 19

96 07 30 ))

, 17 , 1 (1) , (1)  
, 가 (2) , (3) (2) , ( )  
4) (1) (2) (3) , (5)가 , (5)  
(1) (6)가

(2) 1 (7) , (3) 1  
(8) , (4) (9)  
1 1 , 2 , 2  
1 , 1 2 ,

18 , 17 (2) ( )  
3) , 2 (5)가 , (5)  
, TFT 3 (6) (6)  
(5) (4) Vref가 , ( )  
1) (10) (11) Vcom , (5)  
(6) 가 , (10) 가

18 , (5) , Poly - Si TFT 2 (12,13),  
, 가 (2) Vg가 , ( )  
2) , TFT(14)가 ( , " ON" ) , (3) Vsig , T  
FT(14) (12) , (12) , (13)  
(12) , TFT(14)가 ON (12) 가,

(12) , TFT(14)가 ON .

Poly - Si TFT

1990 - 148687 ( : 1990 06 07 ) . 19 ,

m1, m2, ...,

mn ( 19 , n=4), (21) m1 mn

(21) FET q1 qn, (21) EL

(22) m1 mn , v1 ,  
n b1 bn .

(21) , FET(23,24)

FET q1 qn , EL (22) , FET q1 qn

m1 mn .

m1 mn , 20

(26), (27), v1 (25), (25),

(26) MOS (28,29) b1 bn (27) (27)

MOS (29) (26) (26) (27)

200

0 - 227608 ( : 2000 08 15 ) . 21 ,

(31) , (32) (33) (33) ,

(random access memory) (31)

(36) (37) (34) , (35) ,

(38)가 (34) ,

(38) , 1 (38)가 (32) (32) , (31)

(38) ,

(34) (39) , (31)

(34) (40)

가 (33) (38)가, (31) .

22 , (31) (41)

(40) , (41) TFT(4

2)가 ; (43) (32) (38)가, (44)

TFT(42) (45) ; (45) , TFT(46)

ON/OFF가 . TFT(46)가 ON OFF (48)

49) , (47) 가 , TFT(46) (

, 23 , (31)  
 TFT , (51)가 , (51) , p TFT(52) n  
 TFT(53) . (51) , (54,55) T  
 FT(56,57) 2 가, TFT(52,53) .

TFT(56,57) , 2 (58,59)  
 (41) . (41) TFT(56,57) ON OFF가 ,  
 (54,55) (58,59) D, /D가 , (i)  
 (51) , D, /D가, 2 , (ii)  
 가,  
 TFT (31) .

, 2000 - 227608 , (31) (33) TF  
 T .

, 1996 - 194205 , 18 , 1 가,  
 (10), (6) 1 (5) , 1  
 2 , 3 가 .

, 2000 - 227608 , 22 , 1 , 2 ,  
 (45) 1 가 . 1 , 2

, 1990 - 148687 , 19 , 1 가,  
 EL (22), (21) m1 mn , m1  
 mn , n .

, 19 , n , 가 가  
 b1 bn , 가 가 .

, 2000 - 227608 , (33) 1 가  
 , (32) . (33) ( )  
 , 1 / , ,  
 17 (8) 가 , 가가 .  
 / 가

, , 3 , (33)  
 (8) D/A , D/A  
 가 가 .

, 1990 - 148687 , FET q1 qn , (2)  
 1) FET(23) 가 , (21) D/A  
 , D/A 가 .

(A);

(A)

2

2

가,

(A)가

(A)

가

8

3

2 (1) 가

, 2

(1)

) n

가

, n

, 2<sup>n-1</sup>

, 2<sup>n</sup>

가

가

, D/A

(A)

(A);

(B)

(B)

(A)

(B)

(A)가

(A)

가

M 1 8 가 , , 2 가 , 3 RA .

가 , (A) , (B) ,  
(B)가 가 , (B)가 ,

1 , 2 , 3 가 T 1 3 가 1  
(B) , 2 , 3 가 2T (B) (B)  
7 (B) , 가 , 0 7 8

(B) , , n , 2^n , 2^{n-1}  
, 2 (1 , 2) (1 ) n .

CPU , 가 , D/A ,

(A)가 , (A) ; (A);  
(C) / ;  
(A) , (C) ; (C)

(A)가 (A) 가 ,  
3 , ; , 8

(A)

(C)

/

가

, D/A

(A)가

(A)

(A);

(A)

(A)가

(A)

가

(A)

가

가

(A)

(B)

(A);

(B)

(A)

(B)

(A)가

(A)

가

(A) (B)

가

가

[ 1 ]

1 1 4

1 EL (62) (61) (61) FED (61)  
 (63) TFT( ) , CGS(Continuous Grain Silicon) TFT  
 Poly - Si TFT CGS TFT  
 98 - 301536 ( : 1998 11 13 )

(61) , CPU( ) (64) , SRAM( )  
 (65) , (63) SRAM(66)  
 . SRAM(66) , CPU(64) (67)  
 가 M A M  
 ( ) R VDD가 EL (62) 가 ,  
 SRAM(66) , CPU(64) OFF

(67) SRAM(66) ( ) Gi (i = 1,2, ,m; , G  
 )가 ( ) Sj (j = 1,2, ,n; , S  
 )가 , 1 ( A) n TFT Q1  
 , SRAM(66) (67) G 가 G 가 TFT Q  
 S M 가 , M  
 Q2 EL (62) p TFT Q2 가 . TFT  
 Q2 R VDD EL (62) 가 .

M , A M SRAM(66) , CPU(64)

가 , SRAM(66) , SRAM  
 (66) , DRAM M  
 , 가 DRAM  
 M  
 , (61) A M S  
 S RAM , RAM RAM  
 , CPU(64) 가 RAM RAM  
 , A RAM DRAM  
 , RAM , A M  
 , 2 , A 가 6 , 4  
 , RAM  
 , A RAM  
 , A RAM  
 가 M A RAM  
 , A RAM  
 , ( , A RAM RAM ) , 가 M  
 , SRAM(66), (67) CPU(64) , (63)  
 CGS TFT (63) 가  
 , (63) 가  
 가 (63) 가 (63)  
 , TAB(Tape Automated Bonding)  
 , TCP( ) , (63)  
 , (i)  
 M, (ii) M, (iii) (i)  
 (ii) ( 1 , , 2 M  
 가, M1, M2 ) M A M  
 , A SRAM(66) , SRAM(66) 가  
 ,  
 1 , M1, M2 TFT Q1, Q2  
 M1, M2 2 ( B) TFT Q31, Q32가  
 M1, M2 , TFT Q31, Q32  
 B1, B2 B1, B2 (68)가  
 (68) , SRAM(66) , (63)

2, SRAM(66) 1, SRAM(66), CPU(64) IN  
 (71) OUT (72) I/O OUT (73)  
 . OUT (73) (S) (63) 1 (1,2,...,  
 m) OUT (73)  
 R, G, B 3, SRAM, SRAM(66) (74,75),  
 (76), (77), (78), (79),  
 (80,81) (82)

3, i, j 1 Aij M  
 . 3, 1, , 2 M1, M2가 M  
 . i, j, i, j, , ,

M1, M2, p TFT P1 n TFT N1 CMOS INV1, p T  
 FT P2 n TFT N2 CMOS INV2가 . ,  
 M1, M2, TFT Q31, Q32가 INV1 INV1 가  
 INV2 ; INV2 가 INV1 TFT Q31, Q32 S  
 RAM

, SRAM(66), TFT Q1 TFT Q31, Q32 INV1  
 , INV1 INV2 INV1  
 (positive) , - (self - holding operation) , TFT Q31, Q32  
 TFTQ2 가 .

, M1, M2 INV2, S TFT Q1, Q31, Q32 SRA  
 M(66)

, INV2 INV1 ( )가  
 , S TFT Q1, Q31, Q32 SRAM(66) ( )가 가 . , INV2  
 INV1 가

, INV2, INV1 SRAM(66)

4, B1, B2 G 가 . 4  
 1 Tf가 127 가 1, G ( )  
 ) , B1, B2 , M1, M2 ,  
 S , SRAM(66) 가 . 2 127 ,  
 G ( ) , B1, B2  
 , M1, M2 가 TFT Q2 .

, T B1, 2T B2가  
 , 4 , T 1 Tf 7/127 . , 1  
 Tf , B1, B2 6 , (127 - 1)/{(1+2) × 7} = 6 가 .

가 B1, M1, M2, 가 TFT Q2, 2 8, B  
 23 29, M2, 가 TFT Q2, 9 22, B  
 B1, B1, 30 43, B2가, 107 113  
 B1, 114 127, B2가

G, 1, 1/127, CPU(64), SRAM(66)  
 (66), (67)가, 가, SRAM

1, M1, M2, TFT Q2, 2 127  
 가, 가, 1, , SRAM(66)  
 TFT Q2가, M1, M2, B1, B2가  
 G가, B1, B2가  
 R, VDD, S, , 5V 6V

M, (61),  
 M1, M2, M, TFT Q1, Q2, M1, M2, TFT Q31, Q32, G가  
 , TFT Q1, M1, M2, TFT Q2, 가,  
 G가, R, VDD, 가, (62)

m1 mn 19  
 (R,G,B) 1 S, R, G, B  
 G, B1, B2가 ; 가 x( , x 2) , 1 x 3(R,G,B) + 1 + x =  
 4 + x ; , x x 3(R,G,B) + 1 ( ) = 3x + 1  
 ; , (A) , 가 가  
 M1, M2

가 CPU(64), SRAM(66), CPU(64)  
 M1, M2, 가, SRAM(66), 가  
 M1, M2, , SRAM(66)  
 가, 가, SRA  
 M(66), D/A, 가

D/A

가 .  
 INV1, INV2 M1, M2 , SRAM , 2 CMOS INV1, INV2  
 p TFT P1, P2 n TFT N1, N2가 ON . , 가 .  
 INV1, INV2  
 S 가 가 . S 19  
 가 SRAM(66) 가 m x n  
 S n . , n 80 . , x 8 . , 가 ,  
 M1, M2 가 .

M k ,  
 M 1 (2 ) , k  
 , 2 k , 4 k/2  
 가 k-j 가 가 , j(j < k)  
 k-j 가 가 .

6 , 4 가  
 , SRAM SRAM(66) 2 가  
 ( DRAM SRAM(66) 가 ) . ( , 3 )

가 . , RAM  
 , 가 ,  
 가 RAM RAM ) , CPU ON , ( ,

[ 2 ]

2 , 5 6 .  
 5 , 2 1 (A) . 5 3  
 , 5 M 2 M1, M2 . 3 ,  
 5 , M1, M2 , S

1 ( A) TFT Q11, Q12, M1, M2  
TFT Q2 3 ( C) TFT Q51, Q52 Ga  
가 , S M1 가 TFT Q11 ,  
Gb 가 , S M2 가 TFT Q12 ,

M2 B , 2 M1, M2 M1, M2  
TFT Q2 가 , M1 TFT Q51 M2 TFT Q5  
2 p n , TFT Q51 TFT Q52 B  
가 , 가 M1, M2 TFT Q2 가 , EL (62)  
가 .

6 , B, Ga, Gb, S , 1  
Tf 6 127 가 1 Ga, Gb가 S  
가 . ( ) , M1, M2 SRAM(66) 가  
B 2 127 , Ga, Gb가 ( ) ,  
M1 M2 가 V1 M2 V2  
, M1, M2 가 TFT Q2 .

( )가 B V1, V2 1:2 , 가 . 2  
M1, M2 , 2 B V1 V2 1  
, 2 2 ,

[ 3 ]

3 , 7 8 , .  
7 , 3 1 A . 7 , 5 ,  
2 , 3 M1, M2 . 3 , 7 M  
1 5 , .  
가 , EL (62) 가  
(91) , (91)

(91) , R11, R12 R2가 VDD ( M1,  
) R GND , B(B1,B2)가 , R1  
M2 p TFT Q61, Q62 , ON OFF TFT Q61  
1, R12 , TFT Q62 R2 (91) R3 .  
R11, R12가 , 1/2 , 가 1/2  
, R11, R12, R2, R3

TFT Q61, Q62 ON , TFT Q61, Q62가 OFF , (91)

$$VDD \times (R3 / ((R11 / R12) + R2 + R3))$$

, TFT Q61 ON TFT Q62가 OFF , (91)

$$VDD \times (R3 / (R2 + R3))$$

, TFT Q61 OFF TFT Q62가 ON , (91)

$$VDD \times (R3 / ((R11 / R12) + R3))$$

(91) , TFT Q61, Q62가 ON , VDD , (R11//R12) , R11, R12 ,  $(R11 \times R12) / (R11 + R12)$  ,

R11, R12, R2, R3가 , TFT Q61, Q62가 OFF , 2VDD  
D/5가 가 , TFT Q61 ON TFT Q62가 OFF , VDD/2가 가 , TFT Q61 OFF TF  
T Q62가 ON , 2VDD/3가 가 , A D/A 가  
가 .

( ) R 가 VDD  
M1, M2 TFT Q61, Q62 ON/OFF , 가 (91) ,  
R11, R12, R2, R3 , 가 .

7 , M1, M2 TFT Q61, Q62  
3 ( C) , 3 M1, M2  
, 6 , B가 .

7 , A 가 , 8 , 7  
8 , D/A , M1, M2 ,  
C11, C21 (91) , ,

(91) CLC , C11, C21 C11 C21 ,  
M1, M2 GND , (91) 0 가 . M1 VDD ,  
M2 GND ,

$$VDD \times C11 / (CLC + C11 + C21)$$

가 . M1 GND , M2 VDD ,

$$VDD \times C21 / (CLC + C11 + C21)$$

가 . M1, M2 VDD ,

$$VDD \times (C11 + C21) / (CLC + C11 + C21)$$

가 .

,  $C21 = 2 \times C11$  , C11 CLC 가 , VDD  
, (91) .

[ 4 ]

4 , 9 11 , .

9 , I (A) . 9 , 1, 5, 8  
. 9 , D/A , TFT Q2가 EL (62)  
Q2 . C21, C22 TFT  
C21 M2 C22  
C11, C12 C21 M1  
C12 VDD R C11 M1

,  $C21 = C11 = C12$  ,  $C22 = 2 \times C21$  . , C - 2C DAC  
. C - 2C DAC , '98(1998 9 28 10 1 ) 285  
가 , D/A EL (62) TFT Q2 .

, 9 , 1 ( A) TFT Q1 M1 2 ( )  
B) p TFT Q71 . , TFT Q1 M2 2 ( B)  
N TFT Q72가 . TFT Q71, Q72 B 가 , TF  
T Q1 , S 가 M1, M2 가 .

10 , B, G S 가 , , 1  
Tf 10 127 가 가 1 , S  
, G가 M1 V1 M2 V2 ,  
M1, M2 SRAM(66) 가 가 2 127 ,  
G가 ( ) 가가 , B ( 10  
V1) .

, TFT Q2 , ,

M1, M2 , TFT Q2  
M1, M2

가 EL , 11 ,  
TFT Q11, Q12 M1, M2 S 가 , M1, M2  
, TFT Q61, Q62, Q63 . TFT Q61 Q63 , ON  
, TFT Q61 Q63 가 .

M2가, M1 2 EL (62)  
M1, M2 SRAM(66)

[ 5 ]

5, 12  
12, 5 1 A 1  
2, 3  
1 (A) TFT Q1 C1, C2가  
( B) TFT Q31, Q32가 GND 2  
( ) 1T( ) 1C( ) C1, C2, FRAM  
3 4 TFT P1, P2, N1, N2 SRAM

2000 - 169297 ( : 2000 6 20 )

12 Q31, Q32 C1, C2 TFT Q1, Q2a TFT  
(63) EL (62)가, EL (62) p TFT Q2 GND  
(63a) EL (62a)가 EL (62a) n TFT Q2a  
VDD, TFT Q2a, Q31, Q32

[ 6 ]

6, 13 14

13, 6 4 13  
12, 6  
1 6 C1 C6  
C1 C6 TFT Q31 Q36 B1 B6  
( 13 A11, A12) ( 13 A21, A22),  
EL (62a)가 R -VDD, n TFT Q2a

14, B1 B6 Gi, Gi + 1 가 14, 1  
128, 1 Gi가 B 1  
B6가, i C1 C6 SRAM(66)  
가 가 2 Gi + 1 B1 B6  
, (i+1) C1 C6 SRAM(66) 가 가

3 128 Gi, Gi + 1 , B1 B6 가  
C1 C6 가 TFT Q2a .

, Gi가 , Gi + 1 , i  
C1 C6 가 가 , (i+1) C1 C6  
가 가 .

, B1 T , B2 2T  
B3 4T , B4 8T , B T  
5 16T , B6 32T . , 14 , T  
1 1/128 , B 1 (128 - 2)/{(1 + 2 + 4 + 8 + 16  
+ 32) × 1} = 2 .

, 1 2 C1 C6 가 . 3 B  
1 4 5 B2가 . 6 9 B3 .  
10 17 B4가 . 18 33 B5가 . 34 65  
B6 . 66 B1 , ,  
97 128 B6 .

, 14 , 1 2 , . 1  
, PDP 가 . , MSB 가 ( ,  
4 가 , MSB 가 ( ,  
B6 B5) , 1 .

, 1 , 1  
가 , 13 6  
(62) C1 C6 1 EL (62a) 가 , EL

[ 7 ]

7 , 15 , .

15 , 7 4 . 15 ,  
13 3 , B1 B6 , B1 B3 B4 B6 2 ,  
B1 B6 13 ,  
B1 B6 , 13  
15 2 , .

14 가 C1 C6 , 2 3

[ 8]

8 , 16

16 , 8 2 . 16 ,

14 , 3 B1 B3 A11, A21 ,

C1 C8 , 2<sup>3</sup> = 8 , 8

C1 C8 C1, C3, C5, C7 n TFT Q31, Q33, Q35, Q

37 C2, C4, C6, C8 p TFT Q32a, Q34a, Q36a, Q38a

TFT Q81 Q86( )

가 1 8 , 1 ( A)

2 ,

( A) , 가 1

/ 2 ( B), 2

1 ,

( A) , 가 1

/ , 1

3 ( C), 3 ,

(A) , 1 (A)가 , 1  
 , , 1 , 가  
 , , 가  
 (B), , 2 , 2  
 , 1 , 가  
 , , 가 ,  
 , , 2 가 ,  
 , , 가 ,  
 , CPU  
 / 가 RAM(Random Access Memory) ,  
 , RAM , RAM D/A 가 ,  
 가 RAM D/A ,  
 , RAM ,  
 , RAM , SRAM  
 , DRAM ,

, TFT SRAM

, 가

가

(57)

1.

;

(A);

(A)

2

가,

2

2.

(A);

(A)

;

;

(B)

/

(B)

(A)

(B)

3.

(A);

(A)가 , (A)  
;

;

, (C) ,

(A) /

(C)

(C)

4.

(A);

(A)가 , (A)  
;

(A)

5.

(A);

(A) ;

;

(B) ,

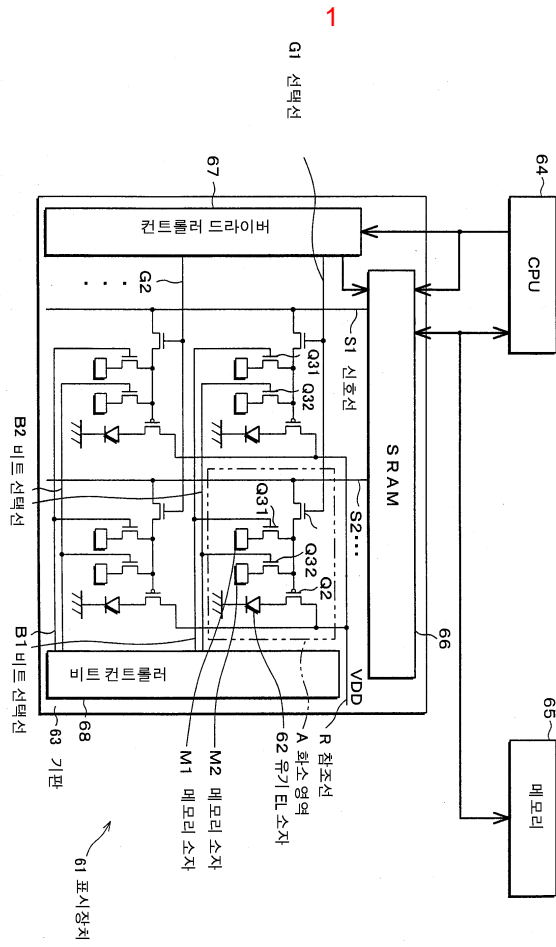
(B)

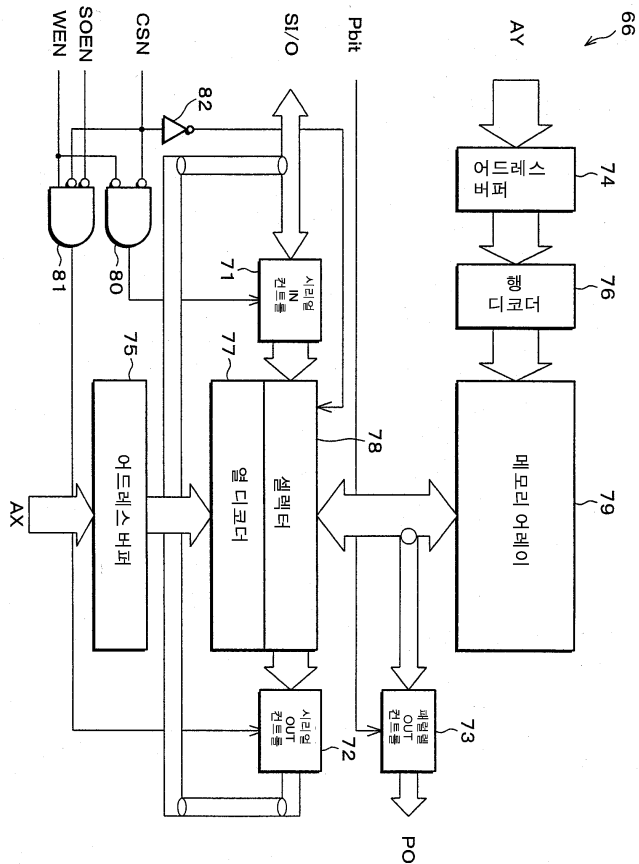
(A)

(B)

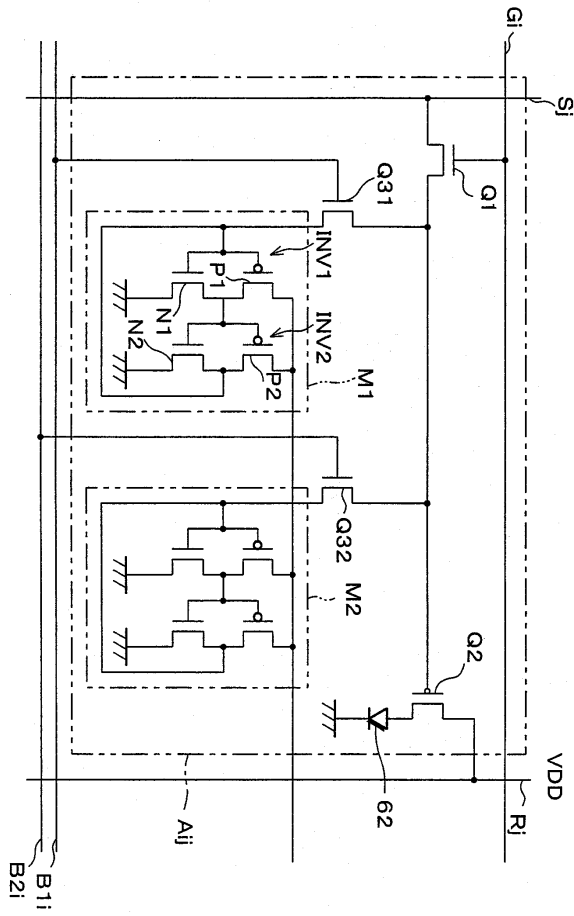
- 6.  
2 , 가 , ,
- 7.  
3 , 가 , ,
- 8.  
4 , 가 , ,
- 9.  
5 , 가 , ,
- 10.  
6 , 2 , , .
- 11.  
7 , 2 , , .
- 12.  
8 , 2 , , .
- 13.  
9 , 2 , , .
- 14.  
2 , , .
- 15.  
3 , , .
- 16.  
4 , , .
- 17.

5 , , .  
18.  
1 , 가 , .  
19.  
2 , 가 , .  
20.  
3 , 가 , .  
21.  
4 , 가 , .  
22.  
5 , 가 , .

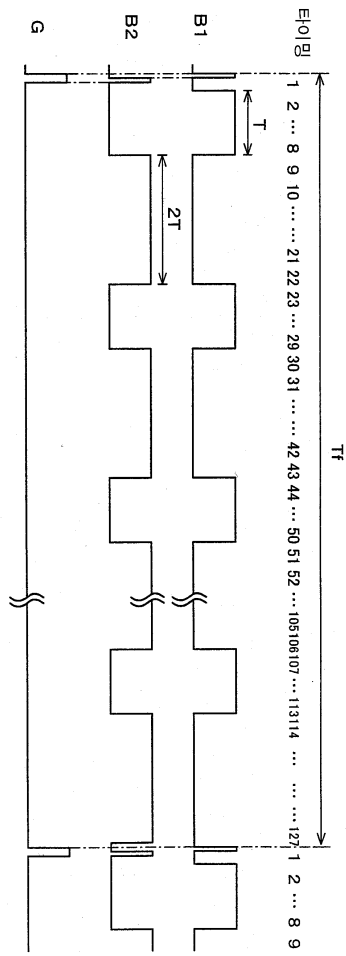




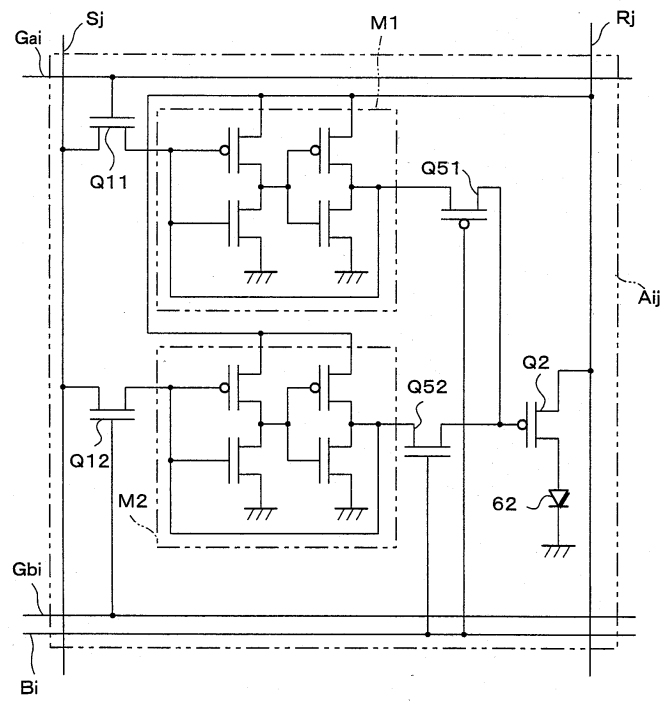
3



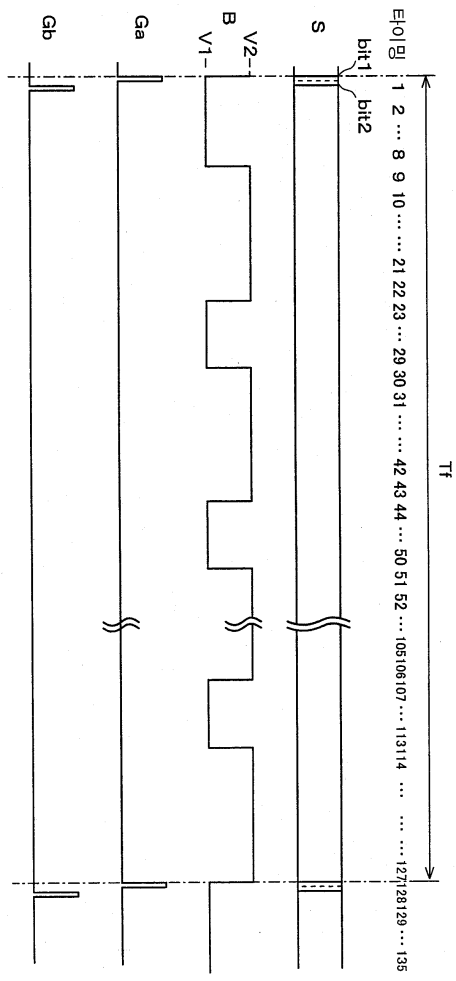
4



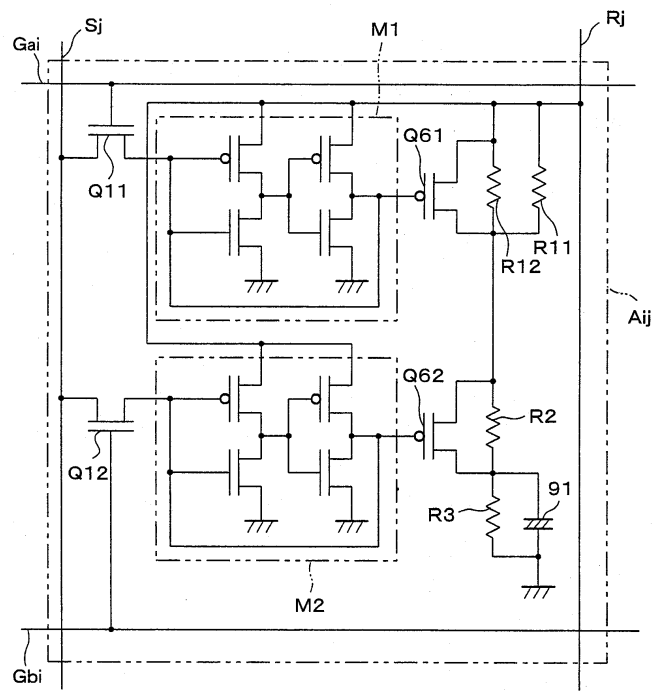
5



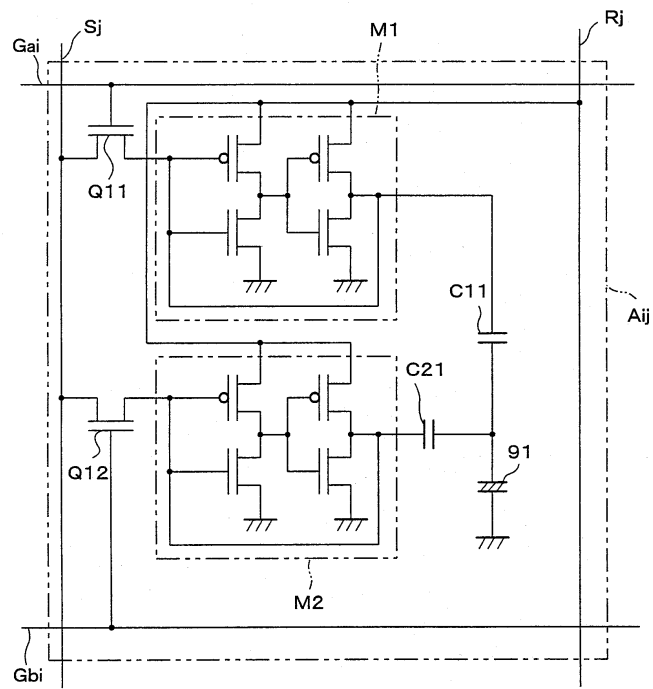
9

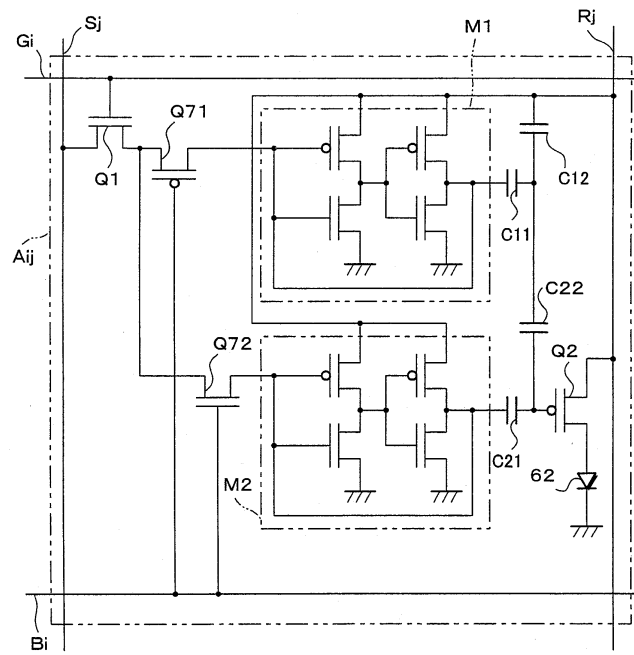


7

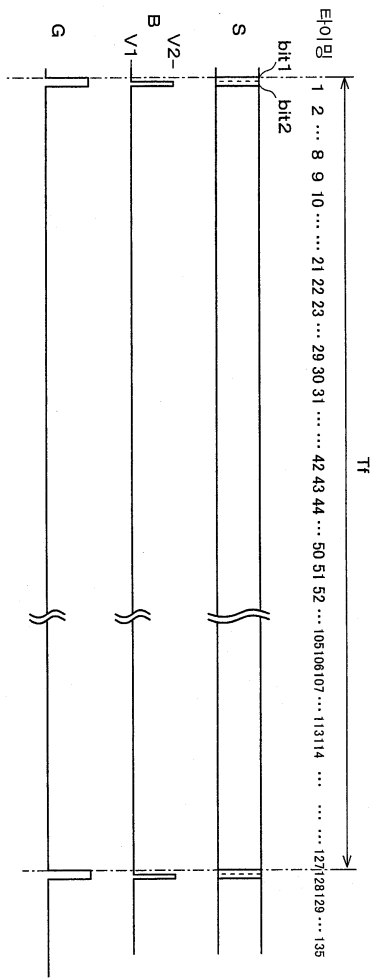


8

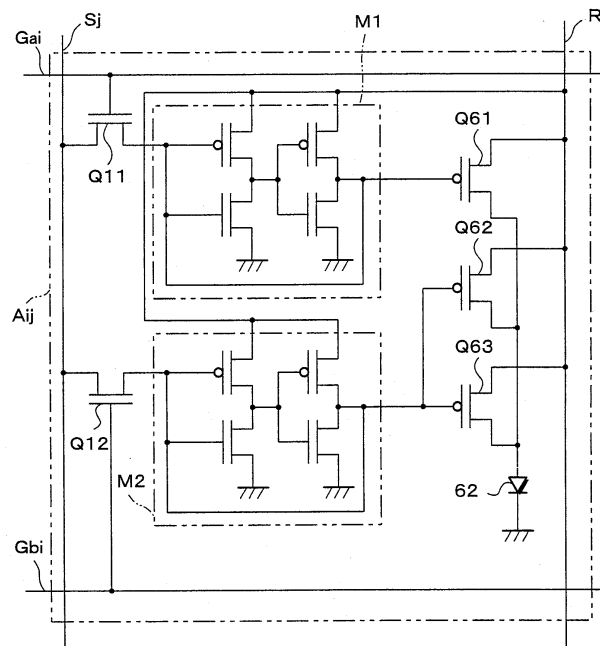




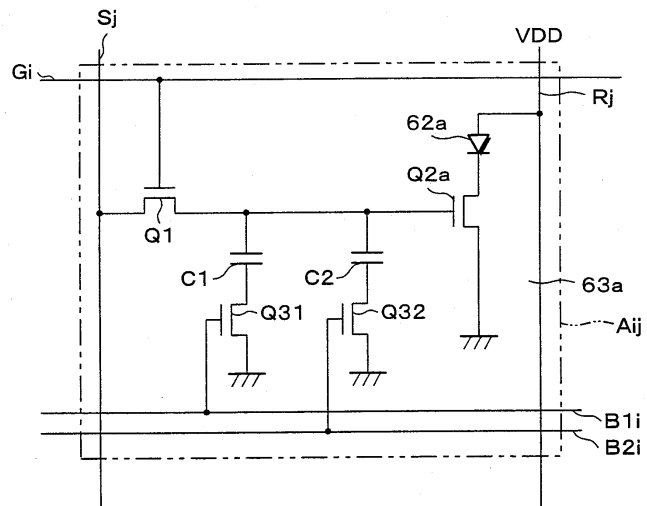
10

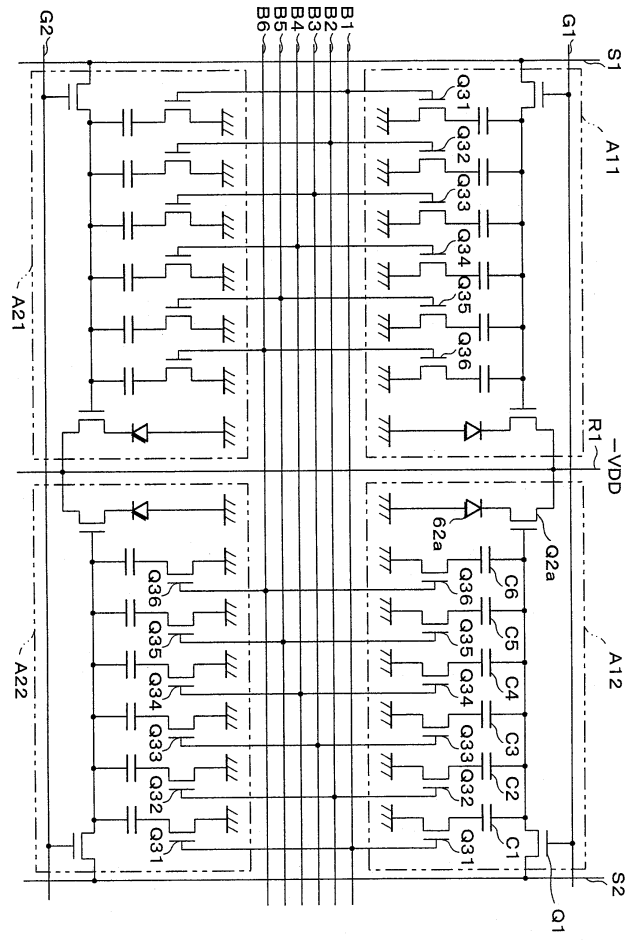


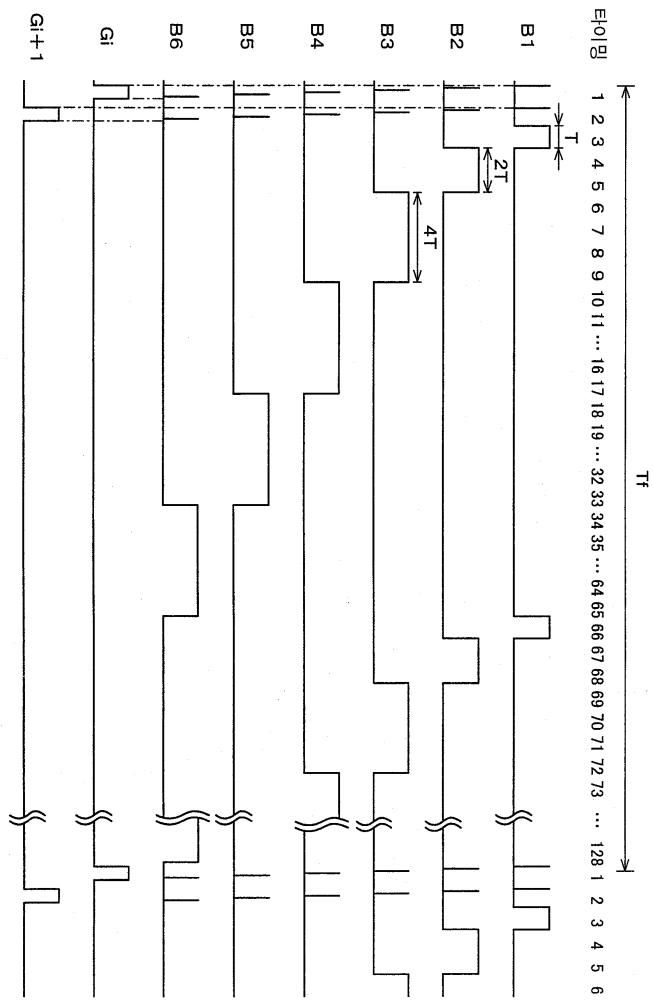
11

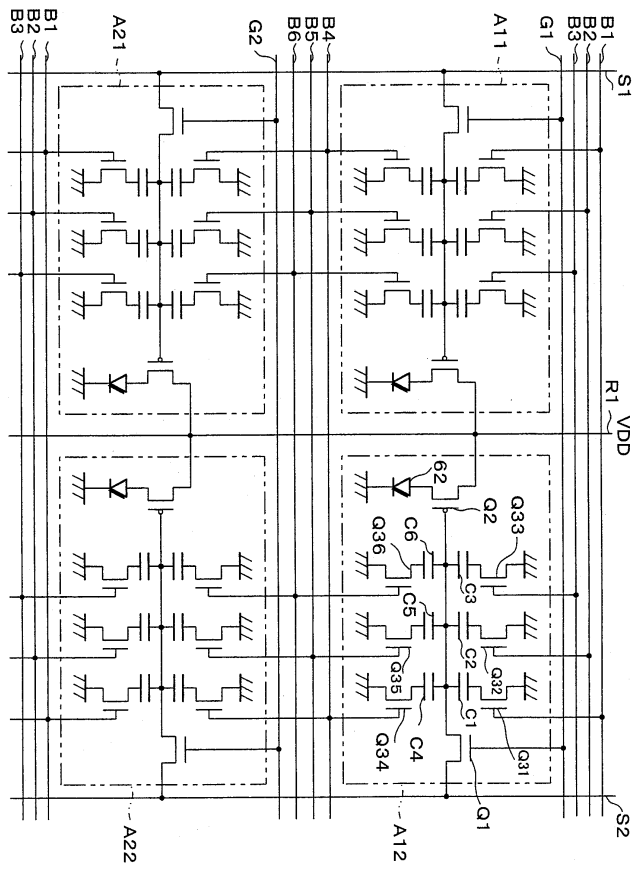


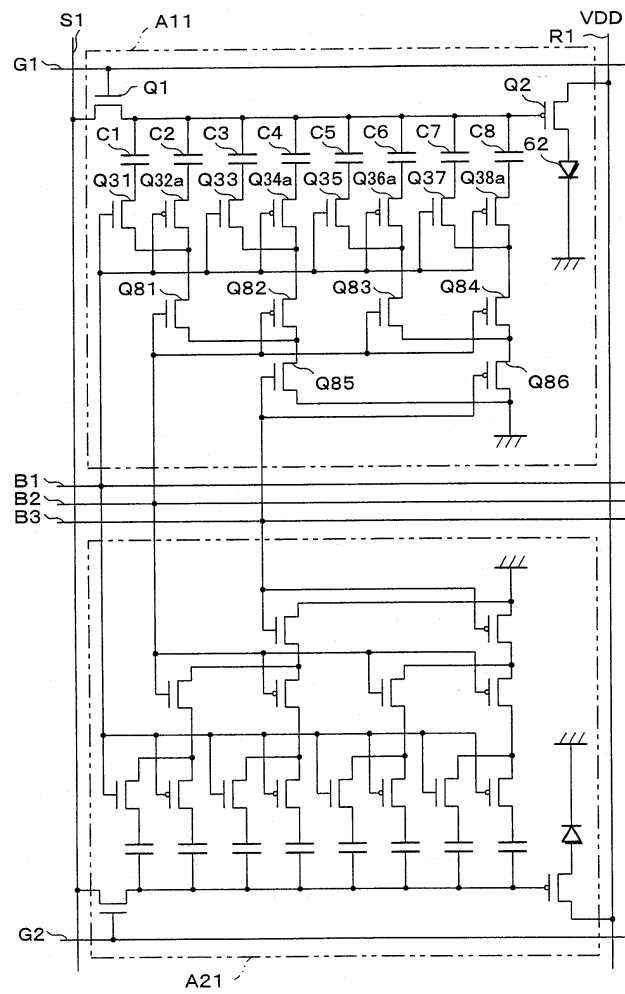
12



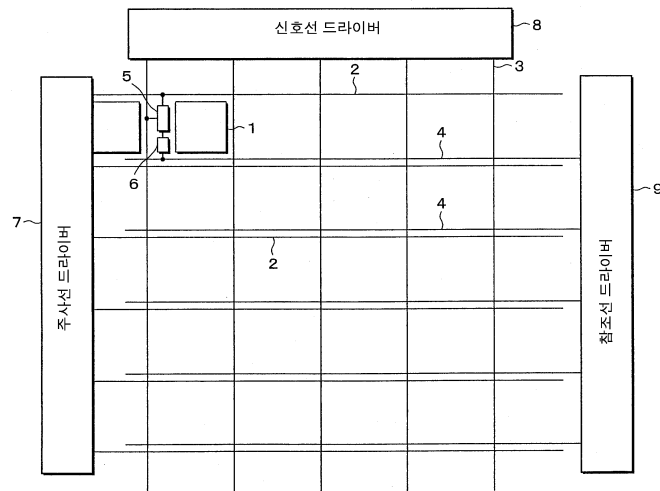




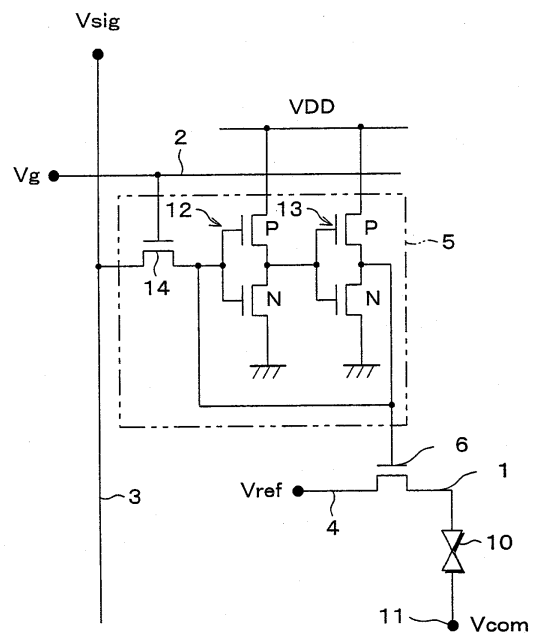




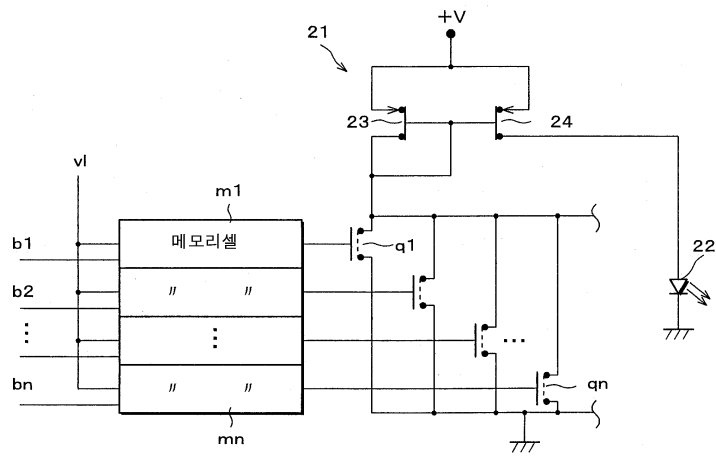
17



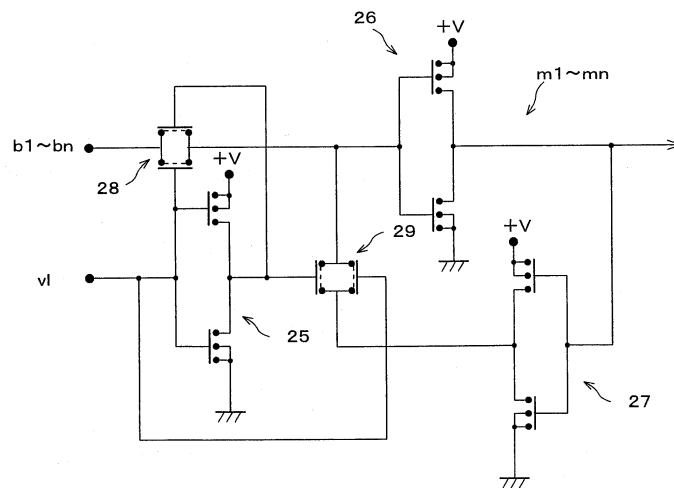
18



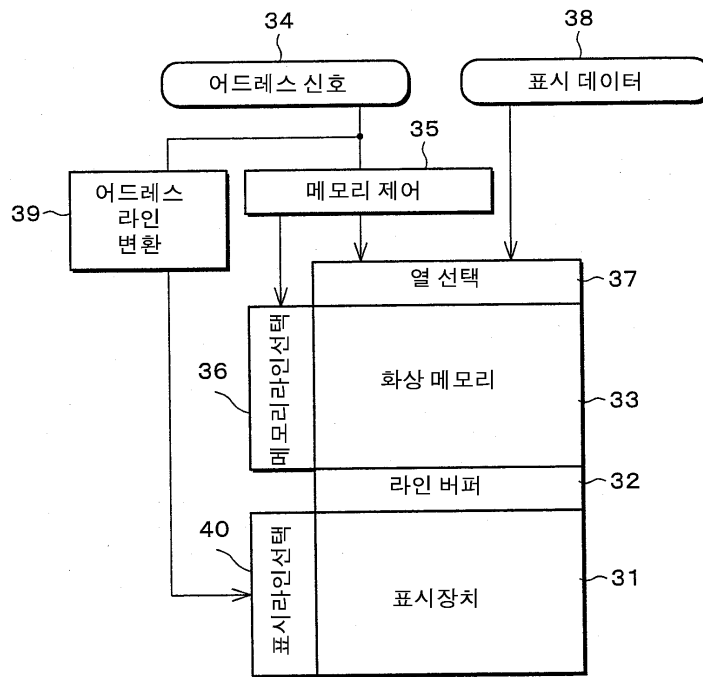
19



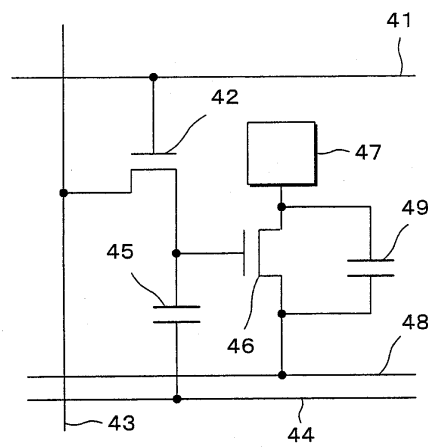
20



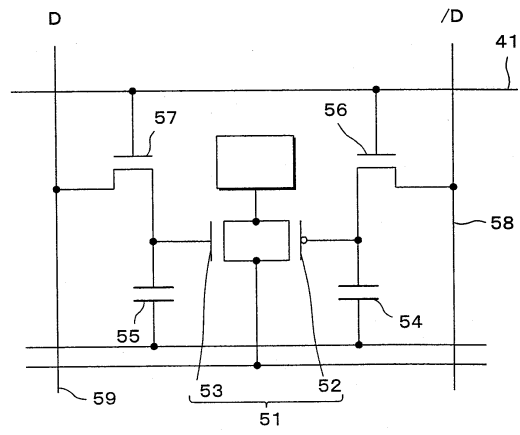
21



22



23



专利名称(译)	显示设备		
公开(公告)号	<a href="#">KR1020020060604A</a>	公开(公告)日	2002-07-18
申请号	KR1020020001401	申请日	2002-01-10
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	NUMAO TAKAJI		
发明人	NUMAO, TAKAJI		
IPC分类号	G09G3/30 G09G3/36 G09G3/22 G02F1/1362 G02F1/133 G09F9/30 G09G3/32 G09G3/20 H01L27/32 G09F9/35		
CPC分类号	G09G2300/0828 G09G3/3258 G09G2300/0857 G09G3/22 G09G3/2022 G09G3/3648		
代理人(译)	LEE, 金泰熙		
优先权	2001003051 2001-01-10 JP 2001153097 2001-05-22 JP		
其他公开文献	KR100417572B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

在显示装置中，当通过选择线选择有源元件 (A) 时，通过存储装置中的有源元件 (A) 记录信号线的数据。数据对应于存储器设备的存储器内容。包括电光器件的有源元件授权有机电致发光显示器中的参考线的电压。以这种方式，在像素处执行存储器维护移动。防止重写相同的数据。以这种方式降低了功耗。为了实现多灰度表达，显示装置减少了装配船和功耗。为了实现上述目的，更具体地说，根据表示存储装置的灰度，它提供了多个。此外，磷时间测量使得有源元件由存储器件单独共享，其控制输入端子与按位Magenstrasse有源元件 (B) 和相应的有源元件 (B) 相等。提供交替选择的位选择线。为选择线的非选择周期写入数据。选择位选择线作为位的权重周期的选择时间。

