



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년09월21일
(11) 등록번호 10-1658671
(24) 등록일자 2016년09월12일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) G09G 3/30 (2006.01)
(21) 출원번호 10-2010-0017033
(22) 출원일자 2010년02월25일
심사청구일자 2015년01월06일
(65) 공개번호 10-2010-0100621
(43) 공개일자 2010년09월15일
(30) 우선권주장
JP-P-2009-053159 2009년03월06일 일본(JP)
(56) 선행기술조사문헌
JP2003229283 A*
JP2008039843 A*
US20060125741 A1*
KR100846984 B1
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
소니 주식회사
일본국 도쿄도 미나토쿠 코난 1-7-1
(72) 발명자
타네다 타카유키
일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사 내
야마모토 데츠로
일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사 내
(뒷면에 계속)
(74) 대리인
최달용

전체 청구항 수 : 총 3 항

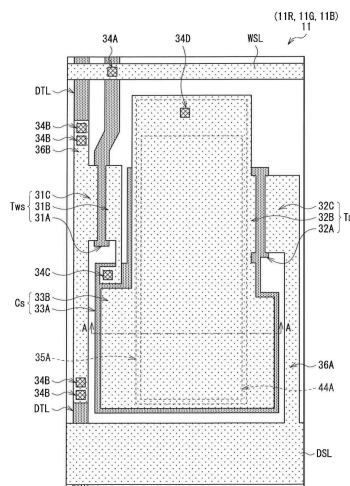
심사관 : 조성수

(54) 발명의 명칭 표시 유닛

(57) 요약

회절 반사를 절감하는 것이 가능한 표시 유닛을 제공한다. 상기 표시 유닛은 유기 EL 소자 및 픽셀 회로를 픽셀마다 갖는 표시부를 포함한다. 상기 픽셀 회로는, 영상 신호를 기록하는 기록용의 제 1의 트랜지스터와, 상기 제 1의 트랜지스터에 의해 기록된 영상 신호에 근거하여 상기 유기 EL 소자를 구동하는 구동용의 제 2의 트랜지스터를 구비한다. 상기 제 2의 트랜지스터는, 게이트, 소스 및 드레인을 구비한다. 상기 유기 EL 소자는, 아노드, 유기층 및 캐소드를 구비한다. 상기 소스 또는 상기 드레인의 상면이, 적어도 상기 아노드 또는 상기 캐소드의 대향 영역에 형성된다.

대 표 도 - 도3



(72) 발명자

우치노 카츠히데

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사
내

세오 유키

일본국 도쿄도 시나가와구 니시고탄다 3-9-17 소니
엔지니어링 가부시끼가이샤 내

명세서

청구범위

청구항 1

유기 EL 소자 및 픽셀 회로를 픽셀마다 갖는 표시부를 구비하고,

상기 픽셀 회로는, 영상 신호를 기록하는 기록용의 제 1의 트랜지스터와, 상기 제 1의 트랜지스터에 의해 기록된 영상 신호에 근거하여 상기 유기 EL 소자를 구동하는 구동용의 제 2의 트랜지스터를 구비하고,

상기 제 2의 트랜지스터는, 게이트, 소스 및 드레인을 구비하고,

상기 유기 EL 소자는, 아노드, 유기층 및 캐소드를 구비하고,

상기 소스 또는 상기 드레인의 상면이, 평탄면으로 이루어져 있으며, 적어도 상기 아노드 또는 상기 캐소드의 대향 영역에 형성됨과 함께, 상기 대향 영역보다도 크게 형성되어 있으며,

상기 표시부는, 상기 게이트와 상기 소스 또는 상기 드레인 사이에 접속된 유지 용량을 상기 픽셀마다 구비하며,

상기 유지 용량은, 상기 소스 또는 상기 드레인 중, 상기 소스 또는 상기 드레인의 상면이 적어도 상기 아노드 또는 상기 캐소드의 대향 영역에 형성됨과 함께, 상기 대향 영역보다도 크게 형성되어 있는 쪽과 상기 게이트에 의해 형성되어 있는 것을 특징으로 하는 표시 유닛.

청구항 2

제 1항에 있어서,

상기 소스 또는 상기 드레인은, 연속한 만곡면을 포함하는 장변부를 더 갖는 것을 특징으로 하는 표시 유닛.

청구항 3

제 1항에 있어서,

상기 소스 또는 상기 드레인은, 연속한 만곡면을 포함하는 단변부를 더 갖는 것을 특징으로 하는 표시 유닛.

청구항 4

삭제

발명의 설명

기술 분야

[0001] 본 발명은, 유기 EL (electro luminescence) 소자를 구비하는 표시 유닛에 관한 것이다.

배경 기술

[0002] 근래, 화상 표시를 행하는 표시 유닛의 분야에서는, 픽셀의 발광 소자로서, 흐르는 전류치에 따라 발광 휘도가 변하는 전류 구동형의 광학 소자, 예를 들면 유기 EL 소자를 이용한 표시 유닛이 개발되어, 상품화가 진행되고 있다(예를 들면, 일본 특개 2008-083272호 참조).

[0003] 유기 EL 소자는, 액정 소자 등과 다르게 자발광 소자이다. 그 때문에, 유기 EL 소자를 포함하는 표시 유닛(유기 EL 표시 유닛)에서는, 광원(백라이트)이 필요 없기 때문에, 광원을 필요로 하는 액정 표시 유닛과 비교하여 화상의 시인성이 높고, 소비 전력이 낮고, 또한 소자의 응답 속도가 빠르다.

[0004] 유기 EL 표시 유닛에서는, 액정 표시 유닛과 마찬가지로 그 구동 방식으로서 단순(패시브) 매트릭스 방식과 액티브 매트릭스 방식이 있다. 전자는, 구조가 단순한 것이지만, 대형이면서 고정밀의 표시 유닛의 실현이 어려운 등의 문제가 있다. 그 때문에, 현재는, 액티브 매트릭스 방식의 개발이 변창하게 행해지고 있다. 이 방식은, 픽

셀마다 배치한 발광 소자에 흐르는 전류를, 발광 소자마다 설치한 구동 회로 내에 설치한 능동 소자(일반적으로는 TFT(Thin Film Transistor; 박막 트랜지스터))에 의해 제어하는 것이다.

[0005] 도 14는, 일반적인 유기 EL 표시 유닛의 대략 구성을 나타낸 것이다. 도 14에 기재된 표시 유닛(100)은, 복수의 픽셀(120)이 매트릭스 모양으로 배치된 표시부(110)와, 각 픽셀(120)을 구동하는 구동부(수평 구동 회로(130), 기록 주사 회로(140) 및 전원 주사 회로(150))를 구비하고 있다.

[0006] 각 픽셀(120)은, 적색용의 픽셀(120R), 녹색용의 픽셀(120G) 및 청색용의 픽셀(120B)로 구성된다. 픽셀(120R, 120G, 120B)은, 도 15, 도 16에 나타낸 바와 같이, 유기 EL 소자(121)(유기 EL 소자(121R, 121G, 121B)) 및 그것에 접속된 픽셀 회로(122)에 의해 구성되고 있다. 또한, 도 15는, 픽셀(120R, 120G, 120B)의 회로 구성을 나타낸 것이다. 도 16은, 픽셀(120R, 120G, 120B)의 레이아웃을 나타낸 것이다.

[0007] 픽셀 회로(122)는, 샘플링용의 트랜지스터(T_{WS}), 유지 용량(C_s), 구동용의 트랜지스터(T_{Dr})에 의해 구성된 것이고, 2Tr1C의 회로 구성으로 되어 있다. 기록 주사 회로(140)로부터 인출된 게이트선(WSL)은 행방향으로 연재되고, 콘택트(126A)를 통해, 트랜지스터(T_{WS})의 게이트(123A)에 접속되어 있다.

[0008] 전원 주사 회로(150)로부터 인출된 드레인선(DSL)도 행방향으로 연재되고, 인출 배선(128A)을 통해, 트랜지스터(T_{Dr})의 드레인(124C)에 접속되어 있다. 또, 수평 구동 회로(130)로부터 인출된 신호선(DTL)은 열방향으로 연재되고, 콘택트(126B) 및 인출 배선(128B)을 통해 트랜지스터(T_{WS})의 드레인(123C)에 접속되어 있다. 트랜지스터(T_{WS})의 소스(123B)는, 콘택트(126C)를 통해 구동용의 트랜지스터(T_{Dr})의 게이트(124A)와, 유지 용량(C_s)의 일단(단자(125A))에 접속되어 있다. 트랜지스터(T_{Dr})의 소스(124B)와 유지 용량(C_s)의 다른 일단(단자(125B))이, 콘택트(126D)를 통해 유기 EL 소자(121R, 121G, 121B)(이하, 유기 EL 소자(121R 등)이라고 생략한다.)의 아노드(127A)에 접속되어 있다. 유기 EL 소자(121R 등)의 캐소드(127B)는, 그라운드선(GND)에 접속되어 있다.

발명의 내용

해결하려는 과제

[0009] 도 17은, 도 12의 A-A선을 따른 단면 구성을 나타낸 것이다. 각 픽셀(120)은, 도 16의 A-A선에 대응하는 부분에서, 기관(111) 위에, 게이트(124A)(단자(125A)), 게이트 절연막(112), 소스(124B)(단자(125B)), 절연 보호막(113), 절연 평탄화막(114), 개구 규정 절연막(115), 유기 EL 소자(121) 및 절연 보호막(116)을 갖고 있다. 유기 EL 소자(121R 등)의 아노드(127A)의 바로 아래에는, 예를 들면 막두께가 $1\mu\text{m}$ 정도의 소스(124B)(단자(125B))가 존재하고 있고, 이것에 의해 아노드(127A)에 요철이 생기는 것을 방지할 목적으로, 절연 평탄화막(114)이 형성되어 있다.

[0010] 그러나, 실제로는, 도 17에 나타낸 바와 같이, 소스(124B)(단자(125B))에 기인하여, 아노드(127A)에 예를 들면 $0.3\sim 0.4\mu\text{m}$ 정도의 요철(127D)이 생기고 있다. 이 요철(127D)은, 소스(124B)(단자(125B))의 형상을 반영하고 있고, 열방향으로 길게 연재되어 있다. 그 때문에, 외광(L)이 아노드(127A)에 입사한 때에, 이 요철(127D)에서 회절 반사하기 때문에, 그 반사광이 관찰자(도시하지 않고)에 보이게 되고, 화질이 저하되어 버린다는 문제가 있다.

[0011] 본 발명은 상기 문제점을 감안하여 이루어진 것으로, 회절 반사를 절감하는 것이 가능한 표시 유닛을 제공하는 것에 있다.

과제의 해결 수단

[0012] 본 발명의 일 실시의 형태에 따르면, 유기 EL 소자 및 픽셀 회로를 픽셀마다 갖는 표시부를 포함하는 제 1의 표시 유닛이 제공된다. 상기 픽셀 회로는, 영상 신호를 기록하는 기록용의 제 1의 트랜지스터와, 상기 제 1의 트랜지스터에 의해 기록된 영상 신호에 근거하여 상기 유기 EL 소자를 구동하는 구동용의 제 2의 트랜지스터를 구비한다. 상기 제 2의 트랜지스터는, 게이트, 소스 및 드레인을 구비한다. 상기 유기 EL 소자는, 아노드, 유기층 및 캐소드를 구비한다. 상기 소스 또는 상기 드레인의 상면이, 적어도 상기 아노드 또는 상기 캐소드의 대향 영역에 형성된다.

[0013] 본 발명의 제 1의 표시 유닛에서는, 제 2의 트랜지스터의 소스 또는 드레인의 상면이, 적어도 유기 EL 소자의 아노드 또는 캐소드와의 대향 영역에 형성되어 있다. 이것에 의해, 소스 또는 드레인의 단부에 대응하는 단차가

아노드 또는 캐소드의 바로 아래에는 존재하지 않고, 아노드 또는 캐소드는 평탄면 상에 형성되어 있다.

[0014] 본 발명의 일 실시의 형태에 따르면, 유기 EL 소자 및 픽셀 회로를 픽셀마다 갖는 표시부를 포함하는 표시 유닛이 제공된다. 상기 픽셀 회로는, 영상 신호를 기록하는 기록용의 제 1의 트랜지스터와, 상기 제 1의 트랜지스터에 의해 기록된 영상 신호에 근거하여 상기 유기 EL 소자를 구동하는 구동용의 제 2의 트랜지스터를 구비한다. 상기 제 2의 트랜지스터는, 게이트, 소스 및 드레인을 구비한다. 상기 유기 EL 소자는, 아노드, 유기층 및 캐소드를 구비한다. 상기 소스 또는 상기 드레인은, 연속한 만곡면을 포함하는 장변부를 갖는다.

[0015] 본 발명의 제 2의 표시 유닛에서는, 제 2의 트랜지스터의 소스 또는 드레인이, 연속한 만곡면을 포함한 장변부를 갖고 있다. 이것에 의해, 유기 EL 소자의 아노드 또는 캐소드에는, 소스 또는 드레인의 장변부에 형성된 연속한 만곡면에 대응하는 요철이 형성되어 있다.

[0016] 본 발명의 실시의 형태의 제 1 및 제 2의 표시 유닛에서, 상기 표시부는, 상기 게이트와 상기 소스 또는 상기 드레인 사이에 접속된 유지 용량을 상기 픽셀마다 구비한다. 이 경우, 상기 유지 용량은, 상기 소스 또는 상기 드레인의 상면이 적어도 상기 아노드 또는 상기 캐소드와 상기 게이트에 대향하는 영역에 형성되는 상기 소스 또는 상기 드레인으로 구성될 수 있다.

발명의 효과

[0017] 본 발명의 제 1의 표시 유닛에 의하면, 제 2의 트랜지스터의 소스 또는 드레인의 상면을, 적어도 유기 EL 소자의 아노드 또는 캐소드와의 대향 영역에 형성하도록 했다. 이것에 의해, 외광이 아노드 또는 캐소드에 입사할 때에, 회절 반사를 절감할 수 있다. 그 결과, 회절 반사에 기인하는 화질의 저하를 억제할 수 있다.

[0018] 본 발명의 제 2의 표시 유닛에 의하면, 제 2의 트랜지스터의 소스 또는 드레인에, 연속한 만곡면을 포함한 장변부를 설치하도록 했다. 이것에 의해, 외광이 아노드 또는 캐소드에 입사할 때에, 일정 방향으로 회절 반사가 생기는 것을 절감할 수 있다. 그 결과, 회절 반사에 기인하는 화질의 저하를 억제할 수 있다.

[0019] 본 발명의 다른 목적, 이점 및 특징은 첨부된 도면과 연계한 하기의 설명으로부터 더욱 명확해질 것이다.

도면의 간단한 설명

[0020] 도 1은 본 발명의 제 1의 실시의 형태에 관한 표시 유닛의 대략 구성도.

도 2는 도 1의 픽셀의 회로 구성도.

도 3은 도 1의 픽셀의 레이아웃도.

도 4는 도 3의 픽셀의 단면 구성도.

도 5는 도 1의 픽셀의 일 변형예의 레이아웃도.

도 6은 본 발명의 제 2의 실시의 형태에 관한 표시 유닛에 포함된 픽셀의 레이아웃도.

도 7은 도 6의 픽셀의 단면 구성도.

도 8은 상기 각 실시의 형태의 표시 유닛을 포함하는 모듈의 대략 구성을 나타내는 평면도.

도 9는 상기 실시의 형태의 표시 유닛의 제 1의 적용예의 외관을 나타내는 사시도.

도 10의 A는 제 2의 적용예의 바깥쪽에서 보였던 외관을 나타내는 사시도, B는 이면에서 본 외관을 나타내는 사시도.

도 11은 제 3의 적용예의 외관을 나타내는 사시도.

도 12는 제 4의 적용예의 외관을 나타내는 사시도.

도 13의 A는 제 5의 적용예가 열린 상태의 정면도, B는 그 측면도, C는 닫힌 상태의 정면도, D는 좌측면도, E는 우측면도, F는 상면도, G는 하면도.

도 14는 종래의 표시 유닛의 대략 구성도.

도 15는 도 10의 픽셀의 회로 구성도.

도 16은 도 10의 픽셀의 레이아웃도.

도 17은 도 16의 픽셀의 단면 구성도.

발명을 실시하기 위한 구체적인 내용

- [0021] 이하, 발명을 실시하기 위한 형태에 관하여, 도면을 참조하여 상세히 설명하다. 또한, 설명은 이하의 순서로 행한다.
- [0022] 1. 제 1의 실시의 형태(소스의 면적이 크다)
- [0023] 2. 변형예
- [0024] 3. 제 2의 실시의 형태(캐소드의 단부에, 연속한 만곡면을 포함한다)
- [0025] 4. 변형예
- [0026] 5. 모듈 및 적용예
- [0027] 1. 제 1의 실시의 형태
- [0028] 도 1은, 본 발명의 제 1의 실시의 형태에 관계된 표시 유닛(1)의 전체 구성의 일 예를 나타낸 것이다. 이 표시 유닛(1)은, 예를 들면, 유리, 실리콘(Si)웨이퍼 또는 수지 등으로 된 기판(40)(후술) 위에, 표시부(10)와, 표시부(10)의 주변에 형성된 주변 회로부(20)(구동부)를 구비하고 있다.
- [0029] 표시부(10)
- [0030] 표시부(10)는, 복수의 픽셀(11)을 표시부(10)의 전면에 걸쳐 매트릭스 모양으로 배치한 것이고, 외부에서 입력된 영상 신호(20a)에 근거한 화상을 액티브 매트릭스 구동에 의해 표시하는 것이다. 각 픽셀(11)은, 적색용의 픽셀(11R)과, 녹색용의 픽셀(11G)와, 청색용의 픽셀(11B)을 포함하고 있다.
- [0031] 도 2는, 픽셀(11R, 11G, 11B)의 회로 구성의 일 예를 나타낸 것이다. 도 3은, 픽셀(11R, 11G, 11B)의 레이아웃을 나타낸 것이다. 픽셀(11R, 11G, 11B) 안에는, 도 2에 나타낸 바와 같이, 유기 EL 소자(12R, 12G, 12B)(발광 소자)와, 픽셀 회로(13)가 마련되어 있다.
- [0032] 픽셀 회로(13)는, 트랜지스터(T_{WS})(제 1의 트랜지스터)와, 트랜지스터(T_{Dr})(제 2의 트랜지스터)와, 트랜지스터(T_{Dr})의 게이트-소스 사이에 접속된 유지 용량(C_s)을 포함하여 구성된 것이고, 2Tr1C의 회로 구성으로 되어 있다. 트랜지스터(T_{WS})는, 영상 신호를 기록하는 기록용의 트랜지스터이다. 트랜지스터(T_{Dr})는, 트랜지스터(T_{WS})에 의해 기록된 영상 신호에 근거하여 유기 EL 소자(12R, 12G, 12B)(이하, 유기 EL 소자(12)라고 총칭한다)를 구동하는 구동용의 트랜지스터이다. 트랜지스터(T_{WS} , T_{Dr})는, 예를 들면, n 채널 MOS 형의 박막 트랜지스터(TFT(Thin Film Transistor))에 의해 형성되어 있다.
- [0033] 주변 회로부(20)
- [0034] 변 회로부(20)는, 타이밍 제어 회로(21)와, 수평 구동 회로(22)와, 기록 주사 회로(23)와, 전원 주사 회로(24)를 갖고 있다. 타이밍 제어 회로(21)는, 표시 신호 생성 회로(21A)와, 표시 신호 유지 제어 회로(21B)를 포함하고 있다. 또, 주변 회로부(20)에는, 게이트선(WSL)과, 드레인선(DSL)과, 신호선(DTL)과, 그라운드선(GND)이 마련되어 있다. 또한, 그라운드 선은, 그라운드에 접속된 것이고, 그라운드에 접속된 때에 그라운드 전압(참조 전압)으로 된다.
- [0035] 표시 신호 생성 회로(21A)는, 외부에서 입력된 영상 신호(20a)에 근거하여, 예를 들면 1화면마다(1 필드의 표시마다) 표시부(10)에 표시하기 위한 표시 신호(21a)를 생성하는 것이다.
- [0036] 표시 신호 유지 제어 회로(21B)는, 표시 신호 생성 회로(21A)로부터 출력된 표시 신호(21a)를 1화면마다(1 필드의 표시마다), 예를 들면 SRAM 등(Static Random Access Memory)으로부터 구성된 필드 메모리에 격납하여 유지하는 것이다. 이 표시 신호 유지 제어 회로(21B)는 또, 각 픽셀(11)을 구동하는 수평 구동 회로(22), 기록 주사 회로(23) 및 전원 주사 회로(24)가 연동하여 동작하도록 제어하는 역할도 하고 있다. 구체적으로는, 표시 신호 유지 제어 회로(21B)는, 기록 주사 회로(23)에 대해서는 제어 신호(21b)를, 전원 주사 회로(24)에 대해서는 제어 신호(21c)를, 표시 신호 구동 회로(21C)에 대해서는 제어 신호(21d)를 각각 출력하게 되어 있다.

- [0037] 수평 구동 회로(22)는, 표시 신호 유지 제어 회로(21B)로부터 출력된 제어 신호(21d)에 따른 전압을 출력할 수 있다. 구체적으로는, 수평 구동 회로(22)는, 표시부(10)의 각 픽셀(11)에 접속된 신호선(DTL)을 통해 기록 주사 회로(23)에 의해 선택된 픽셀(11)에 소정의 전압을 공급하게 되어 있다.
- [0038] 기록 주사 회로(23)는, 표시 신호 유지 제어 회로(21B)로부터 출력된 제어 신호(21b)에 따른 전압을 출력할 수 있다. 구체적으로는, 기록 주사 회로(23)는, 표시부(10)의 각 픽셀(11)에 접속된 게이트선(WSL)을 통해 구동 대상의 픽셀(11)에 소정의 전압을 공급하고, 샘플링용의 트랜지스터(T_{WS})를 제어하게 되어 있다.
- [0039] 전원 주사 회로(24)는, 표시 신호 유지 제어 회로(21B)로부터 출력된 제어 신호(21c)에 따른 전압을 출력할 수 있다. 구체적으로는, 전원 주사 회로(24)는, 표시부(10)의 각 픽셀(11)에 접속된 드레인선(DSL)을 통해 구동 대상의 픽셀(11)에 소정의 전압을 공급하고, 유기 EL 소자(12R 등)의 발광 및 소등을 제어하게 되어 있다.
- [0040] 레이아웃
- [0041] 다음에, 도 2, 도 3을 참조하여, 각 구성 요소의 접속 관계에 관하여 설명한다. 기록 주사 회로(23)로부터 인출된 게이트선(WSL)은, 행방향으로 연재되고, 콘택트(34A)를 통해 이용하고, 트랜지스터(T_{WS})의 게이트(31A)에 접속되어 있다. 전원 주사 회로(24)로부터 인출된 드레인선(DSL)도 행방향으로 연재되고, 인출 배선(36A)을 통해 트랜지스터(T_{Dr})의 드레인(32C)에 접속되어 있다. 또, 수평 구동 회로(22)로부터 인출된 신호선(DTL)은 열방향으로 연재되고, 콘택트(34B) 및 인출 배선(36B)을 통해 트랜지스터(T_{WS})의 드레인(31C)에 접속되어 있다. 트랜지스터(T_{WS})의 소스(31B)는 구동용의 트랜지스터(T_{Dr})의 게이트(32A)와, 유지 용량(C_s)의 일단(단자(33A))에 접속되어 있다. 트랜지스터(T_{Dr})의 소스(32B)와 유지 용량(C_s)의 다른 일단(단자(33B))이, 콘택트(34D)를 통해 유기 EL 소자(12)의 아노드(35A)에 접속되어 있다. 유기 EL 소자(12)의 캐소드(35B)는, 그라운드선(GND)에 접속되어 있다.
- [0042] 단면 구성
- [0043] 도 4는, 도 3의 A-A선을 따른 단면 구성을 나타낸 것이다. 각 픽셀(11)은, 도 3의 A-A선에 대응하는 부분에서, 기판(40) 위에, 게이트(32A)(단자(33A)), 게이트 절연막(41), 소스(32B)(단자(33B)), 절연 보호막(42), 절연 평탄화막(43), 유기 EL 소자(12), 개구 규정 절연막(44) 및 절연 보호막(45)을 갖고 있다.
- [0044] 게이트(32A)(단자(33A))는, 기판(40)의 표면에 형성되어 있고, 대체로, 후술의 EL 개구부(44A)와의 대향 영역을 포함하는 영역에 형성되어 있다. 또한, 도 3에는, 게이트(32A)(단자(33A))가, EL 개구부(44A) 중 상부를 제외한 영역과의 대향 영역을 포함하는 영역에 형성되어 있는 경우가 예시되어 있다. 게이트 절연막(41)은, 게이트(32A)(단자(33A))를 포함하는 기판(40) 표면 전체를 덮고 있다. 또한, 게이트(32A)는 극히 얇은 것으로, 게이트 절연막(41)에는, 게이트(32A)에 기인하는 요철은 실질적으로 존재하고 있지 않다. 즉, 게이트 절연막(41)의 상면은, 광학적으로는 평탄면과 동등하다.
- [0045] 소스(32B)(단자(33B))는, 게이트 절연막(41)과 절연 보호막(42) 사이에 형성되어 있다. 소스(32B)의 상면(32B-1)(단자(33B)의 상면 33B-1)은 평탄면이고, 적어도 아노드(35A)와의 대향 영역에 형성되어 있다. 또한, 후술하는 바와 같이, 아노드(35A)의 상면의 일부가 EL 개구부(44A)에 상당하고 있기 때문에, 상면(32B-1)(33B-1)은, EL 개구부(44A)와의 대향 영역을 포함하는 영역에 형성되어 있다.
- [0046] 절연 보호막(42)은, 게이트 절연막(41) 및 소스(32B)(단자(33B))의 표면 전체를 덮고 있다. 절연 보호막(42)은, 게이트 절연막(41) 및 소스(32B)(단자(33B))의 표면을 따라 형성되어 있기 때문에, 소스(32B)(단자(33B))의 단부에 대응하는 단차(42A)를 갖고 있다. 이 단차(42A)는, 아노드(35A)와의 비대향 영역에 형성되어 있고, 절연 보호막(42)의 상면 중 적어도 아노드(35A)와의 대향 영역은, 평탄면으로 되어 있다.
- [0047] 절연 평탄화막(43)은, 소스(32B)(단자(33B))의 바탕을 평탄화하는 것을 목적으로 설치된 것으로, 절연 보호막(42)의 표면 전체를 덮고 있다. 절연 평탄화막(43)은, 예를 들면, 단차(42A)에 대응하는 부위에, 단차(42A)의 높이의 반 이하 정도의 높이의 단차(43A)를 갖고 있다. 이 단차(43A)는, 아노드(35A)와의 비대향 영역에 형성되어 있고, 절연 평탄화막(43)의 상면 중 적어도 아노드(35A)와의 대향 영역은 평탄면으로 되어 있다.
- [0048] 유기 EL 소자(12)는, 예를 들면, 아노드(35A)(아노드), 유기층(35C) 및 캐소드(35B)(음극)가 기판(40) 측에서 순서대로 적층된 구성을 갖고 있다. 유기층(35C)은, 예를 들면, 아노드(35A) 측에서 순서대로, 정공 주입 효율을 높인 정공 주입층과, 발광층으로의 정공 수송 효율을 높인 정공 수송층과, 전자와 정공과의 재결합에 의한 발광을 발생시키는 발광층과, 발광층에의 전자 수송 효율을 높인 전자 수송층을 적층하여 이루어진 적층 구조를

갖고 있다. 아노드(35A)는, 절연 평탄화막(43) 중 단차(43A)로 둘러싸인 부분의 표면(평탄 면) 위에 형성되어 있다. 그 때문에, 아노드(35A)에는, 단차(42A, 43A)에 대응하는 요철은 존재하지 않고, 아노드(35A)는, 절연 평탄화막(43)이 평탄면을 따른 평탄한 막으로 되어 있다. 캐소드(35B)는, 적어도 유기층(35C)의 상면에 접하여 형성되어 있고, 예를 들면, 유기층(35C) 및 개구 규정 절연막(44)의 표면 전체를 덮고 있다.

[0049] 개구 규정 절연막(44)은, 유기 EL 소자(12)의 아노드(35A)와 동일면 내에 형성되어 있고, 아노드(35A)에 대응하는 개구(EL 개구부(44A))를 갖고 있다. EL 개구부(44A)는, 아노드(35A)의 상면과의 대향 영역의 일부에 형성되어 있고, 개구 규정 절연막(44)이, 아노드(35A)의 외연(주연)을 덮고 있다. 즉, EL 개구부(44A)의 바닥면에는, 아노드(35A)의 상면의 일부만이 노출하고 있고, 유기층(35C)은, 아노드(35A)의 상면중 EL 개구부(44A)의 바닥면에 노출하고 있는 부분과 접하고 있다.

[0050] 절연 보호막(45)은, 캐소드(35B)의 표면 전체를 덮고 있다. 절연 보호막(45)은, 유기 EL 소자(12)에서 발광한 빛에 대해 투명한 재료에 의해 형성되어 있다. 그 때문에, 절연 보호막(45)은, 유기 EL 소자(12)의 발광광뿐만 아니라, 유기 EL 소자(12)의 발광광과 공통된 파장대의 외광도 투과하는 것이 가능하다.

[0051] 동작 및 효과

[0052] 본 실시의 형태의 표시 유닛(1)에서는, 각 픽셀(11)의 픽셀 회로(13)가 온 오프 제어되고, 각 픽셀(11)의 유기 EL 소자(12)에 구동 전류가 주입되는 것에 의해, 정공과 전자가 재결합하여 발광이 일어난다. 이 빛은, 아노드(35A)와 캐소드(35B) 사이에서 다중 반사하고, 캐소드(35B)를 투과하여 외부로 취출된다. 그 결과, 표시부(10)에 화상이 표시된다.

[0053] 그런데, 종래의 표시 유닛에서는, 예를 들면, 도 17에 나타낸 바와 같이, 유기 EL 소자(121R 등)의 아노드(127A)의 바로 아래에, 막두께가 $1\mu\text{m}$ 정도의 소스(124B)(단자(125B))가 존재하고 있고, 그것에 기인하여, 아노드(127A)에 $0.3\sim 0.4\mu\text{m}$ 정도의 요철(127D)이 생기고 있다. 이 요철(127D)은, 소스(124B)(단자(125B))의 형상을 반영하고 있고, 열방향으로 길게 연재되어 있다. 그 때문에, 외광(L)이 아노드(127A)에 입사할 때에, 이 요철(127D)에서 회절 반사한다. 그 결과, 그 반사광이 관찰자(도시하지 않고)에게 보이게 되어, 화질이 저하되는 등의 문제가 발생하고 있다.

[0054] 한편, 본 실시의 형태에서는, 종래예와 마찬가지로 유기 EL 소자(12)의 아노드(35A)의 바로 아래에, 막두께가 $1\mu\text{m}$ 정도의 소스(32B)(단자(33B))가 존재하고 있다. 그러나, 본 실시의 형태에서는, 소스(32B)의 상면(32B-1)(단자(33B)의 상면(33B-1))이, 적어도 아노드(35A)와의 대향 영역에 형성되어 있다. 그 때문에, 소스(32B)(단자(33B))의 단부에 대응하여 절연 보호막(42)이나 절연 평탄화막(43)에 형성된 단차(42A, 43A)가 아노드(35A)의 바로 아래에는 존재하지 않고, 아노드(35A)는 절연 평탄화막(43)의 평탄면 상에 형성되어 있다. 즉, 아노드(35A)에는, 단차(42A, 43A)에 대응하는 요철은 존재하지 않고, 아노드(35A)는, 절연 평탄화막(43)의 평탄면을 따라 평탄한 막으로 되어 있다. 따라서, 외광(L)이 아노드(35A)에 입사할 때에, 종래와 같은 회절 반사가 생기지 않기 때문에, 회절 반사에 기인하여 화질이 저하될 우려는 없다.

[0055] 변형예

[0056] 상기 실시의 형태에서는, 상면(32B-1)(33B-1)이, 적어도 아노드(35A)와의 대향 영역에 형성되어 있는 경우가 예시되고 있지만, 종래예와 비교하여 회절 반사를 절감하는 것이 가능한 범위내에서, 아노드(35A)와의 대향 영역에서 벗어나 있어도 좋다. 예를 들면, 도 5에 나타낸 바와 같이, 상면(32B-1)(33B-1)이, 아노드(35A)와의 관계에서 도면의 상방으로 벗어나 있고, 아노드(35A)의 단변부(35A-1)(단변 및 그 주변부)와만 비대향으로 되어 있어도 좋다. 도 5의 경우에는, 아노드(35A)의 길이 방향의 변 및 그 부근에 관해서는, 상면(32B-1)(33B-1)과 대향하고 있고, 적어도 회절 반사가 생기지 않는다. 따라서, 종래예보다도, 회절 반사를 절감할 수 있다. 그 결과, 회절 반사에 기인하는 화질의 저하를 억제할 수 있다. 또한, 도시하지 않지만, 아노드(35A)에 생기는 요철이 예를 들면 $0.1\mu\text{m}$ 정도로 극히 작아지는 경우에 한하여, 상면(32B-1)(33B-1)의 단부가, 아노드(35A)의 단부보다도 약간 내측에 위치하고 있어도 좋다.

[0057] 제 2의 실시의 형태

[0058] 도 6은, 본 발명의 제 2의 실시의 형태에 관한 표시 유닛의 픽셀(11)(11R, 11G, 11B)의 레이아웃을 나타낸 것이다. 본 실시의 형태의 표시 유닛은, 트랜지스터(T_{Dr})의 게이트(32A) 대용으로 게이트(52A)를, 트랜지스터(T_{Dr})의 소스(32B) 대용으로 소스(52B)를 각각 구비하고 있는 점에서 상기 실시의 형태 및 그 변형예의 표시 유닛(1)의 구성과 서로 다르다. 또한, 본 실시의 형태의 표시 유닛은, 유지 용량(C_s)의 단자(33A) 대용으로 단자(53A)를,

유지 용량(C_s)의 단자(33B) 대응으로 단자(53B)를 각각 구비하고 있는 점에서 상기 실시의 형태 및 그 변형예의 표시 유닛(1)의 구성과 서로 다르다. 그러면, 이하에서는, 상기 실시의 형태 및 그 변형예와의 차이점에 관하여 주로 설명하고, 상기 실시의 형태 및 그 변형예와의 공통점에 관한 설명을 적절히 생략하는 것으로 한다.

[0059] 레이아웃

[0060] 본 실시의 형태에서는, 게이트(52A)(단자(53A))는, 상기 실시의 형태의 게이트(32A)(단자(33A))의 면적보다도 작은 면적을 갖는다. 트랜지스터(T_{Dr})의 게이트(32A)로서 주로 기능하는 부분을 제외하면, 게이트(52A)(단자(53A))는 아노드(35A)에 대향하는 영역 내에 있다. 즉, 게이트(52A)(단자(53A))는, 도 16에 도시한 종래예의 게이트(124A)(단자 125A)와 동일한 구성으로 되어 있다.

[0061] 한편, 소스(52B)(단자(53B))도, 상기 실시의 형태의 소스(32B)(단자(33B))의 면적보다도 작은 면적을 가지며, 트랜지스터(T_{Dr})의 소스(52B)로서 주로 기능하는 부분을 제외하면, 아노드(35A)와의 대향 영역 내에 있다. 즉, 소스(52B)(단자(53B))는, 그 점에서는, 도 16에 도시한 종래예의 소스(124B)(단자(125B))와 동일한 구성으로 되어 있다.

[0062] 단, 소스(52B)(단자(53B))는, 종래예의 소스(124B)(단자(125B))와는 다르고, 적어도, 소스(52B)(단자(53B))의 장변부(54)(긴 변 및 그 부근)에서 면내 방향으로 물결 모양을 이루고 있고, 직선 형상으로 되어 있지 않다. 즉, 소스(52B)(단자(53B))는, 적어도 소스(52B)(단자(53B))의 장변부(54)에, 연속하는 만곡면을 포함하고 있다. 또한, 도 6에는, 소스(52B)(단자(53B))가, 장변부(54)뿐만 아니라, 단변부(55)(단수의 변 및 그 부근)에도 연속하는 만곡면을 포함하고 있는 경우가 예시되고 있다. 또한, 도 6에는, 소스(52B)(단자(53B))와 동일층 내에 형성된 트랜지스터(T_{Ws})의 소스(31B)에 대해서도, 장변 및 그 부근에 연속하는 만곡면을 포함하고 있는 경우가 예시되어 있다.

[0063] 단면 구성

[0064] 도 7은, 도 6의 A-A선을 따른 단면 구성을 나타낸 것이다. 각 픽셀(11)은, 도 6의 A-A 선에 대응하는 부분에서, 기관(40) 위에, 게이트(52A)(단자(53A)), 게이트 절연막(41), 소스(52B)(단자(53B)), 절연 보호막(42), 절연 평탄화막(43), 유기 EL 소자(12), 개구 규정 절연막(44) 및 절연 보호막(45)을 갖고 있다.

[0065] 게이트(52A)(단자(53A))는, 기관(40)의 표면에 형성되어 있고, 상술한 바와 같이, 트랜지스터(T_{Dr})의 게이트(32A)로서 주로 기능하는 부분을 제외하면, 아노드(35A)와의 대향 영역 내에 형성되어 있다. 게이트 절연막(41)은, 게이트(52A)(단자(53A))를 포함하는 기관(40) 표면 전체를 덮고 있다. 또한, 게이트(52A)(단자(53A))는 극히 얇은 것으로, 게이트 절연막(41)에는, 게이트(52A)(단자(53A))에 기인하는 요철은 실질적으로 존재하고 있지 않다. 즉, 게이트 절연막(41)의 상면은, 광학적으로는 평탄면과 동등하다.

[0066] 소스(52B)(단자(53B))는, 게이트 절연막(41)과 절연 보호막(42) 사이에 형성되어 있다. 소스(52B)의 상면(52B-1)(단자(53B)의 상면(53B-1))은, 평탄면이 되고, 상술한 바와 같이, 트랜지스터(T_{Dr})의 소스(52B)로서 주로 기능하는 부분을 제외하면, 아노드(35A)와의 대향 영역 내에 형성되어 있다. 또한, 상면(52B-1)(53B-1)은, 트랜지스터(T_{Dr})의 소스(52B)로서 주로 기능하는 부분을 제외하면, EL 개구부(44A)와의 대향 영역 내에 형성되어 있다.

[0067] 절연 보호막(42)은, 게이트 절연막(41) 및 소스(52B)(단자(53B))의 표면 전체를 덮고 있다. 절연 보호막(42)은, 게이트 절연막(41) 및 소스(52B)(단자(53B))의 표면을 따라 형성되어 있는 것으로, 소스(52B)(단자(53B))의 단부에 대응하는 부위에 단차(42A)를 갖고 있다. 단차(42A)는, 소스(52B)(단자(53B))의 단부와 마찬가지로 면내 방향에서 물결 모양으로 되어 있다(연속한 만곡면을 포함하고 있다). 단차(42A)는, 아노드(35A) 및 EL 개구부(44A)와의 대향 영역 내에 형성되어 있고, 절연 보호막(42)의 상면 중 아노드(35A) 및 EL 개구부(44A)와의 대향 영역은, 면내 방향에서 굴곡을 갖는 요철면으로 되어 있다.

[0068] 절연 평탄화막(43)은, 소스(52B)(단자(53B))의 바탕을 평탄화하는 것을 목적으로 하여 설치된 것으로, 절연 보호막(42)의 표면 전체를 덮고 있다. 절연 평탄화막(43)은, 예를 들면, 단차(42A)에 대응하는 부위에, 단차(42A) 높이의 절반 이하 정도 높이의 단차(43A)를 갖고 있다. 단차(43A)는, 단차(42A)와 마찬가지로 면내 방향에서 물결 모양으로 되어 있다(연속한 만곡면을 포함하고 있다). 단차(43A)는, 아노드(35A) 및 EL 개구부(44A)와의 대향 영역 내에 형성되어 있고, 절연 평탄화막(43)의 상면 중 적어도 아노드(35A) 및 EL 개구부(44A)와의 대향 영역은, 면내 방향에서 굴곡을 갖는 요철면으로 되어 있다.

- [0069] 유기 EL 소자(12)에서, 아노드(35A)는, 절연 평탄화막(43) 중 단차(43A)를 포함하는 표면(요철면) 위에 형성되어 있다. 그 때문에, 아노드(35A)에는, 단차(43A)에 대응하는 요철이 형성되어 있고, 절연 평탄화막(43)의 요철면을 따른 단차(35D)를 갖고 있다. 단차(35D)는, 단차(43A)와 마찬가지로 면내 방향으로 물결 모양으로 되어 있다(연속한 만곡면을 포함하고 있다). 단차(35D)는 EL 개구부(44A)의 바닥면에 노출하고 있고, 유기층(35C) 및 캐소드(35B)에도, 단차(35D)에 대응하는 요철이 형성되어 있다.
- [0070] 효과
- [0071] 본 실시의 형태의 표시 유닛에서는, 종래예와 마찬가지로 유기 EL 소자(12)의 아노드(35A)의 바로 아래에, 막두께가 1 μ m 정도의 소스(52B)(단자(53B))가 존재하고 있다. 또한, 소스(52B)(단자(53B))의 상면(52B-1)(53B-1)은, 종래예와 마찬가지로 트랜지스터(T_{Dr})의 소스(52B)로서 주로 기능하는 부분을 제외하면, EL 개구부(44A)와의 대향 영역 내에 형성되어 있다. 그러나, 본 실시의 형태에서는, 소스(52B)(단자(53B))는, 소스(52B)(단자(53B))의 장변부(54)에 연속하는 만곡면을 포함하고 있다. 그 때문에, 아노드(35A)에는, 소스(52B)(단자(53B))의 장변부(54)에 형성된 연속한 만곡면에 대응하는 요철이 형성되어 있다. 또한, 본 실시의 형태에서는, 소스(52B)(단자(53B))는, 소스(52B)(단자(53B))의 단변부(55)에도 연속한 만곡면을 포함하고 있다. 그 때문에, 아노드(35A)에는, 소스(52B)(단자(53B))의 단변부(55)에 형성된 연속한 만곡면에 대응하는 요철이 형성되어 있다. 따라서, 외광(L)이 아노드(35A)에 입사할 때에, 일정 방향으로 회절 반사가 생기지 않기 때문에, 회절 반사에 기인하여 화질이 저하될 우려는 없다.
- [0072] 변형예
- [0073] 상기 실시의 형태에서는, 소스(52B)(단자(53B))가, 장변부(54) 및 단변부(55)에 연속한 만곡면을 포함하고 있는 경우가 예시되고 있지만, 종래예와 비교하여 회절 반사를 절감하는 것이 가능한 범위 내에서, 연속한 만곡면의 형성 영역을 삭감해도 좋다. 예를 들면, 도시하지 않지만, 소스(52B)(단자(53B))의 장변부(54)에만 연속한 만곡면을 설치하고, 단변부(55)에는 그러한 만곡면을 설치하지 않고, 직선 형상의 단면을 설치해도 좋다. 이것에 의해, 일정 방향으로 회절 반사가 생기는 것을 절감할 수 있다. 그 결과, 회절 반사에 기인하는 화질의 저하를 억제할 수 있다.
- [0074] 모듈 및 적용예
- [0075] 이하, 상기 각 실시의 형태 및 그 변형예에서 설명한 표시 유닛의 적용예에 관하여 설명한다. 상기 실시의 형태 등의 표시 유닛은, 텔레비전 장치, 디지털 카메라, 노트형 퍼스널 컴퓨터, 휴대 전화 등의 휴대 단말 장치 또는 비디오 카메라등, 외부에서 입력된 영상 신호 또는 내부에서 생성한 영상 신호를, 화상 또는 영상으로서 표시하는 모든 분야의 전자 기기의 표시 유닛에 적용하는 것이 가능하다.
- [0076] 모듈
- [0077] 상기 실시의 형태 등의 표시 유닛은, 예를 들면, 도 8에 도시한 것과 같은 모듈로서, 후술하는 제 1 내지 제 5의 적용예 등의 여러 가지의 전자 기기에 편입된다. 이 모듈은, 예를 들면, 기관(2)의 한 변에, 표시부(10)를 밀봉하는 부재(도시하지 않고)로부터 노출된 영역(210)을 설치하고, 이 노출한 영역(210)에, 타이밍 제어 회로(21), 수평 구동 회로(22), 기록 주사 회로(23) 및 전원 주사 회로(24)의 배선을 연장하는 것에 의해 외부 접속 단자(도시하지 않고)를 형성한다. 외부 접속단자에는, 신호의 입출력을 위한 플렉시블 프린트 배선 기관(FPC; Flexible Printed Circuit; 220)이 설치되어 있어도 좋다.
- [0078] 제 1의 적용예
- [0079] 도 9는, 상기 실시의 형태 등의 표시 유닛이 적용된 텔레비전 장치의 외관을 나타낸 것이다. 이 텔레비전 장치는, 예를 들면, 프런트 패널(310) 및 필터 유리(320)를 포함하는 영상 표시 화면부(300) 구비하고, 이 영상 표시 화면부(300)는, 상기 실시의 형태 등의 표시 유닛에 의해 구성되어 있다.
- [0080] 제 2의 적용예
- [0081] 도 10은, 상기 실시의 형태 등의 표시 유닛이 적용된 디지털 카메라의 외관을 나타낸 것이다. 이 디지털 카메라는, 예를 들면, 플래시용의 발광부(410), 표시부(420), 메뉴 스위치(430) 및 셔터 버튼(440)을 갖고 있고, 그 표시부(420)는, 상기 실시의 형태 등의 표시 유닛에 의해 구성되어 있다.
- [0082] 제 3의 적용예

- [0083] 도 11은, 상기 실시의 형태 등의 표시 유닛이 적용된 노트형 퍼스널 컴퓨터의 외관을 나타낸 것이다. 이 노트형 퍼스널 컴퓨터는, 예를 들면, 본체(510), 문자 등의 입력 조작을 위한 키보드(520) 및 화상을 표시하는 표시부(530)를 갖고 있고, 그 표시부(530)는, 상기 실시의 형태 등의 표시 유닛에 의해 구성되어 있다.
- [0084] 제 4의 적용예
- [0085] 도 12는, 상기 실시의 형태 등의 표시 유닛이 적용된 비디오 카메라의 외관을 나타낸 것이다. 이 비디오 카메라는, 예를 들면, 본체부(610), 이 본체부(610)의 앞쪽 측면에 설치된 피사체 촬영용의 렌즈(620), 촬영시의 스타트/스톱 스위치(630) 및 표시부(640)를 갖고 있고, 그 표시부(640)는, 상기 실시의 형태 등의 표시 유닛에 의해 구성되어 있다.
- [0086] 제 5의 적용예
- [0087] 도 13은, 상기 실시의 형태 등의 표시 유닛이 적용된 휴대 전화기의 외관을 나타낸 것이다. 이 휴대 전화기는, 예를 들면, 상측 박스(710)와 하측 박스(720)를 연결부(경첩부)(730)로 연결한 것이고, 디스플레이(740), 서브 디스플레이(750), 픽처 라이트(760) 및 카메라(770)를 갖고 있다. 그 디스플레이(740) 또는 서브 디스플레이(750)는, 상기 실시의 형태 등의 표시 유닛에 의해 구성되어 있다.
- [0088] 이상, 상기 각 실시의 형태 및 그 변형예 및 적용예를 들어 본 발명을 설명했지만, 본 발명은 그것들로 한정되는 것이 아니고, 여러 가지 변형이 가능하다.
- [0089] 예를 들면, 상기 실시의 형태 등에서는, 표시 유닛이 액티브 매트릭스형인 경우에 관하여 설명했지만, 액티브 매트릭스 구동을 위한 픽셀 회로(13)의 구성은 상기 실시의 형태 등으로 설명한 것에 한정되지 않고, 필요에 따라 용량 소자나 트랜지스터를 픽셀 회로(13)에 추가해도 좋다. 그 경우, 픽셀 회로(13)의 변경에 따라, 상술한 수평 구동 회로(22), 기록 주사 회로(23), 전원 주사 회로(24) 외에, 필요한 구동 회로를 추가해도 좋다.
- [0090] 또한, 상기 실시의 형태 등에서는, 수평 구동 회로(22), 기록 주사 회로(23) 및 전원 주사 회로(24)의 구동을 신호 유지 제어 회로(21B)가 제어하고 있지만, 다른 회로가 이러한 구동을 제어하도록 하여도 좋다. 또한, 수평 구동 회로(22), 기록 주사 회로(23) 및 전원 주사 회로(24)의 제어는, 하드웨어(회로)로 제어되어도 좋고, 소프트웨어(프로그램)로 제어되어도 좋다.
- [0091] 또한, 상기 실시의 형태 등에서는, 트랜지스터(T_{WS})의 소스 및 드레인이나, 트랜지스터(T_{Dr})의 소스 및 드레인이 고정된 것으로 하여 설명하고 있지만, 말할 것도 없이, 전류가 흐르는 방향에 따라, 소스와 드레인의 대향 관계가 상기의 설명과는 역으로 될 수도 있다.
- [0092] 또한, 상기 실시의 형태 등에서는, 트랜지스터(T_{WS} , T_{Dr})가 n채널 MOS형의 TFT에 의해 형성되어 있는 것으로 하여 설명하고 있지만, 트랜지스터(T_{WS} , T_{Dr})의 적어도 한편이 p채널 MOS형의 TFT에 의해 형성되어 있어도 좋다. 또한, 트랜지스터(T_{Dr})가 p채널 MOS형의 TFT에 의해 형성되어 있는 경우에는, 상기 실시의 형태 등에서, 유기 EL 소자(12)의 아노드(35A)가 캐소드로 되고, 유기 EL 소자(12)의 캐소드(35B)가 아노드로 된다. 또한, 상기 실시의 형태 등에서, 트랜지스터(T_{WS} , T_{Dr})는, 무정형 실리콘형의 TFT라도 좋고, 저온 폴리실리콘형의 TFT라도 좋다.

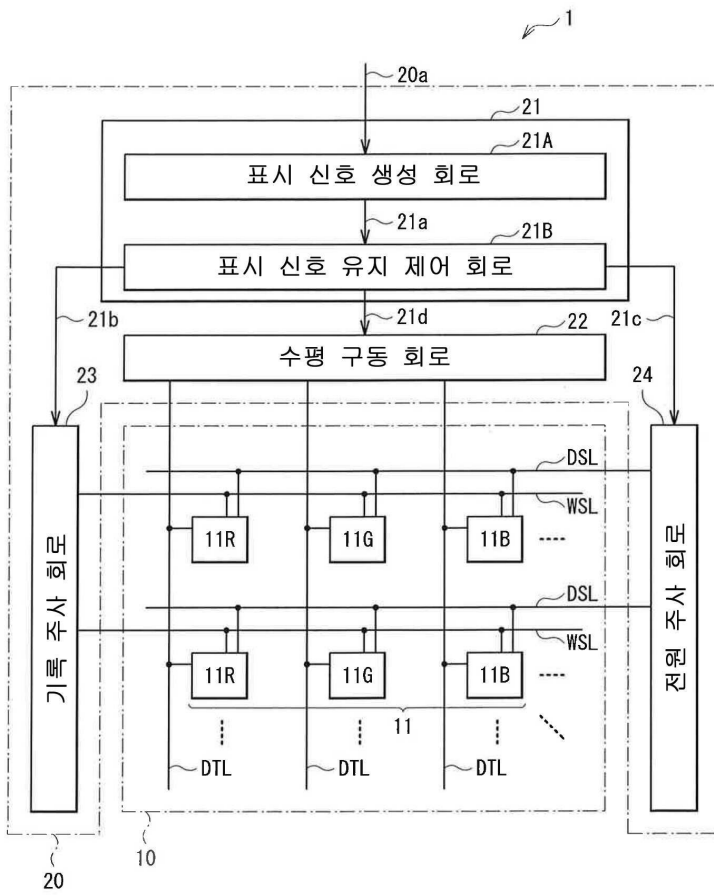
부호의 설명

- [0093] 1...표시 유닛
10...표시부
11, 11R, 11G, 11B...픽셀
12, 12R, 12G, 12B...유기 EL 소자
13...픽셀 회로
20...주변 회로부
21...타이밍 제어 회로
21A...표시 신호 생성 회로
21B...표시 신호 유지 제어 회로

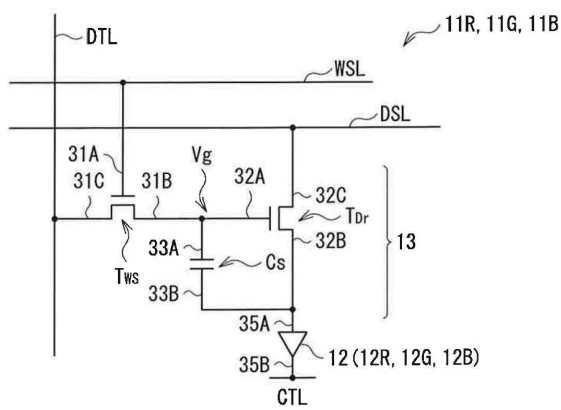
22...수평 구동 회로
 23...기록 주사 회로
 24...전원 주사 회로
 31A, 32A...게이트
 31B, 32B...소스
 32B-1, 33B-1, 52B-1, 53B-1...상면
 31C, 32C...드레인
 33A, 33B...단자
 34A, 34B, 34C, 34D...콘택트
 35A...아노드
 35B...캐소드
 35C...유기층
 35D, 42A, 43A...단차
 35A-1, 55...단변부
 36A, 36B...인출선
 40...기관
 41...게이트 절연막
 42, 45...절연 보호막
 43...절연 평탄화막
 44...개구 규정 절연막
 44A...EL 개구부
 54...장변부
 C_s ...유지 용량
 DSL...드레인선
 DTL...신호선
 L...외광
 T_{Dr} , T_{WS} ...트랜지스터
 WSL...게이트선

도면

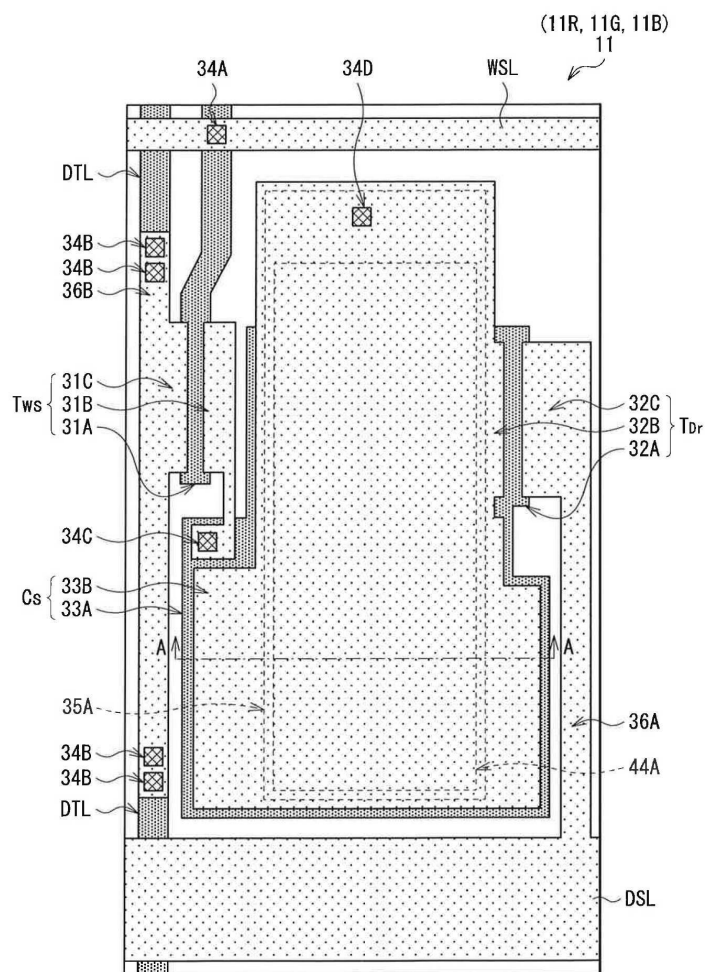
도면1



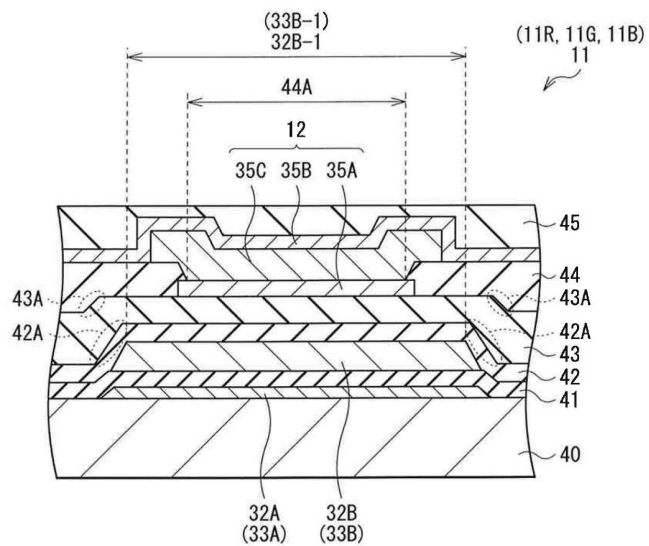
도면2



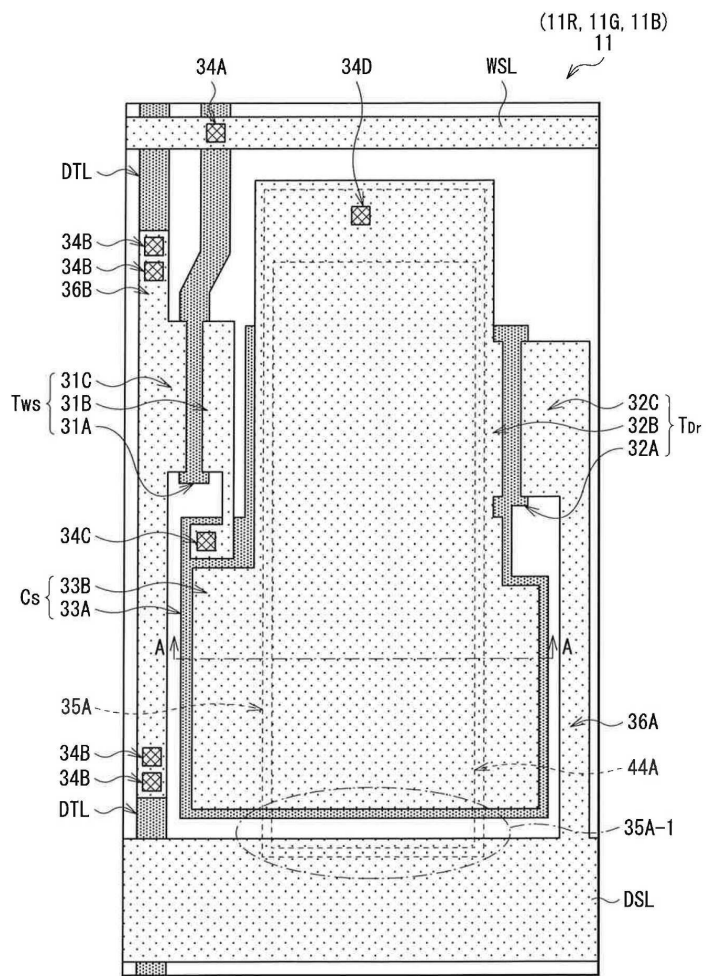
도면3



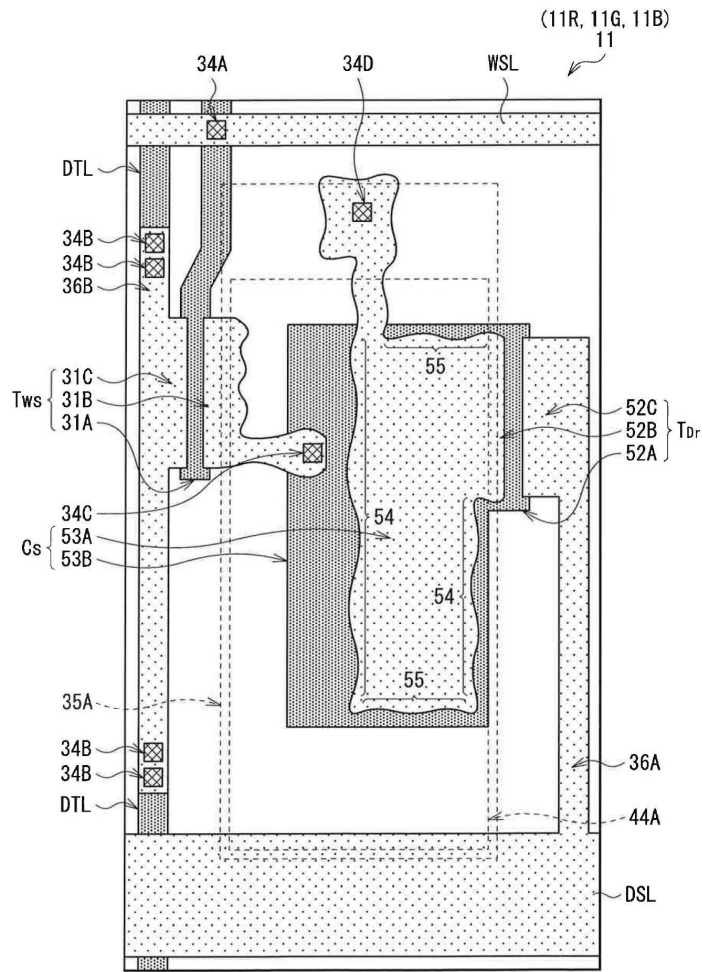
도면4



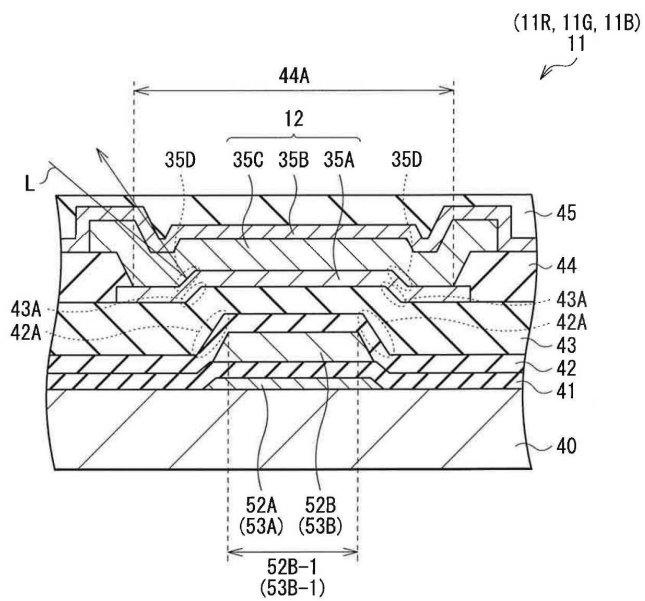
도면5



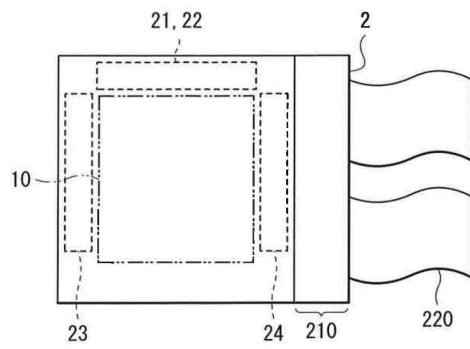
도면6



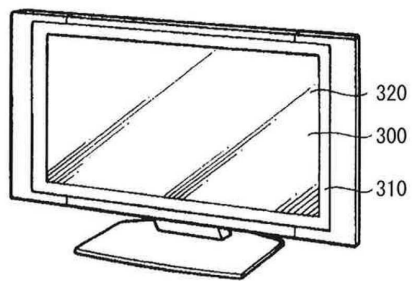
도면7



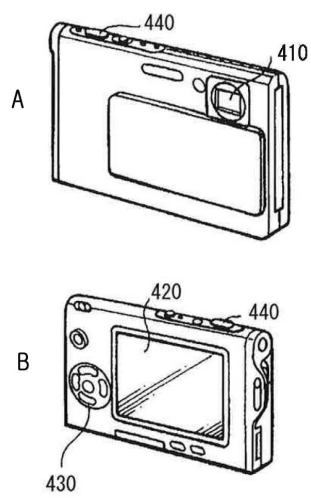
도면8



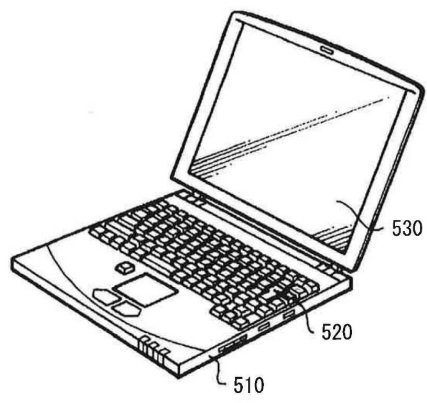
도면9



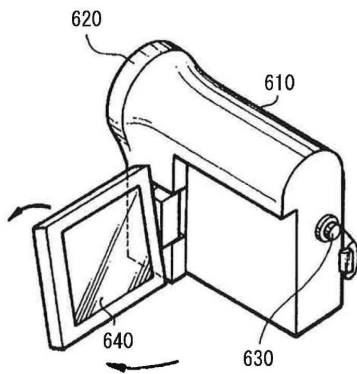
도면10



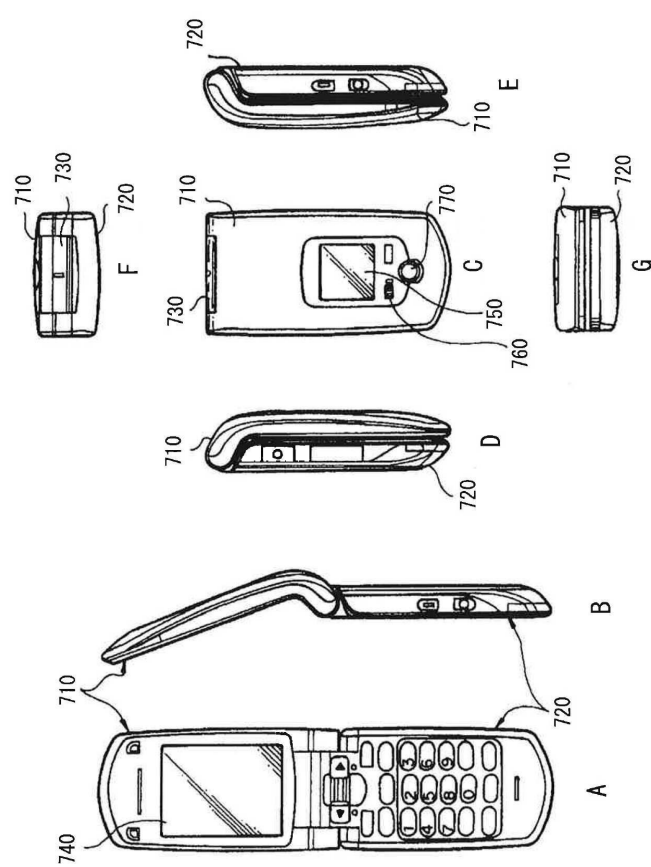
도면11



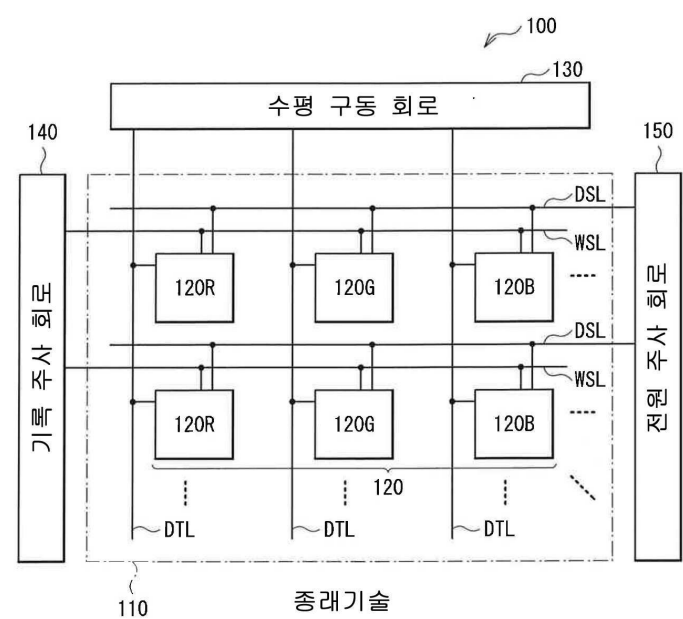
도면12



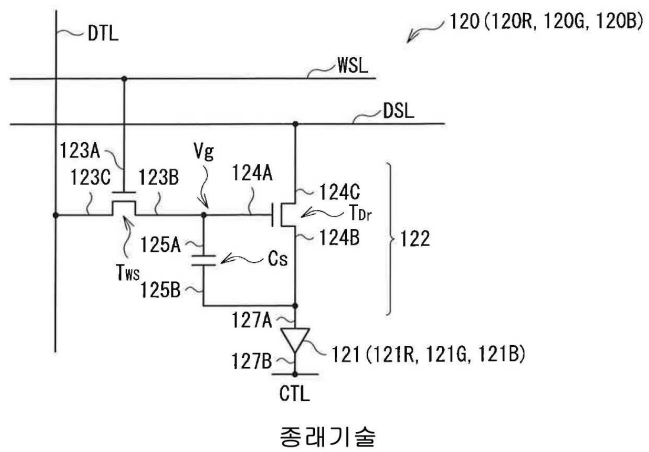
도면13



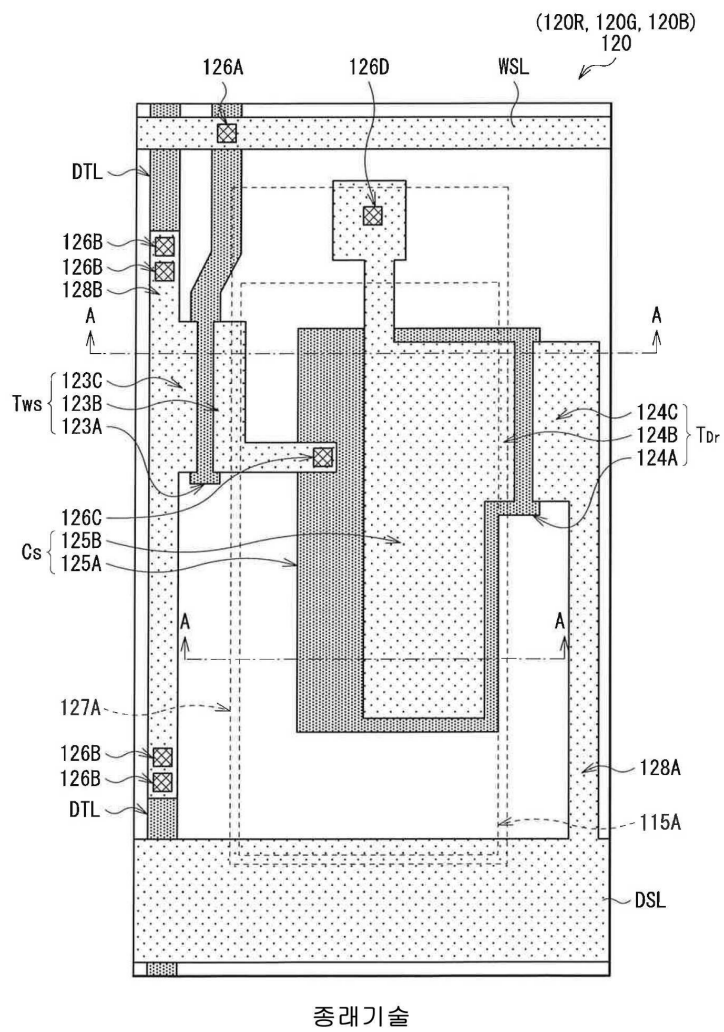
도면14



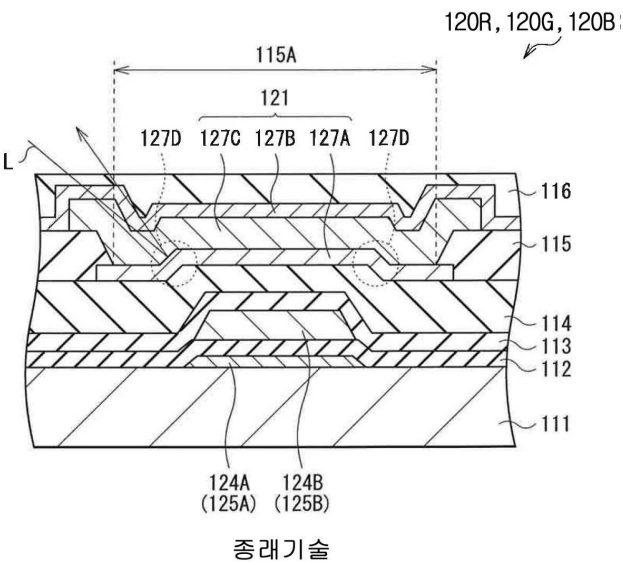
도면15



도면16



도면17



专利名称(译)	发明名称显示单元		
公开(公告)号	KR101658671B1	公开(公告)日	2016-09-21
申请号	KR1020100017033	申请日	2010-02-25
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	TANEDA TAKAYUKI 타네다타카유키 YAMAMOTO TETSURO 야마모토테츠로 UCHINO KATSUhide 우치노카츠히데 SEO YUKI 세오유키		
发明人	타네다타카유키 야마모토테츠로 우치노카츠히데 세오유키		
IPC分类号	H01L51/52 G09G3/30		
CPC分类号	H01L27/3244 H01L27/3211 G09G3/30 G09G3/3233 G09G3/3291 H01L27/3262 H01L51/5203 H01L51/5281 H01L2251/5315		
代理人(译)	用最甜		
优先权	2009053159 2009-03-06 JP		
其他公开文献	KR1020100100621A		
外部链接	Espacenet		

摘要(译)

提供一种能够减少衍射反射的显示单元。显示单元包括有机EL元件和具有用于每个像素的像素电路的显示单元。像素电路包括用于记录图像信号的第一晶体管 and 用于基于由第一晶体管记录的视频信号驱动有机EL元件的第二晶体管。第二晶体管包括栅极，源极和漏极。有机EL器件包括阳极，有机层和阴极。并且，源极或漏极的上表面至少形成在阳极或阴极的相对区域中。

